

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4483264号
(P4483264)

(45) 発行日 平成22年6月16日 (2010. 6. 16)

(24) 登録日 平成22年4月2日 (2010. 4. 2)

(51) Int. Cl.

F I

G09G 3/30 (2006.01)

G09G 3/30 K

G09F 9/30 (2006.01)

G09G 3/30 J

H01L 27/32 (2006.01)

G09F 9/30 338

G09G 3/20 (2006.01)

G09F 9/30 365Z

H01L 51/50 (2006.01)

G09G 3/20 611H

請求項の数 15 (全 17 頁) 最終頁に続く

(21) 出願番号 特願2003-375703 (P2003-375703)
 (22) 出願日 平成15年11月5日 (2003. 11. 5)
 (65) 公開番号 特開2005-140918 (P2005-140918A)
 (43) 公開日 平成17年6月2日 (2005. 6. 2)
 審査請求日 平成18年2月27日 (2006. 2. 27)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100107836
 弁理士 西 和哉
 (74) 代理人 100064908
 弁理士 志賀 正武
 (74) 代理人 100140774
 弁理士 大浪 一徳
 (74) 代理人 100095728
 弁理士 上柳 雅普
 (74) 代理人 100107261
 弁理士 須澤 修

最終頁に続く

(54) 【発明の名称】 表示装置及び電子機器

(57) 【特許請求の範囲】

【請求項 1】

基板上に第1の電極と、発光層を含む機能層と、第2の電極とを順次積層してなる発光素子を複数配列してなる表示領域を備えた表示装置であって、

前記表示領域内に、前記第2の電極の電位を制御する電位制御部が複数設けられ、

前記電位制御部は、前記第2の電極と接続されて可変抵抗素子として機能する電位制御素子と、前記複数の発光素子に対応して設けられ、前記第1の電極と導電接続された画素駆動用スイッチング素子と、を含み、

前記画素駆動用スイッチング素子と、前記電位制御素子とは、略同一の構成であることを特徴とする表示装置。

【請求項 2】

基板上に第1の電極と、発光層を含む機能層と、第2の電極とを順次積層してなる発光素子を複数配列してなる表示領域を備えた表示装置であって、

前記表示領域内に、前記第2の電極の電位を制御する電位制御部が複数設けられ、

前記電位制御部は、キャパシタを介して前記第2の電極に接続された電位制御素子と、前記複数の発光素子に対応して設けられ、前記第1の電極と導電接続された画素駆動用スイッチング素子と、を含み、

前記画素駆動用スイッチング素子と、前記電位制御素子とは、略同一の構成であることを特徴とする表示装置。

【請求項 3】

前記電位制御素子は、前記第 1 の電極と同層に設けられた同一材質の電極部材を介して前記第 2 の電極と導電接続されていることを特徴とする請求項 1 又は 2 に記載の表示装置。

【請求項 4】

基板上に第 1 の電極と、発光層を含む機能層と、第 2 の電極とを順次積層してなる発光素子を複数配列してなる表示領域を備えた表示装置であって、

前記表示領域内に、前記第 2 の電極の電位を制御する電位制御部が複数設けられ、

前記電位制御部は、前記第 2 の電極と接続されて可変抵抗素子として機能する電位制御素子を備え、

前記電位制御素子は、前記第 1 の電極と同層に設けられた同一材質の電極部材を介して前記第 2 の電極と導電接続されていることを特徴とする表示装置。

10

【請求項 5】

基板上に第 1 の電極と、発光層を含む機能層と、第 2 の電極とを順次積層してなる発光素子を複数配列してなる表示領域を備えた表示装置であって、

前記表示領域内に、前記第 2 の電極の電位を制御する電位制御部が複数設けられ、

前記電位制御部は、キャパシタを介して前記第 2 の電極に接続された電位制御素子を備え、

前記電位制御素子は、前記第 1 の電極と同層に設けられた同一材質の電極部材を介して前記第 2 の電極と導電接続されていることを特徴とする表示装置。

20

【請求項 6】

前記表示領域内に複数の前記第 2 の電極が設けられるとともに、各々の前記第 2 の電極に対応して前記電位制御部が設けられていることを特徴とする請求項 1 ないし 5 のいずれか一項に記載の表示装置。

【請求項 7】

前記第 2 の電極は、当該表示装置の 1 表示単位を構成する複数の前記発光素子に跨って形成されていることを特徴とする請求項 6 に記載の表示装置。

【請求項 8】

前記第 2 の電極は、前記発光素子毎に設けられており、各々の前記第 2 の電極に対応して前記電位制御部が設けられていることを特徴とする請求項 6 に記載の表示装置。

30

【請求項 9】

前記複数の電位制御部に接続された電圧補正手段をさらに備え、

前記電圧補正手段は、前記複数の発光素子の発光特性に基づき算出された電圧補正情報を前記電位制御部に対して供給可能とされていることを特徴とする請求項 1 ないし 8 のいずれか 1 項に記載の表示装置。

【請求項 10】

前記電圧補正手段は、前記各第 1 の電極に印加された電圧値を保持する電圧値保持手段と、該電圧値保持手段に保持された電圧値に基づき電圧補正情報を算出する補正情報算出手段とを備えていることを特徴とする請求項 9 に記載の表示装置。

【請求項 11】

前記補正情報算出手段は、前記第 1 の電極の電圧値と、前記電位制御部に出力する電圧補正情報と関連づけたルックアップテーブルを備えていることを特徴とする請求項 10 に記載の表示装置。

40

【請求項 12】

前記電圧補正手段は、前記表示領域の輝度分布に基づき設定された電圧補正情報を前記電位制御部に対して供給可能とされていることを特徴とする請求項 9 に記載の表示装置。

【請求項 13】

前記画素駆動用スイッチング素子は、薄膜トランジスタ素子であり、

前記電圧補正手段は、前記各薄膜トランジスタ素子の閾値又は移動度に基づき設定された電圧補正情報を前記電位制御部に対して供給可能とされていることを特徴とする請求項 12 に記載の表示装置。

50

【請求項 1 4】

前記電圧補正手段は、前記表示領域における輝度分布と、前記電圧補正情報とを関連づけたルックアップテーブルを備えていることを特徴とする請求項 1 2 又は 1 3 に記載の表示装置。

【請求項 1 5】

請求項 1 ないし 1 4 のいずれか 1 項に記載の表示装置を備えたことを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及び電子機器に関する。

【背景技術】

【0002】

バックライトなどを必要としない自発光素子を備えた表示装置として、近年、エレクトロルミネッセンス（以下、ELと称す）素子を備えたEL表示装置が注目されている。EL表示装置は、EL層（発光層）を一对の電極により挟持した発光素子を、基板面内に複数設けた構成を備えたもので、アクティブマトリクス型の表示装置では、一方の電極を基板上に個別に設け、他方の電極をベタ状の共通電極とした構成が一般的である。この種のEL表示装置は、供給された電流値に応じてEL層が発光するようになっているため、基板と電極との間の抵抗を原因とする電流量の低下が生じると、EL層の発光輝度が低下し、その結果表示特性が劣化するという問題を有している。このような表示劣化は、特にベタ状に形成される共通電極の抵抗による電圧降下を原因として生じやすい。例えば画面サイズが対角20インチ以上の大型のEL表示装置の場合、共通電極の抵抗による電圧降下が顕著となる。また、一般に、従来のEL表示装置は、光透過性を有する基板上に形成された有機EL素子から前記基板を通して下方に光を放つボトムエミッション構造と、基板上に形成された有機EL素子から上方に光を放つトップエミッション構造とに分類できる。特にトップエミッション構造のEL表示装置では共通電極として透明導電材料を用いるため、光透過性を有さない金属電極と比較して抵抗が大きくなり共通電極の電圧降下が顕著となる。

そこで、このような電圧降下を防止するために、画素境界領域に上部電極とコンタクトするリブを設け、補助配線として用いる構成が提案されている（例えば特許文献1参照）。

【特許文献1】特開2002-318556号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

上記文献に記載の技術によれば、確かに上部電極の抵抗による電圧降下は低減することができ、係る電圧降下に起因する表示むらは低減するが根本的に解消できないと考えられる。また、この種の表示装置にて生じる表示むらは、上記電圧降下を原因とするものに限られず、例えば画素を構成する発光素子毎のばらつきによっても生じる表示むらもある。特に、各発光素子をTFT（薄膜トランジスタ）素子等のスイッチング素子により駆動するアクティブマトリクス型の表示装置では、スイッチング素子の特性ばらつきにより発光素子の輝度が大きく変化し、表示むらを生じる場合がある。

【0004】

本発明は、上記従来技術の問題点に鑑み成されたものであって、発光素子の電極の抵抗、及び発光素子の特性ばらつきに起因する表示むらが低減され、表示面内で均一な表示輝度を得ることができる表示装置を提供することを目的としている。

【課題を解決するための手段】

【0005】

本発明は、上記課題を解決するために、基板上に第1の電極と、発光層を含む機能層と

10

20

30

40

50

、第2の電極とを順次積層してなる発光素子を複数配列してなる表示領域を備えた表示装置であって、前記表示領域内に、前記第2の電極の電位を制御する電位制御部が複数設けられていることを特徴とする表示装置を提供する。

この構成によれば、発光素子の第2の電極に接続された複数の電位制御部を設けたことで、前記第2の電極の電位を、複数箇所において制御することが可能になり、第2の電極を高抵抗の透明導電材料で形成した場合にも、表示領域内で電圧降下が生じるのを効果的に防止できる。また第2の電極を任意の電位に保持することができるため、発光素子の特性ばらつきに起因して生じる輝度むらを緩和するべく発光素子に印加する電圧を調整することが可能になり、表示むらが低減された高画質の表示を得ることができる。

【0006】

10

本発明の表示装置では、前記表示領域内に複数の前記第2の電極が設けられるとともに、各々の前記第2の電極に対応して前記電位制御部が設けられている構成とすることができる。この構成によれば、表示領域内に複数設けられた第2の電極について互いに独立に電位を設定することが可能であり、より効果的に発光素子の特性ばらつきに起因する輝度むらを防止することができる。

【0007】

本発明の表示装置では、前記第2の電極は、当該表示装置の1表示単位を構成する複数の前記発光素子に跨って形成されている構成とすることができる。係る構成としては、R（赤）、G（緑）、B（青）の3色の発光素子により1表示単位を構成しており、上記第2の電極は、これら3色の発光素子に跨って形成されている構成を例示できる。この構成によれば、1表示単位毎に輝度を調整でき、表示領域内で均一な表示輝度を得ることができる。

20

【0008】

本発明の表示装置では、前記第2の電極は、前記発光素子毎に設けられており、各々の前記第2の電極に対応して前記電位制御部が設けられている構成とすることができる。この構成では、表示の最小単位を構成する発光素子毎に上記第2の電極の電位を制御することが可能になっている。従って本構成の表示装置によれば、極めて高度に発光素子毎の輝度が制御され、表示輝度の均一性に特に優れた表示装置を提供することができる。

【0009】

本発明の表示装置では、前記電位制御部は、前記第2の電極と接続されて可変抵抗素子として機能する電位制御素子を含んでいる構成であっても良い。あるいは、本発明の表示装置では、前記電位制御部は、キャパシタを介して前記第2の電極に接続された電位制御素子を備えている構成であってもよい。

30

これらいずれの構成においても、良好な電位制御性を得ることができ、表示輝度の均一性向上を達成できる。上記電位制御素子には、1又は複数の電圧制御回路を追加することができる。

【0010】

本発明の表示装置では、前記複数の発光素子に対応して設けられ、前記第1の電極と導電接続された画素駆動用スイッチング素子をさらに備えており、前記画素駆動用スイッチング素子と、前記電位制御素子とは、略同一の構成である構成とすることができる。この構成によれば、前記電位制御素子と画素駆動用スイッチング素子とは同工程にて同時に形成することが可能であり、電位制御部を備えたことによる大幅な工程変更や工数の増加を生じることがなく、効率的に製造を行うことができる。

40

さらには、発光素子の電流制御を行うためにその画素駆動回路に実装される場合がある、カレントミラー回路や電流プログラム回路、電圧プログラム回路を、電位制御部について設けることもできる。この場合、これらのプログラム回路も含めて発光素子と電位制御部とを略同一構成とすることができるため、工数等の増加を抑えつつ、電位制御部による電位制御性の向上効果を得られる。

【0011】

本発明の表示装置では、前記電位制御素子は、前記第1の電極と同層に設けられた同一

50

材質の電極部材を介して前記第２の電極と導電接続されている構成とすることができる。このような構成とすれば、電位制御部は、製造上第１の電極と第２の電極とを積層した構造となるので、発光素子と電位制御部とが類似の構造となり、製造の容易性を高めることができる。

【００１２】

本発明の表示装置では、前記複数の電位制御部に接続された電圧補正手段をさらに備え、前記電圧補正手段は、前記複数の発光素子の発光特性に基づき算出された電圧補正情報を前記電位制御部に対して供給可能とされている構成であっても良い。すなわち、発光素子の光学的／電気回路的ばらつきに基づき算出した電圧補正情報を用いて前記第２の電極に印加することができるため、高度に印加電圧を制御しつつ発光素子の駆動を行えるようになる。これにより、輝度の均一性に優れた表示装置を得ることができる。

10

【００１３】

本発明の表示装置では、前記電圧補正手段は、前記各第１の電極に印加された電圧値を保持する電圧値保持手段と、該電圧値保持手段に保持された電圧値に基づき電圧補正情報を算出する補正情報算出手段とを備えている構成としても良い。この構成によれば、発光素子に印加した電圧値に基づき発光特性のばらつきを見積もり、発光素子への印加電圧を補正することができる。

【００１４】

本発明の表示装置では、前記補正情報算出手段は、前記第１の電極の電圧値と、前記電位制御部に出力する電圧補正情報と関連づけたルックアップテーブルを備えている構成とすることが好ましい。このようなルックアップテーブル参照方式とすることで、正確な電圧補正情報を簡素な回路にて高速に得ることができ、表示装置の小型化、低消費電力化、高速化の点で有効である。

20

【００１５】

本発明の表示装置では、前記表示領域の輝度分布に基づき設定された電圧補正情報を前記電位制御部に対して供給可能とされている構成とすることもできる。この構成によれば、前記表示領域における輝度ばらつきを補正するべく前記第２の電極に電圧を印加することができ、表示輝度が高度に均一化された表示装置を得ることができる。

【００１６】

本発明の表示装置では、前記画素駆動用スイッチング素子は、薄膜トランジスタ素子であり、前記電圧補正手段は、前記各薄膜トランジスタ素子の閾値又は移動度に基づき設定された電圧補正情報を前記電位制御部に対して供給可能とされている構成とすることもできる。この構成によっても、前記表示領域における輝度ばらつきを補正するべく前記第２の電極に電圧を印加することができ、表示輝度が高度に均一化された表示装置を得ることができる。

30

【００１７】

本発明の表示装置では、前記電圧補正手段は、前記表示領域の輝度分布と、前記電圧補正情報とを関連づけたルックアップテーブルを備えている構成とすることができる。この構成によれば、簡素な回路にて高速に電圧補正情報を取得可能になる。

また本発明の表示装置では、前記電圧補正手段は、前記各画素駆動用スイッチング素子の素子特性と、前記電圧補正情報とを関連づけたルックアップテーブルを備えている構成とすることもできる。

40

【００１８】

次に本発明は、上記課題を解決するために、基板上に第１の電極と、発光層を含む機能層と、第２の電極とを順次積層してなる発光素子を複数配列してなる表示領域を備えた表示装置の駆動方法であって、前記表示領域内の複数箇所において前記第２の電極の電位を制御しつつ表示を行うことを特徴とする表示装置の駆動方法を提供する。

この駆動方法によれば、前記第２の電極の電位を複数箇所にて制御することで、第２の電極自体の抵抗による電圧降下に起因する発光素子の輝度ばらつきのみならず、発光素子の特性ばらつきに起因する輝度ばらつきも低減することができる。これにより、表示輝度

50

の均一性に優れた表示を提供することができる。

【0019】

本発明の表示装置の駆動方法では、前記第2の電極が複数設けられた表示装置において、前記複数の第2の電極毎に電位を制御することもできる。この構成によれば、前記第2の電極を複数の領域に分割するとともに、各々の電位を独立に制御できるため、より精密に発光素子の電圧調整を行うことができる。これによりさらに輝度均一性に優れた表示を提供可能になる。

【0020】

本発明の表示装置の駆動方法では、前記第2の電極が1表示単位を構成する複数の発光素子に跨って形成された表示装置において、前記第2の電極の電位を、前記表示単位毎に制御することもできる。この構成では、表示領域にて画像等を形成する1表示単位毎に輝度のばらつき調整を行うので、表示輝度の均一性をさらに高めることができる。

10

【0021】

本発明の表示装置の駆動方法では、前記第2の電極が前記各発光素子毎に設けられた表示装置において、前記第2の電極の電位を、前記各発光素子毎に制御することもできる。この構成によれば、表示領域の最小の表示単位を構成する発光素子毎に電圧制御を行い、精密に輝度を調整するので、極めて均一性に優れた表示を提供することができる。

【0022】

本発明の表示装置の駆動方法では、前記第2の電極の電位を制御するに際して、前記複数の発光素子の発光特性に基づき設定された電圧補正情報を用いて、前記第2の電極に印加する電圧を補正することができる。この駆動方法によれば、前記発光素子の光学的/電気回路的特性に基づきばらつきを補正するべく第2の電極に電圧を印加するので、正確な輝度補正が可能であり、表示輝度の均一性を高めることができる。

20

【0023】

本発明の表示装置の駆動方法では、前記第2の電極の電位を制御するに際して、前記複数の発光素子の第1の電極に印加された電圧値に基づき算出した電圧補正情報を用いて、前記第2の電極に印加する電圧を補正することができる。この駆動方法によれば、発光素子に印加された電圧値に基づき、輝度補正を行うための電圧補正情報を算出することができ、正確な輝度補正が可能になる。

【0024】

本発明の表示装置の駆動方法では、前記第2の電極への印加電圧を補正するに際して、前記第1の電極に印加された電圧値と、前記電圧補正情報とを関連づけたルックアップテーブルを参照して前記電圧補正情報を得ることもできる。この駆動方法によれば、発光素子の輝度補正を行うための電圧補正情報を、簡易な回路にて高速に取得することができる。

30

【0025】

本発明の表示装置の駆動方法では、前記第2の電極の電位を制御するに際して、前記表示領域の輝度分布に基づく電圧補正情報を用いて、前記第2の電極に印加する電圧を補正することもできる。この駆動方法によれば、表示領域全体の輝度分布から算出される電圧補正情報を用いて発光素子の輝度補正を行うため、全体的な輝度補正が正確に成された均一な表示を得ることができる。

40

あるいは、第2の電極の電位を制御するに際して、前記発光素子に備えられたスイッチング素子の素子特性（閾値又は易導度（移動度））に基づき設定した電圧補正情報を用いることもできる。

【0026】

本発明の表示装置の駆動方法では、前記第2の電極への印加電圧を補正するに際して、前記表示領域の輝度分布と、前記電圧補正情報とを関連づけたルックアップテーブルを参照して前記電圧補正情報を得ることもできる。あるいは、前記画素駆動用スイッチング素子の素子特性と、前記電圧補正情報とを関連づけたルックアップテーブルを参照して前記電圧補正情報を得ることもできる。

50

【 0 0 2 7 】

次に、本発明の電子機器は、先に記載の本発明の表示装置を備えたことを特徴とする。この構成によれば、表示領域内で発光素子の発光強度が均一で、高輝度、高画質の表示が可能な表示部を備えた電子機器を提供することができる。

【発明を実施するための最良の形態】

【 0 0 2 8 】

以下、本発明の実施の形態を、図面を参照して説明するが、本発明は以下の実施の形態に限定されるものではない。尚、以下で参照する各図面については、各要素を見易くするために寸法や膜厚等を適宜異ならせて表示している。

【 0 0 2 9 】

(第1の実施形態)

<有機EL表示装置>

図1は、本発明の表示装置の一例である有機EL表示装置の全体構成を示す平面構成図、図2は、同装置に設けられた1画素の回路構成図、図3は、1画素の断面構成図である。本実施形態の有機EL表示装置は、基板上に配列形成された発光素子の上面側から表示光を取り出すトップエミッション型の有機EL表示装置であって、各発光素子に対応してスイッチング素子が設けられたアクティブマトリクス方式の表示装置である。

【 0 0 3 0 】

まず、図1に基づいて、本実施の形態の有機EL表示装置の全体構成について説明する。

本例の有機EL表示装置101は、電気絶縁性および透光性を有する基板20上に、スイッチング用TFT(図示せず)に接続された画素電極が基板20上にマトリクス状に配置されてなる画素形成領域33(図1中の一点鎖線枠内)を具備して構成されている。画素形成領域33は、中央部分の表示領域4(図1中の二点鎖線枠内)と、表示領域4の周囲に配置されたダミー領域5(一点鎖線枠と二点鎖線枠との間の領域)とに区画されている。表示領域4には、それぞれ画素電極を有する3色(R, G, B)の画素3...が、紙面の縦方向および横方向にそれぞれ離間してマトリクス状に配置されている。また、図1における表示領域4の左右には走査線駆動回路80が配置される一方、図1における表示領域4の上下にはデータ線駆動回路93が配置されている。これら走査線駆動回路80、データ線駆動回路93はダミー領域5の周縁部に配置されている。なお、図1においては、走査線およびデータ線の図示は省略している。

【 0 0 3 1 】

さらに、図1におけるデータ線駆動回路93の上側には、検査回路90が配置されている。この検査回路90は、有機EL表示装置1の作動状況を検査するための回路であって、例えば検査結果を外部に出力する検査情報出力手段(図示せず)を備え、製造途中や出荷時の表示装置の品質、欠陥を検査できるようになっている。なお、この検査回路90も、ダミー領域5の下側に配置されている。また、基板20には駆動用外部基板95が接続され、駆動用外部基板95上に外部駆動回路100が搭載されている。

【 0 0 3 2 】

次に、図2を参照して画素3の回路構成について説明する。図2に示す回路構成図をみると、本実施形態に係る画素3は、縦横に延びる複数の配線群により区画された領域内に形成されており、当該領域内に設けられた発光素子50と、これに接続された電位制御部51とを備えている。

発光素子50は、発光層を含んで発光部を成すEL層27と、これに接続された2個のトランジスタ(画素駆動用TFT12及び画素選択用TFT43と、前記画素駆動用TFT12と画素選択用TFT43と接続された蓄積容量70と)を備えている。EL層27の陽極側に画素駆動用TFT12のドレインが接続され、陰極側に共通電極28が接続されている。EL層27に駆動電流を供給する画素駆動用TFT12のソースには電源線45が接続され、ゲートには、画素選択用TFT43のドレイン及び蓄積容量70の一方の電極が接続されている。画素選択用TFT43のソースに陽極走査線46が接続され、ゲー

10

20

30

40

50

トには信号線 4 4 が接続されている。蓄積容量 7 0 の他方の電極には、信号線 4 4 に沿って延びる容量線 7 1 が接続されている。

【 0 0 3 3 】

電位制御部 5 1 は、電位制御用 T F T (電位制御素子) 3 2 と、キャパシタ 4 9 とを備えており、電位制御用 T F T 3 2 は、電圧供給線 4 7 とキャパシタ 4 9 との間に介挿され、そのゲートには陰極走査線 3 4 が接続されている。そして、これらの発光素子 5 0 と電位制御部 5 1 とは、共通電極 2 8 を共有して互いに接続されている。

【 0 0 3 4 】

上記構成のもと、本実施形態の有機 E L 表示装置 1 0 1 は、信号線 4 4 及び陽極走査線 4 6 に信号入力することで画素選択用 T F T 4 3 を駆動して発光素子 5 0 を選択状態とし、電源線 4 5 に接続された画素駆動用 T F T 1 2 を駆動して E L 層 2 7 に所定量の電流を供給することで発光素子 5 0 を所定輝度にて発光させるようになっている。画素駆動用 T F T 1 2 に接続された蓄積容量 7 0 は、画素選択用 T F T 4 3 の出力を保持し、非選択状態における画素駆動用 T F T 1 2 の駆動状態を維持する機能を奏する。

また、本実施形態に係る画素 3 では、上記発光素子 5 0 の動作と合わせて、共通電極 2 8 に電圧を印加可能になっている。すなわち、電位制御用 T F T 3 2 のゲートに陰極走査線 3 4 を介して走査信号を入力して電位制御部 5 1 を選択状態とするとともに、電圧供給線 4 7 を介して印加電圧を入力することで、キャパシタ 4 9 の容量カップリングにより共通電極 2 8 の電位を制御するようになっている。

【 0 0 3 5 】

このように、本実施形態の有機 E L 表示装置 1 0 1 は、各画素 3 に、発光素子 5 0 と、発光素子 5 0 の共通電極 2 8 の電位を制御する電位制御部 5 1 とが備えられた構成とされていることで、最小の表示単位である画素 3 毎に E L 層 2 7 に印加される電圧を制御することが可能になっている。これにより発光素子 5 0 の駆動部を成す画素駆動用 T F T 1 2 等の特性ばらつきに起因する電流量のばらつきを補正することができ、もって発光素子 5 0 を目的とする発光輝度にて発光させることが可能である。従って本実施形態の有機 E L 表示装置 1 0 1 によれば、表示領域 4 の全面で均一な表示輝度を得ることができ、高画質の表示を得ることができる。

尚、本実施形態の場合、E L 層 2 7 の上下に配置される画素電極 1 9 及び共通電極 2 8 は、画素 3 毎に区画されているため、電極自体の抵抗による電圧降下はほとんど生じない。

【 0 0 3 6 】

上記共通電極 2 8 の電位制御の形態としては、発光素子 5 0 に電源線 4 5 を介して接続される図示略の電圧供給部 (又は定電流源) において、発光素子 5 0 に供給された電圧値を観測し、観測された電圧値に基づき設定した電圧を、各画素 3 の共通電極 2 8 に印加する方法 (第 1 の方法) や、表示領域 4 における表示輝度のばらつきを測定し、この輝度ばらつきに基づき設定した電圧を、各画素 3 の共通電極 2 8 に印加する方法 (第 2 の方法) を例示することができる。

【 0 0 3 7 】

上記第 1 の方法により共通電極 2 8 の電位制御を行うための構成としては、前記発光素子 5 0 への印加電圧を観測、保持する電圧値保持手段と、電位制御部 5 1 から共通電極 2 8 に印加する電圧を補正するための電圧補正情報を、前記保持された電圧値に基づき算出する補正情報算出手段とを備えた構成を例示できる。つまり、発光素子 5 0 の電圧 / 電流特性から発光素子 5 0 における輝度ばらつきを見積もり、係る見積もりに基づき共通電極 2 8 に印加する電圧を変化させることで複数の発光素子 5 0 間での輝度ばらつきを低減する方法である。

この場合、補正情報算出手段では、保持された電圧値を用いた演算を行い電圧補正情報を算出しても良く、予め用意された演算結果 (ルックアップテーブル) を参照することにより電圧補正情報を取得し、電位制御部 5 1 に出力する構成であっても良い。ルックアップテーブルを参照する方式では、演算回路を簡素化できるため、回路等の高速動作、また

10

20

30

40

50

発熱量の低減効果が期待できる。

【 0 0 3 8 】

次に、上記第2の方法は、実際に発光素子50にて得られる発光輝度から発光素子50の発光特性のばらつきを見積もり、係る見積もりに基づき共通電極28に印加する電圧を変化させることで複数の発光素子50間の輝度ばらつきを低減する方法である。この場合、表示領域4における輝度分布を測定することで、発光素子50を構成する画素駆動用TFT12や画素選択用TFT43の閾値又は易導度のばらつきを取得することができるので、これらに基づく電圧補正情報を算出するとともに電位制御部51に供給する補正情報算出手段を備えた構成とすればよい。上記補正情報算出手段としては、外部から入力されたばらつき情報に基づいて演算処理を行い、演算結果を電位制御部51に供給するものであってもよく、予め用意された演算結果（輝度ばらつきから電圧補正情報を算出した結果を保持したルックアップテーブル）を参照することにより取得した電圧補正情報を出力するものであっても良い。あるいは、表示領域4の1箇所以上に、表示輝度を測定するための輝度測定手段（例えば、フォトダイオードやフォトトランジスタ等の光学センサ）を設け、係る輝度測定手段から出力される輝度情報に基づき電圧補正情報を算出するものであってもよい。

10

【 0 0 3 9 】

< 画素回路構成の他の例 >

また、上記電位制御部51としては、図3の回路構成図に示す構成も適用することができる。図3に示す画素3に備えられた電位制御部51は、電位制御用TFT（電位制御素子）53を主体として構成されている。電位制御用TFT53のゲートに電圧供給線47が接続され、ソース・ドレインには、それぞれ共通電極（com.）、共通電極28が接続されている。

20

電位制御用TFT53は、電圧供給線47を介して入力される信号に応じて共通電極28に印加される電圧を分圧する可変抵抗素子として機能する。このような構成とした場合にも、共通電極28に任意の電圧を印加することができ、もって発光素子50を構成するTFT12の特性ばらつきに起因する発光輝度のばらつきを抑制し、表示領域内で均一な表示輝度が得られる有機EL表示装置を提供することができる。また図3に示す電位制御部51では陰極走査線は設けられておらず、基準電位を供給する共通電極との間で共通電極28の電位を制御するようになっているため、電位制御部51を選択駆動するための駆動回路の構成を簡素化できるという利点がある。

30

【 0 0 4 0 】

尚、図3に示す回路構成図では、発光素子50の回路構成も図2に示したものと一部異なっており、具体的には、画素選択用TFT43と画素駆動用TFT12との間に接続された蓄積容量70の一端が、画素駆動用TFT12と接続された電源線45に接続されている。この構成において、蓄積容量70は、画素選択用TFT43がオン状態とされたときの陽極走査線46の電位を保持し、蓄積容量70の状態に応じて画素駆動用TFT12のスイッチング動作が選択されるようになっている。

【 0 0 4 1 】

また、上記した各電位制御用TFT32, 53に、特開2003-22049号公報の図17に記載の回路や、カレントミラー回路等の電流プログラム回路を接続することもできる。さらに、各発光素子50について設けられる画素駆動回路の一部又は全体を電位制御部51についても設けた構成とすることができる。つまり、発光素子50の画素駆動回路としては、画素駆動用TFT12のゲートに入力する電圧を、カレントミラー回路、電流プログラム回路、電圧プログラム回路により制御し、画素駆動用TFT12の抵抗値を変化させる構成が知られている。これらの電圧制御回路を電位制御部51の電位制御用TFT32, 53に接続することで、電位制御部51から共通電極28への印加電圧をより正確に制御することができ、また発光素子50と電位制御部51とで駆動回路を共通化することができる。これにより、大規模な工程の変更を伴うことなく従来の製造工程から移行することができるという利点も得られる。

40

50

【 0 0 4 2 】

< 画素の詳細構成 >

次に、図 4 を参照して画素 3 の具体的な構成について説明する。図 4 に示す断面構成を見ると、本実施形態の有機 E L 表示装置 1 0 1 は、発光素子 5 0 と、これに隣接して設けられた電位制御部 5 1 とを備えて構成されている。ガラス等の透光性を有する基板 2 0 上に、例えばシリコン酸化膜からなる下地絶縁膜 2 3 が形成され、下地絶縁膜 2 3 上に、発光素子 5 0 の画素駆動用 T F T 1 2 と、電位制御部 5 1 の電位制御用 T F T 3 2 とが形成されている。

【 0 0 4 3 】

発光素子 5 0 に備えられた画素駆動用 T F T 1 2 は L D D (Lightly Doped Drain) 構造を有しており、半導体層 1 3 には高濃度ソース領域 1 3 a、低濃度ソース領域 1 3 b、チャネル領域 1 3 c、低濃度ドレイン領域 1 3 d、高濃度ドレイン領域 1 3 e が形成されている。そして、半導体層 1 3 上にゲート絶縁膜 2 4 が形成され、ゲート絶縁膜 2 4 を介してチャネル領域 1 3 c と対向するゲート電極 1 4 が配置されている。ゲート電極 1 4 を覆うように第 1 層間絶縁膜 2 5 が形成され、第 1 層間絶縁膜 2 5 上に電源線 4 5 および中継導電層 1 7 が形成されている。

電源線 4 5 は、第 1 層間絶縁膜 2 5 およびゲート絶縁膜 2 4 を貫通するコンタクトホール 1 5 を介して半導体層 1 3 の高濃度ソース領域 1 3 a に接続されている。一方、中継導電層 1 7 は、第 1 層間絶縁膜 2 5 およびゲート絶縁膜 2 4 を貫通するコンタクトホール 1 6 を介して半導体層 1 3 の高濃度ドレイン領域 1 3 e に接続されている。

【 0 0 4 4 】

電源線 4 5 および中継導電層 1 7 を覆うように表面が平坦化された第 2 層間絶縁膜 2 6 が形成され、第 2 層間絶縁膜 2 6 上に画素電極 1 9 が形成されている。画素電極 1 9 は、第 2 層間絶縁膜 2 6 に貫設されたコンタクトホール 1 8 を介して中継導電層 1 7 に接続されている。画素電極 1 9 は、後述する E L 層に正孔を注入するための陽極として機能し、発光素子 5 0 を構成する第 1 の電極を成すものである。

トップエミッション型の発光素子 5 0 では、画素電極 1 9 は A l や銀等の反射性の金属膜や非透光性の導電膜により形成することができ、場合によっては、ボトムエミッション型の発光素子と同様に、I T O (インジウム錫酸化物)、I Z O (インジウム亜鉛酸化物 (登録商標))、I C O (インジウムセリウム酸化物)、G Z O (ガリウム亜鉛酸化物)、Z n O (亜鉛酸化物) 等の透明導電材料で形成することもできる。

【 0 0 4 5 】

画素電極 1 9 の周縁部に沿って無機材料層 2 2 A および有機材料層 2 2 B が形成され、これら無機材料層 2 2 A および有機材料層 2 2 B の 2 層でバンク 2 2 が構成されている。発光素子 5 0 では、バンク 2 2 によって区画された画素電極 1 9 上の領域中央部に E L 層 2 7 が形成されている。本実施の形態において、E L 層 2 7 は、例えばチオフェン系導電性高分子からなる正孔注入 (輸送) 層 2 7 A と発光ポリマー (L E P) からなる発光層 2 7 B の 2 層で構成されている。E L 層 2 7 の構成としては、他にも正孔 (電子) 注入層と輸送層を別個に設けた構成、電子注入層、正孔注入層、発光層の 3 層からなる構成等を適用しても良い。

【 0 0 4 6 】

E L 層 2 7 を覆うように、共通電極 2 8 が設けられている。共通電極 2 8 は、I T O、I Z O、I C O、G Z O、Z n O 等の透明導電材料で形成することができ、発光素子 5 0 がボトムエミッション型である場合には、金属膜や非透光性の導電膜により形成しても良い。発光素子 5 0 において、共通電極 2 8 は E L 層 2 7 に電子を注入するための陰極 (第 2 の電極) を成している。また共通電極 2 8 は、発光素子 5 0 と電位制御部 5 1 とに跨って形成されており、これらを互いに電氣的に接続する部材となっている。

さらに、E L 層 2 7 への水分等の浸入を防止するため、透光性の封止層 2 9 が設けられている。

【 0 0 4 7 】

次に、電位制御部 5 1 には、電位制御用 T F T 3 2 が設けられている。電位制御用 T F T 3 2 も L D D 構造を備えたトランジスタであり、半導体層 3 3 には高濃度ソース領域 3 3 a、低濃度ソース領域 3 3 b、チャネル領域 3 3 c、低濃度ドレイン領域 3 3 d、高濃度ドレイン領域 3 3 e が形成されている。そして、半導体層 3 3 上にゲート絶縁膜 2 4 が形成され、ゲート絶縁膜 2 4 を介してチャネル領域 3 3 c と対向するゲート電極 4 2 が配置されている。ゲート電極 4 2 を覆うように第 1 層間絶縁膜 2 5 が形成され、第 1 層間絶縁膜 2 5 に設けられたコンタクトホール 3 5 , 3 6 を介して電圧供給線 4 7 および中継導電層 3 7 が、それぞれ半導体層 3 3 の高濃度ソース領域 3 3 a、高濃度ドレイン領域 3 3 e と電氣的に接続されている。そして、上述の画素駆動用 T F T 1 2 と同様、電圧供給線 4 7、中継導電層 3 7 とを覆う第 2 層間絶縁膜 2 6 が形成され、この第 2 層間絶縁膜 2 6 に設けられたコンタクトホール 3 8 を介して、画素電極 1 9 と中継導電層 3 7 とが電氣的に接続されている。

10

【 0 0 4 8 】

電位制御部 5 1 の画素電極 1 9 の周囲に設けられたバンク 2 2 内部には、発光素子 5 0 側から延出された共通電極 2 8 が成膜され、画素電極 1 9 と電氣的に接続されている。すなわち、電位制御部 5 1 において画素電極 1 9 は、共通電極 2 8 と電位制御用 T F T 3 2 とを導電接続する電極部材として機能するものであり、このような導電接続構造を採用することで、電位制御用 T F T 3 2 と共通電極 2 8 とのコンタクト抵抗を低減できる。本実施形態では、電位制御部 5 1 において画素電極 1 9 と共通電極 2 8 とが直接接続された構成としているが、E L 層 2 7 のうち発光層 2 7 B を除く導電性を有する構成層が画素電極 1 9 上に設けられていても構わない。

20

【 0 0 4 9 】

上記発光素子 5 0 に備えられた画素駆動用 T F T 1 2 と、電位制御部 5 1 に備えられた電位制御用 T F T 3 2 とには、略同一構成の薄膜トランジスタを用いることもできる。このような構成とすれば、製造を効率化することができ、製造コストの低減、及び歩留まりの向上を達成する上で有効である。また、電位制御用 T F T 3 2 は、図 2 及び図 3 に示した画素選択用 T F T 4 3 と略同一構成の T F T であってもよく、発光素子 5 0 に電流プログラム回路等が実装されている場合には、係る回路に含まれる T F T と同一構成とすることもできる。

【 0 0 5 0 】

30

< 有機 E L 表示装置の製造方法 >

以下、本実施形態の有機 E L 表示装置 1 0 1 の製造方法の一例を、図 4 を参照しつつ簡単に説明する。

まず、基板 2 0 の一面に、膜厚 2 0 0 ~ 5 0 0 n m 程度のシリコン酸化膜からなる下地絶縁膜 2 3 をプラズマ C V D 法等により成膜した後、下地絶縁膜 2 3 上に膜厚 3 0 ~ 7 0 n m 程度のアモルファスシリコン膜からなる半導体層をプラズマ C V D 法等により成膜する。次に、半導体層に対してレーザアニール等による結晶化処理を施し、半導体層を多結晶シリコン膜とする。次に、半導体層をパターンングして島状の半導体層 1 3 , 3 3 とした後、膜厚 6 0 ~ 1 5 0 n m 程度のシリコン酸化膜からなるゲート絶縁膜 2 4 をプラズマ C V D 法等により成膜する。次に、I T O 等の透光性材料をスパッタ法等により成膜した後、これをパターンングして走査線やゲート電極 1 4 , 4 2 を形成する。そして、ゲート電極 1 4 , 4 2 をマスクとしたイオン注入により、半導体層 1 3 , 3 3 に自己整合的にソース・ドレイン領域を形成する。

40

【 0 0 5 1 】

次に、第 1 層間絶縁膜 2 5 を形成し、半導体層 1 3 のソース・ドレイン領域に達するコンタクトホール 1 5 , 1 6、及び半導体層 3 3 のソース・ドレイン領域に達するコンタクトホール 3 5 , 3 6 を形成した後、I T O 等の透光性材料をスパッタ法等により成膜し、これをパターンングして電源線 4 5、電圧供給線 4 7、及び中継導電層 1 7 , 3 7 を形成する。次に、第 2 層間絶縁膜 2 6 を形成し、中継導電層 1 7 , 3 7 に達するコンタクトホール 1 8 , 3 8 を形成した後、A l 等の金属膜をスパッタ法等により成膜し、これをパタ

50

ーニングして画素電極 19, 19 を形成する。画素電極 19 は、ボトムエミッション型の場合には、ITO等の透光性導電材料により形成される。トップエミッション型の場合にも上記金属膜に限られず、透光性材料や不透明な導電材料により形成しても良い。

【0052】

次に、プラズマCVD法等により無機材料層 22A を形成し、これをパターニングする。その後、有機材料層 22B を所定のパターンで形成し、バンク 22 とする。有機材料層 22B の形成は、フォトリソグラフィ法、印刷法等を用いることができる。無機材料層 22A には、例えば酸化シリコン等を用いることができ、有機材料層 22B には、例えばアクリルやポリイミド等を用いることができる。

後続の製造工程において、液滴吐出法を用いてEL層 27 を形成する場合、少なくとも画素電極 19 の表面は親液性を有していることが好ましく、正孔注入輸送層形成材料に水系の溶液を用いる場合、親水性としておくことが望ましい。また、バンク 22 は画素電極 19 を平面的に隔離するのみならず、上記液滴吐出法による材料の選択配置を補助すべく機能する。すなわち、バンク 22 の表面を撥液化処理しておくことで、画素電極 19 上への材料の配置をより正確かつ円滑に行うことを可能にする。このバンク 22 の撥液化処理としては、 CF_4 、や SF_6 、 SiF_4 、や BF_3 等のガスによるフッ素系プラズマ処理を例示できる。このフッ素系プラズマ処理は、画素電極 19 及びバンク 22 の表面に対して一括に行っても良く、この場合にもバンク 22 表面が優先的に改質されるため、画素電極 19 表面とバンク 22 表面とで異なる表面特性（親液／撥液）を得ることができる。

【0053】

また、プラズマ処理による表面改質を行う方法に限らず、バンク 22 の有機材料層 22B をフッ化物を添加した材料により形成することで、バンク 22 自体に撥液性を付与することもできる。上側に形成される有機材料層 22B を撥液性とし、下側の無機材料層 22A を親液性としておけば、液滴吐出法による材料は一に際してのパターニング性がさらに向上する。

【0054】

次に、バンク 22 により区画された領域内の画素電極 19 上に、インクジェット法等の液滴吐出法を用いて高分子有機化合物を含む溶液を吐出し、EL層 27（正孔注入輸送層 27A および発光層 27B）を選択的に形成する。EL層 27 の形成に際しては、有機化合物材料を含む溶液の充填と乾燥を層毎に繰り返す。

正孔注入輸送層 27A としては、例えばポリチオフェン誘導体、ポリピロール誘導体など、またはそれらのドーピング体が好適に用いられる。具体的には、3, 4 - ポリエチレンジオキシチオフェン / ポリスチレンスルホン酸（PEDOT / PSS）の分散液、すなわち分散媒としてのポリスチレンスルホン酸に、3, 4 - ポリエチレンジオキシチオフェンを分散させ、さらにこれを水に分散させた分散液などを用いることができる。

発光層 27B としては、蛍光あるいは燐光を発光することが可能な公知の発光材料を用いることができる。具体的には、（ポリ）フルオレン誘導体（PF）、（ポリ）パラフェニレンビニレン誘導体（PPV）、ポリフェニレン誘導体（PP）、ポリパラフェニレン誘導体（PPP）、ポリビニルカルバゾール（PVK）、ポリチオフェン誘導体、ポリジアルキルフルオレン（PD AF）、ポリフルオレンベンゾジアゾール（PFBT）、ポリアルキルチオフェン（PAT）、ポリメチルフェニルシラン（PMPS）などのポリシラン系などが好適に用いられる。また、これらの高分子材料に、ペリレン系色素、クマリン系色素、ローダミン系色素などの高分子系材料や、ルブレン、ペリレン、9, 10 - ジフェニルアントラセン、テトラフェニルブタジエン、ナイルレッド、クマリン 6、キナクリドン等の低分子材料をドーブして用いることもできる。発光層 27B は、単色でもよく、赤、青、緑など多色を用いても良い。中間色を用いた 4 色以上の多色にすることもできる。

【0055】

上記EL層 27 を形成したならば、複数の画素電極 19 の形成領域上に跨るように、ITO等の透明導電材料からなる共通電極 28 をスパッタ法等により形成する。ボトムエミ

10

20

30

40

50

ッション型の発光素子 50 を作製する場合には、陰極として Al, Mg, Li, Ca 等の単体材料や、Mg - Al (10 : 1 合金) 等の合金材料からなる膜を形成しても良い。あるいは、Li₂O (厚さ 0.5 nm 程度) と Al との積層膜や、LiF (厚さ 0.5 nm 程度) と Al との積層膜、MgF₂ と Al との積層膜等を用いることもできる。

最後に、透明樹脂や薄層による封止層 29 を形成することで有機 EL 装置 101 が完成する。

【0056】

このように、本実施形態に係る有機 EL 表示装置の製造方法においては、発光素子 50 に含まれる画素駆動用 TFT 12 と、電位制御部 51 に含まれる電位制御用 TFT 32 とを同層に、同工程にて形成することが可能であり、このような電位制御部 51 を備えない従来の有機 EL 表示装置の製造方法に比しても、製造工数の増加を伴うことなく製造することが可能である。

【0057】

(第2の実施形態)

第1の実施形態では、各画素 3 毎に発光素子 50 と電位制御部 51 とが設けられている構成について説明したが、本発明に係る表示装置では、発光素子 50 と電位制御部 51 とが 1 : 1 に対応している必要はなく、複数の発光素子 50 が電位制御部 51 を共有している構成とすることもできる。以下、このような構成を備えた第2の実施形態の有機 EL 表示装置について、図5及び図6を参照して説明する。

【0058】

図5は、本実施形態の有機 EL 表示装置 102 の複数の画素を含む表示領域を示す平面構成図である。同図に示す表示領域には、複数 (30 個) の発光素子 50 が平面視マトリクス状に配列されている。図示左右方向で配列された3色 (R, G, B) の発光素子 50 に対して1つの電位制御部 51 が設けられており、これら3つの発光素子 50 と電位制御部 51 とに跨って平面視矩形形状の共通電極 (第2の電極) 28 が共通の電極として設けられている。すなわち、本実施形態の表示装置では、画素を成す3色の発光素子 50 と、それらの近傍に設けられた電位制御部 51 とにより構成される画素群 Ps が1表示単位を成しており、基板 20 上で平面視マトリクス状に配列された複数の画素群 Ps によるカラー表示が可能になっている。

【0059】

上記各発光素子 50 は、本表示装置の最小の表示単位 (画素) を構成している。各発光素子 50 には、画素電極 (第1の電極) 19 と、画素電極 19 の平面領域内に設けられた EL 層 (機能層) 27 と、この EL 層 27 を取り囲むバンク 22 とが設けられている。一方、電位制御部 51 には、発光素子 50 と同様の平面形状のバンク 22 が設けられているが、EL 層 27 は設けられていない。そして、画素群 Ps を構成する発光素子 50 と電位制御部 51 とに跨って共通電極 (第2の電極) 28 が設けられている。

【0060】

次に、図6は、図2のA - A' 線に沿う断面構成図である。図6に示す断面構造をみると、基板 20 上に、後述の TFT や複数の絶縁膜を含む素子形成層 21 が設けられており、素子形成層 21 上に、3つの発光素子 50 と、1つの導電接続部 51 とからなる画素群 Ps が配列されている。素子形成層 21 には、図4に示したような画素駆動用 TFT 12 や電位制御用 TFT 32 が形成されている。素子形成層 21 上に配列形成された画素電極 19 の周縁部上には、バンク 22 が立設されており、本実施形態の場合、バンク 22 は、無機材料層 22A と有機材料層 22B との積層構造を有している。

各発光素子 50 は、上記バンク 22 により区画された領域内の画素電極 19 上に、EL 層 27 と、共通 28 とを積層した構成を備えている。電位制御部 51 は、3つの発光素子 50 と共有する共通電極 28 と、画素電極 19 とが導電接続された構成を備えている。さらに上記発光素子 50 ...、及び電位制御部 51 を覆うように封止部材 55 が披着され、基板 20 と気密に接着されている。

【0061】

また本実施形態の有機EL表示装置102における回路構成としては、図5及び図6に示す画素群Psに、図2に示した回路を備えた3つの発光素子50と、1つの電位制御部51とが、共通電極28を介して互いに電氣的に接続された構成となっている。すなわち、各発光素子50は、画素駆動用TF T12を介して供給される電流により駆動されるとともに、共通電極28を介して接続された電位制御部51によりEL層27への印加電圧を制御可能になっている。

【0062】

以上の構成を備えた本実施形態の有機EL表示装置102は、表示領域4内に配列された各発光素子50の点灯/非点灯動作により、R、G、B各色の発光素子50(画素)からなる画素群Psを1表示単位とする表示を行うようになっており、係る表示動作に際して、各画素群Psに対応して設けられた電位制御部51により共通電極28を任意の電位に保持することが可能になっている。この構成により、発光素子50の画素駆動用TF T12の特性ばらつきに起因する発光輝度のばらつきを低減するべく共通電極28に補正電圧を印加することが可能であり、表示輝度の均一性に優れた有機EL表示装置となっている。

また、共通電極28自体の抵抗により各発光素子50で電圧降下が生じたとしても、電位制御部51により補正することができ、発光素子50の発光輝度が低下するのを防止することができるため、所定輝度にて発光素子50を発光させることができる。

【0063】

有機EL表示装置102では、発光素子50に隣接して基板20上に設けられた電位制御部51は、表示画素としては機能しないため、ある頻度で表示領域内の画素が抜けている状態となるが、電位制御部51及び発光素子50は、数10 μ m~数mm程度の微細な寸法であるため、上記電位制御部51が設けられた領域が目立って視認されることはない。特に、大型高精細の表示装置では、観察者は1~数m程度離れた位置にて表示画像を鑑賞するので、全く問題にならない。

【0064】

(第3の実施形態)

次に、本発明の第3の実施形態について、図7を参照して説明する。図7は、本実施形態の有機EL表示装置に備えられた表示領域の平面構成図であり、図5に示した平面構成図に相当する図である。図7に示す本実施形態の有機EL表示装置103は、先の第2実施形態の有機EL表示装置102と同様の基本構成を備えており、画素群Psに、平面構成の異なる電位制御部151が含まれている点に特徴を有している。また、図7に示すD-D'線に沿う断面構造は、図6に示した有機EL表示装置102の断面構造と同様である。

【0065】

図7に示す電位制御部151は、平面視矩形状の電極119(電極部材)と、3つの発光素子50と共有する共通電極(第2の電極)28とが電氣的に接続された構成を備えている。本実施形態に係る電位制御部151では、電極119を取り囲むバンク22の開口部形状が平面視略円形状とされている。また図示は省略しているが、電位制御部151の電極119にも、図2及び図4に示した電位制御用TF T32と同様の電位制御素子が接続されており、共通電極28の電位を自在に制御できるようになっている。

【0066】

上記構成の電位制御部151を備えた本実施形態の有機EL表示装置によっても、表示領域4内に設けられた複数の共通電極28の電位を良好に制御することができ、もって発光素子50の特性ばらつきに起因する発光強度のばらつきを抑え、表示輝度の均一性に優れた高画質の表示を得ることができる。そして、本実施形態では、電位制御部151の平面積が小さくなっているため、表示領域に占める発光素子50(画素)の面積率を高めることが容易になるとともに、電位制御部151がより視認され難くなる。

【0067】

尚、本発明の技術範囲は、上記実施の形態に限定されるものではなく、本発明の趣旨を

10

20

30

40

50

逸脱しない範囲で種々の変更を加えることができる。例えば、上記各実施形態では、共通電極 28 の電位を制御するための電位制御部 51 が、画素 3 毎、あるいは画素群 P s 毎に設けられている構成としたが、共通電極 28 の分割単位や、電位制御部 51 の配置頻度は任意に定めることができる。例えば共通電極 28 を走査ライン毎に分割して各ラインに電位制御部 51 を配設しても良く、その他にも、所定の画素駆動回路数毎に共通電極 28 を分割してもよい。

あるいは、共通電極 28 を表示領域 4 にベタ状に形成し、その平面領域内に複数の電位制御部 51 を設けても良い。共通電極 28 が分割されていない場合、典型的には表示領域 4 の中央部で電極の抵抗による電圧降下が生じやすくなるが、複数箇所に電位制御部 51 が設けられていれば、上記電圧降下分を補正するための電圧を印加できるため、表示領域内で均一な表示輝度が得られる。またこの構成においても、発光素子 50 の特性ばらつきに起因する輝度のばらつきをある程度抑制することが可能である。特に、共通電極 28 として比較的高抵抗の透明導電材料を用いるトップエミッション型の表示装置では有効な構成となる。

本発明は、有機 E L 表示装置のみならず、他の表示装置にも適用が可能であり、特に電流駆動型の発光素子を備えた表示装置に好適な技術である。また上記実施の形態で例示した各層の材料、膜厚、平面形状等の具体的な記載については適宜変更が可能である。

【0068】

(電子機器)

図 8 は、本発明に係る電子機器の一例を示す斜視構成図である。同図に示す映像モニタ 1200 は、先の実施形態の有機 E L 表示装置(表示装置)を備えた表示部 1201 と、筐体 1202 と、スピーカ 1203 等を備えて構成されている。そして、この映像モニタ 1200 は、先の有機 E L 表示装置による均一な明るさの表示が可能である。本発明は、共通電極での電圧降下が顕著となる、例えば画面サイズが対角 20 インチ以上の大型の E L 表示装置で有効な構成となる。

【図面の簡単な説明】

【0069】

【図 1】図 1 は、第 1 実施形態の有機 E L 表示装置の全体構成図。

【図 2】図 2 は、同、表示領域を示す平面構成図。

【図 3】図 3 は、図 2 の A - A ' 線に沿う断面構成図。

【図 4】図 4 は、発光素子及び電位制御部の断面構成図。

【図 5】図 5 は、発光素子と電位制御部とを含む回路構成図。

【図 6】図 6 は、実施形態に係る他の回路構成例を示す図。

【図 7】図 7 は、第 2 実施形態の有機 E L 表示装置の平面構成図。

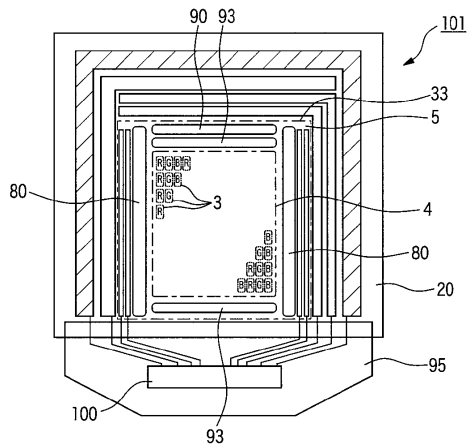
【図 8】図 8 は、電子機器の一例を示す斜視構成図。

【符号の説明】

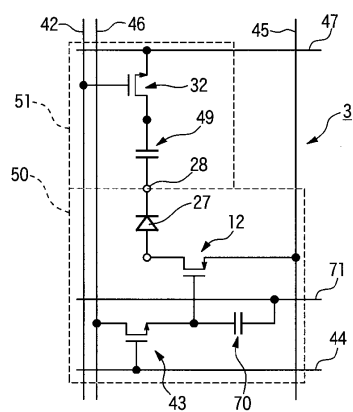
【0070】

101 ~ 103 有機 E L 表示装置(表示装置)、3 画素、4 表示領域、12 画素駆動用 T F T、14 ゲート電極、17 中継導電層、19 画素電極(第 1 の電極)、20 基板、27 E L 層(機能層)、28 共通電極(第 2 の電極)、32, 53 電位制御用 T F T(電位制御素子)、34 陰極走査線、43 画素選択用 T F T、45 電源線、46 陽極走査線、47 電圧供給線、49 キャパシタ、50 発光素子、51 導電接続部、70 蓄積容量、119 電極(電極部材)、P s 画素群

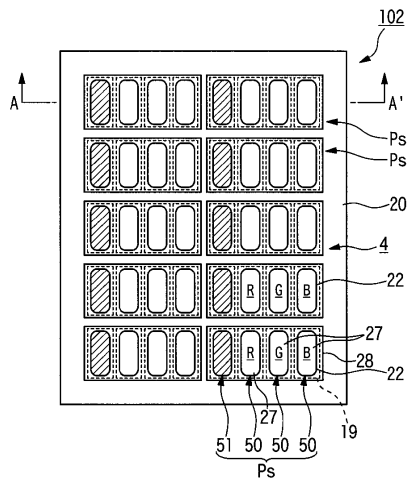
【 図 1 】



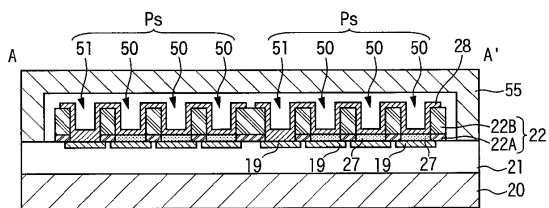
【圖 2】



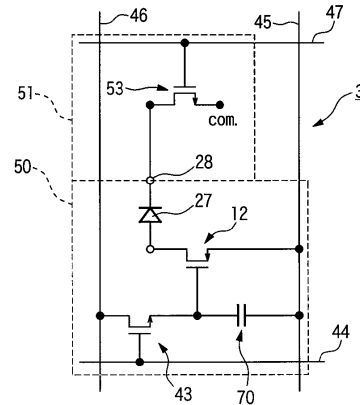
【 図 5 】



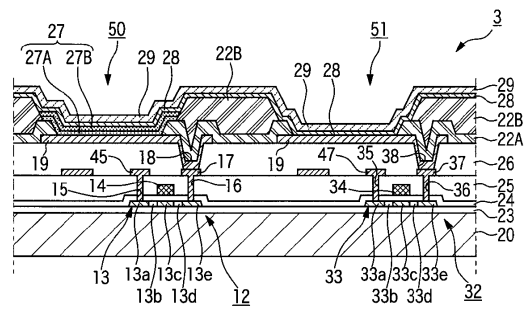
【 図 6 】



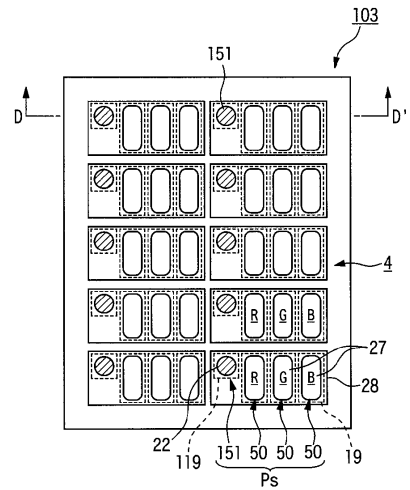
【 図 3 】



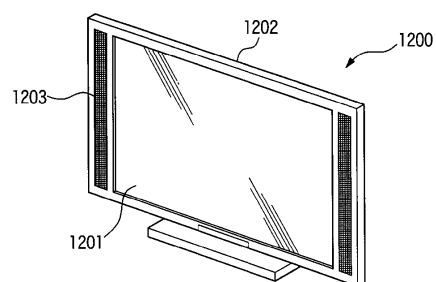
【 図 4 】



【圖 7】



【圖 8】



 フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 1 1 J
	G 0 9 G	3/20	6 1 2 U
	G 0 9 G	3/20	6 2 4 B
	G 0 9 G	3/20	6 3 1 V
	G 0 9 G	3/20	6 4 1 P
	G 0 9 G	3/20	6 4 2 A
	H 0 5 B	33/14	A

(72)発明者 柄沢 康史
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72)発明者 野澤 陵一
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 後藤 亮治

(56)参考文献 特開2003-228324(JP,A)
 特開2000-122598(JP,A)
 特開2003-123650(JP,A)
 特開2001-350442(JP,A)
 特開2003-280583(JP,A)
 特開2002-304156(JP,A)
 特開2002-311898(JP,A)
 国際公開第98/040871(WO,A1)

(58)調査した分野(Int.Cl., DB名)
 G 0 9 G 3 / 0 0 - 3 / 3 8

专利名称(译)	表示装置及び电子机器		
公开(公告)号	JP4483264B2	公开(公告)日	2010-06-16
申请号	JP2003375703	申请日	2003-11-05
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
当前申请(专利权)人(译)	精工爱普生公司		
[标]发明人	柄沢康史 野澤陵一		
发明人	柄沢 康史 野澤 陵一		
IPC分类号	G09G3/30 G09F9/30 H01L27/32 G09G3/20 H01L51/50 H05B33/14		
FI分类号	G09G3/30.K G09G3/30.J G09F9/30.338 G09F9/30.365.Z G09G3/20.611.H G09G3/20.611.J G09G3/20.612.U G09G3/20.624.B G09G3/20.631.V G09G3/20.641.P G09G3/20.642.A H05B33/14.A G09F9/30.365 G09G3/3241 G09G3/3266 H01L27/32		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 3K107/AA01 3K107/BB01 3K107/CC33 3K107/DD21 3K107/DD26 3K107/DD39 3K107/EE03 3K107/EE04 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD15 5C080/DD22 5C080/DD26 5C080/DD28 5C080/EE28 5C080/FF11 5C080/GG12 5C080/HH09 5C080/JJ03 5C080/JJ06 5C094/AA03 5C094/AA55 5C094/BA29 5C094/CA19 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB12 5C380/AB18 5C380/AB24 5C380/AB31 5C380/AB34 5C380/AB35 5C380/AB41 5C380/AB42 5C380/BA01 5C380/BA11 5C380/BA19 5C380/BA36 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB05 5C380/CB20 5C380/CC02 5C380/CC09 5C380/CC14 5C380/CC26 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CC63 5C380/CC77 5C380/CD012 5C380/CD013 5C380/CD023 5C380/CE08 5C380/CF13 5C380/CF68 5C380/DA02 5C380/DA06 5C380/DA32 5C380/DA34 5C380/FA02 5C380/FA05 5C380/FA28 5C380/GA03 5C380/GA08		
代理人(译)	大浪 一徳 须泽 修		
其他公开文献	JP2005140918A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种显示装置，其具有由发光元件的电极的电阻引起的显示不均匀性降低，以及发光元件的特性的变化，并且在显示表面内提供均匀的显示亮度。解决方案：公开了一种有机EL显示装置，其具有发光元件50和电位控制部分51，发光元件50具有EL层27，EL层27包括构成显示装置的一个显示单元的像素3中的发光层，电位控制部分51电连接到发光元件电位控制部分51控制公共电极28的电位。控制部分51可以设置成控制在多个发光元件50上方并置形成的公共电极的电位。

图 1

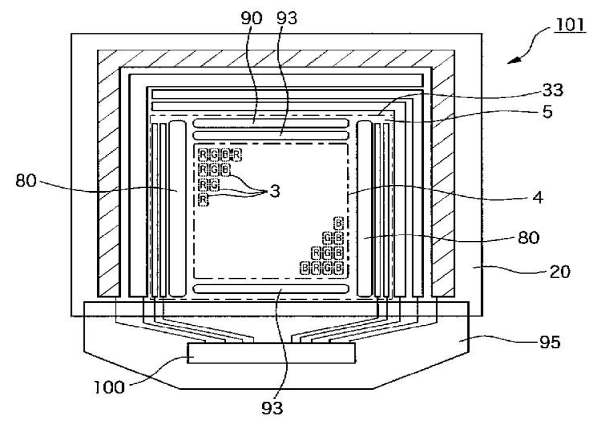


图 2