

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-207486

(P2016-207486A)

(43) 公開日 平成28年12月8日(2016.12.8)

|                                       |              |             |
|---------------------------------------|--------------|-------------|
| (51) Int.Cl.                          | F I          | テーマコード (参考) |
| <b>H05B 33/26 (2006.01)</b>           | H05B 33/26 Z | 3K107       |
| <b>H01L 51/50 (2006.01)</b>           | H05B 33/14 A | 5C094       |
| <b>H05B 33/12 (2006.01)</b>           | H05B 33/12 B |             |
| <b>H05B 33/22 (2006.01)</b>           | H05B 33/22 Z |             |
| <b>H05B 33/28 (2006.01)</b>           | H05B 33/28   |             |
| 審査請求 未請求 請求項の数 20 O L (全 19 頁) 最終頁に続く |              |             |

(21) 出願番号 特願2015-88225 (P2015-88225)  
 (22) 出願日 平成27年4月23日 (2015. 4. 23)

(71) 出願人 502356528  
 株式会社ジャパンディスプレイ  
 東京都港区西新橋三丁目7番1号  
 (74) 代理人 110000408  
 特許業務法人高橋・林アンドパートナーズ  
 (72) 発明者 佐藤 敏浩  
 東京都港区西新橋三丁目7番1号 株式会  
 社ジャパンディスプレイ内  
 Fターム(参考) 3K107 AA01 BB01 CC33 CC35 CC36  
 CC41 CC45 DD03 DD23 DD27  
 DD37 DD44Y DD89 DD90 EE03  
 EE07 FF15 GG14 GG28 HH05  
 5C094 AA02 AA14 BA03 BA27 CA19  
 DA13 EA07 FB15 GB10

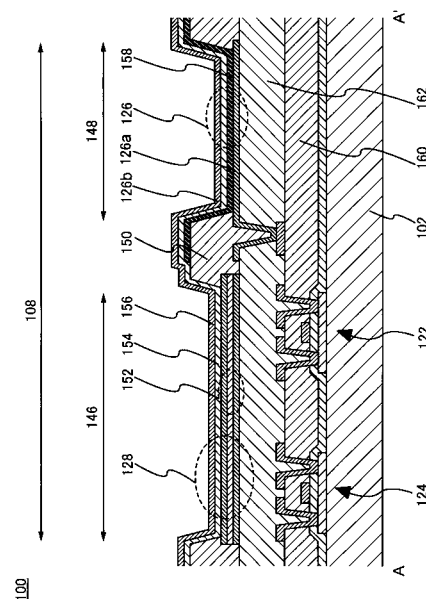
(54) 【発明の名称】 表示装置

## (57) 【要約】

【課題】透明ディスプレイにおいても高精細化及び高画質化の両立が可能な、有機EL表示装置に特有の構成要素を利用した新たな画素の構造を提供する。

【解決手段】発光素子が配置された発光領域と、透光性を有する保持容量の少なくとも一部が配置され、保持容量の少なくとも一方の電極に覆われた透光領域とが各々に設けられ、行列状に配列された複数の画素を有する表示装置であって、複数の画素を覆う第1電極と、第1電極の下に設けられた発光層と、複数の画素毎に、発光層の下に設けられた第2電極とを含み、保持容量は、第1電極を含む表示装置である。

【選択図】 図3



**【特許請求の範囲】****【請求項 1】**

発光素子が配置された発光領域と、透光性を有する保持容量の少なくとも一部が配置され、前記保持容量の少なくとも一方の電極に覆われた透光領域とが各々に設けられ、行列状に配列された複数の画素を有する表示装置。

**【請求項 2】**

前記発光素子は、

前記複数の画素を覆う第 1 電極と、

前記第 1 電極の下に設けられた発光層と、

前記複数の画素毎に、前記発光層の下に設けられた第 2 電極とを含み、

前記保持容量は、

前記第 1 電極を含むことを特徴とする請求項 1 に記載の表示装置。

10

**【請求項 3】**

前記発光層は、

前記透光領域において、絶縁性を有することを特徴とする請求項 2 に記載の表示装置。

**【請求項 4】**

前記第 2 電極は、

透明導電層を含み、

前記保持容量は、

前記透明導電層と同時に形成された第 3 電極を含むことを特徴とする請求項 2 に記載の表示装置。

20

**【請求項 5】**

前記複数の画素を区画し、前記複数の画素の各々において前記発光領域及び前記透光領域を更に区画するバンクを更に有し、

前記保持容量は、

前記第 1 電極の下に設けられ、前記透光領域を覆い、且つ前記バンクの上に亘って設けられる絶縁層

30

を含むことを特徴とする請求項 4 に記載の表示装置。

**【請求項 6】**

前記複数の画素を区画し、前記複数の画素の各々において前記発光領域及び前記透光領域を更に区画するバンク

を更に有し、

前記保持容量は、

前記第 1 電極の下に設けられ、前記透光領域を覆い、且つ前記バンクの下に亘って設けられる絶縁層

を含むことを特徴とする請求項 4 に記載の表示装置。

40

**【請求項 7】**

前記発光素子は、

前記複数の画素を覆う第 1 電極と、

前記第 1 電極の下に設けられた発光層と、

前記複数の画素毎に、前記発光層の下に設けられた第 2 電極とを含み、

前記保持容量は、

前記複数の画素を覆う第 3 電極と、

前記複数の画素毎に設けられた第 4 電極と

を含むことを特徴とする請求項 1 に記載の表示装置。

50

**【請求項 8】**

前記第 3 電極は、

前記透光領域において、前記第 1 電極と導通することを特徴とする請求項 7 に記載の表示装置。

【請求項 9】

前記第 3 電極は、

電源電位を供給する電源電位線と導通することを特徴とする請求項 7 に記載の表示装置。

【請求項 10】

前記第 4 電極は、

前記複数の画素の各々において、電氣的に独立した複数の領域に分割されることを特徴とする請求項 7 に記載の表示装置。

10

【請求項 11】

発光領域と透光領域が各々に設けられた複数の画素が行列状に配置された基板の第 1 面の上方に、前記発光領域に発光素子を形成し、前記透光領域に少なくとも一方の電極が前記透光領域を覆う保持容量の少なくとも一部を形成することを含む表示装置の製造方法。

【請求項 12】

前記発光領域に前記発光素子を形成し、前記透光領域に少なくとも一方の電極が前記透光領域を覆う前記保持容量の少なくとも一部を形成することは、

前記第 1 面の上方に透明導電層を成膜し、

前記透明導電層をパターンングすることによって、前記複数の画素の各々において、前記発光領域を覆う第 1 電極の一層と、前記透光領域を覆う第 2 電極とを形成し、

20

前記発光領域を覆う金属層を形成して前記第 1 電極の他の一層を形成することを含む請求項 11 に記載の表示装置の製造方法。

【請求項 13】

前記発光領域に前記発光素子を形成し、前記透光領域に少なくとも一方の電極が前記透光領域を覆う前記保持容量の少なくとも一部を形成することは、

前記第 1 電極及び前記第 2 電極を形成した後に、前記複数の画素を覆う発光層を形成し、

前記基板の前記第 1 面と反対の第 2 面側からエネルギーを照射することによって、前記金属層が配置される領域を除く前記発光層の領域を絶縁層化すること  
を更に含む請求項 12 に記載の表示装置の製造方法。

30

【請求項 14】

前記発光領域に前記発光素子を形成し、前記透光領域に少なくとも一方の電極が前記透光領域を覆う前記保持容量の少なくとも一部を形成することは、

前記第 1 電極及び前記第 2 電極を形成した後に、前記複数の画素を区画し、前記複数の画素の各々において前記発光領域及び前記透光領域を更に区画するバンクを形成し、

前記バンクを形成した後に、前記複数の画素を覆う発光層を形成し、

前記発光層を形成した後に、前記透光領域を覆う絶縁層を形成すること  
を更に含む請求項 12 に記載の表示装置の製造方法。

40

【請求項 15】

前記発光領域に前記発光素子を形成し、前記透光領域に少なくとも一方の電極が前記透光領域を覆う前記保持容量の少なくとも一部を形成することは、

前記第 1 電極及び前記第 2 電極を形成した後に、前記複数の画素を区画し、前記複数の画素の各々において前記発光領域及び前記透光領域を更に区画するバンクを形成し、

前記バンクを形成した後に、前記透光領域を覆い、且つ前記バンクの上に亘る絶縁層を形成すること

を更に含む請求項 12 に記載の表示装置の製造方法。

【請求項 16】

前記発光領域に前記発光素子を形成し、前記透光領域に少なくとも一方の電極が前記透光領域を覆う前記保持容量の少なくとも一部を形成することは、

50

前記第 2 電極を覆う絶縁層を形成し、

前記絶縁層を形成した後に、前記複数の画素を区画し、前記複数の画素の各々において前記発光領域及び前記透光領域を更に区画するバンクを形成すること  
を更に含む請求項 1 2 に記載の表示装置の製造方法。

【請求項 1 7】

前記発光領域に前記発光素子を形成し、前記透光領域に少なくとも一方の電極が前記透光領域を覆う前記保持容量の少なくとも一部を形成することは、

前記発光素子の共通電極及び前記保持容量の一方の電極を共有し、前記複数の画素を覆う第 1 電極を形成すること

を含む請求項 1 1 に記載の表示装置の製造方法。

10

【請求項 1 8】

前記発光領域に前記発光素子を形成し、前記透光領域に少なくとも一方の電極が前記透光領域を覆う前記保持容量の少なくとも一部を形成することは、

一方の電極が前記複数の画素を覆う第 1 電極を含む前記保持容量を形成し、

前記保持容量を形成した後に、前記発光領域に前記発光素子を形成すること  
を含む請求項 1 1 に記載の表示装置の製造方法。

【請求項 1 9】

前記発光素子は、

共通電極が前記透光領域において前記第 1 電極に接続される発光素子

である請求項 1 8 に記載の表示装置の製造方法。

20

【請求項 2 0】

前記第 1 電極は、

電源電位を供給する電源電位線と導通する前記第 1 電極である請求項 1 8 に記載の表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は表示装置に関する。特に、表示装置における表示領域における画素の構成に関する。

【背景技術】

30

【0 0 0 2】

有機エレクトロルミネッセンス（以下、有機 EL と呼ぶ。）表示装置は、各画素に発光素子が設けられ、個別に発光を制御することで画像を表示する。発光素子は、一方をアノード電極、他方をカソード電極として区別される一対の電極間に有機 EL 材料を含む層（以下、「発光層」ともいう）が挟持された構造を有している。有機 EL 表示装置は、一方の電極が画素毎に画素電極として設けられ、他方の電極は複数の画素に跨がって共通の電位が印加される共通電極として設けられている。有機 EL 表示装置は、この共通電極の電位に対し、画素電極の電位を画素毎に印加することで、画素の発光を制御している。

【0 0 0 3】

近年では、表示領域を通して表示領域の後方の景色を視認することが出来る、所謂透明ディスプレイが知られている。透明ディスプレイとしては、例えば特許文献 1 に開示されるように、表示領域に行列状に設けられた複数の画素の各々において、画像表示を担う発光素子が設けられる発光領域と、当該発光領域とは別途に、所謂シースルー構造を有する透光領域を配置する構成が知られている。

40

【0 0 0 4】

一般に、画像表示を担う発光画素の駆動回路には薄膜トランジスタや容量が複数配置され、高精細化を進めるに伴い微細なレイアウト設計が求められるようになる。しかしながら、前述のような構成を有する透明ディスプレイにおいては、複数の画素の各々に透光領域を確保するために、発光領域が占める面積に更なる制約が生じ、特に保持容量を発光領域に配置するための十分な面積を確保することが困難になるといった問題が生じる。保持

50

容量の大きさを十分に確保することができないと、薄膜トランジスタ特性のばらつきの影響を受けやすくなり、高画質化が困難になる。つまり、高精細化のための画素の微細化と、表示装置の高画質化とは二律背反の関係にあると言える。

【 0 0 0 5 】

一方、自発発光型の有機 E L 表示装置に対し、バックライトからの光を制御して画像を表示する液晶表示装置においては、例えば特許文献 2 ～ 4 に開示されているように、液晶素子に用いられる透明電極を利用して補助容量を形成することによって、高精細及び / 又は高画質な表示装置を容易に得るための画素の構成が知られている。

【 先行技術文献 】

【 特許文献 】

10

【 0 0 0 6 】

【 特許文献 1 】 特開 2 0 1 4 - 0 4 9 3 1 3 号 公 報

【 特許文献 2 】 特開平 6 - 1 4 8 6 8 4 号 公 報

【 特許文献 3 】 特開平 6 - 2 5 8 6 6 9 号 公 報

【 特許文献 4 】 特開平 1 0 - 7 8 5 9 3 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 7 】

本発明は、上記問題に鑑み、透明ディスプレイにおいても高精細化及び高画質化の両立が可能で、自発発光型の表示装置に特有の構成要素を利用した新たな画素の構造を提供することを目的の一つとする。

20

【 課題を解決するための手段 】

【 0 0 0 8 】

本発明の一態様は、発光素子が配置された発光領域と、透光性を有する保持容量の少なくとも一部が配置され、保持容量の少なくとも一方の電極に覆われた透光領域とが各々に設けられ、行列状に配列された複数の画素を有する表示装置である。

【 0 0 0 9 】

本発明の一態様は、発光領域と透光領域が各々に設けられた複数の画素が行列状に配置された基板の第 1 面の上方に、発光領域に発光素子を形成し、透光領域に少なくとも一方の電極が前記透光領域を覆う保持容量の少なくとも一部を形成することを含む表示装置の製造方法である。

30

【 図面の簡単な説明 】

【 0 0 1 0 】

【 図 1 】 本発明の一実施形態に係る表示装置の構成を示す斜視図である。

【 図 2 】 本発明の一実施形態に係る表示装置の構成を示す平面図である。

【 図 3 】 本発明の一実施形態に係る表示装置の構成を示す断面図である。

【 図 4 】 本発明の一実施形態に係る表示装置の画素回路の構成を示す平面図である。

【 図 5 】 本発明の一実施形態に係る表示装置の構成を示す断面図である。

【 図 6 】 本発明の一実施形態に係る表示装置の構成を示す断面図である。

【 図 7 】 本発明の一実施形態に係る表示装置の構成を示す断面図である。

40

【 図 8 】 本発明の一実施形態に係る表示装置の構成を示す断面図である。

【 図 9 】 本発明の一実施形態に係る表示装置の構成を示す断面図である。

【 図 1 0 】 本発明の一実施形態に係る表示装置の画素回路の構成を示す平面図である。

【 図 1 1 】 本発明の一実施形態に係る表示装置の構成を示す断面図である。

【 図 1 2 】 本発明の一実施形態に係る表示装置の構成を示す断面図である。

【 図 1 3 】 本発明の一実施形態に係る表示装置の画素回路の構成を示す平面図である。

【 図 1 4 】 本発明の一実施形態に係る表示装置の構成を示す断面図である。

【 図 1 5 】 本発明の一実施形態に係る表示装置の画素回路の構成を示す平面図である。

【 図 1 6 】 本発明の一実施形態に係る表示装置の画素構成を示す平面図である。

【 図 1 7 】 本発明の一実施形態に係る表示装置の画素構成を示す平面図である。

50

【図 18】本発明の一実施形態に係る表示装置の画素構成を示す平面図である。

【図 19】本発明の一実施形態に係る表示装置の画素構成を示す平面図である。

【発明を実施するための形態】

【0011】

以下、本発明の実施の形態を、図面等を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、以下に例示する実施の形態の記載内容に限定して解釈されるものではない。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

10

【0012】

本明細書において、ある部材又は領域が、他の部材又は領域の「上に（又は下に）」あるとする場合、特段の限定がない限り、これは他の部材又は領域の直上（又は直下）にある場合のみでなく、他の部材又は領域の上方（又は下方）にある場合を含み、すなわち、他の部材又は領域の上方（又は下方）において間に別の構成要素が含まれている場合も含む。

【0013】

< 第 1 実施形態 >

本実施形態に係る表示装置 100 の構成を、図 1 を参照して説明する。図 1 は、本実施形態に係る表示装置 100 の構成を示す斜視図である。表示装置 100 は、第 1 基板 102 に表示領域 106 が設けられている。表示領域 106 は複数の画素 108 が配列することによって構成されている。表示領域 106 の上面には封止材としての第 2 基板 104 が設けられている。第 2 基板 104 は表示領域 106 を囲むシール材 110 によって、第 1 基板 102 に固定されている。第 1 基板 102 に形成された表示領域 106 は、封止材である第 2 基板 104 とシール材 110 によって大気に晒されないように封止されている。このような封止構造により画素 108 に設けられる発光素子の劣化を抑制している。

20

【0014】

第 1 基板 102 は、一端部に端子領域 114 が設けられている。端子領域 114 は第 2 基板 104 の外側に配置されている。端子領域 114 は、複数の接続端子 116 によって構成されている。接続端子 116 には、映像信号を出力する機器や電源などと表示パネルとを接続する配線基板が配置される。配線基板と接続する接続端子 116 の接点は、外部に露出している。

30

【0015】

次いで、本実施形態に係る表示装置 100 の回路構成について、図 2 を参照して説明する。図 2 は、本実施形態に係る表示装置 100 の回路構成を示す図である。

【0016】

有機 EL 表示装置は、画像を表示する表示領域 106 と、表示領域 106 を駆動する駆動部とを備える。有機 EL 表示装置の表示領域 106 には複数の画素 118 が行列状に配置され、画素 108 毎に画素回路 120 を有する。画素回路 120 は、少なくとも選択トランジスタ 122、駆動トランジスタ 124、保持容量 126 及び発光素子 128 を含む。

40

【0017】

一方、駆動部は走査線駆動回路 130、映像線駆動回路 132、駆動電源回路 134、基準電源回路 136 及び制御装置 138 を含み、画素回路 120 を駆動し発光素子 128 の発光を制御する等の機能を担う。

【0018】

走査線駆動回路 130 は画素の水平方向の並び（画素行）毎に設けられた走査信号線 140 に接続されている。走査線駆動回路 130 は制御装置 138 から入力されるタイミング信号に応じて走査信号線 140 を順番に選択し、選択した走査信号線 140 に、選択ト

50

ランジスタ 122 をオンにする電圧を印加する。

【0019】

映像線駆動回路 132 は画素の垂直方向の並び（画素列）毎に設けられた映像信号線 142 に接続されている。映像線駆動回路 132 は制御装置 138 から映像信号を入力され、走査線駆動回路 130 による走査信号線 140 の選択に合わせて、選択された画素行の映像信号に応じた電圧を各映像信号線 142 に出力する。当該電圧は、選択された画素行にて選択トランジスタ 122 を介して保持容量 126 に書き込まれる。駆動トランジスタ 124 は書き込まれた電圧に応じた電流を発光素子 128 に供給し、これにより、選択された走査信号線 140 に対応する画素の発光素子 128 が発光する。

【0020】

駆動電源回路 134 は画素列毎に設けられた電源電位線 144 に接続され、電源電位線 144 及び選択された画素行の駆動トランジスタ 124 を介して発光素子 128 に電流を供給する。

【0021】

基準電源回路 136 は、基準電源線 145 に接続され、発光素子 128 のカソード電極を構成する共通電極に定電位を与える。定電位は例えば、接地電位に設定することができる。

【0022】

本実施形態において発光素子 128 の一方の電極は画素毎に形成された画素電極であり、発光素子 128 の他方の電極は複数の画素を覆い、複数の画素に共通して設けられた共通電極となる。画素電極は駆動トランジスタ 124 に接続される。一方、共通電極は複数の画素に亘る電極で構成される。

【0023】

図 3 及び図 4 を参照し、本実施形態に係る表示装置 100 の構成について更に詳細に説明する。図 3 は、本実施形態に係る表示装置 100 が有する画素の構成を示す断面図であり、図 1 における A - B において第 1 基板（アレイ基板とも呼ぶ。）側の断面を示している。図 4 は、本実施形態に係る表示装置 100 が有する画素の画素回路を示す回路図である。

【0024】

複数の画素 108 の各々は、発光領域 146 及び透光領域 148 を有している。発光領域 146 には発光素子 128 が配置され、透光領域 148 には保持容量 126 が配置されている。ここで、保持容量 126 は透光性を有している。

【0025】

このように、保持容量 126 は透光性を有するために、透光領域 148 に配置することができる。これによって、高精細且つ高画質な透明ディスプレイを提供することができる。

【0026】

尚、本実施形態においては透光領域 148 の全面に保持容量 126 が配置されるが、これに限られず、保持容量 126 の一方の電極が透光領域 148 の全面を覆う構成であればよい。他方の電極は透光領域 148 の少なくとも一部を覆っていればよい。このような構成を有することによって、本実施形態に係る表示装置 100 に比べて保持容量 126 は低下するものの、表示装置の透過率を更に向上させることができる。

【0027】

本実施形態に係る表示装置 100 は、複数の画素を区画し、複数の画素の各々において発光領域 146 及び透光領域 148 を区画するバンク 150 が形成されている。

【0028】

発光領域 146 には、画素回路 120 を構成する選択トランジスタ 122、駆動トランジスタ 124、及び発光素子 128 が配置されている。選択トランジスタ 122 及び駆動トランジスタは 124、発光素子 128 の下方に設けられている。

【0029】

10

20

30

40

50

発光素子 128 は、画素電極 152 及び共通電極 156 によって発光層 154 が挟持された構成を有している。発光素子 128 が有する電極の内、下部の電極は画素電極 152 であり、上部の電極は共通電極 156 である。本実施形態においては、画素電極 152 は 3 層の導電層が積層された構造を有している。尚、画素電極 152 は、駆動トランジスタ 124 のソース電極と、図示しないコンタクト開口部を介して電氣的に接続されている。

【0030】

発光層 154 が、例えば有機 EL 層から成る場合、低分子系又は高分子系の有機材料を用いて形成される。低分子系の有機材料を用いる場合、発光層 154 は発光性の有機材料を含む発光層 154 に加え、当該発光層 154 を挟むように正孔注入層や電子注入層、更に正孔輸送層や電子輸送層等を含んで構成される。本実施形態においては、発光層 154 は、白色発光を呈するものを用い、カラーフィルタ（図示せず）によってフルカラー発光を実現している。尚、発光層 128 は、複数の発光層（例えば有機 EL 層）を重ねた所謂タンデム型の構造を用いても良い。

【0031】

共通電極 156 は、発光層 154 で発光した光を透過させるため、透光性を有し、且つ導電性を有する ITO（酸化スズ添加酸化インジウム）やIZO（酸化インジウム・酸化亜鉛）等の透明導電膜で形成されていることが好ましい。又は、共通電極 156 として、出射光が透過できる程度の膜厚を有する金属層を用いても良い。

【0032】

画素電極 152 は、発光層 154 で発生した光を共通電極 156 側に反射させるため、反射率の高い金属層を含むことが好ましく、本実施形態においては、2 層の透明導電層に金属層が挟持された層構造を有している。金属層としては、例えば銀（Ag）を用いることができる。2 層の透明導電層としては、それぞれ透光性を有し、且つ導電性を有する ITO（酸化スズ添加酸化インジウム）やIZO（酸化インジウム・酸化亜鉛）等の透明導電膜で形成されていることが好ましく、それらの任意の組み合わせを用いてもよい。

【0033】

本実施形態に係る表示装置 100 においては、透光領域 148 の全面に保持容量 126 が配置されている。本実施形態における保持容量 126 は、上部及び下部の電極（それぞれ、上部電極 126b 及び下部電極 126a と呼ぶ。）に、発光層 154 及び絶縁層 158 が挟持される構成を有している。

【0034】

保持容量 126 の上部電極 126b としては、表示領域 106 に配置された複数の画素に共通して設けられた共通電極 156 がその機能を兼ねている。このような構成を有するために、保持容量 126 の上部電極 126b は共通電極 156 と同様に基準電源回路に接続され、定電位が与えられる。定電位としては、例えば設置電位が設定される。

【0035】

保持容量 126 の下部電極 126a としては、前述の画素電極 152 を構成する 2 層の透明導電層のいずれかを利用することができる。

【0036】

絶縁層 158 としては、透光性を有する膜が用いられ、例えば窒化ケイ素膜が好ましい。又、本実施形態において絶縁層 158 は、透光領域 148 を覆い、バンク 150 の上に亘って設けられている。換言すると、透光領域 148 を覆う絶縁層 158 の端部は、バンク 150 の上に配置されている。つまり、製造工程においては、バンク 150 を形成した後に絶縁層 158 の材料を成膜し、パターニングを行う。このような層構造を採用することによって、絶縁層 158 のパターニングの際に要求されるアライメント精度が緩くなるために、表示装置 200 の製造が容易になる。

【0037】

以上述べたように、透光性を有する保持容量 126 の電極としては、いずれも自発発光型の発光素子に特有に用いられる電極を利用することができる。つまり、製造工程において、発光素子 128 の電極と保持容量 126 の電極を同時に形成することができることか

10

20

30

40

50

ら、製造工程に大幅な変更及び追加が無く、容易且つ低コストで本実施形態における表示装置 100 を提供することができる。

#### 【0038】

##### < 第2実施形態 >

図5を参照し、本実施形態に係る表示装置200の構成について更に詳細に説明する。図5は、本実施形態に係る表示装置200が有する画素の構成を示す断面図である。画素回路120については、図4に示した第1実施形態に係る表示装置100の画素回路120と同様である。

#### 【0039】

本実施形態に係る表示装置200は、第1実施形態に係る表示装置100と比較すると、透光領域148に配置された保持容量126が有する絶縁層158及びバンク150の層構造のみが異なっている。

10

#### 【0040】

本実施形態においてはバンク150の下に絶縁層158が亘って設けられている。換言すると、透光領域148を覆う絶縁層158の端部を覆うようにバンク150が形成されている。つまり、製造工程においては、バンクを形成する前に絶縁層158の材料を成膜し、パターニングを行う。このような層構造を採用することによって、絶縁層158のパターニングの際に保持容量126の下部電極126aと共に一括でパターニングすることができる。従って、透光領域148を設けたことによるマスクの増加が無いため、容易且つ低コストで表示装置100を提供することができる。

20

#### 【0041】

##### < 第3実施形態 >

図6を参照し、本実施形態に係る表示装置300の構成について詳細に説明する。図6は、本実施形態に係る表示装置300が有する画素の構成を示す断面図である。画素回路120については、図4に示した第1実施形態に係る表示装置100の画素回路120と同様である。

#### 【0042】

本実施形態に係る表示装置300は、第1実施形態に係る表示装置100又は第2実施形態に係る表示装置200と比較すると、透光領域148に配置された保持容量126が有する絶縁層158の層構造のみが異なっている。

30

#### 【0043】

本実施形態においては発光層154の上に、透光領域148を覆う絶縁層158が設けられている。絶縁層158の端部はバンク150の上に配置されている。つまり、製造工程においては、表示領域106に配置された複数の画素を覆う発光層154を形成した後に、絶縁層158の材料を成膜し、パターニングを行う。このような層構造を採用することによって、絶縁層158のパターニングの際に要求されるアライメント精度が緩くなるために、保持容量126の形成が容易になる。

なお、実施例1において、絶縁層158の材料を成膜する工程を発光層154の形成前としている。こうすることで発光層154の下に絶縁層158を設ける構造となる。この場合、前工程のバンク150形成後に絶縁層158を形成するので、高精度のマスク合せが容易に行うことができる。また発光層154に対するダメージも低減できる。

40

#### 【0044】

##### < 第4実施形態 >

図7を参照し、本実施形態に係る表示装置400の構成について更に詳細に説明する。図7は、本実施形態に係る表示装置400が有する画素の構成を示す断面図である。画素回路120については、図4に示した第1実施形態に係る表示装置100の画素回路120と同様である。

#### 【0045】

本実施形態に係る表示装置400は、第1実施形態に係る表示装置100乃至第3実施形態に係る表示装置300と比較すると、透光領域148に配置された保持容量126が

50

有する絶縁層 154a の層構造のみが異なっている。

【0046】

本実施形態においては、複数の画素を覆う発光層 154 において発光領域 146 以外の領域を変質させ、絶縁層化することによって透光領域 148 に保持容量 126 を形成している。発光層 154 の絶縁層化は、例えば、発光層 154 に適度なエネルギーを照射することによって達成することができる。エネルギーとしては例えば紫外線を用いることができる。

【0047】

具体的な製造方法としては、発光素子 128 の画素電極 152 を構成する金属膜が遮光層として機能することを利用し、発光層 154 の形成後に基板 102 のトランジスタが配置されない面側からエネルギー照射を行う。これによって、発光素子 128 以外の領域にエネルギーが照射され、その領域のみを自己整合的に絶縁層化することができる。つまり、保持容量 126 を形成するための絶縁層 158 を成膜し、パターニングする工程を必要とせず、必要となるマスクの数を増やさずに保持容量 126 を形成することができる。よって、製造工程に大幅な変更及び追加が無く、容易且つ低コストで本実施形態における表示装置 400 を提供することができる。

【0048】

< 第 5 実施形態 >

図 8 を参照し、本実施形態に係る表示装置 500 の構成について更に詳細に説明する。図 8 は、本実施形態に係る表示装置 500 が有する画素の構成を示す断面図である。画素回路 120 については、図 4 に示した第 1 実施形態に係る表示装置 100 の画素回路 120 と同様である。

【0049】

本実施形態に係る表示装置 500 は、第 1 実施形態に係る表示装置 100 乃至第 4 実施形態に係る表示装置 400 と比較すると、保持容量 126 の下部電極 126a が配置される層が異なっている。つまり、保持容量 126 の下部電極 126a は、発光素子 128 の画素電極 152 とは異なる層に配置されている。

【0050】

このような層構造を有するために、製造工程において、画素電極 152 を形成する工程とは別に保持容量 126 の下部電極 126a を形成することになる。しかし一方で、このような層構造を有するために、画素電極 152 の形成において、それらの内の透明導電層の少なくとも一層を保持容量 126 の電極として透光領域 148 に残す必要が無いため、この例においては 3 層から成る画素電極 152 のパターニングを一括で行うことができる。よって、製造工程に大幅な変更及び追加が無く、容易且つ低コストで本実施形態における表示装置 500 を提供することができる。

【0051】

尚、本実施形態における発光層 154 は、表示領域 106 に配置された複数の画素を覆う態様を示したが、これに限られず、発光領域 146 のみに発光層 154 を残しても構わない。これによれば、表示装置 500 の透過率を向上させることができる。

【0052】

< 第 6 実施形態 >

図 9 及び図 10 を参照し、本実施形態に係る表示装置 600 の構成について更に詳細に説明する。図 9 は、本実施形態に係る表示装置 600 が有する画素の構成を示す断面図である。図 10 は、本実施形態に係る表示装置が有する画素の画素回路 120 を示す回路図である。

【0053】

本実施形態に係る表示装置 600 は、保持容量 126 が発光素子 128 よりも下層に形成されている点において、第 1 実施形態乃至第 5 実施形態に係る表示装置に相違している。又、保持容量 126 の電極の内、上部電極 126b は表示領域 106 に配置された複数の画素を覆い、下部電極 126a は画素毎に設けられ、一画素を覆っている。つまり、本

10

20

30

40

50

実施形態においては、保持容量 1 2 6 は透光領域 1 4 8 のみならず、一画素を覆う構成を有している。換言すると、透光領域 1 4 8 には、保持容量 1 2 6 の一部が形成されている。上部電極 1 2 6 b は、共通電極 1 5 6 と接触し、電氣的に導通している。

【0054】

このような構成を有することによって、保持容量 1 2 6 の占める面積を最大化することができ、高画質な表示装置 6 0 0 を提供することができる。

【0055】

更に、保持容量 1 2 6 の上部電極 1 2 6 b は、発光素子 1 2 8 の陰極として機能する共通電極 1 5 6 の補助配線となるため、陰極に供給される基準電圧の電圧降下を抑制することができ、高画質な表示装置 6 0 0 を提供することができる。

10

【0056】

< 第 7 実施形態 >

図 1 1 を参照し、本実施形態に係る表示装置 7 0 0 の構成について詳細に説明する。図 1 1 は、本実施形態に係る表示装置 7 0 0 が有する画素の構成を示す断面図である。画素回路 1 2 0 については、図 1 0 に示した第 6 実施形態に係る表示装置 6 0 0 の画素回路 1 2 0 と同様である。

【0057】

本実施形態に係る表示装置 7 0 0 は、第 6 実施形態に係る表示装置 6 0 0 と比較すると、透光領域 1 4 8 において、層間絶縁膜 1 6 0、平坦化膜 1 6 2 が除去されている点で相違している。

20

【0058】

このような構成を有することによって、第 6 実施形態に係る表示装置に比べて透過率を向上させることができる。

【0059】

また、絶縁層 1 6 0 は、選択トランジスタ 1 2 2、駆動トランジスタ 1 2 4 が形成される層と同層に配置されるが、無機絶縁膜にて形成される。この無機絶縁膜は固い一方でもろく、表示装置 7 0 0 が無機ディオスプレイである場合は、曲げの際に破壊される恐れがある。本実施形態のように透過領域 1 4 8 にて絶縁層 1 6 0 を除去することで、平面視で画素ごとに絶縁層 1 6 0 がアイランド状に分離して分布する形となり、曲げの際の破壊を防ぐことができる。

30

【0060】

< 第 8 実施形態 >

図 1 2 及び図 1 3 を参照し、本実施形態に係る表示装置 8 0 0 の構成について詳細に説明する。図 1 2 は、本実施形態に係る表示装置 8 0 0 が有する画素の構成を示す断面図である。図 1 3 は、本実施形態に係る表示装置が有する画素の画素回路 1 2 0 を示す回路図である。

【0061】

本実施形態においては、発光素子 1 2 8 の下方に保持容量 1 2 6 が形成されている。換言すると、保持容量 1 2 6 を形成した後に、発光素子 1 2 8 が形成される。保持容量 1 2 6 の上部電極 1 2 6 b は、透光領域 1 4 8 を覆い、且つ表示領域 1 0 6 に配置される複数の画素を覆っている。下部電極 1 2 6 a は、透光領域 1 4 8 を完全に覆わず、透光領域 1 4 8 の一部を覆っている。又、下部電極 1 2 6 a は、発光領域 1 4 6 に延在している。つまり、透光領域 1 4 8 には、保持容量 1 2 6 の一部が形成されている。

40

【0062】

又、図示のように、下部電極は電氣的に独立した複数の領域に分割されてもよい。このようにして複数の容量を形成することができるため、複雑な画素回路にも適用することができる。

【0063】

このような構成を有することによって、最大で一画素の領域に亘って保持容量 1 2 6 を形成することができるため、十分な保持容量 1 2 6 を確保することができ、高画質な表示

50

装置 800 を提供することができる。

【0064】

又、下部電極 126a が透光領域 148 の一部のみを覆う構成とすることによって、表示装置 800 の透過率を向上させることができる。

【0065】

< 第 9 実施形態 >

図 14 を参照し、本実施形態に係る表示装置 900 の構成について詳細に説明する。図 14 は、本実施形態に係る表示装置 900 が有する画素の構成を示す断面図である。図 15 は、本実施形態に係る表示装置が有する画素の画素回路 120 を示す回路図である。

【0066】

本実施形態に係る表示装置 900 と第 8 実施形態に係る表示装置 800 とを比較すると、保持容量 126 の上部電極 126b が電源電位を供給する電源電位線 144 に接続される点で相違している。つまり、保持容量 126 の上部電極 126b は、表示領域 106 に配置される複数の画素を覆い、電源電位線 144 を兼ねる。このため、発光素子 128 の陽極として機能する画素電極 152 への電流供給時において、低抵抗な電源電位線 144 のため、表示領域 106 内の均一性が高く、高画質な表示装置 900 を提供することができる。

【0067】

尚、発光素子 128 の陽極として機能する画素電極 152 は、駆動トランジスタ 124 のソース電極に接続される。そのため、保持容量 126 の上部電極 126b には図示しないコンタクトホールが設けられ、当該コンタクトホールを介して画素電極 152 と駆動トランジスタ 124 のソース電極が接続されている。本実施の形態においては、駆動トランジスタ 124 は P 型トランジスタとなっている。このことで、駆動トランジスタ 124 のゲート、ソース間に保持容量 126 の蓄積電荷に伴う電圧を印加できるために、発光素子 128 に流れる電流量の制御が容易になる。

【0068】

[ 画素の配置例 1 ]

本実施形態に係る表示装置 900 の画素の幾つかの配置例について説明する。図 16 は、本実施形態に係る表示装置 900 の画素の配置例を説明する平面図である。この例では、複数の画素の各々は、赤 (R)、緑 (G) 及び青 (B) の各色を発光する 3 個の副画素によって構成され、複数の画素が行列状に配置されている。本明細書においては、一つの副画素に関しても画素と呼ぶことにする。

【0069】

行列状に配置された画素間には、行方向に走査信号線 140 が配置され、列方向に映像信号線 142 が配置されている。更に、複数の画素を覆うように電源電位線 144 の機能を兼ねる保持容量 126 の上部電極 126b が配置されている。電源電位線 144 は複数の画素の各々が有する駆動トランジスタ 124 (図示せず) のドレイン電極に接続されている。

【0070】

第 1 実施形態乃至第 8 実施形態に係る表示装置においては、図 2 に示すように、行列状に配置された複数の画素に対して列方向に電源電位線 144 を配置していた。本実施形態に係る表示装置 900 においては、複数の画素を覆う透明導電層を電源電位線 144 として用いるため、開口率を低下させず、低抵抗化させることができる。

【0071】

複数の画素の各々は、赤 (R)、緑 (G) 及び青 (B) のいずれかを発光する発光領域 146 と、透光性を有する透光領域 148 が配置されている。

【0072】

[ 画素の配置例 2 ]

図 17 は、本実施形態に係る表示装置 900 の画素の他の配置例を説明する平面図である。この例では、複数の画素の各々は、赤 (R)、緑 (G)、青 (B) 及び白 (W) の各

10

20

30

40

50

色を発光する４個の画素によって構成されている。複数の画素の各々において、透光領域の面積が画素の面積の約７５％となる例を示している。

【００７３】

[画素の配置例３]

図１８は、本実施形態に係る表示装置９００の画素の他の配置例を説明する平面図である。この例では、複数の画素の各々は、赤（Ｒ）、緑（Ｇ）、青（Ｂ）及び白（Ｗ）の各色を発光する４個の画素によって構成されている。複数の画素の各々において、透光領域の面積が画素の面積の約７５％となる例を示している。

【００７４】

また、隣接する行において、走査信号線１４０を共有する構成を有している。これによって、走査信号線１４０の本数を半減させることによって開口率を向上させることができる。

10

【００７５】

[画素の配置例４]

図１９は、本実施形態に係る表示装置９００の画素の他の配置例を説明する平面図である。この例では、複数の画素の各々は、赤（Ｒ）、緑（Ｇ）、青（Ｂ）及び白（Ｗ）の各色を発光する４個の画素によって構成されている。複数の画素の各々において、透光領域の面積が画素の面積の約７５％となる例を示している。

【００７６】

また、隣接する行及び列において、それぞれ走査信号線１４０及び映像信号線１４２を共有する構成を有している。これによって、走査信号線１４０及び映像信号線１４２の本数を半減させることによって開口率を更に向上させることができる。

20

【００７７】

以上、本発明の好ましい態様を第１実施形態乃至第９実施形態によって説明した。しかし、これらは単なる例示に過ぎず、本発明の技術的範囲はそれらには限定されない。当業者であれば、本発明の要旨を逸脱することなく、種々の変更が可能であろう。よって、それらの変更も当然に、本発明の技術的範囲に属すると解されるべきである。

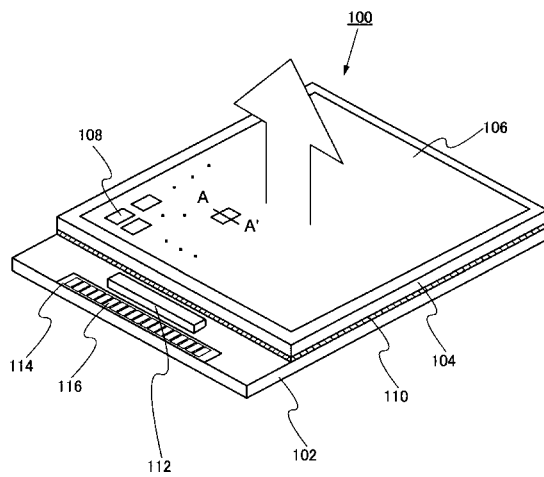
【符号の説明】

【００７８】

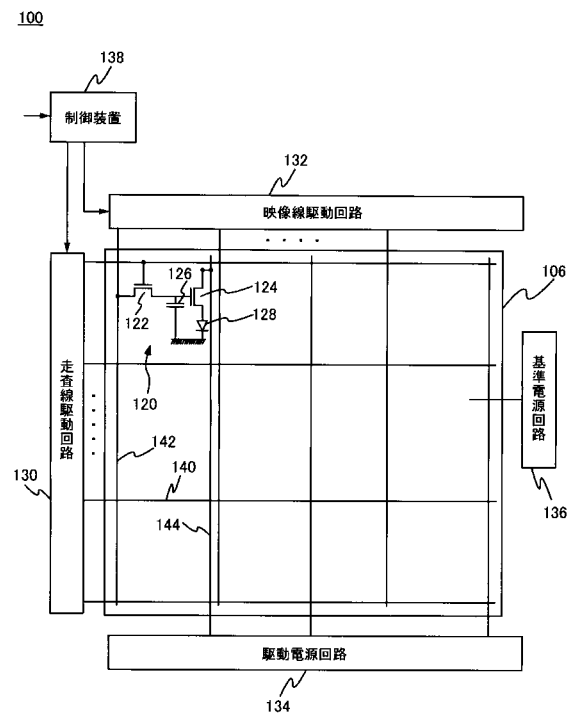
１００、２００、２５０、３００、４００、５００、６００、７００、８００、９００・  
 ・表示装置、１０２、１０４・・・基板、１０６・・・表示領域、１０８・・・画素、  
 １１０・・・シール材、１１４・・・端子領域、１１６・・・接続端子、１２０・・・画  
 素回路、１２２・・・選択トランジスタ、１２４・・・駆動トランジスタ、１２６・・・  
 保持容量、１２８・・・発光素子、１３０・・・走査線駆動回路、１３２・・・映像線駆  
 動回路、１３４・・・駆動電源回路、１３６・・・基準電源回路、１３８・・・制御装置  
 、１４０・・・走査信号線、１４２・・・映像信号線、１４４・・・電源電位線、１４５  
 ・・・・基準電源線、１４６・・・発光領域、１４８・・・透光領域、１５０・・・バンク  
 、１５２・・・画素電極、１５４・・・発光層、１５４a・・・絶縁層化された発光層、  
 １５６・・・共通電極、１５８、１６０、１６２・・・絶縁層

30

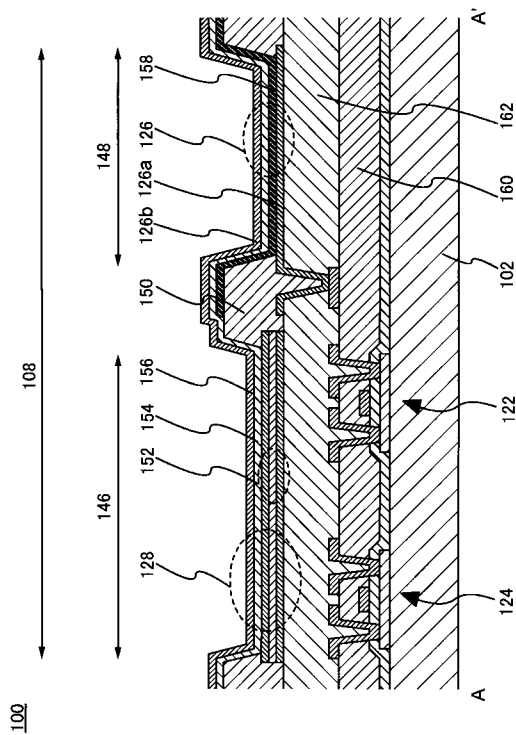
【図 1】



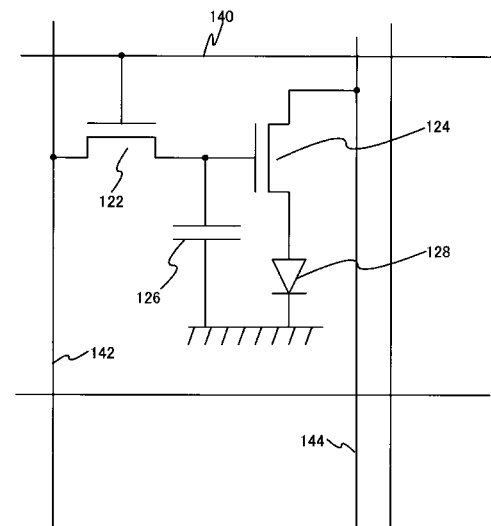
【図 2】



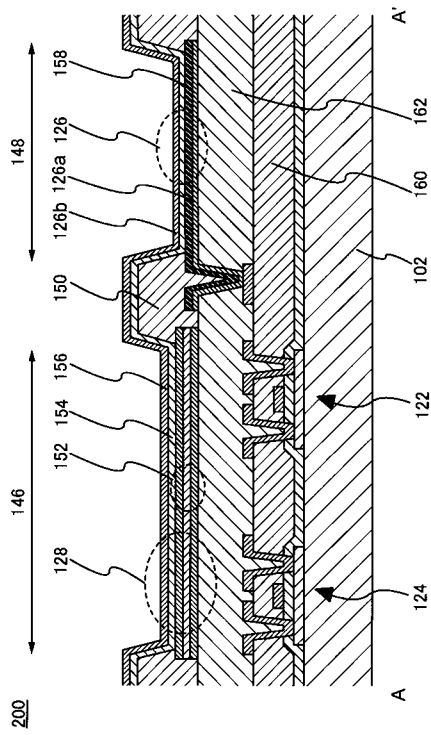
【図 3】



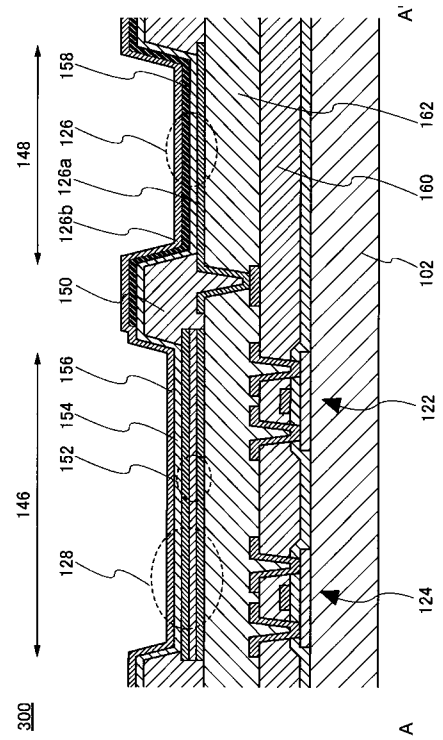
【図 4】



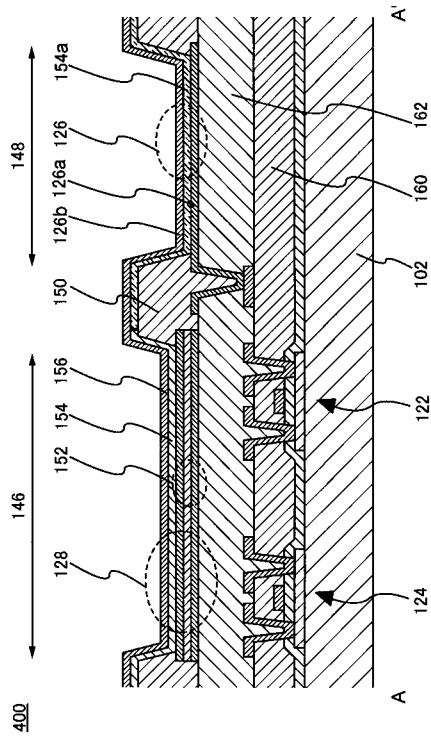
【図 5】



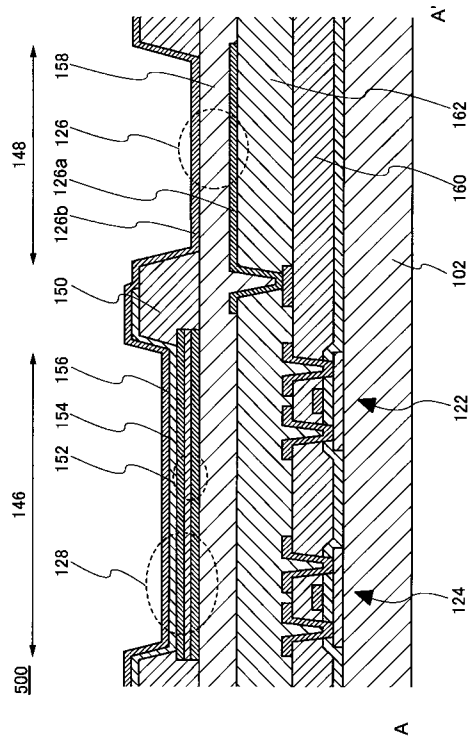
【図 6】



【図 7】

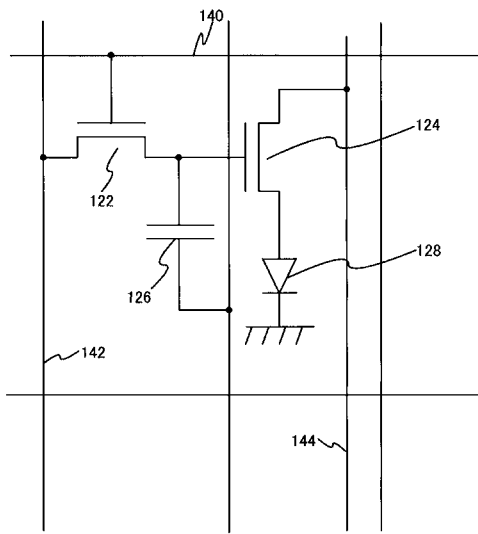


【図 8】

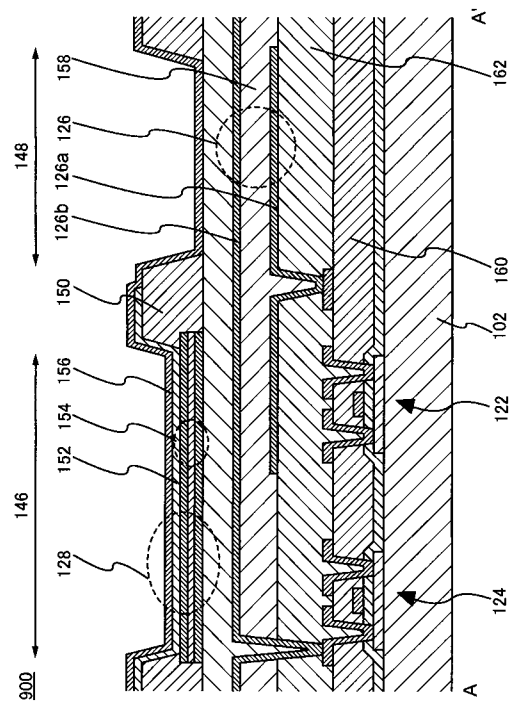




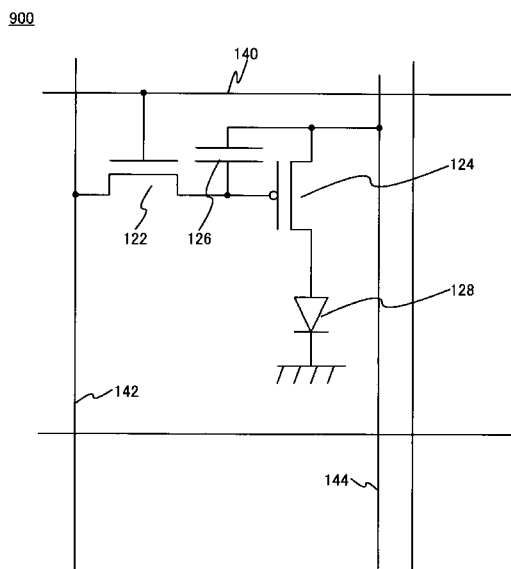
【図 13】



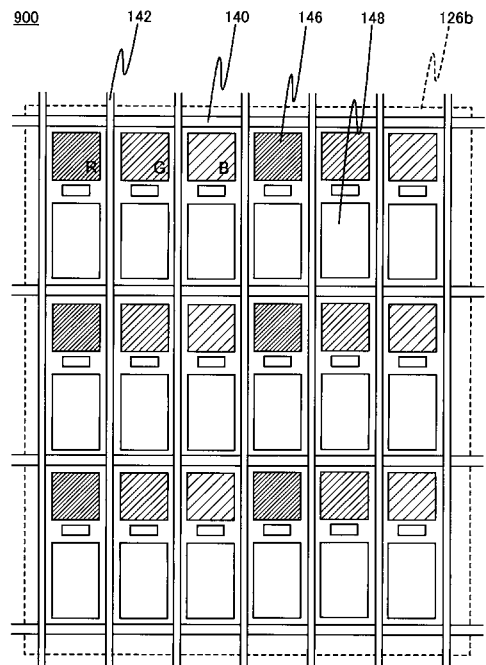
【図 14】



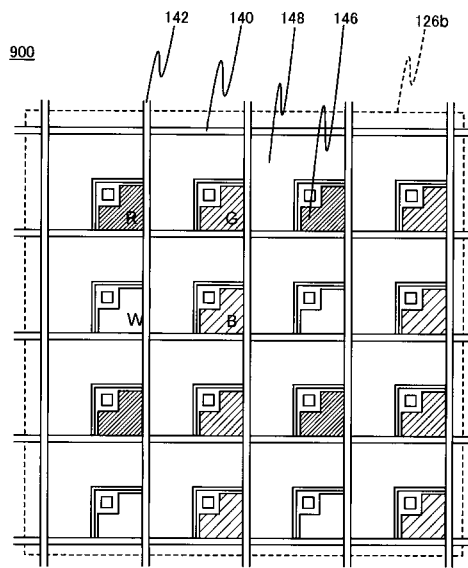
【図 15】



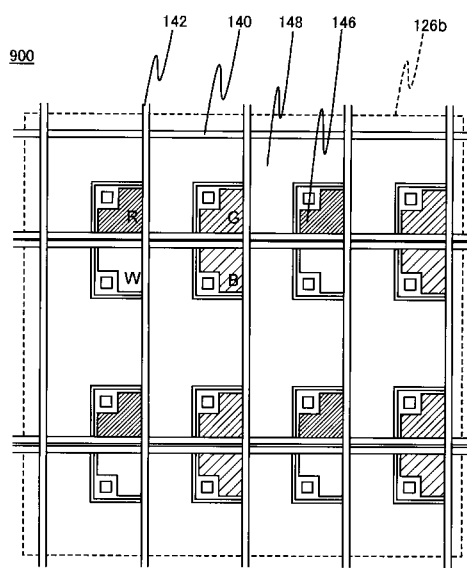
【図 16】



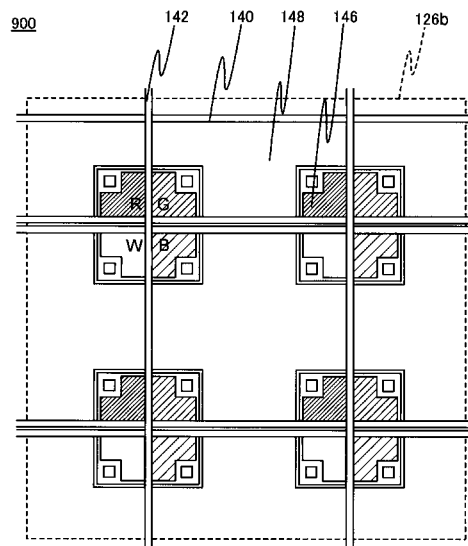
【図 17】



【図 18】



【図 19】



---

フロントページの続き

| (51) Int. Cl.  |              |                  | F I            |              |              | テーマコード (参考) |
|----------------|--------------|------------------|----------------|--------------|--------------|-------------|
| <b>H 0 5 B</b> | <b>33/10</b> | <b>(2006.01)</b> | <b>H 0 5 B</b> | <b>33/10</b> |              |             |
| <b>G 0 9 F</b> | <b>9/30</b>  | <b>(2006.01)</b> | <b>G 0 9 F</b> | <b>9/30</b>  | <b>3 3 8</b> |             |

|                |                                                                                                                                                                                                                                                                                                                                 |         |            |
|----------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 表示装置                                                                                                                                                                                                                                                                                                                            |         |            |
| 公开(公告)号        | <a href="#">JP2016207486A</a>                                                                                                                                                                                                                                                                                                   | 公开(公告)日 | 2016-12-08 |
| 申请号            | JP2015088225                                                                                                                                                                                                                                                                                                                    | 申请日     | 2015-04-23 |
| [标]申请(专利权)人(译) | 株式会社日本显示器                                                                                                                                                                                                                                                                                                                       |         |            |
| 申请(专利权)人(译)    | 有限公司日本显示器                                                                                                                                                                                                                                                                                                                       |         |            |
| [标]发明人         | 佐藤敏浩                                                                                                                                                                                                                                                                                                                            |         |            |
| 发明人            | 佐藤 敏浩                                                                                                                                                                                                                                                                                                                           |         |            |
| IPC分类号         | H05B33/26 H01L51/50 H05B33/12 H05B33/22 H05B33/28 H05B33/10 G09F9/30                                                                                                                                                                                                                                                            |         |            |
| CPC分类号         | H01L27/3265 H01L51/56 G09G3/3233 G09G2300/0426 G09G2300/0439 G09G2300/0452 G09G2300/0465 H01L27/3213 H01L27/3246 H01L51/5218 H01L51/5234                                                                                                                                                                                        |         |            |
| FI分类号          | H05B33/26.Z H05B33/14.A H05B33/12.B H05B33/22.Z H05B33/28 H05B33/10 G09F9/30.338 G09F9/30.365 H01L27/32                                                                                                                                                                                                                         |         |            |
| F-TERM分类号      | 3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC35 3K107/CC36 3K107/CC41 3K107/CC45 3K107/DD03 3K107/DD23 3K107/DD27 3K107/DD37 3K107/DD44Y 3K107/DD89 3K107/DD90 3K107/EE03 3K107/EE07 3K107/FF15 3K107/GG14 3K107/GG28 3K107/HH05 5C094/AA02 5C094/AA14 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA13 5C094/EA07 5C094/FB15 5C094/GB10 |         |            |
| 其他公开文献         | JP6577224B2                                                                                                                                                                                                                                                                                                                     |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                       |         |            |

#### 摘要(译)

要解决的问题：使用有机EL显示装置特有的构成元件来提供新的像素结构，即使在透明显示器中也能够实现高清晰度和高图像质量。本发明提供一种发光元件和发光区域，在发光区域中布置有发光元件，在该发光区域中布置有透光存储电容器的至少一部分并且该透光区域覆盖有存储电容器的至少一个电极，一种显示装置，具有以矩阵排列的多个像素，包括：覆盖多个像素的第一电极；设置在第一电极下方的发光层；和存储电容器，其中存储电容器是包括第一电极的显示装置。点域

