

【特許請求の範囲】

【請求項 1】

画素アレイ部とこれを駆動する周辺回路部とからなり、

前記画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に行列状に配された画素とを含み、

前記周辺回路部は、線順次走査を行うため各走査線に順次制御信号を供給するスキヤナと、映像信号に応じた入力信号を線順次走査に合わせて各信号線に供給するドライバとを含み、

各画素は、少なくともサンプリグトランジスタと、電源と接地との間に直列に接続されたドライブトランジスタと、発光素子とを含み、

前記サンプリグトランジスタは、該走査線から供給される制御信号に応じ導通して信号線から供給された入力信号をサンプリグし、

前記ドライブトランジスタは、該サンプリグされた入力信号に応じた出力電流を該発光素子に供給し、

前記発光素子は、該ドライブトランジスタから供給された出力電流により該映像信号に応じた輝度で発光し、以って該画素アレイ部に画像を表示する画像表示装置において、

前記周辺回路部は通常モードと節電モードを切り換える為のコントローラを有し、

通常モードの時該電源を通常の電位に設定し、以って該ドライブトランジスタを飽和領域で動作させ定電流源として該入力信号に応じた出力電流を供給する一方、

節電モードの時該電源を通常の電位よりも低い電位に設定するとともに、映像信号と入力信号の関係を規定する γ 特性を切り替えて映像信号に対し入力信号を圧縮する γ 補正回路を有し、以って該低い電源電位でも該ドライブトランジスタを飽和領域で動作させ定電流源として圧縮した入力信号に応じた出力電流を供給する様にしたことを特徴とする画像表示装置。

【請求項 2】

前記コントローラは、各フレームまたはフィールドで該発光素子が発光する期間を、通常モードと節電モードで同じ時間幅に制御することを特徴とする請求項 1 に記載の画像表示装置。

【請求項 3】

画素アレイ部とこれを駆動する周辺回路部とからなり、前記画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に行列状に配された画素とを含み、前記周辺回路部は、線順次走査を行うため各走査線に順次制御信号を供給するスキヤナと、映像信号に応じた入力信号を線順次走査に合わせて各信号線に供給するドライバとを含み、各画素は、少なくともサンプリグトランジスタと、電源と接地との間に直列に接続されたドライブトランジスタと、発光素子とを含む画像表示装置の駆動方法であって、

該走査線から供給される制御信号に応じ、前記サンプリグトランジスタが導通して、信号線から供給された入力信号をサンプリグし、

前記ドライブトランジスタが、該サンプリグされた入力信号に応じた出力電流を該発光素子に供給し、

該ドライブトランジスタから供給された出力電流により、前記発光素子が該映像信号に応じた輝度で発光し、以って該画素アレイ部に画像を表示する際、

通常モードと節電モードを切り換え可能であり、

通常モードの時該電源を通常の電位に設定し、以って該ドライブトランジスタを飽和領域で動作させ定電流源として該入力信号に応じた出力電流を該発光素子に供給する一方、

節電モードの時該電源を通常の電位よりも低い電位に設定するとともに、映像信号と入力信号の関係を規定する γ 特性を切り替えて映像信号に対し入力信号を圧縮し、以って低い電源電位でも該ドライブトランジスタを飽和領域で動作させ定電流源として圧縮した入力信号に応じた出力電流を該発光素子に供給する様にしたことを特徴とする画像表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機ELデバイスなどの発光素子を画素に用いたアクティブマトリクス型の画像表示装置及びその駆動方法に関する。より詳しくは、かかる画像表示装置の低消費電力化技術に関する。

【背景技術】

【0002】

発光素子を画素に用いたアクティブマトリクス型の画像表示装置は、以下の特許文献1ないし5に記載されている。これらの特許文献に記載された従来の画像表示装置は、基本的に画素アレイ部とこれを駆動する周辺回路部とからなる。画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に行列状に配された画素とを含む。周辺回路部は、画素アレイ部の線順次走査を行うため各走査線に順次制御信号を供給するスキャナと、映像信号に応じた入力信号を線順次走査に合わせて各信号線に供給するドライバとを含んでいる。各画素は、少なくともサンプリングトランジスタと、電源と接地との間に直列に接続されたドライブトランジスタ及び発光素子とを含んでいる。サンプリングトランジスタは、走査線から供給される制御信号に応じ導通して信号線から供給された入力信号をサンプリングする。ドライブトランジスタは、サンプリングされた入力信号に応じた出力電流を発光素子に供給する。発光素子は、ドライブトランジスタから供給された出力電流により映像信号に応じた輝度で発光し、以って画素アレイ部に画像を表示する。

【特許文献1】特開2003-255856

【特許文献2】特開2003-271095

【特許文献3】特開2004-133240

【特許文献4】特開2004-029791

【特許文献5】特開2004-093682

【発明の開示】

【発明が解決しようとする課題】

【0003】

有機ELデバイスなどの発光素子は電流発光型であり、有機ELデバイスに流れる出力電流量を制御することで、発光輝度の階調を得ている。有機ELデバイスは経時劣化や温度による特性変化が見られる。経時劣化や周囲温度の変化などで有機ELデバイスの電流-電圧特性（I-V特性）が変化しても、一定の発光輝度を維持するために、ドライブトランジスタは常に飽和領域で動作し、有機ELデバイスに定常電流を供給している。

【0004】

ところで従来の有機ELデバイスを画素に利用した画像表示装置のパネルは、消費電力節約の目的で、通常モードと節電モード（セーブモード）を切換えることが出来るようになっている。パネルの消費電力を抑制するため、パネルを使用していない場合などは、パネル動作を節電モードにしてパネルの画面輝度を下げるようにしている。一般的に有機ELデバイスを画素に用いた画像表示装置は、1フレームまたは1フィールドに占める発光素子の発光期間を調整して、画面輝度をコントロールしている。発光期間が長くなるほど画面輝度が高くなる。節電モードでは通常モードに比べてこの発光期間を短くすることで、画面輝度を下げこれにより消費電力を節約している。

【0005】

しかしながらこの従来の節電モードは、発光期間を短縮するだけで、パネルを駆動する電源電圧は節電モードでも通常モードと同じレベルに固定されている。したがって消費電力節約の効果は限定されたものであり、単に発光期間を短くして電流量を少なくしたに過ぎず、パネルの動作に伴う電力消費は通常モードと節電モードであまり変わらない。このようなアクティブマトリクス型の画像表示装置をモバイル用途などに使う場合、更なる低消費電力化が求められており、解決すべき課題となっている。

【課題を解決するための手段】

【0006】

上述した従来の技術の課題に鑑み、本発明は消費電力の一層の節約が可能な画像表示装置及びその駆動方法を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明は、画素アレイ部とこれを駆動する周辺回路部とからなり、前記画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に行列状に配された画素とを含み、前記周辺回路部は、線順次走査を行うため各走査線に順次制御信号を供給するスキナと、映像信号に応じた入力信号を線順次走査に合わせて各信号線に供給するドライバとを含み、各画素は、少なくともサンプリングトランジスタと、電源と接地との間に直列に接続されたドライブトランジスタと、発光素子とを含み、前記サンプリングトランジスタは、該走査線から供給される制御信号に応じ導通して信号線から供給された入力信号をサンプリングし、前記ドライブトランジスタは、該サンプリングされた入力信号に応じた出力電流を該発光素子に供給し、前記発光素子は、該ドライブトランジスタから供給された出力電流により該映像信号に応じた輝度で発光し、以って該画素アレイ部に画像を表示する画像表示装置において、前記周辺回路部は通常モードと節電モードを切り換える為のコントローラを有し、通常モードの時該電源を通常の電位に設定し、以って該ドライブトランジスタを飽和領域で動作させ定電流源として該入力信号に応じた出力電流を供給する一方、節電モードの時該電源を通常の電位よりも低い電位に設定するとともに、映像信号と入力信号の関係を規定する γ 特性を切り替えて映像信号に対し入力信号を圧縮する γ 補正回路を有し、以って該低い電源電位でも該ドライブトランジスタを飽和領域で動作させ定電流源として圧縮した入力信号に応じた出力電流を供給する様にしたことを特徴とする。場合により前記コントローラは、各フレームまたはフィールドで該発光素子が発光する期間を、通常モードと節電モードで同じ時間幅に制御する。

【発明の効果】

【0007】

本発明によれば、通常モードから節電モードに切替えた場合、画像表示装置を構成するパネルに供給する電源電圧を通常モードに比べて下げている。但し電源電圧を下げたままでは高階調側でドライブトランジスタが線形領域に入ってしまい、白表示で階調潰れが生じる。そこで本発明は節電モードで映像信号と入力信号の関係を規定する γ 特性を切替えて、映像信号に対し入力信号を圧縮している。換言すると通常モードに比べ節電モードでは、入力信号のダイナミックレンジを下げている。これにより節電モードで電源電圧を下げてもドライブトランジスタは飽和領域で動作可能であり、階調潰れを起こすことなくパネルの電源電圧を下げる事が出来る。また入力信号のレンジを圧縮することで、駆動電流も小さくなり、これも消費電力の節約に効果がある。

【発明を実施するための最良の形態】

【0008】

以下図面を参照して本発明の実施の形態を詳細に説明する。図1はアクティブマトリクス型の画像表示装置の一般的な構成を示すブロック図である。図示する様に、画像表示装置は基本的な構成として画素アレイ部1とこれを駆動する周辺回路部とからなる。画素アレイ部1は、行状の走査線WSと、列状の信号線SLと、各走査線WSと各信号線SLとが交差する部分に行列状に配された画素2とを含む。図示の例は、各画素にRGB三原色が割り当てられており、多色表示可能となっている。但し本発明はこれに限られるものではなく、単色表示の画像表示装置にも適用可能である。一方周辺回路部は、線順次走査を行うため各走査線WSに順次制御信号を供給するライトスキナ4と、映像信号に応じた入力信号を線順次走査に合わせて各信号線SLに供給するシグナルドライバ3とを含んでいる。本例は映像信号の線順次サンプリングを制御する走査線WSに加え、各画素2の発光期間を制御する別の走査線DSを含んでいる。この関係で、周辺回路部は走査線DSに順次制御信号を供給するドライブスキナ5を備えている。

【0009】

図2は、図1に示した画像表示装置に含まれる画素2の具体的な構成例を示す模式的な回路図である。図示する様に、画素2は、少なくともサンプリングトランジスタ T_{r1} と、電源 V_{cc} と接地 GND との間に直列に接続されたドライブトランジスタ T_{r2} 及び発光素子 $OLED$ を含む。本例は更にドライブトランジスタ T_{r2} と発光素子 $OLED$ との間に挿入されたスイッチングトランジスタ T_{r3} を含んでいる。さらに画素容量 C_s を備えている。

【0010】

ドライブトランジスタ T_{r2} はPチャネル型で、そのソース S が電源 V_{cc} に接続し、ドレイン D がスイッチングトランジスタ T_{r3} に接続し、ゲート G が画素容量 C_s の一端に接続している。画素容量 C_s の他端は電源 V_{cc} に接続されている。スイッチングトランジスタ T_{r3} はNチャネル型で一端が前述したようにドライブトランジスタ T_{r2} に接続する一方他端が発光素子 $OLED$ のアノード A に接続している。発光素子 $OLED$ は二端子型で例えば有機 EL デバイスからなり、アノード側が上述したようにスイッチングトランジスタ T_{r3} に接続する一方、カソード K は接地 GND に接続されている。なおスイッチングトランジスタ T_{r3} のゲートは走査線 DS に接続している。サンプリングトランジスタ T_{r1} は信号線 SL とドライブトランジスタ T_{r2} のゲートとの間に介在している。サンプリングトランジスタ T_{r1} のゲート G は走査線 WS に接続している。なお上述した画素2の構成は例示に過ぎず、本発明は基本的にサンプリングトランジスタ T_{r1} とドライブトランジスタ T_{r2} と発光素子 $OLED$ を含む全ての画素回路に適用可能である。

【0011】

サンプリングトランジスタ T_{r1} は、ライトスキャナ4から走査線 WS を介して供給される制御信号に応じ導通して、シグナルドライバ3から信号線 SL を介して供給された入力信号をサンプリングする。このサンプリングされた入力信号は画素容量 C_s に保持される。ドライブトランジスタ T_{r2} は、サンプリングされた入力信号に応じた出力電流を発光素子 $OLED$ に供給する。具体的には、画素容量 C_s に保持された入力信号がゲート電圧 V_{gs} としてドライブトランジスタ T_{r2} のゲート G に印加され、これに応じてドライブトランジスタ T_{r2} のソース S からドレイン D に向かってドレイン電流 I_{ds} が流れる。このドレイン電流 I_{ds} が出力電流である。発光素子 $OLED$ は、ドライブトランジスタ T_{r2} から供給された出力電流（ドレイン電流 I_{ds} ）により映像信号に応じた輝度で発光し、以って画素アレイ部1に画像を表示する。なお、発光素子 $OLED$ のアノード A とドライブトランジスタ T_{r2} のドレイン D との間に介在するスイッチングトランジスタ T_{r3} は、ドライブスキャナ5から走査線 DS を介して供給される制御信号に応じ導通し、ドライブトランジスタ T_{r2} のドレイン D と発光素子 $OLED$ のアノード A を直結し、出力電流路を形成する。スイッチングトランジスタ T_{r3} がオン状態のとき実際に出力電流（ドレイン電流 I_{ds} ）が発光素子 $OLED$ に流れ、発光することになる。このスイッチングトランジスタ T_{r3} は発光期間を制御することで、画素アレイ部1の画面輝度を調整している。

【0012】

ドライブトランジスタ T_{r2} は、飽和領域で動作するとき定電流源として機能し入力信号（ゲート電圧 V_{gs} ）に応じた出力電流（ドレイン電流 I_{ds} ）を供給する一方、線形領域で動作するときは飽和領域で動作するときよりも出力電流が低下する。具体的には、ドライブトランジスタ T_{r2} の飽和領域における動作特性は以下の特性式で表される。

$$I_{ds} = (1/2) \mu (W/L) C_{ox} (V_{gs} - V_{th})^2$$

このトランジスタ特性式において、 I_{ds} はソース／ドレイン間に流れるドレイン電流を表しており、画素2では前述したように発光素子 $OLED$ に供給される出力電流である。 V_{gs} はソースを基準としてゲートに印加されるゲート電圧を表しており、画素2では上述したように容量 C_s に保持された入力信号となっている。 V_{th} はトランジスタの閾電圧である。また μ はトランジスタのチャネルを構成する半導体薄膜の移動度を表している。その他 W はチャネル幅を表し、 L はチャネル長を表し、 C_{ox} はゲート容量を表している。このトランジスタ特性式から明らかなように、ドライブトランジスタ T_{r2} は飽和領

10

20

30

40

50

域で動作するとき、ゲート電圧 V_{gs} に応じたドレイン電流 I_{ds} を供給している。即ち、各画素 2 で移動度 μ 、閾電圧 V_{th} 、チャネル幅 W 、チャネル長 L などが全て同一と仮定すると、ドレイン電流 I_{ds} はゲート電圧 V_{gs} のみによって定まり、入力信号 (V_{gs}) に応じた出力電流 (I_{ds}) で発光素子 $OLED$ を発光させることが出来る。上述のトランジスタ特性式から明らかなように、ドレイン電流 I_{ds} はドライブトランジスタ Tr_2 のドレイン D とソース S との間の電圧 (ドレイン電圧 V_{ds}) に依存していない。図示の例はドライブトランジスタ Tr_2 のソース S の電位が V_{cc} に固定されている。従って図示の例では、ドレイン電流 I_{ds} はドレイン D の電位に依存していない。換言すると、ドライブトランジスタ Tr_2 は上述の特性式で示すように飽和領域で動作するとき、ドレイン D の電位に依存することなく V_{gs} が一定であれば一定の出力電流 I_{ds} を供給することが出来、定電流源として機能していることが分かる。

10

【0013】

しかしながら電源電位 V_{cc} が低い場合は、ドライブトランジスタ Tr_2 は必ずしも飽和領域で動作せず、いわゆる線形領域で動作する場合もある。このときには上述した特性式が成立せず、ドレイン電流 I_{ds} はゲート電圧 V_{gs} のみならずドレイン電圧 V_{ds} に依存するようになる。線形領域ではドレイン電圧 V_{ds} が低下するほどドレイン電流 I_{ds} が少なくなる。またゲート電圧 V_{gs} が一定の場合、飽和領域よりも線形領域の方がドレイン電流 I_{ds} が小さくなる。

【0014】

図 3 は、図 1 及び図 2 に示した画像表示装置の動作説明に供するタイミングチャートである。この例は、通常モードと節電モード (セーブモード) を備えており、パネルの使用状況に応じ通常モードとセーブモードを適宜切換えることで、消費電力の節約を図っている。このタイミングチャートは制御信号 WS 及び DS の波形とドライブトランジスタ Tr_d のゲート電位とを、時間軸を揃えて表してある。

20

【0015】

最初に通常モードを説明すると、タイミング T_1 で制御信号 WS がローレベルからハイレベルになり、サンプリングトランジスタ Tr_1 がオンする。このタイミング T_1 では、制御信号 DS はローレベルにあり、スイッチングトランジスタ Tr_3 はオフしている。タイミング T_1 でサンプリングトランジスタ Tr_1 がオンすると、信号線 SL から入力信号 V_{sig} がサンプリングされ、画素容量 C_s に書き込まれる。この結果ドライブトランジスタ Tr_2 のゲート G の電位はタイミングチャートに示すように新しい入力信号の電位 V_{sig} になる。

30

【0016】

この後タイミング T_2 で制御信号 DS がハイレベルに立ち上がり、スイッチングトランジスタ Tr_3 がオンする。これにより電源 V_{cc} から接地 GND にかけてドライブトランジスタ Tr_2 とスイッチングトランジスタ Tr_3 と発光素子 $OLED$ が直列接続した電流路が形成され、発光素子 $OLED$ が発光を始める。

【0017】

この後タイミング T_3 で制御信号 DS がローレベルに切り、スイッチングトランジスタ Tr_3 がオフして発光素子 $OLED$ の発光が停止する。タイミング $T_2 \sim T_3$ までの発光期間は、通常モードの場合比較的長く設定されており画面輝度は高い。この後タイミング T_4 で当該フィールドが終わり次のフィールドに進む。タイミングチャートから明らかなように、1 フィールド ($1f$) に占める発光期間 $T_2 - T_3$ の割合は比較的長くなっている。

40

【0018】

続いてセーブモードの動作を説明する。基本的にセーブモードの動作は通常モードと変わらない。異なる点は、発光期間の終期を規定するタイミング T_3' が通常モードの発光期間の終期 T_3 に比べて前倒しになっていることである。これによりセーブモードにおける発光期間 $T_2 - T_3'$ は短縮化され、その分駆動電流量が少なくなるので、ある程度節電効果がある。なお 1 フィールドに占める発光期間の割合を短くするので、その分画面輝

50

度は全体的に暗くなる。

【0019】

図3に示した駆動方式は、通常モードとセーブモードを切換えてある程度消費電力の節約を図っているものの、電源電圧 V_{cc} は通常モードとセーブモードで変わりがない。したがって節電効果は不十分である。そこで本発明は通常モードから節電モードに切換ったとき、パネルの電源電圧を下げることで、発光に要する駆動電流量とパネルの動作電圧を同時に下げ、以ってパネルの一層の低消費電力化を達成している。その際、発光期間自体は通常モードとセーブモードであえて切換える必要はなく、動作シーケンスの複雑化を招くことが無い。

【0020】

ただし電源電圧を単純に下げただけでは、高階調の白表示側で階調潰れが生じ、問題である。そこでまず図4を参照して、この階調潰れの現象を説明する。図4は、図2に示したドライブトランジスタ T_{r2} の $V_{ds} - I_{ds}$ 特性を示すグラフである。横軸にドレイン電圧 V_{ds} （単位V）をとり、縦軸にドレイン電流 I_{ds} （単位 μA ）をとっている。またパラメータとしてゲート電圧 V_{gs} を3レベルとっている。即ち、ゲート電圧 V_{gs} は高レベルの白表示 $I - V$ 特性と、 V_{gs} が中間のグレー表示 $I - V$ 特性と、 V_{gs} が低い黒グレー表示 $I - V$ 特性である。

【0021】

図4のグラフは、電源電位 V_{cc} を例えば通常モードで10Vに設定した場合である。グラフから明らかなように通常モードでドライブトランジスタ T_{r2} は基本的に飽和領域で動作し、ドレイン電流 I_{ds} は V_{ds} に依存することなくゲート電圧 V_{gs} によって決まるドレイン電流 I_{ds} を供給している。

【0022】

図4のグラフは、ドライブトランジスタ T_{r2} の $I_{ds} - V_{ds}$ 特性に加え、発光素子 $OLED$ の $I - V$ 特性も表してある。菱形のドットをつないだカーブが通常モード下における $I - V$ 特性で、四角ドットをつないだカーブがセーブモード下の $I - V$ 特性である。グラフから明らかなように、セーブモードでは電源電圧 V_{cc} を通常モードの10Vから8Vに下げているため、セーブモード下の $I - V$ 特性は、通常モード下の $I - V$ 特性に比べ全体的に左側にシフトしている。

【0023】

図4のグラフで、ドライブトランジスタ T_{r2} の $I - V$ 特性と発光素子 $OLED$ の $I - V$ 特性の交わる点がいわゆる動作点であり、白丸印で表してある。通常モードでは、 V_{gs} のレベルによらず、動作点は全て $V_{ds} = 4V$ 以上の飽和領域にある。しかしながらセーブモードになり発光素子 $OLED$ の $I - V$ 特性が左側にシフトすると、黒グレー表示やグレー表示では動作点がまだ飽和領域にあるものの、白表示になると動作点が飽和領域から線形領域に落ちてしまう。この結果電源電位 V_{cc} をセーブモードに合わせて10Vから8Vに切換えた場合、白表示の輝度が低下してしまうという問題がある。

【0024】

セーブモード時の消費電力を下げるため、単純にパネルの電源電圧 V_{cc} を下げる事が出来ない。 V_{cc} を単純に下げると、図4のグラフに示したように、白表示の動作点が線形領域に入ってしまう、白階調側の γ 特性が変化してしまう。これにより白階調の動作点が変化してしまう、ドライブトランジスタは線形領域駆動となり、輝度が低下してしまう。グレーから黒階調ではドライブトランジスタ T_{r2} は飽和領域にて動作するので、輝度は低下しない。つまり単純に電源電圧 V_{cc} を下げてしまうと、白表示が潰れてしまう。この結果パネルの輝度や色度が変化してしまうため、実用的ではない。

【0025】

図5は、本発明にかかる画像表示装置の全体構成を示すブロック図である。理解を容易にするため、図2に示した参考例にかかる画像表示装置と対応する部分には対応する参照番号を付してある。本発明にかかる画像表示装置は、通常モードからセーブモードに切換った場合、単純に電源電圧 V_{cc} を下げるのみではなく、映像信号と入力信号の関係を示

10

20

30

40

50

す γ 特性を切換え、映像信号に対して入力信号のレンジを圧縮している。この入力信号を圧縮することで、電源電圧を下げてても白から黒の全階調でドライブトランジスタが飽和領域駆動するようにしている。これにより、階調潰れを起こすことなく電源電圧を下げる事が出来る。

【0026】

図示する様に、本画像表示装置は、基本的に画素アレイ部1とこれを駆動する周辺回路部とからなる。周辺回路部の内ライトスキャナ4とドライブスキャナ5は画素アレイ1部と共に、パネルPに集積形成されている。一方シグナルドライバ3はパネルPに対して外付けとなっている。但し本発明はこれに限られるものではない。

【0027】

画素アレイ部1は、行状の走査線WSと、列状の信号線SLと、各走査線WSと各信号線SLとが交差する部分に行列状に配された画素2を含む。周辺回路部は、前述したように線順次走査を行うため各走査線WSに順次制御信号を供給するスキャナ4と、映像信号に応じた入力信号を線順次走査に合わせて各信号線SLに供給するシグナルドライバ3を含む。本実施例はライトスキャナ4に加え、ドライブスキャナ5を含んでおり、走査線WSと平行に配された別の走査線DSを介して各画素2の点灯／消灯制御を行っている。

【0028】

各画素2は、少なくともサンプリングトランジスタTr1と、電源Vccと接地GNDとの間に直列に接続されたドライブトランジスタTr2と、発光素子OLEDを含む。本実施例はこれに加え、画素容量CsとスイッチングトランジスタTr3を備えている。

【0029】

サンプリングトランジスタTr1は、走査線WSから供給される制御信号WSに応じ導通して信号線SLから供給された入力信号をサンプリングする。このサンプリングされた入力信号はゲート電圧Vgsとして画素容量Csに保持される。ドライブトランジスタTr2は、サンプリングされた入力信号に応じた出力電流Idsを発光素子OLEDに供給する。発光素子OLEDは、ドライブトランジスタTr2から供給された出力電流により映像信号に応じた輝度で発光し、以って画素アレイ部1に画像を表示する。スイッチングトランジスタTr3はドライブスキャナ5から出力される制御信号DSに応じてオンし、ドライブトランジスタTr2と発光素子OLEDをつなげて発光期間を制御する。

【0030】

本発明の特徴事項として、周辺回路部はコントローラ12を備えており、通常モードとセーブモード（節電モード）を切換えることが出来るようになっている。コントローラ12を含む周辺回路部は、通常モードの時電源Vccを通常の電位（例えば10V）に設定し、以ってドライブトランジスタTr2を飽和領域で動作させ定電流源として入力信号（ゲート電圧Vgs）に応じた出力電流Idsを供給する。一方、節電モードの時周辺回路部は電源Vccを通常の電位（例えば10V）よりも低い電位（例えば8V）に設定すると共に、映像信号（ビデオ信号）と入力信号（ゲート電圧Vgs）の関係を規定する γ 特性を切換えて映像信号に対し入力信号を圧縮する γ 補正回路11を備えている。かかる構成により、本画像表示装置の周辺回路部は、低い電源電位でもドライブトランジスタTr2を飽和領域で動作させ、定電流源として圧縮した入力信号に応じた出力電流を供給するようにしている。

【0031】

図示する様にコントローラ12は γ 補正回路11に対してモード信号を出力し、通常モードとセーブモードで γ 特性を切換えるようにしている。この γ 補正回路11は通常モードとセーブモードで異なった γ カーブテーブル1, 2を備えており、モード別にテーブルを切換えて、ガンマ補正をかけている。換言すると、外部から入力されるビデオ信号を γ テーブルに従って入力信号に変換し、シグナルドライバ3側に供給している。この γ 補正回路11は、 γ 補正機能のほか、DAC（デジタルアナログ変換機能）とS/H（サンプルホールド）機能を備えている。

10

20

30

40

50

【0032】

コントローラ12は、シグナルドライバ3、ライトスキャナ4及びドライブスキャナ5も制御している。コントローラ12の制御の下、シグナルドライバ3とライトスキャナ4とドライブスキャナ5は互いに同期を取って、画素アレイ部1に映像信号に応じた画像を表示するようにしている。なおコントローラ12は、ドライブスキャナ5に対して通常モードとセーブモードで発光期間を切換えるように制御をかける事が出来る。しかしながら本発明は必ずしも通常モードとセーブモードで発光期間を切換える必要はなく、動作シーケンスの単純化を図るため、各フレームまたはフィールドで発光素子が発光する期間を、通常モードとセーブモード（節電モード）で同じ時間幅に制御しても良い。

【0033】

図6は、本発明にかかる画像表示装置の動作説明に供するグラフである。理解を容易にするため、図4に示したグラフと同様の表記を取ってある。異なる点は、セーブモード時 γ 特性を切換えて、映像信号に対し入力信号を圧縮したことである。これによりドライブトランジスタのゲートに入力するゲート電圧 V_{gs} が全体的に下がるため、ドライブトランジスタ T_{r2} の $I-V$ 特性は、全体的にレベルダウンした形状となり、出力電流 I_{ds} が下がる。このためセーブモード下電源電圧を10Vから8Vに下げた場合でも、動作点は白表示から黒グレー表示まで全て飽和領域にある。この様に本発明は、セーブモード下消費電力を下げるために V_{cc} を下げた時、ドライブトランジスタ T_{r2} が飽和領域にて動作するように、 V_{gs} を全体的に圧縮している。その際階調潰れを無くすように、中間調の階調は均等に圧縮されるようにしている。これにより、白表示から黒グレー表示まで各階調での電流値を下げる事が出来る。さらにセーブモード時、 γ テーブルを変更することで、 V_{cc} 電源電圧を下げた状態で全ての画素のドライブトランジスタが飽和領域で駆動することが出来、白階調での色度変化などは発生しない。

【0034】

図7は、本発明にかかる画像表示装置で行われる通常モードとセーブモードを比較したグラフである。(A)は通常モードにおける入力信号 V_{sig} と出力電流 I_{ds} との関係を示している。通常モードでは通常の γ テーブル1を使って映像信号（ビデオ信号）が入力信号 V_{sig} に変換される。この場合には圧縮がかかっていない。従って白階調の入力信号 V_{sig} に対して大きな出力電流 I_{ds} が得られる。

【0035】

(B)は通常モードにて単純に V_{cc} を下げた時の入力信号 V_{sig} と出力電流 I_{ds} との関係を示している。前述したように単純に V_{cc} を下げると、白表示側でドライブトランジスタ T_{r2} が線形領域動作となってしまうため、大きな出力電流 I_{ds} が得られない。換言すると白表示側で輝度落ちが生じ画質が乱れる。

【0036】

(C)はセーブモードにおける入力信号 V_{sig} と出力信号 I_{ds} との関係を示している。セーブモードでは γ テーブル2を使って、ビデオ信号を入力信号 V_{sig} に変換するため、 V_{sig} のダイナミックレンジは圧縮されている。このため白表示でもそれほど大きな出力電流 I_{ds} は得られない。

【0037】

(D)はセーブモードにて V_{cc} を下げた場合である。予め入力信号 V_{sig} のレンジが圧縮されているため、電源電圧 V_{cc} を下げて、ドライブトランジスタ T_{r2} は黒表示から白表示の全ての階調で飽和領域動作を行うことが出来る。したがって白表示側で階調潰れが生じることは無い。

【0038】

本発明にかかる画像表示装置は、実際の動作では(A)の状態と(D)に示した状態を切換えることで、消費電力の節約を図ると共に、画質の劣化を防いでいる。セーブモードにおいては γ テーブルを変換することで白階調の電流を下げ、同時に階調潰れを起こすことなく、 V_{cc} を下げる事が可能となり、セーブモードでのパネルの低消費電力化をより効果的に行うことが出来る。

10

20

30

40

50

【0039】

図8は、画素回路の他の構成例を示す模式的な回路図である。理解を容易にするため、図2に示した先の画素回路と対応する部分には対応する参照番号を付してある。図2に示した画素回路と異なる点は、ドライブトランジスタ T_r2 がNチャネル型となっていることである。この場合Nチャネル型のドライブトランジスタ T_r2 は、そのドレインDが電源電位 V_{cc} に接続し、そのソースSがスイッチングトランジスタ T_r3 を介して発光素子OLEDのアノードAに接続し、ゲートGがサンプリグトランジスタ T_r1 に接続している。そしてサンプリグトランジスタ T_r1 によってサンプリグされた入力信号を保持する画素容量 C_s は、ドライブトランジスタ T_r2 のゲートGとソースSとの間に接続されている。かかる構成においてもドライブトランジスタ T_r2 は、基本的に飽和領域で動作し、画素容量 C_s に保持された入力信号（ゲート電圧 V_{gs} ）に応じ、ドレイン電流 I_{ds} を発光素子OLEDに流す。ドレイン電流 I_{ds} が流れると、ソース電位が上昇するが、ブートストラップ動作によりその分ゲート電位も上昇する。よって画素容量 C_s に保持されたゲート電圧 V_{gs} はブートストラップ動作により一定に保たれ、画素容量 C_s に保持された入力信号（ゲート電圧 V_{gs} ）に応じ、ドレイン電流 I_{ds} を発光素子OLEDに流すことができる。この様にドライブトランジスタがNチャネル特性を有したブートストラップ型回路においても、本発明にしたがって通常モードとセーブモードで電源電圧 V_{cc} を切換え且つ γ 補正処理を切換えることで、低消費電力化を測ることが可能である。

10

【0040】

20

更に本発明は、ドライブトランジスタの閾電圧 V_{th} のバラつきを補正する機能を備えた画素回路にも同様に適用できる。図9は、ドライブトランジスタの閾電圧 V_{th} のバラつきを補正する機能を備えた画素回路の一実施形態を示す回路図である。なお理解を容易にするため、図2に示した先の実施形態と対応する部分には対応する参照符号を用いている。図示するように、本画素回路は、5個のトランジスタ $T_r1 \sim T_r5$ と、2個の画素容量 C_{s1} 、 C_{s2} と、1個の発光素子OLEDとからなる。5個のトランジスタ $T_r1 \sim T_r5$ は全てPチャネル型である。本画素回路は、基本的なトランジスタ素子であるサンプリグトランジスタ T_r1 、ドライブトランジスタ T_r2 及び発光制御用のスイッチングトランジスタ T_r3 に加え、閾電圧 V_{th} 補正用のスイッチトランジスタ T_r4 及び T_r5 を備えている。これらのトランジスタ T_r4 及び T_r5 は、走査線AZを介して補正用スキャナ7により制御され、あらかじめ映像信号のサンプリグに先立って、ドライブトランジスタ T_r2 の V_{th} を検出し、これに相当する電圧を画素容量 C_{s1} に保持しておくことで、ドライブトランジスタ T_r2 の V_{th} をキャンセルする。よって、ドライブトランジスタ T_r2 の V_{th} が画素毎にばらついても、その影響をキャンセルすることができる。

30

【0041】

更に本発明は、ドライブトランジスタの閾電圧 V_{th} と移動度 μ のバラつきの両方を補正する機能を備えた画素回路にも同様に適用できる。図10は、ドライブトランジスタの閾電圧 V_{th} のバラつき及び移動度 μ を補正する機能を備えた画素回路の実施形態を示す回路図である。画素回路2は、5個の薄膜トランジスタ $T_r1 \sim T_r5$ と1個の容量素子（画素容量） C_s と1個の発光素子OLEDとで構成されている。トランジスタ T_r1 、 T_r2 、 T_r4 及び T_r5 はNチャネル型のポリシリコンTFTである。トランジスタ T_r3 のみPチャネル型のポリシリコンTFTである。1個の容量素子 C_s は本画素回路2の画素容量を構成している。発光素子OLEDは例えばアノード及びカソードを備えたダイオード型の有機EL素子である。但し本発明はこれに限られるものではなく、発光素子は一般的に電流駆動で発光する全てのデバイスを含む。

40

【0042】

画素回路2の中心となるドライブトランジスタ T_r2 はそのゲートGが画素容量 C_s の一端に接続され、そのソースSが同じく画素容量 C_s の他端に接続されている。またドライブトランジスタ T_r2 のゲートGはスイッチングトランジスタ T_r4 を介して別の基準

50

電位 V_{ss1} に接続されている。ドライブトランジスタ T_{r2} のドレインはスイッチングトランジスタ T_{r3} を介して電源 V_{cc} に接続されている。このスイッチングトランジスタ T_{r4} のゲートは走査線 $AZ1$ に接続されている。スイッチングトランジスタ T_{r3} のゲートは走査線 DS に接続している。発光素子 $OLED$ のアノードはドライブトランジスタ T_{r2} のソース S に接続し、カソードは接地されている。この接地電位は V_{cath} で表される場合がある。また、ドライブトランジスタ T_{r2} のソース S と所定の基準電位 V_{ss2} との間にスイッチングトランジスタ T_{r5} が介在している。このトランジスタ T_{r5} のゲートは走査線 $AZ2$ に接続している。一方サンプリングトランジスタ T_{r1} は信号線 SL とドライブトランジスタ T_{r2} のゲート G との間に接続されている。サンプリングトランジスタ T_{r1} のゲートは走査線 WS に接続している。

10

【0043】

かかる構成において、サンプリングトランジスタ T_{r1} は、所定のサンプリング期間に走査線 WS から供給される制御信号 WS に応じ導通して信号線 SL から供給された映像信号 V_{sig} を画素容量 C_s にサンプリングする。画素容量 C_s は、サンプリングされた映像信号 V_{sig} に応じてドライブトランジスタのゲート G とソース S 間に入力電圧 V_{gs} を印加する。ドライブトランジスタ T_{r2} は、所定の発光期間中入力電圧 V_{gs} に応じた出力電流 I_{ds} を発光素子 $OLED$ に供給する。なおこの出力電流（ドレイン電流） I_{ds} はドライブトランジスタ T_{r2} のチャネル領域のキャリア移動度 μ 及び閾電圧 V_{th} に対して依存性を有する。発光素子 $OLED$ は、ドライブトランジスタ T_{r2} から供給された出力電流 I_{ds} により映像信号 V_{sig} に応じた輝度で発光する。

20

【0044】

本実施形態の特徴として、画素回路 2 はスイッチングトランジスタ $T_{r3} \sim T_{r4}$ で構成される補正手段を備えており、出力電流 I_{ds} のキャリア移動度 μ に対する依存性を打ち消す為に、予め発光期間の先頭で画素容量 C_s に保持された入力電圧 V_{gs} を補正する。具体的には、この補正手段（ $T_{r3} \sim T_{r4}$ ）は、走査線 WS 及び DS から供給される制御信号 WS 、 DS に応じてサンプリング期間の一部で動作し、映像信号 V_{sig} がサンプリングされている状態でドライブトランジスタ T_{r2} から出力電流 I_{ds} を取り出し、これを画素容量 C_s に負帰還して入力電圧 V_{gs} を補正する。さらにこの補正手段（ $T_{r3} \sim T_{r4}$ ）は、出力電流 I_{ds} の閾電圧 V_{th} に対する依存性を打ち消すために、予めサンプリング期間に先立ってドライブトランジスタ T_{r2} の閾電圧 V_{th} を検出し、且つ

30

【0045】

本実施形態の場合、ドライブトランジスタ T_{r2} は N チャネル型トランジスタでドレインが電源 V_{cc} 側に接続する一方、ソース S が発光素子 $OLED$ 側に接続している。この場合、前述した補正手段は、サンプリング期間の後部分に重なる発光期間の先頭部分でドライブトランジスタ T_{r2} から出力電流 I_{ds} を取り出して、画素容量 C_s 側に負帰還する。その際本補正手段は、発光期間の先頭部分でドライブトランジスタ T_{r2} のソース S 側から取り出した出力電流 I_{ds} が、発光素子 $OLED$ の有する容量に流れ込むようにしている。具体的には、発光素子 $OLED$ はアノード及びカソードを備えたダイオード型の発光素子からなり、アノード側がドライブトランジスタ T_{r2} のソース S に接続する一方カソード側が接地されている。この構成で、本補正手段（ $T_{r3} \sim T_{r4}$ ）は、予め発光素子 $OLED$ のアノード／カソード間を逆バイアス状態にセットしておき、ドライブトランジスタ T_{r2} のソース S 側から取り出した出力電流 I_{ds} が発光素子 $OLED$ に流れ込む時、このダイオード型の発光素子 $OLED$ を容量性素子として機能させている。なお本補正手段は、サンプリング期間内でドライブトランジスタ T_{r2} から出力電流 I_{ds} を取り出す時間幅 t を調整可能であり、これにより画素容量 C_s に対する出力電流 I_{ds} の負帰還量を最適化している。

40

【図面の簡単な説明】

【0046】

【図1】画像表示装置の一般的な構成を示すブロック図である。

50

【図 2】 画像表示装置に含まれる画素の回路構成を示す回路図である。

【図 3】 図 1 及び図 2 に示した画像表示装置の動作説明に供するタイミングチャートである。

【図 4】 本発明の説明に供するグラフである。

【図 5】 本発明にかかる画像表示装置の全体構成を示すブロック図である。

【図 6】 図 5 に示した本発明にかかる画像表示装置の動作説明に供するグラフである。

【図 7】 同じく動作説明に供するグラフである。

【図 8】 本発明にかかる画像表示装置に組み込まれる画素の実施例を示す回路図である。

【図 9】 同じく本発明にかかる画像表示装置に組み込まれる画素の他の実施例を示す回路図である。

10

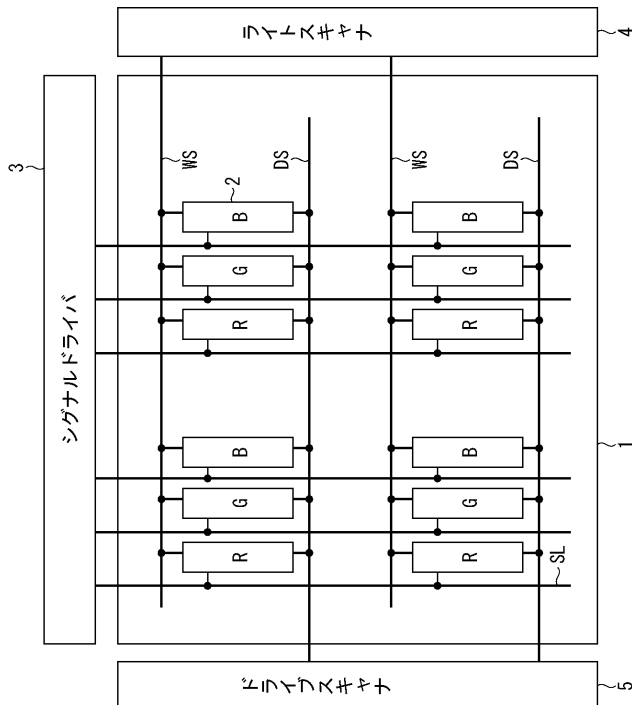
【図 10】 同じく本発明にかかる画像表示装置に組み込まれる画素の別の実施例を示す回路図である。

【符号の説明】

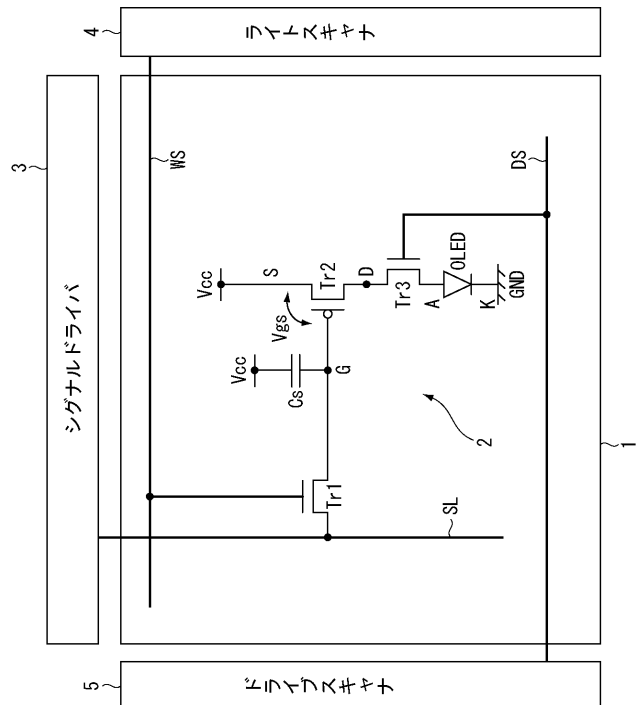
【0047】

1・・・画素アレイ部、2・・・画素、3・・・シグナルドライバ、4・・・ライトスキャナ、5・・・ドライブスキャナ、11・・・ γ 補正回路、12・・・コントローラ、Tr1・・・サンプリングトランジスタ、Tr2・・・ドライブトランジスタ、Tr3・・・スイッチングトランジスタ、OLED・・・発光素子、Cs・・・画素容量、P・・・パネル

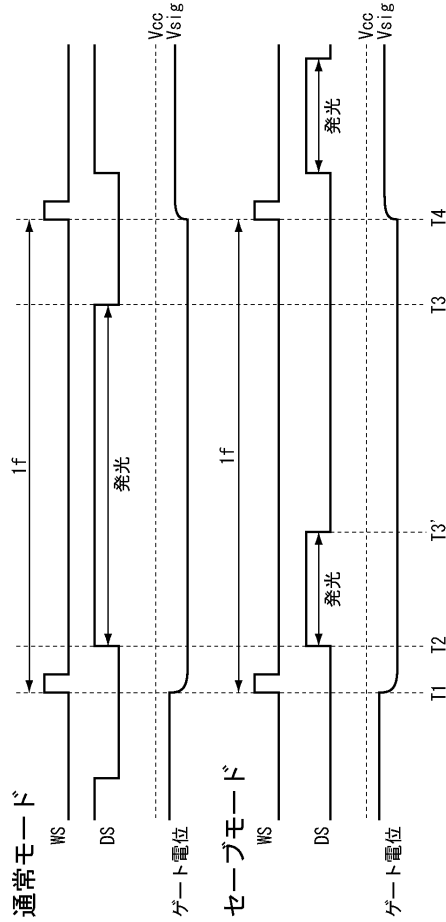
【図 1】



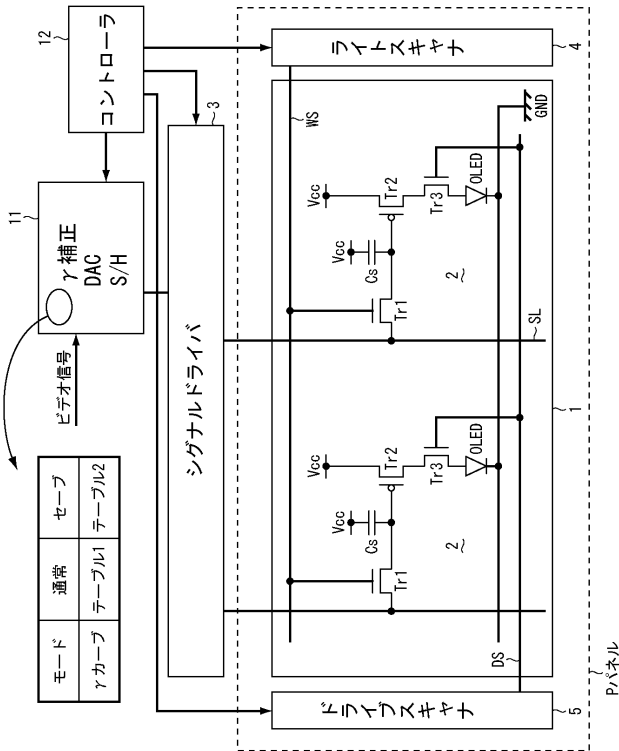
【図 2】



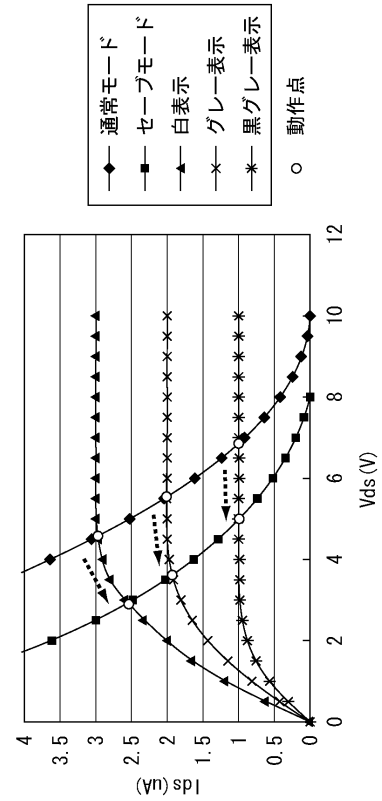
【図 3】



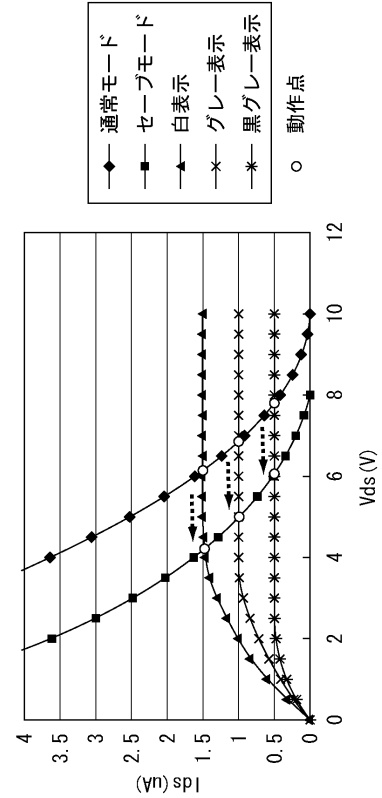
【図 5】



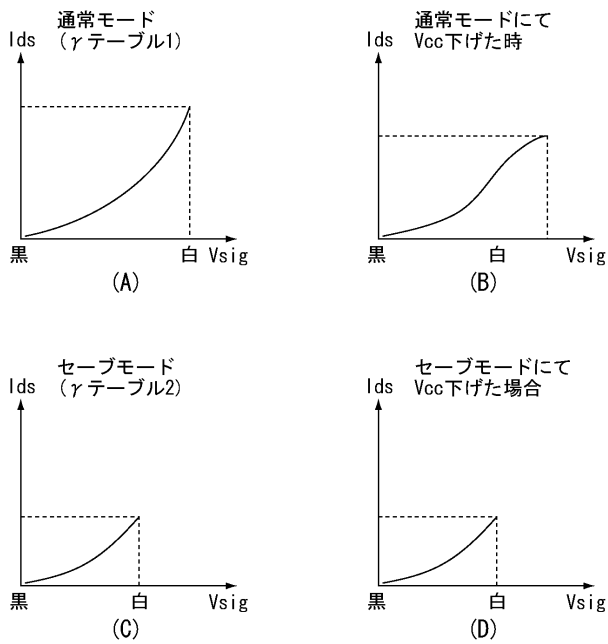
【図 4】



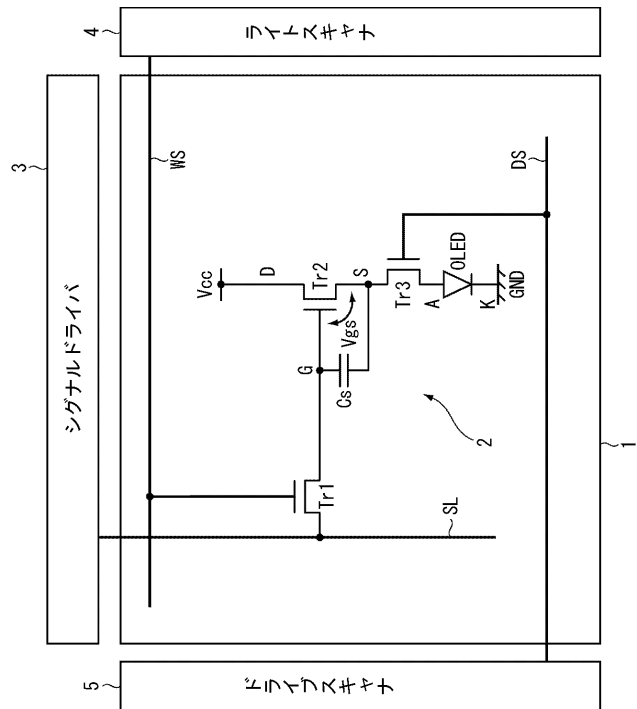
【図 6】



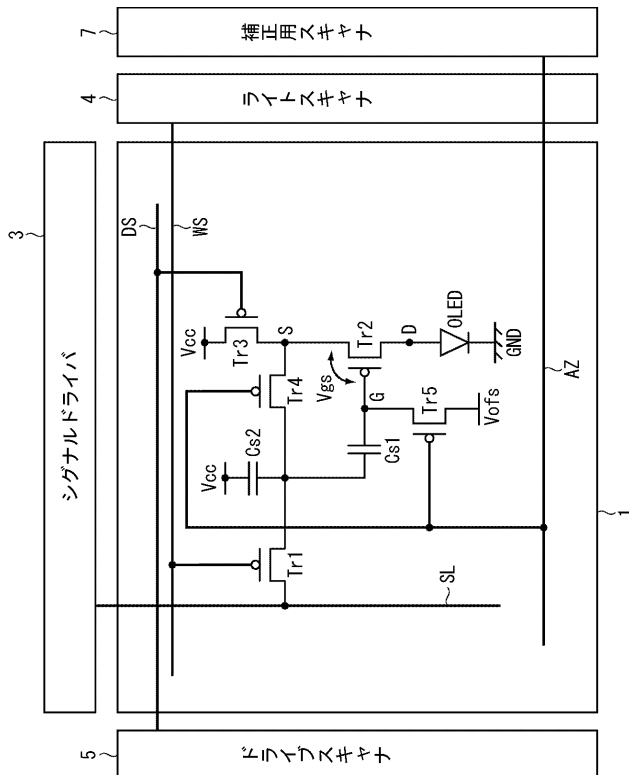
【図 7】



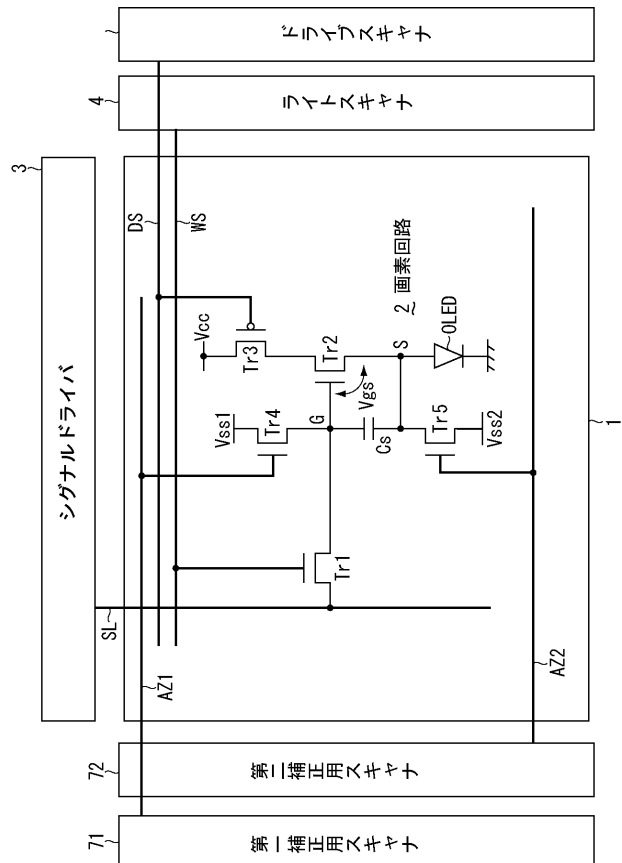
【図 8】



【図 9】



【図 10】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/20	6 4 1 A
G 0 9 G	3/20	6 4 1 K
G 0 9 G	3/20	6 2 1 A
H 0 5 B	33/14	A

专利名称(译)	图像显示装置及其驱动方法		
公开(公告)号	JP2008083085A	公开(公告)日	2008-04-10
申请号	JP2006259573	申请日	2006-09-25
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.K G09G3/30.H G09G3/30.J G09G3/20.641.D G09G3/20.641.Q G09G3/20.624.B G09G3/20.611.A G09G3/20.641.A G09G3/20.641.K G09G3/20.621.A H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC14 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD26 5C080/EE28 5C080/EE29 5C080/FF11 5C080/GG09 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB34 5C380/BA03 5C380/BA05 5C380/BA32 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB21 5C380/BD02 5C380/BD05 5C380/CA02 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB16 5C380/CB18 5C380/CB31 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC63 5C380/CC64 5C380/CC65 5C380/CD013 5C380/CD015 5C380/CD025 5C380/CF48 5C380/DA02 5C380/DA06 5C380/DA47 5C380/EA02		
其他公开文献	JP4858041B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够节省功耗的图像显示设备。解决方案：图像显示装置包括像素阵列部分1和用于驱动像素阵列部分的外围电路部分。外围电路部分包括用于在正常模式和省电模式之间切换的控制器12，在正常模式下将电源Vcc设置为正常电位以使驱动晶体管Tr2在饱和区域中操作，提供相应的输出电流作为恒流源的发光元件OLED的输入信号。控制器在省电模式下将电源Vcc设置为低于正常电位的电位，还具有γ校正电路11，用于通过改变指定的γ特性来将输入信号压缩为视频信号。视频信号和输入信号之间的关系，从而使驱动晶体管Tr2也在饱和区域工作，也处于较低的电源电位，以提供与作为恒流源压缩的输入信号对应的输出电流到发光元素OLED。Z

