

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-133542  
(P2006-133542A)

(43) 公開日 平成18年5月25日(2006.5.25)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 H	3K007
<b>G09G 3/20 (2006.01)</b>	G09G 3/30 J	5C080
<b>H01L 51/50 (2006.01)</b>	G09G 3/30 K	
	G09G 3/20 611H	
	G09G 3/20 621A	
審査請求 未請求 請求項の数 6 O L (全 16 頁) 最終頁に続く		

(21) 出願番号	特願2004-323044 (P2004-323044)	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成16年11月8日 (2004.11.8)	(74) 代理人	100092336 弁理士 鈴木 晴敏
		(72) 発明者	山下 淳一 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	内野 勝秀 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		Fターム(参考)	3K007 AB02 AB17 BA06 DB03 GA00 GA04 5C080 AA06 BB05 DD05 EE28 EE29 FF11 HH10 JJ02 JJ03 JJ04 JJ05

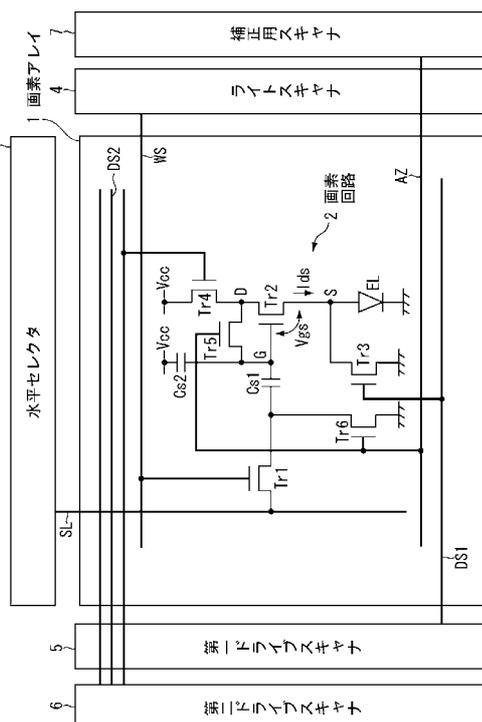
(54) 【発明の名称】 画素回路及び表示装置

(57) 【要約】

【課題】 閾電圧と移動度の影響を両方同時に補正し、以ってドライブトランジスタが供給するドレイン電流（出力電流）のばらつきを補償可能な画素回路を提供する。

【解決手段】 検出トランジスタTr5はドライブトランジスタTr2の閾電圧を検出して容量部Cs2に印加する。サンプリングトランジスタTr1は閾電圧の検出の後映像信号をサンプリングして容量部Cs2に入力電位として保持する。ドライブトランジスタTr2のゲートGに印加される入力電位にあらかじめ閾電圧に応じた電位を含ませることで閾電圧に対する出力電流Idsの依存性を相殺するとともに、入力電位を固定する一方発光素子ELのアノード電位の変動に応じてドライブトランジスタTr2のソースSの電位を変動させることでキャリア移動度に対する出力電流Idsの依存性を自律的に減殺する。

【選択図】 図5



## 【特許請求の範囲】

## 【請求項 1】

外部から制御信号が供給される行状の走査線と外部から映像信号が供給される列状の信号線とが交差する部分に配され、

少なくともドライブトランジスタとサンプリングトランジスタと検出トランジスタと発光素子と容量部とを含む画素回路であって、

前記ドライブトランジスタはNチャンネル型でそのゲートが該容量部に接続しドレインが電源側に接続しソースが該発光素子に接続し、該容量部に保持された入力電位をゲートに受けて出力電流をドレインからソースに流し、該出力電流の量は該ドライブトランジスタの閾電圧及びキャリア移動度に対する依存性を有し、

10

前記発光素子は二端子型でそのアノードが該ドライブトランジスタのソースに接続しカソードが接地側に接続し、該ドライブトランジスタから供給された該出力電流に応じて発光し、その際アノード電位は該出力電流の量に応じて変動し、

前記検出トランジスタは該ドライブトランジスタ及び容量部に接続し、該発光に先立ち走査線に供給された制御信号に応じて動作し、該ドライブトランジスタの閾電圧を検出して該容量部に印加し、

前記サンプリングトランジスタは該容量部に接続し、該閾電圧の検出の後走査線に供給された別の制御信号に応じて動作し、該信号線に供給された映像信号をサンプリングして該容量部に印加し、

前記容量部は、該検出された閾電圧に応じた電位と該サンプリングされた映像信号に応じた電位とを合わせ入力電位として固定保持し、

20

以って、該ドライブトランジスタのゲートに印加される入力電位にあらかじめ閾電圧に応じた電位を含ませることで閾電圧に対する出力電流の依存性を相殺するとともに、該入力電位を固定する一方該発光素子のアノード電位の変動に応じて該ドライブトランジスタのソース電位を変動させることでキャリア移動度に対する出力電流の依存性を自律的に減殺することを特徴とする画素回路。

## 【請求項 2】

前記ドライブトランジスタはキャリア移動度が比較的大きいとき該出力電流の供給量が大きくなり、これに応じて該発光素子のアノード電位が高くなり、これに伴ってソース電位が上昇するため、該入力電位で固定されたゲート電位と上昇するソース電位との間の電位差が縮小し、以って該ドライブトランジスタの出力電流の供給量を自律的に調整することを特徴とする請求項 1 記載の画素回路。

30

## 【請求項 3】

前記ドライブトランジスタはそのチャンネル長が短縮化されており、これにより該出力電流の供給量の自律的な調整能力を高めていることを特徴とする請求項 2 記載の画素回路。

## 【請求項 4】

画素アレイ部とスキャナ部と信号部とを含み、

前記画素アレイ部は、行状に配された走査線と列状に配された信号線と両者が交差する部分に配された行列状の画素とからなり、

前記信号部は、該信号線に映像信号を供給し、

40

前記スキャナ部は、該走査線に制御信号を供給して順次行ごとに画素を駆動し、

各画素は少なくともドライブトランジスタとサンプリングトランジスタと検出トランジスタと発光素子と容量部とを含む表示装置であって、

前記ドライブトランジスタはNチャンネル型でそのゲートが該容量部に接続しドレインが電源側に接続しソースが該発光素子に接続し、該容量部に保持された入力電位をゲートに受けて出力電流をドレインからソースに流し、該出力電流の量は該ドライブトランジスタの閾電圧及びキャリア移動度に対する依存性を有し、

前記発光素子は二端子型でそのアノードが該ドライブトランジスタのソースに接続しカソードが接地側に接続し、該ドライブトランジスタから供給された該出力電流に応じて発光し、その際アノード電位は該出力電流の量に応じて変動し、

50

前記検出トランジスタは該ドライブトランジスタ及び容量部に接続し、該発光に先立ち走査線に供給された制御信号に応じて動作し、該ドライブトランジスタの閾電圧を検出して該容量部に印加し、

前記サンプリングトランジスタは該容量部に接続し、該閾電圧の検出の後走査線に供給された別の制御信号に応じて動作し、該信号線に供給された映像信号をサンプリングして該容量部に印加し、

前記容量部は、該検出された閾電圧に応じた電位と該サンプリングされた映像信号に応じた電位とを合わせ入力電位として固定保持し、

以って、該ドライブトランジスタのゲートに印加される入力電位にあらかじめ閾電圧に応じた電位を含ませることで閾電圧に対する出力電流の依存性を相殺するとともに、該入力電位を固定する一方該発光素子のアノード電位の変動に応じて該ドライブトランジスタのソース電位を変動させることでキャリア移動度に対する出力電流の依存性を自律的に減殺することを特徴とする表示装置。

10

#### 【請求項 5】

前記ドライブトランジスタはキャリア移動度が比較的大きいとき該出力電流の供給量が大きくなり、これに応じて該発光素子のアノード電位が高くなり、これに伴ってソース電位が上昇するため、該入力電位で固定されたゲート電位と上昇するソース電位との間の電位差が縮小し、以って該ドライブトランジスタの出力電流の供給量を自律的に調整することを特徴とする請求項 4 記載の表示装置。

#### 【請求項 6】

前記ドライブトランジスタはそのチャンネル長が短縮化されており、これにより該出力電流の供給量の自律的な調整能力を高めていることを特徴とする請求項 5 記載の表示装置。

20

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明は、画素ごとに配した発光素子を電流駆動する画素回路に関する。またこの画素回路がマトリクス状（行列状）に配列された表示装置であって、特に画素回路内に設けた絶縁ゲート型電界効果トランジスタによって、有機 EL などの発光素子に通電する電流量を制御する、いわゆるアクティブマトリクス型の表示装置に関する。

#### 【背景技術】

30

#### 【0002】

画像表示装置、例えば液晶ディスプレイなどでは、多数の液晶画素をマトリクス状に並べ、表示すべき画像情報（映像信号）に応じて画素ごとに入射光の透過強度又は反射強度を制御する事によって画像を表示する。これは、有機 EL 素子を画素に用いた有機 EL ディスプレイなどにおいても同様であるが、液晶画素と異なり有機 EL 素子は自発光素子である。その為、有機 EL ディスプレイは液晶ディスプレイに比べて画像の視認性が高く、バックライトが不要であり、応答速度が高いなどの利点を有する。又、各発光素子の輝度レベル（階調）はそれに流れる電流値によって制御可能であり、いわゆる電流制御型であるという点で液晶ディスプレイなどの電圧制御型とは大きく異なる。

#### 【0003】

40

有機 EL ディスプレイにおいては、液晶ディスプレイと同様、その駆動方式として単純マトリクス方式とアクティブマトリクス方式とがある。前者は構造が単純であるものの、大型且つ高精細のディスプレイの実現が難しいなどの問題がある為、現在はアクティブマトリクス方式の開発が盛んに行なわれている。この方式は、各画素回路内部の発光素子に流れる電流を、画素回路内部に設けた能動素子（一般には薄膜トランジスタ、TFT）によって制御するものであり、以下の特許文献に記載がある。

【特許文献 1】特開 2003 - 255856

【特許文献 2】特開 2003 - 271095

【特許文献 3】特開 2004 - 133240

【特許文献 4】特開 2004 - 029791

50

【特許文献5】特開2004-093682

【発明の開示】

【発明が解決しようとする課題】

【0004】

従来の画素回路は、パルス状の制御信号を供給する行状の走査線と映像信号を供給する列状の信号線とが交差する部分に配され、少なくともサンプリングトランジスタと容量部とドライブトランジスタと発光素子とを含む。サンプリングトランジスタは、走査線から供給される制御パルスに応じ導通して信号線から供給された映像信号をサンプリングする。容量部は、サンプリングされた映像信号に応じた入力電位を保持する。ドライブトランジスタは、容量部に保持された入力電位に応じて所定の発光期間に出力電流を供給する。尚一般に、出力電流はドライブトランジスタのチャンネル領域のキャリア移動度及び閾電圧に対して依存性を有する。発光素子は、ドライブトランジスタから供給された出力電流により映像信号に応じた輝度で発光する。

10

【0005】

ドライブトランジスタは、容量部に保持された入力電位をゲートに受けてソース/ドレイン間に出力電流を流し、発光素子に通電する。一般に発光素子の発光輝度は通電量に比例している。更にドライブトランジスタの出力電流供給量はゲート電位すなわち容量部に書き込まれた入力電位によって制御される。従来の画素回路は、ドライブトランジスタのゲートに印加される入力電位を入力映像信号に応じて変化させることで、発光素子に供給する出力電流量を制御している。

20

【0006】

ここでドライブトランジスタの動作特性は以下の特性式で表わされる。

$$I_{ds} = (1/2) \mu (W/L) C_{ox} (V_{gs} - V_{th})$$

このトランジスタ特性式において、 $I_{ds}$  はソース/ドレイン間に流れるドレイン電流を表わしており、画素回路では発光素子に供給される出力電流である。 $V_{gs}$  はソースを基準としてゲートに印加されるゲート電圧を表わしており、画素回路では上述した入力電位（ゲート電位）とソース電位の差分である。 $V_{th}$  はトランジスタの閾電圧である。又 $\mu$  はトランジスタのチャンネルを構成する半導体薄膜のキャリア移動度を表わしている。その他 $W$  はチャンネル幅を表わし、 $L$  はチャンネル長を表わし、 $C_{ox}$  はゲート容量を表わしている。このトランジスタ特性式から明らかな様に、薄膜トランジスタは飽和領域で動作する時、ゲート電圧 $V_{gs}$  が閾電圧 $V_{th}$  を超えて大きくなると、オン状態となってドレイン電流 $I_{ds}$  が流れる。原理的に見ると上記のトランジスタ特性式が示す様に、ゲート電圧 $V_{gs}$  が一定であれば常に同じ量のドレイン電流 $I_{ds}$  が発光素子に供給される。従って、画面を構成する各画素に全て同一のレベルの入力映像信号を供給すれば、全画素が同一輝度で発光し、画面の一樣性（ユニフォーミティ）が得られるはずである。

30

【0007】

しかしながら実際には、低温ポリシリコンやアモルファスシリコンなどの半導体薄膜で構成された薄膜トランジスタ（TFET）は、個々のデバイス特性にばらつきがある。特に、閾電圧 $V_{th}$  は一定ではなく、各画素毎にばらつきがある。前述のトランジスタ特性式から明らかな様に、各ドライブトランジスタの閾電圧 $V_{th}$  がばらつくと、ゲート電圧 $V_{gs}$  が一定であっても、ドレイン電流 $I_{ds}$  にばらつきが生じ、画素毎に輝度がばらついてしまう為、画面のユニフォーミティを損なう。従来からドライブトランジスタの閾電圧のばらつきをキャンセルする機能を組み込んだ画素回路が開発されており、例えば前記の特許文献3に開示がある。

40

【0008】

閾電圧のばらつきをキャンセルする機能を組み込んだ画素回路は、ある程度画面のユニフォーミティを改善することが可能である。しかしながら、低温ポリシリコン薄膜トランジスタの特性は、閾電圧ばかりでなく移動度 $\mu$  も素子毎にばらつきがある。前述のトランジスタ特性式から明らかな様に、移動度 $\mu$  がばらつくと、ゲート電圧 $V_{gs}$  が一定であってもドレイン電流 $I_{ds}$  にばらつきが出てしまう。この結果発光輝度が画素毎に変化する

50

為、画面のユニフォーミティを損なうという課題がある。

【課題を解決するための手段】

【0009】

上述した従来技術の課題に鑑み、本発明は閾電圧と移動度の影響を両方同時に補正し、以ってドライブトランジスタが供給するドレイン電流（出力電流）のばらつきを補償可能な画素回路及び表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明は、外部から制御信号が供給される行状の走査線と外部から映像信号が供給される列状の信号線とが交差する部分に配され、少なくともドライブトランジスタとサンプリングトランジスタと検出トランジスタと発光素子と容量部とを含む画素回路であって、前記ドライブトランジスタはNチャンネル型でそのゲートが該容量部に接続しドレインが電源側に接続しソースが該発光素子に接続し、該容量部に保持された入力電位をゲートに受けて出力電流をドレインからソースに流し、該出力電流の量は該ドライブトランジスタの閾電圧及びキャリア移動度に対する依存性を有し、前記発光素子は二端子型でそのアノードが該ドライブトランジスタのソースに接続しカソードが接地側に接続し、該ドライブトランジスタから供給された該出力電流に応じて発光し、その際アノード電位は該出力電流の量に応じて変動し、前記検出トランジスタは該ドライブトランジスタ及び容量部に接続し、該発光に先立ち走査線に供給された制御信号に応じて動作し、該ドライブトランジスタの閾電圧を検出して該容量部に印加し、前記サンプリングトランジスタは該容量部に接続し、該閾電圧の検出の後走査線に供給された別の制御信号に応じて動作し、該信号線に供給された映像信号をサンプリングして該容量部に印加し、前記容量部は、該検出された閾電圧に応じた電位と該サンプリングされた映像信号に応じた電位とを合わせ入力電位として固定保持し、以って、該ドライブトランジスタのゲートに印加される入力電位にあらかじめ閾電圧に応じた電位を含ませることで閾電圧に対する出力電流の依存性を相殺するとともに、該入力電位を固定する一方該発光素子のアノード電位の変動に応じて該ドライブトランジスタのソース電位を変動させることでキャリア移動度に対する出力電流の依存性を自律的に減殺することを特徴とする。

【0010】

好ましくは、前記ドライブトランジスタはキャリア移動度が比較的大きいとき該出力電流の供給量が大きくなり、これに応じて該発光素子のアノード電位が高くなり、これに伴ってソース電位が上昇するため、該入力電位で固定されたゲート電位と上昇するソース電位との間の電位差が縮小し、以って該ドライブトランジスタの出力電流の供給量を自律的に調整する。又、前記ドライブトランジスタはそのチャンネル長が短縮化されており、これにより該出力電流の供給量の自律的な調整能力を高めている。

【0011】

又本発明は、画素アレイ部とスキャナ部と信号部とを含み、前記画素アレイ部は、行状に配された走査線と列状に配された信号線と両者が交差する部分に配された行列状の画素とからなり、前記信号部は、該信号線に映像信号を供給し、前記スキャナ部は、該走査線に制御信号を供給して順次行ごとに画素を駆動し、各画素は少なくともドライブトランジスタとサンプリングトランジスタと検出トランジスタと発光素子と容量部とを含む表示装置であって、前記ドライブトランジスタはNチャンネル型でそのゲートが該容量部に接続しドレインが電源側に接続しソースが該発光素子に接続し、該容量部に保持された入力電位をゲートに受けて出力電流をドレインからソースに流し、該出力電流の量は該ドライブトランジスタの閾電圧及びキャリア移動度に対する依存性を有し、前記発光素子は二端子型でそのアノードが該ドライブトランジスタのソースに接続しカソードが接地側に接続し、該ドライブトランジスタから供給された該出力電流に応じて発光し、その際アノード電位は該出力電流の量に応じて変動し、前記検出トランジスタは該ドライブトランジスタ及び容量部に接続し、該発光に先立ち走査線に供給された制御信号に応じて動作し、該ドライブトランジスタの閾電圧を検出して該容量部に印加し、前記サンプリングトランジスタは該容量部に接続し、該閾電圧の検出の後走査線に供給された別の制御信号に応じて動作し、該信号線に供給された映像信号をサンプリングして該容量部に印加し、前記容量部は、

該検出された閾電圧に応じた電位と該サンプリングされた映像信号に応じた電位とを合わせ入力電位として固定保持し、以って、該ドライブトランジスタのゲートに印加される入力電位にあらかじめ閾電圧に応じた電位を含ませることで閾電圧に対する出力電流の依存性を相殺するとともに、該入力電位を固定する一方該発光素子のアノード電位の変動に応じて該ドライブトランジスタのソース電位を変動させることでキャリア移動度に対する出力電流の依存性を自律的に減殺することを特徴とする。

**【0012】**

好ましくは、前記ドライブトランジスタはキャリア移動度が比較的大きいとき該出力電流の供給量が大きくなり、これに応じて該発光素子のアノード電位が高くなり、これに伴ってソース電位が上昇するため、該入力電位で固定されたゲート電位と上昇するソース電位との間の電位差が縮小し、以って該ドライブトランジスタの出力電流の供給量を自律的に調整する。又前記ドライブトランジスタはそのチャンネル長が短縮化されており、これにより該出力電流の供給量の自律的な調整能力を高めている。

10

**【発明の効果】****【0013】**

本発明によれば、画素回路の容量部は検出されたドライブトランジスタの閾電圧に応じた電位に、サンプリングされた映像信号に応じた電位を足し合わせ、これをドライブトランジスタのゲートに対する入力電位として固定保持する。この結果、ドライブトランジスタは固定されたゲート電位に応じて出力電流を発光素子に通電することになる。その際、ドライブトランジスタのゲートに印加される入力電位には予め閾電圧に応じた電位が足し込まれているため、ドライブトランジスタの閾電圧に対する出力電流の依存性を相殺する事ができる。さらに、入力電位(ゲート電位)を固定する一方、ドライブトランジスタのソース電位は発光素子のアノード電位と連動して変動するようにしている。ドライブトランジスタのキャリア移動度が高い場合出力電流の供給量が増大し、その分発光素子内の電圧降下が大きくなりアノード電位が上昇する。ソース電位も上昇するので、この結果ソース電位を基準としたゲート電位の値(ゲート電圧)は小さくなる。即ち、キャリア移動度に依存して出力電流量が増大するとその分ゲート電圧が圧縮される。トランジスタ特性式によれば、ゲート電圧が小さくなると出力電流が下がる。これにより、ドライブトランジスタのキャリア移動度が高く出力電流供給能力が増すとこれを減殺するように自律的にソース電位が固定されたゲート電位に向かって上昇するため、ゲート電圧が圧縮され負のフィードバックがかかって実際に供給される出力電流量は自律的に抑制される。この様に、本発明はドライブトランジスタのゲートを定電圧駆動することで自律的にキャリア移動度のばらつきを補正することが可能である。この様に本発明はドライブトランジスタの閾電圧に加えてキャリア移動度のばらつきを自己補正する事ができ、低温ポリシリコンTFTなどばらつきの大きいドライブトランジスタを用いた表示装置においても、ユニフォーム性の高い画質を得ることができる。

20

30

**【発明を実施するための最良の形態】****【0014】**

以下図面を参照して本発明の実施の形態を詳細に説明する。まず最初に本発明の背景を明らかにするため、図1を参照してアクティブマトリクス表示装置の一般的な構成を参考例として説明する。図示するように、アクティブマトリクス型の表示装置は、主要部となる画素アレイ1と周辺の回路群とで構成されている。画素アレイ1は画素回路2を含んでいる。周辺の回路群は水平セクタ3、ライトスキャナ4、第一ドライブスキャナ5、第二ドライブスキャナ6、補正用スキャナ7などを含んでいる。

40

**【0015】**

画素アレイ1は行状の走査線WSと列状の信号線SLと両者の交差する部分にマトリクス状に配列した画素回路2とで構成されている。本例の場合、カラー表示を行うため、画素回路2はRGB三原色に分かれて設けてある。信号線SLは信号部を構成する水平セクタ3によって駆動される。走査線WSはライトスキャナ4によって走査される。なお、走査線WSと平行に別の走査線DS1, DS2, AZも配線されている。走査線DS1は

50

第一ドライブスキャナ5によって走査される。走査線DS2は第二ドライブスキャナ6によって走査される。なお、走査線DS2はRGBに分かれて3本配されている。これに対し走査線DS1はRGB共通で1本配されている。残りの走査線AZは補正用スキャナ7によって走査される。これらのスキャナ4～7がスキャナ部を構成する。

#### 【0016】

図2は、図1に示した画素回路2の基本的な構成を示す参考図である。本画素回路2は、サンプリングトランジスタTr1、ドライブトランジスタTr2、スイッチングトランジスタTr3、スイッチングトランジスタTr4、検出トランジスタTr5、スイッチングトランジスタTr6、容量部を構成する二個の容量素子Cs1, Cs2及び発光素子ELとで構成されている。本参考例では各トランジスタTr1ないしTr6は全てNチャンネル型の低温ポリシリコン又はアモルファスシリコンを活性層とする薄膜トランジスタ(TFT)で構成されている。また発光素子ELは、例えば有機EL素子を用いることができる。

10

#### 【0017】

引き続き図2を参照して、画素回路2の構成を具体的に説明する。ドライブトランジスタTr2は入力ノードとなるゲートG、出力ノードとなるソースS及び電源ノードとなるドレインDとを備えている。出力ノード(S)には発光素子ELのアノードが接続している。発光素子ELのカソードは接地(GND)されている。本例では、発光素子ELはアノード及びカソードを備えた二端子形である。ドライブトランジスタTr2の電源側ノード(D)は、スイッチングトランジスタTr4を介して電源Vccに接続されている。このスイッチングトランジスタTr4のゲートは、走査線DS2に接続されている。

20

#### 【0018】

ドライブトランジスタTr2の入力ノード(G)には保持容量Cs2の一端が接続されている。この保持容量Cs2の他端は出力ノード(S)に接続するとともに、スイッチングトランジスタTr3を介して接地されている。スイッチングトランジスタTr3のゲートは走査線DS1に接続されている。さらに入力ノード(G)には結合容量Cs1を介してサンプリングトランジスタTr1が接続している。サンプリングトランジスタTr1のゲートは走査線WSに接続している。またサンプリングトランジスタTr1のソースは信号線SLに接続している。加えて結合容量Cs1とサンプリングトランジスタTr1の接続ノードは、スイッチングトランジスタTr6を介して接地されている。スイッチングトランジスタTr6のゲートは走査線AZに接続している。最後に、ドライブトランジスタTr2のゲートGとドレインDとの間に検出トランジスタTr5が接続されている。検出トランジスタTr5のゲートは走査線AZに接続している。

30

#### 【0019】

図3のタイミングチャートを参照して、図2に示した参考例にかかる画素回路の動作を詳細に説明する。図示のタイミングチャートは、タイミングT1で1フィールド(1f)がスタートし、タイミングT8で1フィールドが終わるように表してある。時間軸に沿って、走査線WS, AZ, DS1及びDS2にそれぞれ印加される制御パルスws, az, ds1及びds2の波形を表してある。また同じ時間軸に沿って、ドライブトランジスタTr2の入力ノード(ゲートG)及び出力ノード(ソースS)の電位変化を表してある。

40

#### 【0020】

当該フィールドがスタートするタイミングT1の前のタイミングT0で、走査線WS, AZ, DS1がローレベルにある一方、走査線DS2がハイレベルにある。したがってスイッチングトランジスタTr4のみがオン状態で、残りのトランジスタTr1, Tr3, Tr5及びTr6はオフ状態となっている。この状態でドライブトランジスタTr2のドレインDはオン状態のスイッチングトランジスタTr4を介して電源Vccに接続される。ドライブトランジスタTr2はゲートGとソースSとの間に印加されるゲート電圧Vgsに応じて出力電流(ドレイン電流)Idsを発光素子ELに供給する。これにより発光素子ELは所定の輝度で発光している。

#### 【0021】

50

タイミングT1となって当該フィールドがスタートすると、制御パルスa<sub>z</sub>が立ち上がる。これにより検出トランジスタTr<sub>5</sub>とスイッチングトランジスタTr<sub>6</sub>がオンする。Tr<sub>6</sub>がオンすることで結合容量Cs<sub>1</sub>の一端が接地電位GNDに固定され、ドライブトランジスタTr<sub>2</sub>の閾電圧(V<sub>th</sub>)の検出準備状態に入る。検出トランジスタTr<sub>5</sub>もオンするため、ドライブトランジスタTr<sub>2</sub>のゲートGとドレインDが直結する。このときスイッチングトランジスタTr<sub>4</sub>はまだオン状態に保たれているため、ドライブトランジスタTr<sub>2</sub>のゲート電位は急激に上昇する。これと連動してドライブトランジスタTr<sub>2</sub>のソース電位も急激に上昇する。

【0022】

続いてタイミングT2になると、制御パルスd<sub>s2</sub>がローレベルとなりスイッチングトランジスタTr<sub>4</sub>がオフする。これにより、ドライブトランジスタTr<sub>2</sub>は電源V<sub>cc</sub>から切り離され非発光状態になる。同時に制御パルスd<sub>s1</sub>が立ち上がるので、スイッチングトランジスタTr<sub>3</sub>がオンし、ドライブトランジスタTr<sub>2</sub>のソースS及び保持容量Cs<sub>2</sub>の一端が接地される。スイッチングトランジスタTr<sub>4</sub>がオフすることで、ドライブトランジスタTr<sub>2</sub>のゲート電位Gは低下していく。丁度ゲート電位Gとソース電位Sとの差であるゲート電圧V<sub>gs</sub>が閾電圧V<sub>th</sub>となったところで、ドレイン電流I<sub>ds</sub>は流れなくなる。この結果、ゲートGとソースSとの間に接続された保持容量Cs<sub>2</sub>にドライブトランジスタTr<sub>2</sub>の閾電圧V<sub>th</sub>が保持される。

10

【0023】

この後タイミングT3で制御パルスa<sub>z</sub>が立ち下がり、検出トランジスタTr<sub>5</sub>がオフとなってV<sub>th</sub>検出動作が終了する。

20

【0024】

続いてタイミングT4になると、制御パルスw<sub>s</sub>が立ち上がり、サンプリングトランジスタTr<sub>1</sub>がオンする。これにより信号線SLから供給された映像信号が結合容量Cs<sub>1</sub>を介して保持容量Cs<sub>2</sub>にカップリングされる。この結果、保持容量Cs<sub>2</sub>には先に書き込まれたV<sub>th</sub>に足し込むかたちで映像信号に対応した信号電位V<sub>in</sub>が書き込まれる。この結果、保持容量Cs<sub>2</sub>はドライブトランジスタTr<sub>2</sub>の入力ノード(G)に対して、入力電位V<sub>in</sub>+V<sub>th</sub>を供給することになる。入力電位には常に閾電圧V<sub>th</sub>が足し込まれているので、例えば画素ごとにドライブトランジスタの閾電圧がばらついていても、常にこのばらつきをキャンセルすることができる。

30

【0025】

この後映像信号のサンプリングに割り当てられた1水平期間(1H)が経過するタイミングT5で制御パルスw<sub>s</sub>が立ち下がり、サンプリングトランジスタTr<sub>1</sub>がオフする。

【0026】

続いてタイミングT6に至ると、制御パルスd<sub>s1</sub>が立ち下がり、スイッチングトランジスタTr<sub>3</sub>がオフする。これにより、ドライブトランジスタTr<sub>2</sub>のソースS及び保持容量Cs<sub>2</sub>の一端が接地レベルから切り離され、発光動作の準備状態となる。

【0027】

この後タイミングT7になると制御パルスd<sub>s2</sub>が立ち上がり、スイッチングトランジスタTr<sub>4</sub>がオンする。この結果ドライブトランジスタTr<sub>2</sub>のドレインDが電源電位V<sub>cc</sub>に接続し、入力電位V<sub>in</sub>+V<sub>th</sub>に応じたドレイン電流I<sub>ds</sub>が流れ、発光素子ELは信号電位V<sub>in</sub>に応じた輝度で発光する。タイミングT7では既にドライブトランジスタTr<sub>2</sub>のソースSが接地電位GNDから切り離されているので、発光素子ELに出力電流I<sub>ds</sub>が流れると電圧降下によりアノード電位(したがってドライブトランジスタTr<sub>2</sub>のソース電位)が上昇する。このときブートストラップ動作でゲート電位もそのまま上昇するので、保持容量Cs<sub>2</sub>に保持された電圧(ゲート電圧V<sub>gs</sub>)は一定に維持される。この結果ドライブトランジスタTr<sub>2</sub>は定電源として動作する。

40

【0028】

最後にタイミングT8に至ると当該フィールドが完了するとともに次のフィールドに入る。

50

## 【 0 0 2 9 】

以上の説明から明らかなように、図 3 に示した参考例にかかる画素回路はドライブトランジスタの閾電圧のばらつきをキャンセルする補正機能を備えている。しかしながら、ドライブトランジスタのキャリア移動度のばらつきを補正する機能を備えていない。この点につき、図 4 を参照して説明する。図 4 は、図 2 に示した画素回路のドライブトランジスタのドレイン電流  $I_{ds}$  / ドレイン電圧  $V_{ds}$  特性を示すグラフである。ドレイン電流  $I_{ds}$  はドライブトランジスタのドレインからソースに向かって流れる出力電流を表し、ドレイン電圧  $V_{ds}$  はドライブトランジスタのドレインとソースとの間に印加される電圧を表している。実線のカーブは低移動度のドライブトランジスタの  $I_{ds} / V_{ds}$  特性を表し、点線のカーブは高移動度のドライブトランジスタの  $I_{ds} / V_{ds}$  特性を表している。いずれの場合もゲート電圧  $V_{gs}$  は前述したブートストラップ効果により一定に維持されている。ドライブトランジスタは前述したように飽和領域で動作するため、基本的にドレイン電流  $I_{ds}$  は  $V_{ds}$  によらず一定である。図 4 のグラフは、ドライブトランジスタの  $I_{ds} / V_{ds}$  特性カーブに重ねて、有機 EL 発光素子の電流 / 電圧特性カーブを描いてある。ドライブトランジスタの特性カーブと有機 EL 発光素子の特性カーブとが交差する部分が動作点であり、アノード電位（したがってソース電位）を決定する。特性式から明らかなように、ゲート電圧  $V_{gs}$  が同じ場合、 $I_{ds}$  は移動度  $\mu$  に比例して大きくなる。したがって、図 4 のグラフから明らかな様に  $V_{gs}$  を一定にしたブートストラップ動作をかけると、移動度の差がそのまま出力電流  $I_{ds}$  の差となって現れ、発光輝度にばらつきが生じる。

10

20

## 【 0 0 3 0 】

図 2 の参考例にかかる画素回路はブートストラップ動作を行うので、有機 EL 発光素子のアノードの動作点が異なっても、ドライブトランジスタのゲート電圧  $V_{gs}$  は保持さ続ける。図示した移動度が低い場合と高い場合の特性は共に  $V_{gs}$  が等しい場合であり、 $I_{ds} / V_{ds}$  特性の差は、移動度の差異に起因している。ドライブトランジスタ側のキャリア移動度が異なっても、有機 EL 発光素子側の動作特性は変わらないので、各々の動作点は図 4 のグラフに示した値となる。移動度が高い場合は低い場合に比べ若干  $V_{ds}$  が小さくなるが、いずれにしろ飽和領域にて動作しているので、移動度の差がほぼそのまま出力電流量の差となり、ユニフォーミティを大きく損なう。したがって、低温ポリシリコン TFT やアモルファスシリコン TFT など移動度が経時変化するドライブトランジスタを用いた有機 EL パネルのユニフォーミティは悪くなってしまう。

30

## 【 0 0 3 1 】

図 5 は、本発明にかかる画素回路並びに表示装置を示す模式的な回路図である。図 2 に示した参考例に対応する部分には対応する参照番号を付して理解を容易にしている。異なる点は、図 2 に示した参考例では保持容量  $C_{s2}$  がドライブトランジスタ  $Tr_2$  のゲート G とソース S との間に接続されていたのに対し、本発明にかかる画素回路は保持容量  $C_{s2}$  がドライブトランジスタ  $Tr_2$  のゲート G と電源  $V_{cc}$  との間に接続されている事である。この結果ブートストラップ動作が行われず、ソース電位が変動してもゲート電位は常に固定されている。この結果、ドライブトランジスタ  $Tr_2$  のゲート電圧  $V_{gs}$  は変動する事になる。この変動は丁度ドライブトランジスタ  $Tr_2$  のキャリア移動度  $\mu$  のばらつきを打ち消す方向に生じるので、図 5 に示した画素回路は移動度  $\mu$  の自己補正機能を備えている。

40

## 【 0 0 3 2 】

引き続き図 5 を参照して本発明にかかる画素回路の構成を詳細に説明する。図示するように、画素回路 2 は、スキャナ部 4 ~ 7 からパルス状の制御信号が供給される行状の走査線  $WS$ ,  $DS_1$ ,  $DS_2$ ,  $AZ$  と、信号部を構成する水平セレクト 3 から映像信号が供給される列状の信号線  $SL$  とが交差する部分に配されている。画素回路 2 は少なくともドライブトランジスタ  $Tr_2$  とサンプリングトランジスタ  $Tr_1$  と検出トランジスタ  $Tr_5$  と発光素子  $EL$  と容量部  $C_{s1}$ ,  $C_{s2}$  とを含む。本画素回路 2 はこれらに加えてさらにスイッチングトランジスタ  $Tr_3$ ,  $Tr_4$ ,  $Tr_6$  及び結合容量  $C_{s1}$  を含んでいる。

50

## 【0033】

ドライブトランジスタ $T_r2$ はNチャンネル型で、そのゲート $G$ が容量部 $C_{s2}$ に接続しドレイン $D$ がスイッチングトランジスタ $T_r4$ を介して電源 $V_{cc}$ 側に接続しソース $S$ が発光素子 $E_L$ に接続している。ドライブトランジスタ $T_r2$ は容量部 $C_{s2}$ に保持された入力電位をゲート $G$ に受けて出力電流 $I_{ds}$ をドレイン $D$ からソース $S$ に流す。出力電流 $I_{ds}$ の量は先のトランジスタ特性式に示すように、ドライブトランジスタ $T_r2$ の閾電圧 $V_{th}$ 及びキャリア移動度 $\mu$ に対する依存性を有する。これに対し、発光素子 $E_L$ は二端子型で、そのアノードがドライブトランジスタ $T_r2$ のソース $S$ に接続しカソードが接地側に接続している。発光素子 $E_L$ はドライブトランジスタ $T_r2$ から供給された出力電流 $I_{ds}$ に応じて発光する。その際通電量に応じて発光素子 $E_L$ 内に電圧降下が生じ、その分アノード電位が上昇する。換言すると、発光素子 $E_L$ のアノード電位は出力電流 $I_{ds}$ の量に応じて変動し、これに連動してドライブトランジスタ $T_r2$ のソース電位が変動する事になる。

10

## 【0034】

検出トランジスタ $T_r5$ はドライブトランジスタ $T_r2$ 及び容量部 $C_{s2}$ に接続し、発光に先立ち走査線 $AZ$ に供給された制御信号に応じて動作し、ドライブトランジスタ $T_r2$ の閾電圧 $V_{th}$ を検出して容量部 $C_{s2}$ に印加する。またサンプリングトランジスタ $T_r1$ は容量部 $C_{s1}$ 、 $C_{s2}$ に接続し、閾電圧 $V_{th}$ の検出のあと別の走査線 $WS$ に供給された別の制御信号に応じて動作し、信号線 $SL$ に供給された映像信号をサンプリングして容量部 $C_{s2}$ に印加する。

20

## 【0035】

容量部 $C_{s2}$ は検出された閾電圧 $V_{th}$ に応じた電位とサンプリングされた映像信号に応じた電位とを合わせ入力電位として固定保持する。この様に、ドライブトランジスタ $T_r2$ のゲート $G$ に印加される入力電位に予め閾電圧 $V_{th}$ に応じた電位を含ませることで閾電圧 $V_{th}$ に対する出力電流 $I_{ds}$ の依存性を相殺する事ができる。さらに、入力電位(ゲート電位)を固定する一方発光素子 $E_L$ のアノード電位の変動に応じてドライブトランジスタ $T_r2$ のソース電位を変動させることでキャリア移動度 $\mu$ に対する出力電流 $I_{ds}$ の依存性を自立的に減殺する事ができる。

## 【0036】

例えば、ドライブトランジスタ $T_r2$ はキャリア移動度 $\mu$ が比較的大きいとき出力電流 $I_{ds}$ の供給量が大きくなり、これに応じて発光素子 $E_L$ のアノード電位が高くなり、これに伴ってソース電位が上昇するため、入力電位で固定されたゲート電位と上昇するソース電位との間の電位差(ゲート電圧)が縮小し、以ってドライブトランジスタ $T_r2$ の出力電流 $I_{ds}$ の供給量を自律的に下方調整する。逆に、ドライブトランジスタ $T_r2$ のキャリア移動度 $\mu$ が比較的小さいとき出力電流 $I_{ds}$ の供給量が小さくなり、これに応じて発光素子 $E_L$ のアノード電位が低くなり、これに伴ってソース電位が下降するため、入力電位で固定されたゲート電位と下降するソース電位との間の電位差(ゲート電圧)が拡大し、以ってドライブトランジスタ $T_r2$ の出力電流 $I_{ds}$ の供給力を自律的に上方調整する事ができる。

30

## 【0037】

好ましくはドライブトランジスタ $T_r2$ はそのチャンネル長 $L$ が短縮化されており、これにより出力電流 $I_{ds}$ の供給量の自律的な調整能力を高めている。前述のトランジスタ特性式から明らかなように、チャンネル長 $L$ が小さいと、その分 $V_{gs}$ の変動量が小さくても $I_{ds}$ は大きく変化する。 $V_{gs}$ の絶対値が小さいほど、発光素子側のアノード電位の変動が $V_{gs}$ の値に大きな影響を及ぼし、この結果 $I_{ds}$ の調整幅が拡大する。この様にドライブトランジスタのチャンネル長 $L$ を短くすることで、さらに効果的に移動度の自律的な補正を行うことが可能になる。

40

## 【0038】

図6は、図5に示した画素回路の動作説明に供するタイミングチャートである。理解を容易にするため、図3に示した参考例にかかる画素回路のタイミングチャートと対応する

50

表記を用いている。当該フィールドがスタートするタイミングT1で、制御パルスa<sub>z</sub>が立ち上がる。これにより検出トランジスタTr<sub>5</sub>とスイッチングトランジスタTr<sub>6</sub>がオンする。Tr<sub>6</sub>がオンすることで結合容量C<sub>s1</sub>の一端が接地電位GNDに固定され、ドライブトランジスタTr<sub>2</sub>の閾電圧V<sub>th</sub>の検出準備状態に入る。検出トランジスタTr<sub>5</sub>もオンするため、ドライブトランジスタTr<sub>2</sub>のゲートGとドレインDが直結する。この時スイッチングトランジスタTr<sub>4</sub>はまだオン状態に保たれているため、ドライブトランジスタTr<sub>2</sub>のゲート電位は急激に上昇する。これと連動してドライブトランジスタTr<sub>2</sub>のソース電位も上昇する。

【0039】

続いてタイミングT2になると、制御パルスd<sub>s2</sub>がローレベルとなりスイッチングトランジスタTr<sub>4</sub>がオフする。これによりドライブトランジスタTr<sub>2</sub>は電源V<sub>cc</sub>から切り離され非発光状態になる。同時に制御パルスd<sub>s1</sub>が立ち上がるので、スイッチングトランジスタTr<sub>3</sub>がオンし、ドライブトランジスタTr<sub>2</sub>のソースSが接地される。スイッチングトランジスタTr<sub>4</sub>がオフすることで、ドライブトランジスタTr<sub>2</sub>のゲート電位は低下していく。丁度ゲート電位とソース電位（接地電位）との差V<sub>gs</sub>が閾電圧V<sub>th</sub>となった所でドレイン電流I<sub>ds</sub>は流れなくなる。この結果、ドライブトランジスタTr<sub>2</sub>のゲートGと電源電位V<sub>cc</sub>との間に接続された保持容量C<sub>s2</sub>に、V<sub>th</sub>と等しい電位が保持される。

10

【0040】

この後タイミングT3で制御パルスa<sub>z</sub>が立ち上がり、検出トランジスタTr<sub>5</sub>がオフとなってV<sub>th</sub>検出動作が完了する。

20

【0041】

続いてタイミングT4になると、制御パルスw<sub>s</sub>が立ち上がり、サンプリングトランジスタTr<sub>1</sub>がオンする。これにより信号線SLから供給された映像信号が結合容量C<sub>s1</sub>を介して保持容量C<sub>2</sub>にカップリングされる。この結果、保持容量C<sub>s2</sub>には先に書き込まれたV<sub>th</sub>に足し込むかたちで映像信号に対応した信号電位V<sub>in</sub>が書き込まれる。この結果、保持容量C<sub>s2</sub>はドライブトランジスタTr<sub>2</sub>のゲートGに対して、入力電位V<sub>in</sub>+V<sub>th</sub>を固定的に保持する事になる。この入力電位には常に閾電圧V<sub>th</sub>が足し込まれているので、例えば画素ごとにドライブトランジスタTr<sub>2</sub>の閾電圧がばらついていても、常にこのばらつきをキャンセルする事ができる。

30

【0042】

この後映像信号のサンプリングに割り当てられた1水平期間(H)が経過するタイミングT5で制御パルスw<sub>s</sub>が立ち下がり、サンプリングトランジスタTr<sub>1</sub>がオフする。

【0043】

続いてタイミングT6に至ると、制御パルスd<sub>s1</sub>が立ち下がり、スイッチングトランジスタTr<sub>3</sub>がオフする。これにより、ドライブトランジスタTr<sub>2</sub>のソースSが接地レベルから切り離され、発光動作の準備状態となる。

【0044】

この後タイミングT7になると制御パルスd<sub>s2</sub>が立ち上がり、スイッチングトランジスタTr<sub>4</sub>がオンする。この結果ドライブトランジスタTr<sub>2</sub>のドレインDが電源電位V<sub>cc</sub>に接続し、出力電流I<sub>ds</sub>が流れ始める。ここで参考例と異なりドライブトランジスタTr<sub>2</sub>のゲートGとソースSとの間に容量が存在しないので、ブートストラップ動作は行われぬ。ドライブトランジスタTr<sub>2</sub>のゲート電位は保持容量C<sub>s2</sub>に保持された入力電位V<sub>in</sub>+V<sub>th</sub>に固定されたままである。一方ドライブトランジスタTr<sub>2</sub>のソースSは発光素子ELのアノードに接続されているため、入力電位V<sub>in</sub>+V<sub>th</sub>に対しドライブトランジスタTr<sub>2</sub>と発光素子ELとの間の動作点にてアノード電圧Vが決定される。このアノード電圧Vは発光素子ELの内部に生じた電圧降下に相当するのでVで表してある。このアノード電圧Vに応じて、ドライブトランジスタTr<sub>2</sub>のゲート電圧V<sub>gs</sub>が決まり最終的に出力電流の量が決定される。図6のタイミングチャートから明らかのように、V<sub>gs</sub>は固定された入力電位（ゲート電位）V<sub>in</sub>+V<sub>th</sub>からアノード電圧

40

50

$V$ を引いたもので、 $V_{in} + V_{th}$ で表される。

【0045】

ここでドライブトランジスタ $T_r2$ の移動度にばらつきがある場合を考える。制御パルス $d_s2$ が立ち上がるとドライブトランジスタのゲートには固定保持された入力電位（ゲート電位）が印加されるので、移動度が高い場合は低い場合に比べて多量の出力電流が流れ、有機EL発光素子の内部抵抗による電圧降下が大きくなりアノード電圧 $V$ が高くなる。ここで入力電位（ゲート電位）は固定されているので、移動度が高い場合は低い場合に比べてアノード電圧が上昇した分だけドライブトランジスタのゲート電圧 $V_{gs}$ が小さくなる。ドライブトランジスタ $T_r2$ は飽和領域にて動作しているため、そのオン電流は $V_{gs}$ の2乗に比例する。このため高移動度による $V_{gs}$ の減少の効果は大きく、移動度の差による出力電流量の差異を自律的に補正可能である。この結果、移動度が異なるドライブトランジスタであっても、アノード電圧の差により電流特性が変化し、お互いの電流特性は近いものになる。これにより移動度のばらつきの補正が自動的に行われる。

10

【0046】

図7は、図5に示した画素回路に組み込まれたドライブトランジスタ $T_r2$ の $I_{ds}/V_{ds}$ 特性を示すグラフである。理解を容易にするため、図4に示した参考例にかかる $I_{ds}/V_{ds}$ 特性と同じ表記を用いている。前述したように、本発明ではドライブトランジスタの移動度が高いと結果的に $V_{gs}$ が低くなる。これに対し、ドライブトランジスタの移動度が低いと、結果的にゲート電圧 $V_{gs}$ は高くなる。破線で示した高移動度の場合の $I_{ds}/V_{ds}$ 特性カーブは、 $V_{gs}$ が低くなった分、実線で示した低移動度の場合の $I_{ds}/V_{ds}$ 特性に近づくことになる。これは、図4と図7のグラフを比較すれば明らかである。低移動度の場合と高移動度の場合とで $I_{ds}/V_{ds}$ 特性が近くなった事で、有機EL発光素子との動作点は図示するように近いものになる。この結果ドライブトランジスタは移動度にばらつきもしくは変動があっても、常にほぼ同じレベルのドレイン電流 $I_{ds}$ を流す事ができる。

20

【0047】

図8は、図5に示した本発明にかかる画素回路の変形例を示す回路図である。理解を容易にするため、図5に示した画素回路と対応する部分には対応する参照符号を付してある。異なる点は、スイッチングトランジスタ $T_r3$ のゲートに走査線 $WS$ を接続したことである。これにより図5の実施例に含まれていた走査線 $DS1$ は不要となり、したがってドライブスキャナ5は不用になる。この分、周辺スキャナ部の構成が簡略化され、コストダウンに繋がる。

30

【0048】

図9は、さらに別の変形例を示す回路図である。理解を容易にするため、図5に示した先の実施形態と対応する部分には対応する参照符号を用いてある。この変形例では、スイッチングトランジスタ $T_r3$ のゲートを走査線 $AZ$ に接続している。これにより先の実施例に含まれていた走査線 $DS1$ が不要となりしたがって第一ドライブスキャナ5も不要になる。この結果周辺スキャナ部の構成が簡略化される。図8及び図9に示した変形例はいずれも、発光動作時点ではスイッチングトランジスタ $T_r3$ がオフしており、ドライブトランジスタ $T_r2$ と発光素子 $EL$ を結ぶ動作点は接地レベルから切り離されている。したがって、本発明特有の自律的な移動度補正効果を奏することが可能である。

40

【図面の簡単な説明】

【0049】

【図1】参考例にかかる表示装置のブロック図である。

【図2】図1に示した参考例の画素回路を示す回路図である。

【図3】図2に示した参考例の画素回路の動作説明に供するタイミングチャートである。

【図4】同じく動作説明に供するグラフである。

【図5】本発明にかかる画素回路及び表示装置を示す回路図である。

【図6】図5に示した画素回路の動作説明に供するタイミングチャートである。

【図7】同じく図6に示した画素回路の動作説明に供するグラフである。

50

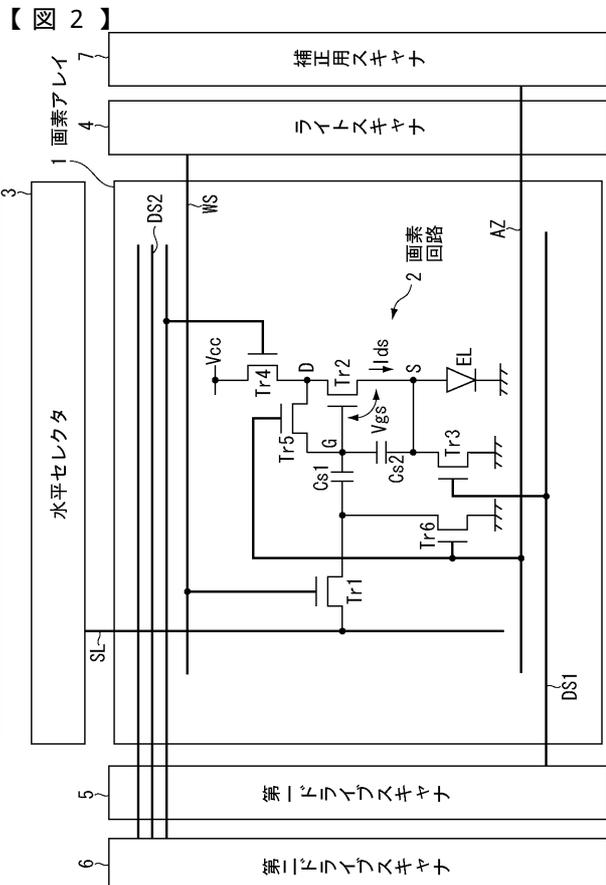
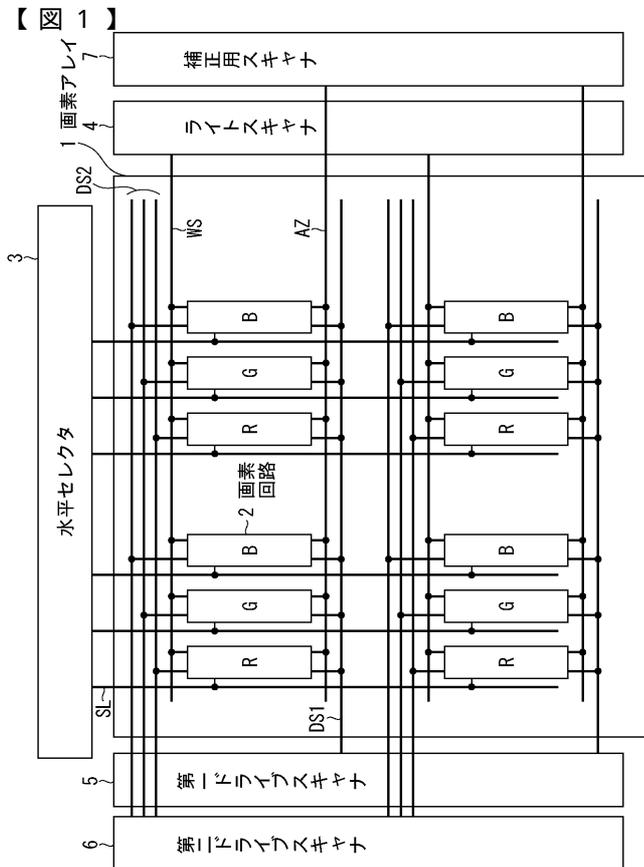
【図8】本発明にかかる画素回路の変形例を示す回路図である。

【図9】本発明にかかる画素回路の別の变形例を示す回路図である。

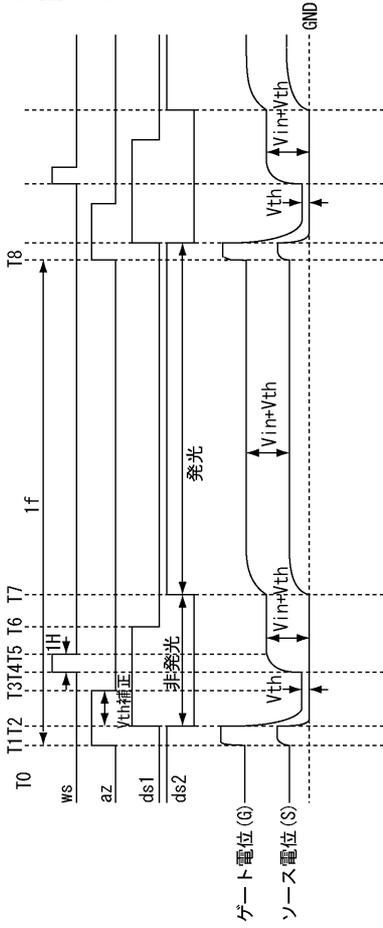
【符号の説明】

【0050】

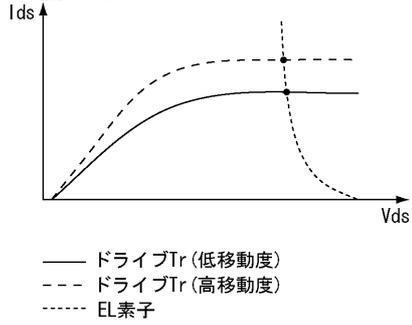
1・・・画素アレイ、2・・・画素回路、3・・・水平セレクタ、4・・・ライトスキャナ、5・・・第一ドライブスキャナ、6・・・第二ドライブスキャナ、7・・・補正用スキャナ、Tr1・・・サンプリングトランジスタ、Tr2・・・ドライブトランジスタ、Tr5・・・検出トランジスタ、EL・・・発光素子、Cs1・・・結合容量、Cs2・・・保持容量



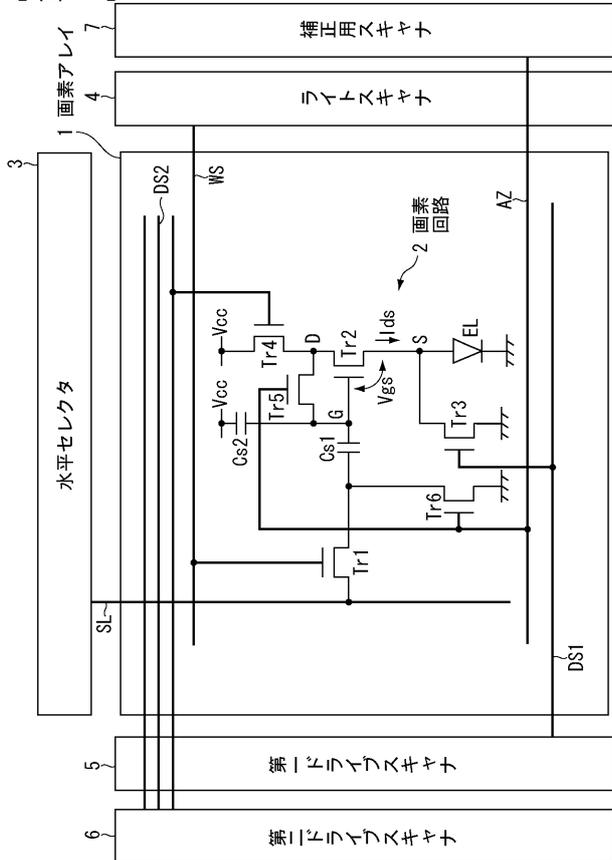
【図3】



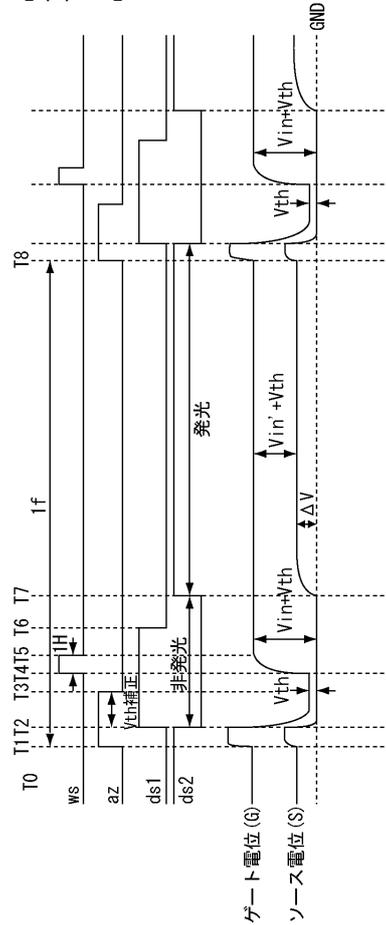
【図4】



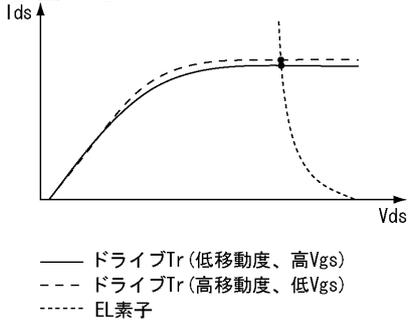
【図5】



【図6】

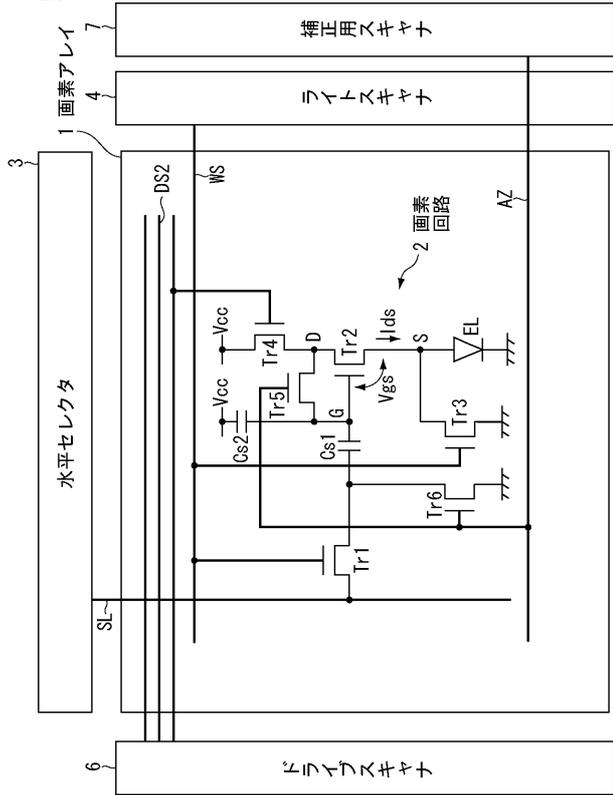


【図 7】

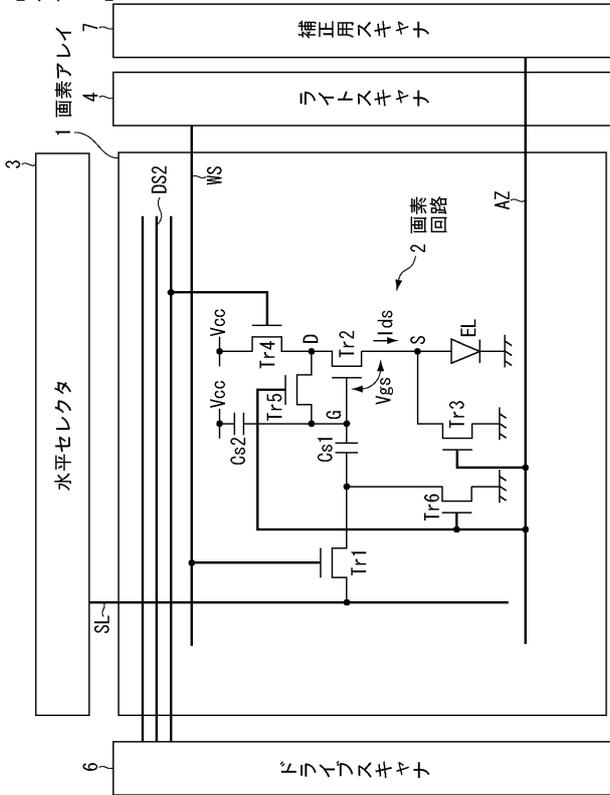


— ドライブTr (低移動度、高Vgs)  
 - - - ドライブTr (高移動度、低Vgs)  
 ····· EL素子

【図 8】



【図 9】



---

フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 1 P
G 0 9 G	3/20	6 4 2 A
H 0 5 B	33/14	A

专利名称(译)	像素电路和显示设备		
公开(公告)号	<a href="#">JP2006133542A</a>	公开(公告)日	2006-05-25
申请号	JP2004323044	申请日	2004-11-08
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.H G09G3/30.J G09G3/30.K G09G3/20.611.H G09G3/20.621.A G09G3/20.624.B G09G3/20.641.D G09G3/20.641.P G09G3/20.642.A H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB02 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE28 5C080/EE29 5C080/FF11 5C080/HH10 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH02 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AB24 5C380/AB34 5C380/BA28 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB26 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC61 5C380/CC65 5C380/CD026 5C380/DA02 5C380/DA06 5C380/DA47 5C380/DA50 5C380/HA13		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种像素电路，它可以同时校正阈值电压和迁移率的影响，并且可以补偿由驱动晶体管提供的漏极电流（输出电流）的波动。  
 ΣSOLUTION：检测晶体管Tr5检测驱动晶体管Tr2的阈值电压并将电压施加在电容器Cs2上。在检测到阈值电压之后，采样晶体管Tr1对图像信号进行采样并将该信号保持为电容器Cs2中的输入电位。通过预先将与阈值电压相对应的电位包括在要施加在驱动晶体管Tr2的栅极G上的输入电位中，输出电流 $I_{ds}$ 对阈值电压的依赖性被抵消；并且，通过在输入电位固定的同时根据发光元件EL的阳极电位的变化改变驱动晶体管Tr2的源极S的电位，输出电流 $I_{ds}$ 对载流子迁移率的依赖性自动减小。

