

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02014/174804

発行日 平成29年2月23日 (2017. 2. 23)

(43) 国際公開日 平成26年10月30日 (2014. 10. 30)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/10 (2006.01)	H05B 33/10	3K107
H01L 51/50 (2006.01)	H05B 33/14	A
H05B 33/04 (2006.01)	H05B 33/04	

審査請求 未請求 予備審査請求 未請求 (全 20 頁)

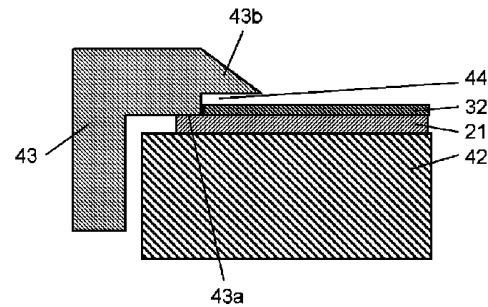
出願番号	特願2015-513550 (P2015-513550)	(71) 出願人	514188173 株式会社 J O L E D 東京都千代田区神田錦町三丁目23番地
(21) 国際出願番号	PCT/JP2014/002158	(74) 代理人	100189430 弁理士 吉川 修一
(22) 国際出願日	平成26年4月16日 (2014. 4. 16)	(74) 代理人	100190805 弁理士 傍島 正朗
(31) 優先権主張番号	特願2013-89022 (P2013-89022)	(72) 発明者	今中 誠二 大阪府門真市大字門真1006番地 パナソニック株式会社内
(32) 優先日	平成25年4月22日 (2013. 4. 22)	(72) 発明者	上谷 一夫 大阪府門真市大字門真1006番地 パナソニック株式会社内
(33) 優先権主張国	日本国 (JP)		

最終頁に続く

(54) 【発明の名称】 E L表示装置の製造方法

(57) 【要約】

複数個の画素を配列して配置した発光部と、発光部の発光を制御する薄膜トランジスタアレイ装置とを備え、基板上に、発光部と薄膜トランジスタアレイ装置からなるパネル部を形成した後、パネル部を封止層により被覆する E L 表示装置の製造方法において、封止層を形成する工程は、ベース基板 (2 1) 上にマスク (4 3) を配置して封止層を形成する膜を成膜することにより実施し、かつマスク (4 3) は、ベース基板 (2 1) に当接する当接部 (4 3 a) と、パネル部 (3 2) との間にギャップ (4 4) をあけて配置される端部 (4 3 b) とを有している。



【特許請求の範囲】**【請求項 1】**

複数個の画素を配列して配置した発光部と、前記発光部の発光を制御する薄膜トランジスタアレイ装置とを備え、基板上に、前記発光部と薄膜トランジスタアレイ装置からなるパネル部を形成した後、パネル部を封止層により被覆する E L 表示装置の製造方法において

、前記封止層を形成する工程は、前記基板上にマスクを配置して封止層を形成する膜を成膜することにより実施し、かつ前記マスクは、前記基板に当接する当接部と、前記パネル部との間にギャップをあけて配置される端部とを有していることを特徴とする E L 表示装置の製造方法。

10

【請求項 2】

前記封止層を形成する工程は、CVD法を用いて行うことを特徴とする請求項 1 に記載の E L 表示装置の製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本技術は、E L 表示装置の製造方法に関するものである。

【背景技術】**【0002】**

近年、次世代の表示装置が盛んに開発されており、駆動用基板に、第 1 電極、発光層を含む複数の有機層および第 2 電極を順に積層した E L (Electroluminescence) 表示装置が注目されている。E L 表示装置は、自発光型であるので視野角が広く、バックライトを必要としないので省電力が期待でき、応答性が高く、装置の厚みを薄くできるなどの特徴を有している。そのため、テレビ等の大画面表示装置への応用が強く望まれている。

20

【0003】

カラーディスプレイ用としては赤と青と緑の三色の画素による表示が最も一般的であり、省電力化や信頼性などを目的として赤と青と緑と白や赤と青と緑と薄青などの四色の画素による表示技術も各社で開発が進んでいる。

【0004】

有機 E L 発光素子においては画素ごとに赤と青と緑の三色や赤と青と緑と白などの四色に有機 E L 発光部を形成する必要がある。

30

【0005】

個別の有機 E L 部を形成する工法として最も一般的な工法は微細な穴の開いたファインメタルマスクを用いて、穴の部分だけに蒸着により有機 E L 部を形成する工法である。例えば、赤用ファインメタルマスクにより赤色に発色する有機 E L 部を蒸着により形成し、緑用ファインメタルマスクにより緑色に発色する有機 E L 部を蒸着により形成し、青用ファインメタルマスクにより青色に発色する有機 E L 部を蒸着により形成して、赤と緑と青の発光部が形成される。

【0006】

一方大型の有機 E L 発光素子の作成やコストダウンには大型基板による有機 E L 発光素子技術の開発が重要である。

40

【0007】

近年、大型基板による有機 E L 発光素子を形成する方法として二つの方法が注目されている。

【0008】

一つ目の工法は白色有機 E L 素子を表示領域全域に形成し、赤と緑と青と白の四色のカラーフィルターにより着色表示させる方法である。この方法は大画面を形成したり、高精度ディスプレイを作成したりするには有効な方法である。

【0009】

50

大型基板による有機EL発光素子の形成方法として注目されているもうひとつの工法は、塗布法により有機EL発光部を形成する方法である。塗布法としては様々な工法が検討されてきたが、大きく分けると凸版印刷やフレキソ印刷やスクリーン印刷やグラビア印刷などを用いるものとインクジェット法を用いるものである（特許文献1参照）。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2011-249089号公報

【発明の概要】

【0011】

本技術は、複数個の画素を配列して配置した発光部と、発光部の発光を制御する薄膜トランジスタアレイ装置とを備え、基板上に、発光部と薄膜トランジスタアレイ装置からなるパネル部を形成した後、パネル部を封止層により被覆するEL表示装置の製造方法において、封止層を形成する工程は、基板上にマスクを配置して封止層を形成する膜を成膜することにより実施し、かつマスクは、基板に当接する当接部と、パネル部との間にギャップをあけて配置される端部とを有していることを特徴とする。

10

【0012】

本技術によれば、EL表示装置を製造する際に、歩留まりを向上させることが可能となる。

【図面の簡単な説明】

20

【0013】

【図1】図1は、本技術の一実施の形態による有機EL表示装置の概略構成を示す斜視図である。

【図2】図2は、画素を駆動する画素回路の回路構成を示す電気回路図である。

【図3】図3は、EL表示装置において、RGBのサブピクセル部分の断面構造を示す断面図である。

【図4】図4は、本技術の一実施の形態によるEL表示装置の製造方法において、封止層を成膜するためのプラズマCVD装置の概略構成を示す図である。

【図5】図5は、図4のA部の拡大図である。

【発明を実施するための形態】

30

【0014】

以下、本技術の一実施の形態によるEL表示装置の製造方法について、図1～図5の図面を用いて説明する。但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするためである。

【0015】

なお、添付図面および以下の説明は、当業者が本開示を十分に理解するために、提供されるのであって、これらにより請求の範囲に記載の主題を限定することは意図されていない。

40

【0016】

図1は本技術の一実施の形態による有機EL表示装置の概略構成を示す斜視図、図2は画素を駆動する画素回路の回路構成を示す図である。

【0017】

図1、図2に示すように、EL表示装置は、下層より、複数個の薄膜トランジスタを配置した薄膜トランジスタアレイ装置1と、下部電極である陽極2、有機材料からなる発光層3及び透明な上部電極である陰極4からなる発光部との積層構造により構成され、発光部は薄膜トランジスタアレイ装置1により発光制御される。また、発光部は、一对の電極である陽極2と陰極4との間に発光層3を配置した構成であり、陽極2と発光層3の間には正孔輸送層が積層形成され、発光層3と透明な陰極4の間には電子輸送層が積層形成さ

50

れている。薄膜トランジスタアレイ装置 1 には、複数の画素 5 がマトリックス状に配置されている。

【0018】

各画素 5 は、それぞれに設けられた画素回路 6 によって駆動される。また、薄膜トランジスタアレイ装置 1 は、行状に配置される複数のゲート配線 7 と、ゲート配線 7 と交差するように列状に配置される複数の信号配線としてのソース配線 8 と、ソース配線 8 に平行に延びる複数の電源配線 9 (図 1 では省略) とを備える。

【0019】

ゲート配線 7 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 10 のゲート電極 10 g を行毎に接続する。ソース配線 8 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 10 のソース電極 10 s を列毎に接続する。電源配線 9 は、画素回路 6 のそれぞれに含まれる駆動素子として動作する薄膜トランジスタ 11 のドレイン電極 11 d を列毎に接続する。

10

【0020】

図 2 に示すように、画素回路 6 は、スイッチ素子として動作する薄膜トランジスタ 10 と、駆動素子として動作する薄膜トランジスタ 11 と、対応する画素に表示するデータを記憶するキャパシタ 12 とで構成される。

【0021】

薄膜トランジスタ 10 は、ゲート配線 7 に接続されるゲート電極 10 g と、ソース配線 8 に接続されるソース電極 10 s と、キャパシタ 12 及び薄膜トランジスタ 11 のゲート電極 11 g に接続されるドレイン電極 10 d と、半導体膜 (図示せず) とで構成される。この薄膜トランジスタ 10 は、接続されたゲート配線 7 及びソース配線 8 に電圧が印加されると、当該ソース配線 8 に印加された電圧値を表示データとしてキャパシタ 12 に保存する。

20

【0022】

薄膜トランジスタ 11 は、薄膜トランジスタ 10 のドレイン電極 10 d に接続されるゲート電極 11 g と、電源配線 9 及びキャパシタ 12 に接続されるドレイン電極 11 d と、陽極 2 に接続されるソース電極 11 s と、半導体膜 (図示せず) とで構成される。この薄膜トランジスタ 11 は、キャパシタ 12 が保持している電圧値に対応する電流を電源配線 9 からソース電極 11 s を通じて陽極 2 に供給する。すなわち、上記構成の E L 表示装置は、ゲート配線 7 とソース配線 8 との交点に位置する画素 5 毎に表示制御を行うアクティブマトリックス方式を採用している。

30

【0023】

また、E L 表示装置において、少なくとも赤色、緑色および青色の発光色で発光する発光部は、少なくとも赤色 (R)、緑色 (G)、青色 (B) の発光層を有するサブピクセルが複数個マトリックス状に配列されて複数個の画素が形成されている。各画素を構成するサブピクセルは、バンクによって互いに分離されている。このバンクは、ゲート配線 7 に平行に延びる突条と、ソース配線 8 に平行に延びる突条とが互いに交差するように形成することにより設けられる。そして、この突条で囲まれる部分、すなわちバンクの開口部に R G B の発光層を有するサブピクセルが形成されている。

40

【0024】

図 3 は、E L 表示装置において、R G B のサブピクセル部分の断面構造を示す断面図である。図 3 に示すように、E L 表示装置は、ガラス基板、フレキシブル樹脂基板などのベース基板 21 上に、上述した画素回路 6 を構成する薄膜トランジスタアレイ装置 22 を形成している。また、薄膜トランジスタアレイ装置 22 には、平坦化絶縁膜 (図示せず) を介して下部電極である陽極 23 が形成されている。そして、陽極 23 上には、正孔輸送層 24、有機材料からなる R G B に発光する発光層 25、電子輸送層 26、透明な上部電極である陰極 27 が順に積層形成され、これにより R G B の有機 E L 発光部が構成されている。

【0025】

50

また、発光部の発光層 25 は、絶縁層であるバンク 28 により区画された領域に形成されている。バンク 28 は、陽極 23 と陰極 27 との絶縁性を確保するとともに、発光領域を所定の形状に区画するためのものであり、例えば酸化シリコンまたはポリイミドなどの感光性樹脂により構成されている。

【0026】

なお、上記実施の形態においては、正孔輸送層 24、電子輸送層 26 のみを示しているが、正孔輸送層 24、電子輸送層 26 それぞれには、正孔注入層、電子注入層が積層形成されている。

【0027】

このように構成された発光部は、窒化ケイ素などの封止層 29 により被覆され、さらにこの封止層 29 上に接着層 30 を介して透明なガラス基板、フレキシブル樹脂基板などの封止用基板 31 が全面にわたって貼り合わされることにより封止されている。

【0028】

ここで、ベース基板 21 としては、その形状、材質、大きさ等については、特に制限はなく、目的に応じて適宜選択することができる。例えば、無アルカリガラス、ソーダガラスなどのガラス材料やシリコン基板でも金属基板でも良い。また、軽量化やフレキシブル化を目的として高分子系材料を用いても良い。高分子系材料としては、ポリエチレンテレフタレート、ポリカーボネート、ポリエチレンナフタレート、ポリアミド、ポリイミドなどが適しているが、その他のアセテート系樹脂やアクリル系樹脂やポリエチレンやポリプロピレンやポリ塩化ビニル樹脂などの既知の高分子基板材料を用いても良い。高分子系材料を基板として用いるときには、ガラスなどの剛性のある基材の上に高分子基板を塗布法や貼り付けなどで形成した後、有機 EL 発光素子を形成し、その後ガラスなどの剛性のある基材を除去する製造方法が用いられる。

【0029】

陽極 23 は、アルミニウムやアルミニウム合金や銅などの導電性の良い金属材料や、光透過性の IZO、ITO、酸化スズ、酸化インジウム、酸化亜鉛などの電気伝導度の高い金属酸化物や金属硫化物などにより構成される。成膜方法としては、真空蒸着法やスパッタリング法やイオンプレーティング法などの薄膜形成法が用いられる。

【0030】

正孔輸送層 24 は、ポリビニルカルバゾール系材料、ポリシラン系材料、ポリシロキサン誘導体、銅フタロシアニンなどのフタロシアニン系化合物や芳香族アミン系化合物等などが用いられる。成膜方法としては、各種の塗布工法を用いることが可能であり、10 nm ~ 200 nm 程度の厚みに形成される。また、正孔輸送層 24 に積層される正孔注入層は、陽極 23 からの正孔注入を高める層であり、酸化モリブデンや酸化バナジウムや酸化アルミニウムなどの金属酸化物、金属窒化物、金属酸化窒化物をスパッタ法により形成される。

【0031】

発光層 25 は、蛍光や燐光などを発光する有機系材料を主成分とし、必要に応じてドーパントを添加して特性を改善する。印刷法に適した高分子系有機材料としては、ポリビニルカルバゾール誘導体、ポリパラフェニリン誘導体、ポリフルオレン誘導体、ポリフェニレンビニレン誘導体などが用いられる。ドーパントは、発光波長のシフトや発光効率の改善のために用いられるものであり、色素系および金属錯体系のドーパントが数多く開発されている。また、大型基板に発光層 25 を形成する場合には印刷法が適しており、各種の印刷法の中でもインクジェット法が用いられ、20 nm ~ 200 nm 程度の厚みの発光層 25 が形成される。

【0032】

電子輸送層 26 は、ベンゾキノロン誘導体、ポリキノリン誘導体、オキサジアゾール誘導体などの材料が用いられる。成膜方法としては、真空蒸着法や塗布法が用いられ、通常 10 nm ~ 200 nm 程度の厚みに形成される。また、電子注入層は、バリウム、フタロシアニン、フッ化リチウムなどの材料が用いられ、真空蒸着法や塗布法により形成される。

10

20

30

40

50

【 0 0 3 3 】

陰極 2 7 は、光の取り出し方向により材料が異なり、陰極 2 7 側から光を取り出す場合は、ITO、IZO、酸化スズ、酸化亜鉛などの光透光性の導電材料を用いる。陽極 2 3 側から光を取り出す場合は、白金、金、銀、銅、タンゲステン、アルミニウム及びアルミニウム合金などの材料を用いる。成膜方法としては、スパッタ法や真空蒸着法が用いられ、50nm～500nm程度の厚みに形成される。

【 0 0 3 4 】

バンク 2 8 は、領域内に発光層 2 5 の材料を含む溶液を十分な量で充填するために必要な構造物で、フォトリソ法によって所定の形状に形成される。バンク 2 8 の形状により、有機 EL 発光部のサブピクセルの形状を制御することができる。

10

【 0 0 3 5 】

封止層 2 9 は、窒化ケイ素膜を成膜することにより形成され、成膜法としては CVD (化学気相成長) 法が用いられる。

【 0 0 3 6 】

図 4 は、本技術の一実施の形態による EL 表示装置の製造方法において、封止層を成膜するためのプラズマ CVD 装置の概略構成を示す図である。図 4 に示すように、CVD 装置は、真空処理槽 4 1 内に反応ガスを導入し、サセプタ 4 2 上に配置されたベース基板 2 1 のパネル部 3 2 上に、マスク 4 3 を介して CVD 法により、封止層 2 9 としての窒化ケイ素膜を成膜するものである。パネル部 3 2 は、ベース基板 2 1 上の発光部と薄膜トランジスタアレイ装置から構成され、上記図 3 に示す構成において、陰極 2 7 までのパネル構成要素を形成したものである。

20

【 0 0 3 7 】

また、図示していないが、CVD 装置は、上記構成部以外に、マスク支持機構、CCD カメラ、アライメント制御部などを備え、マスク 4 3 をアライメントするときは、マスク 4 3 をベース基板 2 1 から離間させた状態で、ベース基板 2 1 とマスク 4 3 との重なり部分の像を CCD カメラで取り込み、アライメント制御部から得られた結果に基づき、駆動部を動作させて、マスク 4 3 のアライメントを行う。

【 0 0 3 8 】

図 5 は、図 4 の A 部の拡大図である。具体的には、本技術の一実施の形態による EL 表示装置の製造方法において、サセプタ上に配置されたベース基板にマスクをアライメントして設置した状態を示す概略断面図である。

30

【 0 0 3 9 】

図 5 に示すように、本技術においては、マスク 4 3 は、サセプタ 4 2 上に配置されたベース基板 2 1 の端部に当接する当接部 4 3 a と、パネル部 3 2 との間にギャップ 4 4 をあけて配置される端部 4 3 b とを有している。すなわち、マスク 4 3 は、成膜時、パネル部 3 2 との間にギャップ 4 4 を設けてベース基板 2 1 に設置されるように構成されている。

【 0 0 4 0 】

これにより、マスク 4 3 のアライメントを行い、ベース基板にマスク 4 3 を重ねて成膜を行うときに、ベース基板 2 1 のパネル部 3 2 にキズが発生するのを防止することができる。

40

【 0 0 4 1 】

なお、上記実施の形態においては、より高精細化を実現しやすい構造であるトップエミッション型で作成したが、本技術はボトムエミッション構造にも有効な技術である。

【 0 0 4 2 】

以上のように、本技術の例示として、上記の実施の形態を説明した。しかしながら、本技術は、これに限定されず、変更、置き換え、付加、省略などを行った実施の形態にも適用できる。

【 産業上の利用可能性 】

【 0 0 4 3 】

以上のように本技術によれば、EL 表示装置を製造する際の歩留まりを向上させる上で

50

有用である。

【符号の説明】

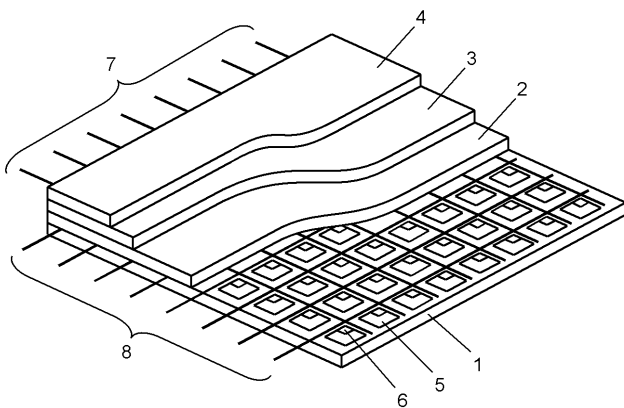
【0044】

- 1, 22 薄膜トランジスタアレイ装置
- 2, 23 陽極
- 3, 25 発光層
- 4, 27 陰極
- 5 画素
- 6 画素回路
- 7 ゲート配線
- 8 ソース配線
- 9 電源配線
- 10, 11 薄膜トランジスタ
- 21 ベース基板
- 24 正孔輸送層
- 26 電子輸送層
- 28 バンク
- 29 封止層
- 30 接着層
- 31 封止用基板
- 32 パネル部
- 41 真空処理槽
- 42 サセプタ
- 43 マスク
- 44 ギャップ

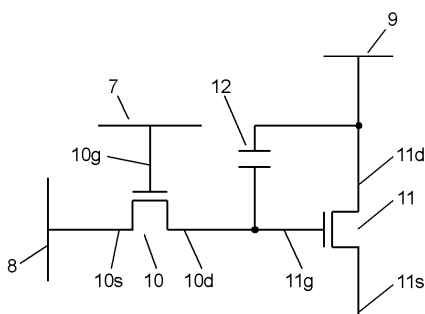
10

20

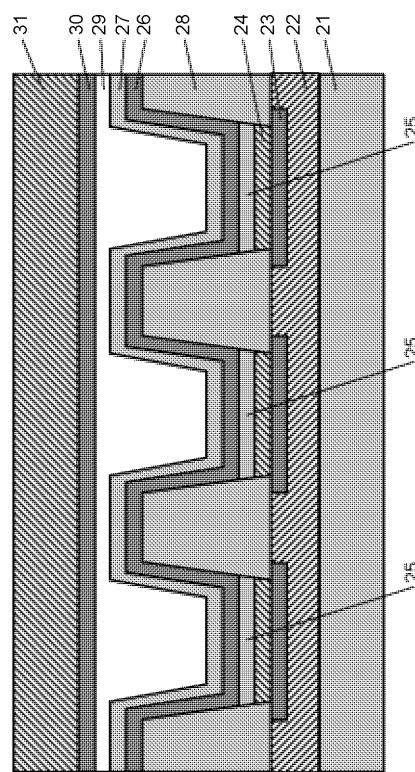
【図1】



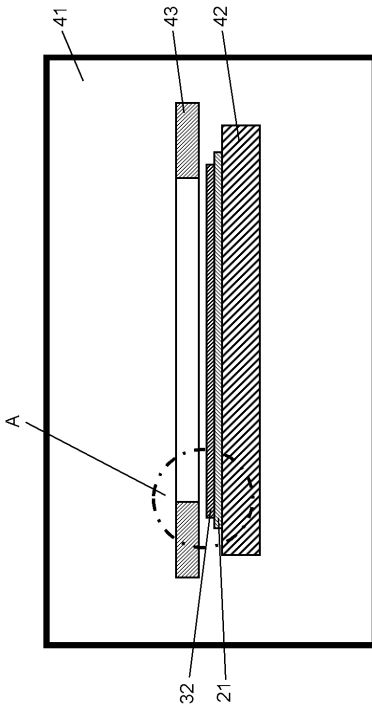
【図2】



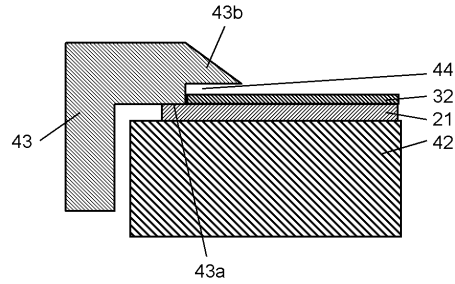
【図3】



【図4】



【図5】



【手続補正書】

【提出日】平成26年12月22日(2014.12.22)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、EL表示装置の製造方法に関するものである。

【背景技術】

【0002】

近年、次世代の表示装置が盛んに開発されており、駆動用基板に、第1電極、発光層を含む複数の有機層および第2電極を順に積層したEL(Electroluminescence)表示装置が注目されている。EL表示装置は、自発光型であるので視野角が広く、バックライトを必要としないので省電力が期待でき、応答性が高く、装置の厚みを薄くできるなどの特徴を有している。そのため、テレビ等の大画面表示装置への応用が強く望まれている。

【0003】

カラーディスプレイ用としては赤と青と緑の三色の画素による表示が最も一般的であり、省電力化や信頼性などを目的として赤と青と緑と白や赤と青と緑と薄青などの四色の画素による表示技術も各社で開発が進んでいる。

【0004】

有機EL発光素子においては画素ごとに赤と青と緑の三色や赤と青と緑と白などの四色

に有機EL発光部を形成する必要がある。

【0005】

個別の有機EL部を形成する工法として最も一般的な工法は微細な穴の開いたファインメタルマスクを用いて、穴の部分だけに蒸着により有機EL部を形成する工法である。例えば、赤用ファインメタルマスクにより赤色に発色する有機EL部を蒸着により形成し、緑用ファインメタルマスクにより緑色に発色する有機EL部を蒸着により形成し、青用ファインメタルマスクにより青色に発色する有機EL部を蒸着により形成して、赤と緑と青の発光部が形成される。

【0006】

一方大型の有機EL発光素子の作成やコストダウンには大型基板による有機EL発光素子技術の開発が重要である。

【0007】

近年、大型基板による有機EL発光素子を形成する方法として二つの方法が注目されている。

【0008】

一つ目の工法は白色有機EL素子を表示領域全域に形成し、赤と緑と青と白の四色のカラーフィルターにより着色表示させる方法である。この方法は大画面を形成したり、高精細ディスプレイを作成したりするには有効な方法である。

【0009】

大型基板による有機EL発光素子の形成方法として注目されているもうひとつの工法は、塗布法により有機EL発光部を形成する方法である。塗布法としては様々な工法が検討されてきたが、大きく分けると凸版印刷やフレキソ印刷やスクリーン印刷やグラビア印刷などを用いるものとインクジェット法を用いるものである（特許文献1参照）。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2011-249089号公報

【発明の概要】

【0011】

本技術は、複数個の画素を配列して配置した発光部と、発光部の発光を制御する薄膜トランジスタアレイ装置とを備え、基板上に、発光部と薄膜トランジスタアレイ装置からなるパネル部を形成した後、パネル部を封止層により被覆するEL表示装置の製造方法において、封止層を形成する工程は、基板上にマスクを配置して封止層を形成する膜を成膜することにより実施し、かつマスクは、基板に当接する当接部と、パネル部との間にギャップをあけて配置される端部とを有していることを特徴とする。

【0012】

本技術によれば、EL表示装置を製造する際に、歩留まりを向上させることが可能となる。

【図面の簡単な説明】

【0013】

【図1】図1は、本技術の一実施の形態による有機EL表示装置の概略構成を示す斜視図である。

【図2】図2は、画素を駆動する画素回路の回路構成を示す電気回路図である。

【図3】図3は、EL表示装置において、RGBのサブピクセル部分の断面構造を示す断面図である。

【図4】図4は、本技術の一実施の形態によるEL表示装置の製造方法において、封止層を成膜するためのプラズマCVD装置の概略構成を示す図である。

【図5】図5は、図4のA部の拡大図である。

【発明を実施するための形態】

【0014】

以下、本技術の一実施の形態によるEL表示装置の製造方法について、図1～図5の図面を用いて説明する。但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするためである。

【0015】

なお、添付図面および以下の説明は、当業者が本開示を十分に理解するために、提供されるのであって、これらにより請求の範囲に記載の主題を限定することは意図されていない。

【0016】

図1は本技術の一実施の形態による有機EL表示装置の概略構成を示す斜視図、図2は画素を駆動する画素回路の回路構成を示す図である。

【0017】

図1、図2に示すように、EL表示装置は、下層より、複数個の薄膜トランジスタを配置した薄膜トランジスタアレイ装置1と、下部電極である陽極2、有機材料からなる発光層3及び透明な上部電極である陰極4からなる発光部との積層構造により構成され、発光部は薄膜トランジスタアレイ装置1により発光制御される。また、発光部は、一对の電極である陽極2と陰極4との間に発光層3を配置した構成であり、陽極2と発光層3の間には正孔輸送層が積層形成され、発光層3と透明な陰極4の間には電子輸送層が積層形成されている。薄膜トランジスタアレイ装置1には、複数の画素5がマトリクス状に配置されている。

【0018】

各画素5は、それぞれに設けられた画素回路6によって駆動される。また、薄膜トランジスタアレイ装置1は、行状に配置される複数のゲート配線7と、ゲート配線7と交差するように列状に配置される複数の信号配線としてのソース配線8と、ソース配線8に平行に伸びる複数の電源配線9（図1では省略）とを備える。

【0019】

ゲート配線7は、画素回路6のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ10のゲート電極10gを行毎に接続する。ソース配線8は、画素回路6のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ10のソース電極10sを列毎に接続する。電源配線9は、画素回路6のそれぞれに含まれる駆動素子として動作する薄膜トランジスタ11のドレイン電極11dを列毎に接続する。

【0020】

図2に示すように、画素回路6は、スイッチ素子として動作する薄膜トランジスタ10と、駆動素子として動作する薄膜トランジスタ11と、対応する画素に表示するデータを記憶するキャパシタ12とで構成される。

【0021】

薄膜トランジスタ10は、ゲート配線7に接続されるゲート電極10gと、ソース配線8に接続されるソース電極10sと、キャパシタ12及び薄膜トランジスタ11のゲート電極11gに接続されるドレイン電極10dと、半導体膜（図示せず）とで構成される。この薄膜トランジスタ10は、接続されたゲート配線7及びソース配線8に電圧が印加されると、当該ソース配線8に印加された電圧値を表示データとしてキャパシタ12に保存する。

【0022】

薄膜トランジスタ11は、薄膜トランジスタ10のドレイン電極10dに接続されるゲート電極11gと、電源配線9及びキャパシタ12に接続されるドレイン電極11dと、陽極2に接続されるソース電極11sと、半導体膜（図示せず）とで構成される。この薄膜トランジスタ11は、キャパシタ12が保持している電圧値に対応する電流を電源配線9からソース電極11sを通じて陽極2に供給する。すなわち、上記構成のEL表示装置は、ゲート配線7とソース配線8との交点に位置する画素5毎に表示制御を行うアクティ

マトリックス方式を採用している。

【 0 0 2 3 】

また、E L表示装置において、少なくとも赤色、緑色および青色の発光色で発光する発光部は、少なくとも赤色(R)、緑色(G)、青色(B)の発光層を有するサブピクセルが複数個マトリクス状に配列されて複数個の画素が形成されている。各画素を構成するサブピクセルは、バンクによって互いに分離されている。このバンクは、ゲート配線7に平行に延びる突条と、ソース配線8に平行に延びる突条とが互いに交差するように形成することにより設けられる。そして、この突条で囲まれる部分、すなわちバンクの開口部にR G Bの発光層を有するサブピクセルが形成されている。

【 0 0 2 4 】

図3は、E L表示装置において、R G Bのサブピクセル部分の断面構造を示す断面図である。図3に示すように、E L表示装置のパネル部は、ガラス基板、フレキシブル樹脂基板などのベース基板21上に、上述した画素回路6を構成する薄膜トランジスタアレイ装置22を形成している。また、薄膜トランジスタアレイ装置22には、平坦化絶縁膜(図示せず)を介して下部電極である陽極23が形成されている。そして、陽極23上には、正孔輸送層24、有機材料からなるR G Bに発光する発光層25、電子輸送層26、透明な上部電極である陰極27が順に積層形成され、これによりR G Bの有機E L発光部が構成されている。

【 0 0 2 5 】

また、発光部の発光層25は、絶縁層であるバンク28により区画された領域に形成されている。バンク28は、陽極23と陰極27との絶縁性を確保するとともに、発光領域を所定の形状に区画するためのものであり、例えば酸化シリコンまたはポリイミドなどの感光性樹脂により構成されている。

【 0 0 2 6 】

なお、上記実施の形態においては、正孔輸送層24、電子輸送層26のみを示しているが、正孔輸送層24、電子輸送層26それぞれには、正孔注入層、電子注入層が積層形成されている。

【 0 0 2 7 】

このように構成された発光部は、窒化ケイ素などの封止層29により被覆され、さらにこの封止層29上に接着層30を介して透明なガラス基板、フレキシブル樹脂基板などの封止用基板31が全面にわたって貼り合わされることにより封止されている。

【 0 0 2 8 】

ここで、ベース基板21としては、その形状、材質、大きさ等については、特に制限はなく、目的に応じて適宜選択することができる。例えば、無アルカリガラス、ソーダガラスなどのガラス材料やシリコン基板でも金属基板でも良い。また、軽量化やフレキシブル化を目的として高分子系材料を用いても良い。高分子系材料としては、ポリエチレンテレフタレート、ポリカーボネート、ポリエチレンナフタレート、ポリアミド、ポリイミドなどが適しているが、その他のアセテート系樹脂やアクリル系樹脂やポリエチレンやポリプロピレンやポリ塩化ビニル樹脂などの既知の高分子基板材料を用いても良い。高分子系材料を基板として用いるときには、ガラスなどの剛性のある基材の上に高分子基板を塗布法や貼り付けなどで形成した後、有機E L発光素子を形成し、その後ガラスなどの剛性のある基材を除去する製造方法が用いられる。

【 0 0 2 9 】

陽極23は、アルミニウムやアルミニウム合金や銅などの導電性の良い金属材料や、光透過性のIZO、ITO、酸化スズ、酸化インジウム、酸化亜鉛などの電気伝導度の高い金属酸化物や金属硫化物などにより構成される。成膜方法としては、真空蒸着法やスパッタリング法やイオンプレーティング法などの薄膜形成法が用いられる。

【 0 0 3 0 】

正孔輸送層24は、ポリビニルカルバゾール系材料、ポリシラン系材料、ポリシロキサン誘導体、銅フタロシアニンなどのフタロシアニン系化合物や芳香族アミン系化合物等な

どが用いられる。成膜方法としては、各種の塗布工法を用いることが可能であり、10 nm ~ 200 nm程度の厚みに形成される。また、正孔輸送層24に積層される正孔注入層は、陽極23からの正孔注入を高める層であり、酸化モリブデンや酸化バナジウムや酸化アルミニウムなどの金属酸化物、金属窒化物、金属酸化窒化物によりスパッタ法を用いて形成される。

【0031】

発光層25は、蛍光や燐光などを発光する有機系材料を主成分とし、必要に応じてドーパントを添加して特性を改善する。印刷法に適した高分子系有機材料としては、ポリビニルカルバゾール誘導体、ポリパラフェニリン誘導体、ポリフルオレン誘導体、ポリフェニレンビニレン誘導体などが用いられる。ドーパントは、発光波長のシフトや発光効率の改善のために用いられるものであり、色素系および金属錯体系のドーパントが数多く開発されている。また、大型基板に発光層25を形成する場合には印刷法が適しており、各種の印刷法の中でもインクジェット法が用いられ、20 nm ~ 200 nm程度の厚みの発光層25が形成される。

【0032】

電子輸送層26は、ベンゾキノ誘導体、ポリキノリン誘導体、オキサジアゾール誘導体などの材料が用いられる。成膜方法としては、真空蒸着法や塗布法が用いられ、通常10 nm ~ 200 nm程度の厚みに形成される。また、電子注入層は、バリウム、フタロシアニン、フッ化リチウムなどの材料が用いられ、真空蒸着法や塗布法により形成される。

【0033】

陰極27は、光の取り出し方向により材料が異なり、陰極27側から光を取り出す場合は、ITO、IZO、酸化スズ、酸化亜鉛などの光透光性の導電材料を用いる。陽極23側から光を取り出す場合は、白金、金、銀、銅、タンゲステン、アルミニウム及びアルミニウム合金などの材料を用いる。成膜方法としては、スパッタ法や真空蒸着法が用いられ、50 nm ~ 500 nm程度の厚みに形成される。

【0034】

バンク28は、領域内に発光層25の材料を含む溶液を十分な量で充填するために必要な構造物で、フォトリソ法によって所定の形状に形成される。バンク28の形状により、有機EL発光部のサブピクセルの形状を制御することができる。

【0035】

封止層29は、窒化ケイ素膜を成膜することにより形成され、成膜法としてはCVD（化学気相成長）法が用いられる。

【0036】

図4は、本技術の一実施の形態によるEL表示装置の製造方法において、封止層を成膜するためのプラズマCVD装置の概略構成を示す図である。図4に示すように、CVD装置は、真空処理槽41内に反応ガスを導入し、サセプタ42上に配置されたベース基板21のパネル部32上に、マスク43を介してCVD法により、封止層29としての窒化ケイ素膜を成膜するものである。パネル部32は、ベース基板21上の発光部と薄膜トランジスタアレイ装置から構成され、上記図3に示す構成において、陰極27までのパネル構成要素を形成したものである。

【0037】

また、図示していないが、CVD装置は、上記構成部以外に、マスク支持機構、CCDカメラ、アライメント制御部などを備え、マスク43をアライメントするときは、マスク43をベース基板21から離間させた状態で、ベース基板21とマスク43との重なり部分の像をCCDカメラで取り込み、アライメント制御部から得られた結果に基づき、駆動部を動作させて、マスク43のアライメントを行う。

【0038】

図5は、図4のA部の拡大図である。具体的には、本技術の一実施の形態によるEL表示装置の製造方法において、サセプタ上に配置されたベース基板にマスクをアライメントして設置した状態を示す概略断面図である。

【 0 0 3 9 】

図 5 に示すように、本技術においては、マスク 4 3 は、サセプタ 4 2 上に配置されたベース基板 2 1 の端部に当接する当接部 4 3 a と、パネル部 3 2 との間にギャップ 4 4 をあけて配置される端部 4 3 b とを有している。すなわち、マスク 4 3 は、成膜時、パネル部 3 2 との間にギャップ 4 4 を設けてベース基板 2 1 に設置されるように構成されている。

【 0 0 4 0 】

これにより、マスク 4 3 のアライメントを行い、ベース基板にマスク 4 3 を重ねて成膜を行うときに、ベース基板 2 1 のパネル部 3 2 にキズが発生するのを防止することができる。

【 0 0 4 1 】

なお、上記実施の形態においては、より高精細化を実現しやすい構造であるトップエミッション型で作成したが、本技術はボトムエミッション構造にも有効な技術である。

【 0 0 4 2 】

以上のように、本技術の例示として、上記の実施の形態を説明した。しかしながら、本技術は、これに限定されず、変更、置き換え、付加、省略などを行った実施の形態にも適用できる。

【 産業上の利用可能性 】

【 0 0 4 3 】

以上のように本技術によれば、E L 表示装置を製造する際の歩留まりを向上させる上で有用である。

【 符号の説明 】

【 0 0 4 4 】

- 1 , 2 2 薄膜トランジスタアレイ装置
- 2 , 2 3 陽極
- 3 , 2 5 発光層
- 4 , 2 7 陰極
- 5 画素
- 6 画素回路
- 7 ゲート配線
- 8 ソース配線
- 9 電源配線
- 1 0 , 1 1 薄膜トランジスタ
- 2 1 ベース基板
- 2 4 正孔輸送層
- 2 6 電子輸送層
- 2 8 バンク
- 2 9 封止層
- 3 0 接着層
- 3 1 封止用基板
- 3 2 パネル部
- 4 1 真空処理槽
- 4 2 サセプタ
- 4 3 マスク
- 4 4 ギャップ

【 手続補正 2 】

【 補正対象書類名 】 特許請求の範囲

【 補正対象項目名 】 全文

【 補正方法 】 変更

【 補正の内容 】

【 特許請求の範囲 】

【請求項 1】

複数個の画素を配列して配置した発光部と、前記発光部の発光を制御する薄膜トランジスタアレイ装置とを備え、基板上に、前記発光部と薄膜トランジスタアレイ装置からなるパネル部を形成した後、パネル部を封止層により被覆する E L 表示装置の製造方法において、

前記封止層を形成する工程は、前記基板上にマスクを配置して封止層を形成する膜を成膜することにより実施し、かつ前記マスクは、前記基板の端部を覆うように前記基板に当接する当接部と、前記パネル部の一部を覆うように、かつ、前記パネルと接触しないように前記パネル部との間にギャップをあけて配置される端部とを有している

ことを特徴とする E L 表示装置の製造方法。

【請求項 2】

前記封止層を形成する工程は、C V D 法を用いて行うことを特徴とする請求項 1 に記載の E L 表示装置の製造方法。

【手続補正 3】

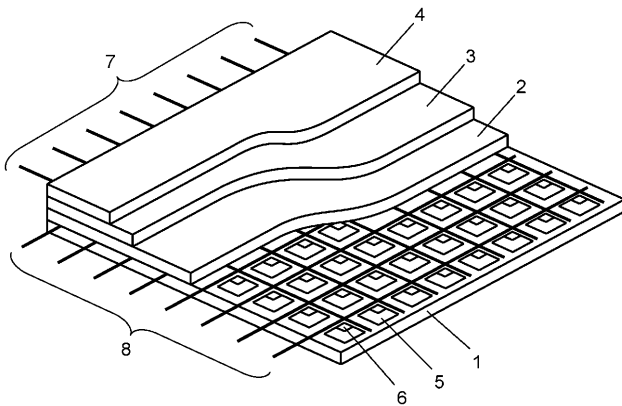
【補正対象書類名】図面

【補正対象項目名】全図

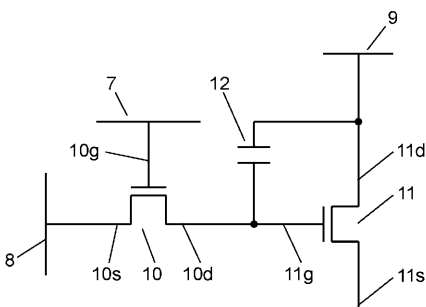
【補正方法】変更

【補正の内容】

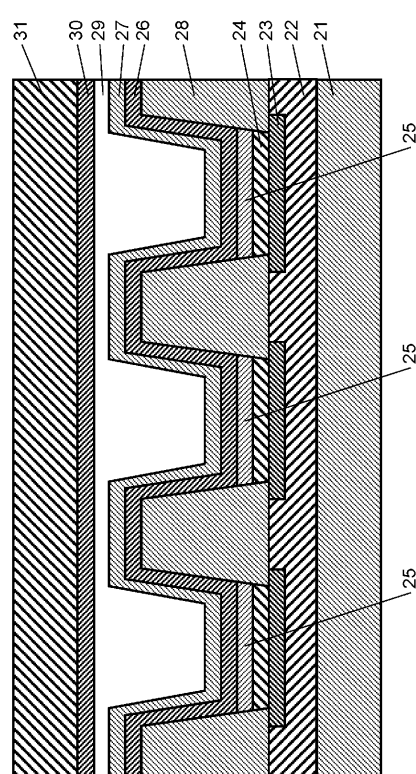
【図 1】



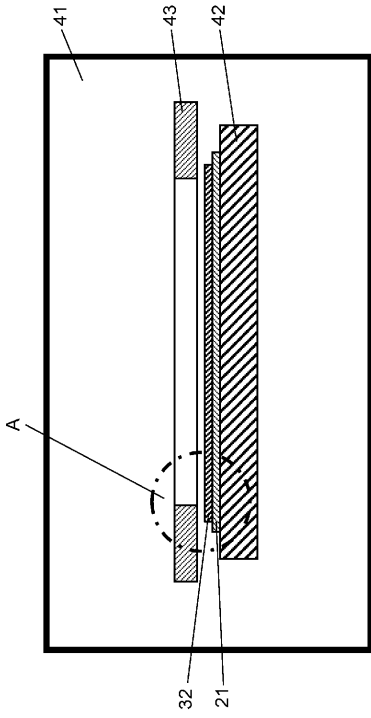
【図 2】



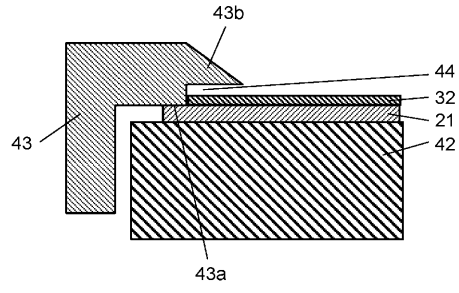
【図 3】



【 図 4 】



【 図 5 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2014/002158
A. CLASSIFICATION OF SUBJECT MATTER <i>H05B33/10(2006.01)i, C23C16/04(2006.01)i, G09F9/30(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i, H05B33/04(2006.01)i</i>		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) <i>H05B33/10, C23C16/04, G09F9/30, H01L27/32, H01L51/50, H05B33/04</i>		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched <i>Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014</i> <i>Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014</i>		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-76759 A (Toppan Printing Co., Ltd.), 14 April 2011 (14.04.2011), claims 1, 3; paragraphs [0001], [0023], [0039], [0044], [0048], [0054]; fig. 2, 3 (Family: none)	1-2
Y	JP 2007-5189 A (Tokki Corp.), 11 January 2007 (11.01.2007), claim 1; paragraphs [0015], [0021], [0048], [0064]; fig. 6 (Family: none)	1-2
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 29 May, 2014 (29.05.14)		Date of mailing of the international search report 10 June, 2014 (10.06.14)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/002158

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2011-249301 A (Samsung Mobile Display Co., Ltd.), 08 December 2011 (08.12.2011), paragraphs [0001], [0005], [0026], [0027], [0053]; fig. 5 & US 2011/0291116 A1 & US 2013/0203193 A1 & EP 2390939 A2 & KR 10-2011-0130925 A & CN 102263123 A	1-2
Y	JP 2007-273274 A (Canon Inc.), 18 October 2007 (18.10.2007), paragraphs [0032], [0036], [0037]; fig. 1, 3 (Family: none)	1-2

国際調査報告		国際出願番号 PCT/J P 2014/002158	
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H05B33/10(2006.01)i, C23C16/04(2006.01)i, G09F9/30(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i, H05B33/04(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H05B33/10, C23C16/04, G09F9/30, H01L27/32, H01L51/50, H05B33/04			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
X	JP 2011-76759 A (凸版印刷株式会社) 2011.04.14, 請求項 1, 3, 段落【0001】、【0023】、【0039】、【0044】、【0048】、【0054】、図2、図3 (ファミリーなし)	1-2	
Y	JP 2007-5189 A (トッキ株式会社) 2007.01.11, 請求項 1, 段落【0015】、【0021】、【0048】、【0064】、図6 (ファミリーなし)	1-2	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献	
国際調査を完了した日 29.05.2014		国際調査報告の発送日 10.06.2014	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 池田 博一	20 3491
		電話番号 03-3581-1101 内線 3271	

国際調査報告		国際出願番号 PCT/J P 2 0 1 4 / 0 0 2 1 5 8
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2011-249301 A (三星モバイルディスプレイ株式会社) 2011.12.08, 段落【0001】、【0005】、【0026】、【0027】、【0053】、図5 & US 2011/0291116 A1 & US 2013/0203193 A1 & EP 2390939 A2 & KR 10-2011-0130925 A & CN 102263123 A	1-2
Y	JP 2007-273274 A (キヤノン株式会社) 2007.10.18, 段落【0032】、【0036】、【0037】、図1, 図3 (ファミリーなし)	1-2

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 金 全健

大阪府門真市大字門真 1 0 0 6 番地 パナソニック株式会社内

Fターム(参考) 3K107 AA01 BB01 CC42 CC45 EE03 GG03 GG33 GG37

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	EL显示器件的制造方法		
公开(公告)号	JPWO2014174804A1	公开(公告)日	2017-02-23
申请号	JP2015513550	申请日	2014-04-16
[标]申请(专利权)人(译)	日本有机雷特显示器股份有限公司		
申请(专利权)人(译)	株式会社JOLED		
[标]发明人	今中誠二 上谷一夫 金全健		
发明人	今中 誠二 上谷 一夫 金 全健		
IPC分类号	H05B33/10 H01L51/50 H05B33/04		
CPC分类号	H01L51/56 C23C16/042 H01L27/3244 H01L51/524 H01L51/5246 H01L51/5253 H01L2227/323		
FI分类号	H05B33/10 H05B33/14.A H05B33/04		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC42 3K107/CC45 3K107/EE03 3K107/GG03 3K107/GG33 3K107/GG37		
代理人(译)	吉川修 Sobashima正雄		
优先权	2013089022 2013-04-22 JP		
外部链接	Espacenet		

摘要(译)

一种制造EL显示器件的方法，该EL显示器件具有面板部分，该面板部分包括其中排列有多个像素的发光部分，以及控制发光部分的发光的薄膜晶体管阵列器件。该方法包括以下步骤：在基板上形成面板部分，然后形成密封层以覆盖面板部分。形成密封层的步骤通过形成构成密封层的膜来进行，掩模设置在基底基板上。掩模包括与基础基板接触的接触部分，以及设置在面板部分上方的边缘部分，在边缘部分和面板部分之间具有间隙。

