

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02014/136149

発行日 平成29年2月9日(2017.2.9)

(43) 国際公開日 平成26年9月12日(2014.9.12)

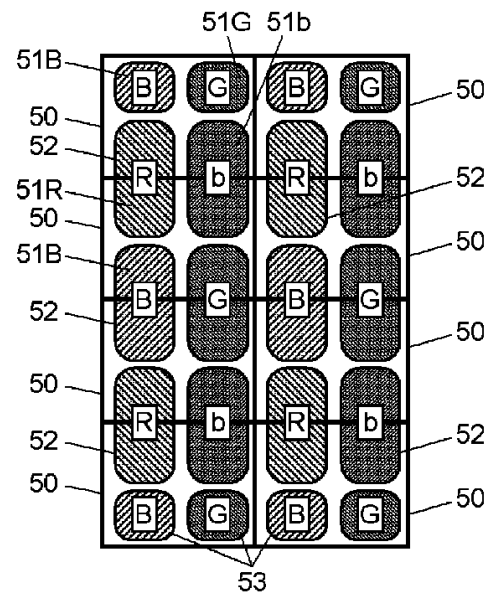
(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/12 (2006.01)	H05B 33/12 B	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	5C094
H05B 33/22 (2006.01)	H05B 33/22 Z	
G09F 9/302 (2006.01)	G09F 9/302 C	
G09F 9/30 (2006.01)	G09F 9/30 365	
審査請求 有 予備審査請求 未請求 (全 15 頁) 最終頁に続く		

出願番号	特願2015-504001 (P2015-504001)	(71) 出願人	514188173
(21) 国際出願番号	PCT/JP2013/004907		株式会社 J O L E D
(22) 国際出願日	平成25年8月20日 (2013.8.20)		東京都千代田区神田錦町三丁目23番地
(31) 優先権主張番号	特願2013-41516 (P2013-41516)	(74) 代理人	110001900
(32) 優先日	平成25年3月4日 (2013.3.4)		特許業務法人 ナカジマ知的財産総合事務所
(33) 優先権主張国	日本国 (JP)	(72) 発明者	吉田 秀樹
			大阪府門真市大字門真1006番地 パナソニック株式会社内
		(72) 発明者	新谷 庸一
			東京都千代田区神田錦町三丁目23番地
			株式会社 J O L E D 内
		Fターム(参考)	3K107 AA01 BB01 CC06 CC33 CC35 CC42 DD89 EE03 EE06 EE07 GG08
			最終頁に続く

(54) 【発明の名称】 E L表示装置

(57) 【要約】

本技術によるE L表示装置は、1画素が少なくとも赤色、緑色および青色の発光色で発光するサブピクセルにより構成され、複数個の画素を配列して配置した発光部と、発光部の発光を制御する薄膜トランジスタアレイ装置とを備えている。画素(50)の各サブピクセル(51R)、(51G)、(51B)、(51b)は、バンクにより格子状に区画された領域に少なくとも赤色、緑色および青色の発光層を配置することにより構成されている。隣接する画素(50)に形成される同一色のサブピクセル(51R)、(51G)、(51B)、(51b)は、2個のサブピクセル分のバンクを結合させた面積の第1の結合バンク(52)内に発光層を配置することにより構成されている。



【特許請求の範囲】

【請求項 1】

1 画素が少なくとも赤色、緑色および青色の発光色で発光するサブピクセルにより構成され、複数個の画素を配列して配置した発光部と、前記発光部の発光を制御する薄膜トランジスタアレイ装置とを備え、

隣接する画素に形成される同一色のサブピクセルは、少なくとも 2 個のサブピクセルに対応する面積の発光層を配置することにより構成されていることを特徴とする E L 表示装置。

【請求項 2】

1 画素が少なくとも赤色、緑色および青色の発光色で発光するサブピクセルにより構成され、複数個の画素を配列して配置した発光部と、前記発光部の発光を制御する薄膜トランジスタアレイ装置とを備え、

前記画素の各サブピクセルは、バンクにより格子状に区画された領域に少なくとも赤色、緑色および青色の発光層を配置することにより構成され、

隣接する画素に形成される同一色のサブピクセルは、少なくとも 2 個のサブピクセル分のバンクを結合させた面積の結合バンク内に発光層を配置することにより構成されていることを特徴とする E L 表示装置。

【請求項 3】

縦方向に隣接する画素を構成する赤色、緑色のサブピクセルの発光層は、2 個のサブピクセル分のバンクを結合させた面積の長方形の第 1 の結合バンク内に形成され、

青色のサブピクセルの発光層は、縦方向および横方向に隣接する画素を構成する 8 個のサブピクセル分のバンクを結合させた面積の第 2 の結合バンク内に形成されていることを特徴とする請求項 2 に記載の E L 表示装置。

【請求項 4】

隣接する画素を構成するサブピクセルの発光層は、4 個のサブピクセル分のバンクを結合させた面積の第 4 の結合バンクに形成されていることを特徴とする請求項 2 に記載の E L 表示装置。

【請求項 5】

隣接する画素を構成するサブピクセルの発光層は、4 個のサブピクセル分のバンクを結合させた面積の第 4 の結合バンクに形成され、

青色のサブピクセルの発光層は、4 個のサブピクセル分のバンクを結合させた面積の第 4 の結合バンクを、さらに横方向において結合させた面積の第 5 の結合バンクに形成されていることを特徴とする請求項 2 に記載の E L 表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、E L 表示装置に関するものである。

【背景技術】

【0002】

近年、次世代の表示装置が盛んに開発されており、駆動用基板に、第 1 電極、発光層を含む複数の有機層および第 2 電極を順に積層した E L (E l e c t r o l u m i n e s c e n c e) 表示装置が注目されている。E L 表示装置は、自発光型であるので視野角が広く、バックライトを必要としないので省電力が期待でき、応答性が高く、装置の厚みを薄くできるなどの特徴を有している。そのため、テレビ等の大画面表示装置への応用が強く望まれている。

【0003】

カラーディスプレイ用としては、赤と青と緑の三色の画素による表示が最も一般的であり、省電力化や信頼性などを目的として、赤と青と緑と白の四色の画素や、赤と青と緑と薄青の四色の画素による表示技術も各社で開発が進んでいる。

【0004】

10

20

30

40

50

有機ＥＬ発光素子においては、画素毎に赤と青と緑の三色や、赤と青と緑と白などの四色に有機ＥＬ発光部を形成する必要がある。

【０００５】

個別の有機ＥＬ部を形成する工法として、最も一般的な工法は、微細な穴の開いたファインメタルマスクを用いて、穴の部分だけに蒸着により有機ＥＬ部を形成する工法である。例えば、赤用ファインメタルマスクにより赤色に発色する有機ＥＬ部を蒸着により形成し、緑用ファインメタルマスクにより緑色に発色する有機ＥＬ部を蒸着により形成し、青用ファインメタルマスクにより青色に発色する有機ＥＬ部を蒸着により形成して、赤と緑と青の発光部が形成される。

【０００６】

一方、大型の有機ＥＬ発光素子の作成やコストダウンのためには、大型基板による有機ＥＬ発光素子技術の開発が重要である。

【０００７】

近年、大型基板による有機ＥＬ発光素子を形成する方法として、二つの方法が注目されている。

【０００８】

一つ目の工法は、白色有機ＥＬ素子を表示領域全域に形成し、赤と緑と青と白の四色のカラーフィルタにより着色表示させる方法である。この方法は大画面を形成したり、高精細のディスプレイの作成に有効な方法である。

【０００９】

もう一つの工法は、塗布法により有機ＥＬ発光部を形成する方法である。塗布法としては、様々な工法が検討されてきたが、大きく分けると、凸版印刷やフレキソ印刷やスクリーン印刷やグラビア印刷などを用いるものとインクジェット法を用いるものである（特許文献１参照）。

【先行技術文献】

【特許文献】

【００１０】

【特許文献１】特開２０１１－２４９０８９号公報

【発明の概要】

【００１１】

本技術によるＥＬ表示装置は、１画素が少なくとも赤色、緑色および青色の発光色で発光するサブピクセルにより構成され、複数個の画素を配列して配置した発光部と、発光部の発光を制御する薄膜トランジスタアレイ装置とを備えている。画素の各サブピクセルは、バンクにより格子状に区画された領域に少なくとも赤色、緑色および青色の発光層を配置することにより構成されている。隣接する画素に形成される同一色のサブピクセルは、少なくとも２個のサブピクセル分のバンクを結合させた面積の結合バンク内に発光層を配置することにより構成されている。

【００１２】

本技術によれば、大画面のＥＬ表示装置の製造に適するインクジェット法を用い、しかもサブピクセル毎の発光効率のばらつきを抑制し、高精細化が可能なＥＬ表示装置を提供することができる。

【図面の簡単な説明】

【００１３】

【図１】図１は本技術の一実施の形態による有機ＥＬ表示装置の斜視図である。

【図２】図２は画素回路の回路構成を示す電気回路図である。

【図３】図３はＥＬ表示装置において、ＲＧＢの画素部分の断面構造を示す断面図である。

【図４】図４は本技術の一実施の形態によるＥＬ表示装置において、画素を構成するサブピクセルの配置構成を示す説明図である。

【図５】図５は本技術の他の実施の形態によるＥＬ表示装置において、画素を構成するサ

10

20

30

40

50

ブピクセルの配置構成を示す説明図である。

【図 6】図 6 は本技術の他の実施の形態による E L 表示装置において、画素を構成するサブピクセルの配置構成を示す説明図である。

【図 7】図 7 は本技術の他の実施の形態による E L 表示装置において、画素を構成するサブピクセルの配置構成を示す説明図である。

【図 8】図 8 は本技術の他の実施の形態による E L 表示装置において、画素を構成するサブピクセルの配置構成を示す説明図である。

【発明を実施するための形態】

【0014】

以下、本技術の一実施の形態による E L 表示装置の製造方法について、図 1 ~ 図 4 の図面を用いて説明する。但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするためである。

10

【0015】

なお、発明者らは、当業者が本技術を十分に理解するために添付図面および以下の説明を提供するのであって、これらによって請求の範囲に記載の主題を限定することを意図するものではない。

【0016】

図 1 は E L 表示装置の概略構成を示す斜視図、図 2 は画素を駆動する画素回路の回路構成を示す図である。

20

【0017】

図 1、図 2 に示すように、E L 表示装置は、複数個の薄膜トランジスタを配置した薄膜トランジスタアレイ装置 1 と、下部電極である陽極 2、有機材料からなる発光層 3 及び透明な上部電極である陰極 4 からなる発光部とから構成されている。発光部は、薄膜トランジスタアレイ装置 1 により発光制御される。また、発光部は、一对の電極である陽極 2 と陰極 4 との間に発光層 3 を配置した構成である。陽極 2 と発光層 3 の間には正孔輸送層が積層形成され、発光層 3 と透明な陰極 4 の間には電子輸送層が積層形成されている。薄膜トランジスタアレイ装置 1 には、複数の画素 5 がマトリックス状に配置されている。

【0018】

30

各画素 5 は、それぞれに設けられた画素回路 6 によって駆動される。また、薄膜トランジスタアレイ装置 1 は、行状に配置される複数のゲート配線 7 と、ゲート配線 7 と交差するように列状に配置される複数の信号配線としてのソース配線 8 と、ソース配線 8 に平行に延びる複数の電源配線 9 (図 1 には図示せず) とを備える。

【0019】

ゲート配線 7 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 10 のゲート電極 10 g に行毎に接続されている。ソース配線 8 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 10 のソース電極 10 s に列毎に接続されている。電源配線 9 は、画素回路 6 のそれぞれに含まれる駆動素子として動作する薄膜トランジスタ 11 のドレイン電極 11 d に列毎に接続されている。

40

【0020】

図 2 に示すように、画素回路 6 は、スイッチング素子として動作する薄膜トランジスタ 10 と、駆動素子として動作する薄膜トランジスタ 11 と、対応する画素に表示するデータを記憶するキャパシタ 12 とで構成される。

【0021】

薄膜トランジスタ 10 は、ゲート配線 7 に接続されるゲート電極 10 g と、ソース配線 8 に接続されるソース電極 10 s と、キャパシタ 12 及び薄膜トランジスタ 11 のゲート電極 11 g に接続されるドレイン電極 10 d と、半導体膜 (図示せず) とで構成される。この薄膜トランジスタ 10 は、接続されたゲート配線 7 及びソース配線 8 に電圧が印加さ

50

れると、当該ソース配線 8 に印加された電圧値を表示データとしてキャパシタ 1 2 に保存する。

【0022】

薄膜トランジスタ 1 1 は、薄膜トランジスタ 1 0 のドレイン電極 1 0 d に接続されるゲート電極 1 1 g と、電源配線 9 及びキャパシタ 1 2 に接続されるドレイン電極 1 1 d と、陽極 2 に接続されるソース電極 1 1 s と、半導体膜（図示せず）とで構成される。この薄膜トランジスタ 1 1 は、キャパシタ 1 2 が保持している電圧値に対応する電流を電源配線 9 からソース電極 1 1 s を通じて陽極 2 に供給する。すなわち、上記構成の E L 表示装置は、ゲート配線 7 とソース配線 8 との交点に位置する画素 5 毎に表示制御を行うアクティブマトリックス方式を採用している。

10

【0023】

また、E L 表示装置において、少なくとも赤色、緑色および青色の発光色で発光する発光部は、少なくとも赤色（R）、緑色（G）、青色（B）の発光層を有するサブピクセルが複数個マトリクス状に配列されて複数個の画素が形成されている。各画素を構成するサブピクセルは、バンクによって互いに分離されている。このバンクは、ゲート配線 7 に平行に延びる突条と、ソース配線 8 に平行に延びる突条とが互いに交差するように形成することにより設けられる。そして、この突条で囲まれる部分、すなわちバンクの開口部に R G B の発光層を有するサブピクセルが形成されている。

【0024】

図 3 は、E L 表示装置において、R G B のサブピクセル部分の断面構造を示す断面図である。図 3 に示すように、E L 表示装置は、ガラス基板、フレキシブル樹脂基板などのベース基板 2 1 上に、上述した画素回路 6 を構成する薄膜トランジスタアレイ装置 2 2 を形成している。また、薄膜トランジスタアレイ装置 2 2 には、平坦化絶縁膜（図示せず）を介して下部電極である陽極 2 3 が形成されている。そして、陽極 2 3 上には、正孔輸送層 2 4、有機材料からなる R G B に発光する発光層 2 5、電子輸送層 2 6、透明な上部電極である陰極 2 7 が順に積層形成され、これにより R G B の有機 E L 発光部が構成されている。

20

【0025】

また、発光部の発光層 2 5 は、絶縁層であるバンク 2 8 により区画された領域に形成されている。バンク 2 8 は、陽極 2 3 と陰極 2 7 との絶縁性を確保するとともに、発光領域を所定の形状に区画するためのものであり、例えば酸化シリコンまたはポリイミドなどの感光性樹脂により構成されている。

30

【0026】

なお、上記実施の形態においては、正孔輸送層 2 4、電子輸送層 2 6 のみを示しているが、正孔輸送層 2 4、電子輸送層 2 6 それぞれには、正孔注入層、電子注入層が積層形成されている。

【0027】

このように構成された発光部は、窒化ケイ素などの封止層 2 9 により被覆され、さらにこの封止層 2 9 上に接着層 3 0 を介して透明なガラス基板、フレキシブル樹脂基板などの封止用基板 3 1 が全面にわたって貼り合わされることにより封止されている。

40

【0028】

ここで、ベース基板 2 1 としては、その形状、材質、大きさ等については、特に制限はなく、目的に応じて適宜選択することができる。例えば、無アルカリガラス、ソーダガラスなどのガラス材料やシリコン基板でも金属基板でも良い。また、軽量化やフレキシブル化を目的として高分子系材料を用いても良い。高分子系材料としては、ポリエチレンテレフタレート、ポリカーボネート、ポリエチレンナフタレート、ポリアミド、ポリイミドなどが適しているが、その他のアセート系樹脂やアクリル系樹脂やポリエチレンやポリプロピレンやポリ塩化ビニル樹脂などの既知の高分子基板材料を用いても良い。高分子系材料を基板として用いるときには、ガラスなどの剛性のある基材の上に高分子基板を塗布法や貼り付けなどで形成した後、有機 E L 発光素子を形成し、その後ガラスなどの剛性のあ

50

る基材を除去する製造方法が用いられる。

【0029】

陽極23は、アルミニウムやアルミニウム合金や銅などの導電性の良い金属材料や、光透過性のIZO、ITO、酸化スズ、酸化インジウム、酸化亜鉛などの電気伝導度の高い金属酸化物や金属硫化物などにより構成される。成膜方法としては、真空蒸着法やスパッタリング法やイオンプレーティング法などの薄膜形成法が用いられる。

【0030】

正孔輸送層24は、ポリビニルカルバゾール系材料、ポリシラン系材料、ポリシロキサン誘導体、銅フタロシアニンなどのフタロシアニン系化合物や芳香族アミン系化合物などが用いられる。成膜方法としては、各種の塗布工法を用いることが可能であり、10nm~200nm程度の厚みに形成される。また、正孔輸送層24に積層される正孔注入層は、陽極23からの正孔注入を高める層であり、酸化モリブデンや酸化バナジウムや酸化アルミニウムなどの金属酸化物、金属窒化物、金属酸化窒化物をスパッタ法により形成される。

【0031】

発光層25は、蛍光や燐光などを発光する有機系材料を主成分とし、必要に応じてドーパントを添加して特性を改善する。印刷法に適した高分子系有機材料としては、ポリビニルカルバゾール誘導体、ポリパラフェニリン誘導体、ポリフルオレン誘導体、ポリフェニレンビニレン誘導体などが用いられる。ドーパントは、発光波長のシフトや発光効率の改善のために用いられるものであり、色素系および金属錯体系のドーパントが数多く開発されている。また、大型基板に発光層25を形成する場合には印刷法が適しており、各種の印刷法の中でもインクジェット法が用いられ、20nm~200nm程度の厚みの発光層25が形成される。

【0032】

電子輸送層26は、ベンゾキノン誘導体、ポリキノリン誘導体、オキサジアゾール誘導体などの材料が用いられる。成膜方法としては、真空蒸着法や塗布法が用いられ、通常10nm~200nm程度の厚みに形成される。また、電子注入層は、バリウム、フタロシアニン、フッ化リチウムなどの材料が用いられ、真空蒸着法や塗布法により形成される。

【0033】

陰極27は、光の取り出し方向により材料が異なり、陰極27側から光を取り出す場合は、ITO、IZO、酸化スズ、酸化亜鉛などの光透光性の導電材料を用いる。陽極23側から光を取り出す場合は、白金、金、銀、銅、タンゲステン、アルミニウム及びアルミニウム合金などの材料を用いる。成膜方法としては、スパッタ法や真空蒸着法が用いられ、50nm~500nm程度の厚みに形成される。

【0034】

バンク28は、領域内に発光層25の材料を含む溶液を十分な量で充填するために必要な構造物で、フォトリソ法によって所定の形状に形成される。バンク28の形状により、有機EL発光部のサブピクセルの形状を制御することができる。

【0035】

次に、本技術の一実施の形態によるEL表示装置において、画素を構成するRGBのサブピクセルの配置構成について説明する。

【0036】

図4は、本技術の一実施の形態によるEL表示装置において、画素を構成するRGBのサブピクセルの配置構成を示す説明図である。図4は、画素50が2×4の8個配列した例を示す図であり、各画素50は、RGBのサブピクセル51R、51G、51Bと、薄青色(b)のサブピクセル51bの4個のサブピクセルにより構成されている。また、縦方向に隣接する画素50において、隣接する画素50を構成するサブピクセル51R、51G、51B、51bの発光層は、2個のサブピクセル分のバンクを結合させた面積の長方形の第1の結合バンク52内に形成されている。すなわち、第1の結合バンク52は、2個のサブピクセルに対応する面積を有している。この第1の結合バンク52に発光層

10

20

30

40

50

を形成したサブピクセル 5 1 R、5 1 G、5 1 B、5 1 b を組み合わせて、パネル全面に複数個の画素を形成している。なお、パネルの上下端の画素 5 0 を構成する一部のサブピクセル 5 1 G、5 1 B の発光層は、1 個のサブピクセル分の個別バンク 5 3 内に形成されている。

【0037】

印刷法であるインクジェット法を用いて発光層を形成する E L 表示装置において、高精度化により画素サイズが小さくなると、R G B のサブピクセルのサイズも小さくなるため、バンク内に発光層を高精度で形成することが難しくなり、発光層を形成する発光材料の溶液が隣接するバンクにこぼれ、サブピクセル間で混色が発生する。

【0038】

一方、本技術においては、隣接する画素 5 0 を構成するサブピクセル 5 1 R、5 1 G、5 1 B、5 1 b の発光層は、2 個のサブピクセルに対応する面積の長方形の第 1 の結合バンク 5 2 内に形成したもので、第 1 の結合バンク 5 2 とすることによって、発光層を形成する発光材料の溶液が隣接するバンクにこぼれてしまう問題を少なくすることができ、サブピクセル間での混色を防ぐことができる。

【0039】

図 5 は、本技術による E L 表示装置において、画素を構成する R G B のサブピクセルの配置構成の他の例を示す説明図である。図 5 は、画素 5 0 が 2 × 4 の 8 個配列された例を示す図であり、各画素 5 0 は、R G B のサブピクセル 5 1 R、5 1 G、5 1 B の 3 個のサブピクセルにより構成されている。また、縦方向に隣接する画素 5 0 を構成するサブピクセル 5 1 R、5 1 G の発光層は、2 個のサブピクセル分のバンクを結合させた面積の長方形の第 1 の結合バンク 5 2 内に形成され、B のサブピクセル 5 1 B の発光層は、縦方向および横方向に隣接する画素 5 0 を構成する 8 個のサブピクセル分のバンクを結合させた面積の第 2 の結合バンク 5 4 内に形成されている。なお、パネルの上下端の画素 5 0 を構成する B のサブピクセル 5 1 B の発光層は、横方向に隣接する画素 5 0 の 4 個のサブピクセル分のバンクが結合した面積の第 3 の結合バンク 5 5 内に形成されている。

【0040】

図 6 は、本技術による E L 表示装置において、画素を構成する R G B のサブピクセルの配置構成の他の例を示す説明図である。図 6 は、画素 5 0 が 4 × 4 の 16 個配列された例を示す図であり、各画素 5 0 は、R G B と白色 (W) のサブピクセル 5 1 R、5 1 G、5 1 B、5 1 W の 4 個のサブピクセルにより構成されている。また、隣接する画素 5 0 を構成するサブピクセル 5 1 R、5 1 G、5 1 B、5 1 W の発光層は、4 個のサブピクセル分のバンクを結合させた面積の第 4 の結合バンク 5 6 に形成されている。

【0041】

なお、パネルの上下端左右端の画素 5 0 については、縦方向または横方向に 2 個のサブピクセル分のバンクを結合させた面積の長方形の第 1 の結合バンク 5 2 内に形成され、パネルの角部の画素 5 0 については、1 個のサブピクセル分の面積の個別バンク 5 3 内に形成されている。

【0042】

図 7 は、本技術による E L 表示装置において、画素を構成する R G B のサブピクセルの配置構成の他の例を示す説明図である。図 7 は、画素 5 0 が 4 × 4 の 16 個配列された例を示す図であり、図 6 において、各画素 5 0 は、W のサブピクセル 5 1 W を使用しないで、R G B のサブピクセル 5 1 R、5 1 G、5 1 B の 3 個のサブピクセルにより構成されている。また、隣接する画素 5 0 を構成するサブピクセル 5 1 R、5 1 G の発光層は、4 個のサブピクセル分のバンクを結合させた面積の第 4 の結合バンク 5 6 に形成され、サブピクセル 5 1 B の発光層は、4 個のサブピクセル分のバンクを結合させた面積の第 4 の結合バンク 5 6 を、さらに横方向において結合させた面積の第 5 の結合バンク 5 7 に形成されている。

【0043】

なお、パネルの上下端左右端の画素 5 0 については、サブピクセル 5 1 R またはサブピ

10

20

30

40

50

クセル 5 1 G (図 7 ではサブピクセル 5 1 R) は、縦方向に 2 個のサブピクセル分のバンクを結合させた面積の長方形の第 1 の結合バンク 5 2 内に発光層が形成され、サブピクセル 5 1 B は、横方向に 8 個のサブピクセル分のバンクを結合させた面積の長方形の第 6 の結合バンク 5 8 内に発光層が形成されている。

【 0 0 4 4 】

図 8 は、本技術による E L 表示装置において、画素を構成する R G B のサブピクセルの配置構成の他の例を示す説明図である。図 8 は、図 4 に示す例において、各画素 5 0 は、薄青色 (b) のサブピクセル 5 1 b に代えて、白色 (W) のサブピクセル 5 1 W を用い、R G B のサブピクセル 5 1 R、5 1 G、5 1 B と、サブピクセル 5 1 W の 4 個のサブピクセルにより構成した例を示すものである。また、複数の領域から構成される大画面のパネルにおいて、各領域を電氣的に接続するためのバス電極 6 0 が特定の画素 5 0 間、または画素 5 0 内に配線されている例を示すものである。バンクの構成は、図 4 に示す例と同じである。

10

【 0 0 4 5 】

これらの図 5 ~ 図 8 に示す配置例においても、図 4 に示す配置例と同様に、隣接する画素 5 0 を構成するサブピクセル 5 1 R、5 1 G、5 1 B、5 1 b、5 1 W の発光層は、2 個 ~ 1 6 個のサブピクセル分のバンクを結合させた面積の長方形の第 1 の結合バンク 5 2、第 2 の結合バンク 5 4 ~ 第 6 の結合バンク 5 8 内に形成したものである。これにより、発光層を形成する発光材料の溶液が隣接するバンクにこぼれてしまう問題を少なくすることができ、サブピクセル間での混色を防ぐことができる。

20

【 0 0 4 6 】

具体的には、個別バンク 5 3 の場合、例えば横幅は約 $57\mu\text{m}$ となるが、第 1 の結合バンク 5 2 の場合、縦方向は横方向の 2 倍以上の約 $121\mu\text{m}$ となり、インクジェット法により発光層を形成する場合、混色が発生することなく、塗り分けることが可能となる。

【 0 0 4 7 】

また、バンクの形状が大きくなることにより、バンク内に吐出する発光材料の溶液の液滴数を多くすることができる。これにより、液滴数が少ない場合に比べ、液滴量のばらつきが小さくなり、液滴量のばらつきによる発光層の膜厚のばらつきを小さくすることができ、発光特性のばらつきも小さくすることができる。

【 0 0 4 8 】

このように本技術においては、発光部を構成する画素において、隣接する画素に形成される同一色のサブピクセルは、少なくとも 2 個のサブピクセルに対応する面積の結合バンク内に発光層を配置することにより構成されている。これにより、E L 表示装置の高精細化を容易に実現することが可能となる。なお、上記実施の形態においては、より高精細化を実現しやすい構造であるトップエミッション型で作成したが、本技術はボトムエミッション構造にも有効な技術である。さらに、本技術は、隣接する画素に形成される同一色のサブピクセルは、少なくとも 2 個のサブピクセルに対応する面積の発光層を配置することにより構成すればよく、バンクを使用しない発光部を有する E L 表示装置にも適用可能である。

30

【 0 0 4 9 】

以上のように、本開示における技術の例示として、実施の形態を説明した。そのために、添付図面および詳細な説明を提供した。

40

【 0 0 5 0 】

したがって、添付図面および詳細な説明に記載された構成要素の中には、課題解決のために必須な構成要素だけでなく、上記技術を例示するために、課題解決のためには必須でない構成要素も含まれ得る。そのため、それらの必須ではない構成要素が添付図面や詳細な説明に記載されていることをもって、直ちに、それらの必須ではない構成要素が必須であるとの認定をするべきではない。

【 0 0 5 1 】

また、上述の実施の形態は、本開示における技術を例示するためのものであるから、請

50

求の範囲またはその均等の範囲において種々の変更、置き換え、付加、省略などを行うことができる。

【産業上の利用可能性】

【0052】

以上のように本技術によれば、EL表示装置の高精細化を容易に実現する上で有用な発明である。

【符号の説明】

【0053】

1 薄膜トランジスタアレイ装置

2 陽極

10

3 発光層

4 陰極

5 画素

6 画素回路

7 ゲート配線

8 ソース配線

9 電源配線

10, 11 薄膜トランジスタ

21 ベース基板

22 薄膜トランジスタアレイ装置

20

23 陽極

24 正孔輸送層

25 発光層

26 電子輸送層

27 陰極

28 バンク

29 封止層

30 接着層

31 封止用基板

50 画素

30

51R, 51G, 51B, 51b, 51W サブピクセル

52 第1の結合バンク

53 個別バンク

54 第2の結合バンク

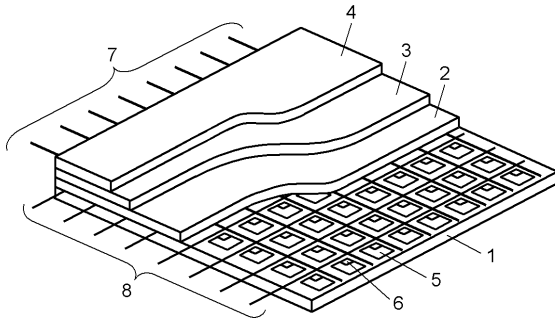
55 第3の結合バンク

56 第4の結合バンク

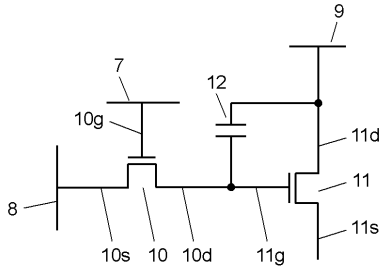
57 第5の結合バンク

58 第6の結合バンク

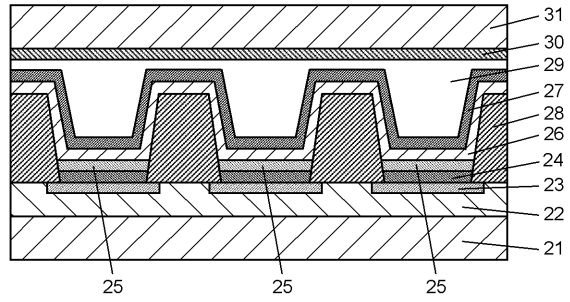
【図 1】



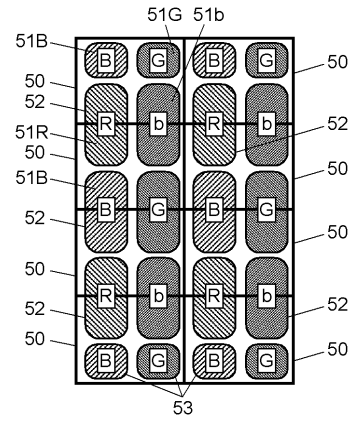
【図 2】



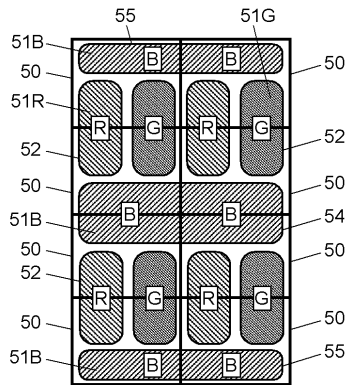
【図 3】



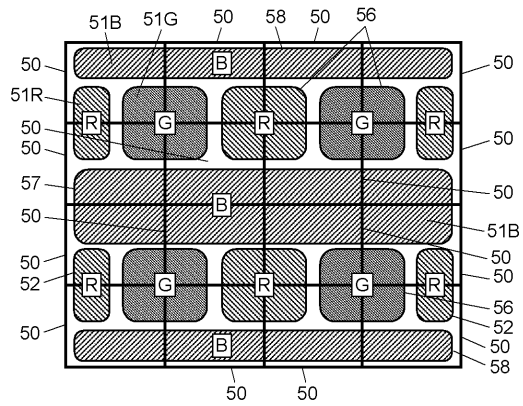
【図 4】



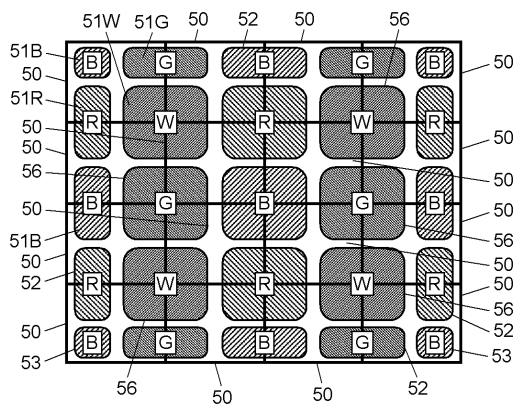
【図 5】



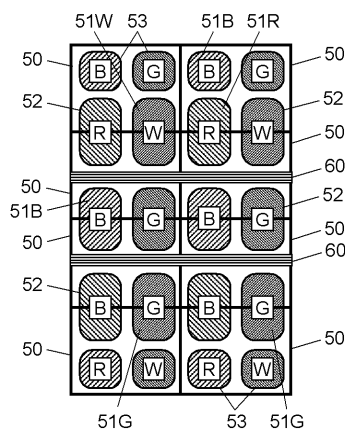
【図 7】



【図 6】



【図 8】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/004907

A. CLASSIFICATION OF SUBJECT MATTER

H05B33/12(2006.01)i, G09F9/30(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i, H05B33/22(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05B33/12, G09F9/30, H01L27/32, H01L51/50, H05B33/22

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2009-187730 A (Seiko Epson Corp.), 20 August 2009 (20.08.2009), paragraphs [0020] to [0072]; fig. 1 to 15 & US 2009/0195144 A1	1-5
X	JP 2009-533810 A (Cambridge Display Technology Ltd.), 17 September 2009 (17.09.2009), claims 1 to 26; paragraphs [0009] to [0012], [0032] to [0035], [0041] to [0057]; fig. 3 to 17 & US 2009/0302331 A1 & GB 2437110 A & GB 607369 D0 & EP 2011153 A & WO 2007/128971 A2 & KR 10-2008-0111130 A & CN 101449382 A	1-5

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
13 November, 2013 (13.11.13)Date of mailing of the international search report
26 November, 2013 (26.11.13)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/004907

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-203351 A (Semiconductor Energy Laboratory Co., Ltd.), 28 July 2005 (28.07.2005), paragraphs [0006] to [0009], [0035] to [0047]; fig. 1 to 2 & US 2005/0151462 A1 & EP 1544928 A2 & KR 10-2005-0061322 A & CN 1638558 A	1-5
A	JP 2004-207126 A (Denso Corp.), 22 July 2004 (22.07.2004), paragraphs [0068] to [0125]; fig. 1 to 5 (Family: none)	1-5
A	JP 2009-69323 A (Canon Inc.), 02 April 2009 (02.04.2009), paragraphs [0019] to [0033]; fig. 1 to 2 (Family: none)	1-5

国際調査報告		国際出願番号 PCT/J P 2 0 1 3 / 0 0 4 9 0 7									
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. H05B33/12(2006.01)i, G09F9/30(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i, H05B33/22(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. H05B33/12, G09F9/30, H01L27/32, H01L51/50, H05B33/22											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2013年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2013年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2013年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2013年	日本国実用新案登録公報	1996-2013年	日本国登録実用新案公報	1994-2013年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2013年										
日本国実用新案登録公報	1996-2013年										
日本国登録実用新案公報	1994-2013年										
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
X	JP 2009-187730 A（セイコーエプソン株式会社）2009.08.20, 段落【0020】 - 【0072】 , 【図 1】 - 【図 15】 & US 2009/0195144 A1	1-5									
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献											
国際調査を完了した日 13.11.2013		国際調査報告の発送日 26.11.2013									
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 素川 慎司 電話番号 03-3581-1101 内線 3271	20 4844								

国際調査報告		国際出願番号 PCT/J P 2 0 1 3 / 0 0 4 9 0 7
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2009-533810 A (ケンブリッジ ディスプレイ テクノロジー リミテッド) 2009.09.17, 【請求項 1】 - 【請求項 26】, 段落【0009】 - 【0012】, 【0032】 - 【0035】, 【0041】 - 【0057】, 【図 3】 - 【図 17】 & US 2009/0302331 A1 & GB 2437110 A & GB 607369 D0 & EP 2011153 A & WO 2007/128971 A2 & KR 10-2008-0111130 A & CN 101449382 A	1-5
A	JP 2005-203351 A (株式会社半導体エネルギー研究所) 2005.07.28, 段落【0006】 - 【0009】, 【0035】 - 【0047】, 【図 1】 - 【図 2】 & US 2005/0151462 A1 & EP 1544928 A2 & KR 10-2005-0061322 A & CN 1638558 A	1-5
A	JP 2004-207126 A (株式会社デンソー) 2004.07.22, 段落【0068】 - 【0125】, 【図 1】 - 【図 5】 (ファミリーなし)	1-5
A	JP 2009-69323 A (キヤノン株式会社) 2009.04.02, 段落【0019】 - 【0033】, 【図 1】 - 【図 2】 (ファミリーなし)	1-5

フロントページの続き

(51) Int. Cl.

F I

テーマコード (参考)

H 0 1 L 27/32 (2006.01)

(81) 指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ

F ターム(参考) 5C094 AA03 AA14 BA03 BA12 BA27 CA19 CA20 CA24 DA13 FA01
FB15

(注) この公表は、国際事務局 (W I P O) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項 (実用新案法第 4 8 条の 1 3 第 2 項) により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	EL表示装置		
公开(公告)号	JPWO2014136149A1	公开(公告)日	2017-02-09
申请号	JP2015504001	申请日	2013-08-20
[标]申请(专利权)人(译)	日本有机雷特显示器股份有限公司		
申请(专利权)人(译)	株式会社JOLED		
[标]发明人	吉田秀樹 新谷庸一		
发明人	吉田 秀樹 新谷 庸一		
IPC分类号	H05B33/12 H01L51/50 H05B33/22 G09F9/302 G09F9/30 H01L27/32		
CPC分类号	H01L27/3216 H01L27/3218 H01L27/3246		
FI分类号	H05B33/12.B H05B33/14.A H05B33/22.Z G09F9/302.C G09F9/30.365		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC06 3K107/CC33 3K107/CC35 3K107/CC42 3K107/DD89 3K107/EE03 3K107/EE06 3K107/EE07 3K107/GG08 5C094/AA03 5C094/AA14 5C094/BA03 5C094/BA12 5C094/BA27 5C094/CA19 5C094/CA20 5C094/CA24 5C094/DA13 5C094/FA01 5C094/FB15		
优先权	2013041516 2013-03-04 JP		
外部链接	Espacenet		

摘要(译)

在根据本技术的EL显示装置中，一个像素由发出至少红色，绿色和蓝色发光颜色的子像素构成，并且其中多个像素被布置和布置并且控制该发光单元的发光的发光单元以及薄膜晶体管阵列器件。像素（50）的每个子像素（51R），（51G），（51B），（51b）通过将红色，绿色和蓝色发光层中的至少一个布置在以堤坝图案划分的区域中而构成。已经完成了。在相邻像素（50）中形成的相同颜色的子像素（51R），（51G），（51B）和（51b）是通过组合两个子像素的存储体而获得的区域的第一组合。通过在堤（52）上配置发光层而构成。

