

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6214396号
(P6214396)

(45) 発行日 平成29年10月18日 (2017.10.18)

(24) 登録日 平成29年9月29日 (2017.9.29)

(51) Int. Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 622G
H01L 51/50 (2006.01)	G09G 3/20 624D
	G09G 3/20 641D
	G09G 3/20 642Z
請求項の数 7 (全 12 頁) 最終頁に続く	

(21) 出願番号	特願2013-533142 (P2013-533142)	(73) 特許権者	510163846
(86) (22) 出願日	平成23年9月22日 (2011.9.22)		コミシリア ア レネルジ アトミック
(65) 公表番号	特表2013-545126 (P2013-545126A)		エ オ エナジーズ オルタネティヴズ
(43) 公表日	平成25年12月19日 (2013.12.19)		フランス、エフー75015 パリ、パテ
(86) 国際出願番号	PCT/EP2011/066523		イマ <ル ポナン デー>、25 リュ
(87) 国際公開番号	W02012/049000		ルブラン
(87) 国際公開日	平成24年4月19日 (2012.4.19)	(74) 代理人	100071054
審査請求日	平成26年9月4日 (2014.9.4)		弁理士 木村 高久
審判番号	不服2016-15702 (P2016-15702/J1)	(72) 発明者	サラザン、ドニ
審判請求日	平成28年10月20日 (2016.10.20)		フランス、エフー38360 サッスナー
(31) 優先権主張番号	10/04065		ジュ、4 アンパッス デ デュ セドル
(32) 優先日	平成22年10月15日 (2010.10.15)		
(33) 優先権主張国	フランス (FR)		
		最終頁に続く	

(54) 【発明の名称】 画素の能動マトリックスを含む表示画面の輝度を制御するための方法、画素の能動マトリックスを含む表示装置

(57) 【特許請求の範囲】

【請求項 1】

画素の能動マトリックスを含む表示画面の輝度を制御するための方法であって、各画素が、各々陽極 (A) と陰極 (K) である 2 つの電極を有する発光ダイオードを含み、前記陽極 (A) と前記陰極 (K) のうちの 1 つが前記マトリックスの全画素に共通であり、少なくとも 1 つの制御 MOS トランジスタ (Q_c) が、表示されるべき輝度に対する情報に従って、前記発光ダイオード内を流れる電流を制御可能であり、そしてそこに画像がフレームの持続時間の間にビデオ信号から行ごとに書き込まれ、フレーム・ブランキングと称される持続時間が、第一のフレームの最終行の書き込みと、次のフレームの最初の行の書き込みとの間に備えられ、行のブランキングと称される持続時間が、1 つの行の書き込みと次の行の書き込みとの間に備えられる方法において、

平均輝度の所望される減衰を伴う、所定の画像を表示するため、所望される減衰に応じた可変の負荷サイクルで、前記発光ダイオードの共通電極に対して周期的に、前記発光ダイオードによる発光を可能にする第一の固定電位 (V_{kM}) が、発光を遮断する第二の固定電位 (V_{kof}) と交互に印加されることと、前記共通電極の電位の切換えが、前記行のブランキング中に実施されることとを特徴とする方法。

【請求項 2】

同じフレームの過程で前記マトリックスの画素の書き込みの間に、それが前記第一の固定電位か前記第二の固定電位かに拘わらず、印加される前記固定電位が全画素に対して同じであることを特徴とする、請求項 1 に記載の方法。

【請求項 3】

画素の能動マトリックスを含む表示装置であって、各画素が、各々陽極（A）と陰極（K）である 2 つの電極を有する発光ダイオードを含み、陽極（A）と陰極（K）のうちの 1 つが前記マトリックスの全画素に共通であり、少なくとも 1 つの制御 MOS トランジスタ（ Q_c ）が、表示されるべき輝度に対する情報に従って、前記発光ダイオード内を流れる電流を制御可能であり、そしてそこに画像がフレームの持続時間の間にビデオ信号から行ごとに書き込まれ、フレーム・ブランキングと称される持続時間が、第一のフレームの最終行の書き込みと、次のフレームの最初の行の書き込みとの間に備えられ、行のブランキングと称される持続時間が、1 つの行の書き込みと次の行の書き込みとの間に備えられる表示装置において、

10

それが前記発光ダイオードの共通電極を周期的に、前記発光ダイオードにより発光を可能にする第一の固定電位（ V_{kM} ）と、この発光を遮断する第二の固定電位（ V_{koff} ）に交互に接続するスイッチ（SW）を含む平均輝度の減衰回路と、所望される減衰に応じて可変の負荷サイクルを伴って切り換えるためのスイッチ制御回路（Cpwm）とを含むことと、前記スイッチ制御回路が、前記行のブランキング中に前記発光ダイオードの前記共通電極の電位を切り換えるための手段を含むことを特徴とする表示装置。

【請求項 4】

表示される輝度に対する情報を表わす可変アナログ電圧を、画素書き込み段階の間に前記制御トランジスタのゲートへ印加するための、選択トランジスタを前記画素が備えることを特徴とする、請求項 3 に記載の表示装置。

20

【請求項 5】

前記書き込み段階以外で前記トランジスタのゲート上のアナログ電圧を維持するための蓄積コンデンサ（ C_{st} ）を、前記画素が含むことを特徴とする、請求項 3 又は 4 に記載の表示装置。

【請求項 6】

前記発光ダイオードが有機発光ダイオードであることを特徴とする、請求項 3～5 のいずれか一項に記載の表示装置。

【請求項 7】

前記スイッチ制御回路が、フレーム・ブランキングの間に電位を切り換える手段をさらに含むことを特徴とする、請求項 3～6 のいずれか一項に記載の表示装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は能動マトリックスの発光ダイオード表示画面、そして特に有機ダイオード（AM-OLED）を有する表示画面に関する。

【背景技術】

【0002】

これらの画面は、マトリックスの外側の光源からの光透過を調整する代わりに、それらが直接発光するため、液晶ディスプレイ（LCD）と比較して大きな利点を有する。従ってそれらは光源を必要としない。更にそれらは、より良好なコントラストを有し、柔軟性のある基板上に構築されることができ、そして優れた熱量的品質を伴う画像を提供可能である。

40

【0003】

特定の場合には、画像の演色に影響を与えずに、可変の平均明度を有する所与の画像を表示することが望ましい。これは特に、画面をあらゆる種類の外部の光環境条件で、快適に見ることができることが求められる場合である。例えば、日なたでは画面は非常に明るくなくてはならず、さもなければ何も見えないが、反対に夜には、画面は見る人にとって眩しくてはならず、これは特に彼らが画面と外側の夜景の双方を見る事のできる必要がある場合にそうである。それゆえ、状況に従って、そしてとりわけ外部の光環境に応じて操作可能な、OLED 画面において画面の明るさを減衰させる（「減光」）手段を備える

50

ことが望まれる。

【0004】

しかしながら、画面全体の明るさを調節することは、O L E Dダイオードの発光に特有の特性のため、簡単ではない。平均明度の調整は画像の色調を変える傾向があり、それは避けるべきである。

【0005】

有機発光ダイオードは、その一方が透明又は半透明であり、他方が1つの半球内で発光を得るため一般的に反射する、陰極と陽極との2つの電極間の、有機半導体材料の層の重ね合わせにより形成される。それらは通電時に発光し、電流が大きいほど発光は強力である。ダイオード内の電流とダイオード端子における電圧は、ダイオードの固有の特性に従って関連付けられる。一般に、電流と電圧間のこの関係に影響する曲線は、図1に示す外観を有する。理解を容易にするため、それらは、電流が小さく実際に発光を生じない、低い電圧（2ボルト未満）に対する、不活性領域又は高い抵抗率の領域、次に電圧と共に（指数関数的に）電流が急激に増加する、より低い抵抗率の有効領域、そして最後に電流及び発光が電圧と共に更に増加するが、有効領域ほど急速でない、より高い電圧に関する飽和領域を有すると言える。3つの曲線は、電流それゆえ発光が、温度と共に更に大幅に変動することを示すように、図1に描かれている。図1内の曲線例において、2～4ボルトの間で変動するか5Vの電圧が用いられる場合、画面は非常に幅広い（wide）電流の力、それゆえ発光を享受し得ることが分かる。

【0006】

有効領域の値に対応する電圧及び電流は、それゆえ表示される画像に従って個々に各画素に加えられる。このため、各ダイオードであるL E Dと関連する基本回路が、画素マトリックスの各行と各列の交点に備えられる。この回路は、所望される光度に対応する制御電圧を画素に印加するための書き込み段階の間に、画素を選択するために用いられ得る。書き込み段階の後で、画素は印加された制御電圧をメモリ内に保持し、次の書き込み段階まで対応する光度（漏れを除く）を放射し続ける。ビデオモード又は並行モードにおける表示が可能である。ビデオモードにおいて、1つの行の全画素が連続的に書き込まれ、そして次の行の画素が連続的に書き込まれる、等である。並行モードにおいては、1つの行の画素は一斉に書き込まれ、そして次の行の画素が書き込まれる、等である。

【0007】

基本回路を伴うO L E Dダイオードの能動マトリックスの画素の基本構成は一般に、
－O L E D発光ダイオード内を流れる電流を制御可能な、ソース、ドレイン、及びゲートを有する、少なくとも1つの制御トランジスタと、
－電極のうち的一方制御トランジスタのソース又はドレインに接続され、他方の電極がマトリックス内の複数の画素に対して共通である、陽極及び陰極を有する発光ダイオード自体と、
－画素によって表示される情報に従って制御トランジスタを駆動する手段とを含む。

【0008】

様々な構成が可能であり、制御トランジスタは特にN M O Sタイプ又はP M O Sタイプであることができ、そして複数の画素に共通の電極は、制御トランジスタと低い電源電位との間、又は制御トランジスタと高い電源電位との間に接続され得る。

【0009】

図2は有機ダイオードの能動マトリックスの画素構成の一例を表わす。その画素は、
－その陰極が、陰極電位 V_k に接続されている、この画素に対応するO L E D発光ダイオードと、
－そのソースがO L E Dダイオードの陽極に接続され、そのドレインが発光のために必要な電流を供給可能な電源電圧源 V_{dd} に接続されている、N M O S制御トランジスタ Q_c と、
－ゲート電圧 V_{dat} の制御トランジスタのゲートへの印加を可能にするために用いられ

る選択トランジスタ Q_s であって、この電圧 V_{dat} はその値が画素のために望ましい発光に応じて変化するアナログ電圧であり、それはマトリックスの階数 j の同じ列の全画素に共通な列ドライバ C_j により、トランジスタ Q_s のドレインに印加され、所与の画素が選択トランジスタ Q_s により選ばれるとき、列ドライバが所与の画素のための電圧 V_{dat} を受け取り、そして伝送し、選択トランジスタ Q_s のソースが制御トランジスタ Q_c のゲートに接続され、選択トランジスタ Q_s のゲートが、マトリックスの階数 i の同じ行の全画素に共通の行ドライバ L_i に接続されている、選択トランジスタと、
—制御トランジスタのドレインとゲート間に接続されている蓄積コンデンサ C_{st} であって、画素が書き込まれるとき、電圧 V_{dat} がトランジスタ Q_c のゲートに印加された後でこのコンデンサが画像フレームにわたってその電圧を維持する、蓄積コンデンサ C_{st} とを含む。

10

【0010】

蓄積コンデンサは、とりわけフレームの継続時間にわたり、電圧を維持するこの役割を満たすことが出来るのに十分なほど、トランジスタの寄生容量（ゲートとソースドレインとの間）が高い場合には、必ずしも必要ではない。

【0011】

この基本画素回路を用いるマトリックスの動作は、次の通りである、すなわち、第一行の画素は、この行導体の選択トランジスタを作ることにより書き込まれる。次に、ビデオモードにおいては、行の連続する画素に印加される個々の電圧 V_{dat} は、マトリックスの様々な列に連続的に加えられる。並行モードにおいては、電圧は全ての列に同時に印加されるであろう。双方の場合において、1つの画素に割り当てられた電圧 V_{dat} は、その画素の制御トランジスタのゲートへ、及び関連した蓄積コンデンサ C_{st} へと移動し発光を生じる。光度はそれがトランジスタ内及びOLEDダイオード内の電流のフローを制御するため、電圧 V_{dat} に依存する。画素内に書き込んだ後に、蓄積コンデンサ C_{st} は次の書き込み段階まで、ゲート上の電位 V_{dat} を維持する。従って、画素は次の書き込みまで、すなわち1つの画像フレームの期間、この電圧 V_{dat} に対応する発光を維持する。

20

【0012】

1つの画像フレームは、マトリックスの全ての行の全画素の連続的な書き込みを含む。更に、ビデオモードにおいて、各行への書き込みの最初と最後に空いた時間（「行のブランキング」）、及び各フレームへの書き込みの最初と最後に空いた時間（「フレーム・ブランキング」）が存在する。

30

【0013】

同じ画像が（昼間の環境条件に対して）非常に明るく表示され、又は（夜間の環境条件に対して）低い明度で表示されるべき場合に、全ての電圧 V_{dat} は、画像を、環境条件に適合させ、後者の場合にはずっと低い電圧のためにより暗い画像を表示するために適合され得ることが理解されるであろう。しかし、第一にこれは数10年にわたる、ダイナミック入力 of 延長を必要とし、第二にOLEDの発光特性の高度に非線形である形態（図1）を考えると、特に色の保持に関して、とりわけそれが複数レベルの平均輝度に対してなされるべき時に、双方の場合に関して同じ画像品質を維持することは非常に困難である。

40

【0014】

画面の明るさは、画像を表わすアナログ電圧 V_{dat} を変更せずに、そして電源の電圧 V_{dd} を変更せずに、陰極電圧 V_k の値に影響を及ぼすことによっても変更され得る。 V_k を上昇させることは、図1の特性の全体的な下方への移動が存在することを明らかに意味する。しかしここで再び、曲線の脚部が近づく程、画像のカラー特性はより大きく変化する。

【0015】

米国特許出願公開第2006/0164345号明細書は、1サイクルの一部分の間に、OLEDダイオードの陰極に電圧 V_k を印加し、そして残り時間中はこの印加を中断す

50

る傾向がある画素の回路図を更に提案している。そのゲートにおける可変の負荷サイクル・パルス（「パルス幅変調」PWM）により、交互に通電され遮断される減衰トランジスタが、ダイオードの陰極と電位 V_k における陰極の基準との間に直列に置かれる。切換えの負荷サイクルによれば、画面の平均明度はマトリックスに印加される電圧 V_{dat} のパターンを変更することなく、変えることができる。

【0016】

この文献の、この図及び他の図は、従って可変期間中のマイナスの給電又はプラスの給電を取り除くことにより、OLEDダイオードにおける電流の一時的な中断を通じて作用する。

【0017】

しかしながら、マイナスの電圧 V_k の印加が止まると、OLEDダイオードにおける電流は、望まれるであろうようには直ちに遮断されないことが分かる。これは、ダイオードの端子に存在する電圧の瞬時の除去を妨げる寄生容量からもたらされる。マイナスの給電 V_k が印加されている間にLED内に存在する電流は、とりわけダイオードの電極同士の間自然に存在する静電容量が、その端子において電圧を維持するため、幾分かの時間は持続する傾向がある。この静電容量はダイオードを通して流れる電流により徐々に放電され、そして電流が少しずつ減少し、徐々に光の放射を減少させる。この減少は切換えの直前にダイオード内に存在する電流に大きく依存する。それは従って画素から画素へと変動する。このため、所与の負荷サイクルに対し、1つの画素内でもたらされる発光の強さにおける平均的減少は、それゆえ画素の初期状態に依存する。それは明度の一様な低減をもたらさず、その平均明度の減衰が望まれるとき、とりわけ測色に関して、画像は歪められる。

【0018】

低い明度の画素に関し、小さい負荷サイクルに対して、実際に、これらの画素のための明度の減少が無いように、 V_k による給電が遮断されたとき、ダイオードの端子における電圧の放電は特にゆっくりであることが付け加えられ得る。

【0019】

欧州特許出願公開第1 061 497号明細書の特許出願において、陰極電圧に作用することによって明るさを低減することが更に提案されたが、しかし記述されている装置は、平均減衰の確立を可能にせず、又はOLEDの陰極が、他の行の陰極とは無関係の行によってグループ化されることを必要とする。

【発明の概要】

【課題を解決するための手段】

【0020】

以上が、画素の能動マトリックスを含む表示画面の輝度を制御するための方法を本発明が提供する理由であり、各画素は、各々陽極と陰極である2つの電極を有する発光ダイオードを含み、陽極と陰極のうちの1つはマトリックスの全画素に共通であり、少なくとも1つの制御MOSTランジスタは、表示されるべき輝度に対する情報に従って、ダイオード内を流れる電流を制御可能であり、そして画像はフレームの持続時間の間にビデオ信号から行ごとに書き込まれ、フレーム・ブランキングと称される持続時間が、第一のフレームの最終行の書き込みと、次のフレームの最初の行の書き込みとの間に備えられ、行のブランキングと称される持続時間が、1つの行の書き込みと次の行の書き込みとの間に備えられ、平均輝度の所望される減衰を伴う、所定の画像を表示するため、所望される減衰に応じた可変の負荷サイクルで、発光ダイオードの共通電極に対して周期的に、ダイオードによる発光を可能にする第一の固定電位が、発光を遮断する第二の固定電位と交互に印加されることと、共通電極の電位の切換えが、行のブランキングの時間中における瞬間の特定の所望される減衰のために実施されることを特徴とする。

【0021】

さらに、対応して本発明は画素の能動マトリックスを含む表示画面を備え、各画素は、各々陽極と陰極である2つの電極を有する発光ダイオードを含み、陽極と陰極のうちの1

10

20

30

40

50

つはマトリックスの全画素に共通であり、少なくとも1つの制御MOSトランジスタは、表示されるべき輝度に対する情報に従って、ダイオード内を流れる電流を制御可能であり、そしてそこで画像はフレームの持続時間の間にビデオ信号から行ごとに書き込まれ、フレーム・ブランキングと称される持続時間が、第一のフレームの最終行の書き込みと、次のフレームの最初の行の書き込みとの間に備えられ、行のブランキングと称される持続時間が、1つの行の書き込みと次の行の書き込みとの間に備えられ、それがダイオードの共通電極を周期的に、ダイオードにより発光を可能にする第一の固定電位と、この発光を遮断する第二の固定電位に交互に接続するスイッチを含む平均輝度の減衰回路と、所望される減衰に応じて可変の負荷サイクルを伴って切り換えるためのスイッチ制御回路とを含み、そしてスイッチ制御回路が、行のブランキングの時間中における瞬間に共通電極の電位を切り換えるための手段を含むことを特徴とする。

10

【0022】

望ましくは、表示されるべき輝度に対する情報を表わす可変のアナログ電圧を、画素の書き込み段階の間に、制御トランジスタのゲートに印加するための選択トランジスタが画素内に備えられる。

【0023】

画素は望ましくは、書き込み段階以外の時にトランジスタのゲート上にアナログ電圧を維持するための蓄積コンデンサをさらに含む。

【0024】

2つの固定値間の電位の切り換えは、専らマトリックス画素の書き込み段階以外の時に行われる。

20

【0025】

切り換え制御回路は、望ましくはフレーム・ブランキング時間の間にも電位を切り換える手段をさらに含む。

【0026】

この切り換えのために、スイッチ制御回路はマトリックス画素への画像の書き込みを確実にするクロック信号に従って制御される。この回路は、書き込み段階を実行するために用いられ、そして所望される減衰に応じた可変の負荷サイクル信号である切り換え制御信号を供給するようにプログラミングされた、特定の出力を有する全般的コントローラで構成され得る。

30

【0027】

また望ましくは、同じ分極の条件下で、マトリックスの全画素は同じフレームの過程でアドレス指定され、それは1つのフレームの時間に、情報が画素に書き込まれる間、全画素は同じ固定電位に接続されることを意味する。従って、1つのフレームの過程で、切り換えがブランキング時間の間に生じるとき、2つの固定電位の間に切り換えが存在し得るが、しかし有効な書き込み段階の時には、画素は第一又は第二の固定電位に拘わらず全て同じ固定電位に接続される。

【0028】

本発明のその他の特徴及び利点は、以下に続く、そして添付図に関連してなされる詳細な記述を読む際に明らかになるであろう。

40

【図面の簡単な説明】**【0029】**

【図1】OLEDダイオードに印加される電圧の関数としての、典型的な電流応答曲線を示す。

【図2】OLEDダイオードの能動マトリックスにおける従来の基本画素回路を示す。

【図3】本発明の一般的回路図を示す。

【図4】ビデオ信号を受け取る画面における、行とフレームの走査時間、及び行とフレームのブランキング時間の分布を象徴的に示す。

【図5】本発明による表示画面を示す。

【発明を実施するための形態】

50

【0030】

図3は、同じ機能を有し、再び記述されない、図2からの要素を部分的に再掲している。

【0031】

以下の全てにおいて、OLEDダイオードの陰極はマトリックスの全画素に共通であり、制御トランジスタはNMOSであることが想定されるであろう。しかしながら、陽極が共通である構成もまたあり得る。また、PMOSタイプの制御トランジスタもあり得る。

【0032】

マトリックスのOLEDダイオードの陰極は、それゆえここでは互いに接続され（それらはマトリックスの全体平面において共通電極を形成する）、それらは2つの入力端子を有するスイッチSWの出力端子に接続される。スイッチSWの入力は、2つの異なる固定電位 V_{kM} と V_{koff} に接続される。

10

【0033】

電位 V_{kM} は図2の回路に印加されるであろう電位 V_k と等価な電位である。画像信号がコーディングされた輝度の値 $L_{min} \sim L_{max}$ を取ることができると想定すると、電位 V_{kM} は、最大輝度 L_{max} に対応する電圧 V_{dat} を受ける画素のために強い照度を画像が供給するように選ばれ、言い換えれば、OLEDダイオードは常に図1の曲線の有用な部分において動作するように、電位 V_{kM} は選ばれる。例えば、図1に示す曲線の特性を有するダイオードに関して V_{kM} は、画素に印加される電圧 V_{dat} が、その中でビデオ信号がコーディングされる範囲の最大輝度に対応する電圧であるとき、ダイオードの端子における電圧が約4～5Vとなるようなものである。

20

【0034】

電位 V_{koff} は電位 V_{kM} よりも更にプラスの電位である。それは画素に印加される電圧 V_{dat} に拘わらず、OLEDダイオードにおける電圧及び電流を瞬時に減少させる傾向があり、従ってダイオードを電流－電圧特性の最下部に位置付ける。OLEDダイオードの自己静電容量は、ダイオード内に電流を維持することなく、電位 V_{koff} において端子内で放電され得る。それゆえ、同じ電圧 V_{dd} に対して、及び同じ画素電圧 V_{dat} に対して、ダイオードは、上述の先行技術において残った残留発光を生じる傾向がある自己静電容量無しでは、もはや発光しない領域へ瞬時に入る。

30

【0035】

従って、スイッチが V_{kM} を陰極に印加するとき、画面は正常に動作するが、スイッチが V_{koff} を印加するとき、どのようなレベルの電圧 V_{dat} が画素に印加されても、画面はもはや何ら光を放射しない。

【0036】

スイッチSWは、パルス幅変調回路Cpwmからの周期的信号Cdimにより制御される。この回路は、DIM制御により制御され得る負荷サイクルを伴って、スイッチの2つの入力間に周期的な切換えを確立する。DIM制御は、画面の平均明度に対して所望される減衰（「減光」）に従って、負荷サイクルを変更する。負荷サイクルは、1（減衰無し、スイッチSWは V_{kM} を連続的にOLEDダイオードの陰極に印加する）と0（最大減衰、スイッチSWは V_{koff} を連続的にOLEDダイオードの陰極に印加する）との間で変化し得る。中間値に関して負荷サイクルは、スイッチが V_{koff} を印加する時間と、 V_{kM} そして次に V_{koff} が連続的に印加される1つの完全な期間の合計時間との比率を表わす。

40

【0037】

残像がにより V_{kM} から V_{koff} への推移が見えることが妨げられるように、切換えの周波数（クロックCLK）は少なくとも50Hzである。画面の平均輝度は、そのとき周期的切換えの負荷サイクルに比例する。切換え期間を定義するクロックCLKは、表示のフレーム走査期間を表わすクロックであり得る。

【0038】

本発明によれば、望ましくは V_{kM} レベルから V_{koff} レベルへの切換え及びその逆

50

は、画素内の情報書き込み段階の間ではない瞬間に生じるべく、更になされる。画素の書き込み段階は、その間に選択トランジスタ Q_s が導体とされ、電位 V_{dat} がこのトランジスタを通じて蓄積コンデンサ C_{st} に印加される段階である。スイッチ SW による切換えは、従って選択トランジスタ Q_s が分離されているか、又は列 C_j が信号 V_{dat} の2つの印加の間に高インピーダンスの状態にあるため、蓄積コンデンサ C_{st} が分離された瞬間にのみ行われる。

【0039】

さらに、特定の所望される減衰のために、切換えは画面に加えられるビデオ信号の行のブランキング時間の間に生じるようになされる。

【0040】

図4は、画像が標準ビデオ信号の形態で到着する場合に、画像を表示するための画面走査の一般的原理を象徴的に示す。表示される画像は N 行と、各行において M 個の可視画素を含む。1つの完全な画像フレームのためのビデオ信号は、有効書き込み時間及び不感時間の双方、又は行及びフレームのブランキング時間に対応する持続時間を占める。より具体的には、フレーム内の有効書き込み時間は、表示される $N \times M$ 画素を書き込む時間であるが、しかしブランキング時間を含むフレームの全体持続時間は、各々 $(m + M + m')$ 画素の $(n + N + n')$ 行を表示するために必要とされるであろう仮想時間に等しい。数 n 及び n' は、フレーム・ブランキング時間の最初と最後のダミー行の数を表わす。数 m 及び m' は、行のブランキング時間の最初と最後のダミー画素の数を表わす。

【0041】

ビデオ信号はそれゆえ、時間にわたって以下のように分けられる連続的な電圧レベルの継続を含む、すなわち、

—最初のフレーム・ブランキング。その持続時間 T_n が1行の画素を書き込む標準期間の n 倍を表わす。この持続時間 T_n にわたり、マトリックスの画素はそれらの選択トランジスタ Q_s が遮断されるため、電圧 V_{dat} を受けない。

—次に、画素マトリックスの $1 \sim N$ の連続する各行に対して：

—最初の行のブランキング。その持続時間 T_m が画素書き込み段階の持続時間 T_p の m 倍を表わす。この持続時間 T_m にわたり、マトリックスの列が高インピーダンスの状態にあり、及び／又は行選択トランジスタが遮断されるため、マトリックスの画素は電圧 V_{dat} を受けない。

—その持続時間が画素書き込み段階の持続時間 T_p の M 倍である、行の M 個の画素内に連続的に書き込まれる輝度に対応する、連続的電圧レベルを表わす持続時間 $M \cdot T_p$ の能動信号。この期間にわたり、複数の画素は次々に、それぞれの輝度を表わすそれらに割り当てられた電圧 V_{dat} を受ける。

—最後の行のブランキング。その持続時間 $T_{m'}$ が画素書き込み段階の持続時間 T_p の m' 倍を表わす。この期間にわたり、最初の行のブランキングのように、マトリックスの画素は何ら新たな電圧 V_{dat} を受けない。

—階数 N の最終行の後の最後のフレーム・ブランキング。その持続時間 $T_{n'}$ が1行の画素を書き込む標準期間の n' 倍を表わす、すなわち $T_{n'} = n' \cdot (m + M + m') \cdot T_p$ である。この持続時間 $T_{n'}$ にわたり、フレームの最初のように、マトリックスの画素は何ら電圧 V_{dat} を受けない。

【0042】

ここで、ブランキングの持続時間は（フレーム又は行の）最初のブランキング及び最後のブランキングへと分解されるが、しかし行又はフレームのブランキングの最後の期間は、次の行又はフレームのブランキングの最初の期間によって延長されることに注意されたい。これら2つの期間の合計は、それらを2つの分離した部分として考えることが望ましくない場合、行の戻り期間又はフレームの戻り期間とも呼ばれ得る。

【0043】

望ましくは、切換えが各行における可視画素の書き込みに対応する期間 $M \cdot T_p$ を超えて生じないように、切換え制御回路 C_{pwm} はビデオ信号と同期化される。しかし、書き

10

20

30

40

50

込みは陰極が V_{kM} にある間に、そして陰極が V_{koff} にある間の双方において行われ得ることに注意することが重要である。しかしながら、全ての画素が同じ分極条件を有する、すなわち全てが V_{koff} を有するか、全てが V_{kM} を有する、1つのフレームの過程において書き込まれることは重要である。実際、書き込みは、1つの端子が V_{dd} におけるコンデンサ C_{st} 内に電圧を蓄えるが、トランジスタが理想的なものではないという事実のため、コンデンサにおける記憶蓄積は、分極条件に応じて僅かに修正される。ひずみのない表示を得るため、行の一部はそれゆえ V_{kM} における陰極を伴って書き込まれるべきでなく、その他の部分は V_{koff} における陰極を伴って書き込まれるべきでない。

【0044】

減衰調整の可能性の一例を与えるため、 $(n+N+n') = 624$ 行、及び $(m+M+m') = 1024$ 画素 (VEA 伝送規格) のビデオ信号を受信する、フォーマット $N = 600$ 行及び $M = 800$ 画素 (SVG 規格) による表示画面が考えられる。

【0045】

$n = n' = 12$ 、及び $m = m' = 112$ と仮定すると、

a) スイッチ SW が、常に (負荷サイクル = 1) で陰極を電位 V_{kM} に設定する場合、輝度は可能な最大値の 100% である。

b) スイッチが、殆ど全ての行又はフレームのブランキング時間の間、陰極を V_{koff} に切り換える場合、すなわち陰極が、全ての行又はフレームのブランキング期間の開始直後に V_{koff} に変化し、そしてこれら全てのブランキング期間の終了直前に、それらを V_{kM} へとリセットする場合、輝度はその最大値の $(600/624) \times (800/1024)$ 又は 75% となる。

c) スイッチが、持続時間 $M \cdot T_p$ の能動信号の開始直前に陰極を V_{koff} へ切り換え、それらを各行に対する能動信号の終了直後に V_{kM} へ切り換える場合、輝度は最大値の $\{1 - ((600/624) \times (800/1024))\}$ 又は 25% となる。

d) スイッチが c) の動作を実施し、更に陰極電位を、行の最後のブランキング時間ではなく、最初の行のブランキング時間の期間だけ V_{koff} に設定する場合 (又はその逆の場合)、輝度は 10% に変化する。

e) フレーム・ブランキング期間以外の全ての時間、陰極電位が V_{koff} にある場合：輝度は 4%。

f) 最初の (又は最後の) フレーム・ブランキングの半分の間のみ、陰極電位が V_{kM} にあり、残りの時間は V_{koff} にある場合：輝度は 1%。

g) フレーム・ブランキングの、800 画素の 1 行の間、陰極電位が V_{kM} にあり、残りの時間は V_{koff} にある場合：輝度は最大輝度の $1/800$ 。

h) 1 行の (最初又は最後の) 単一ブランキングの間、陰極電位が V_{kM} にあり、残りの時間は V_{koff} にある場合：輝度は最大輝度の $112/(624 \times 1024)$ 、すなわち $0.2/1000$ 未満である。

【0046】

従って、輝度の減衰、とりわけ行のブランキング期間の全体又は一部分の間の切換えによって得られる平均減衰に関する、非常に広範囲の可能性がある。前述の値以外に、さらに正確に定義された値を有する減衰が必要とされる場合、電位の V_{kM} への移行において含まれる行又は行の端数の数もまた、より正確に調整され得る。

【0047】

このようにして輝度を低減することにより、当初の画像のコントラストは完全に維持される。

【0048】

図 5 は、本発明による能動マトリックスの有機発光ダイオード表示画面の、全体回路図を示す。この図において、画素への書き込みはコントローラ又はシーケンサ $CTRL$ によって処理されることが単純に考えられる。コントローラは、ビデオ信号の同期信号 (画素クロック H 、垂直同期論理信号 $VSYNC$ 及び水平同期論理信号 $HSYNC$)、及びビデオ信号 SV 自体を、デジタル又はアナログの形態で受ける。コントローラは、フレーム内

10

20

30

40

50

への行ごとの順次的な書き込み、及び各行内への画素ごとの順次的な書き込みを行うため、マトリックスの行と列のアドレス・レジスタを制御する。受信されたビデオ信号に応じて、画素に印加されるべき電圧 V_{dat} を作り出すのはこれである。

【0049】

この場合、さらに C_{pwm} 回路を構成し、それゆえ所望される減衰を規定する、外部 DIM 制御に応じて可変負荷サイクル信号 C_{dim} を確立するのはコントローラ $CTRL$ であることを提供するものが最も簡単である。外部制御は光環境に応じて手動又は自動であってもよい。全ての状況下で切換えが可視画素の書き込み期間中に起きるのを防ぐため、及びフレームの能動信号の時間 $M \cdot T_p$ の間、同じ陰極電位 V_{kM} 又は V_{koff} が、所望される減衰レベルに応じて全画素に印加されることを確実にするため、上記で所定の説明に従って、信号 C_{dim} が同期信号に関して一時的に設定される。

【0050】

コントローラは、上記で所定の説明及びとりわけ減衰の例 a) ~ i) から、所望される減衰に応じた所望される切換えの瞬間の順序付け表を作成し得る。この表は、コントローラの一部を形成するか、又はコントローラと関連する、読み取り専用メモリあるいはプログラマブル・メモリの一部を形成し得る。別の実施形態において、コントローラは状態マシンに基づく論理からシーケンスを作成する。

10

【図 1】

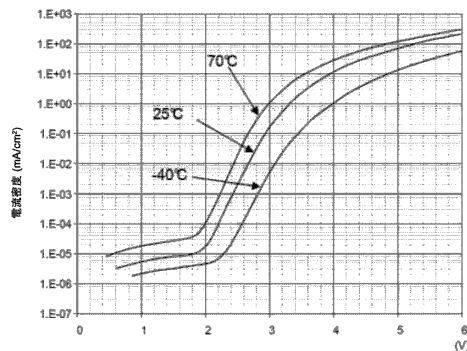


図 1

【図 2】

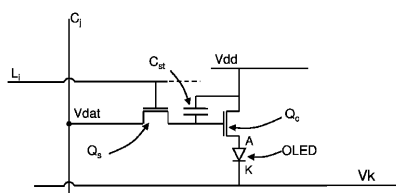


Fig. 2

【図 3】

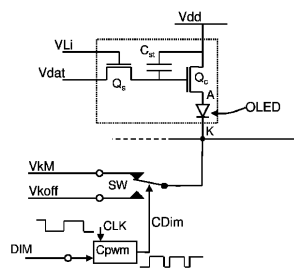


Fig. 3

【図 4】

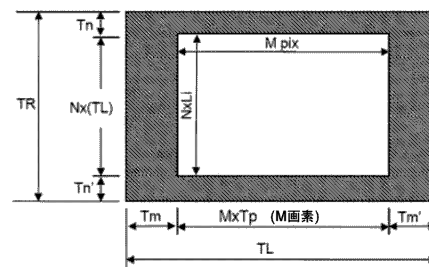


図 4

【図 5】

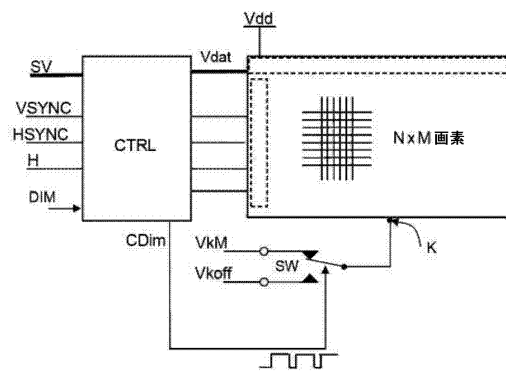


図5

フロントページの続き

(51)Int.Cl. F I
H 0 5 B 33/14 A

合議体
審判長 酒井 伸芳
審判官 中塚 直樹
審判官 関根 洋之

(56)参考文献 特開 2 0 0 1 - 6 0 0 7 6 (J P, A)
特開 2 0 0 2 - 1 6 9 4 9 9 (J P, A)

(58)調査した分野(Int.Cl., D B名)
G09G 3/00-3/38

专利名称(译)	一种用于控制包括像素的有源矩阵的显示屏的亮度的方法，包括有源像素矩阵的显示装置		
公开(公告)号	JP6214396B2	公开(公告)日	2017-10-18
申请号	JP2013533142	申请日	2011-09-22
[标]申请(专利权)人(译)	原子能委员会		
申请(专利权)人(译)	Komishiria 一个Reneruji原子D 2 O Enajizu Orutanetivuzu		
当前申请(专利权)人(译)	Komishiria 一个Reneruji原子D 2 O Enajizu Orutanetivuzu		
[标]发明人	サラザンドニ		
发明人	サラザン、ドニ		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G3/2081 G09G3/3208 G09G2300/0866 G09G2320/0242 G09G2320/0626		
FI分类号	G09G3/30.J G09G3/20.622.G G09G3/20.624.D G09G3/20.641.D G09G3/20.642.Z H05B33/14.A		
代理人(译)	高久木村		
优先权	2010004065 2010-10-15 FR		
其他公开文献	JP2013545126A		
外部链接	Espacenet		

摘要(译)

讨论了有源矩阵发光二极管显示屏，特别是有机二极管显示屏。显示屏包括有源像素矩阵，每个像素包括发光二极管，用于向二极管的阳极施加可变电压或电流的控制MOS晶体管，用于施加表示相对电平的可变模拟电压的选择晶体管在该像素的写入阶段期间，图像中的像素的亮度，到晶体管的栅极，存储电容器，用于将该电压保持在写入相位之外的晶体管的栅极上。一种平均亮度衰减电路，包括用于周期性地将二极管的一个电极（优选为阴极）周期性地连接到两个固定电位中的一个或另一个的开关，以及用于根据所需衰减以可变占空比进行切换的开关控制电路。

(19) 日本国特許庁(JP)	(12) 特 許 公 報(B2)	(11) 特許番号 特許第6214396号 (P6214396)
(45) 発行日 平成29年10月18日(2017.10.18)	(24) 登録日 平成29年9月29日(2017.9.29)	
(51) Int. Cl. G09G 3/30 (2006.01) G09G 3/20 (2006.01) H01L 51/50 (2006.01)	F I G09G 3/30 J G09G 3/20 622 G G09G 3/20 624 D G09G 3/20 641 D G09G 3/20 642 Z	
請求項の数 7 (全 12 頁) 最終頁に続く		
(21) 出願番号 特願2013-533142(P2013-533142)	(73) 特許権者 510163846	
(22) 出願日 平成23年9月22日(2011.9.22)	コミシリア ア レネルジ ア トミック	
(65) 公表番号 特表2013-545126(P2013-545126A)	エ オ エナジーズ オルタネティヴズ	
(43) 公表日 平成25年12月19日(2013.12.19)	フランス、エフー75015 パリ、パテ	
(86) 国際出願番号 PCT/EP2011/066523	イマ クル ボナン ダー>、25 リュ	
(87) 国際公開番号 WO2012/049000	ルブラン	
(87) 国際公開日 平成24年4月19日(2012.4.19)	(74) 代理人 100071054	
審査請求日 平成26年9月4日(2014.9.4)	弁理士 木村 高久	
審判請求日 不願2016-15702(P2016-15702/J1)	(72) 発明者 サラザン、ドニ	
審判請求日 平成28年10月20日(2016.10.20)	フランス、エフー38360 サッスナー	
(31) 優先権主張番号 10/04065	ジュ、4 アンバックス デ デュ セドル	
(32) 優先日 平成22年10月15日(2010.10.15)		
(33) 優先権主張国 フランス(FR)		
最終頁に続く		
(54) 【発明の名称】 画素の能動マトリックスを含む表示画面の輝度を制御するための方法、画素の能動マトリックスを含む表示装置		