

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第6076714号
(P6076714)

(45) 発行日 平成29年2月8日 (2017.2.8)

(24) 登録日 平成29年1月20日 (2017.1.20)

(51) Int.Cl.

F I

G O 9 G 3 / 3 2 6 6 (2 0 1 6 . 0 1)

G O 9 G 3 / 3 2 9 1 (2 0 1 6 . 0 1)

G O 9 G 3 / 2 0 (2 0 0 6 . 0 1)

H O 1 L 5 1 / 5 0 (2 0 0 6 . 0 1)

G O 9 G 3 / 3 2 6 6

G O 9 G 3 / 3 2 9 1

G O 9 G 3 / 2 0 6 2 4 B

G O 9 G 3 / 2 0 6 1 1 A

G O 9 G 3 / 2 0 6 8 0 D

請求項の数 7 (全 13 頁) 最終頁に続く

(21) 出願番号	特願2012-261951 (P2012-261951)	(73) 特許権者	502356528
(22) 出願日	平成24年11月30日 (2012.11.30)		株式会社ジャパンディスプレイ
(65) 公開番号	特開2014-106506 (P2014-106506A)		東京都港区西新橋三丁目7番1号
(43) 公開日	平成26年6月9日 (2014.6.9)	(74) 代理人	110000408
審査請求日	平成27年10月13日 (2015.10.13)		特許業務法人高橋・林アンドパートナーズ
		(72) 発明者	沼田 祐一
			千葉県茂原市早野3300番地 株式会社
			ジャパンディスプレイイースト内
		審査官	中村 直行
			最終頁に続く

(54) 【発明の名称】 有機EL表示装置

(57) 【特許請求の範囲】

【請求項1】

複数の第1の画素を含む第1の表示領域と、複数の第2の画素を含む第2の表示領域とを含む表示部と、

複数のトランジスタから構成され、前記第1の表示領域における表示と前記第2の表示領域における表示とを切り換えるスイッチ部と、

前記複数の第1の画素を駆動するためのゲート信号と、前記スイッチ部のオン/オフを切り換えるスイッチ信号とを出力するゲート駆動回路と、

前記ゲート駆動回路と前記複数の第1の画素とを接続して、前記ゲート信号を伝達する複数のゲート線と、

前記ゲート駆動回路と前記スイッチ部とを接続して、前記スイッチ信号を前記スイッチ部に伝達するスイッチ制御信号線と、

前記複数の第1の画素の輝度に対応する駆動電圧と、前記複数の第2の画素を駆動するための所定の電圧とを提供するソース駆動回路と、

前記ソース駆動回路と前記複数の第1の画素及び前記複数の第2の画素とを接続して、前記駆動電圧を前記複数の第1の画素に伝達し、且つ前記所定の電圧を前記複数の第2の画素に伝達する複数のデータ線と、

を含み、

前記ゲート駆動回路は、直列に並んだn+j個（jは2以上の自然数）のシフトレジスタからなるシフトレジスタ部とセットリセット回路とを含み、

前記セトリセット回路のセット端子は、前記シフトレジスタ部のn+1番目のシフトレジスタの出力端子と接続し、

前記セトリセット回路のリセット端子は、
前記シフトレジスタ部の最端に位置するn+j番目のシフトレジスタの出力端子と接続し、
前記スイッチ部は、前記表示部において前記複数の第1の画素が駆動するフレーム期間の間は前記複数の第2の画素を駆動せず、前記表示部において前記複数の第1の画素が駆動しない垂直帰線期間の間に前記第2の複数の画素を駆動し、

前記シフトレジスタ部は、ゲートスタート信号の提供を受けて、前記フレーム期間に前記ゲート信号を順次出力し、

前記セトリセット回路は、前記垂直帰線期間において前記スイッチ信号を出力し、
前記セトリセット回路の出力端子は、前記スイッチ制御信号線と接続することを特徴とする有機EL表示装置。

10

【請求項2】

前記複数の第1の画素及び前記複数の第2の画素の各々は、有機EL素子を含むことを特徴とする請求項1に記載の有機EL表示装置。

【請求項3】

前記複数のデータ線のうち、所定のデータ線は、前記スイッチ部を介して前記複数の第1の画素及び前記複数の第2の画素に共通に接続されることを特徴とする請求項1又は2に記載の有機EL表示装置。

【請求項4】

20

前記スイッチ部は、前記第1の表示領域と前記第2の表示領域との間に配置され、
前記スイッチ部の前記複数のトランジスタの各ゲートは、前記スイッチ制御信号線に共通に接続され、

前記複数のトランジスタの各ドレインは、前記第1の表示領域において前記第2の表示領域に対応する位置に配置された第1の画素に接続されたデータ線に接続され、

前記複数のトランジスタの各ソースは、前記第2の表示領域における対応する第2の画素に接続するデータ線と接続されていることを特徴とする請求項3に記載の有機EL表示装置。

【請求項5】

画像データ及び画像データを出力するための複数の制御信号が外部から供給され、供給された前記画像データ及び前記複数の制御信号を処理するCPUと、

30

前記CPUから供給された前記画像データ及び前記複数の制御信号を受けて、画像データ信号、垂直同期信号、ゲートクロック信号及び前記ゲートスタート信号を生成するタイミング信号生成回路と、

表示階調に対応したリファレンス電圧を生成する駆動電圧生成回路と、
をさらに含み、

前記ゲート駆動回路は、前記ゲートクロック信号及び前記ゲートスタート信号に応答して前記ゲート信号を出力し、

前記ソース駆動回路は、前記タイミング信号生成回路から供給された前記画像データ信号に基づいて前記駆動電圧生成回路から供給されたリファレンス電圧を選択し、前記ゲート信号に応答して選択されたリファレンス電圧を駆動電圧として前記複数のデータ線に出力することを特徴とする請求項1に記載の有機EL表示装置。

40

【請求項6】

前記CPUは、前記複数の第2の画素を駆動するための制御信号を生成し、

前記CPUから供給された前記複数の第2の画素を駆動するための制御信号のレベルに応じて前記複数の第2の画素を駆動するための前記所定の電圧を出力するための出力制御信号を前記ソース駆動回路に出力するランプ制御回路をさらに含むことを特徴とする請求項5に記載の有機EL表示装置。

【請求項7】

前記タイミング信号生成回路、前記駆動電圧生成回路、及び前記ランプ制御回路は、ド

50

ライバICに実装されることを特徴とする請求項 6 に記載の有機EL表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は有機EL（エレクトロルミネッセンス）表示装置に関する。

【背景技術】

【0002】

近年、有機エレクトロルミネッセンス材料を表示部の発光素子（有機EL素子）に用いた有機エレクトロルミネッセンス表示装置（Organic Electroluminescence Display：有機EL表示装置）の開発が盛んになってきている。有機EL表示装置は、液晶表示装置等とは異なり、有機EL材料を発光させることにより表示を実現するいわゆる自発光型の表示装置であり、スマートフォンなどの携帯端末機器などに使用され得る。

10

【0003】

スマートフォンなどの携帯端末機器では、その高機能化に伴って、メイン画像表示領域外にマイク、カメラ、調光センサ、近接用センサなどの様々な部品が実装されている。メイン画像表示領域の拡大が要求されている一方、メイン画像表示領域を除く額縁周辺領域は縮小化されており、実装する様々な部品の高密度化が求められている。

【発明の概要】

【発明が解決しようとする課題】

20

【0004】

スマートフォンなどの携帯端末機器において、メール受信などを使用者に通知したり、タッチボタンとして機能するアイコン部を、例えば、図1（a）に示すようなLEDを用いて点灯させる形態が知られている。この場合、図1（b）に示すように、CPUからOLED制御ICに出力されるメイン画像表示のためのデータ信号とは別に、CPUからシリアルインターフェースを介してLED制御ICにアイコン部のLEDを駆動するための信号が出力されるが、OLED制御ICの他にLED制御ICの実装が必須となるため、高密度化の妨げとなっていた。

【0005】

スマートフォンなどの携帯端末機器の回路部品の実装を高密度化するために、図2（a）に示すように、有機EL素子による表示領域をメイン画像表示領域だけでなく、アイコン部にまで拡大する形態がある。この場合、図2（b）に示すように、データ信号とともにアイコン部用の信号がシリアルインターフェースを介してOLED制御ICに出力されるが、データを伝達するための信号線の数が増大するため信号線の負荷が増し、駆動周波数も上がり、消費電力が増大するという問題があった。

30

【0006】

本発明は上述したような課題を鑑みてなされたものであり、回路部品を高密度で実装することができ、且つ消費電力を低減させることができる有機EL表示装置を提供することを課題とする。

【課題を解決するための手段】

【0007】

40

本発明の一実施形態によると、複数の第1の画素を含む第1の表示領域と、複数の第2の画素を含む第2の表示領域とを含む表示部と、複数のトランジスタから構成され、前記第1の表示領域における表示と前記第2の表示領域における表示とを切り換えるスイッチ部と、前記複数の第1の画素を駆動するためのゲート信号と、前記スイッチ部のオン/オフを切り換えるスイッチ信号とを出力するゲート駆動回路と、前記ゲート駆動回路と前記前記複数の第1の画素とを接続して、前記ゲート信号を伝達する複数のゲート線と、前記ゲート駆動回路と前記スイッチ部とを接続して、前記スイッチ信号を前記スイッチ部に伝達するスイッチ制御信号線と、前記複数の第1の画素の輝度に対応する駆動電圧と、前記複数の第2の画素を駆動するための所定の電圧とを提供するソース駆動回路と、前記ソース駆動回路と前記複数の第1の画素及び前記複数の第2の画素とを接続して、前記駆動電

50

圧を前記前記複数の第1の画素に伝達し、且つ前記所定の電圧を前記複数の第2の画素に伝達する複数のデータ線と、を含み、前記スイッチ部は、前記表示部において前記複数の第1の画素が駆動するフレーム期間の間は前記複数の第2の画素を駆動せず、前記表示部において前記複数の第1の画素が駆動しない垂直帰線期間の間に前記前記第2の複数の画素を駆動することを特徴とする有機EL表示装置が提供される。

【0008】

前記複数の第1の画素及び前記複数の第2の画素の各々は、有機EL素子を含むようにしてもよい。

【0009】

前記複数のデータ線のうち、所定のデータ線は、前記スイッチ部を介して前記複数の第1の画素及び前記複数の第2の画素に共通に接続されるようにしてもよい。

10

【0010】

前記スイッチ部は、前記第1の表示領域と前記第2の表示領域との間に配置され、前記スイッチ部の前記複数のトランジスタの各ゲートは、前記スイッチ制御信号線に共通に接続され、前記複数のトランジスタの各ドレインは、前記第1の表示領域において前記第2の表示領域に対応する位置に配置された第1の画素に接続されたデータ線に接続され、前記複数のトランジスタの各ソースは、前記第2の表示領域における対応する第2の画素に接続するデータ線と接続されているようにしてもよい。

【0011】

外部から画像データ及び画像データを出力するための複数の制御信号が供給され、供給された前記画像データ及び前記複数の制御信号を処理するCPUと、前記CPUから供給された前記画像データ及び前記複数の制御信号を受けて、画像データ信号を生成し、垂直同期信号、ゲートクロック信号及びゲートスタート信号を生成するタイミング信号生成回路と、表示階調に対応したリファレンス電圧を生成する駆動電圧生成回路と、さらに含み、前記ゲート駆動回路は、前記ゲートクロック信号及び前記ゲートスタート信号に応答して前記ゲート信号を出力し、前記ソース駆動回路は、前記画像データ信号に基づいて前記駆動電圧生成回路から供給されたリファレンス電圧を選択し、前記ゲート信号に応答して選択されたリファレンス電圧を駆動電圧として前記複数のデータ線に出力するようにしてもよい。また、前記CPUは、前記複数の第2の画素を駆動するための制御信号を生成し、前記CPUから供給された前記複数の第2の画素を駆動するための制御信号のレベルに応じて前記複数の第2の画素を駆動するための前記所定の電圧を出力するための出力制御信号を前記ソース駆動回路に出力するランプ制御回路をさらに含んでもよい。前記タイミング信号生成回路、前記駆動電圧生成回路、及び前記ランプ制御回路は、ドライバICに実装されてもよい。

20

30

【0012】

前記ゲート駆動回路は、複数のシフトレジスタを含むシフトレジスタ部とセットリセット回路とを含み、前記シフトレジスタ部は、前記ゲートスタート信号の提供を受けて、前記フレーム期間に前記ゲート信号を順次出力し、前記セットリセット回路は、前記垂直帰線期間において前記スイッチ信号を出力するようにしてもよい。

【発明の効果】

40

【0013】

本発明によれば、回路部品を高密度で実装することができ、且つ消費電力を低減させることができる有機EL表示装置を提供することができる。

【図面の簡単な説明】

【0014】

【図1】(a)従来の携帯端末機器を示す概略図である。(b)(a)に示した携帯端末機器の駆動法を説明するための図面である。

【図2】(a)従来の携帯端末機器を示す概略図である。(b)(a)に示した携帯端末機器の駆動法を説明するための図面である。

【図3】本発明の一実施形態に係る有機EL表示装置の概略図である。

50

【図 4】図 3 に示した有機 EL 表示装置の内部構成を示す概略図である。

【図 5】図 3 に示した有機 EL 表示装置の第 1 の表示領域に配置された画素 PX の構成の一例を示す等価回路図である。

【図 6】図 3 に示した有機 EL 表示装置の第 2 の表示領域に配置された画素 PXa の構成の一例を示す等価回路図である。

【図 7】図 3 に示した有機 EL 表示装置のドライバ IC の構成の一例を示すブロック図である。

【図 8】図 3 に示した有機 EL 表示装置のゲート駆動部の構成の一例を示した概略図である。

【図 9】図 3 に示した有機 EL 表示装置のゲート駆動部及びソース駆動回路から出力される各信号のタイミング図である。

10

【図 10】本発明の別の実施形態に係る有機 EL 表示装置の概略図である。

【発明を実施するための形態】

【0015】

以下、本発明の実施形態に係る有機 EL 表示装置について、図面を参照しながら詳細に説明する。以下に示す実施形態は本発明の実施形態の一例であって、本発明はこれらの実施形態に限定されるものではない。尚、本発明の有機 EL 表示装置について、以下の実施形態では、スマートフォンを例に説明するが、本発明の有機 EL 表示装置はスマートフォンに限定されるものではない。

【0016】

20

図 3 は、本発明の一実施形態に係る有機 EL 表示装置 300 の概略図である。有機 EL 表示装置 300 は、表示部 302 を含み、表示部 302 は、メイン画像を表示する第 1 の表示領域 304 と、メール受信や電話の着信などを使用者に通知したり、タッチボタンとして機能するアイコンを表示する第 2 の表示領域 306 a、306 b、306 c を含む。ここでは、第 2 の表示領域 306 a、306 b、306 c を示したが、第 2 の表示領域の数は三つに限定されない。

【0017】

図 4 は、本発明の有機 EL 表示装置 300 の内部構成を示す概略図である。有機 EL 表示装置 300 は、CPU 401、ドライバ IC 403、ゲート駆動回路 405、ゲート線 GL1 ~ GLn、データ線 DL1 ~ DLm、スイッチ制御信号線 SWCL、電源供給部（図示せず）、電源供給部に接続された電源線 VDD（図示せず）及びスイッチ部 407 を有し、第 1 の表示領域 304 にはゲート線 GL1 ~ GLn とデータ線 DL1 ~ DLn とが交差する位置に複数の画像表示用の第 1 の画素 PX がマトリクス状に配置されており、各第 2 の表示領域 306 a ~ 306 c にはアイコン表示用の複数の第 2 の画素 PXa が配置されている。第 1 の表示領域 304 と第 2 の表示領域 306 a ~ 306 c との間には、スイッチ部 407 が配置されている。データ線 DL1 ~ DLm のうち、第 1 の表示領域 304 において第 2 の表示領域 306 a ~ 306 c に対応する位置に配置された第 1 の画素 PX に接続されたデータ線は、スイッチ部 407 を介して第 2 の表示領域 306 a ~ 306 c における対応する第 2 の画素 PXa に共通に接続されている。スイッチ部 407 は、複数のスイッチングトランジスタを含み、複数のスイッチングトランジスタの各ゲートは、スイッチ制御信号線 SWCL に共通に接続されている。複数のスイッチングトランジスタの各ドレインは、第 1 の表示領域 304 において第 2 の表示領域 306 a ~ 306 c に対応する位置に配置された第 1 の画素 PX に接続されたデータ線に接続され、複数のスイッチングトランジスタの各ソースは、第 2 の表示領域 306 a ~ 306 c における対応する第 2 の画素 PXa に接続するデータ線と接続されている。図 4 において、ゲート線 GL1 ~ GLn は、各々三つのゲート信号線を含んでもよく、例えば、ゲート線 GL1 はゲート信号線 g1a ~ g1c を含んでもよく、ゲート線 GLn はゲート信号線 gna ~ gnc を含んでもよい。ゲート線に含まれるゲート信号線の数は、これに限定されず、第 1 の画素 PX の構成に応じて適宜変更されてもよい。第 1 の画素 PX は、データ線 DL1 ~ DLm から供給される駆動電圧 Data に応じて各画素 PX の輝度を制御するための駆動トランジスタ及びコンデンサを含む。図示してはいないが、有機 EL 表示装置 300 は、必要に応じて、タッチセンサなどを含んでもよい。

30

40

【0018】

50

図5は、第1の表示領域304において、ゲート線GLnとデータ線DLmとが交差する位置に配置された第1の画素PXの構成の一例を示す。第1の画素PXは、四つの駆動トランジスタTR1~TR4、二つのコンデンサC1、C2及び有機EL素子OLEDを含む。駆動トランジスタTR1は、ソースがデータ線DLmに接続され、ドレインがコンデンサC1に接続され、ゲートがゲート信号線gnaに接続される。コンデンサC1は、駆動トランジスタTR1のドレインと第1のノードN1との間に配置される。コンデンサC2は、電源線VDDと第1のノードN1との間に配置される。駆動トランジスタTR2は、ソースが電源線VDDに接続され、ドレインが第2のノードN2に接続され、ゲートが第1のノードN1に接続される。駆動トランジスタTR3は、ソースが第1のノードN1に接続され、ドレインが第2のノードN2に接続され、ゲートがゲート信号線gnbに接続される。駆動トランジスタTR4は、ソースが第2のノードN2に接続され、ドレインが有機EL素子OLEDのアノード側に接続され、ゲートがゲート信号線gncに接続される。有機EL素子OLEDは、アノードが駆動トランジスタTR4のドレインに接続され、カソードは接地される。尚、図5に示した第1の画素PXの構成は、一例であって、この構成に限定されるわけではない。

【0019】

図6は、第2の表示領域306a、306b、306cに配置された第2の画素PXaの構成の一例を示す。第2の画素PXaは、駆動トランジスタTR5、コンデンサC3及び有機EL素子OLEDを含む。コンデンサC3は、データ線DLと駆動トランジスタTR5のゲートとの間に配置される。駆動トランジスタTR5は、ソースが電源線VDDに接続され、ドレインが有機EL素子OLEDのアノード側に接続され、ゲートがコンデンサC3に接続される。有機EL素子OLEDは、アノードが駆動トランジスタTR5のドレインに接続され、カソードは接地される。尚、図6に示した第2の画素PXaの構成は、一例であって、この構成に限定されるわけではない。

【0020】

図7は、有機EL表示装置300のドライバIC403の構成の一例を示すブロック図である。ドライバIC403は、モバイル・インダストリ・プロセッサ・インターフェース/ディスプレイ・シリアル・インターフェース(MIPI/DSI)701、シリアルインターフェース702、タイミング発生回路703、駆動電圧生成回路705、ソース駆動回路707、ランプ制御回路708、及びゲート制御回路709を含む。

【0021】

図7を参照すると、画像データ及び画像データを出力するための複数の制御信号は、外部からCPU401に入力され、CPU401において画像データの合成や拡大・縮小、データ変換などの処理が行われる。表示用に変換された画像データは、ドライバIC403のMIPI/DSI701を介してタイミング信号生成回路703に出力される。また、電源制御や表示制御に必要なレジスタ情報がCPU401からシリアルインターフェース702を介してタイミング信号生成回路703に出力される。タイミング信号生成回路703は、レジスタ情報を受けて、駆動電圧を制御する信号を駆動電圧生成回路705に出力するとともに、画像データを受けて、画像データ信号R、G、Bを生成してソース駆動回路707に出力する。また、タイミング信号生成回路703は、画像データを出力するための複数の制御信号を受けて垂直同期信号Vsyncなどの制御信号やゲートクロック信号及びゲートスタート信号を生成する。垂直同期信号Vsync、ゲートクロック信号、ゲートスタート信号は、タイミング信号生成回路703からゲート制御回路709を通じてゲート駆動回路405に出力される。駆動電圧生成回路705は、ゲート駆動又はソース駆動に必要な電源電圧を生成してソース駆動回路707及びゲート制御回路709に出力し、また、表示階調に対応したリファレンス電圧を生成して、ソース駆動回路707に出力する。ソース駆動回路707は、画像データ信号R、G、Bに対応するリファレンス電圧を選択し、後述するゲート信号に応答して、選択されたリファレンス電圧を駆動電圧Dataとして各データ線DL1~DLmに出力する。また、図示していないが、タイミング信号生成回路703は、電源電圧の出力を制御するタイミング信号を電源供給部に出力する。

【0022】

メールの受信などがあった場合や、使用者がタッチボタンとして第2の表示領域306a~306cのいずれかをタッチした場合、CPU401からシリアルインターフェース702を介してメ

10

20

30

40

50

ールの受信や使用者のタッチなどの有無を示すハイ（High）レベル又はロウ（Low）レベルの2値信号が出力され、ランプ制御回路708に提供される。ランプ制御回路708はレジスタを含む。ランプ制御回路708は、シリアルインターフェース702を介して受けた信号のレベルに応答して、第2の表示領域306a～306cの第2の画素PXaを駆動するための所定の電圧を出力させる制御信号をソース駆動回路707に出力する。ソース駆動回路707は、前記所定の電圧をデータ線DL1～DLmのうち、第2の表示領域306a～306cの第2の画素PXaに接続されたデータ線に出力する。

【0023】

ここでは、モバイル・インダストリ・プロセッサ・インターフェース/ディスプレイ・シリアル・インターフェース（MIPI/DSI）701、シリアルインターフェース702、タイミン

10

【0024】

図8は、有機EL表示装置300のゲート駆動回路405の構成の一例を示した概略図である。ゲート駆動回路405は、シフトレジスタ部801及びセトリセット回路803を含む。シフトレジスタ部801は、複数段のシフトレジスタS/R1～S/Rn+j（但し、jは2以上の整数）を含む。各シフトレジスタS/R1～S/Rn+jのクロック端子ckには、ゲートクロック信号が入力される。1段目のシフトレジスタS/R1の入力端子iには、ゲートスタートパルスが入力される。シフトレジスタS/R1は、ゲートクロック信号に同期して出力端子oからゲート信号Gate1をゲート線GL1に出力する。2段目のシフトレジスタS/R2の入力端子iには、シフトレジスタS/R1の出力端子oから出力されたゲート信号Gate1が入力される。シフトレジスタS/R2は、ゲート信号Gate1の入力を受けると、ゲートクロック信号に同期して出力端子oからゲート信号Gate2をゲート線GL2に出力する。同様に、以降の3段目のシフトレジスタS/R3～n段目のシフトレジスタS/Rnは、入力端子iに前段から出力されたゲート信号Gate2～Gaten-1の入力を受けて、ゲートクロック信号に同期して出力端子oからゲート信号Gate3～Gatenをゲート線GL3～GLnにそれぞれ出力する。

20

【0025】

n段目のシフトレジスタS/Rnの出力Gatenは、n+1段目のシフトレジスタS/Rn+1の入力端子iに入力される。シフトレジスタS/Rn+1は、Gatenの入力を受けて、ゲートクロック信号に同期して出力端子oから信号Gaten+1を出力する。シフトレジスタS/Rn+1からの出力Gate n+1は、シフトレジスタS/Rn+1の後段のシフトレジスタの入力端子iとセトリセット回路803のセット端子Sに入力される。セトリセット回路803は、ゲートクロック信号に同期して第2の表示領域用のスイッチ信号SWaをスイッチ制御信号線SWCLに出力する。セトリセット回路803は、セット端子SにGaten+1の入力を受けて、出力端子Qからハイ（High）レベルのスイッチ信号SWaを出力する。スイッチ信号SWaは、最終段のシフトレジスタS/Rn+jの出力端子oから出力された信号Gaten+jがセトリセット回路803のリセット端子Rに入力されるまで、ハイレベルを維持し続ける。シフトレジスタS/Rn+jからの出力された信号Gaten+jがセトリセット回路803のリセット端子Rに入力されると、出力端子Qから出力されるスイッチ信号SWaはロウ（Low）レベルに戻る。

30

40

【0026】

ここで、n+1段目のシフトレジスタS/Rn+1と最終段のシフトレジスタS/Rn+jとの間には、所定の数のシフトレジスタが配置されていてもよい。シフトレジスタS/Rn+1～シフトレジスタS/Rn+jにおいて、前段のシフトレジスタ出力端子oから出力された信号は、後段のシフトレジスタの入力端子iに入力される。但し、上述したように、n+1段目のシフトレジスタS/Rn+1からの出力信号Gaten+1はセトリセット回路703のセット端子Sにも入力され、最終段のシフトレジスタS/Rn+jの出力信号Gaten+jは、セトリセット回路803のリセット端子Rに入力される。n+1段目のシフトレジスタS/Rn+1と最終段のシフトレジスタS/Rn+jとの間に配置されたシフトレジスタの個数を適宜変更することにより、セトリセット回

50

路703から出力されるスイッチ信号SWaのハイレベル期間を調節することが可能となる。

【0027】

図9は、ゲート駆動回路405及びソース駆動回路707から出力される各信号のタイミングを示す図面である。図9を参照すると、一フレーム期間において、ゲートクロック信号に同期して、ゲート駆動回路405からゲート信号Gate1～Gatenがゲート線GL1～GLnに順次出力される。ゲート信号Gate1～Gatenにตอบสนองして、第1の表示領域304に配置された第1の画素PXの駆動トランジスタTR1～TR4が行毎に順次駆動されて、ソース駆動回路707からデータ線DL1～DLmを通じて第1の画素PXの各々の輝度に対応する駆動電圧Dataが対応する第1の画素PXに行毎に印加される。第1の画素PXの有機EL素子OLEDには、第1の画素PXの各々に印加された駆動電圧Dataに応じた電流が流れ、有機EL発光素子OLEDは流れる電流量に応じた輝度で発光する。このようにして、フレーム期間には、有機EL表示装置300の第1の表示領域304においてメイン画像が表示される。フレーム期間の間、ゲート駆動回路405から出力されるアイコン表示用スイッチ信号SWaはロウレベルであり、スイッチ部407の複数のスイッチングトランジスタは全てオフ状態である。そのため、ソース駆動回路707からは所定の電圧Data'が出力されず、有機EL表示装置300の第2の表示領域306a、306b、306cの第2の画素PXaは駆動されない。

10

【0028】

一方、垂直帰線期間においては、ゲートクロック信号に同期して、ゲート駆動回路405からハイレベルのスイッチ信号SWaがスイッチ制御信号線SWCLに出力される。スイッチ信号SWaにตอบสนองして、スイッチ部407の複数のスイッチングトランジスタがオンされる。ソース駆動回路707は、データ線DL1～DLmのうち、第2の表示領域306a、306b、306cの第2の画素PXaに接続されたデータ線を通じて、所定の電圧Data'を第2の表示領域306a、306b、306cの第2の画素PXaに印加する。第2の画素PXaにおける有機EL素子OLEDには、第2の画素PXaの各々に印加された所定の電圧Data'に応じた電流が流れ、第2の画素PXaにおける有機EL発光素子OLEDは流れる電流量に応じた輝度で発光する。垂直帰線期間の間、ゲート駆動回路405からはゲート信号Gate1～Gatenが出力されないため、ソース駆動回路707からは駆動電圧Dataが出力されず、有機EL表示装置300の第1の表示領域304における第1の画素PXは駆動されない。

20

【0029】

尚、図9では、垂直帰線期間の一部の期間においてスイッチ信号SWaがハイレベルとなることを示しているが、これに限定されず、垂直帰線期間の全期間においてスイッチ信号SWaがハイレベルとなってもよい。上述したように、垂直帰線期間におけるスイッチ信号SWaのハイレベル期間は、シフトレジスタ部801におけるn+1段目のシフトレジスタS/Rn+1と最終段のシフトレジスタS/Rn+jとの間に配置されたシフトレジスタの個数によって決定される。

30

【0030】

図4を参照して述べたように、データ線DL1～DLmのうち、第1の表示領域304において第2の表示領域306a～306cに対応する位置に配置された第1の画素PXに接続されたデータ線は、スイッチ部407を介して第2の表示領域306a～306cにおける対応する第2の画素PXaに共通に接続されている。本発明の有機EL表示装置300は、第1の表示領域304の第1の画素PXの駆動と第2の表示領域306a、306b、306cの第2の画素PXaの駆動とをスイッチ部407によって切り換える。即ち、図9を参照して上述したように、フレーム期間においては、第1の表示領域304の第1の画素PXが駆動されてメイン画像が表示されるが、スイッチ部407がオフ状態であるため、第2の表示領域306a、306b、306cの画素PXaは駆動されない。一方、垂直帰線期間においては、スイッチ部407がオン状態となるため、第2の表示領域306a、306b、306cの画素PXaが駆動されて、第2の表示領域306a、306b、306cにおいてアイコンが表示されるが、第1の表示領域304の第1の画素PXは駆動されない。

40

【0031】

したがって、本発明の有機EL表示装置300においては、第1の表示領域304の所定の第1の画素PXと第2の表示領域306a～306cの第2の画素PXaとがスイッチ部407を介してデー

50

タ線を共有する、即ち、第1の表示領域304の第1の画素PXを駆動するための駆動電圧Data aと第2の表示領域306a、306b、306cの第2の画素PXaを駆動するための所定の電圧Data 'とが共通のデータ線を用いて第1の画素PX及び第2の画素PXaに伝達されることにより、データ線DL1~DLmの他に、所定の電圧Data 'を第2の表示領域306a、306b、306cの第2の画素PXaに伝達するための信号線を別途に設ける必要はない。信号線の数を増やす必要がないため、信号線の負荷も増えず、駆動周波数をあげる必要もない。

【0032】

さらに、第1の表示領域304の第1の画素PXの駆動と第2の表示領域306a、306b、306cの第2の画素PXaの駆動とをスイッチ部407によって切り換えることにより、フレーム期間においては第2の表示領域306a~306cの第2の画素PXaは駆動されず、垂直帰線期間においては第1の表示領域304の第1の画素PXは駆動されない。そのため、有機EL表示装置300の消費電力を低減することができる。

【0033】

また、本発明の有機EL表示装置300においては、有機EL素子による表示領域をメイン画像を表示する第1の表示領域304だけでなく、メール受信や電話の着信などを使用者に通知したり、タッチボタンとして機能するアイコンを表示する第2の表示領域306a~306cにまで拡大している。そのため、第1の表示領域304の第1の画素PXと第2の表示領域306a~306cの第2の画素PXaとを駆動するための駆動IC又は駆動回路を第1の表示領域用と第2の表示領域用とで別々に設ける必要はなく、回路部品を高密度で実装することができる。

【0034】

図10は、本発明の別の実施形態に係る有機EL表示装置1000の概略図である。有機EL表示装置1000は、表示部1002と内蔵された駆動IC1005とを含み、表示部1002は、メイン画像を表示する第1の表示領域1004と、メール受信や電話の着信などを使用者に通知したり、タッチボタンとして機能するアイコンを表示する第2の表示領域1006a、1006b、1006cを含む。ここでは、三つの第2の表示領域1006a、1006b、1006cを示したが、第2の表示領域の数は三つに限定されない。有機EL表示装置1000の基本的な構成は、前述の有機EL表示装置300と同様であるため、ここでは重複する説明は省略する。

【0035】

有機EL表示装置1000は、有機EL表示装置300とは異なり、二つの電源供給部1008a、1008bを含む。第1の電源供給部1008aは、第1のフレキシブルプリント回路基板FPC1に実装されて、有機EL表示装置1000の上部側に配置されて、有機EL表示装置1000の第1の表示領域1004の上部側を含む表示部1002の上側の第1の画素PXに電源を供給する。第2の電源供給部1008bは、第2のフレキシブルプリント回路基板FPC2に実装されて、有機EL表示装置1000の下部側に配置されて、有機EL表示装置1000の第1の表示領域1004の下部側の第1の画素PX及び第2の表示領域1006a、1006b、1006cにおける第2の画素PXaを含む表示部1002の下側の画素に電源を供給する。

【0036】

有機EL表示装置1000は、有機EL表示装置300と同様に、第1の表示領域1004において第2の表示領域1006a~1006cに対応する位置に配置された第1の画素PXに接続されたデータ線は、スイッチ部1007(図示せず)を介して第2の表示領域1006a~1006cにおける対応する第2の画素PXaに共通に接続されており、第1の画素PXを駆動するための駆動電圧Data aと第2の画素PXaを駆動するための所定の電圧Data 'とは共通のデータ線を通じて第1の画素PX及び第2の画素PXaの各々に伝達される。そのため、有機EL表示装置1000は、データ線の他に、所定の電圧Data 'を第2の画素PXaに伝達するための信号線を別途に設けて、信号線の数を増やす必要がない。したがって、第2の表示領域1006a、1006b、1006cの各々の間にスペースを設けることができ、そのスペースを利用して第2の電源供給部1008bの接続部を設置することができる。

【0037】

有機EL表示装置1000の上側部及び下側部に配置された二つの電源供給部1008a、1008bの

10

20

30

40

50

両方から表示部1002の第1の画素PX及び／又は第2のPXaに給電することにより、第1の電源供給部1008a、又は第2の電源供給部1008bと表示部1002の第1の画素PX及び／又は第2の画素PXaとを接続する電源線VDD（図示せず）を短くして、電源線VDDの抵抗を低くすることができる。電源線VDDの抵抗を低くし、有機EL表示装置1000の上側部及び下側部の両側から表示部1002の第1の画素PX及び／又は第2の画素PXaに給電することにより、有機EL表示装置1000の表示部1002における輝度差が低減される。

【符号の説明】

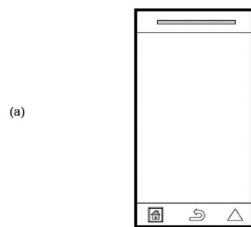
【 0 0 3 8 】

300 有機EL表示装置
 302 表示部
 304 第1の表示領域
 306a～306c 第2の表示領域
 401 CPU
 403 駆動IC
 405 ゲート駆動回路
 407 スイッチ部
 GL1～GLn ゲート線
 DL1～DLm データ線
 PX 第1の画素
 PXa 第2の画素

10

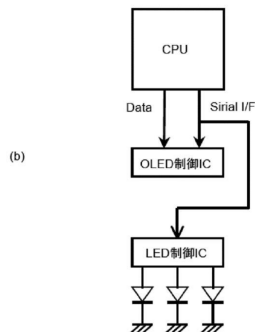
20

【図1】



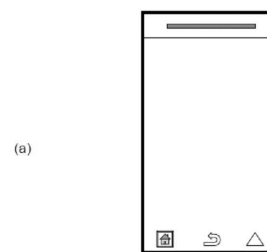
(a)

アイコン部をLEDで点灯



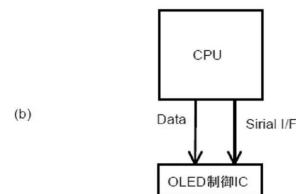
(b)

【図2】



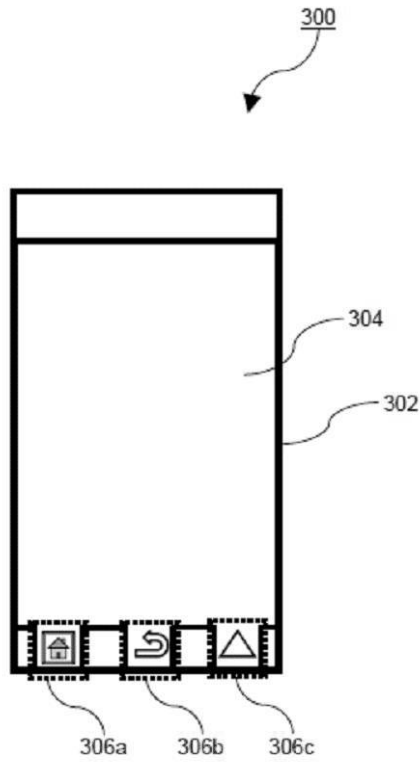
(a)

アイコン部を有機EL表示領域を延長して点灯

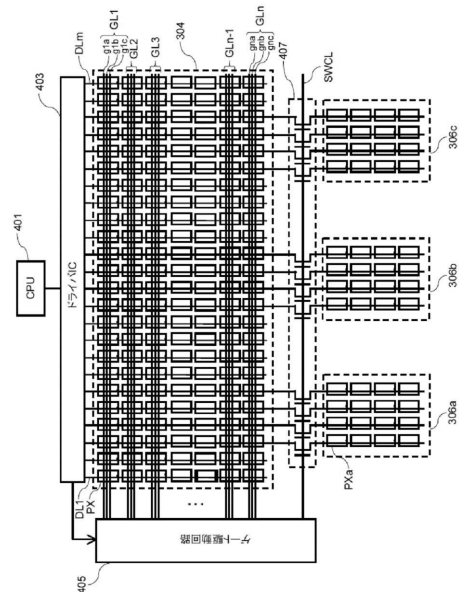


(b)

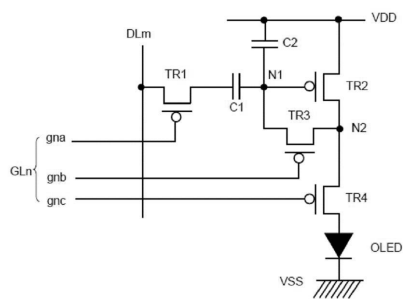
【図3】



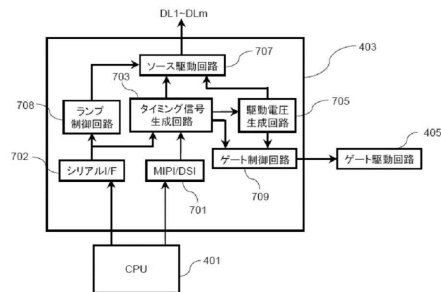
【図4】



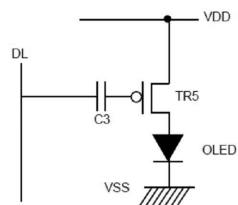
【図5】



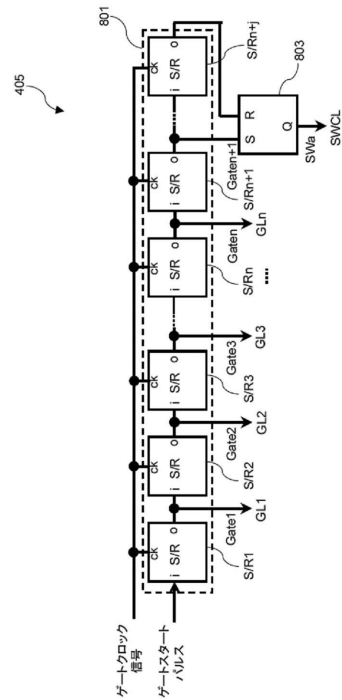
【図7】



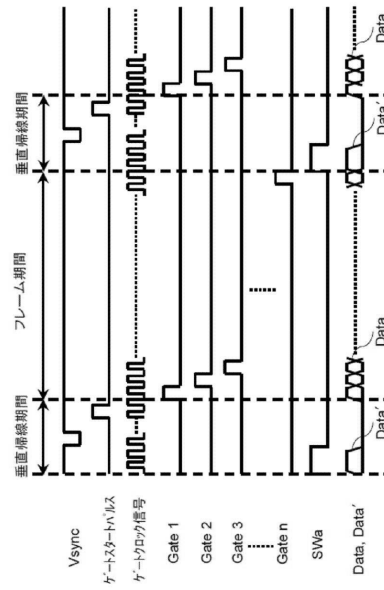
【図6】



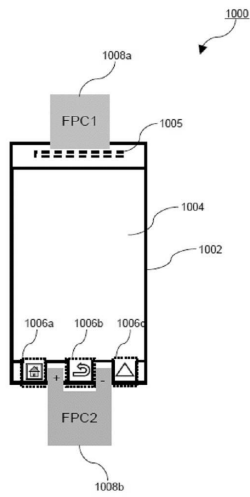
【図 8】



【図 9】



【図 10】



フロントページの続き

(51) Int.Cl.	F I		
	G 0 9 G	3/20	6 9 1 D
	G 0 9 G	3/20	6 8 0 H
	H 0 5 B	33/14	A

(56) 参考文献 特開 2 0 1 1 - 2 0 3 6 8 7 (J P , A)
特開 2 0 0 2 - 3 0 3 8 4 6 (J P , A)
特開 2 0 0 2 - 1 7 5 0 3 5 (J P , A)

(58) 調査した分野(Int.Cl. , D B 名)
G 0 9 G 3 / 0 0 - 3 / 3 8
H 0 1 L 5 1 / 5 0

专利名称(译)	有机EL表示装置		
公开(公告)号	JP6076714B2	公开(公告)日	2017-02-08
申请号	JP2012261951	申请日	2012-11-30
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
当前申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	沼田祐一		
发明人	沼田 祐一		
IPC分类号	G09G3/3266 G09G3/3291 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G3/14 G09G2300/0426 G09G2310/0221 G09G2320/0233		
FI分类号	G09G3/3266 G09G3/3291 G09G3/20.624.B G09G3/20.611.A G09G3/20.680.D G09G3/20.691.D G09G3/20.680.H H05B33/14.A G09G3/30.J G09G3/3225		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC33 3K107/CC43 3K107/CC45 3K107/EE03 3K107/EE58 3K107/HH02 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC07 5C080/DD05 5C080/DD26 5C080/EE27 5C080/FF11 5C080/HH09 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK47 5C380/AA01 5C380/AB06 5C380/AB28 5C380/AB39 5C380/AB46 5C380/AC11 5C380/AC12 5C380/BA01 5C380/BA06 5C380/BA12 5C380/BA19 5C380/BB05 5C380/CB16 5C380/CB17 5C380/CC03 5C380/CC26 5C380/CC33 5C380/CC39 5C380/CC64 5C380/CD011 5C380/CD024 5C380/CE01 5C380/CE05 5C380/CE19 5C380/CF07 5C380/CF51 5C380/CF62 5C380/DA25 5C380/DA30 5C380/DA35 5C380/DA49		
审查员(译)	中村直之		
其他公开文献	JP2014106506A		
外部链接	Espacenet		

摘要(译)

提供一种有机电致发光显示装置，其中可以以高密度安装电路部件，并且可以降低功耗。本发明的有机电致发光显示装置包括：显示部，包括具有多个第一像素的第一显示区域和具有多个第二像素的第二显示区域；以及开关单元，由多个晶体管形成，在第一显示区域中和在第二显示区域中显示。开关单元在用于驱动显示部分中的多个第一像素的帧时间段期间不驱动多个第二像素，并且在不驱动多个第一像素的垂直回扫时间段期间驱动多个第二像素在显示部。

(19) 日本国特許庁(JP)	(12) 特 許 公 報(B2)	(11) 特許番号 特許第6076714号 (P6076714)
(45) 発行日 平成29年2月8日(2017.2.8)	(24) 登録日 平成29年1月20日(2017.1.20)	
(51) Int. Cl. G09G 3/3266 (2016.01) G09G 3/3291 (2016.01) G09G 3/20 (2006.01) H01L 51/50 (2006.01)	F I G09G 3/3266 G09G 3/3291 G09G 3/20 624B G09G 3/20 611A G09G 3/20 680D 請求項の数 7 (全 13 頁) 最終頁に続く	
(21) 出願番号 特願2012-261951(P2012-261951) (22) 出願日 平成24年11月30日(2012.11.30) (65) 公開番号 特開2014-106506(P2014-106506A) (43) 公開日 平成26年6月9日(2014.6.9) 審査請求日 平成27年10月13日(2015.10.13)	(73) 特許権者 502356528 株式会社ジャパンディスプレイ 東京都港区西新橋三丁目7番1号 (74) 代理人 110000408 特許業務法人高橋・林アンドパートナーズ (72) 発明者 沼田 祐一 千葉県茂原市早野3300番地 株式会社 ジャパンディスプレイイースト内 審査官 中村 直行	
最終頁に続く		
(54) 【発明の名称】 有機EL表示装置		