

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4943534号
(P4943534)

(45) 発行日 平成24年5月30日(2012.5.30)

(24) 登録日 平成24年3月9日(2012.3.9)

(51) Int.Cl.

F I

H O 1 L 51/50 (2006.01)

H O 5 B 33/14 A

G O 9 F 9/30 (2006.01)

G O 9 F 9/30 3 3 O Z

H O 1 L 29/786 (2006.01)

H O 1 L 29/78 6 1 2 C

G O 9 F 9/00 (2006.01)

G O 9 F 9/30 3 3 8

H O 1 L 27/32 (2006.01)

G O 9 F 9/00 3 3 8

請求項の数 26 (全 21 頁) 最終頁に続く

(21) 出願番号 特願2010-120554 (P2010-120554)
 (22) 出願日 平成22年5月26日(2010.5.26)
 (65) 公開番号 特開2011-181883 (P2011-181883A)
 (43) 公開日 平成23年9月15日(2011.9.15)
 審査請求日 平成22年5月26日(2010.5.26)
 (31) 優先権主張番号 10-2010-0019045
 (32) 優先日 平成22年3月3日(2010.3.3)
 (33) 優先権主張国 韓国(KR)

(73) 特許権者 308040351
 三星モバイルディスプレイ株式会社
 Samsung Mobile Display Co., Ltd.
 大韓民国京畿道龍仁市器興区農書洞山24
 San #24 Nongseo-Dong,
 Giheung-Gu, Yongin
 -City, Gyeonggi-Do 4
 46-711 Republic of
 KOREA

(74) 代理人 100146835
 弁理士 佐伯 義文

(74) 代理人 100089037
 弁理士 渡邊 隆

最終頁に続く

(54) 【発明の名称】 有機発光表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

基板本体；

前記基板本体上の同一層に形成され、それぞれ不純物がドーピングされた多結晶シリコン膜を含む半導体層及び第1キャパシタ電極；

前記半導体層及び前記第1キャパシタ電極上に形成されたゲート絶縁膜；

前記ゲート絶縁膜を介在して前記半導体層上に形成されたゲート電極；及び

前記ゲート絶縁膜を介在して前記第1キャパシタ電極上に形成され、前記ゲート電極と同一層に形成された第2キャパシタ電極；

を含み、

前記第2キャパシタ電極は、相対的に厚い厚さを有する電極凸部と、相対的に薄い厚さを有する電極凹部とを含み、

前記第2キャパシタ電極の電極凹部は、前記ゲート電極より相対的に薄い厚さを有する有機発光表示装置。

【請求項 2】

前記ゲート電極及び前記第2キャパシタ電極は互いに同一の金属物質を含み、前記金属物質はモリブデン(Mo)、クロム(Cr)、及びタングステン(W)のいずれか一つ以上を含む、請求項1に記載の有機発光表示装置。

【請求項 3】

前記ゲート電極は170nm以上の厚さを有し、

10

20

前記第 2 キャパシタ電極の前記電極凹部は、前記ゲート電極の厚さの 75% 以下の厚さを有する、請求項 2 に記載の有機発光表示装置。

【請求項 4】

前記第 2 キャパシタ電極の前記電極凸部は前記ゲート電極と同一の厚さを有する、請求項 3 に記載の有機発光表示装置。

【請求項 5】

前記第 1 キャパシタ電極及び前記半導体層にそれぞれドーピングされた不純物は、P 型不純物及び N 型不純物のいずれか一つである、請求項 2 に記載の有機発光表示装置。

【請求項 6】

前記不純物はホウ素 (boron) を含む、請求項 5 に記載の有機発光表示装置。

10

【請求項 7】

前記半導体層は、前記ゲート電極と重畳したチャネル領域と、前記チャネル領域の両側に形成されたソース領域及びドレイン領域に区分され、

前記半導体層の前記チャネル領域は、真性半導体 (intrinsic semiconductor) であり、前記半導体層の前記ソース領域及び前記ドレイン領域と前記第 1 キャパシタ電極は不純物半導体 (impurity semiconductor) である、請求項 2 に記載の有機発光表示装置。

【請求項 8】

前記第 1 キャパシタ電極に前記不純物がドーピングされた領域は、前記第 2 キャパシタ電極の前記電極凹部と重畳した注入領域と、前記注入領域の周辺に位置する拡張注入領域に区分され、

20

前記拡張注入領域は、前記注入領域から側面方向に成長 (lateral straggling) する、請求項 1 乃至 7 のいずれか一項に記載の有機発光表示装置。

【請求項 9】

前記第 2 キャパシタ電極の前記電極凸部は、一つの前記注入領域から前記拡張注入領域が前記第 1 キャパシタ電極と平行な一方向に成長した距離の 2 倍より小さいか同一の幅を有する、請求項 8 に記載の有機発光表示装置。

【請求項 10】

前記第 2 キャパシタ電極の電極凹部は、10 nm 乃至 140 nm 範囲内に属する厚さを有する、請求項 8 に記載の有機発光表示装置。

30

【請求項 11】

前記第 2 キャパシタ電極の前記電極凹部と前記電極凸部はストライプパターンに配列される、請求項 9 に記載の有機発光表示装置。

【請求項 12】

前記第 2 キャパシタ電極の前記電極凹部と前記電極凸部は格子パターンに配列される、請求項 9 に記載の有機発光表示装置。

【請求項 13】

基板本体上に多結晶シリコン膜を形成する段階；

前記多結晶シリコン膜をパターンニングして半導体層の中間体と第 1 キャパシタ電極の中間体を形成する段階；

40

前記半導体層の中間体及び前記第 1 キャパシタ電極の中間体上にゲート絶縁膜を形成する段階；

前記ゲート絶縁膜上に前記半導体層の中間体の一部と重畳するようにゲート電極を形成し、前記第 1 キャパシタ電極の中間体と重畳するように第 2 キャパシタ電極を形成する段階；及び

前記半導体層の中間体及び前記第 1 キャパシタ電極の中間体に不純物をドーピングして半導体層及び第 1 キャパシタ電極を形成する段階；

を含み、

前記第 2 キャパシタ電極は、相対的に厚い厚さを有する電極凸部と、相対的に薄い厚さを有する電極凹部とを含み、前記電極凹部は前記ゲート電極より相対的に薄い厚さを有し

50

、前記不純物は前記第 2 キャパシタ電極を透過して前記第 1 キャパシタ電極にドーピングされる有機発光表示装置の製造方法。

【請求項 14】

前記ゲート電極及び前記第 2 キャパシタ電極は互いに同一の金属物質を含み、

前記金属物質は、モリブデン (Mo)、クロム (Cr)、及びタングステン (W) のいずれか一つ以上を含む、請求項 13 に記載の有機発光表示装置の製造方法。

【請求項 15】

前記ゲート電極は 170 nm 以上の厚さを有し、

前記第 2 キャパシタ電極の前記電極凹部は、前記ゲート電極の厚さの 75 % 以下の厚さを有する、請求項 14 に記載の有機発光表示装置の製造方法。

10

【請求項 16】

前記第 2 キャパシタ電極の前記電極凸部は前記ゲート電極と同一の厚さを有する、請求項 15 に記載の有機発光表示装置の製造方法。

【請求項 17】

前記第 2 キャパシタ電極の前記電極凹部は 10 nm 乃至 140 nm 範囲内に属する厚さを有する、請求項 15 に記載の有機発光表示装置の製造方法。

【請求項 18】

前記半導体層は、前記ゲート電極と重畳したチャネル領域と、前記チャネル領域の両側に形成されたソース領域及びドレイン領域に区分され、

前記半導体層の前記チャネル領域は真性半導体 (intrinsic semiconductor) であり、前記半導体層の前記ソース領域及び前記ドレイン領域と前記第 1 キャパシタ電極は不純物半導体 (impurity semiconductor) である、請求項 13 に記載の有機発光表示装置の製造方法。

20

【請求項 19】

前記第 1 キャパシタ電極に前記不純物がドーピングされる領域は、前記第 2 キャパシタ電極の前記電極凹部と重畳する注入領域と、前記注入領域の周辺に位置する拡張注入領域に区分され、

前記拡張注入領域は、前記不純物がドーピングされる過程で、前記注入領域から側面方向に成長 (lateral straggling) する、請求項 13 乃至 18 のいずれか一項に記載の有機発光表示装置の製造方法。

30

【請求項 20】

前記第 2 キャパシタ電極の前記電極凸部は、一つの前記注入領域から前記拡張注入領域が前記第 1 キャパシタ電極と平行な一方向に成長する距離の 2 倍より小さいか同一の幅を有する、請求項 19 に記載の有機発光表示装置の製造方法。

【請求項 21】

前記不純物は、P 型不純物及び N 型不純物のいずれか一つである、請求項 20 に記載の有機発光表示装置の製造方法。

【請求項 22】

前記不純物はホウ素 (boron) を含む、請求項 21 に記載の有機発光表示装置の製造方法。

40

【請求項 23】

前記不純物は、30 keV 以上のエネルギーと、 $1.0 \times 10^{12} \text{ atoms/cm}^2$ 以上のドーズ (dose) 量でイオン注入される、請求項 22 に記載の有機発光表示装置の製造方法。

【請求項 24】

前記ゲート電極と前記第 2 キャパシタ電極は、前記ゲート絶縁膜上にゲート金属膜を形成した後、前記ゲート金属膜を感光膜パターンを利用したフォトリソエッチング工程によってパターンニングして形成され、

前記感光膜パターンは、前記ゲート電極上に位置する第 1 部分と、前記第 2 キャパシタ電極上に位置する第 2 部分とを含み、

50

前記感光膜の第２部分は、前記第１部分と同一の厚さを有する凸部と、前記凸部より相対的に薄い厚さを有する凹部に区分される、請求項２１に記載の有機発光表示装置の製造方法。

【請求項２５】

前記感光膜パターンを通じて前記ゲート金属膜をエッチングして、前記ゲート電極と第１キャパシタ電極の中間体を形成した後、前記感光膜パターンの第２部分の凹部を除去し、さらに前記第１キャパシタ電極の中間体を一部エッチングして前記キャパシタ電極を形成する、請求項２４に記載の有機発光表示装置の製造方法。

【請求項２６】

前記感光膜パターンは、ハーフトーン（half tone）露光法または二重露光法を用いて形成される、請求項２４に記載の有機発光表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明の実施形態は有機発光表示装置に関し、より詳しくは、不純物がドーピングされた多結晶シリコン膜をキャパシタの電極として使用した有機発光表示装置に関する。

【背景技術】

【０００２】

有機発光表示装置（organic light emitting diode display）は、光を放出する有機発光素子（organic light emitting diode）を有して画像を表示する自発光型表示装置である。有機発光表示装置は、液晶表示装置（liquid crystal display）とは異なって別途の光源を必要としないので、相対的に厚さと重量を減らすことができる。また、有機発光表示装置は、低い消費電力、高い輝度、及び高い反応速度などの高品質特性を示すので、携帯用電子機器の次世代表示装置として注目されている。

【０００３】

有機発光表示装置は、駆動方式により受動駆動型（passive matrix type）と能動駆動型（active matrix type）に区分される。能動駆動型有機発光表示装置は、各画素ごとに形成された有機発光素子、薄膜トランジスタ（thin film transistor、TFT）、及びキャパシタを有して画素を独立的に制御する。

キャパシタは、通常、薄膜トランジスタと同時に形成することができる。例えば、キャパシタの両電極は、それぞれ薄膜トランジスタの半導体層及びゲート電極と同時に形成することができる。この時、半導体層とキャパシタの一電極は、不純物がドーピングされた多結晶シリコン膜を含む。

【０００４】

しかし、キャパシタの一電極を不純物がドーピングされた多結晶シリコン膜で形成するためには、キャパシタの一電極を形成するための別途のドーピングマスク工程を加えなければならないので、工程が複雑となり、製造費用が高くなるという問題点がある。

【発明の概要】

【発明が解決しようとする課題】

【０００５】

本発明の実施形態は、効果的に不純物がドーピングされた多結晶シリコン膜をキャパシタの電極として使用した有機発光表示装置を提供することを目的とする。

また、上記有機発光表示装置の製造工程を単純化させた製造方法を提供することを目的とする。

【課題を解決するための手段】

【０００６】

本発明の実施形態によれば、有機発光表示装置は、基板本体と、前記基板本体上の同一層に形成され、それぞれ不純物がドーピングされた多結晶シリコン膜を含む半導体層及び

10

20

30

40

50

第1キャパシタ電極と、前記半導体層及び前記第1キャパシタ電極上に形成されたゲート絶縁膜と、前記ゲート絶縁膜を介在して前記半導体層上に形成されたゲート電極、及び前記ゲート絶縁膜を介在して前記第1キャパシタ電極上に形成され、前記ゲート電極と同一層に形成された第2キャパシタ電極を含む。前記第2キャパシタ電極は、相対的に厚い厚さを有する電極凸部と、相対的に薄い厚さを有する電極凹部とを含む。前記第2キャパシタ電極の電極凹部は、前記ゲート電極より相対的に薄い厚さを有する。

【0007】

前記ゲート電極及び前記第2キャパシタ電極は互いに同一の金属物質を含み、前記金属物質はモリブデン(Mo)、クロム(Cr)、及びタングステン(W)のいずれか一つ以上を含むことができる。

10

【0008】

前記ゲート電極は170nm以上の厚さを有し、前記第2キャパシタ電極の前記電極凹部は、前記ゲート電極の厚さの75%以下の厚さを有することができる。

【0009】

前記第2キャパシタ電極の前記電極凸部は、前記ゲート電極と同一の厚さを有することができる。

【0010】

前記第1キャパシタ電極及び前記半導体層のそれぞれにドーピングされた不純物は、P型不純物及びN型不純物のいずれか一つであり得る。

前記不純物はホウ素(boron)を含むことができる。

20

【0011】

前記半導体層は、前記ゲート電極と重畳したチャネル領域と、前記チャネル領域の両側に形成されたソース領域及びドレイン領域に区分できる。前記半導体層の前記チャネル領域は真性半導体(intrinsic semiconductor)であり、前記半導体層の前記ソース領域及び前記ドレイン領域と前記第1キャパシタ電極は不純物半導体(impurity semiconductor)であり得る。

【0012】

前記有機発光表示装置において、前記第1キャパシタ電極に前記不純物がドーピングされた領域は、前記第2キャパシタ電極の前記電極凹部と重畳した注入領域と、前記注入領域の周辺に位置する拡張注入領域に区分できる。前記拡張注入領域は、前記注入領域から側面方向に成長(lateral straggling)することができる。

30

【0013】

前記第2キャパシタ電極の前記電極凸部は、一つの前記注入領域から前記拡張注入領域が前記第1キャパシタ電極と平行な一方向に成長した距離の2倍より小さいか同一の幅を有することができる。

【0014】

前記第2キャパシタ電極の電極凹部は、10nm乃至140nm範囲内に属する厚さを有することができる。

【0015】

前記第2キャパシタ電極の前記電極凹部と前記電極凸部は、ストライプパターンに配列することができる。

40

【0016】

前記第2キャパシタ電極の前記電極凹部と前記電極凸部は、格子パターンに配列することができる。

【0017】

また、本発明の実施形態による有機発光表示装置の製造方法は、基板本体上に多結晶シリコン膜を形成する段階と、前記多結晶シリコン膜をパターニングして、半導体層の中間体と第1キャパシタ電極の中間体を形成する段階と、前記半導体層の中間体及び前記第1キャパシタ電極の中間体上にゲート絶縁膜を形成する段階と、前記ゲート絶縁膜上に前記半導体層の中間体の一部と重畳するようにゲート電極を形成し、前記第1キャパシタ電極

50

の中間体と重畳するように第2キャパシタ電極を形成する段階、及び前記半導体層の中間体及び前記第1キャパシタ電極の中間体に不純物をドーピングして、半導体層及び第1キャパシタ電極を形成する段階を含む。前記第2キャパシタ電極は、相対的に厚い厚さを有する電極凸部と、相対的に薄い厚さを有する電極凹部を含む。前記電極凹部は、前記ゲート電極より相対的に薄い厚さを有し、前記不純物は前記第2キャパシタ電極を透過して前記第1キャパシタ電極にドーピングされる。

【0018】

前記ゲート電極及び前記第2キャパシタ電極は互いに同一の金属物質を含み、前記金属物質は、モリブデン(Mo)、クロム(Cr)、及びタングステン(W)のいずれか一つ以上を含むことができる。

10

【0019】

前記ゲート電極は170nm以上の厚さを有し、前記第2キャパシタ電極の前記電極凹部は、前記ゲート電極厚さの75%以下の厚さを有することができる。

【0020】

前記第2キャパシタ電極の前記電極凸部は、前記ゲート電極と同一の厚さを有することができる。

【0021】

前記第2キャパシタ電極の前記電極凹部は、10nm乃至140nm範囲内に属する厚さを有することができる。

【0022】

20

前記半導体層は、前記ゲート電極と重畳したチャネル領域と、前記チャネル領域の両側に形成されたソース領域及びドレイン領域に区分することができる。前記半導体層の前記チャネル領域は真性半導体(intrinsic semiconductor)であり、前記半導体層の前記ソース領域及び前記ドレイン領域と前記第1キャパシタ電極は不純物半導体(impurity semiconductor)であり得る。

【0023】

前記有機発光表示装置の製造方法において、前記第1キャパシタ電極に前記不純物がドーピングされる領域は、前記第2キャパシタ電極の前記電極凹部と重畳する注入領域と、前記注入領域の周辺に位置する拡張注入領域に区分することができる。前記拡張注入領域は、前記不純物がドーピングされる過程で、前記注入領域から側面方向に成長(lateral straggling)することができる。

30

【0024】

前記第2キャパシタ電極の前記電極凸部は、一つの前記注入領域から前記拡張注入領域が前記第1キャパシタ電極と平行な一方向に成長する距離の2倍より小さいか同一の幅を有することができる。

【0025】

前記不純物は、P型不純物及びN型不純物のいずれか一つであり得る。

前記不純物は、ホウ素(boron)を含むことができる。

前記不純物は、30keV以上のエネルギーと、 $1.0 \times 10^{12} \text{ atoms/cm}^2$ 以上のドーズ(dose)量でイオン注入することができる。

40

【0026】

前記ゲート電極と前記第2キャパシタ電極は、前記ゲート絶縁膜上にゲート金属膜を形成した後、前記ゲート金属膜を感光膜パターンを利用したフォトエッチング工程によってパターンニングして形成することができる。前記感光膜パターンは、前記ゲート電極上に位置する第1部分と、前記第2キャパシタ電極上に位置する第2部分とを含むことができる。前記感光膜の第2部分は、前記第1部分と同一の厚さを有する凸部と、前記凸部より相対的に薄い厚さを有する凹部に区分される。

【0027】

前記感光膜パターンを通じて前記ゲート金属膜をエッチングして、前記ゲート電極と第1キャパシタ電極の中間体を形成した後、前記感光膜パターンの第2部分の凹部を除去し

50

、さらに前記第１キャパシタ電極の中間体を一部エッチングして前記キャパシタ電極を形成することができる。

【００２８】

前記感光膜パターンは、ハーフトーン（half tone）露光法または二重露光法を用いて形成することができる。

【発明の効果】

【００２９】

本発明の実施形態によれば、有機発光表示装置は、効果的に不純物がドーピングされた多結晶シリコン膜をキャパシタの電極として使用することができる。

また、上記の有機発光表示装置の製造方法を単純化することができる。

10

【図面の簡単な説明】

【００３０】

【図１】本発明の一実施形態に係る有機発光表示装置の構造を概略的に示す平面図である。

【図２】図１の有機発光表示装置が有する画素回路を示す回路図である。

【図３】図１の有機発光表示装置を部分拡大して示す断面図である。

【図４】図３のキャパシタを部分拡大して示す断面図である。

【図５】図３のキャパシタを示す部分斜視図である。

【図６】本発明の一実施形態の変形例に従うキャパシタを示す部分斜視図である。

【図７】図１の有機発光表示装置の製造過程を順に示す断面図である。

20

【図８】図１の有機発光表示装置の製造過程を順に示す断面図である。

【図９】図１の有機発光表示装置の製造過程を順に示す断面図である。

【図１０】図１の有機発光表示装置の製造過程を順に示す断面図である。

【図１１】図１の有機発光表示装置の製造過程を順に示す断面図である。

【図１２】図１の有機発光表示装置の製造過程を順に示す断面図である。

【図１３】図１の有機発光表示装置の製造過程を順に示す断面図である。

【図１４】図１の有機発光表示装置の製造過程を順に示す断面図である。

【発明を実施するための形態】

【００３１】

添付した図面を参照して、本発明の実施形態について本発明が属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。本発明は種々の相異なる形態で実現でき、ここで説明する実施形態に限られない。

30

【００３２】

本発明を明確に説明するために、説明上不必要な部分は省略し、明細書の全体にわたって同一または類似する構成要素に対しては同一の参照符号を付ける。

また、図面における各構成の大きさ及び厚さは、説明の便宜のために任意で示したので、本発明の実施形態が必ずしも示されたものに限られることはない。

図面において、種々の層及び領域を明確に表現するために厚さを拡大して示した。なお、図面において、説明の便宜のために一部層及び領域の厚さを誇張して示した。層、膜、領域、板などの部分が、他の部分の上に、または上にあるという時、これは他の部分のすぐ上にある場合だけでなく、その中間にまた他の部分がある場合も含む。

40

【００３３】

以下、図１乃至図３を参照して、本発明の一実施形態に係る有機発光表示装置１０１について説明する。

【００３４】

図１に示すように、有機発光表示装置１０１は、表示領域（ＤＡ）と非表示領域（ＮＡ）に区分された基板本体１１１を含む。基板本体１１１の表示領域（ＤＡ）には多数の画素（ＰＥ）が形成されて画像を表示し、非表示領域（ＮＡ）には一つ以上の駆動回路（ＧＤ、ＤＤ）が形成される。しかし、本発明の一実施形態において、必ずしも非表示領域（ＮＡ）に駆動回路（ＧＤ、ＤＤ）を形成しなければならないことではなく、省略も可能で

50

ある。

【0035】

図2に示すように、本発明の一実施形態では、一つの画素(PE)が有機発光素子(organic light emitting diode)70、二つの薄膜トランジスタ(thin film transistor、TFT)10、20、及び一つのキャパシタ80を備えた2Tr-1Cap構造を有する。しかし、本発明の一実施形態がこれに限定されることではない。したがって、有機発光表示装置101は、一つの画素(PE)に三つ以上の薄膜トランジスタと二つ以上のキャパシタを具備してもよく、別途の配線をさらに設けて多様な構造を有するように形成することも可能である。このように、追加的に形成される薄膜トランジスタ及びキャパシタは、補償回路の構成となり得る。

10

【0036】

補償回路は、各画素(PE)ごとに形成された有機発光素子70の均一性を向上させて、画質に偏差が生じることを抑制する。一般に、補償回路は2個乃至8個の薄膜トランジスタを含む。

【0037】

また、基板本体111の非表示領域(NA)上に形成された駆動回路(GD、DD)(図1に図示)も、追加の薄膜トランジスタを含むことができる。

【0038】

有機発光素子70は、正孔注入電極のアノード(anode)電極と、電子注入電極のカソード(cathode)電極と、及びアノード電極とカソード電極との間に配置された有機発光層とを含む。

20

【0039】

本発明の一実施形態で、一つの画素(PE)は、第1薄膜トランジスタ10と第2薄膜トランジスタ20とを含む。

【0040】

第1薄膜トランジスタ10及び第2薄膜トランジスタ20は、それぞれゲート電極、半導体層、ソース電極、及びドレイン電極を含む。そして、第1薄膜トランジスタ10及び第2薄膜トランジスタ20のうちの一つ以上の薄膜トランジスタの半導体層は、不純物がドーピングされた多結晶シリコン膜を含む。つまり、第1薄膜トランジスタ10及び第2薄膜トランジスタ20のうちの一つ以上の薄膜トランジスタは多結晶シリコン薄膜トランジスタである。

30

【0041】

図2には、ゲートライン(GL)、データライン(DL)、及び共通電源ライン(VDD)と共に、キャパシタライン(CL)が示されているが、本発明の一実施形態が図2に示された構造に限定されることではない。したがって、キャパシタライン(CL)は場合によって省略することもできる。

【0042】

データライン(DL)には第1薄膜トランジスタ10のソース電極が接続され、ゲートライン(GL)には第1薄膜トランジスタ10のゲート電極が接続される。第1薄膜トランジスタ10のドレイン電極は、キャパシタ80を通じてキャパシタライン(CL)に接続される。第1薄膜トランジスタ10のドレイン電極とキャパシタ80との間にノードが形成されて、第2薄膜トランジスタ20のゲート電極が接続される。第2薄膜トランジスタ20のドレイン電極には共通電源ライン(VDD)が接続され、ソース電極には有機発光素子70のアノード電極が接続される。

40

【0043】

第1薄膜トランジスタ10は、発光させようとする画素(PE)を選択するスイッチング素子として使用される。第1薄膜トランジスタ10が瞬間的に導通すれば、キャパシタ80は蓄電され、この時、蓄電される電荷量はデータライン(DL)から印加される電圧の電位に比例する。そして、第1薄膜トランジスタ10が遮断された状態で、キャパシタライン(CL)に1フレーム周期で電圧が増加する信号が入力されると、第2薄膜トラン

50

ジスタ20のゲート電位は、キャパシタ80に蓄電された電位を基準に印加される電圧のレベルが、キャパシタライン(CL)を通じて印加される電圧を従って上昇する。第2薄膜トランジスタ20は、ゲート電位がしきい電圧を越えれば導通する。そうすると、共通電源ライン(VDD)に印加された電圧が第2薄膜トランジスタ20を通じて有機発光素子70に印加され、有機発光素子70は発光する。

このような画素(PE)の構成は上述したものに限定されず、当該技術分野の当業者が容易に実施できる範囲内で多様に変形可能である。

【0044】

次に、図3を参照して、本発明の一実施形態に係る有機発光表示装置101について第2薄膜トランジスタ20及びキャパシタ80の構造を中心に積層順序により詳細に説明する。以下、第2薄膜トランジスタ20を薄膜トランジスタという。

10

【0045】

基板本体111は、ガラス、石英、セラミック、及びプラスチックなどからなる絶縁性基板で形成できる。しかし、本発明の一実施形態がこれに限定されることなく、基板本体111をステンレス鋼などからなる金属性基板で形成してもよい。

【0046】

基板本体111上にはバッファ層120が形成される。一例として、バッファ層120は、窒化ケイ素(SiNx)の単一膜または窒化ケイ素(SiNx)と酸化ケイ素(SiO₂)が積層された二重膜構造に形成できる。バッファ層120は、不純元素または水分のような不必要な成分の浸透を防止すると同時に、表面を平坦化する役割を果たす。しかし、バッファ層120は必ずしも必要な構成ではなく、基板本体111の種類及び工程の条件により省略可能である。

20

【0047】

バッファ層120上には半導体層135と第1キャパシタ電極138が形成される。つまり、半導体層135と第1キャパシタ電極138は同一層に形成される。また、半導体層135と第1キャパシタ電極138はそれぞれ不純物がドーピングされた多結晶シリコン膜を含む。

【0048】

具体的に、半導体層135は、チャネル領域1355と、チャネル領域1355の両側にそれぞれ形成されたソース領域1357及びドレイン領域1356に区分される。半導体層135のチャネル領域1355は不純物がドーピングされない多結晶シリコン膜、つまり、真性半導体(intrinsic semiconductor)である。半導体層135のソース領域1357及びドレイン領域1356は不純物がドーピングされた多結晶シリコン膜、つまり、不純物半導体(impurity semiconductor)である。また、第1キャパシタ電極138は、半導体層135のソース領域1357及びドレイン領域1356と実質的に同一に不純物がドーピングされた多結晶シリコン膜で形成される。つまり、第1キャパシタ電極138は、半導体層135のソース領域1357及びドレイン領域1356が形成される時、共に形成される。

30

【0049】

半導体層135のソース領域1357及びドレイン領域1356と第1キャパシタ電極138にドーピングされる不純物は、P型不純物及びN型不純物のいずれか一つであり得る。不純物の種類は薄膜トランジスタ20の種類によって変わり得る。本発明の一実施形態では、不純物としてホウ素(boron、B)を含むP型不純物が用いられたが、これに限定されることではない。ここで、ホウ素を含む不純物はB₂H₅であってもよく、ホウ素イオンが多結晶シリコン膜にドーピングされて半導体層135のソース領域1357及びドレイン領域1356と第1キャパシタ電極138が形成される。

40

【0050】

半導体層135と第1キャパシタ電極138上にはゲート絶縁膜140が形成される。ゲート絶縁膜140は、テトラエトキシシラン(tetraethyl orthosilicate、TEOS)、窒化ケイ素(SiNx)、及び酸化ケイ素(SiO₂)のい

50

ずれか一つ以上を含んで形成される。一例として、ゲート絶縁膜 140 は、40 nm の厚さを有する窒化シリコン膜と、80 nm の厚さを有するテトラエトキシシラン膜とが順に積層された二重膜に形成することができる。しかし、これは本発明の一実施形態であり、ゲート絶縁膜 140 が上述した構成に限定されることはない。

【0051】

ゲート絶縁膜 140 上にはゲート電極 155 と第 2 キャパシタ電極 158 が形成される。ゲート電極 155 と第 2 キャパシタ電極 158 は互いに同一層に位置し、実質的に同一の金属物質で形成される。この時、金属物質は、モリブデン (Mo)、クロム (Cr)、及びタングステン (W) のいずれか一つ以上を含む。一例として、ゲート電極 155 及び第 2 キャパシタ電極 158 は、モリブデン (Mo) またはモリブデン (Mo) を含む合金で形成することができる。

10

【0052】

ゲート電極 155 は、半導体層 135 のチャネル領域 1355 と重畳するように半導体層 135 の上に形成される。また、ゲート電極 155 は 170 nm 以上の厚さを有する。ゲート電極 155 は、半導体層 135 を形成する過程で、半導体層 135 のソース領域 1357 とドレイン領域 1356 に不純物をドーピングする時、チャネル領域 1355 には不純物がドーピングされることを遮断する役割を果たす。したがって、ゲート電極 155 が 170 nm 未満の厚さを有する場合、必要以上の不純物がゲート電極 155 を通過して半導体層 135 にドーピングされ得る。つまり、ゲート電極 155 が、半導体層 135 のチャネル領域 1355 に不純物がドーピングされることを適切に遮断できないこともある。

20

【0053】

第 2 キャパシタ電極 158 は第 1 キャパシタ電極 138 上に形成される。また、第 2 キャパシタ電極 158 は、相対的に厚い厚さを有する電極凸部 1581 と、相対的に薄い厚さを有する電極凹部 1582 とを含む。第 2 キャパシタ電極 158 の電極凹部 1582 は、ゲート電極 155 の厚さ (t_1) より相対的に薄い厚さ (t_2) を有する。一方、第 2 キャパシタ電極 158 の電極凸部 1581 は、ゲート電極 155 と同一の厚さを有してもよい。一例として、第 2 キャパシタ電極 158 の電極凹部 1582 は、ゲート電極 155 の厚さの 75% 以下の厚さを有することができる。

【0054】

30

一方、第 1 キャパシタ電極 138 にドーピングされた不純物は、第 2 キャパシタ電極 158 を通過して第 1 キャパシタ電極 138 にドーピングされる。したがって、第 2 キャパシタ電極 158、特に電極凹部 1582 の厚さが過度に厚ければ、不純物が第 2 キャパシタ電極 158 を通過できなくて、第 1 キャパシタ電極 138 が適切な導電性を確保できず、不良となり得る。また、第 2 キャパシタ電極 158 の電極凹部 1582 が過度に薄く形成されれば、第 2 キャパシタ電極 158 の電気的特性が悪くなって、キャパシタ 80 の静電容量が不良となり得る。しかし、電極凹部 1582 が薄く形成されても、電極凸部 1581 がゲート電極 155 と同一の厚さを有して、第 2 キャパシタ電極 158 が全体的に適切な電気的特性を確保できる。このような状況を考慮して、第 2 キャパシタ電極 158 の電極凹部 1582 は、10 nm 乃至 140 nm 範囲内の厚さを有することが効果的である。

40

【0055】

また、第 2 キャパシタ電極 158 の電極凹部 1582 の幅 (d_1) は、電極凸部 1581 の幅 (d_2) より長いことが形成することができる。しかし、本発明の一実施形態がこれに限定されることはない。一例として、電極凸部 1581 は 100 nm 乃至 500 nm 範囲内の幅 (d_2) を有する。電極凸部 1581 の幅 (d_2) が過度に長く形成されれば、電極凸部 1581 が不純物のドーピングを過度に遮断して、第 1 キャパシタ電極 138 が適切な導電性を確保することが難しくなる。反面、電極凸部 1581 の幅 (d_2) が過度に狭く形成されれば、第 2 キャパシタ電極 158 が電気的特性を適切に確保することが難しくなる。このような状況を考慮して、電極凸部 1581 は 100 nm 乃至 500 nm

50

m範囲内の幅(d2)を有し、電極凹部1582は電極凸部1581より大きいか同一の幅(d1)を有することが効果的である。

【0056】

このように、第2キャパシタ電極158がゲート絶縁膜140を介在して第1キャパシタ電極138上に形成されると、本発明の一実施形態に係るキャパシタ80が完成される。この時、ゲート絶縁膜140はキャパシタ80の誘電体となる。

【0057】

また、図4に示すように、第1キャパシタ電極138に不純物がドーピングされた領域は、第2キャパシタ電極158の電極凹部1582と重畳する注入領域と、注入領域の周辺に位置する拡張注入領域に区分される。したがって、拡張注入領域は第2キャパシタ電極の電極凸部1581の全部または一部と重畳する。不純物は注入領域及び拡張注入領域に同じドーピング工程によって共にドーピングされる。拡張注入領域は注入領域から側面方向に成長(lateral straggling)する。つまり、不純物が注入領域にドーピングされる過程で、同時に付随的に拡張注入領域にもドーピングされる。図4における参照符号IAは、第1キャパシタ電極138に不純物がドーピングされた境界を示す。この時、第2キャパシタ電極158の電極凸部1581は、一つの注入領域から拡張注入領域が第1キャパシタ電極138と平行な一方向に拡張された距離(LS)の2倍より小さいか同一の幅(d2)を有する。これにより、第1キャパシタ電極138は全体的に安定した導電体となることができる。

【0058】

図5は、本発明の一実施形態によって基板本体111上に形成されたキャパシタ80を示す。図5に示すように、第2キャパシタ電極158は格子パターンの凹凸状に形成される。つまり、第2キャパシタ電極158の電極凸部1581及び電極凹部1582は格子パターンに配列される。

【0059】

しかし、本発明の一実施形態がこれに限定されることはない。したがって、図6に示すように、第2キャパシタ電極258はストライプパターンの凹凸状に形成してもよい。つまり、第2キャパシタ電極258の電極凸部2581及び電極凹部2582がストライプパターンに形成されてもよい。また、図示していないが、第2キャパシタは格子パターン及びストライプパターン以外の多様なパターンを有する凹凸状に形成されることも可能である。

【0060】

ゲート電極155及び第2キャパシタ電極158上には層間絶縁膜160が形成される。層間絶縁膜160は、ゲート絶縁膜140と同様にテトラエトキシシラン(tetraethyl orthosilicate、TEOS)、窒化ケイ素(SiNx)または酸化ケイ素(SiOx)などから形成されるが、これに限定されない。

【0061】

層間絶縁膜160とゲート絶縁膜140は、共に半導体層135のソース領域1357及びドレイン領域1356の一部をそれぞれ露出するソースコンタクトホール167とドレインコンタクトホール166を有する。

【0062】

層間絶縁膜160上には、ソースコンタクトホール167及びドレインコンタクトホール166を通じて半導体層135のソース領域1357及びドレイン領域1356とそれぞれ接触し、互いに離隔したソース電極177及びドレイン電極176が形成される。これにより、本発明の一実施形態に係る薄膜トランジスタ20が完成される。

【0063】

また、図示していないが、層間絶縁膜160上にはソース電極177及びドレイン電極176と同一層に同一素材で形成された追加のキャパシタ電極が配置され得る。この時、追加のキャパシタは、第1キャパシタ電極138及び第2キャパシタ電極158のうちの一つ以上の電極と重畳するように形成することができる。このように、追加のキャパシタ

電極が配置される場合、キャパシタ 80 はデュアル構造を有して蓄電容量をさらに向上させることができる。

【0064】

層間絶縁膜 160 上にはソース電極 177 及びドレイン電極 176 を覆う平坦化膜 180 が形成される。平坦化膜 180 は、その上に形成される有機発光素子 70 の発光効率を上げるために、段差をなくし、平坦化させる役割を果たす。また、平坦化膜 180 はドレイン電極 176 の一部を露出させるアノードコンタクトホール 186 を有する。

【0065】

平坦化膜 180 は、ポリアクリル系樹脂 (polyacrylates resin)、エポキシ樹脂 (epoxy resin)、フェノール樹脂 (phenolic resin)、ポリアミド系樹脂 (polyamides resin)、ポリイミド系樹脂 (polyimides resin)、不飽和ポリエステル系樹脂 (unsaturated polyesters resin)、ポリフェニレン系樹脂 (poly(phenylenethers) resin)、ポリフェニレンスルフィド系樹脂 (poly(phenylenesulfides) resin)、及びベンゾシクロブテン (benzocyclobutene、BCB) のいずれか一つ以上の物質を含んで形成される
10
ことができる。

【0066】

平坦化膜 180 の上には有機発光素子 70 の画素電極 710 が形成される。ここで、画素電極 710 はアノード電極をいう。画素電極 710 は、平坦化膜 180 のアノードコン
20
タクトホール 186 を通じてドレイン電極 176 と接続される。

【0067】

また、平坦化膜 180 の上には画素電極 710 を露出する開口部 195 を有する画素定義膜 190 が形成される。つまり、画素電極 710 は画素定義膜 190 の開口部 195 に対応するように配置される。画素定義膜 190 は、ポリアクリル系 (polyacrylates) またはポリイミド系 (polyimides) などの樹脂と、シリカ系の無機物などを含んで作ることができる。

【0068】

画素定義膜 190 の開口部 195 内で、画素電極 710 の上には有機発光層 720 が形成され、画素定義膜 190 及び有機発光層 720 上には共通電極 730 が形成される。こ
30
こで、共通電極 730 はカソード電極をいう。

【0069】

このように、画素電極 710、有機発光層 720、及び共通電極 730 を含む有機発光素子 70 が形成される。

【0070】

有機発光素子 70 が光を放出する方向によって、有機発光表示装置 101 は前面表示型、背面表示型、及び両面表示型のいずれか一つの構造を有することができる。

【0071】

有機発光表示装置 101 が前面表示型の場合、画素電極 710 は反射膜で形成され、共通電極 730 は半透過膜で形成される。反面、有機表示装置 101 が背面表示型の場合、
40
画素電極 710 が半透過膜で形成され、共通電極 730 は反射膜で形成される。また、有機表示装置 101 が両面表示型の場合、画素電極 710 及び共通電極 730 は透明膜または半透過膜で形成される。

【0072】

反射膜及び半透過膜は、マグネシウム (Mg)、銀 (Ag)、金 (Au)、カルシウム (Ca)、リチウム (Li)、クロム (Cr)、及びアルミニウム (Al) のいずれか一つ以上の金属またはこれらの合金を使用して作られる。この時、反射膜と半透過膜は厚さによって決定される。一般に、半透過膜は 200 nm 以下の厚さを有する。半透過膜は、厚さが薄くなるほど光の透過率が高くなり、厚さが厚くなるほど光の透過率が低くなる。

【0073】

10

20

30

40

50

透明膜は、ITO (Indium Tin Oxide)、IZO (Indium Zinc Oxide)、ZnO (酸化亜鉛) または In_2O_3 (Indium Oxide) などの物質を使用して作られる。

また、有機発光層 720 は、発光層と、正孔注入層 (hole-injection layer、HIL)、正孔輸送層 (hole-transporting layer、HTL)、電子輸送層 (electron-transporting layer、ETL)、及び電子注入層 (electron-injection layer、EIL) のいずれか一つ以上を含む多重膜に形成される。有機発光層 720 が、これら全てを含む場合、正孔注入層がアノード電極の画素電極 710 上に配置され、その上に正孔輸送層、発光層、電子輸送層、電子注入層が順に積層される。また、有機発光層 720 は必要に応じて他の層をさらに含むこともできる。

10

【0074】

このような構成により、本発明の一実施形態に係る有機発光表示装置 101 は、効果的に不純物がドーピングされた多結晶シリコン膜をキャパシタ 80 の電極として使用することができる。

【0075】

具体的に、本発明の一実施形態によれば、不純物が第 1 キャパシタ電極 138 の上に配置された第 2 キャパシタ電極 158 の電極凹部 1582 を通過できるので、第 1 キャパシタ電極 138 は不純物がドーピングされた多結晶シリコン膜で容易に形成することができる。つまり、半導体層 135 を形成する過程で、別途の追加工程なしに容易に第 1 キャパシタ電極 138 を形成することができる。

20

【0076】

これにより、有機発光表示装置 101 の全体的な製造過程を効率的に簡素化させることができる。

【0077】

以下、図 7 乃至図 14 を参照して、本発明の一実施形態に係る有機発光表示装置 101 の製造方法について説明する。

【0078】

最初に、図 7 に示すように、基板本体 111 上にバッファ層 120 を形成する。バッファ層 120 は、窒化ケイ素 (SiN_x) 及び酸化ケイ素 (SiO_2) などのような無機絶縁物質が PECVD (Plasma Enhanced Chemical Vapor Deposition) などの公知の蒸着方法によって基板本体 111 上に全面蒸着されて形成される。

30

【0079】

次に、バッファ層 120 の上に多結晶シリコン膜を形成する。多結晶シリコン膜は、まず、非晶質シリコン膜を形成し、これを結晶化させる方法で形成できる。非晶質シリコン膜は PECVD などの公知の方法で形成される。また、非晶質シリコン膜を結晶化させる方法としては、当該技術分野の当業者に公知された多様な方法を使用することができる。例えば、非晶質シリコン層は、熱、レーザー、ジュール熱、電場、または触媒金属などを利用して結晶化させることができる。また、結晶化以前に、非晶質シリコン膜内に存在する水素原子を除去するための脱水素化 (dehydrogenation) 工程をさらに進行することも可能である。

40

【0080】

次に、多結晶シリコン膜をフォトリソング工程によってパターンニング (patterning) し、半導体層の中間体 1305 及び第 1 キャパシタ電極の中間体 1308 を形成する。

【0081】

次に、図 8 に示すように、半導体層の中間体 1305 と第 1 キャパシタ電極の中間体 1308 上にゲート絶縁膜 140 を形成する。

【0082】

50

本発明の一実施形態において、ゲート絶縁膜 140 は、40 nm の厚さに形成された窒化シリコン膜と、その上に 80 nm の厚さに形成されたテトラエトキシシラン (TEOS) 膜とを含む。そして、上述した無機膜は PECVD などの公知の方法で形成できる。

【0083】

次に、ゲート絶縁膜 140 上にゲート金属膜 1500 を形成する。ゲート金属膜 1500 は、モリブデン (Mo)、クロム (Cr)、及びタングステン (W) のいずれか一つ以上を含む。本発明の一実施形態では、一例としてゲート金属膜 1500 をモリブデン (Mo) で形成した。

【0084】

また、ゲート金属膜 1500 は、スパッタリング (sputtering) などの公知の方法で形成することができる。

【0085】

次に、図 9 に示すように、ゲート金属膜 1500 上に感光物質をコーティングして感光膜を形成した後、これを露光及び現像して感光膜パターン 810 を形成する。

【0086】

感光膜パターン 810 は、ゲート電極 155 (図 3 に図示) が形成される位置上に配置された第 1 部分 811 と、第 2 キャパシタ電極 158 (図 3 に図示) が形成される位置上に配置された第 2 部分 812 と、ゲート金属膜 1500 を露出する第 3 部分とを含む。つまり、第 3 部分には感光膜 800 が実質的に存在しない。また、第 2 部分 812 は、第 1 部分 811 と同一の厚さを有する凸部 8121 と、第 1 部分 811 より薄い厚さを有する凹部 8122 にさらに区分される。

【0087】

このような感光膜パターン 810 は、ハーフトーン (half tone) 露光法または二重露光法を用いて形成することができる。ハーフトーン露光法はハーフトーン領域を有する一つのマスクを利用し、二重露光法は二つのマスクを利用してハーフトーン露光法と同一の効果を得る方法をいう。

【0088】

次に、図 10 に示すように、感光膜パターン 810 を用いたエッチング工程によってゲート金属膜 1500 をエッチングし、ゲート電極 155 と第 2 キャパシタ電極の中間体 1508 を形成する。

【0089】

次に、図 11 に示すように、感光膜パターン 810 の第 2 部分 812 の凹部 8122 を除去する。この時、感光膜パターン 810 の第 1 部分 811 と第 2 部分の凸部 8121 も、ほぼ第 2 部分 812 の凹部 8122 が除去された厚さほど除去されて薄くなる。

【0090】

次に、図 12 に示すように、第 2 部分 812 の凹部 8121 が除去された感光膜パターン 810 を用いて、第 2 キャパシタ電極の中間体 1508 の一部をエッチングする。第 2 キャパシタ電極の中間体 1508 の一部がエッチングされて第 2 キャパシタ電極 158 となる。ここで、第 2 キャパシタ電極 158 は、ゲート電極 155 と同一の厚さを有する電極凸部 1581 と、ゲート電極 155 より相対的に薄い厚さを有する電極凹部 1582 とを含む。電極凹部 1582 は 10 nm 乃至 140 nm 範囲内に属する厚さ (t2) を有し、ゲート電極 155 及び電極凸部 1581 は 170 nm 以上の厚さ (t1) を有する。また、電極凸部 1581 は 100 nm 乃至 500 nm 範囲内の幅を有することができる。

【0091】

次に、図 13 に示すように、半導体層の中間体 1305 及び第 1 キャパシタ電極の中間体 1308 に不純物をドーピングして、半導体層 135 及び第 1 キャパシタ電極 138 を形成する。この過程で、ゲート電極 155 は、半導体層 135 のソース領域 1357 とドレイン領域 1356 に不純物をドーピングする時、チャネル領域 1355 には不純物がドーピングされることを遮断する役割を果たす。したがって、ゲート電極 155 はチャネル領域 1355 に不純物がドーピングされることを安定的に遮断するために、170 nm 以

10

20

30

40

50

上の厚さを有する。

【0092】

このように、半導体層の中間体1305に不純物がドーピングされると、ゲート電極155と重畳したチャネル領域1355と、チャネル領域1355の両側に形成されたソース領域1357及びドレイン領域1356に区分される半導体層135とが形成される。つまり、チャネル領域1355は真性半導体となり、ソース領域1357及びドレイン領域1356は不純物半導体となる。

【0093】

また、第1キャパシタ電極138は、半導体層135のソース領域1357及びドレイン領域1356と同様に、不純物がドーピングされた多結晶シリコン膜で形成される。ただし、第1キャパシタ電極の中間体1308にドーピングされる不純物は、第2キャパシタ電極158の電極凹部1582を通過して、第1キャパシタ電極の中間体1308にドーピングされる。したがって、第2キャパシタ電極158の電極凹部1582の厚さが過度に厚ければ、不純物が第2キャパシタ電極158の電極凹部1582を通過できなくて、第1キャパシタ電極138が適切な導電性を有せず、不良となり得る。また、第2キャパシタ電極158が過度に薄く形成されれば、第2キャパシタ電極158の電気的特性が悪くなって、キャパシタ80が不良となる。このような問題点を考慮して、第2キャパシタ電極158は10nm乃至140nm範囲内の厚さを有することが効果的である。

【0094】

第2キャパシタ電極158の電極凸部1581は、第2キャパシタ電極158が全体的に適切な電気的特性を維持できるように助ける。したがって、第2キャパシタ電極158の全体的な電気的特性を維持すると同時に、電極凹部1581の厚さを安定的に薄く形成することができる。

【0095】

また、電極凸部1581は、第2キャパシタ電極158の全体的な電気的特性を維持するために、100nm乃至500nm範囲内の幅を有することが効果的である。電極凹部1582は、不純物を通過させて第1キャパシタ電極138の導電性を十分に確保するために、電極凸部1581より大きいか同一の幅を有することが効果的である。

【0096】

また、先に図4に示したように、不純物をドーピングすれば、第1キャパシタ電極138の注入領域と拡張注入領域に不純物が共に注入される。拡張注入領域は注入領域の周辺に位置し、注入領域から側面方向に成長(lateral straggling)する。この時、第2キャパシタ電極158の電極凸部1581は、一つの注入領域から拡張注入領域が第1キャパシタ電極138と平行な一方向に成長する距離(LS)の2倍より小さいか同一の幅(d2)を有する。これにより、第1キャパシタ電極138は全体的に安定した導電体となることができる。

【0097】

また、不純物はP型不純物及びN型不純物のいずれか一つであり得る。不純物の種類は薄膜トランジスタ20の種類によって決定される。本発明の一実施形態では、不純物はホウ素のようなP型不純物である。具体的に、不純物は B_2H_5 であってもよく、第1キャパシタ電極138にはホウ素イオンがドーピングされる。

【0098】

また、不純物は、30keV以上のエネルギーと、 $1.0 \times 10^{12} \text{ atoms/cm}^2$ 以上のドーズ(dose)量で第1キャパシタ電極138にイオン注入される。これは、不純物が第2キャパシタ電極158を通過して第1キャパシタ電極138に効果的にドーピングされるように設定された条件である。

【0099】

このような方法により、第1キャパシタ電極138と、ゲート絶縁膜140を介在して第1キャパシタ電極138上に形成された第2キャパシタ電極158とを含むキャパシタ80が完成される。特に、半導体層135を形成する過程で、別途の追加工程なしに容易

10

20

30

40

50

に第1キャパシタ電極138を形成することができる。したがって、有機発光表示装置101の全体的な製造過程を非常に効率的に簡素化させることができる。

【0100】

次に、図14に示すように、ゲート電極155及び第2キャパシタ電極158の電極凸部1581上の感光膜パターン810を全部除去した後、ゲート電極155及び第2キャパシタ電極158上に層間絶縁膜160を形成する。ここで、ゲート電極155及び第2キャパシタ電極158の電極凸部1581上の感光膜パターン810は、不純物をドーピングする工程以前に除去することも可能である。

【0101】

層間絶縁膜160は、ゲート絶縁膜140と同様に、テトラエトキシシラン(tetraethyl orthosilicate、TEOS)、窒化ケイ素(SiNx)または酸化ケイ素(SiOx)などを有してPECVDなどの公知の方法によって形成することができる。

【0102】

次に、フォトリソエッチング工程によって層間絶縁膜160とゲート絶縁膜140を共にエッチングし、半導体層135のソース領域1357及びドレイン領域1356の一部をそれぞれ露出するソースコンタクトホール167とドレインコンタクトホール166を形成する。

【0103】

次に、層間絶縁膜160上にソース電極177及びドレイン電極176を形成する。この時、ソース電極177及びドレイン電極176は、それぞれソースコンタクトホール167及びドレインコンタクトホール166を通じて半導体層135のソース領域1357及びドレイン領域1356と接触する。

次に、先に図3に示したように、ソース電極177及びドレイン電極176上に平坦化膜180を形成する。この時、平坦化膜180はドレイン電極176を露出するアノードコンタクトホール186を有する。

【0104】

次に、平坦化膜180の上に画素電極710を形成する。画素電極710はアノードコンタクトホール186を通じてドレイン電極176と接触する。

【0105】

しかし、本発明の一実施形態が上述したものに限定されることはない。したがって、平坦化膜180は省略され得る。このように、平坦化膜180が省略される場合、ドレイン電極176が直接画素電極710となる。

【0106】

次に、平坦化膜180の上に画素定義膜190を形成する。この時、画素定義膜190は画素電極710を露出する開口部195を有する。画素定義膜190の開口部195内に有機発光層720を形成し、さらにその上に共通電極730を形成して、有機発光素子70を完成する。

【0107】

以上のような製造方法によって、本発明の一実施形態に係る有機発光表示装置101を製造することができる。つまり、本発明の一実施形態によれば、有機発光表示装置101の製造方法を効率的に単純化させることができる。

【0108】

本発明について、上述した通りに好ましい実施形態を通じて説明したが、本発明はこれらに限定されず、次に記載する特許請求の範囲の概念と範囲を逸脱しない限り、多様な修正及び変形が可能であるということを、本発明が属する技術分野における者であれば簡単に理解できる。

【符号の説明】

【0109】

10、20 薄膜トランジスタ

10

20

30

40

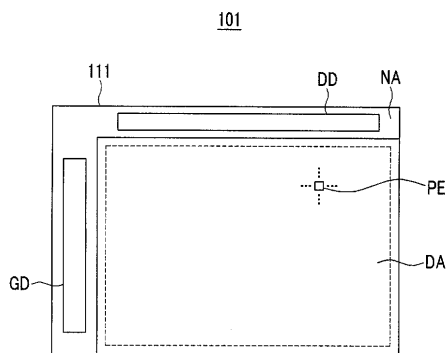
50

70 有機発光素子
 80 キャパシタ
 101 有機発光表示装置
 111 基板本体
 120 バッファ層
 135 半導体層
 138 第1キャパシタ電極
 158 第2キャパシタ電極
 160 層間絶縁膜
 180 平坦化膜
 190 画素定義膜
 1581 電極凸部
 1582 電極凹部
 CL キャパシタライン
 DA 表示領域
 DD、GD 駆動回路
 DL データライン
 GL ゲートライン
 NA 非表示領域
 PE 画素領域
 VDD 共通電源ライン

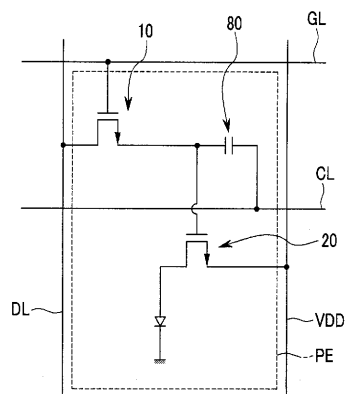
10

20

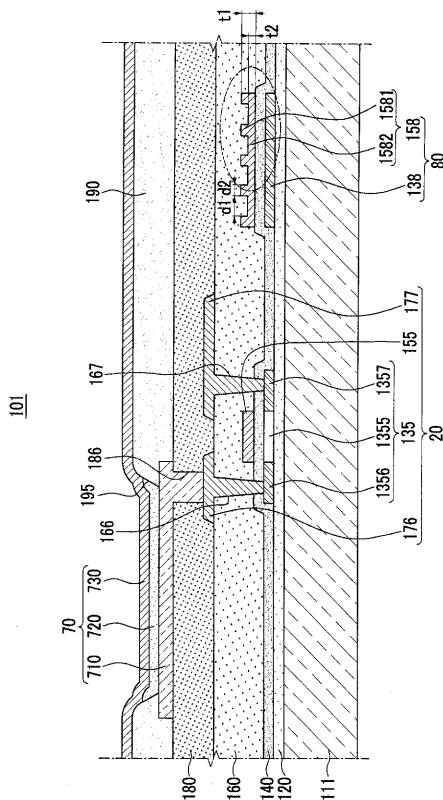
【図1】



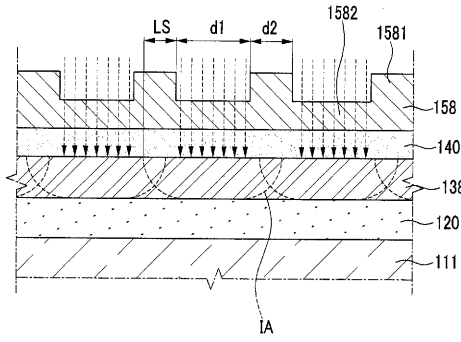
【図2】



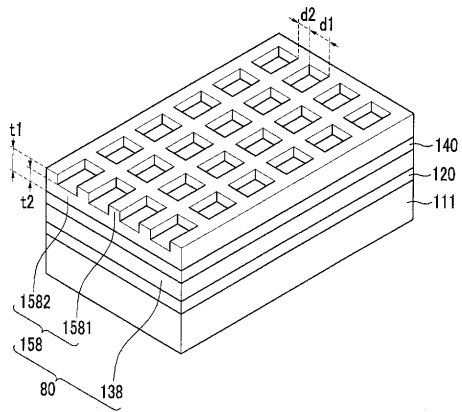
【図3】



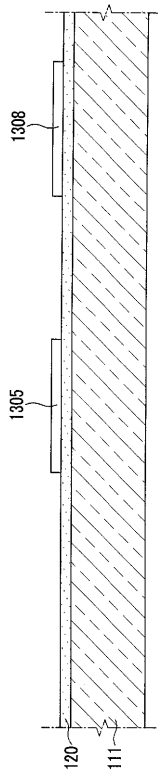
【図 4】



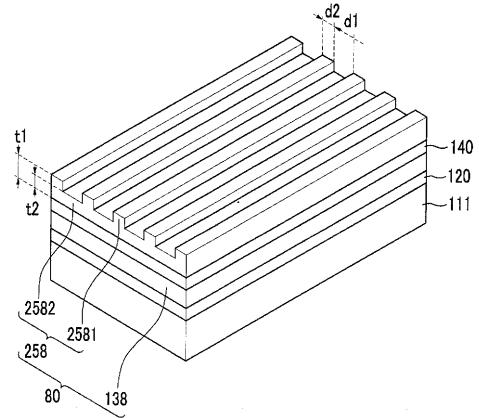
【図 5】



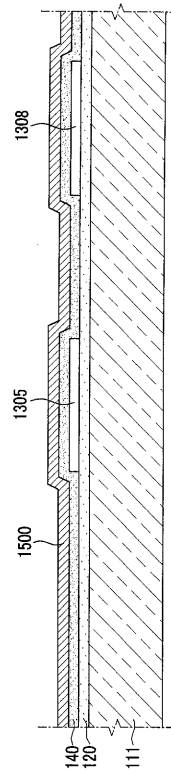
【図 7】



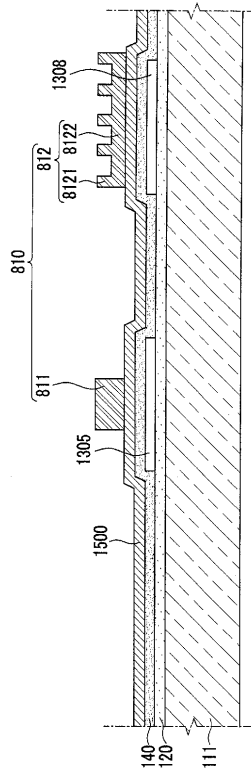
【図 6】



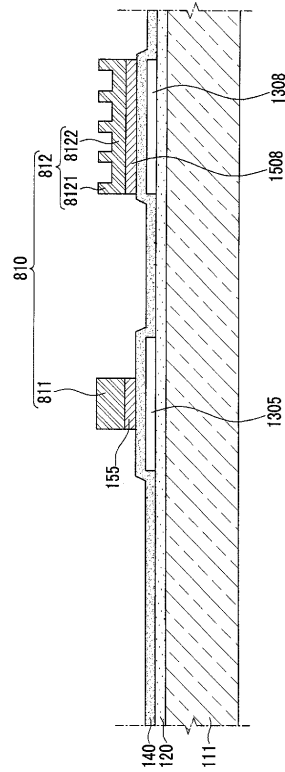
【図 8】



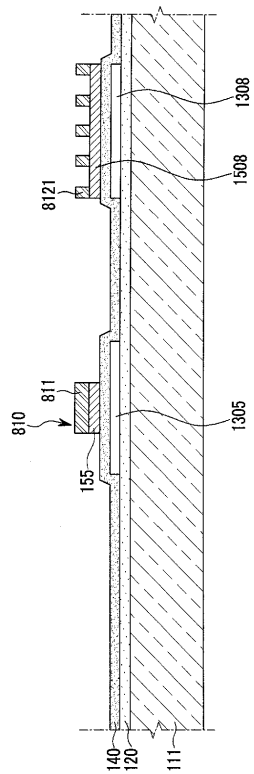
【 図 9 】



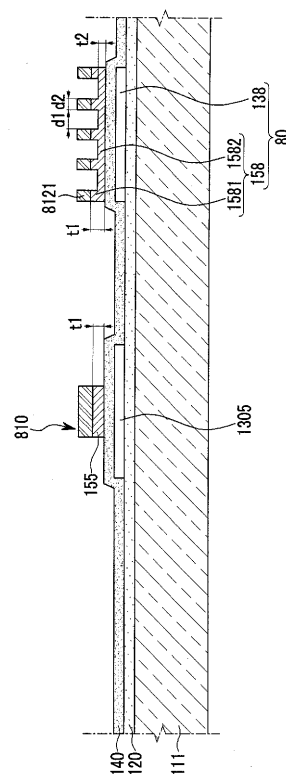
【 図 1 0 】



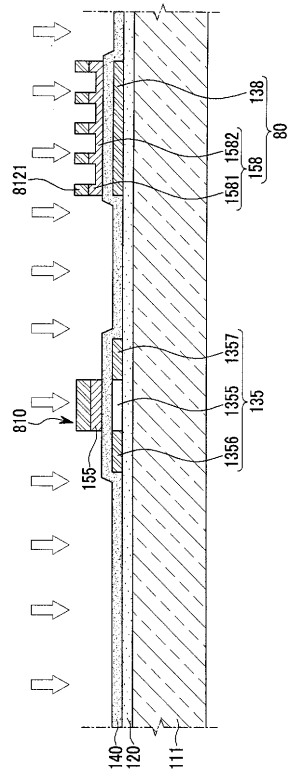
【 図 1 1 】



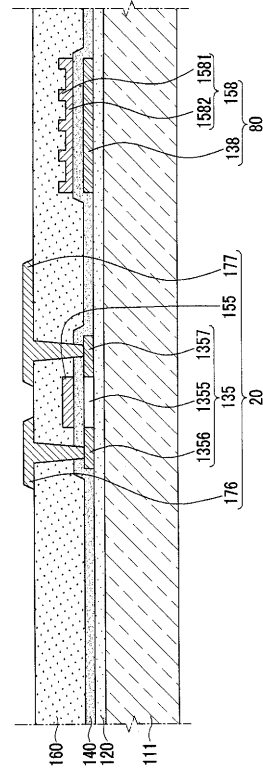
【 図 1 2 】



【図 13】



【図 14】



フロントページの続き

(51)Int.Cl. F I
H 0 5 B 33/10 (2006.01) G 0 9 F 9/30 3 6 5 Z
H 0 5 B 33/10

(74)代理人 100108453

弁理士 村山 靖彦

(72)発明者 權 五燮

大韓民国京畿道龍仁市器興区農書洞山 2 4

(72)発明者 金 得鐘

大韓民国京畿道龍仁市器興区農書洞山 2 4

(72)発明者 高 武恂

大韓民国京畿道龍仁市器興区農書洞山 2 4

審査官 横川 美穂

(56)参考文献 特開 2 0 0 6 - 1 1 4 8 7 1 (J P , A)
特開 2 0 0 2 - 3 5 9 2 5 2 (J P , A)
特開平 1 0 - 4 1 4 0 3 (J P , A)
特開 2 0 0 8 - 2 1 6 7 8 9 (J P , A)
特開 2 0 0 3 - 2 5 8 2 6 2 (J P , A)
特開 2 0 0 2 - 1 5 8 3 5 8 (J P , A)
特開 2 0 0 0 - 1 2 5 4 1 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 5 1 / 5 0

G 0 9 F 9 / 0 0

G 0 9 F 9 / 3 0

H 0 1 L 2 7 / 3 2

H 0 1 L 2 9 / 7 8 6

H 0 5 B 3 3 / 1 0

专利名称(译)	有机发光显示装置及其制造方法		
公开(公告)号	JP4943534B2	公开(公告)日	2012-05-30
申请号	JP2010120554	申请日	2010-05-26
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星移动显示的股票会社		
当前申请(专利权)人(译)	三星移动显示的股票会社		
[标]发明人	權五燮 金得鐘 高武恂		
发明人	權 五燮 金 得鐘 高 武恂		
IPC分类号	H01L51/50 G09F9/30 H01L29/786 G09F9/00 H01L27/32 H05B33/10		
CPC分类号	H01L33/18 H01L27/3265 H01L33/38 H01L2924/0002 H01L2924/00		
FI分类号	H05B33/14.A G09F9/30.330.Z H01L29/78.612.C G09F9/30.338 G09F9/00.338 G09F9/30.365.Z H05B33/10 G09F9/30.330 G09F9/30.365 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC11 3K107/CC45 3K107/EE04 3K107/FF15 5C094/AA43 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA13 5C094/DB04 5C094/EA10 5C094/FA02 5C094/FB12 5C094/FB14 5C094/FB15 5C094/FB19 5C094/GB10 5C094/JA08 5C094/JA20 5F110/AA16 5F110/BB01 5F110/CC02 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD13 5F110/DD14 5F110/DD17 5F110/EE04 5F110/EE44 5F110/FF02 5F110/FF03 5F110/FF09 5F110/FF30 5F110/GG02 5F110/GG13 5F110/GG35 5F110/HJ01 5F110/HJ12 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN72 5F110/NN73 5F110/PP03 5F110/PP34 5F110/PP35 5F110/QQ02 5F110/QQ08 5F110/QQ19 5G435/AA17 5G435/BB05 5G435/CC09 5G435/EE12 5G435/HH12 5G435/HH13 5G435/HH14 5G435/KK05 5G435/KK10		
代理人(译)	佐伯喜文 渡边 隆 村山彦		
优先权	1020100019045 2010-03-03 KR		
其他公开文献	JP2011181883A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供使用有效掺杂杂质的多晶硅膜作为电容器电极的有机发光二极管显示器。ŽSOLUTION：有机发光二极管显示器包括：基板;半导体层和第一电容器电极，形成在基板主体上的一层中，并且每个层包括掺杂杂质的多晶硅层;形成在半导体层和第一电容器电极上的栅极绝缘层;栅电极形成在半导体层上，栅极绝缘层位于其间;第二电容器电极形成在第一电容器电极上，其间具有栅极绝缘层，并形成在与栅电极相同的层中。第二电容器电极包括具有相对大的厚度的凸起电极部分和具有相对小的厚度的凹入的电极部分。第二电容器电极的凹电极部分比栅电极薄。Ž

