

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2017-223953

(P2017-223953A)

(43) 公開日 平成29年12月21日 (2017. 12. 21)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/3266 (2016.01)	G09G 3/3266	3K107
G09G 3/20 (2006.01)	G09G 3/20 622E	5B074
G09G 3/3233 (2016.01)	G09G 3/20 612K	5C080
H01L 51/50 (2006.01)	G09G 3/20 622G	5C094
H05B 33/06 (2006.01)	G09G 3/20 624B	5C380

審査請求 未請求 請求項の数 20 O L (全 22 頁) 最終頁に続く

(21) 出願番号	特願2017-117652 (P2017-117652)	(71) 出願人	512187343 三星ディスプレイ株式会社 Samsung Display Co., Ltd. 大韓民国京畿道龍仁市器興区三星路 1
(22) 出願日	平成29年6月15日 (2017. 6. 15)	(74) 代理人	110000408 特許業務法人高橋・林アンドパートナーズ
(31) 優先権主張番号	10-2016-0075527	(72) 発明者	李 承 珪 大韓民国 京畿道 龍仁市 器興区 三星路 1
(32) 優先日	平成28年6月17日 (2016. 6. 17)	(72) 発明者	車 承 智 大韓民国 京畿道 龍仁市 器興区 三星路 1
(33) 優先権主張国	韓国 (KR)		

最終頁に続く

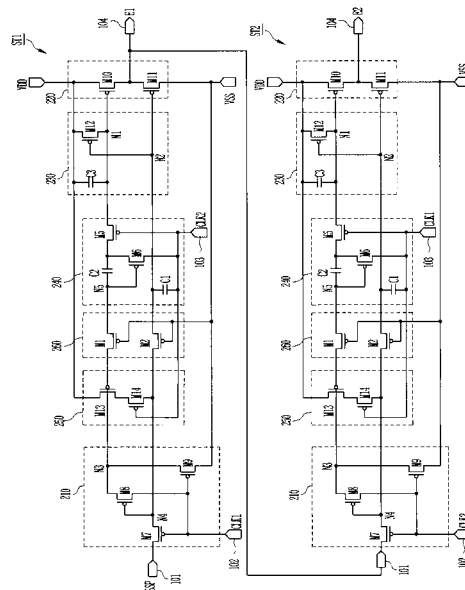
(54) 【発明の名称】 ステージ及びこれを用いた有機電界発光表示装置

(57) 【要約】

【課題】本発明は発光制御信号を供給することができるようにしたステージに関する。

【解決手段】ステージは、第1ノード及び第2ノードの電圧に応じて第1の電源または第2電源の電圧を出力端子に供給するための出力部と、第1入力端子及び第2入力端子に供給される信号に応じて第3ノード及び第4ノードの電圧を制御するための入力部と、上記第2ノードの電圧に応じて上記第1ノードの電圧を制御するための第1信号処理部と、第5ノードに接続され、第3入力端子に供給される信号に応じて上記第1ノードの電圧を制御するための第2信号処理部と、上記第3ノードの電圧及び上記第3入力端子に供給される信号に応じて上記第4ノードの電圧を制御するための第3信号処理部と、上記第2信号処理部と上記入力部の間に接続され、上記第3ノード及び第4ノードの電圧の下降幅を制限するための第1の安定化部と、を備える。

【選択図】図4



【特許請求の範囲】**【請求項 1】**

第 1 ノード及び第 2 ノードの電圧に応じて第 1 電源または第 2 電源の電圧を出力端子に供給するための出力部と、

第 1 入力端子及び第 2 入力端子に供給される信号に応じて第 3 ノード及び第 4 ノードの電圧を制御するための入力部と、

前記第 2 ノードの電圧に応じて前記第 1 ノードの電圧を制御するための第 1 信号処理部と、

第 5 ノードに接続され、第 3 入力端子に供給される信号に応じて前記第 1 ノードの電圧を制御するための第 2 信号処理部と、

前記第 3 ノードの電圧及び前記第 3 入力端子に供給される信号に応じて前記第 4 ノードの電圧を制御するための第 3 信号処理部と、

前記第 2 信号処理部と前記入力部の間に接続され、前記第 3 ノード及び第 4 ノードの電圧の下降幅を制限するための第 1 安定化部と、を備えることを特徴とするステージ。

【請求項 2】

前記第 1 電源はゲートオフ電圧に設定され、前記第 2 電源はゲートオン電圧に設定されることを特徴とする請求項 1 に記載のステージ。

【請求項 3】

前記第 1 入力端子は、前段のステージの出力信号またはスタートパルスの供給を受けることを特徴とする請求項 1 に記載のステージ。

【請求項 4】

前記第 1 入力端子に供給される前段のステージの出力信号またはスタートパルスは、前記第 2 入力端子に供給されるクロック信号と少なくとも一度重なることを特徴とする請求項 3 に記載のステージ。

【請求項 5】

前記第 2 入力端子は第 1 クロック信号の供給を受け、第 3 入力端子は第 2 クロック信号の供給を受けることを特徴とする請求項 1 に記載のステージ。

【請求項 6】

前記第 1 クロック信号及び第 2 クロック信号は同じ周期を有し、前記第 2 クロック信号は前記第 1 クロック信号から半周期分だけシフトされた信号に設定されることを特徴とする請求項 5 に記載のステージ。

【請求項 7】

前記第 1 安定化部は、

前記第 3 ノードと前記第 5 ノードの間に接続され、ゲート電極が前記第 2 電源に接続される第 1 トランジスタと、

前記第 2 ノードと前記第 4 ノードの間に接続され、ゲート電極が前記第 2 電源に接続される第 2 トランジスタと、を備えることを特徴とする請求項 1 に記載のステージ。

【請求項 8】

前記入力部は、

前記第 1 入力端子と前記第 4 ノードの間に接続され、ゲート電極が前記第 2 入力端子に接続される第 7 トランジスタと、

前記第 3 ノードと前記第 2 入力端子の間に接続され、ゲート電極が前記第 4 ノードに接続される第 8 トランジスタと、

前記第 3 ノードと前記第 2 電源の間に接続され、ゲート電極が前記第 2 入力端子に接続される第 9 トランジスタと、を備えることを特徴とする請求項 1 に記載のステージ。

【請求項 9】

前記出力部は、

前記第 1 電源と前記出力端子の間に接続され、ゲート電極が前記第 1 ノードに接続される第 10 トランジスタと、

前記第 2 電源と前記出力端子の間に接続され、ゲート電極が前記第 2 ノードに接続される

10

20

30

40

50

第 1 1 トランジスタと、を備えることを特徴とする請求項 1 に記載のステージ。

【請求項 1 0】

前記第 1 信号処理部は、

前記第 1 電源と前記第 1 ノードの間に接続され、ゲート電極が前記第 2 ノードに接続される第 1 2 トランジスタと、

前記第 1 電源と前記第 1 ノードの間に接続される第 3 キャパシタと、を備えることを特徴とする請求項 1 に記載のステージ。

【請求項 1 1】

前記第 2 信号処理部は、

前記第 2 ノードと前記第 3 入力端子の間に接続される第 1 キャパシタと、

第 1 端子が前記第 5 ノードに接続される第 2 キャパシタと、

前記第 2 キャパシタの第 2 端子と前記第 1 ノードの間に接続され、ゲート電極が前記第 3 入力端子に接続される第 5 トランジスタと、

前記第 2 キャパシタの第 2 端子と前記第 3 入力端子の間に接続され、ゲート電極が前記第 5 ノードに接続される第 6 トランジスタと、を備えることを特徴とする請求項 1 に記載のステージ。

【請求項 1 2】

前記第 3 信号処理部は、

第 1 電源と前記第 4 ノードの間に直列接続される第 1 3 トランジスタ及び第 1 4 トランジスタを備え、

前記第 1 3 トランジスタのゲート電極は前記第 3 ノードに接続され、前記第 1 4 トランジスタのゲート電極は前記第 3 入力端子に接続されることを特徴とする請求項 1 に記載のステージ。

【請求項 1 3】

前記第 1 電源、前記第 1 ノード、及び前記第 3 入力端子に接続され、前記出力端子に前記第 1 電源の電圧が出力される間前記第 2 ノードの電圧を一定に保持するための第 2 安定化部をさらに備えることを特徴とする請求項 1 に記載のステージ。

【請求項 1 4】

前記第 2 安定化部は、

前記第 1 電源と第 6 ノードの間に接続され、ゲート電極が前記第 1 ノードに接続される第 3 トランジスタと、

前記第 6 ノードと前記第 3 入力端子の間に接続され、ゲート電極が前記第 2 ノードに接続される第 4 トランジスタと、

前記第 2 ノードと前記第 6 ノードの間に接続される第 1 キャパシタと、を備えることを特徴とする請求項 1 3 に記載のステージ。

【請求項 1 5】

前記第 2 信号処理部は、

第 1 端子が前記第 5 ノードに接続される第 2 キャパシタと、

前記第 2 キャパシタの第 2 端子と前記第 1 ノードの間に接続され、ゲート電極が前記第 3 入力端子に接続される第 5 トランジスタと、

前記第 2 キャパシタの第 2 端子と前記第 3 入力端子の間に接続され、ゲート電極が前記第 5 ノードに接続される第 6 トランジスタと、を備えることを特徴とする請求項 1 4 に記載のステージ。

【請求項 1 6】

走査線、データ線及び発光制御線と接続される画素と、

前記走査線に走査信号を供給するための走査駆動部と、

前記データ線にデータ信号を供給するためのデータ駆動部と、

前記発光制御線に発光制御信号を供給するために複数のステージを含む発光駆動部と、を備え、

前記ステージのそれぞれは、

10

20

30

40

50

第 1 ノード及び第 2 ノードの電圧に応じて第 1 電源または第 2 電源の電圧を出力端子に供給するための出力部と、
第 1 入力端子及び第 2 入力端子に供給される信号に応じて第 3 ノード及び第 4 ノードの電圧を制御するための入力部と、
前記第 2 ノードの電圧に応じて前記第 1 ノードの電圧を制御するための第 1 信号処理部と、
第 5 ノードに接続され、第 3 入力端子に供給される信号に応じて前記第 1 ノードの電圧を制御するための第 2 信号処理部と、
前記第 3 ノード及び前記第 3 入力端子に供給される信号に応じて前記第 4 ノードの電圧を制御するための第 3 信号処理部と、
前記第 2 信号処理部と前記入力部の間に接続され、前記第 3 ノード及び第 4 ノードの電圧の下降幅を制限するための第 1 安定化部と、を備えることを特徴とする有機電界発光表示装置。

10

【請求項 17】

前記第 1 電源はゲートオフ電圧に設定され、前記第 2 電源はゲートオン電圧に設定され、前記出力端子に供給される前記第 1 電源の電圧が発光制御信号として使用されることを特徴とする請求項 16 に記載の有機電界発光表示装置。

【請求項 18】

前記第 1 入力端子は、前段のステージの出力信号またはスタートパルスの供給を受け、
 j (j は奇数または偶数) 番目のステージの前記第 2 入力端子は第 1 クロック信号、前記第 3 入力端子は第 2 クロック信号の供給を受け、
 $j + 1$ 番目のステージの前記第 2 入力端子は第 2 クロック信号、前記第 3 入力端子は第 1 クロック信号の供給を受けることを特徴とする請求項 16 に記載の有機電界発光表示装置。

20

【請求項 19】

前記第 1 安定化部は、
前記第 3 ノードと前記第 5 ノードの間に接続され、ゲート電極が前記第 2 電源に接続される第 1 トランジスタと、
前記第 2 ノードと前記第 4 ノードの間に接続され、ゲート電極が前記第 2 電源に接続される第 2 トランジスタと、を備えることを特徴とする請求項 16 に記載の有機電界発光表示装置。

30

【請求項 20】

前記第 1 電源、前記第 1 ノード、及び前記第 3 入力端子に接続され、前記出力端子に前記第 1 電源の電圧が出力される間前記第 2 ノードの電圧を一定に保持するための第 2 安定化部をさらに備え、
前記第 2 安定化部は、
前記第 1 電源と第 6 ノードの間に接続され、ゲート電極が前記第 1 ノードに接続される第 3 トランジスタと、
前記第 6 ノードと前記第 3 入力端子の間に接続され、ゲート電極が前記第 2 ノードに接続される第 4 トランジスタと、
前記第 2 ノードと前記第 6 ノードの間に接続される第 1 キャパシタと、を備えることを特徴とする請求項 16 に記載の有機電界発光表示装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ステージ及びこれを用いた有機電界発光表示装置に関する。特に、発光制御信号を供給することができるステージ及びこれを用いた有機電界発光表示装置に関する。

【背景技術】

【0002】

情報化技術が発達するにつれて、ユーザーと情報の間の接続媒体である表示装置の重要性

50

が浮き彫りになっている。これに応じて、液晶表示装置 (Liquid Crystal Display Device) 及び有機電界発光表示装置 (Organic Light Emitting Display Device) などの表示装置 (Display Device) の使用が増えている。

【0003】

平板表示装置のうち有機電界発光表示装置は、電子と正孔の再結合により光を発生させる有機発光ダイオード (Organic Light Emitting Diode) を用いて映像を表示する。このような有機電界発光表示装置は、速い応答速度を有するとともに低い消費電力で駆動されるという利点がある。

【0004】

有機電界発光表示装置は、データ線にデータ信号を供給するためのデータ駆動部と、走査線に走査信号を供給するための走査駆動部と、発光制御線に発光制御信号を供給するための発光駆動部と、データ線、走査線及び発光制御線に接続するように配置される画素と、を備える。

【0005】

画素は、走査線に走査信号が供給されるときに選択され、データ線からデータ信号の供給を受ける。データ信号の供給を受けた画素は、データ信号に応じて所定の輝度の光を生成しながら映像を実現する。ここで、画素の発光時間は発光駆動部から供給される発光制御信号によって制御される。

【0006】

このため、発光駆動部は発光制御線のそれぞれと接続されるステージを備える。ステージは複数のクロック信号に応じて発光制御信号を生成し、生成された発光制御信号を発光制御線に供給する。

【0007】

上述のように、ステージは発光時間を制御する発光制御信号を生成する。ここで、発光制御信号が不安定な場合、望まない地点の画素が発光する恐れがある。したがって、安定的に発光制御信号を生成することができるステージが求められている。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】韓国公開特許第10-2014-0025149号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

したがって、本発明は、安定的に発光制御信号を生成することができるステージ及びこれを用いた有機電界発光表示装置を提供するものである。

【課題を解決するための手段】

【0010】

本発明の一実施形態によるステージは、第1ノード及び第2ノードの電圧に応じて第1電源または第2電源の電圧を出力端子に供給するための出力部と、第1入力端子及び第2入力端子に供給される信号に応じて第3ノード及び第4ノードの電圧を制御するための入力部と、上記第2ノードの電圧に応じて上記第1ノードの電圧を制御するための第1信号処理部と、第5ノードに接続され、第3入力端子に供給される信号に応じて上記第1ノードの電圧を制御するための第2信号処理部と、上記第3ノードの電圧及び上記第3入力端子に供給される信号に応じて上記第4ノードの電圧を制御するための第3信号処理部と、上記第2信号処理部と上記入力部の間に接続され、上記第3ノード及び第4ノードの電圧の下降幅を制限するための第1安定化部と、を備える。

【0011】

また、上記第1電源はゲートオフ電圧に設定され、上記第2電源はゲートオン電圧に設定されてもよい。

10

20

30

40

50

【 0 0 1 2 】

また、上記第 1 入力端子は、前段のステージの出力信号またはスタートパルスの供給を受けてもよい。

【 0 0 1 3 】

また、上記第 1 入力端子に供給される前段のステージの出力信号またはスタートパルスは、上記第 2 入力端子に供給されるクロック信号と少なくとも一度重なってもよい。

【 0 0 1 4 】

また、上記第 2 入力端子は第 1 クロック信号の供給を受け、第 3 入力端子は第 2 クロック信号の供給を受けてもよい。

【 0 0 1 5 】

また、上記第 1 クロック信号及び第 2 クロック信号は同じ周期を有し、上記第 2 クロック信号は上記第 1 クロック信号から半周期分だけシフトされた信号に設定されてもよい。

【 0 0 1 6 】

また、上記第 1 安定化部は、上記第 3 ノードと上記第 5 ノードの間に接続され、ゲート電極が上記第 2 電源に接続される第 1 トランジスタと、上記第 2 ノードと上記第 4 ノードの間に接続され、ゲート電極が上記第 2 電源に接続される第 2 トランジスタと、を備えてもよい。

【 0 0 1 7 】

また、上記入力部は、上記第 1 入力端子と上記第 4 ノードの間に接続され、ゲート電極が上記第 2 入力端子に接続される第 7 トランジスタと、上記第 3 ノードと上記第 2 入力端子の間に接続され、ゲート電極が上記第 4 ノードに接続される第 8 トランジスタと、上記第 3 ノードと上記第 2 電源の間に接続され、ゲート電極が上記第 2 入力端子に接続される第 9 トランジスタと、を備えてもよい。

【 0 0 1 8 】

また、上記出力部は、上記第 1 電源と上記出力端子の間に接続され、ゲート電極が上記第 1 ノードに接続される第 10 トランジスタと、上記第 2 電源と上記出力端子の間に接続され、ゲート電極が上記第 2 ノードに接続される第 11 トランジスタと、を備えてもよい。

【 0 0 1 9 】

また、上記第 1 信号処理部は、上記第 1 電源と上記第 1 ノードの間に接続され、ゲート電極が上記第 2 ノードに接続される第 12 トランジスタと、上記第 1 電源と上記第 1 ノードの間に接続される第 3 キャパシタと、を備えてもよい。

【 0 0 2 0 】

また、上記第 2 信号処理部は、上記第 2 ノードと上記第 3 入力端子の間に接続される第 1 キャパシタと、第 1 端子が上記第 5 ノードに接続される第 2 キャパシタと、上記第 2 キャパシタの第 2 端子と上記第 1 ノードの間に接続され、ゲート電極が上記第 3 入力端子に接続される第 5 トランジスタと、上記第 2 キャパシタの第 2 端子と上記第 3 入力端子の間に接続され、ゲート電極が上記第 5 ノードに接続される第 6 トランジスタと、を備えてもよい。

【 0 0 2 1 】

また、上記第 3 信号処理部は、第 1 電源と上記第 4 ノードの間に直列接続される第 13 トランジスタ及び第 14 トランジスタを備え、上記第 13 トランジスタのゲート電極は上記第 3 ノードに接続され、上記第 14 トランジスタのゲート電極は上記第 3 入力端子に接続されてもよい。

【 0 0 2 2 】

また、上記第 1 電源、上記第 1 ノード、及び上記第 3 入力端子に接続され、上記出力端子に上記第 1 電源の電圧が出力される間上記第 2 ノードの電圧を一定に保持するための第 2 安定化部をさらに備えてもよい。

【 0 0 2 3 】

また、上記第 2 安定化部は、上記第 1 電源と第 6 ノードの間に接続され、ゲート電極が上記第 1 ノードに接続される第 3 トランジスタと、上記第 6 ノードと上記第 3 入力端子の間

10

20

30

40

50

に接続され、ゲート電極が上記第 2 ノードに接続される第 4 トランジスタと、上記第 2 ノードと上記第 6 ノードの間に接続される第 1 キャパシタと、を備えてもよい。

【0024】

また、上記第 2 信号処理部は、第 1 端子が上記第 5 ノードに接続される第 2 キャパシタと、上記第 2 キャパシタの第 2 端子と上記第 1 ノードの間に接続され、ゲート電極が上記第 3 入力端子に接続される第 5 トランジスタと、上記第 2 キャパシタの第 2 端子と上記第 3 入力端子の間に接続され、ゲート電極が上記第 5 ノードに接続される第 6 トランジスタと、を備えてもよい。

【0025】

本発明の一実施形態による有機電界発光表示装置は、走査線、データ線及び発光制御線と接続される画素と、上記走査線に走査信号を供給するための走査駆動部と、上記データ線にデータ信号を供給するためのデータ駆動部と、上記発光制御線に発光制御信号を供給するために複数のステージを含む発光駆動部と、を備え、上記ステージのそれぞれは、第 1 ノード及び第 2 ノードの電圧に応じて第 1 電源または第 2 電源の電圧を出力端子に供給するための出力部と、第 1 入力端子及び第 2 入力端子に供給される信号に応じて第 3 ノード及び第 4 ノードの電圧を制御するための入力部と、上記第 2 ノードの電圧に応じて上記第 1 ノードの電圧を制御するための第 1 信号処理部と、第 5 ノードに接続され、第 3 入力端子に供給される信号に応じて上記第 1 ノードの電圧を制御するための第 2 信号処理部と、上記第 3 ノード及び上記第 3 入力端子に供給される信号に応じて上記第 4 ノードの電圧を制御するための第 3 信号処理部と、上記第 2 信号処理部と上記入力部の間に接続され、上記第 3 ノード及び第 4 ノードの電圧の下降幅を制限するための第 1 安定化部と、を備える。

10

20

【0026】

また、上記第 1 電源はゲートオフ電圧に設定され、上記第 2 電源はゲートオン電圧に設定され、上記出力端子に供給される上記第 1 電源の電圧が発光制御信号として使用されてもよい。

【0027】

また、上記第 1 入力端子は、前段のステージの出力信号またはスタートパルスの供給を受け、 j (j は奇数または偶数) 番目のステージの上記第 2 入力端子は第 1 クロック信号、上記第 3 入力端子は第 2 クロック信号の供給を受け、 $j + 1$ 番目のステージの上記第 2 入力端子は第 2 クロック信号、上記第 3 入力端子は第 1 クロック信号の供給を受けてもよい。

30

【0028】

また、上記第 1 安定化部は、上記第 3 ノードと上記第 5 のノードの間に接続され、ゲート電極が上記第 2 電源に接続される第 1 トランジスタと、上記第 2 ノードと上記第 4 ノードの間に接続され、ゲート電極が上記第 2 電源に接続される第 2 トランジスタと、を備えてもよい。

【0029】

また、上記第 1 電源、上記第 1 ノード、及び上記第 3 入力端子に接続され、上記出力端子に上記第 1 電源の電圧が出力される間上記第 2 ノードの電圧を一定に保持するための第 2 安定化部をさらに備え、上記第 2 安定化部は、上記第 1 電源と第 6 ノードの間に接続され、ゲート電極が上記第 1 ノードに接続される第 3 トランジスタと、上記第 6 ノードと上記第 3 入力端子の間に接続され、ゲート電極が上記第 2 ノードに接続される第 4 トランジスタと、上記第 2 ノードと上記第 6 ノードの間に接続される第 1 キャパシタと、を備えてもよい。

40

【発明の効果】

【0030】

本発明の一実施形態に係るステージ及びこれを用いた有機電界発光表示装置によれば、キャパシタを利用してトランジスタのゲート電極の電圧を周期的に下降することにより、トランジスタの駆動特性を向上することができる。

50

【 0 0 3 1 】

また、本発明の一実施形態では、上記キャパシタにより下げられた電圧によって、特定トランジスタのソース電極及びドレイン電極の電圧差が大きくなることを防止することができる。これにより、特定トランジスタの特性が変化することを防止することができる。また、本発明の一実施形態では、発光制御信号が供給される間、特定ノードの電圧を一定に保持することによって駆動の信頼性を確保することができる。

【 図面の簡単な説明 】

【 0 0 3 2 】

【 図 1 】 本発明の一実施形態による有機電界発光表示装置を示す図である。

【 図 2 】 図 1 に示した画素の一実施形態を示す図である。

10

【 図 3 】 図 1 に示した発光駆動部の一実施形態を示す図である。

【 図 4 】 図 3 に示したステージの一実施形態を示す図である。

【 図 5 】 図 4 に示したステージの駆動方法の一実施形態を示す波形図である。

【 図 6 】 図 3 に示したステージの他の実施形態を示す図である。

【 図 7 】 図 3 に示したステージのさらに他の実施形態を示す図である。

【 発明を実施するための形態 】

【 0 0 3 3 】

以下では、添付の図面を参照して本発明の実施形態及びその他に当業者が本発明の内容を容易に理解するために必要な事項について詳細に記載する。ただし、本発明は、請求の範囲に記載された範囲内で様々な異なる形態で実現されることができ、以下に説明する実施形態は、表現有無に関わらず、例示的なものに過ぎない。

20

【 0 0 3 4 】

即ち、本発明は、以下に開示される実施形態に限定されるものではなく、異なる多様な形態で実現されてもよい。以下の説明において、ある部分が他の部分と接続されているというときは、直接接続されている場合だけでなく、その中間に他の素子を挟んで電氣的に接続されている場合も含む。また、図面における同じ構成要素に対しては、たとえ他の図面上に示されているとしても、できる限り同じ参照番号及び符号で示していることに留意すべきである。

【 0 0 3 5 】

図 1 は、本発明の一実施形態による有機電界発光表示装置を示す図である。

30

【 0 0 3 6 】

図 1 を参照すると、本発明の一実施形態による有機電界発光表示装置は、走査駆動部 10、データ駆動部 20、発光駆動部 30、画素部 40、及びタイミング制御部 60 を備える。

【 0 0 3 7 】

タイミング制御部 60 は、外部から供給される同期信号に応じて、データ駆動制御信号 DCS、走査駆動制御信号 SCS 及び発光駆動制御信号 ECS を生成する。タイミング制御部 60 で生成されたデータ駆動制御信号 DCS はデータ駆動部 20 に供給され、走査駆動制御信号 SCS は走査駆動部 10 に供給され、発光駆動制御信号 ECS は発光駆動部 30 に供給される。

40

【 0 0 3 8 】

走査駆動制御信号 SCS にはスタートパルス及びクロック信号が含まれる。スタートパルスは走査信号の最初のタイミングを制御する。クロック信号はスタートパルスをシフトさせるために用いられる。

【 0 0 3 9 】

発光駆動制御信号 ECS にはスタートパルス及びクロック信号が含まれる。スタートパルスは発光制御信号の最初のタイミングを制御する。クロック信号はスタートパルスをシフトさせるために用いられる。

【 0 0 4 0 】

データ駆動制御信号 DCS にはソーススタートパルス及びクロック信号が含まれる。ソー

50

スタートパルスはデータのサンプリングの開始時点を制御する。クロック信号はサンプリング動作を制御するために用いられる。

【0041】

走査駆動部10は、タイミング制御部60から走査駆動制御信号SCSの供給を受ける。走査駆動制御信号SCSの供給を受けた走査駆動部10は、走査線S1～Snに走査信号を供給する。例えば、走査駆動部10は、走査線S1～Snに走査信号を順に供給することができる。走査線S1～Snに走査信号が順に供給されると、画素50が水平ライン単位で選択される。

【0042】

発光駆動部30は、タイミング制御部60から発光駆動制御信号ECSの供給を受ける。発光駆動制御信号ECSの供給を受けた発光駆動部30は、発光制御線E1～Enに発光制御信号を供給する。例えば、発光駆動部30は発光制御線E1～Enに発光制御信号を順に供給することができる。このような発光制御信号は画素50の発光時間を制御するために用いられる。例えば、発光制御信号の供給を受ける特定の画素50は、発光制御信号が供給される期間は非発光状態に設定され、それ以外の期間は発光状態に設定されてもよい。

10

【0043】

また、発光制御信号は、画素50に含まれたトランジスタがターンオフできるゲートオフ電圧（例えば、ハイ電圧）に設定され、走査信号は、画素50に含まれたトランジスタがターンオンできるゲートオン電圧（例えば、ロー電圧）に設定されてもよい。

20

【0044】

データ駆動部20はタイミング制御部60からデータ駆動制御信号DCSの供給を受ける。データ駆動制御信号DCSの供給を受けたデータ駆動部20は、データ線D1～Dmにデータ信号を供給する。データ線D1～Dmに供給されたデータ信号は、走査信号により選択された画素50に供給される。このため、データ駆動部20は、走査信号と同期するようにデータ線D1～Dmにデータ信号を供給することができる。

【0045】

画素部40は、走査線S1～Sn、データ線D1～Dm、及び発光制御線E1～Enと接続される画素50を備える。画素部40は、外部から第1駆動電源ELVDD及び第2駆動電源ELVSSの供給を受ける。

30

【0046】

図には示さなかったが、画素50のそれぞれは、駆動トランジスタ及び有機発光ダイオードを備える。駆動トランジスタは、データ信号に応じて、第1駆動電源ELVDDから有機発光ダイオードを経由して第2駆動電源ELVSSに流れる電流量を制御する。

【0047】

一方、図1には、n個の走査線S1～Sn及びn個の発光制御線E1～Enが示されているが、本願の発明はこれに限定されない。例えば、画素50の回路構造に応じて、画素部40には1つ以上のダミー走査線及びダミー発光制御線がさらに形成されてもよい。

【0048】

図2は図1に示した画素の一実施形態を示す図である。図2では、説明の便宜上、第n走査線Sn及び第mデータ線Dmと接続された画素を図示する。

40

【0049】

図2を参照すると、本発明の一実施形態による画素50は、有機発光ダイオードOLED、第1トランジスタ（駆動トランジスタ）T1、第2トランジスタT2、第3トランジスタT3、及びストレージキャパシタCstを備える。

【0050】

有機発光ダイオードOLEDのアノード電極は第3トランジスタT3の第2電極に接続され、有機発光ダイオードOLEDのカソード電極は第2駆動電源ELVSSに接続される。このような有機発光ダイオードOLEDは、第1トランジスタT1から供給される電流量に応じて所定輝度の光を生成する。

50

【 0 0 5 1 】

第 1 トランジスタ T 1 の第 1 電極は第 1 駆動電源 E L V D D に接続され、第 1 トランジスタ T 1 の第 2 電極は第 3 トランジスタ T 3 の第 1 電極に接続される。また、第 1 トランジスタ T 1 のゲート電極は第 1 0 ノード N 1 0 に接続される。この第 1 トランジスタ T 1 は、第 1 0 ノード N 1 0 の電圧に応じて、第 1 駆動電源 E L V D D から第 3 トランジスタ T 3 及び有機発光ダイオード O L E D を経由して第 2 駆動電源 E L V S S に供給される電流量を制御する。

【 0 0 5 2 】

第 2 トランジスタ T 2 の第 1 電極はデータ線 D m に接続され、第 2 トランジスタ T 2 の第 2 電極は第 1 0 ノード N 1 0 に接続される。また、第 2 トランジスタ T 2 のゲート電極は走査線 S n に接続される。この第 2 トランジスタ T 2 は、走査線 S n に走査信号が供給されるときターンオンし、データ線 D m からのデータ信号を第 1 0 ノード N 1 0 に供給する。

10

【 0 0 5 3 】

第 3 トランジスタ T 3 の第 1 電極は第 1 トランジスタ T 1 の第 2 電極に接続され、第 3 トランジスタ T 3 の第 2 電極は有機発光ダイオード O L E D のアノード電極に接続される。また、第 3 トランジスタ T 3 のゲート電極は発光制御線 E n に接続される。この第 3 トランジスタ T 3 は、発光制御線 E n に発光制御信号が供給されるときにターンオフし、発光制御信号が供給されないときにはターンオンする。

20

【 0 0 5 4 】

第 3 トランジスタ T 3 がターンオフすると、第 1 トランジスタ T 1 と有機発光ダイオード O L E D が電氣的に遮断されるため、画素 5 0 が非発光状態に設定される。第 3 トランジスタ T 3 がターンオンすると、第 1 トランジスタ T 1 と有機発光ダイオード O L E D が電氣的に接続されるため、画素 5 0 は発光可能な状態に設定される。

【 0 0 5 5 】

ストレージキャパシタ C s t は第 1 駆動電源 E L V D D と第 1 0 ノード N 1 0 の間に接続される。このようなストレージキャパシタ C s t は第 1 0 ノード N 1 0 の電圧を充電する。

【 0 0 5 6 】

一方、本発明の一実施形態における画素 5 0 は図 2 に限定されない。例えば、本発明における画素 5 0 は、発光制御信号によって発光期間が制御できる様々な形態の回路で実現されてもよい。

30

【 0 0 5 7 】

図 3 は図 1 に示した発光駆動部の一実施形態を示す図である。図 3 では、説明の便宜上、4 個のステージを図示する。

【 0 0 5 8 】

図 3 を参照すると、本発明の一実施形態による発光駆動部 3 0 は複数のステージ S T 1 ~ S T 4 を備える。ステージ S T 1 ~ S T 4 は発光制御線 E 1 ~ E 4 のいずれか 1 つと接続され、クロック信号 C L K 1、C L K 2 に応じて駆動される。ここで、ステージ S T 1 ~ S T 4 は同じ回路で実現されてもよい。

40

【 0 0 5 9 】

ステージ S T 1 ~ S T 4 のそれぞれは、第 1 入力端子 1 0 1、第 2 入力端子 1 0 2、第 3 入力端子 1 0 3、及び出力端子 1 0 4 を備える。

【 0 0 6 0 】

第 1 入力端子 1 0 1 は、前段のステージの出力信号（即ち、発光制御信号）またはスタートパルス S S P の供給を受ける。例えば、最初のステージ S T 1 の第 1 入力端子 1 0 1 はスタートパルス S S P の供給を受け、残りのステージ S T 2 ~ S T 4 の第 1 入力端子 1 0 1 は前段のステージの出力信号の供給を受けることができる。

【 0 0 6 1 】

j（j は奇数または偶数）番目のステージ S T j の第 2 入力端子 1 0 2 は第 1 クロック信

50

号CLK1の供給を受け、第3入力端子103は第2クロック信号CLK2の供給を受ける。そして、 $j + 1$ 番目のステージ(ST $j + 1$)の第2入力端子102は第2クロック信号CLK2の供給を受け、第3入力端子103は第1クロック信号CLK1の供給を受ける。

【0062】

第1クロック信号CLK1及び第2クロック信号CLK2は同じ周期を有し、位相が重ならない。例えば、第2クロック信号CLK2は第1クロック信号CLK1から半周期分だけシフトした信号に設定されてもよい。

【0063】

さらに、ステージST1～ST4は第1電源VDD及び第2電源VSSの供給を受ける。第1電源VDDはゲートオフ電圧に設定され、第2電源VSSはゲートオン電圧に設定されてもよい。この場合、出力端子104に供給された第1電源VDDが発光制御信号に用いられる。

10

【0064】

図4は図3に示したステージの一実施形態を示す図である。図4では、説明の便宜上、第1ステージST1及び第2ステージST2を図示する。

【0065】

図4を参照すると、本発明の一実施形態による第1ステージST1は、入力部210、出力部220、第1信号処理部230、第2信号処理部240、第3信号処理部250、及び第1安定化部260を備える。

20

【0066】

出力部220は、第1ノードN1及び第2ノードN2の電圧に応じて、第1電源VDDまたは第2電源VSSの電圧を出力端子104に供給する。このため、出力部220は第10トランジスタM10及び第11トランジスタM11を備える。

【0067】

第10トランジスタM10は第1電源VDDと出力端子104の間に接続される。また、第10トランジスタM10のゲート電極は第1ノードN1に接続される。この第10トランジスタM10は、第1ノードN1の電圧に応じてターンオンまたはターンオフする。ここで、第10トランジスタM10がターンオンするとき出力端子104に供給される第1電源VDDの電圧は、第1発光制御線E1の発光制御信号に用いられる。

30

【0068】

第11トランジスタM11は出力端子104と第2電源VSSの間に接続される。また、第11トランジスタM11のゲート電極は第2ノードN2に接続される。この第11トランジスタM11は第2ノードN2の電圧に応じてターンオンまたはターンオフする。

【0069】

入力部210は、第1入力端子101及び第2入力端子102に供給される信号に応じて、第3ノードN3及び第4ノードN4の電圧を制御する。このため、入力部210は第7トランジスタM7～第9トランジスタM9を備える。

【0070】

第7トランジスタM7は第1入力端子101と第4ノードN4の間に接続される。また、第7トランジスタM7のゲート電極は第2入力端子102に接続される。この第7トランジスタM7は、第2入力端子102に第1クロック信号CLK1が供給されるときターンオンし、第1入力端子101と第4ノードN4を電氣的に接続する。

40

【0071】

第8トランジスタM8は第3ノードN3と第2入力端子102の間に接続される。また、第8トランジスタM8のゲート電極は第4ノードN4に接続される。この第8トランジスタM8は第4ノードN4の電圧に応じてターンオンまたはターンオフする。

【0072】

第9トランジスタM9は第3ノードN3と第2電源VSSの間に接続される。また、第9トランジスタM9のゲート電極は第2入力端子102に接続される。この第9トランジスタ

50

タM 9は、第2入力端子102に第1クロック信号CLK 1が供給されるときターンオンし、第3ノードN 3に第2電源VSSの電圧を供給する。

【0073】

第1信号処理部230は、第2ノードN 2の電圧に応じて第1ノードN 1の電圧を制御する。このため、第1信号処理部230は第12トランジスタM 12及び第3キャパシタC 3を備える。

【0074】

第12トランジスタM 12は第1電源VDDと第1ノードN 1の間に接続される。また、第12トランジスタM 12のゲート電極は第2ノードN 2に接続される。この第12トランジスタM 12は、第2ノードN 2の電圧に応じてターンオンまたはターンオフする。

10

【0075】

第3キャパシタC 3は第1電源VDDと第1ノードN 1の間に接続される。この第3キャパシタC 3は第1ノードN 1に印加される電圧を充電する。また、第3キャパシタC 3は第1ノードN 1の電圧を安定的に保持する。

【0076】

第2信号処理部240は第5ノードN 5に接続され、第3入力端子103に供給される信号に応じて第1ノードN 1の電圧を制御する。このため、第2信号処理部240は、第5トランジスタM 5、第6トランジスタM 6、第1キャパシタC 1、及び第2キャパシタC 2を備える。

【0077】

20

第1キャパシタC 1は第2ノードN 2と第3入力端子103の間に接続される。この第1キャパシタC 1は第2ノードN 2に印加される電圧を充電する。また、第1キャパシタC 1は、第3入力端子103に供給される第2クロック信号CLK 2に応じて第2ノードN 2の電圧を制御する。

【0078】

第2キャパシタC 2の第1端子は第5ノードN 5に接続され、第2端子は第5トランジスタM 5に接続される。

【0079】

第5トランジスタM 5は第2キャパシタC 2の第2端子と第1ノードN 1の間に接続される。また、第5トランジスタM 5のゲート電極は第3入力端子103に接続される。この第5トランジスタM 5は、第3入力端子103に第2クロック信号CLK 2が供給されるときターンオンし、第2キャパシタC 2の第2端子と第1ノードN 1を電氣的に接続する。

30

【0080】

第6トランジスタM 6は第2キャパシタC 2の第2端子と第3入力端子103の間に接続される。また、第6トランジスタM 6のゲート電極は第5ノードN 5に接続される。この第6トランジスタM 6は、第5ノードN 5の電圧に応じてターンオンまたはターンオフする。

【0081】

第3信号処理部250は、第3ノードN 3の電圧及び第3入力端子103に供給される信号に応じて第4ノードN 4の電圧を制御する。このため、第3信号処理部250は、第13トランジスタM 13及び第14トランジスタM 14を備える。

40

【0082】

第13トランジスタM 13及び第14トランジスタM 14は、第1電源VDDと第4ノードN 4の間に直列接続される。また、第13トランジスタM 13のゲート電極は第3ノードN 3に接続される。この第13トランジスタM 13は、第3ノードN 3の電圧に応じてターンオンまたはターンオフする。

【0083】

また、第14トランジスタM 14のゲート電極は第3入力端子103に接続される。この第14トランジスタM 14は、第3入力端子103に第2クロック信号CLK 2が供給さ

50

れるときターンオンする。

【0084】

第1安定化部260は第2信号処理部240と入力部210の間に接続される。この第1安定化部260は第3ノードN3及び第4ノードN4の電圧の下降幅を制限する。このため、第1安定化部260は、第1トランジスタM1及び第2トランジスタM2を備える。

【0085】

第1トランジスタM1は第3ノードN3と第5ノードN5の間に接続される。また、第1トランジスタM1のゲート電極は第2電源VSSに接続される。この第1トランジスタM1はターンオン状態に設定される。

【0086】

第2トランジスタM2は第2ノードN2と第4ノードN4の間に接続される。また、第2トランジスタM2のゲート電極は第2電源VSSに接続される。この第2トランジスタM2はターンオン状態に設定される。

【0087】

一方、第2ステージST2は、第1入力端子101～第3入力端子103に供給される信号を除いた構成が第1ステージST1と同様である。したがって、第2ステージST2に関する詳細な説明は省略する。

【0088】

図5は図4に示したステージの駆動方法の一実施形態を示す波形図である。図5では、説明の便宜上、第1ステージST1を参照して動作過程を説明する。

【0089】

図5を参照すると、第1クロック信号CLK1及び第2クロック信号CLK2は2水平期間2Hの周期を有し、異なる水平期間に供給される。即ち、第2クロック信号CLK2は、第1クロック信号CLK1から半周期（即ち、1水平期間1H）分だけシフトされた信号に設定される。

【0090】

スタートパルスSSPが供給される時、第1入力端子101は第1電源VDDの電圧に設定され、スタートパルスSSPが供給されない時、第1入力端子101は第2電源VSSの電圧に設定されてもよい。

【0091】

クロック信号CLK1、CLK2が供給される時、第2入力端子102及び第3入力端子103は第2電源VSSの電圧に設定され、クロック信号CLK1、CLK2が供給されない時、第2入力端子102及び第3入力端子103は第1電源VDDの電圧に設定されてもよい。

【0092】

また、第1入力端子101に供給されるスタートパルスSSPは、第2入力端子102に供給される第1クロック信号CLK1と少なくとも一度重なるように設定される。このため、スタートパルスSSPは第1クロック信号CLK1より広い幅、例えば、4水平期間4Hの間供給されることができる。この場合、第2ステージST2の第1入力端子101に供給される最初の発光制御信号も、第2ステージST2の第2入力端子102に供給される第2クロック信号CLK2と少なくとも一度重なる。

【0093】

動作過程を説明すると、まず、第1時点t1に第2入力端子102に第1クロック信号CLK1が供給される。第2入力端子102に第1クロック信号CLK1が供給されると、第7トランジスタM7及び第9トランジスタM9がターンオンする。

【0094】

第7トランジスタM7がターンオンすると、第1入力端子101と第4ノードN4が電氣的に接続される。ここで、第2トランジスタM2がターンオン状態を保持するために、第1入力端子101は第4ノードN4を経由して第2ノードN2とも電氣的に接続される。このとき、第1時点t1の間、第1入力端子101にはスタートパルスSSPが供給され

10

20

30

40

50

ず、これにより、第4ノードN4及び第2ノードN2にロー電圧（例えば、VSS）が供給される。

【0095】

第2ノードN2及び第4ノードN4にロー電圧が供給されると、第8トランジスタM8、第11トランジスタM11、及び第12トランジスタM12がターンオンする。

【0096】

第12トランジスタM12がターンオンすると、第1ノードN1に第1電源VDDの電圧が供給され、これにより、第10トランジスタM10がターンオフする。このとき、第3キャパシタC3には、第10トランジスタM10のターンオフに対応する電圧が充電される。

10

【0097】

第11トランジスタM11がターンオンすると、第2電源VSSの電圧が出力端子104に供給される。したがって、第1時点t1の間、第1発光制御線E1に発光制御信号が供給されない。

【0098】

第8トランジスタM8がターンオンすると、第3ノードN3に第1クロック信号CLK1が供給される。ここで、第1トランジスタM1がターンオン状態を保持するため、第1クロック信号CLK1は第3ノードN3を経由して第5ノードN5にも供給される。

【0099】

一方、第9トランジスタM9がターンオンすると、第2電源VSSの電圧が第3ノードN3及び第5ノードN5に供給される。ここで、第1クロック信号CLK1は第2電源VSSの電圧に設定され、これにより、第3ノードN3及び第5ノードN5は安定的に第2電源VSSの電圧に設定される。

20

【0100】

第3ノードN3及び第5ノードN5が第2電源VSSの電圧に設定されると、第13トランジスタM13及び第6トランジスタM6がターンオンする。

【0101】

第6トランジスタM6がターンオンすると、第3入力端子103からのハイ電圧（例えば、VDD）が第2キャパシタC2の第2端子に供給される。このとき、第5トランジスタM5がターンオフ状態に設定されるため、第1ノードN1は、第5ノードN5及び第2キャパシタC2の第2端子電圧とは関係なく第3電源VDDの電圧を保持する。

30

【0102】

第13トランジスタM13がターンオンすると、第1電源VDDの電圧が第14トランジスタM14に供給される。このとき、第14トランジスタM14はターンオフ状態に設定され、これにより、第4ノードN4はロー電圧を保持する。

【0103】

第2時点t2では、第2入力端子102への第1クロック信号CLK1の供給が中断される。第1クロック信号CLK1の供給が中断されると、第7トランジスタM7及び第9トランジスタM9がターンオフする。このとき、第1キャパシタC1及び第3キャパシタC3により第2ノードN2及び第1ノードN1は前期間の電圧を保持する。

40

【0104】

第2ノードN2がロー電圧を保持する場合、第8トランジスタM8、第11トランジスタM11、及び第12トランジスタM12がターンオンする。

【0105】

第8トランジスタM8がターンオンすると、第2入力端子102からのハイ電圧が第3ノードN3及び第5ノードN5に供給される。そうすると、第13トランジスタM13及び第6トランジスタM6がターンオフ状態に設定される。

【0106】

第12トランジスタM12がターンオンすると、第1ノードN1に第1電源VDDの電圧が供給され、これにより、第10トランジスタM10はターンオフ状態を保持する。

50

【 0 1 0 7 】

第 1 1 トランジスタ M 1 1 がターンオンすると、出力端子 1 0 4 は第 2 電源 V S S の電圧の供給を受ける。

【 0 1 0 8 】

第 3 時点 t 3 では、第 3 入力端子 1 0 3 に第 2 クロック信号 C L K 2 が供給される。第 3 入力端子 1 0 3 に第 2 クロック信号 C L K 2 が供給されると、第 1 4 トランジスタ M 1 4 及び第 5 トランジスタ M 5 がターンオンする。

【 0 1 0 9 】

第 5 トランジスタ M 5 がターンオンすると、第 2 キャパシタ C 2 の第 2 端子と第 1 ノード N 1 が電氣的に接続される。このとき、第 1 ノード N 1 は第 1 電源 V D D の電圧を保持する。

10

【 0 1 1 0 】

第 1 4 トランジスタ M 1 4 がターンオンすると、第 1 3 トランジスタ M 1 3 の第 2 電極と第 2 ノード N 2 が電氣的に接続される。このとき、第 1 3 トランジスタ M 1 3 がターンオフ状態に設定されるため、第 1 電源 V D D の電圧は第 4 ノード N 4 及び第 2 ノード N 2 に供給されない。

【 0 1 1 1 】

また、第 3 入力端子 1 0 3 に第 2 クロック信号 C L K 2 が供給されると、第 1 キャパシタ C 1 のカップリングにより、第 2 ノード N 2 は第 2 電源 V S S より低い電圧に下降する。そうすると、第 1 1 トランジスタ M 1 1 及び第 1 2 トランジスタ M 1 2 のゲート電極に印加される電圧が第 2 電源 V S S より低い電圧に下降するため、トランジスタの駆動特性が向上することができる。

20

【 0 1 1 2 】

一方、第 4 ノード N 4 は、第 2 トランジスタ M 2 により、第 2 ノード N 2 の電圧の下降とは関係なくほぼ第 2 電源 V S S の電圧を保持する。即ち、第 2 トランジスタ M 2 のゲート電極に第 2 電源 V S S の電圧が印加されるため、第 2 ノード N 2 の電圧の下降とは関係なく第 4 ノード N 4 はほぼ第 2 電源 V S S の電圧を保持する。この場合、第 7 トランジスタ M 7 の第 1 電極及び第 2 電極の電圧差、即ち、ソース電極とドレイン電極の電圧差が最小化し、第 7 トランジスタ M 7 の特性が変化することを防止することができる。

【 0 1 1 3 】

30

第 4 時点 t 4 では、第 1 入力端子 1 0 1 にスタートパルス S S P が供給され、第 2 入力端子 1 0 2 に第 1 クロック信号 C L K 1 が供給される。

【 0 1 1 4 】

第 2 入力端子 1 0 2 に第 1 クロック信号 C L K 1 が供給されると、第 7 トランジスタ M 7 及び第 9 トランジスタ M 9 がターンオンする。

【 0 1 1 5 】

第 7 トランジスタ M 7 がターンオンすると、第 1 入力端子 1 0 1 と第 4 ノード N 4 及び第 2 ノード N 2 が電氣的に接続される。そうすると、第 2 入力端子 1 0 2 に供給されたスタートパルス S S P によって、第 4 ノード N 4 及び第 2 ノード N 2 がハイ電圧に設定される。第 4 ノード N 4 及び第 2 ノード N 2 がハイ電圧に設定されると、第 8 トランジスタ M 8 、第 1 1 トランジスタ M 1 1 、及び第 1 2 トランジスタ M 1 2 がターンオフする。

40

【 0 1 1 6 】

第 9 トランジスタ M 9 がターンオンすると、第 3 ノード N 3 及び第 5 ノード N 5 に第 2 電源 V S S の電圧が供給される。第 3 ノード N 3 及び第 5 ノード N 5 に第 2 電源 V S S の電圧が供給されると、第 1 3 トランジスタ M 1 3 及び第 6 トランジスタ M 6 がターンオンする。

【 0 1 1 7 】

このとき、第 1 3 トランジスタ M 1 3 がターンオンしても第 1 4 トランジスタ M 1 4 がターンオフ状態に設定されるため、第 4 ノード N 4 の電圧は変わらない。

【 0 1 1 8 】

50

第 6 トランジスタ M 6 がターンオンすると、第 2 キャパシタ C 2 の第 2 端子と第 3 入力端子 1 0 3 が電氣的に接続される。このとき、第 5 トランジスタ M 5 がターンオフ状態に設定されるため、第 1 ノード N 1 はハイ電圧を保持する。

【 0 1 1 9 】

第 5 時点 t 5 では、第 3 入力端子 1 0 3 に第 2 クロック信号 C L K 2 が供給される。第 3 入力端子 1 0 3 に第 2 クロック信号 C L K 2 が供給されると、第 1 4 トランジスタ M 1 4 及び第 5 トランジスタ M 5 がターンオンする。また、第 5 時点 t 5 では第 3 ノード N 3 及び第 5 ノード N 5 が第 2 電源 V S S の電圧に設定されるため、第 1 3 トランジスタ M 1 3 及び第 6 トランジスタ M 6 がターンオン状態を保持する。

【 0 1 2 0 】

第 5 トランジスタ M 5 及び第 6 トランジスタ M 6 がターンオンすると、第 2 クロック信号 C L K 2 が第 1 ノード N 1 に供給される。第 1 ノード N 1 に第 2 クロック信号 C L K 2 が供給されると、第 1 0 トランジスタ M 1 0 がターンオンする。第 1 0 トランジスタ M 1 0 がターンオンすると、第 1 電源 V D D の電圧が出力端子 1 0 4 に供給される。出力端子 1 0 4 に供給された第 1 電源 V D D の電圧は、発光制御信号として第 1 発光制御線 E 1 に供給される。

【 0 1 2 1 】

第 1 3 トランジスタ M 1 3 及び第 1 4 トランジスタ M 1 4 がターンオンすると、第 4 ノード N 4 及び第 2 ノード N 2 に第 2 電源 V D D の電圧が供給される。そうすると、第 8 トランジスタ M 8 及び第 1 1 トランジスタ M 1 1 は安定的にターンオフ状態を保持する。

【 0 1 2 2 】

一方、第 2 キャパシタ C 2 の第 2 端子に第 2 クロック信号 C L K 2 が供給されると、第 2 キャパシタ C 2 のカップリングにより、第 5 ノード N 5 の電圧が第 2 電源 V S S より低い電圧に下降する。そうすると、第 6 トランジスタ M 6 のゲート電極に印加される電圧が第 2 電源 V S S より低い電圧に下降するため、第 6 トランジスタ M 6 の駆動特性が向上することができる。

【 0 1 2 3 】

また、第 1 トランジスタ M 1 により、第 5 ノード N 5 の電圧とは関係なく第 3 ノード N 3 の電圧はほぼ第 2 電源 V S S の電圧を保持する。即ち、第 1 トランジスタ M 1 のゲート電極には第 2 電源 V S S の電圧が印加されるため、第 5 ノード N 5 の電圧の下降とは関係なく第 3 ノード N 3 はほぼ第 2 電源 V S S の電圧を保持する。この場合、第 8 トランジスタ M 8 のソース電極とドレイン電極の電圧差が最小化し、第 8 トランジスタ M 8 の特性が変化することを防止することができる。

【 0 1 2 4 】

第 6 時点 t 6 では、第 2 入力端子 1 0 2 に第 1 クロック信号 C L K 1 が供給される。第 2 入力端子 1 0 2 に第 1 クロック信号 C L K 1 が供給されると、第 7 トランジスタ M 7 及び第 9 トランジスタ M 9 がターンオンする。

【 0 1 2 5 】

第 7 トランジスタ M 7 がターンオンすると、第 4 ノード N 4 及び第 2 ノード N 2 が第 1 入力端子 1 0 1 と電氣的に接続され、これにより、第 1 入力端子 1 0 1 からのロー電圧が第 4 ノード N 4 及び第 2 ノード N 2 に供給される。第 4 ノード N 4 及び第 2 ノード N 2 がロー電圧に設定されると、第 8 トランジスタ M 8、第 1 1 トランジスタ M 1 1 及び第 1 2 トランジスタ M 1 2 がターンオンする。

【 0 1 2 6 】

第 8 トランジスタ M 8 がターンオンすると、第 3 ノード N 3 及び第 5 ノード N 5 に第 1 クロック信号 C L K 1 が供給される。

【 0 1 2 7 】

第 1 2 トランジスタ M 1 2 がターンオンすると、第 1 ノード N 1 に第 1 電源 V D D の電圧が供給され、これにより、第 1 0 トランジスタ M 1 0 がターンオフする。第 1 1 トランジスタ M 1 1 がターンオンすると、出力端子 1 0 4 に第 2 電源 V S S の電圧が供給される。

10

20

30

40

50

出力端子 104 に供給された第 2 電源 VSS の電圧は第 1 発光制御線 E1 に供給され、これにより、第 1 発光制御線 E1 への発光制御信号の供給が中断される。

【0128】

一方、第 1 ステージ ST1 の出力端子 104 から発光制御信号の供給を受ける第 2 ステージ ST2 も、上述した過程を繰り返しながら第 2 発光制御線 E2 に発光制御信号を供給する。即ち、本発明の一実施形態による発光ステージ ST は、上述した過程を繰り返しながら発光制御線 E1 ~ En に発光制御信号を順に供給することができる。

【0129】

図 6 は図 3 に示したステージの他の一実施形態を示す図である。図 6 を説明するにあたって、図 4 と同じ構成に対しては同じ図面符号を付し、詳細な説明は省略する。

10

【0130】

図 6 を参照すると、本発明の他の一実施形態による第 1 ステージ ST1' は、入力部 210'、出力部 220、第 1 信号処理部 230、第 2 信号処理部 240、第 3 信号処理部 250、及び第 1 安定化部 260 を備える。

【0131】

入力部 210' は、第 1 入力端子 101 及び第 2 入力端子 102 に供給される信号に応じて、第 3 ノード N3 及び第 4 ノード N4 の電圧を制御する。このため、入力部 210 は第 7 トランジスタ M7 ~ 第 9 トランジスタ M9 を備える。

【0132】

第 7 トランジスタ M7 は第 1 入力端子 101 と第 4 ノード N4 の間に接続される。また、第 7 トランジスタ M7 のゲート電極は第 2 入力端子 102 に接続される。この第 7 トランジスタ M7 は、第 2 入力端子 102 に第 1 クロック信号 CLK1 が供給されるときターンオンし、第 1 入力端子 101 と第 4 ノード N4 を電氣的に接続する。

20

【0133】

第 3 ノード N3 と第 2 入力端子 102 の間には複数の第 8 トランジスタ M8__1、M8__2 が直列接続される。第 8 トランジスタ M8__1、M8__2 のゲート電極は第 4 ノード N4 に接続される。この第 8 トランジスタ M8__1、M8__2 は、第 4 ノード N4 の電圧に応じてターンオンまたはターンオフする。

【0134】

第 9 トランジスタ M9 は第 3 ノード N3 と第 2 電源 VSS の間に接続される。また、第 9 トランジスタ M9 のゲート電極は第 2 入力端子 102 に接続される。この第 9 トランジスタ M9 は、第 2 入力端子 102 に第 1 クロック信号 CLK1 が供給されるときターンオンして第 3 ノード N3 に第 2 電源 VSS の電圧を供給する。

30

【0135】

このような本発明の他の一実施形態では、リーク電流を最小化するために複数の第 8 トランジスタ M8__1、M8__2 を形成することを除いた構成は図 4 と同じである。したがって、動作過程に対する詳細な説明は省略する。なお、第 2 ステージ ST2' も入力端子 101、102、103 に供給される信号を除いた構成が第 1 ステージ ST1' と同一であるため、詳細な説明は省略する。

【0136】

図 7 は図 3 に示したステージのさらに他の一実施形態を示す図である。図 7 では、説明の便宜上、第 1 ステージ ST1'' 及び第 2 ステージ ST2'' を図示する。また、図 7 において、図 4 と同じ構成に対しては同じ図面符号を付し、詳細な説明は省略する。

40

【0137】

図 7 を参照すると、本発明のさらに他の一実施形態による第 1 ステージ ST1'' は、入力部 210、出力部 220、第 1 信号処理部 230、第 2 信号処理部 240'、第 3 信号処理部 250、第 1 安定化部 260、及び第 2 安定化部 270 を備える。

【0138】

第 2 安定化部 270 は、第 1 電源 VDD、第 1 ノード N1、及び第 3 入力端子 103 に接続される。この第 2 安定化部 270 は、出力端子 104 に発光制御信号が供給される間第

50

2 ノード N 2 の電圧を一定に保持する。このため、第 2 安定化部 270 は、第 3 トランジスタ M 3、第 4 トランジスタ M 4、及び第 1 キャパシタ C 1' を備える。

【0139】

第 3 トランジスタ M 3 は第 1 電源 VDD と第 6 ノード N 6 の間に接続され、ゲート電極が第 1 ノード N 1 に接続される。この第 3 トランジスタ M 3 は、第 1 ノード N 1 の電圧に応じてターンオンまたはターンオフする。

【0140】

第 4 トランジスタ M 4 は第 6 ノード N 6 と第 3 入力端子 103 の間に接続され、ゲート電極が第 2 ノード N 2 に接続される。この第 4 トランジスタ M 4 は第 2 ノード N 2 の電圧に応じてターンオンまたはターンオフする。

10

【0141】

第 1 キャパシタ C 1' は第 6 ノード N 6 と第 2 ノード N 2 の間に接続される。

【0142】

第 2 信号処理部 240' は第 5 ノード N 5 に接続され、第 3 入力端子 103 に供給される信号に応じて第 1 ノード N 1 の電圧を制御する。このため、第 2 信号処理部 240' は第 5 トランジスタ M 5、第 6 トランジスタ M 6、及び第 2 キャパシタ C 2 を備える。

【0143】

第 2 キャパシタ C 2 の第 1 端子は第 5 ノード N 5 に接続され、第 2 キャパシタ C 2 の第 2 端子は第 5 トランジスタ M 5 に接続される。

【0144】

20

第 5 トランジスタ M 5 は第 2 キャパシタ C 2 の第 2 端子と第 1 ノード N 1 の間に接続される。また、第 5 トランジスタ M 5 のゲート電極は第 3 入力端子 103 に接続される。この第 5 トランジスタ M 5 は、第 3 入力端子 103 に第 2 クロック信号 CLK 2 が供給される時ターンオンし、第 2 キャパシタ C 2 の第 2 端子と第 1 ノード N 1 を電氣的に接続する。

【0145】

第 6 トランジスタ M 6 は第 2 キャパシタ C 2 の第 2 端子と第 3 入力端子 103 の間に接続される。また、第 6 トランジスタ M 6 のゲート電極は第 5 ノード N 5 に接続される。この第 6 トランジスタ M 6 は、第 5 ノード N 5 の電圧に応じてターンオンまたはターンオフする。

30

【0146】

この第 2 信号処理部 240' は、図 4 と比べて第 1 キャパシタ C 1 がないだけであり、その他の構成は同様である。

【0147】

上述した本発明の他の一実施形態によるステージは図 5 の駆動波形によって駆動される。したがって、第 2 安定化部 270 を中心に動作過程を説明する。

【0148】

第 4 トランジスタ M 4 は第 2 ノード N 2 の電圧に応じてターンオンする。即ち、第 4 トランジスタ M 4 は、第 2 ノード N 2 がロー電圧に設定される間ターンオン状態を保持する。この場合、第 4 トランジスタ M 4 は、図 5 の第 4 時点 t 4 の以前及び第 6 時点 t 6 の以後にターンオン状態に設定される。

40

【0149】

第 4 トランジスタ M 4 がターンオン状態に設定される場合、第 2 クロック信号 CLK 2 が供給されると、第 1 キャパシタ C 1' のカップリングによって第 2 ノード N 2 の電圧が第 2 電源 VSS より低い電圧に下降する。(t 3 時点など)

【0150】

一方、第 3 トランジスタ M 3 は第 1 ノード N 1 の電圧に応じてターンオンする。即ち、第 3 トランジスタ M 3 は、第 1 ノード N 1 がロー電圧に設定される間ターンオン状態を保持する。この場合、第 3 トランジスタ M 3 は、図 5 の第 5 時点 t 5 及び第 6 時点 t 6 の間ターンオン状態を保持する。

50

【 0 1 5 1 】

第 3 トランジスタ M 3 がターンオンすると、第 6 ノード N 6 に第 1 電源 V D D の電圧が供給される。即ち、発光制御線 E 1 に発光制御信号が供給される間、第 6 ノード N 6 は第 1 電源 V D D の電圧を保持する。この第 6 ノード N 6 が第 1 電源 V D D の電圧を保持すると、第 2 ノード N 2 が安定的にハイ電圧を保持することができる。

【 0 1 5 2 】

より詳細に説明すると、図 4 のステージの場合、第 1 キャパシタ C 1 は第 3 入力端子 1 0 3 に供給される第 2 クロック信号 C L K 2 の供給を受けるため、第 2 ノード N 2 の電圧は第 2 クロック信号 C L K 2 によって電圧が変動する。特に、図 5 の第 5 時点 t 5 及び第 6 時点 t 6 の間でも第 2 クロック信号 C L K 2 によって第 2 ノード N 2 の電圧が揺れ、これにより動作の信頼性が低下する恐れがある。

10

【 0 1 5 3 】

一方、図 6 のステージの場合、図 5 の第 5 時点 t 5 及び第 6 時点 t 6 の間、第 1 キャパシタ C 1 ' の第 1 端子は第 1 電源 V D D の電圧に保持されるため、第 2 ノード N 2 の電圧を安定的に保持することができる。

【 0 1 5 4 】

本発明の技術思想は上記好ましい実施形態を参照して具体的に述べたが、上記した実施形態はその説明のためのものであり、これに限定するためのものではないことに注意すべきである。また、本発明の技術分野の通常の知識を有する者であれば、本発明の技術思想の範囲内で多様な変形例が可能であることが理解できるだろう。

20

【 0 1 5 5 】

上述した発明の権利範囲は添付の特許請求の範囲により定められるものであって、明細書の本文の記載に拘束されず、請求の範囲に記載の発明に属する変形や変更はすべて本発明の範囲に属する。

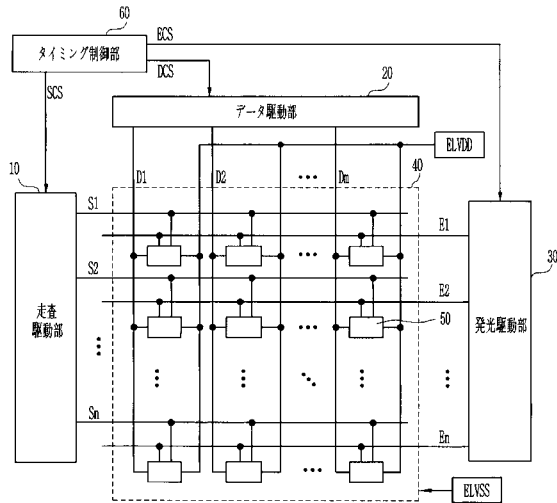
【 符号の説明 】

【 0 1 5 6 】

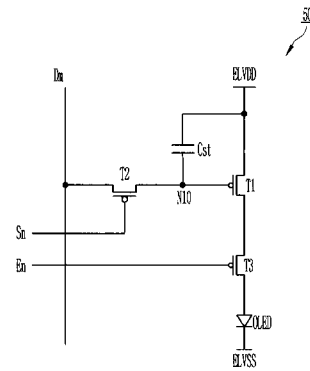
- 1 0 走査駆動部
- 2 0 データ駆動部
- 3 0 発光駆動部
- 4 0 画素部
- 5 0 画素
- 6 0 タイミング制御部
- 2 1 0 入力部
- 2 2 0 出力部
- 2 3 0、2 4 0、2 5 0 信号処理部
- 2 6 0、2 7 0 安定化部

30

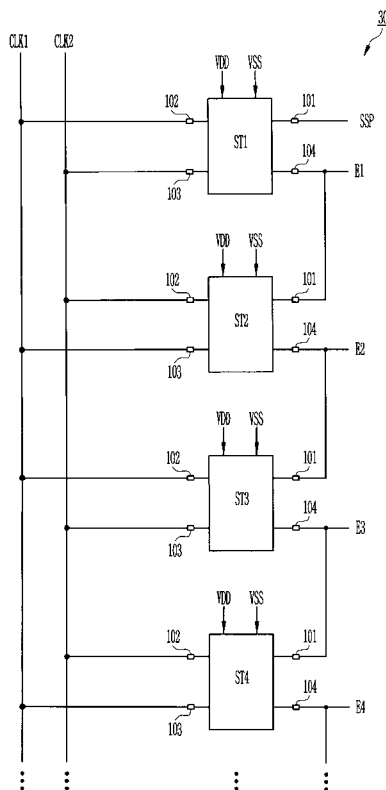
【図 1】



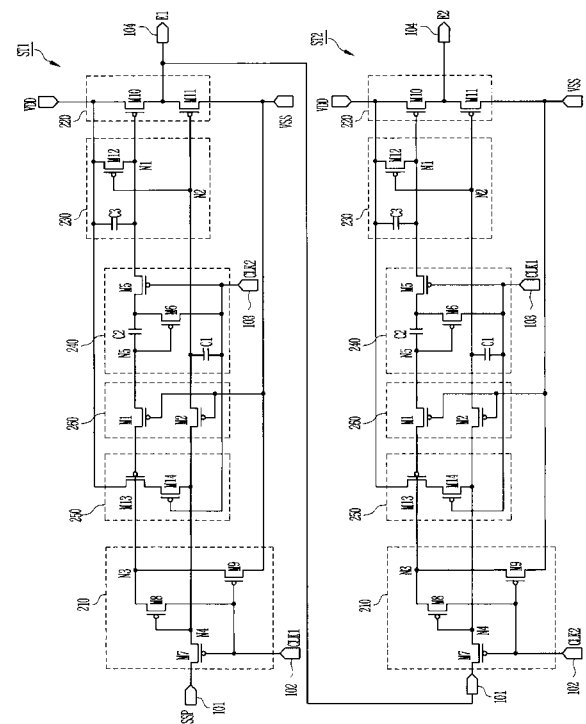
【図 2】



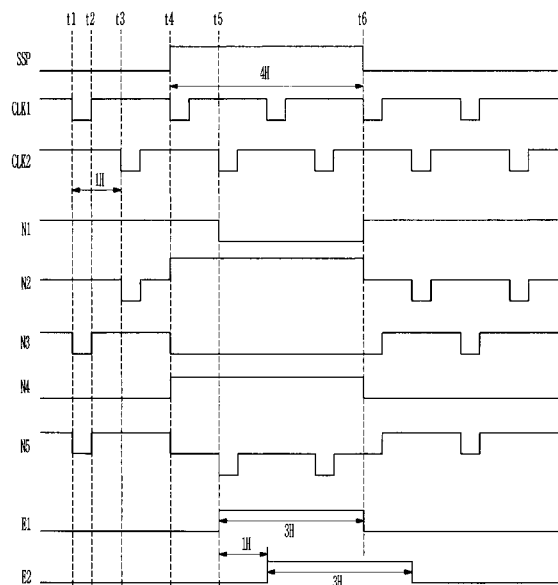
【図 3】



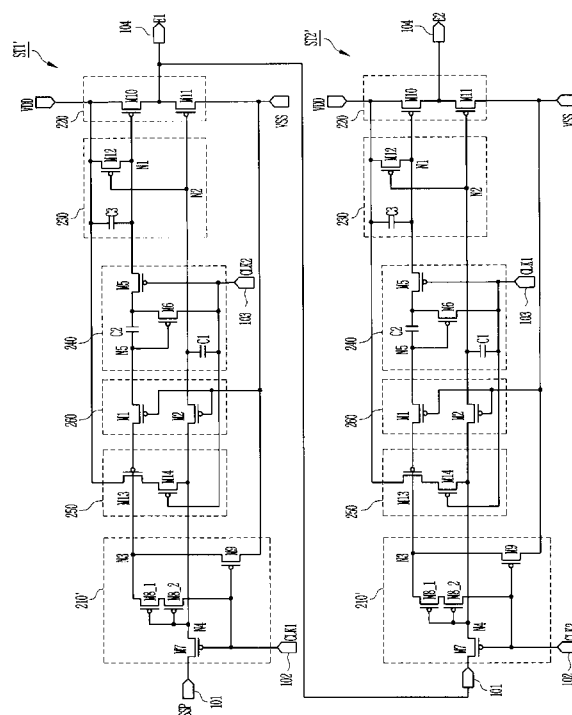
【図 4】



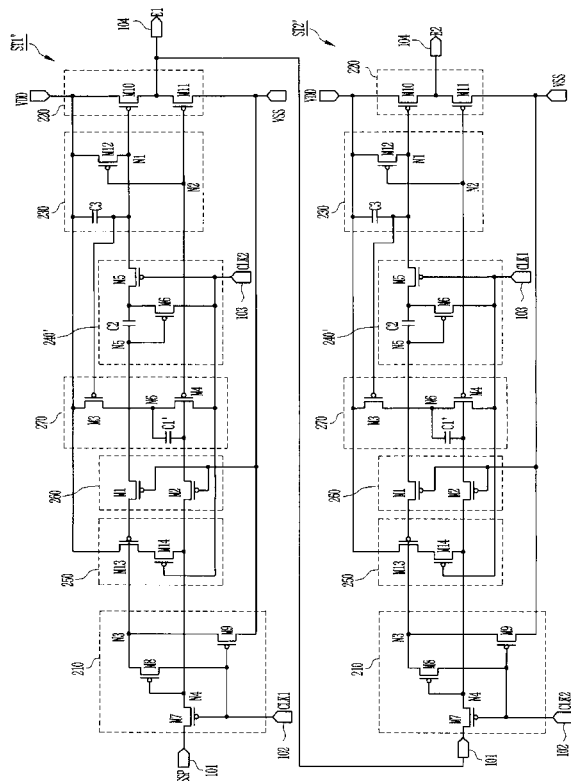
【 図 5 】



【 図 6 】



【图 7】



フロントページの続き

(51)Int.Cl.	F I		テーマコード (参考)	
H 0 1 L 27/32 (2006.01)	G 0 9 G	3/3233		
G 1 1 C 19/28 (2006.01)	G 0 9 G	3/20	6 7 0 E	
G 0 9 F 9/30 (2006.01)	G 0 9 G	3/20	6 7 0 J	
	G 0 9 G	3/20	6 1 1 J	
	H 0 5 B	33/14		A
	H 0 5 B	33/06		
	H 0 1 L	27/32		
	G 1 1 C	19/28	2 3 0	
	G 0 9 F	9/30	3 6 5	
	G 0 9 F	9/30	3 3 8	

(72)発明者 賈 智 鉉
大韓民国 京畿道 龍仁市 器興區 三星路 1

(72)発明者 權 泰 勳
大韓民国 京畿道 龍仁市 器興區 三星路 1

(72)発明者 李 敏 九
大韓民国 京畿道 龍仁市 器興區 三星路 1

(72)発明者 鄭 鎮 泰
大韓民国 京畿道 龍仁市 器興區 三星路 1

F ターム(参考) 3K107 AA01 BB01 CC21 DD38 EE03 HH04 HH05
5B074 AA01 CA01 DB01
5C080 AA06 BB05 DD09 DD12 DD25 DD29 EE25 FF03 FF11 HH09
JJ03 JJ04
5C094 AA53 BA03 BA27 CA19 DA09 DB04
5C380 AA01 AB06 AB43 AB47 BA08 BA20 BB08 BD10 CB01 CB17
CB26 CC02 CC26 CC33 CC39 CC61 CC63 CD012 CE20 CF07
CF43 DA02 HA03 HA05

专利名称(译)	台架和使用其的有机电致发光显示装置		
公开(公告)号	JP2017223953A	公开(公告)日	2017-12-21
申请号	JP2017117652	申请日	2017-06-15
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	李承珪 車承智 賈智鉉 權泰勳 李敏九 鄭鎮泰		
发明人	李 承 珪 車 承 智 賈 智 鉉 權 泰 勳 李 敏 九 鄭 鎮 泰		
IPC分类号	G09G3/3266 G09G3/20 G09G3/3233 H01L51/50 H05B33/06 H01L27/32 G11C19/28 G09F9/30		
CPC分类号	G09G3/3208 G09G3/3233 G09G3/3266 G09G2300/0861 G09G2310/0286 G09G3/3225 G09G3/3275 G09G2310/08 G09G2330/02		
FI分类号	G09G3/3266 G09G3/20.622.E G09G3/20.612.K G09G3/20.622.G G09G3/20.624.B G09G3/3233 G09G3/20.670.E G09G3/20.670.J G09G3/20.611.J H05B33/14.A H05B33/06 H01L27/32 G11C19/28.230 G09F9/30.365 G09F9/30.338		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/DD38 3K107/EE03 3K107/HH04 3K107/HH05 5B074/AA01 5B074/CA01 5B074/DB01 5C080/AA06 5C080/BB05 5C080/DD09 5C080/DD12 5C080/DD25 5C080/DD29 5C080/EE25 5C080/FF03 5C080/FF11 5C080/HH09 5C080/JJ03 5C080/JJ04 5C094/AA53 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA09 5C094/DB04 5C380/AA01 5C380/AB06 5C380/AB43 5C380/AB47 5C380/BA08 5C380/BA20 5C380/BB08 5C380/BD10 5C380/CB01 5C380/CB17 5C380/CB26 5C380/CC02 5C380/CC26 5C380/CC33 5C380/CC39 5C380/CC61 5C380/CC63 5C380/CD012 5C380/CE20 5C380/CF07 5C380/CF43 5C380/DA02 5C380/HA03 5C380/HA05 3K107/EE59 3K107/HH02 5B074/AA10		
优先权	1020160075527 2016-06-17 KR		
外部链接	Espacenet		

摘要(译)

本发明涉及一种能够提供发光控制信号的台。该级包括输出部分，用于根据第一节点和第二节点的电压向输出端子提供第一电源或第二电源的电压，第一输入端子和第二输入端子输入部分，用于根据提供给第二节点的信号控制第三节点和第四节点的电压，第一信号处理单元，连接到第五节点，用于根据提供给第三输入端的信号控制第一节点的电压，第四节点的第二信号处理单元，根据第三节点的电压和提供给第三输入端的信号，第三信号处理单元，连接在第二信号处理单元和输入单元之间，用于控制第三节点和第四节点的电压的下降宽度，和一个单元。

