

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2016-530560

(P2016-530560A)

(43) 公表日 平成28年9月29日(2016.9.29)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/3291 (2016.01)	G09G 3/3291	3K107
G09G 3/20 (2006.01)	G09G 3/20 611A	5C080
G09G 3/3225 (2016.01)	G09G 3/20 670J	5C380
H01L 51/50 (2006.01)	G09G 3/20 612U	
	G09G 3/20 641P	
審査請求 有 予備審査請求 未請求 (全 14 頁) 最終頁に続く		

(21) 出願番号 特願2016-533780 (P2016-533780)
 (86) (22) 出願日 平成25年12月18日 (2013.12.18)
 (85) 翻訳文提出日 平成26年6月19日 (2014.6.19)
 (86) 国際出願番号 PCT/CN2013/089768
 (87) 国際公開番号 W02015/021721
 (87) 国際公開日 平成27年2月19日 (2015.2.19)
 (31) 優先権主張番号 201310358943.7
 (32) 優先日 平成25年8月16日 (2013.8.16)
 (33) 優先権主張国 中国 (CN)

(71) 出願人 510280589
 京東方科技集團股▲ふん▼有限公司
 BOE TECHNOLOGY GROU
 P CO., LTD.
 中華人民共和國100015北京市朝陽區
 酒仙橋路10號
 No. 10 Jiuxianqiao R
 d., Chaoyang Distric
 t, Beijing 100015, CH
 INA
 (74) 代理人 100099759
 弁理士 青木 篤
 (74) 代理人 100092624
 弁理士 鶴田 準一

最終頁に続く

(54) 【発明の名称】 画素回路の駆動電圧の調整方法及びその調整装置、表示機器

(57) 【要約】

【課題】本発明は、表示技術分野に係り、具体的に画素回路の駆動電圧の調整方法、画素回路の駆動電圧の調整装置、及び当該駆動電圧の供給装置を含む表示機器に係る。

【解決手段】当該画素回路の駆動電圧の調整方法において、各画素行のデータ電圧に基づいて画素回路の駆動電圧を動的に調整する。本発明による画素回路の駆動電圧の調整方法及び供給装置は、各画素行のデータ電圧に基づいて、画素回路に出力される駆動電圧の大きさを動的に調整するため、伝統的な定圧型駆動方法に比較し、OLED画素回路の動的損失と温度上昇を明らかに低下させ、駆動コストを節約するとともにOLEDの使用寿命を延長できる。

【選択図】 図3

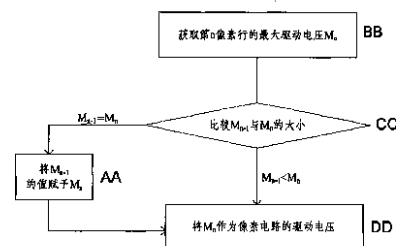


図3 / Fig. 3

AA Assign a value of M_{n-1} to M_n BB Obtain a maximum driving voltage M_n of an n^{th} pixel rowCC Compare M_{n-1} with M_n DD Use M_n as a driving voltage of the pixel circuit

【特許請求の範囲】

【請求項 1】

各画素行のデータ電圧に基づいて、画素回路の駆動電圧を動的に調整することを特徴とする画素回路の駆動電圧の調整方法。

【請求項 2】

請求項 1 に記載の画素回路の駆動電圧の調整方法において、

前記画素回路には、複数のサブ画素回路を含み、複数の画素行を構成し、

前記画素回路の駆動電圧の調整方法は、

前記画素回路の走査待ち画素行のうち、駆動トランジスタと発光素子を含む各サブ画素回路のデータ電圧を取得し、

走査待ち画素行の各サブ画素回路の、駆動トランジスタを飽和領域で動作させかつ発光素子を正常に発光させる最小電圧値である最小駆動電圧を、前記データ電圧に基づいて算出し、

前記走査待ち画素行の各サブ画素回路の最小駆動電圧のうちの最大値を、当該走査待ち画素行の最大駆動電圧として選択し、

特定した当該走査待ち画素行の最大駆動電圧と当該画素行の前の全ての画素行の最大駆動電圧のうちの最大値を、前記画素回路の駆動電圧とすることを含むことを特徴とする画素回路の駆動電圧の調整方法。

【請求項 3】

請求項 2 に記載の画素回路の駆動電圧の調整方法において、

前記画素回路の第 1 画素行の最大駆動電圧 M_1 を取得し、

前記 M_1 を前記画素回路の駆動電圧とし、

前記画素回路の第 2 画素行の最大駆動電圧 M_2 を取得し、 M_1 と M_2 の大きさの比較をし、

$M_1 < M_2$ の場合、 M_2 の値が変わらず、 $M_1 \geq M_2$ の場合、 M_1 の値を M_2 に与え、

前記 M_2 を前記画素回路の駆動電圧とし、

これによって類推し、

第 n (n は 2 より大きい整数である) 画素行の最大駆動電圧 M_n を取得し、 M_{n-1} と M_n の大きさの比較をし、

$M_{n-1} < M_n$ の場合、 M_n の値が変わらず、 $M_{n-1} \geq M_n$ の場合、 M_{n-1} の値を M_n に与え、

前記 M_n を前記画素回路の駆動電圧とすることを含むことを特徴とする画素回路の駆動電圧の調整方法。

【請求項 4】

画素回路の駆動電圧の調整装置において、

前記画素回路には、複数のサブ画素回路を含み、複数の画素行を構成し、

前記画素回路の駆動電圧の調整装置は、前記画素回路に接続する駆動電源集成回路および前記駆動電源集成回路に接続する演算処理モジュールを含み、

前記演算処理モジュールは、各画素行のデータ電圧に基づいて、前記駆動電源集成回路から前記画素回路に出力される駆動電圧を動的に調整することを特徴とする画素回路の駆動電圧の調整装置。

【請求項 5】

請求項 4 に記載の画素回路の駆動電圧の調整装置において、

前記演算処理モジュールは、

走査待ち行の各サブ画素回路のデータ電圧を取得するための行バッファリングユニットと、

前記走査待ち画素行の各サブ画素回路の最小駆動電圧を、前記データ電圧に基づいて算出し、前記最小駆動電圧のうちの最大値を、当該走査待ち画素行の最大駆動電圧として選択し、当該走査待ち画素行の最大駆動電圧と当該画素行までの全ての画素行の最大駆動電圧のうちの最大値を、前記画素回路の駆動電圧の値として駆動電源集成回路に送信するための演算ユニットとを含むことを特徴とする画素回路の駆動電圧の調整装置。

【請求項 6】

請求項 4 又は 5 に記載の画素回路の駆動電圧の調整装置であって、
前記演算処理モジュールは、前記駆動電源集成回路に集成されることを特徴とする画素回路の駆動電圧の調整装置。

【請求項 7】

請求項 4～6 のいずれか一項に記載の画素回路の駆動電圧の調整装置を含むことを特徴とする表示機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示技術分野に係り、具体的に画素回路の駆動電圧の調整方法、画素回路の駆動電圧の調整装置、及び当該駆動電圧の供給装置を含む表示機器に係る。

【背景技術】

【0002】

A M O L E D (Active Matrix/Organic Light Emitting Diode、アクティブマトリクス式有機 E L) は、伝統的な液晶パネルに比べ、反応速度がより速く、コントラストがより高く、視野角がより広いなどの特徴を有するため、表示技術開発業者からますます広く注目されている。

【0003】

アクティブマトリクス式有機 E L は、画素回路に駆動されて発光する。従来技術の 2 T 1 C 画素回路は、2 つのトランジスタ (T F T) と 1 つのコンデンサ (C) からなり、具体的に、図 1 に示すように、駆動トランジスタ D T F T、スイッチングトランジスタ T 1 および記憶コンデンサ C s t を含む。スイッチングトランジスタ T 1 は、走査線信号 V s c a n に制御され、データ電圧 V d a t a の入力を制御する。駆動トランジスタ D T F T は、有機発光ダイオード O L E D の発光を制御する。記憶コンデンサ C は、駆動トランジスタ D T F T のゲートに維持電圧を提供する。

【0004】

図 2 に示すように、図 1 に示す 2 T 1 C 画素回路の駆動時系列図である。当該 2 T 1 C 画素回路の動作過程は、以下のとおりである。走査信号 V s c a n がハイレベルであるとき、スイッチングトランジスタ T 1 がオンになり、データ線上のグレースケール電圧 V d a t a によって記憶コンデンサ C s t を充電する。同時に、データ電圧 V d a t a が駆動トランジスタ D T F T のゲートに印加される。画素回路の駆動電圧 E L V D D の駆動によって、駆動トランジスタ D T F T を飽和状態で動作させ、有機発光ダイオード O L E D の発光を駆動する。走査信号 V s c a n がローレベルであるとき、スイッチングトランジスタ T 1 がオフになり、記憶コンデンサ C s t が駆動トランジスタ D T F T のゲートに維持電圧を提供する。そして、駆動電圧 E L V D D の駆動によって、駆動トランジスタ D T F T を依然として飽和状態にし、有機発光ダイオード O L E D を持続的に発光させる。従来技術において、駆動トランジスタが飽和領域で動作して正常に発光できるように、通常、高い駆動電圧 E L V D D を O L E D 画素回路の駆動トランジスタ D T F T のソースに入力し、しかも駆動電圧の値が通常変わらず一定であり、すなわち定圧式駆動である。しかし、例えばデータ駆動電圧が非常に小さいとき、それほど高い駆動電圧を必要としない場合もある。この場合に、依然として高い電圧を入力すると、電力の損失を招いてしまい、そして素子の温度が上昇する。したがって、従来技術の画素回路駆動電圧調整方法は、大きい動的損失と高い温度の上昇を招く可能性がある。

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明の目的は、O L E D 画素回路の電力損失を低減可能な駆動電圧の供給方法及び供給装置を提供して、O L E D 画素回路の動的損失と温度上昇を低下させ、駆動コストを節約するとともに O L E D の使用寿命を延長することである。

10

20

30

40

50

【課題を解決するための手段】

【0006】

本発明の技術案は、以下のとおりである。

画素回路の駆動電圧の調整方法であって、各画素行のデータ電圧に基づいて、画素回路の駆動電圧を動的に調整する。

【0007】

画素回路には、複数のサブ画素回路を含み、それらが複数の画素行を構成する。

前記画素回路の駆動電圧の調整方法は、

画素回路の走査待ち画素行のうち、駆動トランジスタと発光素子を含む各サブ画素回路のデータ電圧を取得し、

10

走査待ち画素行の各サブ画素回路の、駆動トランジスタを飽和領域で動作させかつ発光素子を正常に発光させる最小電圧値である最小駆動電圧を、前記データ電圧に基づいて算出し、

前記走査待ち画素行の各サブ画素回路の最小駆動電圧のうちの最大値を、当該走査待ち画素行の最大駆動電圧として選択し、

特定された走査待ち画素行の最大駆動電圧と当該画素行までの全ての画素行の最大駆動電圧のうちの最大値を、前記画素回路の駆動電圧とすることを含むことが好ましい。

【0008】

前記画素回路の駆動電圧の調整方法は、

前記画素回路の第1画素行の最大駆動電圧 M_1 を取得し、

20

前記 M_1 を前記画素回路の駆動電圧とし、

前記画素回路の第2画素行の最大駆動電圧 M_2 を取得し、 M_1 と M_2 の大きさの比較をし、

$M_1 < M_2$ の場合、 M_2 の値が変わらず、 $M_1 \geq M_2$ の場合、 M_1 の値を M_2 に与え、

前記 M_2 を前記画素回路の駆動電圧とし、

これによって類推し、

第 n (n は2より大きい整数である)画素行の最大駆動電圧 M_n を取得し、 M_{n-1} と M_n の大きさの比較をし、

$M_{n-1} < M_n$ の場合、 M_n の値が変わらず、 $M_{n-1} \geq M_n$ の場合、 M_{n-1} の値を M_n に与え、

前記 M_n を前記画素回路の駆動電圧とすることを含むことが好ましい。

30

【0009】

本発明は、上記いずれか1つの画素回路の駆動電圧の調整方法を実現する装置をさらに提供する。当該画素回路の駆動電圧の調整装置は、前記画素回路に接続する駆動電源集成回路および前記駆動電源集成回路に接続する演算処理モジュールを含む。前記演算処理モジュールは、前記駆動電源集成回路から画素回路に出力される駆動電圧を、前記画素回路の各画素行のデータ電圧に基づいて動的に調整する。

【0010】

前記演算処理モジュールは、前記画素回路の走査待ち行の各サブ画素回路のデータ電圧を取得するための行バッファリングユニットと、前記走査待ち画素行の各サブ画素回路の最小駆動電圧を、前記データ電圧に基づいて算出し、前記最小駆動電圧の最大値を、当該走査待ち画素行の最大駆動電圧として選択し、前記走査待ち画素行の最大駆動電圧と当該画素行までの全ての画素行の最大駆動電圧のうちの最大値を、前記画素回路の駆動電圧の値として前記駆動電源集成回路に送信するための演算ユニットとを含む。

40

【0011】

前記演算処理モジュールは、前記駆動電源集成回路に集成される。

【0012】

本発明は、上記いずれか1つの画素回路の駆動電圧の調整装置を含む表示機器をさらに提供する。

【発明の効果】

【0013】

50

本発明における画素回路の駆動電圧の調整方法及び供給装置は、画素回路の各画素行のデータ電圧に基づいて、画素回路に出力される駆動電圧の大きさを動的に調整するため、画素回路に定圧を入力する伝統的な定圧型駆動方法より、O L E D画素回路の動的損失と温度の上昇を明らかに低下させ、駆動コストを節約するとともにO L E Dの使用寿命を延長する。

【図面の簡単な説明】

【0014】

【図1】従来技術の画素回路の構造模式図である。

【図2】図1に示す画素回路の駆動の時系列の模式図である。

【図3】本発明の実施例における画素回路の駆動電圧の調整方法のフロー模式図である。

10

【図4】本発明の実施例における画素回路の駆動電圧の調整装置の構造模式図である。

【発明を実施するための形態】

【0015】

以下、図面及び実施例と結び付けて、本発明の具体的な実施形態をさらに詳説する。以下の実施例は、本発明を説明するためのものに過ぎず、本発明の範囲を限定するためのものではない。

【0016】

本発明の画素回路の駆動電圧の調整方法及び供給装置は、画素回路に定圧を入力する伝統的な定圧型駆動方法に比べ、最大な改良として、画素回路の駆動電圧が画素回路の各行のデータ電圧に基づいて動的に変更可能である。それによって、O L E D画素回路の動的損失と温度上昇を明らかに低下させ、駆動コストを節約するとともにO L E Dの使用寿命を延長することである。

20

【0017】

本発明の実施例は、画素回路の駆動電圧の調整方法を提供し、各画素行のデータ電圧に基づいて、画素回路の駆動電圧を動的に調整する。画素回路には、複数のサブ画素回路を含む。画素回路の駆動電圧とは、画素回路全体の駆動電圧E L V D Dであり、各サブ画素回路に印加される。

【0018】

上記画素回路の駆動電圧の調整方法の1つの具体的な実現方式は、下記のとおりである。

30

【0019】

まず、画素回路の走査待ち画素行の各サブ画素回路のデータ電圧を取得する。

それから、取得したデータ電圧に基づいて、走査待ち画素行の各サブ画素回路の最小駆動電圧を算出する。各サブ画素回路の最小駆動電圧は、少なくとも、当該サブ画素回路の駆動トランジスタを飽和領域で動作させることができ、有機発光ダイオードO L E Dの正常発光を保証する。

続いて、算出した最小駆動電圧の最大値を、当該走査待ち画素行の最大駆動電圧として選択する。当該最大駆動電圧は、当該走査待ち画素行の各サブ画素回路の正常動作を保証できる。

続いて、走査待ち画素行の最大駆動電圧と、同じくこのような方法で特定された当該画素行の前の全ての画素行の最大駆動電圧を比較し、そのうちの最大値を画素回路の駆動電圧とする。このように得られた駆動電圧は、走査待ち画素行の各サブ画素回路の駆動トランジスタが飽和状態にあることを保証でき、しかも走査済みの画素行の各サブ画素回路の動作状態に影響を与えない。

40

【0020】

本実施例において、解像度1024×768の表示パネルを例として説明する。表示パネルは、お互いに対向に設置されるアレイ基板及びカウンターパート基板を含む。アレイ基板において、縦横に交差するように設置されるゲート走査線とデータ線によって複数のサブ画素領域に区分する。各サブ画素領域は、いずれも図1に示す画素回路を含み、以下サブ画素回路と言う。それらサブ画素回路によってアレイ基板で画素回路を構成する。R

50

、G、Bの三つのサブ画素が1つの画素ユニットを構成する。したがって、上記解像度1024×768の表示パネルは、768本のゲート走査線および1024×3=3072本のデータ線を含み、ゲート走査線がサブ画素回路のスイッチングトランジスタT1のゲートに接続され、データ線がサブ画素回路のスイッチングトランジスタT1のソースに接続される。上記画素回路の駆動電圧の調整方法でサブ画素回路の駆動トランジスタDTFTのソースに駆動電圧ELVDDを提供する際に、図3に示すように、主に以下のステップを含む。

【0021】

まず、第1画素行を走査する。走査する前に、以下が必要である。

第1画素行の各サブ画素回路のデータ電圧を取得し、すなわち、第1画素行の3072本のデータ線のデータ電圧を取得する。

第1画素行の各サブ画素回路の最小駆動電圧を、取得した3072個のデータ電圧に基づいて算出して、3072個の最小駆動電圧を算出することが分かる。サブ画素回路の最小駆動電圧は、少なくとも、当該サブ画素回路の駆動トランジスタDTFTを飽和領域で動作させることができ、有機発光ダイオードOLEDの正常発光を保証する。

算出した3072個の最小駆動電圧を比較し、最小駆動電圧の最大値を選択して第1画素行の最大駆動電圧M1とする。M1は、第1画素行の全てのサブ画素回路の正常動作を保証できる。

M1を画素回路の駆動電圧ELVDDとして画素回路に出力する。

【0022】

それから第1画素行の走査を開始する。第1行ゲート走査線は、走査信号を出力して、第1画素行の各サブ画素回路のスイッチングトランジスタT1をオンにする。データ線は、サブ画素回路のスイッチングトランジスタT1を介して記憶コンデンサCstにデータ電圧を書き込む。

【0023】

データ電圧の書き込み完成后、第1行ゲート走査線は、走査信号の出力を停止し、第1画素行の各サブ画素回路のスイッチングトランジスタT1をオフにして、第1行画素行の有機発光ダイオードOLEDが正常に発光する。

【0024】

続いて、第2画素行を走査する。走査する前に、以下が必要である。

第2画素行の各サブ画素回路のデータ電圧を取得し、すなわち、第2画素行の3072本のデータ線のデータ電圧を取得する。

第2画素行の各サブ画素回路の最小駆動電圧を、取得した3072個のデータ電圧に基づいて算出し、すなわち3072個の最小駆動電圧を算出する。サブ画素回路の最小駆動電圧は、少なくとも、当該サブ画素回路の駆動トランジスタDTFTを飽和領域で動作させることができ、有機発光ダイオードOLEDの正常発光を保証する。

算出した3072個の最小駆動電圧を比較し、最小駆動電圧の最大値を選択して第2画素行の最大駆動電圧M2とする。M2は、第2画素行の全てのサブ画素回路の正常動作を保証できる。

第1画素行の最大駆動電圧M1と第2画素行の最大駆動電圧M2を比較する。

M1<M2の場合、M2の値が変わらず、M1≥M2の場合、M1の値をM2に与える。

M2を画素回路の駆動電圧ELVDDとして画素回路に出力する。こうして、第1画素行及び第2画素行の全てのサブ画素回路の駆動トランジスタDTFTが飽和領域で動作することを保証し、第1画素行及び第2画素行の有機発光ダイオードOLEDを正常に発光させることができる。

【0025】

それから第2画素行の走査を開始する。第2行ゲート走査線は、走査信号を出力して、第2画素行の各サブ画素回路のスイッチングトランジスタT1をオンにする。データ線は、サブ画素回路のスイッチングトランジスタT1を介して記憶コンデンサCstにデータ

電圧を書き込む。

【0026】

データ電圧の書き込み完成後、第2行ゲート走査線は、走査信号の出力を停止し、第2画素行の各サブ画素回路のスイッチングトランジスタT1をオフにする。第1行画素行及び第2画素行の有機発光ダイオードOLEDが正常に発光する。

【0027】

これによって類推し、画素回路のその後の画素行について、すべて上記の算出と走査を行う。

【0028】

第n画素行を走査する前に、以下が必要である。

10

第n画素行の各サブ画素回路のデータ電圧を取得し、すなわち、第n画素行の3072本のデータ線のデータ電圧を取得する。

第n画素行の各サブ画素回路の最小駆動電圧を、取得した3072個のデータ電圧に基づいて算出し、すなわち3072個の最小駆動電圧を算出する。サブ画素回路の最小駆動電圧は、少なくとも、当該サブ画素回路の駆動トランジスタDTFTを飽和領域で動作させることができ、有機発光ダイオードOLEDの正常発光を保証する。

算出した3072個の最小駆動電圧を比較し、最小駆動電圧の最大値を選択して第n画素行の最大駆動電圧 M_n とする。 M_n は、第n画素行の全てのサブ画素回路の正常動作を保証できる。

第n-1画素行の最大駆動電圧 M_{n-1} と第n画素行の最大駆動電圧 M_n を比較する。

20

$M_{n-1} < M_n$ の場合、 M_n の値が変わらず、 $M_{n-1} \geq M_n$ の場合、 M_{n-1} の値を M_n に与える。

M_n を画素回路の駆動電圧ELVDDとして画素回路に出力する。こうして、第1画素行～第n画素行の全てのサブ画素回路の駆動トランジスタDTFTが飽和領域で動作可能であることを保証し、第1画素行～第n画素行の有機発光ダイオードOLEDを正常に発光させることができる。

【0029】

それから第n画素行の走査を開始する。第n行ゲート走査線は、走査信号を出力して、第n画素行の各サブ画素回路のスイッチングトランジスタT1をオンにする。データ線は、サブ画素回路のスイッチングトランジスタT1を介して記憶コンデンサCstにデータ電圧を書き込む。

30

【0030】

データ電圧の書き込み完成後、第n行ゲート走査線は、走査信号の出力を停止して、第n画素行の各サブ画素回路のスイッチングトランジスタT1をオフにする。第1行画素行～第n画素行の有機発光ダイオードOLEDが正常に発光する。

【0031】

上記のように、第768画素行の走査完了まで繰り返す。

【0032】

nは、2より大きく768以下の整数であり、画素回路の画素行の番号を示す。

【0033】

40

本実施例は、上記いずれか1つの画素回路の駆動電圧の調整方法を実現する装置をさらに提供している。図4に示すように、当該画素回路の駆動電圧の調整装置は、主に、画素回路に接続する駆動電源集成回路および駆動電源集成回路に接続する演算処理モジュールを含む。駆動電源集成回路は、画素回路に駆動電圧を提供する。演算処理モジュールは、各画素行のデータ電圧に基づいて、駆動電源集成回路から画素回路に出力される駆動電圧の大きさを動的に調整する。

【0034】

本実施例において、上記演算処理モジュールは、行バッファリングユニットと演算ユニットとを含む。行バッファリングユニットは、走査待ち行の複数のデータ電圧を取得する。各画素行の各データ線は、先ずデータ電圧を行バッファリングユニットに記憶しておく

50

。演算ユニットは、行バッファにおけるデータ電圧を読み取り、走査待ち画素行の各サブ画素回路の最小駆動電圧をデータ電圧に基づいて算出し、最小駆動電圧の最大値を最大駆動電圧として選択し、走査待ち画素行の最大駆動電圧と当該画素行の前の全ての画素行の最大駆動電圧のうちの最大値を、画素回路の駆動電圧 $ELVDD$ の値として駆動電源集成回路に送信する。駆動電源集成回路は、受信した駆動電圧 $ELVDD$ の値に基づいて駆動電圧 $ELVDD$ を出力して表示パネルの表示駆動をする。

【0035】

本実施例において、演算処理モジュールを駆動電源集成回路に集成することができる。それによって、駆動電圧の供給装置の体積を小さくし、生産コストを低下させることができる。

【0036】

本実施例において、上記いずれか1つの画素回路の駆動電圧の調整装置を含む表示機器をさらに提供している。上記OLED画素回路の駆動電圧の供給装置を使用しているため、OLED画素回路の動的損失と温度上昇を明らかに低下させ、駆動コストを節約するとともにOLEDの使用寿命を延長することができるので、当該表示機器の使用寿命及び信頼性が向上される。

【0037】

以上の実施形態は、本発明を説明するためのものに過ぎず、本発明を限定するものではない。関連する技術分野の一般技術者は、本発明の精神と範囲を逸脱することなく、さらに様々な変更と変形をすることができる。よって、全ての同等な技術案も本発明の保護範囲に属する。

【図1】

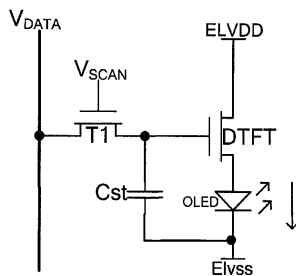


图1

【図2】

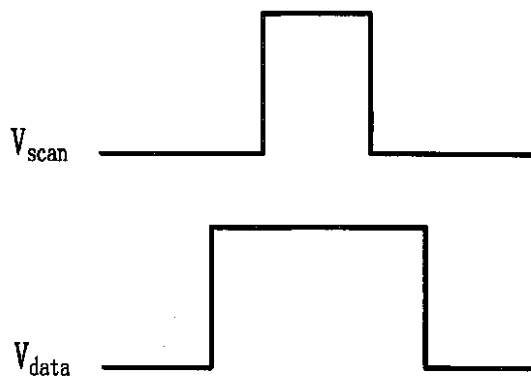


图2

【図3】

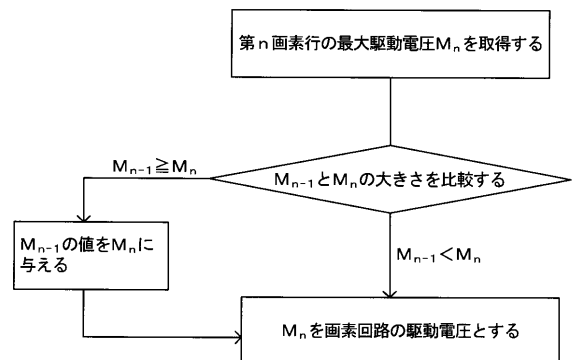


図3

【 図 4 】

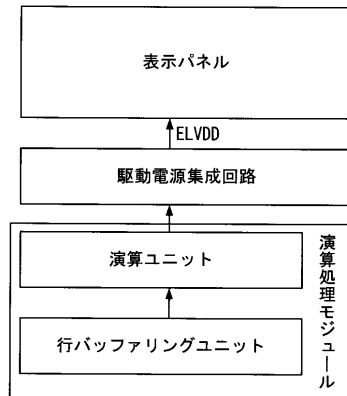


図4

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2013/089768		
A. CLASSIFICATION OF SUBJECT MATTER				
G09G 3/32 (2006.01) i				
According to International Patent Classification (IPC) or to both national classification and IPC				
B. FIELDS SEARCHED				
Minimum documentation searched (classification system followed by classification symbols)				
G09G				
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched				
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)				
CPRS, WPI, EPODOC, VEN: drive voltage; OLED, EL, ORGANIC LIGHT EMITTING, ORGANIC ELECTRO LUMINESCENCE, DYNAMIC, ALTERABLE, VOLATILE, CHANGEABLE, VARIABLE				
C. DOCUMENTS CONSIDERED TO BE RELEVANT				
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.		
X	CN 102203845 A (PANASONIC CORPORATION), 28 September 2011 (28.09.2011), description, paragraphs 0070-0263, and figures 1-21	1-7		
X	JP 2006065148 A (SONY CORP.), 09 March 2006 (09.03.2006), description, paragraphs 0016-0075, and figures 1-19	1-7		
A	JP 2008310361 A (SEIKO EPSON CORP.), 25 December 2008 (25.12.2008), the whole document	1-7		
A	CN 1744180 A (LG. PHILIPS LCD CO., LTD. et al.), 08 March 2006 (08.03.2006), the whole document	1-7		
A	CN 1680988 A (AU OPTRONICS CORP. et al.), 12 October 2005 (12.10.2005), the whole document	1-7		
A	US 6885356 B2 (NEC ELECTRONICS CORP.), 26 April 2005 (26.04.2005), the whole document	1-7		
A	CN 101014989 A (ST MICROELECTRONICS S.R.L. et al.), 08 August 2007 (08.08.2007), the whole document	1-7		
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.				
<table border="0"> <tr> <td style="vertical-align: top;"> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td style="vertical-align: top;"> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family			
Date of the actual completion of the international search 24 April 2014 (24.04.2014)		Date of mailing of the international search report 09 May 2014 (09.05.2014)		
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451		Authorized officer WANG, Min Telephone No.: (86-10) 62085827		

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2013/089768

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102203845 A	28.09.2011	KR 20120105064 A	25.09.2012
		WO 2011086597 A1	21.07.2011
		US 2011242087 A1	06.10.2011
JP 2006065148 A	09.03.2006	JP 4622389 B2	02.02.2011
JP 2008310361 A	25.12.2008	JP 4930799 B2	16.05.2012
CN 1744180 A	08.03.2006	KR 20060020502 A	06.03.2006
		US 2006043366 A1	02.03.2006
		US 7545354 B2	09.06.2009
		CN 100583210 C	20.01.2010
		KR 101130903 B1	28.03.2012
CN 1680988 A	12.10.2005	CN 100395806 C	18.06.2008
US 6885356 B2	26.04.2005	US 2003016200 A1	23.01.2003
		JP 2002032058 A	31.01.2002
CN 101014989 A	08.08.2007	US 7619598 B2	17.11.2009
		WO 2005098806 A1	20.10.2005
		US 2007171155 A1	26.07.2007
		JP 4616332 B2	19.01.2011
		JP 2007532944 A	15.11.2007
		CN 100452137 C	14.01.2009
		KR 20070053161 A	23.05.2007

国际检索报告		国际申请号 PCT/CN2013/089768
A. 主题的分类 G09G 3/32(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称,和使用的检索词(如使用)) CPDS, WPI, EPODOC, VEN: O L E D, 驱动电压, 动态, 可变, E L, 电致发光; OLED, EL, ORGANIC LIGHT EMITTING, ORGANIC ELECTRO LUMINESCENCE, DYNAMIC, ALTERABLE, VOLATILE, CHANGEABLE, VARIABLE		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 102203845A (松下电器产业株式会社) 2011年 9月 28日 (2011 - 09 - 28) 说明书第70-263段, 图1-21	1-7
X	JP 2006065148A (SONY CORP) 2006年 3月 09日 (2006 - 03 - 09) 说明书第16-75段, 图1-19	1-7
A	JP 2008310361A (SEIKO EPSON CORP) 2008年 12月 25日 (2008 - 12 - 25) 全文	1-7
A	CN 1744180A (LG. 飞利浦LCD株式会社等) 2006年 3月 08日 (2006 - 03 - 08) 全文	1-7
A	CN 1680988A (友达光电股份有限公司等) 2005年 10月 12日 (2005 - 10 - 12) 全文	1-7
A	US 6885356B2 (NEC ELECTRONICS CORP) 2005年 4月 26日 (2005 - 04 - 26) 全文	1-7
A	CN 101014989A (ST微电子有限公司等) 2007年 8月 08日 (2007 - 08 - 08) 全文	1-7
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2014年 4月 24日		国际检索报告邮寄日期 2014年 5月 09日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451		受权官员 王敏 电话号码 (86-10)62085827

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/089768

检索报告引用的专利文件	公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN 102203845A	2011年 9月 28日	KR 20120105064A	2012年 9月 25日
		WO 2011086597A1	2011年 7月 21日
		US 2011242087A1	2011年 10月 06日
JP 2006065148A	2006年 3月 09日	JP 4622389B2	2011年 2月 02日
JP 2008310361A	2008年 12月 25日	JP 4930799B2	2012年 5月 16日
CN 1744180A	2006年 3月 08日	KR 20060020502A	2006年 3月 06日
		US 2006043366A1	2006年 3月 02日
		US 7545354B2	2009年 6月 09日
		CN 100583210C	2010年 1月 20日
		KR 101130903B1	2012年 3月 28日
CN 1680988A	2005年 10月 12日	CN 100395806C	2008年 6月 18日
US 6885356B2	2005年 4月 26日	US 2003016200A1	2003年 1月 23日
		JP 2002032058A	2002年 1月 31日
CN 101014989A	2007年 8月 08日	US 7619598B2	2009年 11月 17日
		WO 2005098806A1	2005年 10月 20日
		US 2007171155A1	2007年 7月 26日
		JP 4616332B2	2011年 1月 19日
		JP 2007532944A	2007年 11月 15日
		CN 100452137C	2009年 1月 14日
		KR 20070053161A	2007年 5月 23日

表 PCT/ISA/210 (同族专利附件) (2009年7月)

フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20 6 2 3 C	
	G 0 9 G 3/3225	
	G 0 9 G 3/20 6 2 3 R	
	H 0 5 B 33/14 A	

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JP,KE,KG,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US

(74)代理人 100114018
弁理士 南山 知広

(74)代理人 100165191
弁理士 河合 章

(74)代理人 100151459
弁理士 中村 健一

(72)発明者 レン リージュイン
中華人民共和国, ベイジン 1 0 0 1 7 6, ビーディーイー, ダイズ ロード ナンバー 9

(72)発明者 ツェン スズホウオン
中華人民共和国, ベイジン 1 0 0 1 7 6, ビーディーイー, ダイズ ロード ナンバー 9

(72)発明者 ジャーン チェン
中華人民共和国, ベイジン 1 0 0 1 7 6, ビーディーイー, ダイズ ロード ナンバー 9

Fターム(参考) 3K107 AA01 BB01 CC21 CC45 HH05

5C080 AA06 BB05 DD20 DD26 DD27 DD29

5C380 AA01 AB06 BA01 BA28 BA45 BD02 CC30 CC33 CC62 CD012

CF03 FA02 FA22 HA05

专利名称(译)	调整像素电路驱动电压的方法		
公开(公告)号	JP2016530560A	公开(公告)日	2016-09-29
申请号	JP2016533780	申请日	2013-12-18
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股▲ふん▼有限公司		
[标]发明人	レンリージュイン ツエンスズハウオン ジャーンチェン		
发明人	レン リージュイン ツエン スズハウオン ジャーン チェン		
IPC分类号	G09G3/3291 G09G3/20 G09G3/3225 H01L51/50		
CPC分类号	G09G3/3233 G06F1/32 G06F1/3265 G09G2330/021 G09G2330/023 G09G2330/028 G09G2330/04 G09G2360/16 Y02D10/153		
FI分类号	G09G3/3291 G09G3/20.611.A G09G3/20.670.J G09G3/20.612.U G09G3/20.641.P G09G3/20.623.C G09G3/3225 G09G3/20.623.R H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC45 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD20 5C080/DD26 5C080/DD27 5C080/DD29 5C380/AA01 5C380/AB06 5C380/BA01 5C380/BA28 5C380/BA45 5C380/BD02 5C380/CC30 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CF03 5C380/FA02 5C380/FA22 5C380/HA05		
代理人(译)	青木 笃 南山智博 河合晃 中村健一		
优先权	201310358943.7 2013-08-16 CN		
其他公开文献	JP6426739B2		
外部链接	Espacenet		

摘要(译)

本发明涉及显示技术领域，具体涉及一种调整像素电路的驱动电压的方法，像素电路的驱动电压调整装置，以及包括该驱动电压供给装置的显示装置。在用于调整像素电路的驱动电压的方法中，基于每个像素行的数据电压动态地调整像素电路的驱动电压。根据本发明的调整像素电路的驱动电压的方法和装置，为了根据每个像素行的数据电压动态调整输出到像素电路的驱动电压的大小，与驱动方法相比，OLED像素电路的动态损耗和温升明显降低，可以节省驱动成本，延长OLED的使用寿命。

点域

