

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-44902

(P2010-44902A)

(43) 公開日 平成22年2月25日(2010.2.25)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/22 (2006.01)	H05B 33/22 Z	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	
H05B 33/12 (2006.01)	H05B 33/12 B	
H05B 33/10 (2006.01)	H05B 33/22 A	
	H05B 33/22 C	
審査請求 未請求 請求項の数 3 O L (全 11 頁) 最終頁に続く		

(21) 出願番号	特願2008-206781 (P2008-206781)	(71) 出願人	000001443
(22) 出願日	平成20年8月11日 (2008.8.11)		カシオ計算機株式会社
			東京都渋谷区本町1丁目6番2号
		(74) 代理人	100090033
			弁理士 荒船 博司
		(74) 代理人	100093045
			弁理士 荒船 良男
		(72) 発明者	当山 忠久
			東京都八王子市石川町2951番地5 カ
			シオ計算機株式会社八王子技術センター内
		Fターム(参考)	3K107 AA01 BB01 CC27 CC45 DD71
			DD74 DD84 DD89 DD91 DD96

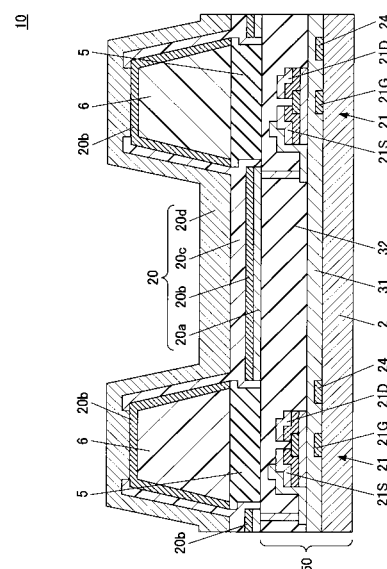
(54) 【発明の名称】 エレクトロルミネッセンスパネル及びエレクトロルミネッセンスパネルの製造方法

(57) 【要約】

【課題】ダークスポットの発生を抑制し、歩留まり率を向上させることができるエレクトロルミネッセンスパネルを提供する。

【解決手段】上面に画素電極20aが配列されたトランジスタレイパネル50と、画素電極20aの間に形成された絶縁膜5と、絶縁膜5の上部に設けられた隔壁6と、画素電極20a及び隔壁6の上部に形成された正孔注入層20bと、正孔注入層20bの上部に形成された発光層20cと、発光層20cの上部に形成された対向電極20dと、を備え、絶縁膜5の上端は下端よりも画素電極20a側へ突出しているエレクトロルミネッセンス素子20である。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

基板上に形成された第 1 電極と第 2 電極との間に複数の担体輸送層を有するエレクトロルミネッセンスパネルであって、

前記第 1 電極の周囲に形成され、上端が下端よりも前記第 1 電極側へ突出している絶縁膜と、

前記絶縁膜の上部に設けられた隔壁と、

前記第 1 電極上部及び前記隔壁の表面にそれぞれ互いに分離するように形成された、前記複数の担体輸送層のうちの第 1 担体輸送層と、

前記第 1 担体輸送層の上方に形成された、前記複数の担体輸送層のうちの第 2 担体輸送層と、

を備えている

ことを特徴とするエレクトロルミネッセンスパネル。

【請求項 2】

前記隔壁はポリイミドを含み、前記第 1 担体輸送層は酸化モリブデン又は酸化ゲルマニウムを含むことを特徴とする請求項 1 記載のエレクトロルミネッセンスパネル。

【請求項 3】

基板上に形成された複数の第 1 電極と第 2 電極との間に複数の担体輸送層を有するエレクトロルミネッセンスパネルの製造方法において、

前記複数の第 1 電極を被覆する犠牲層を設け、

前記犠牲層の周囲と重なる位置に、前記犠牲層よりも高い絶縁膜を設け、

前記犠牲層を除去して、前記絶縁膜の上端を前記絶縁膜の下端よりも前記第 1 電極側へ突出させ、

前記絶縁膜の上部に隔壁を設け、

前記第 1 電極及び前記隔壁の上部に、それぞれ互いに分離するように前記複数の担体輸送層のうちの第 1 担体輸送層を形成することを特徴とするエレクトロルミネッセンスパネルの製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、エレクトロルミネッセンスパネル及びエレクトロルミネッセンスパネルの製造方法に関する。

【背景技術】**【0002】**

有機エレクトロルミネッセンス素子はアノードとカソードとの間に例えば電子注入層、有機化合物層、正孔注入層が介在した積層構造を為している。アノードとカソードの間に順バイアス電圧が印加されると、電子注入層から有機化合物層に電子が注入され、正孔注入層から有機化合物層に正孔が注入され、有機化合物層内で電子と正孔が再結合を引き起こして有機化合物層が発光する。

【0003】

それぞれ赤、緑、青に発光する複数の有機エレクトロルミネッセンス素子を画素として基板上にマトリクス状に配列し、画像表示を行うエレクトロルミネッセンスディスプレイパネルが実現化されている。赤、緑、青の画素に異なる有機化合物層をそれぞれ仕切って形成するために、図 11 に示すように、各画素を構成する電極 120a 間には、隔壁 106 が形成されることがある。そして、隔壁 106 間の画素電極 120a (アノード)の全面に正孔注入層 120b や発光層 120c の原料を含む溶液を流し、溶媒を除去することで正孔注入層 120b や発光層 120c を形成することができる。その後、全面にカソード 120d を形成することで有機エレクトロルミネッセンス素子 120 が形成される。

【0004】

正孔注入層の材料としては、酸化モリブデン等の無機化合物材料が知られている (例え

10

20

30

40

50

ば特許文献 1 参照)。

【特許文献 1】特開 2 0 0 7 - 2 1 3 8 2 4 号公報

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 5】

ところで、特許文献 1 では隔壁間のみ正孔注入層を形成していたが、本発明者らは、隔壁に有機材料、特に、一般に用いられているポリイミドを用い、かつ、正孔注入層として酸化モリブデン等の無機酸化物を用いて、隔壁間のみならず隔壁上にも連続して正孔注入層を一様に形成することを開発している。しかしながら、隔壁と正孔注入層との界面において、有機材料に含まれる成分もしくは有機材料が硬化したときに生じる成分と無機酸化物とが反応し、正孔注入層が劣化するおそれがある。このような正孔注入層の劣化が画素部分まで到達すると、順バイアスを印加しても発光しないダークスポットが生じるため、歩留まり率が低下するという問題があった。

10

【0 0 0 6】

本発明の課題は、ダークスポットの発生を抑制し、歩留まり率を向上させることができるエレクトロルミネッセンス素子及びこれを用いたエレクトロルミネッセンスパネルを提供することである。

【課題を解決するための手段】

【0 0 0 7】

以上の課題を解決するため、本発明の一の態様によれば、基板上に形成された第 1 電極と第 2 電極との間に複数の担体輸送層を有するエレクトロルミネッセンスパネルであって、

20

前記第 1 電極の周囲に形成され、上端が下端よりも前記第 1 電極側へ突出している絶縁膜と、

前記絶縁膜の上部に設けられた隔壁と、

前記第 1 電極上部及び前記隔壁の表面にそれぞれ互いに分離するように形成された、前記複数の担体輸送層のうちの第 1 担体輸送層と、

前記第 1 担体輸送層の上方に形成された、前記複数の担体輸送層のうちの第 2 担体輸送層と、

を備えている

30

ことを特徴とするエレクトロルミネッセンスパネルが提供される。

前記隔壁はポリイミドを含み、前記第 1 担体輸送層は酸化モリブデン又は酸化ゲルマニウムを含むことが好ましい。

本発明の他の態様によれば、基板上に形成された複数の第 1 電極と第 2 電極との間に複数の担体輸送層を有するエレクトロルミネッセンスパネルの製造方法において、

前記複数の第 1 電極を被覆する犠牲層を設け、

前記犠牲層の周囲と重なる位置に、前記犠牲層よりも高い絶縁膜を設け、

前記犠牲層を除去して、前記絶縁膜の上端を前記絶縁膜の下端よりも前記第 1 電極側へ突出させ、

前記絶縁膜の上部に隔壁を設け、

40

前記第 1 電極及び前記隔壁の上部に、それぞれ互いに分離するように前記複数の担体輸送層のうちの第 1 担体輸送層を形成することを特徴とするエレクトロルミネッセンスパネルの製造方法が提供される。

【発明の効果】

【0 0 0 8】

本発明によれば、ダークスポットの発生を抑制し、歩留まり率を向上させることができるエレクトロルミネッセンス素子及びこれを用いたエレクトロルミネッセンスパネルを提供することができる。

【発明を実施するための最良の形態】

【0 0 0 9】

50

以下に、本発明を実施するための最良の形態について図面を用いて説明する。但し、以下に述べる実施形態には、本発明を実施するために技術的に好ましい種々の限定が付されているが、発明の範囲を以下の実施形態及び図示例に限定するものではない。なお、以下の説明において、エレクトロルミネッセンス (Electro Luminescence) という用語を E L と略称する。

【0010】

〔第1実施形態〕

本発明の第1実施形態に係るエレクトロルミネッセンスパネルとして、E Lディスプレイパネルを挙げて説明する。図1は、E Lディスプレイパネル10における1つの画素P Xの回路図である。このE Lディスプレイパネル10においては、赤、青及び緑の画素P Xによって1ドットの画素が構成され、このような画素が表示領域全域にマトリクス状に配列されている。図1の水平方向の配列に着目すると赤の画素P X、青の画素P X、緑の画素P Xの順に繰り返し配列され、図1の上下方向の配列に着目すると同じ色が一列に配列されている。

10

【0011】

このE Lディスプレイパネル10においては、画素P Xに各種の信号を出力するために、複数の走査線25、信号線24及び供給線26が設けられている。走査線25と信号線24とは互いに直交する方向に延在している。

【0012】

画素P Xは、2つのnチャネル型トランジスタ21、22と、キャパシタ27と、を有する画素回路P C及び有機E L素子20を有する。2つのnチャネル型トランジスタ21、22及びキャパシタ27は、走査線25、信号線24及び供給線26の入力信号に応じて有機E L素子20に電圧を印加する。

20

【0013】

図2は1つの画素P Xの平面図であり、図3は図2のIII-III矢視断面図である。図3に示すように、トランジスタアレイパネル50は、透明な基板2、ゲート絶縁膜31、画素回路P Cを被覆する保護絶縁膜32を積層してなり、これらの間にキャパシタ27、走査線25、信号線24及び供給線26が形成されている。保護絶縁膜32はS i N_x又はS i O₂等を有している。

【0014】

トランジスタアレイパネル50の上には、透明な導電体からなる画素電極20aがマトリクス状に形成されている。画素電極20aの厚さは50nm～100nmである。画素電極20aは、ボトムエミッションの場合、錫ドープ酸化インジウム (Indium Tin Oxide; I T O) や酸化インジウムと酸化亜鉛の酸化物 (Indium Zinc Oxide)、タングステンドープ酸化インジウム (Indium Tungsten Oxide; I W O)、タングステン - 亜鉛ドープ酸化インジウム (Indium Tungsten Zinc Oxide; I W Z O) 等の透明電極材料を有し、トップエミッションの場合、上述の透明電極材料で形成された透明導電膜と、その下方にアルミ等の光反射性導電膜の積層構造である。

30

また、画素電極20aの外周部には、図2の水平方向及び上下方向の格子状に絶縁膜5が形成されている。絶縁膜5としては、例えばS i N_x、又はS i O₂等の無機絶縁膜を用いることができる。

40

【0015】

絶縁膜5は隔壁6の下地となる絶縁膜であり、図3に示すように、縦方向 (基板2の面方向に直交する方向) の断面が略T形状に形成されており、絶縁膜5の上面の辺の長さは、下面の辺の長さより長く、絶縁膜5の下部は画素電極20aから離れている。絶縁膜5の厚さは、画素電極20aの厚さと、後述する正孔注入層20bの厚さとを加えた厚さよりも十分に大きく、200nm～600nmである。

【0016】

絶縁膜5の上部には、同色の画素P Xの配列方向に隔壁6が形成されている。隔壁6は、例えばポリイミド等の感光性樹脂により形成されたものであり、絶縁膜5の上面より幅

50

狭に形成され、トランジスタ 21, 22 の各電極、走査線 25、信号線 24 及び供給線 26 よりも十分に厚い。隔壁 6 は、有機 EL 素子 20 を形成する際に異なる色の発光層 20c となる溶液が混合するのを防止する。また、隔壁 6 は、上部に形成される共通電極 20d と、下部に配置されるトランジスタ 21, 22 の各電極、走査線 25、信号線 24 及び供給線 26 との容量結合を軽減する役割も果たす。

【0017】

画素電極 20a、絶縁膜 5 及び隔壁 6 の上部には、担体（キャリア）を輸送する第 1 担体輸送層として正孔注入層 20b が形成されている。正孔注入層 20b は、例えば酸化モリブデンや酸化ゲルマニウム等の無機酸化物を用いることができる。画素電極 20a、絶縁膜 5 及び隔壁 6 が形成されたトランジスタアレイパネル 50 上に対して、全画素 PX 領域に対応する部位が開口しているハードマスクを設け、真空蒸着法、マグネツトスパッタリング法等の気相堆積法により正孔注入層 20b を全画素 PX 領域全域に形成することができる。正孔注入層 20b の厚さは 150nm 以下であることが好ましい。

10

【0018】

なお、絶縁膜 5 が十分に厚く、縦断面 T 字形状に形成され、画素電極 20a と離れていること、さらに、気相堆積法は被蒸着物の指向性が高いことから絶縁膜 5 の下部近傍では絶縁膜 5 の上面が影になって、正孔注入層 20b は、各画素 PX ごとに、隔壁 6 の表面や絶縁膜 5 の上面の周縁に形成された部分と、画素電極 20a の上部に形成された部分とが分離して形成される。

【0019】

正孔注入層 20b の上部には、第 2 担体輸送層として発光層 20c が形成されている。発光層 20c は、ポリフェニレンビレン系発光材料やポリフルオレン系発光材料等の共役ポリマーからなる。なお、発光層 20c の上にさらに電子輸送層を設けてもよい。また、これらの層構造において適切な層間に担体輸送を制限するインタレイヤ層が介在した積層構造であってもよいし、その他の積層構造であってもよい。

20

【0020】

発光層 20c は、湿式塗布法（例えば、発光層となる材料を含む液を個々の液滴を複数吐出するインクジェット法や、連続した液流として流すノズルコーティング法やその他印刷法）によって成膜される。この場合、発光層 20c となる共役ポリマー発光材料を含有する有機化合物含有液を塗布して成膜するが、厚膜の隔壁 6 が設けられているので、隣り合う画素電極 20a に塗布された有機化合物含有液が隔壁 6 を越えて混ざり合うことを防止することができる。

30

なお、発光層 20c は、図 3 に示すように、画素電極 20a と絶縁膜 5 との隙間にも形成される。

【0021】

なお、画素 PX が赤の場合には発光層 20c が赤色に発光し、画素 PX が緑の場合には発光層 20c が緑色に発光し、画素 PX が青の場合には発光層 20c が青色に発光するように、それぞれの材料を設定する。

【0022】

発光層 20c 及び隔壁 6 の上には、有機 EL 素子 20 のカソードを構成する共通電極 20d が成膜されている。共通電極 20d は、全ての画素 PX に共通して形成される。共通電極 20d は、図示しないが、ボトムエミッションの場合、画素電極 20a よりも仕事関数の低い材料（例えば、マグネシウム、カルシウム、リチウム、バリウム、希土類金属のうちの少なくとも一種を含む単体又は合金）の単層または複数層により 1 ~ 10nm の厚さに形成された電子注入層と、仕事関数の高い材料（例えばアルミニウム、クロム、銀やパラジウム銀系の合金等の導電性材料）を気相成長法によって 100nm 以上の厚さに成膜した導電層とからなり、トップエミッションの場合、上述の電子注入層と、その上方に積層された、錫ドープ酸化インジウム（Indium Tin Oxide; ITO）や酸化インジウムと酸化亜鉛の酸化物（Indium Zinc Oxide）、タングステンドープ酸化インジウム（Indium Tungsten Oxide; IWO）、タングステン - 亜鉛ドープ酸化インジウム（Indium Tungste

40

50

n Zinc Oxide ; I W Z O) 等の透明電極材料で形成された透明導電膜と、を有している。

各画素毎に画素電極 2 0 a、正孔注入層 2 0 b、発光層 2 0 c、対向電極 2 0 d の順に積層されたものが有機 E L 素子 2 0 である。

【 0 0 2 3 】

なお、図示しないが、対向電極 2 0 d の上には、封止層が堆積されている。封止層は有機 E L 素子 2 0 が外気に露出されることを防ぐ役割を果たす。封止層は、絶縁性を有し、例えば、エポキシ樹脂、アクリル樹脂等の熱硬化性樹脂、熱可塑性樹脂又は光硬化性樹脂等からなり、これらの樹脂にシリカ充填材等の添加剤を加えたものでもよい。

【 0 0 2 4 】

次に、E L ディスプレイパネル 1 0 の製造工程について図 3 ~ 図 9 を用いて説明する。

まず、図 4 に示すように、トランジスタアレイパネル 5 0 上に、画素電極 2 0 a の上面及び側面を被覆する犠牲層 4 を各画素電極 2 0 a ごとに設ける。犠牲層 4 としては、例えばフォトレジストや、金属膜等を用いることができる。金属膜を用いる場合には、画素電極 2 0 a との電池反応が促進されない金属材料であることが好ましい。そのような金属材料としては、例えばモリブデン (M o) やクロム (C r) 等を用いることができる。

なお、格子状の絶縁膜 5 の形成領域には、犠牲層 4 を形成しない。

【 0 0 2 5 】

次に、図 5 に示すように、トランジスタアレイパネル 5 0 上の全面に窒化シリコン又は酸化シリコン等の絶縁膜 5 A を形成する。

次に、図 6 に示すように、絶縁膜 5 A の上部のうち、犠牲層 4 の外周部と重なる部分、及び犠牲層 4 の間の部分を除く部分に、犠牲層 7 を形成する。犠牲層 7 としては、例えばフォトレジストや、金属膜等を用いることができる。

次に、ドライエッチング法により絶縁膜 5 A をエッチングし、犠牲層 7 により覆われていない部分を除去することで、図 7 に示すように絶縁膜 5 を形成する。

【 0 0 2 6 】

次に、図 8 に示すように、ウェットエッチングにより犠牲層 7、犠牲層 4 を除去する。犠牲層 7 と犠牲層 4 とともに同一材料、またはエッチャントに対する溶解性が同等であれば、犠牲層 7、犠牲層 4 をともに溶かす溶剤により同時に除去することができる。

【 0 0 2 7 】

次に、図 3 に示すように、絶縁膜 5 の上部にポリイミド等の感光性樹脂を硬化してなる隔壁 6 を形成してから、酸化モリブデンや酸化ゲルマニウム等の無機酸化物の蒸着又はスパッタを行い、隔壁 6 の表面及び画素電極 2 0 a の上部に、絶縁膜 5 の形状にしたがってそれぞれ互いに分離された正孔注入層 2 0 b を形成する。その後、隔壁 6 間の正孔注入層 2 0 b 上に、ポリフェニレンビニレン系発光材料やポリフルオレン系発光材料等の共役ポリマーを含む溶液 (懸濁液を含む) を塗布し、溶液中の溶媒を揮発させて正孔注入層 2 0 b 上に発光層 2 0 c を堆積させる。塗布時の上記溶液は、液面が隔壁 6 の下面より高いために、乾燥すると一部が絶縁膜 5 の側壁及び隔壁 6 の側壁に付着することになる。この後、対向電極 2 0 d を複数の画素に跨るように表示領域全域に形成し、対向電極 2 0 d を覆うように封止層を形成する。以上により、E L ディスプレイパネル 1 0 が完成する。

【 0 0 2 8 】

このような E L ディスプレイパネル 1 0 において、図 2、図 3 に示すように、隔壁 6 と正孔注入層 2 0 b との界面において、正孔注入層 2 0 b に劣化 C が生じることがある。このような場合において、劣化 C の起点は隔壁 6 に接触する正孔注入層 2 0 b に生じる。

【 0 0 2 9 】

図 9 は劣化が進行した状態における 1 つの画素 P X の平面図である。図 9 に示すように、隔壁 6 に接触する正孔注入層 2 0 b と、画素電極 2 0 a 上の正孔注入層 2 0 b とが分離しているため、画素電極 2 0 a 上の正孔注入層 2 0 b まで劣化 C が進行することはない。したがって、ダークスポットが生じることがなく、歩留まり率を向上させることができる。発光層 2 0 c のような正孔注入層 2 0 b 以外の担体輸送層が画素電極 2 0 a から絶縁膜 5 の側壁及び隔壁 6 の側壁に連続して付着していても、劣化 C が、隔壁 6 に接触する正孔

10

20

30

40

50

注入層 20b にのみ生じるので、発光層 20c 等を介して画素電極 20a 上の正孔注入層 20b に伝搬することはない。

【0030】

なお、本発明は、トップエミッション型、ボトムエミッション型のいずれの EL ディスプレイパネルにも適用可能である。また、本発明は、EL ディスプレイパネルに限られず、例えば、露光装置、光アドレッシング装置、照明装置等のエレクトロルミネッセンスパネルに適用してもよい。

また上記実施形態では、隔壁 6 は、図 10 (a) に示すように、異なる色の画素 PX 間に配置されるストライプ形状でもよく、また図 10 (b) に示すように、各画素 PX 毎に周囲を包囲するように行方向及び列方向に格子状に形成されてもよい。

10

【図面の簡単な説明】

【0031】

【図 1】本発明の実施形態に係る EL ディスプレイパネル 10 における 1 つの画素 PX の回路図である。

【図 2】1 つの画素 PX の平面図である。

【図 3】図 2 の IIII - IIII 矢視断面図である。

【図 4】EL ディスプレイパネル 10 の製造工程を示す断面図である。

【図 5】EL ディスプレイパネル 10 の製造工程を示す断面図である。

【図 6】EL ディスプレイパネル 10 の製造工程を示す断面図である。

【図 7】EL ディスプレイパネル 10 の製造工程を示す断面図である。

20

【図 8】EL ディスプレイパネル 10 の製造工程を示す断面図である。

【図 9】EL ディスプレイパネル 10 の製造工程を示す断面図である。

【図 10】(a)、(b) は本発明の隔壁の構造を示す平面図である。

【図 11】従来の EL ディスプレイパネルを示す断面図である。

【符号の説明】

【0032】

5 絶縁膜

6 隔壁

10 EL ディスプレイパネル

20 有機 EL 素子

20a 画素電極

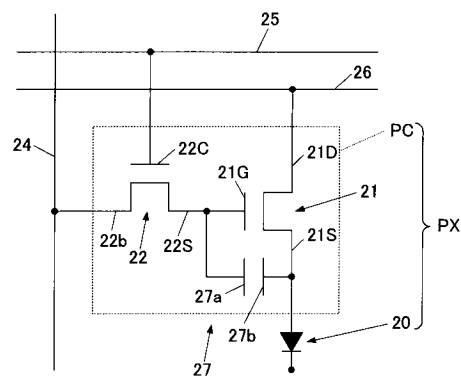
20b 正孔注入層

20c 発光層

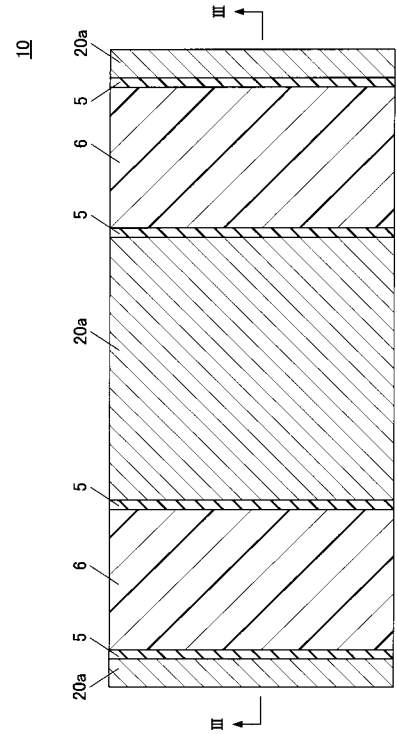
20d 共通電極 (対向電極)

30

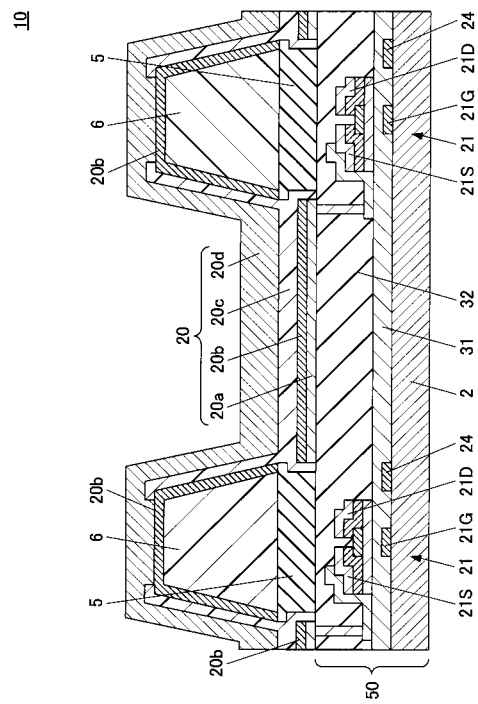
【 図 1 】



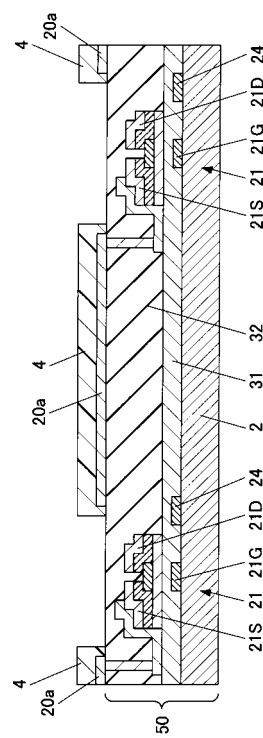
【 図 2 】



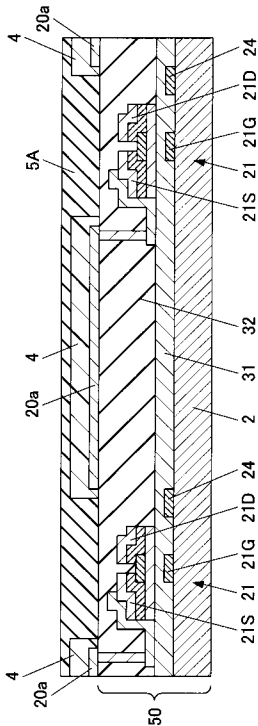
【 図 3 】



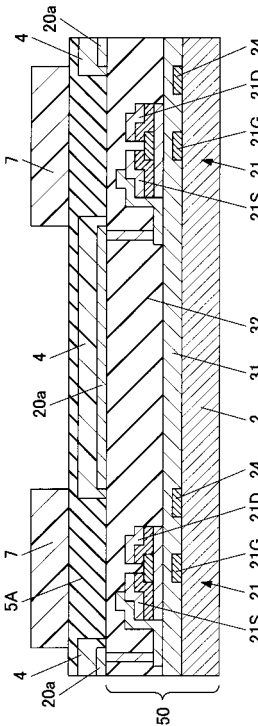
【 図 4 】



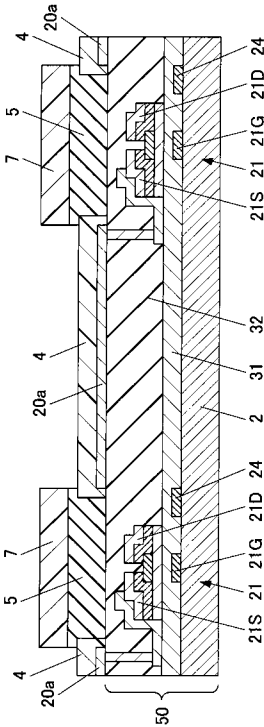
【 図 5 】



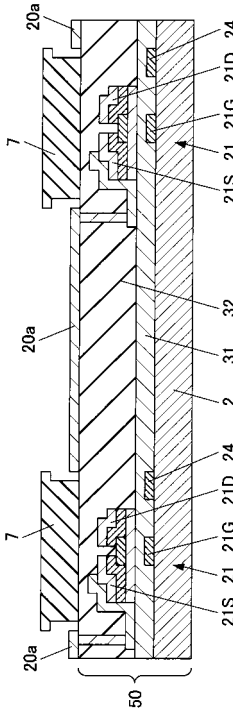
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

H 0 5 B 33/10

专利名称(译)	电致发光面板和制造电致发光面板的方法		
公开(公告)号	JP2010044902A	公开(公告)日	2010-02-25
申请号	JP2008206781	申请日	2008-08-11
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	当山忠久		
发明人	当山 忠久		
IPC分类号	H05B33/22 H01L51/50 H05B33/12 H05B33/10		
FI分类号	H05B33/22.Z H05B33/14.A H05B33/12.B H05B33/22.A H05B33/22.C H05B33/10 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC27 3K107/CC45 3K107/DD71 3K107/DD74 3K107/DD84 3K107/DD89 3K107/DD91 3K107/DD96		
其他公开文献	JP2010044902A5 JP5077136B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够通过抑制黑斑来提高成品率的电致发光面板。解决方案：电致发光元件20包括晶体管阵列面板50，其具有形成在顶面上的像素电极20a，形成在像素电极20a中的绝缘膜5，安装在绝缘膜5顶部上的障肋6，形成的空穴注入层20b在像素电极20a和障肋6的顶部，形成在空穴注入层20b顶部的发光层20c和形成在发光层20c顶部的对电极20d，其顶端位于绝缘膜5比底端更向像素电极20a侧突出。Ž

