

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-8942

(P2010-8942A)

(43) 公開日 平成22年1月14日(2010.1.14)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 641D	
	G09G 3/20 641K	
	G09G 3/20 642A	
審査請求 未請求 請求項の数 3 O L (全 12 頁) 最終頁に続く		

(21) 出願番号	特願2008-171288 (P2008-171288)	(71) 出願人	306037311
(22) 出願日	平成20年6月30日 (2008. 6. 30)		富士フイルム株式会社
			東京都港区西麻布2丁目26番30号
		(74) 代理人	100079049
			弁理士 中島 淳
		(74) 代理人	100084995
			弁理士 加藤 和詳
		(74) 代理人	100085279
			弁理士 西元 勝一
		(74) 代理人	100099025
			弁理士 福田 浩志
		(72) 発明者	高橋 俊朗
			神奈川県足柄上郡開成町牛島577番地
			富士フイルム株式会社内
		最終頁に続く	

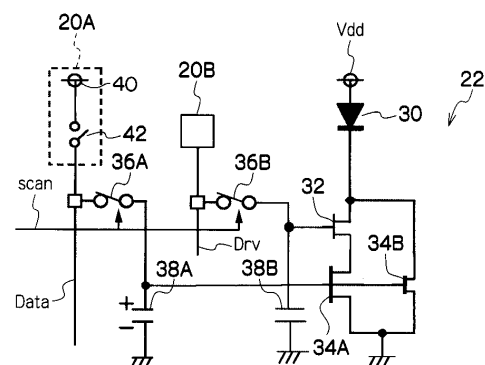
(54) 【発明の名称】 画素回路及び表示装置

(57) 【要約】

【課題】周辺回路を複雑にせず誤発光による画質低下を抑え階調制御を容易にする。

【解決手段】画素回路22は、OLED30と、ノーマリオン特性であり駆動特性が異なる高輝度用駆動トランジスタ34A及び低輝度用駆動トランジスタ34Bと、高輝度用駆動トランジスタを選択して駆動するための選択用トランジスタ32と、一端が高輝度用駆動トランジスタ及び低輝度用駆動トランジスタのゲートに接続された第1のコンデンサ38Aと、一端が選択用トランジスタ32のゲートに接続された第2のコンデンサ38Bと、画像データが出力されるデータラインDataと第1のコンデンサ38Aとの間に接続された第1のスイッチ36Aと、選択用トランジスタ32をオンオフするための信号が出力される駆動信号ラインDrvと第2のコンデンサ38との間に接続された第2のスイッチ36Aと、を備える。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

アノードが所定の電源に接続された発光ダイオードと、
ノーマリオン特性である第 1 の駆動トランジスタと、
ノーマリオン特性であると共に、ドレインが前記発光ダイオードのカソードに接続され、且つ前記第 1 の駆動トランジスタよりもゲート長に対するゲート幅の比が小さい第 2 の駆動トランジスタと、

前記第 1 の駆動トランジスタのドレインと前記発光ダイオードのカソードとの間に接続され、前記第 1 の駆動トランジスタを選択して駆動するための選択用トランジスタと、

一端が前記第 1 の駆動トランジスタ及び前記第 2 の駆動トランジスタのゲートに各々接続され、他端が接地された第 1 の容量素子と、

一端が前記選択用トランジスタのゲートに接続され、他端が接地された第 2 の容量素子と、

一端が画像データが出力されるデータラインに接続され、他端が前記第 1 の容量素子の一端及び前記第 1 の駆動トランジスタ及び前記第 2 の駆動トランジスタのゲートに接続された、前記第 1 の容量素子を充電するための第 1 のスイッチと、

一端が前記選択用トランジスタをオンオフするための信号が出力される駆動信号ラインに接続され、他端が前記第 2 の容量素子の一端及び前記選択用トランジスタのゲートに接続された、前記第 2 の容量素子を充電するための第 2 のスイッチと、

を備えた画素回路。

【請求項 2】

前記発光ダイオードが、有機 EL 素子である

請求項 1 記載の画素回路。

【請求項 3】

複数の前記請求項 1 又は請求項 2 記載の画素回路と、

前記データラインに画像データが出力されているデータ出力期間に前記第 1 のスイッチ及び第 2 のスイッチをオンするスイッチ制御手段と、

前記データ出力期間の後、前記画像データが予め定めた高階調領域の画像データである場合には、前記選択用トランジスタをオンするための信号を前記駆動信号ラインに出力し、前記画像データが前記高階調領域以外の低階調領域の画像データである場合には、前記選択用トランジスタをオフするための信号を出力する信号出力手段と、

を備えた表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、画素回路及び表示装置に係り、特に、発光ダイオードを用いた画素回路及び表示装置に関する。

【背景技術】**【0002】**

近年、表示素子として有機 EL (エレクトロルミネッセンス) 素子 (以下、OLED: Organic light-emitting diode) を用いた表示装置が注目されており、OLED を駆動する回路等で様々な技術が提案されている (例えば特許文献 1 ~ 3 参照)。この OLED を駆動させるためには、例えば図 8 に示すように、最低 2 つの TFT (Thin Film Transistor) で構成される駆動トランジスタが必要となる。図 8 に示す画素回路 100 では、スキャンライン 102 にスキャン信号が出力されてスイッチングトランジスタ 104 がオンし、データライン 106 にデータ信号 (画像信号) が出力されると、データ信号に応じて保持容量素子 108 が充電される。そして、スイッチングトランジスタ 104 がオフされると、保持容量素子 108 に充電されたデータ信号に応じた電圧が駆動トランジスタ 110 のゲートに印加される。これにより、画像に応じた輝度で OLED 112 が発光する。

【 0 0 0 3 】

O L E D 1 1 2 は、液晶と異なって電流駆動素子であり、その輝度は駆動トランジスタのゲート - ソース間電圧 V_{gs} で制御する。すなわち、O L E D 1 1 2 は、ゲート - ソース間電圧に応じて流れるドレイン電流に応じた輝度で発光する。このため、駆動トランジスタ 1 1 0 のゲート - ソース間電圧とドレイン電流との関係を示す駆動特性がシフトする（以下、特性シフト）と表示パネルの輝度が変化してしまう。従って、各画素の駆動トランジスタに求められる特性としては、各駆動トランジスタの信頼性が高いこと、すなわち通電による特性シフトが発生したり電荷の移動度に変化が発生したりするなどの特性変化が少ないことと、輝度ムラがなく面内均一性があること、すなわち各駆動トランジスタの特性のバラツキが少ないことの 2 点が挙げられる。

10

【 0 0 0 4 】

I G Z O (I n - G a - Z n - O) など構成された無機酸化物の T F T を O L E D の画素回路に用いた場合、上記の駆動トランジスタに求められる特性のうち、面内均一性に関しては優れていることが報告されている (P r o c e e d i n g s o f 2 0 0 7 I n t e r n a t i o n a l T F T C o n f e r e n c e , R o m e , I t a l y 7 . 2) 。

【 0 0 0 5 】

また、無機酸化物の T F T ではノーマリオン特性、すなわちゲート - ソース間電圧がゼロでもドレイン電流が流れる特性になりやすく、上記の信頼性に関しては、ノーマリオン特性を示す T F T の方が、特性シフトが小さい傾向を示し駆動トランジスタに適している。

20

【 特 許 文 献 1 】 特 開 2 0 0 3 - 1 5 0 1 0 4 号 公 報

【 特 許 文 献 2 】 特 開 2 0 0 0 - 3 4 7 6 2 4 号 公 報

【 特 許 文 献 3 】 特 開 2 0 0 4 - 3 1 7 6 7 7 号 公 報

【 発 明 の 開 示 】

【 発 明 が 解 決 し よ う と す る 課 題 】

【 0 0 0 6 】

しかしながら、ノーマリオン特性を示す T F T を上記特許文献 1 ~ 3 に記載されたような O L E D の画素回路に用いた場合、漏れ電流が流れて O L E D が誤発光し、画質が低下してしまう。このため、例えばデータラインを制御するデータドライバの接地線を 0 V より低い電位とするためにマイナス電源が必要になる等、周辺回路が複雑になる、という問題があった。また、ノーマリオン特性を示す T F T を用いた場合、特性シフトにより階調制御が困難になる、という問題もあった。

30

【 0 0 0 7 】

本発明は上記問題点を解決するためになされたものであり、周辺回路を複雑にすることなく、誤発光による画質低下を抑えると共に階調制御を容易にすることが可能な画素回路及び表示装置を提供することを目的とする。

【 課 題 を 解 決 す る た め の 手 段 】

【 0 0 0 8 】

上記課題を解決するため、請求項 1 記載の発明の画素回路は、アノードが所定の電源に接続された発光ダイオードと、ノーマリオン特性である第 1 の駆動トランジスタと、ノーマリオン特性であると共に、ドレインが前記発光ダイオードのカソードに接続され、且つ前記第 1 の駆動トランジスタよりもゲート長に対するゲート幅の比が小さい第 2 の駆動トランジスタと、前記第 1 の駆動トランジスタのドレインと前記発光ダイオードのカソードとの間に接続され、前記第 1 の駆動トランジスタを選択して駆動するための選択用トランジスタと、一端が前記第 1 の駆動トランジスタ及び前記第 2 の駆動トランジスタのゲートに各々接続され、他端が接地された第 1 の容量素子と、一端が前記選択用トランジスタのゲートに接続され、他端が接地された第 2 の容量素子と、一端が画像データが出力されるデータラインに接続され、他端が前記第 1 の容量素子の一端及び前記第 1 の駆動トランジスタ及び前記第 2 の駆動トランジスタのゲートに接続された、前記第 1 の容量素子を充電

40

50

するための第 1 のスイッチと、一端が前記選択用トランジスタをオンオフするための信号が出力される駆動信号ラインに接続され、他端が前記第 2 の容量素子の一端及び前記選択用トランジスタのゲートに接続された、前記第 2 の容量素子を充電するための第 2 のスイッチと、を備えた構成としている。なお、請求項 2 に記載したように、前記発光ダイオードが、有機 EL 素子である構成とすることができる。

【0009】

このように、ノーマリオン特性の第 1 の駆動トランジスタ及び第 2 の駆動トランジスタとを用いるため、特性シフトが少なく発光ダイオードの誤発光を防ぐことができ、画質の低下を防ぐことができる。また、所望の階調領域を、ゲート長に対するゲート幅の比が異なる、すなわち駆動特性が異なる第 1 の駆動トランジスタと第 2 の駆動トランジスタとで

10

【0010】

請求項 3 記載の発明は、複数の前記請求項 1 又は請求項 2 記載の画素回路と、前記データラインに画像データが出力されているデータ出力期間に前記第 1 のスイッチ及び第 2 のスイッチをオンするスイッチ制御手段と、前記データ出力期間の後、前記画像データが予め定めた高階調領域の画像データである場合には、前記選択用トランジスタをオンするための信号を前記駆動信号ラインに出力し、前記画像データが前記高階調領域以外の低階調領域の画像データである場合には、前記選択用トランジスタをオフするための信号を出力する信号出力手段と、を備えたことを特徴とする。

20

【0011】

この発明によれば、特性シフトが少ないノーマリオン特性であると共に駆動特性が異なる第 1 の駆動トランジスタ及び第 2 の駆動トランジスタを備えた構成の画素回路を備えているため、発光ダイオードの誤発光を防ぐことができ、画質の低下を防ぐことができると共に、階調数の低下を防ぐことができ、階調制御を容易にすることができる。

【発明の効果】

【0012】

本発明によれば、周辺回路を複雑にすることなく、誤発光による画質低下を抑えると共に階調制御を容易にすることが可能になる、という効果を有する。

【発明を実施するための最良の形態】

30

【0013】

以下、図面を参照して本発明の実施形態について説明する。

【0014】

図 1 には、本実施形態に係る表示装置 10 の概略構成図を示した。この表示装置 10 は、OLED を用いた表示パネル 12、走査線駆動回路 14 及びデータ線駆動回路 20 を含んで構成されている。

【0015】

表示パネル 12 は、N 行 M 列分の画素回路 $22_{11} \sim 22_{NM}$ を備えている。走査線駆動回路 14 と 1 行目の画素回路 $22_{11} \sim 22_{1M}$ とは、走査線 *scan1* により接続されており、走査線駆動回路 14 と 2 行目の画素回路 $22_{21} \sim 22_{2M}$ とは、走査線 *scan2* により接続されており、以下同様に、走査線駆動回路 14 と N 行目の画素回路 $22_{N1} \sim 22_{NM}$ とは、走査線 *scanN* により接続されている。

40

【0016】

データ線駆動回路 20 と 1 列目の画素回路 $22_{11} \sim 22_{N1}$ とは、データ線 *Data1* 及び駆動信号線 *Drv1* により接続されており、データ線駆動回路 20 と 2 列目の画素回路 $22_{12} \sim 22_{N2}$ とは、データ線 *Data2* 及び駆動信号線 *Drv2* により接続されており、以下同様に、データ線駆動回路 20 と M 列目の画素回路 $22_{1M} \sim 22_{NM}$ とは、データ線 *DataM* 及び駆動信号線 *DrvM* により接続されている。

【0017】

なお、各画素回路は同一構成であるため、画素回路を特に限定しない場合には、単に画

50

素回路 2 2 と称する。また、データ線、駆動信号線、走査線についても、特に限定しない場合には、それぞれ単に Data、Drv、scan と称する。

【0018】

図 2 には、画素回路 2 2 の回路図を示した。同図に示すように、画素回路 2 2 は、OLED 3 0、選択用トランジスタ 3 2、高輝度用駆動トランジスタ 3 4 A、低輝度用駆動トランジスタ 3 4 B、第 1 のスイッチ 3 6 A、第 2 のスイッチ 3 6 B、第 1 のコンデンサ 3 8 A、及び第 2 のコンデンサ 3 8 B を含んで構成されている。

【0019】

OLED 3 0 のアノードは、所定の電源 Vdd に接続されており、カソードは、選択用トランジスタ 3 2 及び低輝度用駆動トランジスタ 3 4 B のドレインに接続されている。

10

【0020】

選択用トランジスタ 3 2 のソースは、高輝度用駆動トランジスタ 3 4 A のドレインに接続されている。高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B のソースは、接地されている。

【0021】

高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B のゲートは、第 1 のコンデンサ 3 8 A の一端が接続されている。第 1 のコンデンサ 3 8 A の他端は接地されている。第 1 のコンデンサ 3 8 A は、高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B のゲート - ソース間電圧を保持する機能を有する。

【0022】

20

第 1 のスイッチ 3 6 A の一端は、データ線 Data に接続されており、他端は、第 1 のコンデンサ 3 8 A の一端、高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B のゲートに接続されている。

【0023】

データ線 Data には、データ線駆動回路 2 0 の電圧供給回路 2 0 A により、画素回路 2 2 で表示すべき画素の画像データ（輝度値）に応じた電圧が出力される。図 2 に示すように、電圧供給回路 2 0 A は、画像データに応じた電圧を出力する電圧源 4 0 と、OLED 3 0 を発光させるために第 1 のコンデンサ 3 8 A を充電するための期間においてオンするスイッチ 4 2 と、を含む構成である。

【0024】

30

選択用トランジスタ 3 2 のゲートは、第 2 のコンデンサ 3 8 B の一端が接続されている。第 2 のコンデンサ 3 8 B の他端は接地されている。第 2 のコンデンサ 3 8 B は、選択用トランジスタ 3 2 のゲート - ソース間電圧を保持する機能を有する。

【0025】

第 2 のスイッチ 3 6 B の一端は、駆動信号線 Drv に接続されており、他端は、選択用トランジスタ 3 2 のゲートに接続されている。

【0026】

駆動信号線 Drv には、データ線駆動回路 2 0 の電圧回路 2 0 B により、画素回路 2 2 で表示すべき画素の画像データが高階調領域の画像データであれば選択用トランジスタ 3 2 をオンするための所定の電圧 V が出力され、当該画像データが低階調領域の画像データであれば 0 V が出力される、すなわち接地される。

40

【0027】

高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B は、ノーマリオン特性、すなわちゲート - ソース間電圧が 0 V であってもドレイン電流が流れる特性である、無機酸化物の TFT で構成されている。

【0028】

図 3 には、高輝度用駆動トランジスタ 3 4 A 及び低輝度用駆動トランジスタ 3 4 B の特性を示すものとして、ゲート - ソース間電圧とドレイン電流との関係を示す駆動特性の特性図を示した。同図において、実線で示す駆動特性 4 4 A が高輝度用駆動トランジスタ 3 4 A の特性を示し、一点鎖線で示す駆動特性 4 4 B が低輝度用駆動トランジスタ 3 4 B の

50

特性を示している。

【0029】

ここで、O L E D 3 0 が最大輝度で発光するときの駆動電流を $1 \mu A$ ($1 \times 10^{-6} A$) とすると、駆動特性 4 4 A のようなノーマリオン特性の駆動トランジスタのみで O L E D 3 0 を駆動しようとした場合、ゲート - ソース間電圧 $V_{gs} = 0 V$ でドレイン電流 I_D が $1 \times 10^{-8} A$ となり、O N / O F F 比が 1 0 0 : 1 となる。このため、O L E D 3 0 のような電流駆動型の発光素子においては、コントラストが低下するだけでなく、階調数も制限されてしまう。

【0030】

一方、ゲート - ソース間電圧 $V_{gs} = 0 V$ におけるドレイン電流 I_D を低下させるために、駆動特性 4 4 B のようなノーマリオン特性の駆動トランジスタのみで O L E D 3 0 を駆動しようとした場合、高輝度で発光させるために必要な電圧が非常に高くなってしまい、消費電力が増大してしまう。

10

【0031】

そこで、本実施形態では、図 3 に示すように、高階調領域 4 6 A においては、高輝度用駆動トランジスタ 3 4 A により O L E D 3 0 を駆動し、低階調領域 4 6 B においては、低輝度用駆動トランジスタ 3 4 B により O L E D 3 0 を駆動する。これにより、コントラストの低下や階調数が制限されるのを防ぐことができると共に、消費電力の増大を抑制することができる。

【0032】

20

なお、駆動トランジスタのゲート幅を W 、ゲート長を L とした場合に、 W/L 比を調整することにより、図 3 の駆動特性 4 4 A のような高輝度用駆動トランジスタ 3 4 A、駆動特性 4 4 B のような低輝度用駆動トランジスタ 3 4 B を作製することができる。すなわち、 W/L を大きくすると所定のゲート - ソース間電圧に対してドレイン電流が多く流れるトランジスタを作製することができ、 W/L を小さくすると所定のゲート - ソース間電圧に対してドレイン電流が少ないトランジスタを作製することができる。

【0033】

高輝度用駆動トランジスタ 3 4 A、低輝度用駆動トランジスタ 3 4 B として用いる T F T は、例えば非特許文献としての “ A P P L I E D P H Y S I C S L E T T E R S 9 2 , 1 3 3 5 0 3 2 0 0 8 ” に記載された方法により作製することができる。

30

【0034】

一方、選択用トランジスタ 3 2 は、本実施形態では、ノーマリオフ型、すなわちゲート - ソース間電圧が $0 V$ の場合はドレイン電流が流れない図 4 に示すような駆動特性の T F T により構成される。これは、ゲート - ソース間電圧が $0 V$ の場合にドレイン電流が流れることにより O L E D 3 0 が誤発光するのを防ぐためである。このような T F T は、例えば非特許文献としての “ A P P L I E D P H Y S I C S L E T T E R S 9 1 , 0 9 1 9 1 0 2 0 0 7 ” に記載された方法により作製することができる。なお、選択用トランジスタ 3 2 をノーマリオフ型の T F T とすることにより、特性シフトが発生する場合があるが、選択用トランジスタ 3 2 は、単にスイッチとして用いるので、特性シフトが発生してもそのマージンを見込んで適切にオンオフできる範囲で制御すれば特に問題はない。

40

【0035】

次に、画素回路 2 2 の具体的な動作について説明する。

【0036】

図 5 には、データ線駆動回路 2 0 から出力される画像データが高階調領域の画像データである場合における走査線 $s c a n$ 、駆動信号線 $D r v$ 、データ線 $D a t a$ に出力される信号のタイミングチャートを、図 6 には、データ線駆動回路 2 0 から出力される画像データが高階調領域の画像データである場合における走査線 $s c a n$ 、駆動信号線 $D r v$ 、データ線 $D a t a$ に出力される信号のタイミングチャートをそれぞれ示した。

【0037】

50

図 5、6 において、 $t_1 \sim t_3$ までは 1 フレームの期間である。

【0038】

まず、画像データが高階調領域の画像データである場合について説明する。図 5 に示すように、 $t_1 - t_2$ のデータ出力期間で、走査線駆動回路 14 により走査線 *scan* がハイレベルとされる。これにより、第 1 のスイッチ 36 A 及び第 2 のスイッチ 36 B がオンされる。

【0039】

また、これに同期して、データ線駆動回路 20 の電圧回路 20 B により駆動信号線 *Drv* に所定の電圧 *V* が出力される。これにより、図 7 (A) に示す経路 R 1 を充電電流が流れるため、第 2 のコンデンサ 38 B が充電される。

10

【0040】

さらに、これに同期して、データ線駆動回路 20 の電圧供給回路 20 A のスイッチ 42 がオンする。これにより、画像データに応じて定められた高輝度用駆動電流がデータ線 *Data* に出力され、データ線 *Data* に出力された高輝度用駆動電流が図 7 (A) に示す経路 R 2 を流れるため、第 1 のコンデンサ 38 A が充電される。

【0041】

そして、第 1 のコンデンサ 38 A 及び第 2 のコンデンサ 38 B が充電され、データ出力期間が終了すると、 $t_2 - t_3$ の高輝度発光期間では、走査線 *scan* がローレベルとされる。また、これと同期して、データ線駆動回路 20 の電圧回路 20 B により駆動信号線 *Drv* が接地され、データ線駆動回路 20 の電圧供給回路 20 A のスイッチ 42 がオフする。これにより、図 7 (B) に示すように、第 1 のスイッチ 36 A 及び第 2 のスイッチ 36 B がオフする。このとき、高輝度用駆動トランジスタ 34 A 及び低輝度用駆動トランジスタ 34 B のゲート - ソース間には、充電された第 1 のコンデンサ 38 A により駆動電圧が印加されていると共に、選択用トランジスタ 32 のゲート - ソース間には、充電された第 2 のコンデンサ 38 B により選択用トランジスタ 32 をオンするための電圧が印加されているため、図 7 (B) に示す経路 R 3、R 4 に電流が流れる。これにより、OLED 30 が画像データに応じて高輝度で発光する。

20

【0042】

次に、画像データが低階調領域の画像データである場合について説明する。図 6 に示すように、 $t_1 - t_2$ のデータ出力期間で、走査線駆動回路 14 により走査線 *scan* がハイレベルとされる。これにより、第 1 のスイッチ 36 A 及び第 2 のスイッチ 36 B がオンされる。

30

【0043】

また、これに同期して、データ線駆動回路 20 の電圧供給回路 20 A のスイッチ 42 がオンする。これにより、画像データに応じて定められた高輝度用駆動電流がデータ線 *Data* に出力され、データ線 *Data* に出力された高輝度用駆動電流が図 8 (A) に示す経路 R 5 を流れるため、第 1 のコンデンサ 38 A が充電される。

【0044】

なお、データ線駆動回路 20 の電圧回路 20 B により駆動信号線 *Drv* は接地されるため、第 2 のコンデンサ 38 B を充電するための電流は流れず、第 2 のコンデンサ 38 B は充電されない。

40

【0045】

そして、第 1 のコンデンサ 38 A が充電され、データ出力期間が終了すると、 $t_2 - t_3$ の高輝度発光期間では、走査線 *scan* がローレベルとされる。これにより、図 8 (B) に示すように、第 1 のスイッチ 36 A 及び第 2 のスイッチ 36 B がオフする。このとき、低輝度用駆動トランジスタ 34 B のゲート - ソース間には、充電された第 1 のコンデンサ 38 A により駆動電圧が印加されているため、図 8 (B) に示す経路 R 5 に電流が流れる。これにより、OLED 30 が画像データに応じて低輝度で発光する。

【0046】

なお、高輝度用駆動トランジスタ 34 A のゲート - ソース間には、充電された第 1 のコ

50

ンデンサ 38 A により駆動電圧が印加されているものの、第 2 のコンデンサ 38 B が充電されておらず、選択用トランジスタ 32 がオフであるため、高輝度用駆動トランジスタ 34 A には電流は流れない。

【0047】

このような処理が 1 行目の画素回路 22₁₁ ~ 22_{1M} から N 行目の画素回路 22_{N1} ~ 22_{NM} まで順次走査されて実行されることにより、表示パネル 12 に画像が表示される。

【0048】

このように、本実施形態では、ノーマリオン特性の高輝度用駆動トランジスタ 34 A 及び低輝度用駆動トランジスタ 34 B を並列接続すると共に選択用トランジスタ 32 を高輝度用駆動トランジスタ 34 A と O L E D 30 との間に接続した構成とし、高輝度領域と低輝度領域とで各駆動トランジスタを別々に駆動するため、周辺回路を複雑にせず誤発光による画質低下を抑えると共に、階調制御を容易にすることが可能になる。

【図面の簡単な説明】

【0049】

【図 1】表示装置の概略構成図である。

【図 2】画素回路の回路図である。

【図 3】ノーマリオン特性の高輝度用駆動トランジスタ及び低輝度用駆動トランジスタのゲート - ソース間電圧とドレイン電流との関係を示す特性図である。

【図 4】ノーマリオフ特性の選択用トランジスタの特性図である。

【図 5】高輝度で発光する場合における走査線 s c a n、駆動信号線 D r v、データ線 D a t a のタイミングチャートである。

【図 6】低輝度で発光する場合における走査線 s c a n、駆動信号線 D r v、データ線 D a t a のタイミングチャートである。

【図 7】(A) は充電時の電流の流れについて説明するための図、(B) は高輝度用駆動で発光する場合における電流の流れについて説明するための図である。

【図 8】(A) は充電時の電流の流れについて説明するための図、(B) は低輝度で発光する場合における電流の流れについて説明するための図である。

【図 9】従来の O L E D 駆動回路の回路図である。

【符号の説明】

【0050】

10 表示装置
 12 表示パネル
 14 走査線駆動回路
 20 データ線駆動回路
 20 A 電圧供給回路
 22 画素回路
 32 選択用トランジスタ
 34 A 高輝度用駆動トランジスタ
 34 B 低輝度用駆動トランジスタ
 36 A 第 1 のスイッチ
 36 A 第 2 のスイッチ
 38 A 第 1 のコンデンサ
 38 B 第 2 のコンデンサ
 40 電圧源
 42 スイッチ
 s c a n 走査線
 D r v 駆動信号線
 D a t a データ線

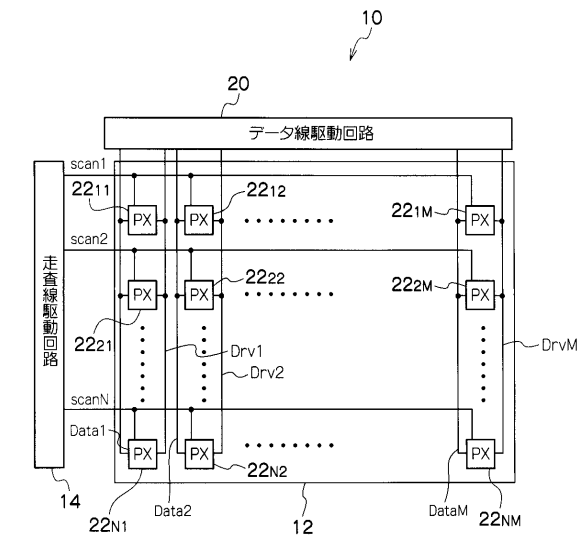
10

20

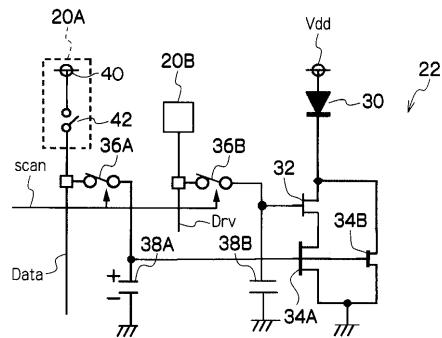
30

40

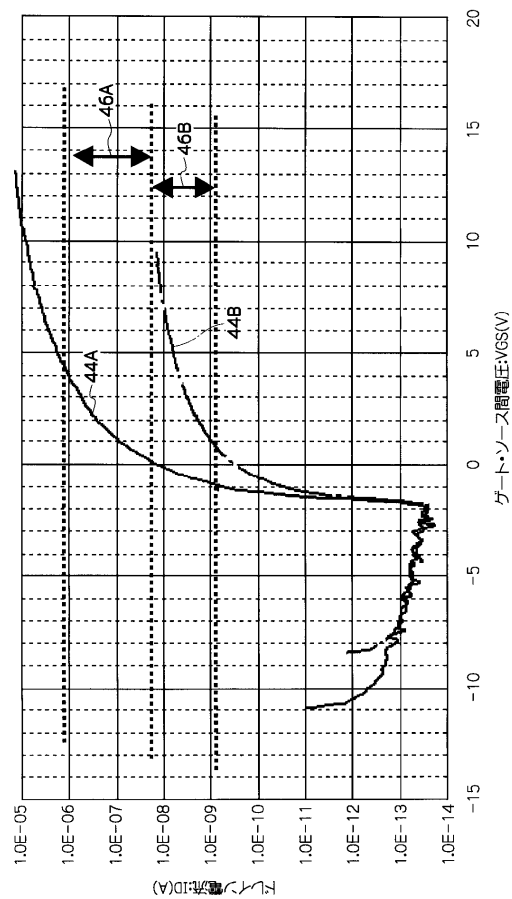
【 図 1 】



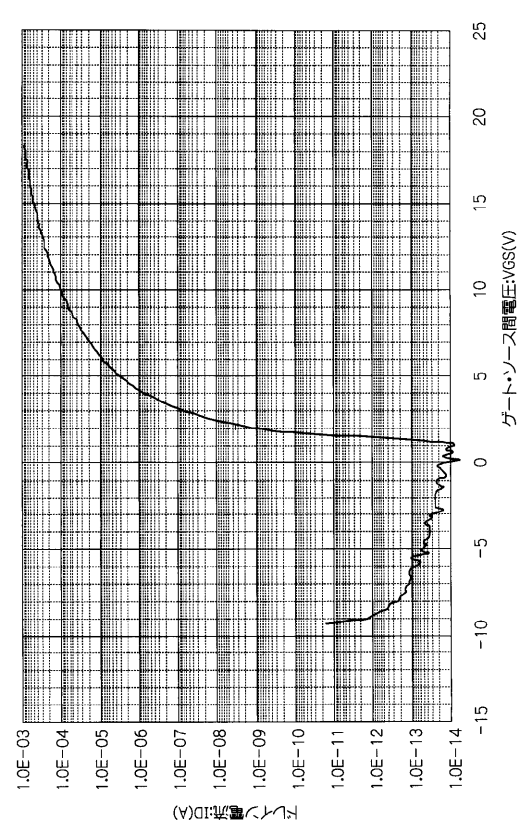
【 図 2 】



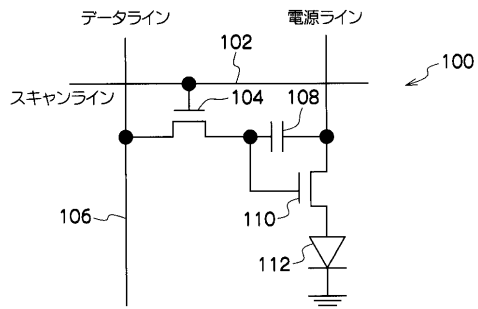
【 図 3 】



【 図 4 】



【 図 9 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 5 B 33/14

A

F ターム(参考) 3K107 AA01 BB01 CC02 CC33 CC45 EE04 HH05

5C080 AA06 BB05 DD05 DD09 EE29 FF11 JJ02 JJ03 JJ04 JJ05

专利名称(译)	像素电路和显示设备		
公开(公告)号	JP2010008942A	公开(公告)日	2010-01-14
申请号	JP2008171288	申请日	2008-06-30
[标]申请(专利权)人(译)	富士胶片株式会社		
申请(专利权)人(译)	富士胶片株式会社		
[标]发明人	高橋俊朗		
发明人	高橋 俊朗		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.641.D G09G3/20.641.K G09G3/20.642.A H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3283		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC33 3K107/CC45 3K107/EE04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD09 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB21 5C380/CA08 5C380/CA13 5C380/CB01 5C380/CC12 5C380/CC15 5C380/CC28 5C380/CC34 5C380/CC62 5C380/CD025 5C380/DA06		
代理人(译)	中岛敦 福田浩		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过防止由于错误发光导致的图像质量下降而容易地控制灰度，而不会使外围电路复杂化。解决方案：像素电路22包括：OLED 30;高亮度驱动晶体管34A和低亮度驱动晶体管34B，均具有常通特性，并且在驱动特性方面彼此不同;选择晶体管32，用于选择性地驱动高亮度驱动晶体管;第一电容器38A，其一端连接到高亮度和低亮度驱动晶体管的栅极;第二电容器38B的一端连接到选择晶体管32的栅极;第一开关36A连接在输出图像数据的数据线Data和第一电容器38A之间;第二开关36A连接在驱动信号线Drv和第二电容器38B之间，驱动信号线Drv输出用于接通/断开选择晶体管32的信号。

