

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-26770

(P2009-26770A)

(43) 公開日 平成21年2月5日 (2009.2.5)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/06 (2006.01)	H05B 33/06	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	5C094
G09F 9/30 (2006.01)	G09F 9/30 330Z	
H01L 27/32 (2006.01)	G09F 9/30 338	
	G09F 9/30 365Z	

審査請求 有 請求項の数 6 O L (全 12 頁)

(21) 出願番号	特願2008-257148 (P2008-257148)	(71) 出願人	000002369
(22) 出願日	平成20年10月2日 (2008.10.2)		セイコーエプソン株式会社
(62) 分割の表示	特願2007-278631 (P2007-278631) の分割	(74) 代理人	100095728 東京部新宿区西新宿2丁目4番1号
原出願日	平成11年6月14日 (1999.6.14)	(74) 代理人	100095728 弁理士 上柳 雅誉
		(74) 代理人	100107261 弁理士 須澤 修
		(74) 代理人	100127661 弁理士 宮坂 一彦
		(72) 発明者	木村 睦 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72) 発明者	前田 浩 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

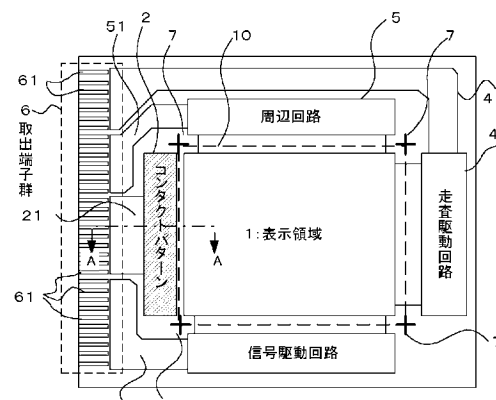
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 共通電極における電圧降下を防止し明るい画像表示が可能な発光素子用回路基板を提供する。

【解決手段】 本発明は、電流を供給することにより発光する電界発光素子を形成するために適する発光素子用回路基板である。特に外部への取出端子61が当該基板の一辺に集積された取出端子群6と、共通した電流が流れる共通電極10と取出端子群との間に、取出端子群6の一部の取出端子61と共通電極10とを電気的に接続するコンタクトパターン2と、を備えている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

発光素子の形成に用いられる発光素子用回路基板において、
外部への取出端子が当該基板の一辺に集積された取出端子群と、
所定の共通電極が配置される領域と前記取出端子群との間に、前記取出端子群の一部の
取出端子と前記共通電極とを電氣的に接続するコンタクトパターンと、を備えていること
を特徴とする発光素子用回路基板。

【請求項 2】

電流を供給することにより発光する発光素子の形成に用いられ、前記コンタクトパター
ンは、前記取出端子群の一部と前記発光素子の電流が共通して流れる共通電極とを電氣的
に接続するように形成される請求項 1 に記載の発光素子用回路基板。

10

【請求項 3】

前記発光素子は、有機電界発光素子である請求項 2 に記載の発光素子用回路基板。

【請求項 4】

前記コンタクトパターンは、
前記共通電極の面積の 10 % 以上の面積を備えている請求項 1 乃至請求項 3 のいずれか
一項に記載の発光素子用回路基板。

【請求項 5】

前記取出端子群は、
同一の形状を備えた取出端子を連設されている請求項 1 乃至請求項 3 のいずれか一項に
記載の発光素子用回路基板。

20

【請求項 6】

形成される共通電極は方形であり、
前記共通電極を介して前記コンタクトパターンと対向する領域に、走査配線に走査信号
を供給するための走査駆動回路を備えている請求項 1 乃至請求項 3 のいずれか一項に記載
の発光素子用回路基板。

【請求項 7】

前記コンタクトパターンおよび走査駆動回路が設けられる前記共通電極の周辺領域以外
の領域に、信号配線に画像信号を供給するための信号駆動回路および / または周辺回路を
形成する領域を備えている請求項 6 に記載の発光素子用回路基板。

30

【請求項 8】

いずれの回路も設けられてない前記共通電極を形成する領域の四隅にアライメントマー
クを備えている請求項 5 に記載の発光素子用回路基板。

【請求項 9】

請求項 1 乃至請求項 8 のいずれか一項に記載の発光素子用回路基板を備えていることを
特徴とする電子機器。

【請求項 10】

請求項 1 乃至請求項 8 のいずれか一項に記載の発光素子用回路基板と、
前記回路基板上に各画素に対応して設けられた複数の発光素子と、を備え、
前記発光素子に対する制御により画像を表示する表示装置。

40

【請求項 11】

前記各画素の発光素子に対応して当該画素の発光素子の駆動制御を行うトランジスタを
備える請求項 10 に記載の表示装置。

【請求項 12】

前記発光素子は、電流制御型の発光素子であり、各画素において、前記発光素子の制御
用トランジスタと駆動用トランジスタとを備える請求項 11 に記載の表示装置。

【請求項 13】

各画素における発光素子は、画素電極と、当該画素電極と前記共通電極との間に少なく
とも有機発光材料からなる発光層を備えている請求項 11 または請求項 12 のいずれかに
記載の表示装置。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、いわゆる電界発光（Electro-Luminescence）素子を形成するために適する回路基板の改良に関する。

【背景技術】

【0002】

電界発光素子を用いた表示装置における基板配置に関する公知技術としては、本願出願人の発明に係る特開平11-24604号公報に記載されるようなものがあった。この公報には、電界発光素子の形成領域を取り囲んで、駆動回路を配した回路基板が開示されていた。

10

【0003】

電界発光素子は電流を供給して発光させるものであるため、配線の抵抗が高いと電圧降下が大きくなり、輝度が低くなり易い。これに対処するために、従来、技術常識から抵抗率の低い金属を配線層の材料として使用することが必要であった。

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかし、回路基板の全体的な電圧降下の防止について十分に考慮されていなかった。

【0005】

20

特に、最も大きな電流が流れるのは、複数の電界発光素子からの電流が流れる共通電極である陰極である。この陰極パターンにおいて、抵抗率が高いと多量の電流により大きな電圧降下を生じ、画像表示全体を暗くしかねない。

【課題を解決するための手段】

【0006】

そこで本発明は、共通電極における電圧降下を少なくし、明るい画像表示を可能にするための発光素子用回路基板およびその基板を使用した電子機器を提供することを目的とする。

【0007】

本発明は、発光素子の形成に用いられる発光素子用回路基板において、外部への取出端子が当該基板の一辺に集積された取出端子群と、所定の共通電極が配置される領域と前記取出端子群との間に、前記取出端子群の一部の取出端子と前記共通電極とを電気的に接続するコンタクトパターンと、を備えていることを特徴とする発光素子用回路基板である。

30

【0008】

「取出端子」は、必ずしも基板の一辺にのみ設けられることを意味しない。「回路基板」は、電界発光素子のように多量に電流を消費する素子の例示であり、回路基板に設けられる回路がこれに限定されることはない。「共通電極」は、後の工程で設けられるものであり、回路基板に共通電極が既に形成されていることに限定されない。「共通電極」が形成されることになるであろう「領域」に対応してコンタクトパターンを設けてあることに意味がある。したがって共通電極などの表示に関わる構造を備えない回路基板のまま流通する態様も考えられる。

40

【0009】

例えば、この回路基板は、電流を供給することにより発光する発光素子の形成に用いられ、前記コンタクトパターンは、前記取出端子群の一部と前記発光素子の電流が共通して流れる共通電極とを電気的に接続するように形成される。

【0010】

また発光素子は、有機電界発光素子などに適用される。

【0011】

ここでコンタクトパターンは、共通電極の有する面積の10%以上の面積を備えていることが好ましい。「10%」は一応の目安であり、これに限定されることはない。

50

【 0 0 1 2 】

上記取出端子群は、同一の形状を備えた取出端子を連設されている。同一形態の取出端子であれば、コネクタなどによる基板との接続が規格化でき経済的かつ容易だからである。

【 0 0 1 3 】

形成される共通電極は方形であり、前記共通電極を介して前記コンタクトパターンと対向する領域に、走査配線に走査信号を供給するための走査駆動回路を備えている。

【 0 0 1 4 】

またコンタクトパターンおよび走査駆動回路が設けられる前記共通電極の周辺領域以外の領域に、信号配線に画像信号を供給するための信号駆動回路および／または周辺回路を形成する領域を備えている。信号駆動回路や周辺回路がいずれの辺に位置するかには限定はない。

10

【 0 0 1 5 】

いずれの回路も設けられてない前記共通電極を形成する領域の四隅にアライメントマークを備えていることは好ましい。共通電極の四周に設けられる回路の間隙を有効利用する趣旨である。

【 0 0 1 6 】

本発明は、本発明の発光素子用回路基板を備えていることを特徴とする電子機器でもある。電子機器に限定はないが、携帯情報端末、ビューファインダ、ヘッドマウントディスプレイ、などを含む。

20

【 0 0 1 7 】

例えば表示装置である場合、本発明の発光素子用回路基板と、前記回路基板上に各画素に対応して設けられた複数の発光素子と、を備え、前記発光素子に対する制御により画像を表示するように構成される。

【 0 0 1 8 】

このような表示装置では、各画素の発光素子に対応して当該画素の発光素子の駆動制御を行うトランジスタを備える。

【 0 0 1 9 】

発光素子が電流制御型の発光素子である場合、各画素において、前記発光素子の制御用トランジスタと駆動用トランジスタとを備える。

30

【 0 0 2 0 】

各画素における発光素子は、画素電極と、当該画素電極と前記共通電極との間に少なくとも有機発光材料からなる発光層を備えている。

【 発明を実施するための最良の形態 】

【 0 0 2 1 】

次に本発明の好適な実施の形態を、図面を参照して説明する。

【 0 0 2 2 】

図 1 に本実施形態の発光表示素子用回路基板の平面図を示す。本回路基板は、図 1 に示すように、表示領域 1、コンタクトパターン 2、信号駆動回路 3、走査駆動回路 4、周辺回路 5、取出端子群 6 およびアライメントマーク 7 を備えて構成される。

40

【 0 0 2 3 】

表示領域 1 は、複数の画素領域で構成されており、その上面（図面手前）には総ての画素領域を覆って共通した電流が流れる共通電極 10 が形成されている。

各画素領域に形成される素子に限定はないが、本実施形態では例えば図 2 に示すような構造の電界発光素子 12 を例示する。共通電極 10 は通常の実表示装置では、方形に形成されている。

【 0 0 2 4 】

外部端子群 6 は、外部への取出端子が複数、この基板の一辺に集積されたものである。取出端子群 6 は、同一の形状を備えた取出端子 61 を連設することに構成されている。同一形態の取出端子であれば、端子を実装したテープからインサートマシンなどにより纏め

50

て実装することができる。このためコネクタなどによる基板との接続が規格化でき経済的かつ容易だからである。各取出端子 6 1 は、導電性の端子が機械的に後付けされるものでも、フォトリソグラフィなどのプロセスで導電性材料を薄膜形成して設けられるものでもよい。

【0025】

コンタクトパターン 2 は、本発明に係り、共通電極 1 0 と取出端子群 6 との間に設けられ、コンタクト配線 2 1 を介して取出端子群 6 の一部の取出端子 6 1 と共通電極 1 0 とを電氣的に接続するパターンとなっている。コンタクト配線 2 1 は、取出端子 6 1 と同じ材料で同一の層にパターンニングされている。ただしコンタクトパターン 2 と各取出端子 6 1 とを直接接続してあってもよい。

10

【0026】

ここでコンタクトパターン 2 は、共通電極の有する面積の 1 0 % 以上の面積を備えていることが好ましい。すなわち、電界発光素子の駆動電流は $10 \text{ mA} / \text{cm}^2$ 程度である。一方コンタクトパターン 2 の接触抵抗は、 $5 \Omega \cdot \text{cm}^2$ 程度である。全電界発光素子の発光面積を $A \text{ cm}^2$ とし、共通電極 1 0 に対するコンタクトパターンの面積比を k とすると、コンタクトパターン 2 中で生じる電圧降下 $V_{\text{drop}} [\text{mV}]$ は、 $A \times 10 \cdot 5 / k A$ となる。

【0027】

ここで電界発光素子に適する駆動電圧から考えてコンタクトパターンで許容される電圧降下は 0.5 V 程度までであるので、 $k \geq 0.1$ となり、画素領域の面積に対するコンタクトパターンの面積の割合は、1 0 % 程度は必要となるのである。

20

【0028】

信号駆動回路 3 は、表示領域 1 に配置される信号配線 $s i g$ に画像信号を供給するための駆動回路である。信号駆動回路 3 は、バス配線 3 1 により取出端子 6 1 の幾つかと接続されている。周辺回路 5 は、表示領域 1 に配置される給電配線 $c o m$ に電源を供給したり信号配線 $s i g$ の信号を検出したりするための回路群である。周辺回路 5 は、バス配線 5 1 により取出端子 6 1 の幾つかと接続されている。なお信号駆動回路 3 および周辺回路 5 の配置はこれに限定されず、信号駆動回路 3 と周辺回路 5 との位置が逆に配置されていても構わない。

【0029】

30

走査駆動回路 4 は、表示領域に配置される走査配線 $g a t e$ に走査信号を供給するための駆動回路である。この走査駆動回路 4 は、共通電極を介してコンタクトパターンと対向する領域に設けられる。走査駆動回路 4 は、バス配線 4 1 により取出端子 6 1 の幾つかと接続されている。走査駆動回路 4 をこの位置に設けるのは、走査配線と信号配線とを比べ信号配線方向に電源供給のための回路をより多く必要とするため基板の信号配線方向の端子となる二辺にその回路を設け、走査配線方向の一辺からコンタクトパターンにより共通電極 1 0 の引出配線を配置するようにしたためである。このため信号駆動回路 4 から取出端子群 6 までの距離は長くなるが、走査信号の走査周波数が比較的遅いため、配線抵抗の影響を少なくできるからである。また、走査駆動回路 4 に必要とされるバス配線 4 1 の本数はそれほど多くないので、大きな面積を占有されることはない。

40

【0030】

アライメントマーク 7 は、これらの回路が設けられていない共通電極 1 0 の四隅に設けられている。電界発光素子では、回路形成工程以降において蒸着、スパッタ、インクジェットプロセス、陰極（共通電極）蒸着やスパッタなどの各工程を経る必要がある。基板の位置決めを正確に行うために、アライメント精度向上のためのアライメントマークを設けることが好ましいのである。電界発光素子の形成工程ではフォトリソグラフィ法が適用され、露光のためのフォトマスクの他に、表示領域 1 より若干大きいフィジカルマスクを施す。また、当該回路基板では、表示領域 1 の四周には回路が設けられるが、その四隅は回路が存在していない。アライメントマーク 7 は、このような表示領域 1 の四隅であってフィジカルマスクで覆われることのない位置に設けられる。このように配置すれば、基板ス

50

ペースの効率的利用を図ることができ、マークのために基板外形の寸法を増加することを防止できる。

【 0 0 3 1 】

図 2 に図 1 の A - A 切断面における断面図を示す。図 2 は一つの取出端子と画素領域について拡大して示したものである。

【 0 0 3 2 】

当該回路基板の層構造は、図 2 に示すように、下層から順に、透明基板 1 0 0、半導体層 1 0 1、ゲート絶縁膜 1 0 2、第 1 層間絶縁膜 1 0 3、第 2 層間絶縁膜 1 0 4、バンク層 1 0 5 および 1 0 6 が形成されている。表示領域 1 には、さらに発光層 1 0 7 が形成されている。配線に關与する層として、タンタル配線層 2 0 1、アルミニウム配線層 2 0 2 および I T O 層 2 0 3、陰極層 2 0 4 が形成されている。

10

【 0 0 3 3 】

材料に關し、透明基板 1 0 0 は、光透過性があり、一定の機械的強度を有するガラス、石英などで形成される。半導体層 1 0 1 は、パターン化されたアモルファスシリコンにエネルギーを加えることで重合化させたポリシリコンで形成され、ソース・ドレインの各領域に不純物がドーピングされている。ゲート絶縁膜 1 0 2、第 1 層間絶縁膜 1 0 3、第 2 層間絶縁膜 1 0 4 は、酸化珪素または窒化珪素で形成されている。バンク層 1 0 5 および 1 0 6 は、酸化珪素、窒化珪素、ポリイミド等の絶縁膜で形成されている。タンタル配線層 2 0 1 は、主として薄膜トランジスタ (T F T : Thin Film Transistor) のゲート配線に使う他、コンタクトパターン 2 の構成材料の一つになっている。アルミニウム配線層 2 0 2 は、主としてスルーホールおよび配線に利用される。この層の材料として、アルミニウムの他、タンタル、モリブデン、チタン、タングステンなどを使用可能である。I T O 電極 2 0 3 は、I T O など光透過性と導電性を有する材料で形成される。陰極層 2 0 4 は、共通電極 1 0 の配線を担う層であって、エネルギー順位から電界発光素子の陰極として使用可能な材料、アルミニウムまたはアルミニウムと他の元素 (リチウムなど) の合金、カルシウムなどで形成される。電界発光層 1 0 7 としては、陽極から輸送された正孔と陰極から輸送された電子とが結合して電界発光現象を生じるような有機発光材料などの材料であり、発光層の他に正孔輸送層および / または電子輸送層を備えていてもよい。電界発光層 1 0 7 は、画素ごとにパターニングされていてもよい。

20

【 0 0 3 4 】

一つの画素領域 1 1 に対しては、電界発光素子 1 2 と駆動用トランジスタ 1 3 と制御用トランジスタ (制御用トランジスタは図 2 に図示しない) が設けられている。説明を簡単にするため、制御用トランジスタの図示を省略してある。

30

【 0 0 3 5 】

電界発光素子 1 2 は、画素電極 1 2 1 と陰極層 2 0 4 とで電界発光層 1 0 7 を挟み込んだ構造を備えている。陰極層 2 0 4 は総ての画素領域 1 1 に共通した連続した膜として形成されている。画素電極 1 2 1 は陽極となっている。

【 0 0 3 6 】

駆動用トランジスタ 1 3 は、薄膜トランジスタであり、不純物導入によりソース領域およびドレイン領域が形成された半導体層 1 0 1 上に、ソース電極 1 3 1、ドレイン電極 1 3 2 およびゲート電極 1 3 3 を備えて構成されている。ソース電極 1 3 1 およびドレイン電極 1 3 2 はスルーホール 3 0 1 および 3 0 2 の開口中にアルミニウム配線層 2 0 2 を形成して構成される。ゲート電極 1 3 3 は、制御用トランジスタ 1 4 のドレインに電氣的に接続され、タンタル配線層 2 0 1 で形成されている。

40

【 0 0 3 7 】

コンタクトパターン 2 は、層構造上、陰極層 2 0 4 とコンタクト配線 2 1 とを、スルーホール 3 0 3 を介して、I T O 層 2 0 3、アルミニウム配線層 2 0 2 およびタンタル配線層 2 0 1 により電氣的に相互に接続された構造である。I T O 層 2 0 3 は、表示領域 1 側の電界発光素子の画素電極 1 2 1、アルミニウム配線層 2 0 2 はソース電極 1 3 1 とドレイン電極 1 3 2、タンタル配線層 2 0 1 はゲート電極 1 3 3 と同じ材料からなる層であっ

50

て、これらの電極がパターンニングされる際に同時にパターン形成される。陰極層 204 とコンタクト配線 21 との接続に用いられているのは、総て導電性層であるため、極めて低抵抗で電氣的な接続をすることが可能になっている。また、ITO 層 203、アルミニウム配線層 202、タンタル配線層 201 のうちいずれかの層が存在しなくてもよい。コンタクト配線 21 の表示領域 1 側と反対側の端部は、スルーホール 304 内で ITO 層 203、アルミニウム配線層 202 およびタンタル配線層 201 が積層された構造で、取出端子 61 実装テープに接続されている。

【0038】

図 3 に上記画素領域 11 の集合である電界発光表示素子全体回路図を示す。

【0039】

当該電界発光表示装置において、信号配線 sig は信号駆動回路 3 に接続され、バス配線 31 を介して画像信号を信号配線 sig に供給するようになっている。給電配線 com は、周辺回路 5 に接続され一定電圧に電流を給電配線に供給するようになっている。走査配線 gate は走査駆動回路 4 に接続され、バス配線 41 を介して走査信号を走査配線 gate に供給するようになっている。信号駆動回路 3 および走査駆動回路 4 は、N 型のトランジスタと P 型のトランジスタとで相補型トランジスタ回路が形成されている。相補型トランジスタによって、駆動回路として機能させるためのシフトレジスタ、レベルシフタ、アナログスイッチ、ラッチなどの基本回路が構成されている。

【0040】

信号配線 sig、走査配線 gate および給電配線 com で囲まれているのが画素領域 11 であって、各々が等価回路として、電界発光素子 12、駆動用トランジスタ 13、制御用トランジスタ 14 および保持容量 cap を備えている。

【0041】

上記構成において、走査配線 gate を介して走査信号が制御用トランジスタ 14 のゲートに供給されると、制御用トランジスタ 14 がオン状態になり、信号配線 sig を介して画像信号の電位がそのドレインに供給される。この電位は保持容量 cap において保持される。画像信号として画素を点灯させる電位が供給されていると、駆動用トランジスタ 13 がオン状態になり、ソースを介して画素電極 121 に電源電流が供給されるようになる。電界発光素子 12 では、電界発光層 107 では、画素電極 121 から輸送された正孔と共通電極 10 から輸送された電子とが結合して電界発光現象を生じ発光する。電界発光層 107 からの光は透明電極である画素電極 121 を介して透明基板 100 より射出される。

【0042】

上記構成によれば、電界発光素子 12 の陰極は、共通電極 10 となっており、コンタクトパターン 2 を介して一定数の取出端子 61 に接続されているので、陰極における抵抗値が低くなり、電圧降下を少なくすることができ、明るい画像表示が可能になる。抵抗値の軽減により、消費電力が少なくなり発熱を抑制できる。

【0043】

回路数の少ない走査方向の一边から陰極パターンを引き出し、走査駆動回路をその対向する辺に配置し、他の回路を残された辺に配置したので、電流量が大きい陰極パターンを相対的に短く配線でき、上記した効果を奏する。また給電配線を提供する周辺回路までの配線長を比較的短くできるので、その電圧降下を最小限にとどめることができる。

【0044】

また、取出端子を同一形状で形成したので、製造の容易化と経済化を図ることができる。その取出端子を基板の一边に配置したので、他の基板との接続を容易にすることができる。

【0045】

さらに、回路の隙間になっておりフィジカルマスクの外側に相当する表示領域の四隅にアライメントマークを設けたので、パネル外形を大きくすることなく、回路の隙間を有効利用して適切なアライメント配置を提供でき、スペースの効率的利用を図ることができる

10

20

30

40

50

。

【 0 0 4 6 】

なお、上記したような発光素子用回路基板は、公知の薄膜プロセスを経て形成することが可能である。つまり、酸化膜類をCVD法で形成し、フォトリソグラフィを適用してスルーホールを開口させ、スパッタ法等で導電性膜を形成し、パターニングするという工程を繰り返すことで製造される。

(その他の変形例)

本発明は、上記実施形態に限定されることなく種々に変形して適用することが可能である。

【 0 0 4 7 】

例えば、上記表示素子は電界発光素子であったが、これに限定なく、比較的大きな電流を消費するあらゆる素子の回路配置に本発明を適用可能である。

【 0 0 4 8 】

また、本発明の発光素子用回路基板は、あらゆる電子機器に適用可能である。

電子機器に限定はないが、小型表示装置、ビューファインダ、ヘッドマウントディスプレイなどを含む。

【 0 0 4 9 】

本発明の発光素子用回路基板によれば、共通電極と引出端子との間にコンタクトパターンを設けたので、電圧降下を極力少なくすることができ、複数の発光素子を備える明るい画像表示を提供する表示装置の基板として使用することが可能になる。

【 図面の簡単な説明 】

【 0 0 5 0 】

【 図 1 】 実施形態の発光素子用回路基板の平面図。

【 図 2 】 実施形態の発光素子用回路基板の断面図。

【 図 3 】 電界発光素子を用いた表示装置の全体回路図。

【 符号の説明 】

【 0 0 5 1 】

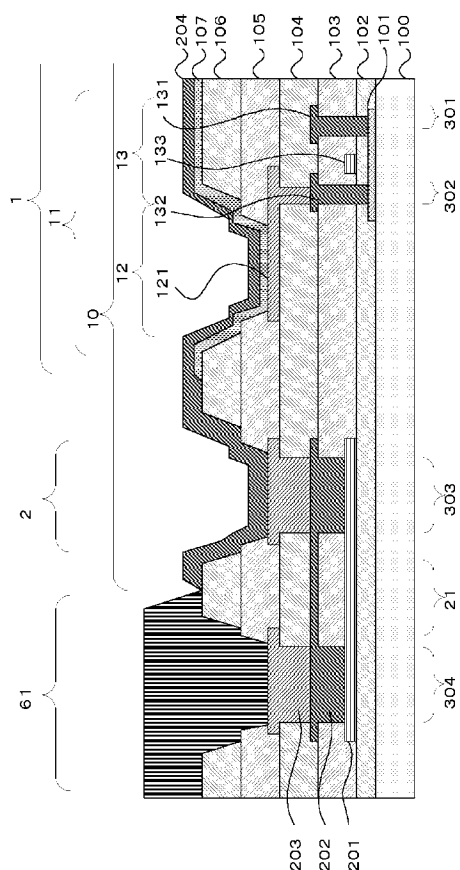
1 ... 画素領域、 2 ... コンタクトパターン、 3 ... 信号駆動回路、 4 ... 走査駆動回路、 5 ... 周辺回路、 6 ... 取出端子群、 6 1 ... 取出端子、 1 0 ... 共通電極、 1 1 ... 電界発光素子、 1 2 ... 薄膜トランジスタ、 1 0 1 ... 半導体層 (p - S i)、 1 0 2 ... ゲート絶縁膜、 1 0 3 , 1 0 4 ... 層間絶縁膜、 1 0 5 , 1 0 6 ... バンク層、 1 0 7 ... 電界発光層 (必要に応じて電子・正孔輸送層含む)、 1 2 1 ... 画素電極、 1 3 1 ... ソース電極、 1 3 2 ... ドレイン電極、 1 3 3 ... ゲート電極、 2 0 1 ... タンタル配線層 (T a)、 2 0 2 ... アルミ配線層 (A l)、 2 0 3 ... I T O 層、 2 0 4 ... 陰極層、 3 0 1 ~ 3 0 4 ... コンタクトホール。

10

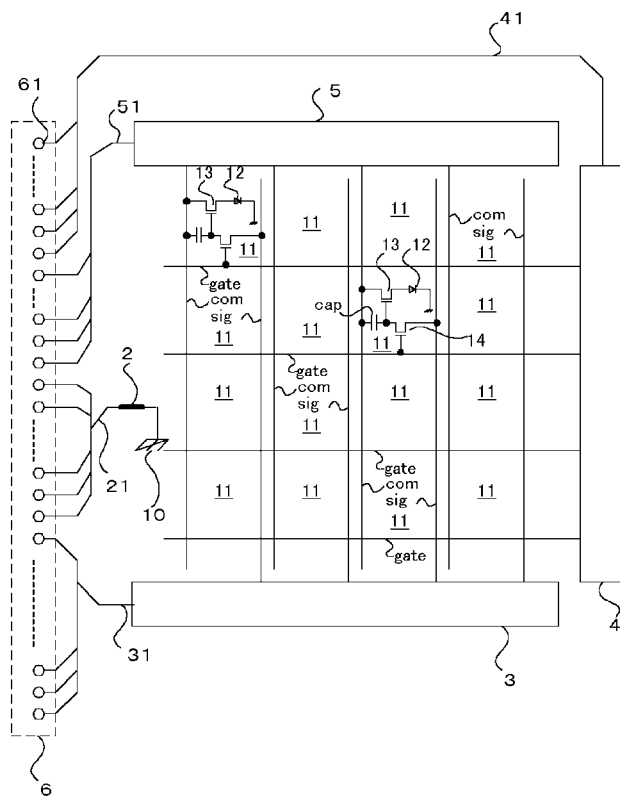
20

30

【 図 2 】



【 図 3 】



【手続補正書】

【提出日】平成20年10月30日(2008.10.30)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

表示領域において発光による表示を行う表示装置であって、
基板と、
前記基板上の前記表示領域に配置された複数の画素電極と、
前記複数の画素電極に対向して配置された共通電極と、
前記画素電極と前記共通電極との間に配置された発光層と、
前記基板上に配置された、外部への接続を行うための取出端子と、
前記基板上に配置され、前記取出端子に電氣的に接続されたコンタクト配線と、
前記コンタクト配線と前記共通電極との間に形成された少なくとも一層の層間絶縁膜と
、
前記共通電極と前記コンタクト配線とを電氣的に接続するコンタクトパターンと、を備え、
前記コンタクトパターンは、前記層間絶縁膜に設けられたスルーホールを介して前記共通電極と前記コンタクト配線とを電氣的に接続し、
前記スルーホールには、前記共通電極と前記コンタクト配線との間に、前記画素電極と同一の材料からなる第 1 の導電性層が配置されていることを特徴とする表示装置。

【請求項 2】

前記画素電極及び前記第 1 の導電性層は、ITO からなることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記画素電極に接続された薄膜トランジスタをさらに有し、
前記スルーホールには、前記第 1 の導電性層と前記コンタクト配線との間に、前記薄膜トランジスタのソース電極及びドレイン電極と同一の材料からなる第 2 の導電性層が配置されていることを特徴とする請求項 1 又は 2 に記載の表示装置。

【請求項 4】

前記ソース電極、前記ドレイン電極及び前記第 2 の導電性層は、アルミニウム、タンタル、モリブデン、チタン、タングステンのうち少なくともいずれか 1 つを含んで形成されることを特徴とする請求項 3 に記載の表示装置。

【請求項 5】

前記スルーホールには、前記第 2 の導電性層と前記コンタクト配線との間に、前記薄膜トランジスタのゲート電極と同一の材料からなる第 3 の導電性層が配置されていることを特徴とする請求項 3 又は 4 に記載の表示装置。

【請求項 6】

前記ゲート電極及び前記第 3 の導電性層は、タンタルからなることを特徴とする請求項 5 に記載の表示装置。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明の表示装置は、表示領域において発光による表示を行う表示装置であって、基板

と、前記基板上の前記表示領域に配置された複数の画素電極と、前記複数の画素電極に対向して配置された共通電極と、前記画素電極と前記共通電極との間に配置された発光層と、前記基板上に配置された、外部への接続を行うための取出端子と、前記基板上に配置され、前記取出端子に電氣的に接続されたコンタクト配線と、前記コンタクト配線と前記共通電極との間に形成された少なくとも一層の層間絶縁膜と、前記共通電極と前記コンタクト配線とを電氣的に接続するコンタクトパターンと、を備え、前記コンタクトパターンは、前記層間絶縁膜に設けられたスルーホールを介して前記共通電極と前記コンタクト配線とを電氣的に接続し、前記スルーホールには、前記共通電極と前記コンタクト配線との間に、前記画素電極と同一の材料からなる第1の導電性層が配置されていることを特徴とする。

上記表示装置において、前記画素電極及び前記第1の導電性層は、ITOからなることが好ましい。

上記表示装置において、前記画素電極に接続された薄膜トランジスタをさらに有し、前記スルーホールには、前記第1の導電性層と前記コンタクト配線との間に、前記薄膜トランジスタのソース電極及びドレイン電極と同一の材料からなる第2の導電性層が配置されていることが好ましい。

上記表示装置において、前記ソース電極、前記ドレイン電極及び前記第2の導電性層は、アルミニウム、タンタル、モリブデン、チタン、タングステンのうち少なくともいずれか1つを含んで形成されることが好ましい。

上記表示装置において、前記スルーホールには、前記第2の導電性層と前記コンタクト配線との間に、前記薄膜トランジスタのゲート電極と同一の材料からなる第3の導電性層が配置されていることが好ましい。

上記表示装置において、前記ゲート電極及び前記第3の導電性層は、タンタルからなることが好ましい。

本発明の他の態様は、発光素子の形成に用いられる発光素子用回路基板において、外部への取出端子が当該基板の一辺に集積された取出端子群と、所定の共通電極が配置される領域と前記取出端子群との間に、前記取出端子群の一部の取出端子と前記共通電極とを電氣的に接続するコンタクトパターンと、を備えていることを特徴とする発光素子用回路基板である。

フロントページの続き

(72)発明者 松枝 洋二郎

長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

(72)発明者 北和田 清文

長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

F ターム(参考) 3K107 AA01 BB01 CC11 CC41 DD38 DD39 EE03 EE57 FF15 GG54
5C094 AA10 BA03 BA27 CA19 DB01 DB02 EA07 FA01 FB12 JA08

专利名称(译)	表示装置		
公开(公告)号	JP2009026770A	公开(公告)日	2009-02-05
申请号	JP2008257148	申请日	2008-10-02
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	木村睦 前田浩 松枝洋二郎 北和田清文		
发明人	木村 睦 前田 浩 松枝 洋二郎 北和田 清文		
IPC分类号	H05B33/06 H01L51/50 G09F9/30 H01L27/32		
FI分类号	H05B33/06 H05B33/14.A G09F9/30.330.Z G09F9/30.338 G09F9/30.365.Z G09F9/30.330 G09F9/30.365 H01L27/32 H05B33/22.Z H05B33/26.Z		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC11 3K107/CC41 3K107/DD38 3K107/DD39 3K107/EE03 3K107/EE57 3K107/FF15 3K107/GG54 5C094/AA10 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DB01 5C094/DB02 5C094/EA07 5C094/FA01 5C094/FB12 5C094/JA08		
代理人(译)	须泽 修 宫坂和彦		
其他公开文献	JP5309854B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种发光元件电路板，其防止公共电极中的电压下降并且可以进行明亮的图像显示。ZSOLUTION：发光元件电路板适用于形成通过提供电流发光的电致发光元件，并且设置有提取端子组6，其中用于外部的提取端子61专门集成在电路的一侧在公共电极流动的公共电极10和提取端子组之间的板和接触图案2，其电连接提取端子组6的提取端子61的一部分和公共电极10。

