

【特許請求の範囲】

【請求項 1】

流れる直流電流値に応じた明るさで発光する表示素子と、
正電源にソースを接続した第 1 電界効果トランジスタと、
前記第 1 電界効果トランジスタのゲートとソース間に両端を接続した保持容量と、
前記第 1 電界効果トランジスタのゲートとドレイン間にソースとドレインを接続した第 2 電界効果トランジスタと、
前記第 1 電界効果トランジスタのドレインと前記表示素子のアノード間にソースとドレインを接続した第 3 電界効果トランジスタと、
前記第 1 電界効果トランジスタのゲートに一端を接続した補償容量と、
前記表示素子のアノードと負電源間にドレインとソースを接続した第 4 電界効果トランジスタと、
前記補償容量の他端と電圧形態のデータを与えられるデータ電極間にドレインとソースを接続した第 5 電界効果トランジスタを有し、
画像信号の垂直同期に同期し、画像信号の 1 フィールド期間内の所定期間に前記第 3 電界効果トランジスタをオフし、前記所定期間内の一定期間に前記第 4 電界効果トランジスタをオンして前記表示素子に逆バイアスを印加することを特徴とする有機発光ダイオード駆動回路。

【請求項 2】

流れる直流電流値に応じた明るさで発光する表示素子と、
正電源にソースを接続した第 1 電界効果トランジスタと、
前記第 1 電界効果トランジスタのゲートとソース間に両端を接続した保持容量と、
前記第 1 電界効果トランジスタのゲートとドレイン間にソースとドレインを接続した第 2 電界効果トランジスタと、
前記第 1 電界効果トランジスタのドレインと前記表示素子のアノード間にソースとドレインを接続した第 3 電界効果トランジスタと、
前記表示素子のアノードと負電源間にドレインとソースを接続した第 4 電界効果トランジスタと、
前記第 1 電界効果トランジスタのドレインと電流形態のデータを与えられるデータ電極間にドレインとソースを接続した第 5 電界効果トランジスタを有し、
画像信号の垂直同期に同期し、画像信号の 1 フィールド期間内の所定期間に前記第 3 電界効果トランジスタをオフし、前記所定期間内の一定期間に前記第 2、第 5 電界効果トランジスタをオンして、前記データ電極から電流形態のデータを前記保持容量に書き込み、
前記第 3 電界効果トランジスタをオフした所定期間内の他の一定期間に前記第 4 電界効果トランジスタをオンして前記表示素子に逆バイアスを印加することを特徴とする有機発光ダイオード駆動回路。

【請求項 3】

流れる直流電流値に応じた明るさで発光する表示素子と、
正電源にソースを接続した第 1 電界効果トランジスタと、
前記第 1 電界効果トランジスタのゲートとソース間に両端を接続した保持容量と、
前記第 1 電界効果トランジスタのゲートとドレイン間にソースとドレインを接続した第 2 電界効果トランジスタと、
前記第 1 電界効果トランジスタのドレインと前記表示素子のアノード間にソースとドレインを接続した第 3 電界効果トランジスタと、
前記表示素子のアノードと負電源間にドレインとソースを接続した第 4 電界効果トランジスタと、
前記第 1 電界効果トランジスタのドレインと電流形態のデータを与えられる一対のデータ電極のうち一方のデータ電極の間にドレインとソースを接続した第 5 電界効果トランジスタと、
前記第 1 電界効果トランジスタのドレインと電流形態のデータを与えられる一対のデータ

電極のうちの他方のデータ電極の間にドレインとソースを接続した第 6 電界効果トランジスタを有し、

画像信号の垂直同期に同期し、画像信号の 1 フィールド期間内の所定期間に前記第 3 電界効果トランジスタをオフし、前記所定期間内の一定期間に前記第 2、第 5、第 6 電界効果トランジスタをオンして、前記一方のデータ電極から第 1 電流を流入させると共に前記他方のデータ電極から第 2 電流を流出させ、前記第 1 電流と前記第 2 電流の差分を画像データとして前記保持容量に書き込み、

前記第 3 電界効果トランジスタをオフした所定期間内の他の一定期間に前記第 4 電界効果トランジスタをオンして前記表示素子に逆バイアスを印加することを特徴とする有機発光ダイオード駆動回路。

10

【請求項 4】

請求項 1 乃至 3 のいずれか記載の有機発光ダイオード駆動回路において、

前記第 2 電界効果トランジスタを n チャンネル電界効果トランジスタで構成し、

前記第 4 電界効果トランジスタのソースを前記第 2 電界効果トランジスタのゲートと共通接続し、前記第 2 電界効果トランジスタのオフ時に前記第 4 電界効果トランジスタのソースを負の電源電位とすることを特徴とする有機発光ダイオード駆動回路。

【請求項 5】

請求項 1 乃至 3 のいずれか記載の有機発光ダイオード駆動回路において、

前記第 3 電界効果トランジスタを n チャンネル電界効果トランジスタで構成し、

前記第 4 電界効果トランジスタのソースを前記第 3 電界効果トランジスタのゲートと共通接続し、前記第 3 電界効果トランジスタのオフ時に前記第 4 電界効果トランジスタのソースを負の電源電位とすることを特徴とする有機発光ダイオード駆動回路。

20

【請求項 6】

請求項 1 乃至 5 のいずれか記載の有機発光ダイオード駆動回路を用いて構成したことを特徴とするディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、有機発光ダイオード駆動回路及びそれを用いたディスプレイ装置に関し、有機発光ダイオードを駆動する有機発光ダイオード駆動回路及びそれを用いたディスプレイ装置に関する。

30

【0002】

【従来の技術】

近年、OLED (Organic Light Emitting Diode (有機発光ダイオード))、すなわち、有機 EL (Electro Luminescence) のような流れる直流電流値に応じた明るさで発光する 2 端子の表示素子の開発が進んでいる。

【0003】

OLED で高輝度、高コントラスト、長寿命な表示を行うには TFT (Thin Film Transistor) によりアクティブ駆動を行うことが必要である。OLED は流れる電流値に応じた輝度で発光するため、TFT 駆動では、表示する画像データに対応した電圧を駆動回路内のコンデンサに蓄積し、その電圧を TFT である FET (電界効果型トランジスタ) により電流に変換して OLED に流し、画像を表示する方法が一般的である。この電圧 / 電流変換を行う FET を駆動トランジスタと呼ぶ。また、上記の表示する画像データに対応した情報を駆動回路内に蓄積する動作はプログラミング、記憶または書き込みと呼ばれる (以下、「書き込み」という)。

40

【0004】

しかし、この電圧 / 電流変換特性は、閾値電圧、移動度など駆動トランジスタの特性の影響を受ける。一般にこれらの特性にはばらつきがあるため、この駆動回路を用いたディスプレイでは、同じ画像データに対して画素間で表示される輝度にばらつきを生じ、表示輝

50

度の不均一を生じる。これはディスプレイにおいて表示画質の劣化につながる。

【0005】

上記の問題を改善するため、種々の駆動回路が提案されている。例えば、予め駆動トランジスタ固有の閾値電圧を駆動回路内のコンデンサに記憶させ、その記憶電圧に表示すべき輝度に対応するデータ電圧を重畳して書き込む電圧書き込み型または電圧プログラム型または電圧記憶型と呼ばれる駆動回路が知られている（例えば非特許文献1参照。）。10

【0006】

また、書き込み時に表示すべき輝度に対応する電流をデータ電極から駆動回路に流入させ、それに応じた電圧を駆動回路内のコンデンサに書き込む電流書き込み型または電流プログラム型または電流記憶型と呼ばれる駆動回路はばらつき改善特性が優れていることが知られている（例えば非特許文献2参照。）。10

【0007】

一方、OLEDでは寿命、輝度効率、動画の表示画質も重要な特性である。OLEDには逆バイアス電圧を印加することにより輝度の回復作用があることが知られている。

【0008】

図1に示すように、OLED1の一方の端子（共通電極）2aを接地し、他方の端子2bに図2に示すアノード電圧 V_a を印加すると、アノード電圧 V_a に応じて図2に示す電流 i がOLED1に流れ、電流 i に応じた輝度 L の発光を生じる。なお、OLED1にはダイオード成分3と並列に寄生容量4が存在する。20

【0009】

図2に示すようにアノード電圧 V_a として逆方向電圧 V_r 、つまり、逆バイアス電圧が印加されると、経時変化により劣化した発光輝度が回復する。すなわち、OLED1の寿命特性が改善される。

【0010】

【非特許文献1】

Dawson, et al. "Design of an Improved Pixel for a Polysilicon Active-Matrix Organic LED Display," SID '98 DIGEST, 4.2, pp. 11-14 (1998).

【0011】

【非特許文献2】

Dawson, et al. "The Impact of the Transient Response of Organic Light Emitting Diodes on the Design of Active Matrix OLED Displays," IEDM98, 32.6, pp. 875-878 (1998).

【0012】

【発明が解決しようとする課題】

しかしながら、図2に示すような交流電圧をOLED1に印加すると、矩形波のアノード電圧 V_a によって電流 i が流れるものの、このとき、寄生容量4に蓄積された電荷が充放電されるため、電流 i の立ち上がり時にオーバーシュートを生じ、立ち下がり時にアンダーシュートを生じる。そして、このオーバーシュート及びアンダーシュートで流れる電流はOLED1の発光輝度 L に寄与せず、この期間の電力は電力損失（無効電力）となる。すなわち、OLED1に交流電圧を印加した場合、発光輝度の相対的な経時劣化は改善されるものの、発光効率の絶対値は低下するという問題があった。40

【0013】

本発明は、上記の点に鑑みなされたもので、有機発光ダイオードの寿命特性、動画の表示画質および発光効率のバランスを向上できる有機発光ダイオード駆動回路及びそれを用いたディスプレイ装置を提供することを目的とする。

【0014】

【課題を解決するための手段】

請求項 1 に記載の発明は、流れる直流電流値に応じた明るさで発光する表示素子と、正電源にソースを接続した第 1 電界効果トランジスタと、前記第 1 電界効果トランジスタのゲートとソース間に両端を接続した保持容量と、前記第 1 電界効果トランジスタのゲートとドレイン間にソースとドレインを接続した第 2 電界効果トランジスタと、前記第 1 電界効果トランジスタのドレインと前記表示素子のアノード間にソースとドレインを接続した第 3 電界効果トランジスタと、前記第 1 電界効果トランジスタのゲートに一端を接続した補償容量と、前記表示素子のアノードと負電源間にドレインとソースを接続した第 4 電界効果トランジスタと、前記補償容量の他端と電圧形態のデータを与えられるデータ電極間にドレインとソースを接続した第 5 電界効果トランジスタを有し、画像信号の垂直同期に同期し、画像信号の 1 フィールド期間内の所定期間に前記第 3 電界効果トランジスタをオフし、前記所定期間内の一定期間に前記第 4 電界効果トランジスタをオンして前記表示素子に逆バイアスを印加することにより、表示光のホールド時間が短縮され、動きボケが減少し、動画の表示画質が改善されるとともに、無効電力が減少し、発光効率が改善され、発光輝度の経時劣化が減少し、寿命特性が改善される。

【 0 0 1 5 】

請求項 2 に記載の発明は、流れる直流電流値に応じた明るさで発光する表示素子と、正電源にソースを接続した第 1 電界効果トランジスタと、前記第 1 電界効果トランジスタのゲートとソース間に両端を接続した保持容量と、前記第 1 電界効果トランジスタのゲートとドレイン間にソースとドレインを接続した第 2 電界効果トランジスタと、前記第 1 電界効果トランジスタのドレインと前記表示素子のアノード間にソースとドレインを接続した第 3 電界効果トランジスタと、前記表示素子のアノードと負電源間にドレインとソースを接続した第 4 電界効果トランジスタと、前記第 1 電界効果トランジスタのドレインと電流形態のデータを与えられるデータ電極間にドレインとソースを接続した第 5 電界効果トランジスタを有し、画像信号の垂直同期に同期し、画像信号の 1 フィールド期間内の所定期間に前記第 3 電界効果トランジスタをオフし、前記所定期間内の一定期間に前記第 2、第 5 電界効果トランジスタをオンして、前記データ電極から電流形態のデータを前記保持容量に書き込み、前記第 3 電界効果トランジスタをオフした所定期間内の他の一定期間に前記第 4 電界効果トランジスタをオンして前記表示素子に逆バイアスを印加することにより、表示光のホールド時間が短縮され、動きボケが減少し、動画の表示画質が改善されるとともに、無効電力が減少し、発光効率が改善され、発光輝度の経時劣化が減少し、寿命特性が改善される。

【 0 0 1 6 】

請求項 3 に記載の発明は、流れる直流電流値に応じた明るさで発光する表示素子と、正電源にソースを接続した第 1 電界効果トランジスタと、前記第 1 電界効果トランジスタのゲートとソース間に両端を接続した保持容量と、前記第 1 電界効果トランジスタのゲートとドレイン間にソースとドレインを接続した第 2 電界効果トランジスタと、前記第 1 電界効果トランジスタのドレインと前記表示素子のアノード間にソースとドレインを接続した第 3 電界効果トランジスタと、前記表示素子のアノードと負電源間にドレインとソースを接続した第 4 電界効果トランジスタと、前記第 1 電界効果トランジスタのドレインと電流形態のデータを与えられる一対のデータ電極のうちの一方のデータ電極の間にドレインとソースを接続した第 5 電界効果トランジスタと、前記第 1 電界効果トランジスタのドレインと電流形態のデータを与えられる一対のデータ電極のうちの他方のデータ電極の間にドレインとソースを接続した第 6 電界効果トランジスタを有し、画像信号の垂直同期に同期し、画像信号の 1 フィールド期間内の所定期間に前記第 3 電界効果トランジスタをオフし、前記所定期間内の一定期間に前記第 2、第 5、第 6 電界効果トランジスタをオンして、前記一方のデータ電極から第 1 電流を流入させると共に前記他方のデータ電極から第 2 電流を流出させ、前記第 1 電流と前記第 2 電流の差分を画像データとして前記保持容量に書き込み、前記第 3 電界効果トランジスタをオフした所定期間内の他の一定期間に前記第 4 電界効果トランジスタをオンして前記表示素子に逆バイアスを印加することにより、

表示光のホールド時間が短縮され、動きボケが減少し、動画の表示画質が改善されるとともに、無効電力が減少し、発光効率が改善され、発光輝度の経時劣化が減少し、寿命特性が改善され、更に、画像データの値が小さく表示輝度が低い場合にも第1、第2電流を適切な値に設定することができ、データ電極の寄生容量に起因する書き込み誤差を改善することができる。

【0017】

請求項4に記載の発明は、前記第2電界効果トランジスタをnチャネル電界効果トランジスタで構成し、前記第4電界効果トランジスタのソースを前記第2電界効果トランジスタのゲートと共通接続し、前記第2電界効果トランジスタのオフ時に前記第4電界効果トランジスタのソースを負の電源電位とすることにより、負の電源の配線電極を削減できる。 10

【0018】

表示光のホールド時間が短縮され、動きボケが減少し、動画の表示画質が改善されるとともに、無効電力が減少し、発光効率が改善され、発光輝度の経時劣化が減少し、寿命特性が改善され、負の電源の配線電極を削減できる。

【0019】

請求項5に記載の発明は、前記第3電界効果トランジスタをnチャネル電界効果トランジスタで構成し、前記第4電界効果トランジスタのソースを前記第3電界効果トランジスタのゲートと共通接続し、前記第3電界効果トランジスタのオフ時に前記第4電界効果トランジスタのソースを負の電源電位とすることにより、負の電源の配線電極を削減できる。

【0020】

20

【発明の実施の形態】

以下、図面を参照して本発明の実施例について説明する。

【0021】

図3は、本発明の有機発光ダイオード駆動回路の第1実施例の回路構成図を示す。この回路は電圧書き込み型で1画素分の駆動回路を表している。同図中、OLED11のカソードは共通電極に接続され、図では接地されている。OLED11のアノードにはpチャネルFET15のドレイン及びpチャネルFET16のドレインが接続され、FET15のソースはTFTであるpチャネルFET12のドレインに接続されており、FET15のゲートは第2の走査電極S2に接続されている。

【0022】

30

なお、一般にTFTではドレイン(D)とソース(S)を構造上区別する必要がなく、ドレインとソースを互いに逆に接続しても同様に動作するため、以下では必要ない限りこれらを区別しないが、pチャネルFET12のようにドレイン・ソース間を流れる電流の向きが常に一定方向である場合には、キャリアを供給するプラス側をソース、キャリアを排出するマイナス側をドレインと呼ぶ。

【0023】

FET12のゲートとソースの間には、保持容量13が形成されている。また、FET12のゲートとドレインの間には、pチャネルFET14のドレインとソースが接続されている。FET14のゲートは第1の走査電極S1に接続されている。FET12のソースは正の電圧源+Vssに接続されている。

40

【0024】

FET12のゲートには補償容量17の一端が接続され、補償容量17の他端はpチャネルFET18のドレインに接続されている。FET18のソースは電圧形態のデータが印加されるデータ電極19に接続されており、FETのゲートは第4の走査電極S#に接続されている。また、FET16のソースは負の電圧源-Vrに接続されており、FET16のゲートは第3の走査電極S3に接続されている。

【0025】

図4は、走査電極S1、S2、S3、S#とOLED11のアノードそれぞれの電圧波形を示す。ここで、横軸は時間tであり、縦軸は電圧を表しており、図の上方向ほど電圧がプラスで値が大きい。

50

【 0 0 2 6 】

図 4 において、表示する画像信号の 1 フィールド期間に 1 回、画像信号の垂直同期信号に同期して、走査電極 S # をマイナスまたは 0 電位にし、F E T 1 8 をオンにする。また、F E T 1 8 がオンの期間内で、走査電極 S 1 を短時間だけマイナスまたは 0 電位にすると、その期間だけ F E T 1 4 がオンになる。更に、1 フィールド期間の前半は走査電極 S 2 をマイナスまたは 0 電位にして F E T 1 5 をオンにし、1 フィールド期間の後半は走査電極 S 2 をプラス電位にして F E T 1 5 をオフにする。なお、このとき、F E T 1 5 をオンからオフにするタイミングは F E T 1 4 がオンになっている期間内とする。

【 0 0 2 7 】

F E T 1 5 がオンからオフになると F E T 1 2 の電流は遮断されるが、このとき、F E T 1 4 がオンになっているため、保持容量 1 3 には F E T 1 2 の電流を零にするためのぎりぎりの電圧、すなわち、F E T 1 2 の閾値電圧が充電される。この後、F E T 1 4 がオフになると、保持容量 1 3 には上記閾値電圧が保持されたままになる。

【 0 0 2 8 】

次に、その状態では補償容量 1 7 にはデータ電圧が印加されているが、その後、F E T 1 8 がオフになると、その時点のデータ電圧が保持容量 1 3 と補償容量 1 7 にその容量比に応じて配分されて保持される。

【 0 0 2 9 】

その結果、保持容量 1 3 には閾値電圧とデータ電圧の一部との和が保持され、閾値電圧を補正したデータ電圧の書き込みが行われる。以上が書き込み動作である。なお、データ電極にはデータ電圧が予め保持容量 1 3 と補償容量 1 7 に分配されることを予め考慮して必要な電圧を与える。

【 0 0 3 0 】

その後、F E T 1 5 がオンになると、F E T 1 2 は保持容量 1 3 に書き込まれた電圧に応じた一定値の電流をソース・ドレイン間を通して O L E D 1 1 に流す。

【 0 0 3 1 】

さらにその後、走査電極 S 2 がプラス電位になって F E T 1 5 がオフになると、電圧源 + V s s から O L E D 1 1 への電流の供給が遮断され、O L E D 1 1 に無効電力が供給されることがない。この時点では、O L E D 1 1 に逆バイアスが印加されていないので、電流の立ち下がり時のアンダーシュートは発生せず、O L E D 1 1 の寄生容量に蓄積された電荷は O L E D 1 1 のダイオード成分を通して緩やかに放電され、放電電流の一部は発光に寄与する。

【 0 0 3 2 】

上記寄生容量の蓄積電荷が十分に放電されたのち、走査電極 S 3 がマイナスまたは 0 電位になり F E T 1 6 がオンすると、O L E D 1 1 のアノードに負の電圧源電位 - V r が印加され、O L E D 1 1 に逆バイアスが印加される。そして、走査電極 S 3 をプラス電位に戻すと F E T 1 6 がオフし、O L E D 1 1 は負の電圧源 - V r から遮断される。このとき、O L E D 1 1 の寄生容量に蓄積された電荷は O L E D 1 1 のダイオード成分にとって逆バイアスとなるが、ダイオード成分の逆方向の抵抗値は無限大ではないため、上記蓄積電荷はダイオード成分を通して放電される。このため、次に、F E T 1 5 にオンしたとき O L E D 1 1 を流れる電流の立ち上がり時のオーバーシュートは低く抑えられ、その分だけ無効電力が減少する。

【 0 0 3 3 】

次に、走査電極 S 2 がマイナスまたは 0 電位になり F E T 1 5 がオンになると、保持容量 1 3 に充電された電圧により、F E T 1 2 には電圧源 + V s s から電流が流れ、その電流はそのまま O L E D 1 1 に流れ、保持容量 1 3 の充電電圧に応じた輝度で発光する。

【 0 0 3 4 】

なお、上記実施例において F E T 1 4 、1 5 、1 6 、1 8 は p チャネル F E T に限らず n チャネル F E T でも差し支えなく、n チャネル F E T の場合は走査電極 S 1 、S 2 、S 3 、S # の波形を正負反転すれば、上記と全く同様な動作を実現できる。

【 0 0 3 5 】

本実施例によれば、一定期間逆バイアス電圧を印加し、さらに、一定期間 O L E D 1 1 に流れる電流を遮断する。このため、表示光のホールド時間が短縮され、動きボケが減少し、動画の表示画質が改善されるとともに、無効電力が減少し、発光効率が改善される。また、発光輝度の経時劣化が減少し、寿命特性が改善される。

【 0 0 3 6 】

図 5 は、本発明の有機発光ダイオード駆動回路の第 2 実施例の回路構成図を示す。この回路は電流書き込み型で 1 画素分の駆動回路を表している。同図中、O L E D 1 1 のカソードは共通電極に接続され、図では接地されている。O L E D 1 1 のアノードには p チャネル F E T 1 5 のドレイン及び p チャネル F E T 1 6 のドレインが接続され、F E T 1 5 のソースは T F T である p チャネル F E T 1 2 のドレインに接続されており、F E T 1 5 のゲートは第 2 の走査電極 S 2 に接続されている。

10

【 0 0 3 7 】

なお、一般に T F T ではドレイン (D) とソース (S) を構造上区別する必要がなく、ドレインとソースを互いに逆に接続しても同様に動作するため、以下では必要ない限りこれらを区別しないが、p チャネル F E T 1 2 のようにドレイン・ソース間を流れる電流の向きが常に一定方向である場合には、キャリアを供給するプラス側をソース、キャリアを排出するマイナス側をドレインと呼ぶ。

【 0 0 3 8 】

F E T 1 2 のゲートとソースの間には、保持容量 1 3 が形成されている。また、F E T 1 2 のゲートとドレインの間には、p チャネル F E T 1 4 のドレインとソースが接続されている。F E T 1 4 のゲートは第 1 の走査電極 S 1 に接続されている。F E T 1 2 のソースは正の電圧源 + V s s に接続されている。

20

【 0 0 3 9 】

また、F E T 1 5 のソースには p チャネル F E T 2 0 のドレインが接続されている。F E T 2 0 のゲートは第 1 の走査電極 S 1 に接続され、F E T 2 0 のソースはデータ電極 2 1 に接続されている。データ電極 2 1 には外部の電流源 1 0 0 から電流形態のデータとして電流 I d a t a が供給される。供給される電流の向きは、I d a t a > 0 のとき、シンボルに記されている向きである。

【 0 0 4 0 】

また、F E T 1 6 のソースは負の電圧源 - V r に接続されており、F E T 1 6 のゲートは第 3 の走査電極 S 3 に接続されている。

30

【 0 0 4 1 】

図 6 は、走査電極 S 1、S 2 と O L E D 1 1 のアノードそれぞれの電圧波形を示す。ここで、横軸は時間 t であり、縦軸は電圧を表しており、図の上方向ほど電圧がプラスで値が大きい。

【 0 0 4 2 】

図 6 において、表示する画像信号の 1 フィールド期間に 1 回、画像信号の垂直同期信号に同期して、走査電極 S 1 を短時間だけマイナスまたは 0 電位にすると、その期間だけ F E T 1 4、2 0 がオンになる。また、少なくともその期間は走査電極 S 2 をプラス電位にして F E T 1 5 をオフにし、走査電極 S 3 をプラス電位にして F E T 1 6 をオフにする。

40

【 0 0 4 3 】

すると、その期間は F E T 2 0、1 4 を通して、その時点のデータ電流 I d a t a が F E T 1 2 のゲートに流入する。このとき、F E T 1 4 により F E T 1 2 のドレイン・ゲート間が短絡されており、F E T 1 2 のソースは正の電圧源の電位 + V s s とされているので、保持容量 1 3 が充電される。F E T 1 2 はゲート・ソース間電圧、すなわち保持容量 1 3 の両端間の電圧に応じた一定値の電流をソース・ドレイン間に流す性質があるため、逆に保持容量 1 3 は、F E T 1 2 においてデータ電流 I d a t a を流すのに必要な適切な電圧で充電される。以上が書き込み動作である。

【 0 0 4 4 】

50

こののち、走査電極 S 3 がマイナスまたは 0 電位になり F E T 1 6 がオンすると、O L E D 1 1 のアノードに負の電圧源電位 - V r が印加され、O L E D 1 1 に逆バイアスが印加される。そして、走査電極 S 3 をプラス電位に戻すと F E T 1 6 がオフし、O L E D 1 1 は負の電圧源 - V r から遮断される。このとき、O L E D 1 1 の寄生容量に蓄積された電荷は O L E D 1 1 のダイオード成分にとって逆バイアスとなるが、ダイオード成分の逆方向の抵抗値は無限大ではないため、上記蓄積電荷はダイオード成分を通して放電される。

【 0 0 4 5 】

次に、走査電極 S 2 がマイナスまたは 0 電位になり F E T 1 5 がオンすると、保持容量 1 3 に充電された電圧により、F E T 1 2 には電圧源 + V s s から F E T 1 5 を通して電流 I d a t a が O L E D 1 1 に流れ、O L E D 1 1 はデータ電流 I d a t a に応じた輝度で発光する。 10

【 0 0 4 6 】

こののち、走査電極 S 2 がプラス電位になって F E T 1 5 がオフになると、電圧源 + V s s から O L E D 1 1 への電流の供給が遮断され、O L E D 1 1 に無効電力が供給されることがない。この時点では、O L E D 1 1 に逆バイアスが印加されていないので、電流の立ち上がり時のアンダーシュートは発生せず、O L E D 1 1 の寄生容量に蓄積された電荷は O L E D 1 1 のダイオード成分を通して緩やかに放電され、放電電流の一部は発光に寄与する。

【 0 0 4 7 】

なお、上記実施例において F E T 1 4 、 1 5 、 1 6 、 2 0 は p チャネル F E T に限らず n チャネル F E T でも差し支えなく、n チャネル F E T の場合は走査電極 S 1 、 S 2 、 S 3 の波形を正負反転すれば、上記と全く同様な動作を実現できる。 20

【 0 0 4 8 】

本実施例においても、先の実施例と同様に、動画の表示画質、発光効率および寿命特性のバランスが向上する。

【 0 0 4 9 】

ところで、一般にある程度以上の大きさや画素数を持つディスプレイではデータ電極 2 0 の配線も長くなるため、データ電極 2 0 と他の電極間には寄生容量 C p が生じる。また、各画素の書き込みに割り当てられる時間は画素数に反比例し、一般のディスプレイでは短時間に書き込みを終了する必要がある。書き込みを正しく行うためには、データ電流 I d a t a を F E T 1 2 に正しく流す必要があるが、電流源 1 0 0 から流入する電流の一部は寄生容量 C p の充電に費やされるため、寄生容量 C p の充電が完了するまでは正しい書き込み動作は行われない。 30

【 0 0 5 0 】

一般にコンデンサの充電時間は充電電流が大きいほど速い。このため、I d a t a が大きい、すなわち画像の明るい部分では比較的早く正しい書き込み動作が行われるが、I d a t a が小さい、すなわち画像の暗い部分では短時間で正しい書き込み動作が行われず、書き込み誤差を生じるという問題がある。この問題を解決する実施例について説明する。

【 0 0 5 1 】

図 7 は、本発明の有機発光ダイオード駆動回路の第 3 実施例の回路構成図を示す。この回路は電流書き込み型で 1 画素分の駆動回路を表している。同図中、図 5 と同一部分には同一符号を付す。図 7 において、O L E D 1 1 のカソードは共通電極に接続され、図では接地されている。O L E D 1 1 のアノードには p チャネル F E T 1 5 のドレイン及び p チャネル F E T 1 6 のドレインが接続され、F E T 1 5 のソースは T F T である p チャネル F E T 1 2 のドレインに接続されており、F E T 1 5 のゲートは第 2 の走査電極 S 2 に接続されている。 40

【 0 0 5 2 】

F E T 1 2 のゲートとソースの間には、保持容量 1 3 が形成されている。また、F E T 1 2 のゲートとドレインの間には、p チャネル F E T 1 4 のドレインとソースが接続されている。F E T 1 4 のゲートは第 1 の走査電極 S 1 に接続されている。F E T 1 2 のソース 50

は正の電圧源 $+V_{ss}$ に接続されている。

【0053】

また、FET15のソースにはpチャネルFET22のドレイン及びpチャネルFET23のドレインが接続されている。FET22のソースはデータ電極24に接続され、FET23のソースはデータ電極24に接続されており、FET22、23それぞれのゲートは第1の走査電極S1に接続されている。

【0054】

また、データ電極24には外部の電流源101から電流 I_1 が供給され、データ電極20には外部の電流源102から電流 I_2 が供給される。供給される電流の向きは、 $I_1 > 0$ 、 $I_2 > 0$ のとき、シンボルに記されている向きである。そして、表示すべき画像データに対応する電流値を I_{data} とすると、 $I_1 - I_2 = I_{data}$ となるよう電流 I_1 、 I_2 を設定する。このとき、電流 I_1 、 I_2 の値は正負いずれでも良い。なお、負の場合は電流源101、102のシンボルの矢印と逆向きに電流が流れる。

【0055】

また、FET16のソースは負の電圧源 $-V_r$ に接続されており、FET16のゲートは第3の走査電極S3に接続されている。

【0056】

図6に示すように、表示する画像信号の1フィールド期間に1回、画像信号の垂直同期信号に同期して、走査電極S1を短時間だけマイナスまたは0電位にすると、その期間だけFET14、22、23がオンになる。また、少なくともその期間は走査電極S2をプラス電位にしてFET15をオフにし、走査電極S3をプラス電位にしてFET16をオフにする。

【0057】

すると、その期間はFET22、23を通して、その時点のデータ電流 ($I_1 - I_2 = I_{data}$) がFET12のゲートに流入する。このとき、FET14によりFET12のドレイン・ゲート間が短絡されており、FET12のソースは正の電圧源の電位 $+V_{ss}$ とされているので、保持容量13が充電される。FET12はゲート・ソース間電圧、すなわち保持容量13の両端間の電圧に応じた一定値の電流をソース・ドレイン間に流す性質があるため、逆に保持容量13は、FET12においてデータ電流 I_{data} を流すのに必要な適切な電圧で充電される。以上が書き込み動作である。

【0058】

こののち、走査電極S3がマイナスまたは0電位になりFET16がオンすると、OLED11のアノードに負の電圧源電位 $-V_r$ が印加され、OLED11に逆バイアスが印加される。そして、走査電極S3をプラス電位に戻すとFET16がオフし、OLED11は負の電圧源 $-V_r$ から遮断される。このとき、OLED11の寄生容量に蓄積された電荷はOLED11のダイオード成分にとって逆バイアスとなるが、ダイオード成分の逆方向の抵抗値は無限大ではないため、上記蓄積電荷はダイオード成分を通して放電される。

【0059】

次に、走査電極S2がマイナスまたは0電位になりFET15がオンすると、保持容量13に充電された電圧により、FET12には電圧源 $+V_{ss}$ からFET15を通して電流 I_{data} がOLED11に流れ、OLED11はデータ電流 I_{data} に応じた輝度で発光する。

【0060】

こののち、走査電極S2がプラス電位になってFET15がオフになると、電圧源 $+V_{ss}$ からOLED11への電流の供給が遮断され、OLED11に無効電力が供給されることがない。この時点では、OLED11に逆バイアスが印加されていないので、電流の立ち上がり時のアンダーシュートは発生せず、OLED11の寄生容量に蓄積された電荷はOLED11のダイオード成分を通して緩やかに放電され、放電電流の一部は発光に寄与する。

【0061】

10

20

30

40

50

本実施例においても、先の実施例と同様に、動画の表示画質、発光効率および寿命特性のバランスが向上する。

【0062】

また、本実施例では、 $I_1 - I_2 = I_{data}$ である限り、書き込み時にはFET12にデータ電流 I_{data} が流れ、正しい書き込みが行われる。しかも電流 I_1 、 I_2 それぞれの値は表示すべき画像の輝度に関わらず、 $I_1 - I_2 = I_{data}$ である限り電流 I_1 、 I_2 を任意に、即ち、ある程度大きな値に設定でき、データ電極24、24の寄生容量を高速に充電するのに適切な電流値に設定できる。このため、表示すべき輝度が低い場合でも高速かつ正確な書き込み動作が可能となり、これを用いたディスプレイ装置の表示画質を改善できる。

10

【0063】

正確かつ高速な書き込み動作に最適な電流値は、回路の状況によって異なる場合もあるため、電流 I_1 、 I_2 の正負の極性や値を画像のフレーム毎、フィールド毎、またはライン（走査線）毎、もしくは画素毎に変化させることも場合により有効である。

【0064】

図8は、本発明の有機発光ダイオード駆動回路の第4実施例の回路構成図を示す。この回路は電流書き込み型で1画素分の駆動回路を表している。同図中、図7と同一部分には同一符号を付す。図8において、OLED11のカソードは共通電極に接続され、図では接地されている。OLED11のアノードにはpチャネルFET15のドレイン及びpチャネルFET16のドレインが接続され、FET15のソースはTFETであるpチャネルFET12のドレインに接続されており、FET15のゲートは第2の走査電極S2に接続されている。

20

【0065】

FET12のゲートとソースの間には、保持容量13が形成されている。また、FET12のゲートとドレインの間には、nチャネルFET30のドレインとソースが接続されている。FET30のゲートは第1の走査電極S1に接続されている。FET12のソースは正の電圧源 $+V_{ss}$ に接続されている。

【0066】

また、FET15のソースにはnチャネルFET31のドレイン及びnチャネルFET32のドレインが接続されている。FET31のソースはデータ電極24に接続され、FET32のソースはデータ電極24に接続されており、FET31、32それぞれのゲートは第1の走査電極S1に接続されている。

30

【0067】

また、データ電極24には外部の電流源101から電流 I_1 が供給され、データ電極20には外部の電流源102から電流 I_2 が供給される。供給される電流の向きは、 $I_1 > 0$ 、 $I_2 > 0$ のとき、シンボルに記されている向きである。そして、表示すべき画像データに対応する電流値を I_{data} とすると、 $I_1 - I_2 = I_{data}$ となるよう電流 I_1 、 I_2 を設定する。このとき、電流 I_1 、 I_2 の値は正負いずれでも良い。なお、負の場合は電流源101、102のシンボルの矢印と逆向きに電流が流れる。

【0068】

また、FET16のソースは第1の走査電極S1に接続されており、FET16のゲートは第3の走査電極S3に接続されている。

40

【0069】

図9に示すように、表示する画像信号の1フィールド期間に1回、画像信号の垂直同期信号に同期して、走査電極S1を短時間だけプラス電位にすると、その期間だけFET30、31、32がオンになる。また、少なくともその期間は走査電極S2をプラス電位にしてFET15をオフにし、走査電極S3をプラス電位にしてFET16をオフにする。

【0070】

すると、その期間はFET31、23を通して、その時点のデータ電流（ $I_1 - I_2 = I_{data}$ ）がFET12のゲートに流入する。このとき、FET30によりFET12の

50

ドレイン・ゲート間が短絡されており、F E T 1 2 のソースは正の電圧源の電位 + V s s とされているので、保持容量 1 3 が充電される。F E T 1 2 はゲート・ソース間電圧、すなわち保持容量 1 3 の両端間の電圧に応じた一定値の電流をソース・ドレイン間に流す性質があるため、逆に保持容量 1 3 は、F E T 1 2 においてデータ電流 I d a t a を流すのに必要な適切な電圧で充電される。以上が書き込み動作である。

【 0 0 7 1 】

こののち、走査電極 S 3 がマイナスまたは 0 電位になり F E T 1 6 がオンすると、O L E D 1 1 のアノードに走査電極 S 1 からマイナス電位 - V r が印加され、O L E D 1 1 に逆バイアスが印加される。そして、走査電極 S 3 をプラス電位に戻すと F E T 1 6 がオフし、O L E D 1 1 は走査電極 S 1 のマイナス電位 - V r から遮断される。このとき、O L E D 1 1 の寄生容量に蓄積された電荷は O L E D 1 1 のダイオード成分にとって逆バイアスとなるが、ダイオード成分の逆方向の抵抗値は無有限大ではないため、上記蓄積電荷はダイオード成分を通して放電される。

【 0 0 7 2 】

次に、走査電極 S 2 がマイナスまたは 0 電位になり F E T 1 5 がオンすると、保持容量 1 3 に充電された電圧により、F E T 1 2 には電圧源 + V s s から F E T 1 5 を通して電流 I d a t a が O L E D 1 1 に流れ、O L E D 1 1 はデータ電流 I d a t a に応じた輝度で発光する。

【 0 0 7 3 】

こののち、走査電極 S 2 がプラス電位になって F E T 1 5 がオフになると、電圧源 + V s s から O L E D 1 1 への電流の供給が遮断され、O L E D 1 1 に無効電力が供給されることがない。この時点では、O L E D 1 1 に逆バイアスが印加されていないので、電流の立ち上がり時のアンダーシュートは発生せず、O L E D 1 1 の寄生容量に蓄積された電荷は O L E D 1 1 のダイオード成分を通して緩やかに放電され、放電電流の一部は発光に寄与する。

【 0 0 7 4 】

本実施例においても、先の実施例と同様に、動画の表示画質、発光効率および寿命特性のバランスが向上する。

【 0 0 7 5 】

また、この実施例も、第 3 実施例と同様に、I 1 - I 2 = I d a t a である限り、書き込み時には F E T 1 2 にデータ電流 I d a t a が流れ、正しい書き込みが行われる。しかも電流 I 1、I 2 それぞれの値は表示すべき画像の輝度に関わらず、I 1 - I 2 = I d a t a である限り電流 I 1、I 2 を任意に、即ち、ある程度大きな値に設定でき、データ電極 2 4、2 4 の寄生容量を高速に充電するのに適切な電流値に設定できる。このため、表示すべき輝度が低い場合でも高速かつ正確な書き込み動作が可能となり、これを用いたディスプレイ装置の表示画質を改善できる。

【 0 0 7 6 】

また、走査電極 S 1 のマイナス電位を - V r とすることで、逆バイアス印加用の負の電圧源 - V r に接続する配線電極を削除できる。なお、図 3 または図 5 に示す実施例においても、図 8 と同様に F E T 1 4、2 0 を n チャネルとし、F E T 1 6 のソースを走査電極 S 1 に接続して、図 9 に示す走査電極 S 1 の波形で駆動しても良い。

【 0 0 7 7 】

図 1 0 は、本発明の有機発光ダイオード駆動回路の第 5 実施例の回路構成図を示す。この回路は電流書き込み型で 1 画素分の駆動回路を表している。同図中、図 7 と同一部分には同一符号を付す。図 1 0 において、O L E D 1 1 のカソードは共通電極に接続され、図では接地されている。O L E D 1 1 のアノードには n チャネル F E T 3 5 のドレイン及び p チャネル F E T 1 6 のドレインが接続され、F E T 3 5 のソースは T F T である p チャネル F E T 1 2 のドレインに接続されており、F E T 3 5 のゲートは第 2 の走査電極 S 2 に接続されている。

【 0 0 7 8 】

F E T 1 2 のゲートとソースの間には、保持容量 1 3 が形成されている。また、F E T 1 2 のゲートとドレインの間には、p チャネル F E T 1 4 のドレインとソースが接続されている。F E T 1 4 のゲートは第 1 の走査電極 S 1 に接続されている。F E T 1 2 のソースは正の電圧源 + V s s に接続されている。

【 0 0 7 9 】

また、F E T 3 5 のソースには p チャネル F E T 2 2 のドレイン及び p チャネル F E T 2 3 のドレインが接続されている。F E T 2 2 のソースはデータ電極 2 4 に接続され、F E T 2 3 のソースはデータ電極 2 5 に接続されており、F E T 2 2 , 2 3 それぞれのゲートは第 1 の走査電極 S 1 に接続されている。

【 0 0 8 0 】

また、データ電極 2 4 には外部の電流源 1 0 1 から電流 I 1 が供給され、データ電極 2 0 には外部の電流源 1 0 2 から電流 I 2 が供給される。供給される電流の向きは、 $I 1 > 0$ 、 $I 2 > 0$ のとき、シンボルに記されている向きである。そして、表示すべき画像データに対応する電流値を I d a t a とすると、 $I 1 - I 2 = I d a t a$ となるよう電流 I 1、I 2 を設定する。このとき、電流 I 1、I 2 の値は正負いずれでも良い。なお、負の場合は電流源 1 0 1、1 0 2 のシンボルの矢印と逆向きに電流が流れる。

【 0 0 8 1 】

また、F E T 1 6 のソースは第 2 の走査電極 S 2 に接続されており、F E T 1 6 のゲートは第 3 の走査電極 S 3 に接続されている。

【 0 0 8 2 】

図 1 1 に示すように、表示する画像信号の 1 フィールド期間に 1 回、画像信号の垂直同期信号に同期して、走査電極 S 1 を短時間だけマイナスまたは 0 電位にすると、その期間だけ F E T 1 4、2 2、2 3 がオンになる。また、少なくともその期間は走査電極 S 2 をマイナス電位 - V r にして F E T 3 5 をオフにし、走査電極 S 3 をプラス電位にして F E T 1 6 をオフにする。

【 0 0 8 3 】

すると、その期間は F E T 2 2、2 3 を通して、その時点のデータ電流 ($I 1 - I 2 = I d a t a$) が F E T 1 2 のゲートに流入する。このとき、F E T 1 4 により F E T 1 2 のドレイン・ゲート間が短絡されており、F E T 1 2 のソースは正の電圧源の電位 + V s s とされているので、保持容量 1 3 が充電される。F E T 1 2 はゲート・ソース間電圧、すなわち保持容量 1 3 の両端間の電圧に応じた一定値の電流をソース・ドレイン間に流す性質があるため、逆に保持容量 1 3 は、F E T 1 2 においてデータ電流 I d a t a を流すのに必要な適切な電圧で充電される。以上が書き込み動作である。

【 0 0 8 4 】

こののち、走査電極 S 3 がマイナスまたは 0 電位になり F E T 1 6 がオンすると、O L E D 1 1 のアノードに走査電極 S 2 からマイナス電位 - V r が印加され、O L E D 1 1 に逆バイアスが印加される。そして、走査電極 S 3 をプラス電位に戻すと F E T 1 6 がオフし、O L E D 1 1 は走査電極 S 2 のマイナス電位 - V r から遮断される。このとき、O L E D 1 1 の寄生容量に蓄積された電荷は O L E D 1 1 のダイオード成分にとって逆バイアスとなるが、ダイオード成分の逆方向の抵抗値は無限大ではないため、上記蓄積電荷はダイオード成分を通して放電される。

【 0 0 8 5 】

次に、走査電極 S 2 がプラス電位になり F E T 3 5 がオンすると、保持容量 1 3 に充電された電圧により、F E T 1 2 には電圧源 + V s s から F E T 3 5 を通して電流 I d a t a が O L E D 1 1 に流れ、O L E D 1 1 はデータ電流 I d a t a に応じた輝度で発光する。

【 0 0 8 6 】

こののち、走査電極 S 2 がマイナス電位 - V r になって F E T 3 5 がオフになると、電圧源 + V s s から O L E D 1 1 への電流の供給が遮断され、O L E D 1 1 に無効電力が供給されることがない。この時点では、O L E D 1 1 に逆バイアスが印加されていないので、電流の立ち下がり時のアンダーシュートは発生せず、O L E D 1 1 の寄生容量に蓄積され

10

20

30

40

50

た電荷はO L E D 1 1のダイオード成分を通して緩やかに放電され、放電電流の一部は発光に寄与する。

【 0 0 8 7 】

本実施例においても、表示光のホールド時間が短縮され、動きボケが減少し、動画の表示画質が改善されるとともに、無効電力が減少し、発光効率が改善される。また、発光輝度の経時劣化が減少し、寿命特性が改善される。このため、動画の表示画質、発光効率および寿命特性のバランスが向上する。

【 0 0 8 8 】

また、この実施例も、第3実施例と同様に、 $I_1 - I_2 = I_{data}$ である限り、書き込み時にはF E T 1 2にデータ電流 I_{data} が流れ、正しい書き込みが行われる。しかも電流 I_1 、 I_2 それぞれの値は表示すべき画像の輝度に関わらず、 $I_1 - I_2 = I_{data}$ である限り電流 I_1 、 I_2 を任意に、即ち、ある程度大きな値に設定でき、データ電極24、25の寄生容量を高速に充電するのに適切な電流値に設定できる。このため、表示すべき輝度が低い場合でも高速かつ正確な書き込み動作が可能となり、これを用いたディスプレイ装置の表示画質を改善できる。

10

【 0 0 8 9 】

また、走査電極S2のマイナス電位を $-V_r$ とすることで、逆バイアス印加用の負の電圧源 $-V_r$ に接続する配線電極を削除できる。なお、図3または図5に示す実施例においても、図10と同様にF E T 1 5をnチャネルとし、F E T 1 6のソースを走査電極S2に接続して、図11に示す走査電極S2の波形で駆動しても良い。

20

【 0 0 9 0 】

次に、本実施例に係るディスプレイ装置は、上記第1～第5実施例の表示駆動回路のいずれかを有し、さらに、O L E Dに応じた部材を備える。これらの部材は、O L E Dにおいて周知のものを適宜用いることができるため、具体的な説明を省略する。

【 0 0 9 1 】

このディスプレイ装置は、上記第1～第5実施例の表示駆動回路の作用効果を好適に得ることができる。

【 0 0 9 2 】

なお、F E T 1 2が請求項記載の第1電界効果トランジスタに対応し、F E T 1 4、30が第2電界効果トランジスタに対応し、F E T 1 5、35が第3電界効果トランジスタに対応し、F E T 1 6が第4電界効果トランジスタに対応し、F E T 1 8、20、22、31が第5電界効果トランジスタに対応し、F E T 2 3、32が第6電界効果トランジスタに対応する。

30

【 0 0 9 3 】

【発明の効果】

上述の如く、請求項1に記載の発明によれば、表示光のホールド時間が短縮され、動きボケが減少し、動画の表示画質が改善されるとともに、無効電力が減少し、発光効率が改善され、発光輝度の経時劣化が減少し、寿命特性が改善される。

【 0 0 9 4 】

また、請求項2に記載の発明によれば、表示光のホールド時間が短縮され、動きボケが減少し、動画の表示画質が改善されるとともに、無効電力が減少し、発光効率が改善され、発光輝度の経時劣化が減少し、寿命特性が改善される。

40

【 0 0 9 5 】

また、請求項3に記載の発明によれば、表示光のホールド時間が短縮され、動きボケが減少し、動画の表示画質が改善されるとともに、無効電力が減少し、発光効率が改善され、発光輝度の経時劣化が減少し、寿命特性が改善され、更に、画像データの値が小さく表示輝度が低い場合にも第1、第2電流を適切な値に設定することができ、データ電極の寄生容量に起因する書き込み誤差を改善することができる。

【 0 0 9 6 】

また、請求項4、5に記載の発明によれば、負の電源の配線電極を削減できる。

50

【図面の簡単な説明】

【図 1】有機発光ダイオードの等価回路図である。

【図 2】有機発光ダイオードの駆動電圧、電流、輝度の波形図である。

【図 3】本発明の有機発光ダイオード駆動回路の第 1 実施例の回路構成図である。

【図 4】 図 3 の各部の電圧波形図である。

【図 5】本発明の有機発光ダイオード駆動回路の第 2 実施例の回路構成図である。

【図 6】図 5、図 7 の各部の電圧波形図である。

【図 7】本発明の有機発光ダイオード駆動回路の第 3 実施例の回路構成図である。

【図 8】本発明の有機発光ダイオード駆動回路の第 4 実施例の回路構成図である。

【図 9】図 8 の各部の電圧波形図である。

10

【図 10】本発明の有機発光ダイオード駆動回路の第 5 実施例の回路構成図である。

【図 11】図 10 の各部の電圧波形図である。

【符号の説明】

1 1 O L E D

1 2 , 1 4 ~ 1 6 , 1 8 , 2 0 , 2 2 2 , 2 3 , 3 0 ~ 3 2 F E T

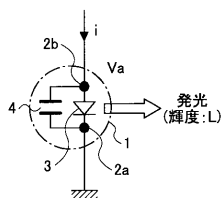
1.3 保持容量

1 7 補償容量

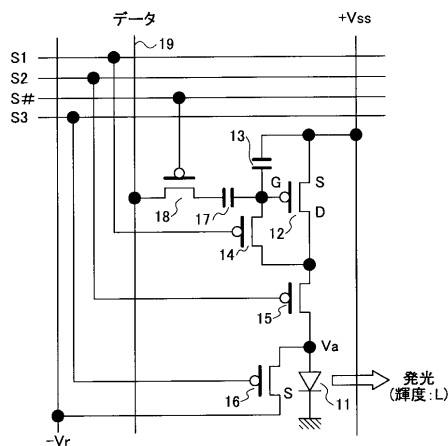
1 9 , 2 1 , 2 4 , 2 5 データ電極

1 0 0 ~ 1 0 2 電流源

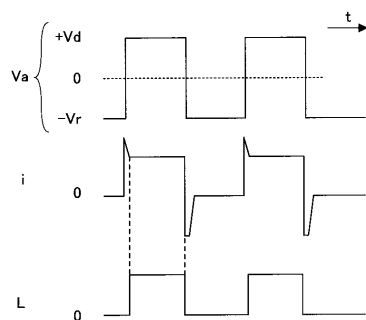
【 圖 1 】



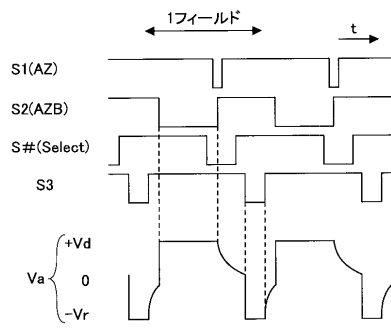
【 図 3 】



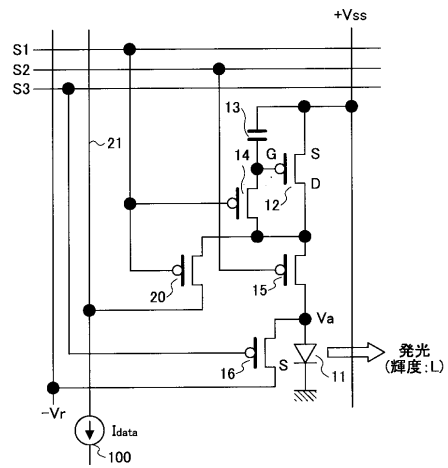
【 図 2 】



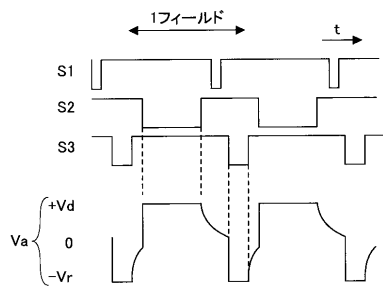
【 図 4 】



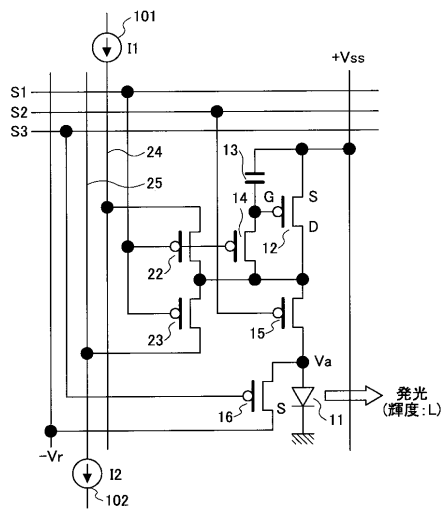
【 図 5 】



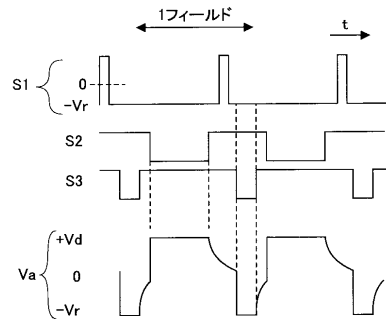
【 図 6 】



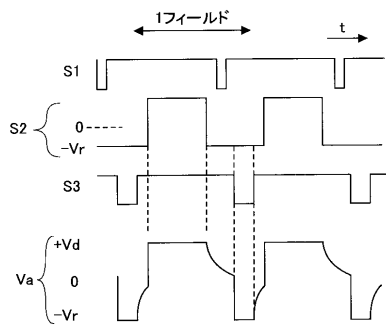
【 図 7 】



【 図 9 】



【 図 1 1 】



フロントページの続き

(51) Int.Cl. ⁷	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 4 B
	G 0 9 G 3/20	6 4 1 D
	G 0 9 G 3/20	6 4 1 R
	G 0 9 G 3/20	6 7 0 K
	H 0 5 B 33/14	A

(72)発明者 井上 陽司

東京都世田谷区砧一丁目 1 0 番 1 1 号 日本放送協会 放送技術研究所内

(72)発明者 藤崎 好英

東京都世田谷区砧一丁目 1 0 番 1 1 号 日本放送協会 放送技術研究所内

F ターム(参考) 3K007 AB03 AB11 AB17 BA06 DB03 GA02 GA04

5C080 AA06 BB05 DD02 DD05 DD24 DD26 DD29 EE19 EE29 FF11

HH09 JJ03 JJ04

专利名称(译)	有机发光二极管驱动电路和使用其的显示装置		
公开(公告)号	JP2004361737A	公开(公告)日	2004-12-24
申请号	JP2003160959	申请日	2003-06-05
[标]申请(专利权)人(译)	日本放送协会		
申请(专利权)人(译)	日本广播公司		
[标]发明人	栗田泰市郎 鈴木鉄男 時任静士 井上陽司 藤崎好英		
发明人	栗田 泰市郎 鈴木 鉄男 時任 静士 井上 陽司 藤崎 好英		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 H05B33/14		
CPC分类号	G09G2310/0256		
FI分类号	G09G3/30.J G09G3/20.611.A G09G3/20.611.H G09G3/20.611.J G09G3/20.621.B G09G3/20.624.B G09G3/20.641.D G09G3/20.641.R G09G3/20.670.K H05B33/14.A G09G3/3241 G09G3/3266 G09G3/3275 G09G3/3283 G09G3/3291		
F-TERM分类号	3K007/AB03 3K007/AB11 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA02 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD02 5C080/DD05 5C080/DD24 5C080/DD26 5C080/DD29 5C080/EE19 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ03 5C080/JJ04 3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC04 3K107/CC21 3K107/CC31 3K107/EE04 3K107/HH02 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB46 5C380/BA01 5C380/BA12 5C380/BA19 5C380/BA20 5C380/BA39 5C380/BB02 5C380/BD02 5C380/BD08 5C380/BE05 5C380/CA12 5C380/CA13 5C380/CA54 5C380/CB17 5C380/CC01 5C380/CC06 5C380/CC11 5C380/CC18 5C380/CC26 5C380/CC30 5C380/CC33 5C380/CC34 5C380/CC39 5C380/CC64 5C380/CC65 5C380/CD015 5C380/CD016 5C380/CD025 5C380/DA02 5C380/DA06 5C380/DA47		
代理人(译)	伊藤忠彦		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够改善有机发光二极管的寿命特性，运动图像的显示质量和发光效率的平衡的有机发光二极管驱动电路，以及使用该有机发光二极管驱动电路的显示装置。一种显示元件，其根据流过的直流电流的值而发出具有亮度的光，第一场效应晶体管，存储电容器，第二场效应晶体管，第一场效应晶体管的漏极和显示元件的阳极。第三场效应晶体管，其源极和漏极之间连接，补偿电容器；第四场效应晶体管，其漏极和源极连接在显示元件的阳极和负电源之间，以及第五场效应晶体管，与图像信号的垂直同步同步，第三场效应晶体管在图像信号的一个场周期内关闭预定时间段，第四场效应晶体管在预定周期内打开特定时间段以反向偏置显示元件。被应用。[选择图]图3

