

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-107630

(P2010-107630A)

(43) 公開日 平成22年5月13日(2010.5.13)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 622C	
	G09G 3/20 641P	
	G09G 3/20 611H	
審査請求 有 請求項の数 5 O L (全 17 頁) 最終頁に続く		

(21) 出願番号	特願2008-277899 (P2008-277899)	(71) 出願人	000002185
(22) 出願日	平成20年10月29日 (2008.10.29)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100095957
			弁理士 亀谷 美明
		(74) 代理人	100096389
			弁理士 金本 哲男
		(74) 代理人	100101557
			弁理士 萩原 康司
		(72) 発明者	山下 淳一
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
最終頁に続く			

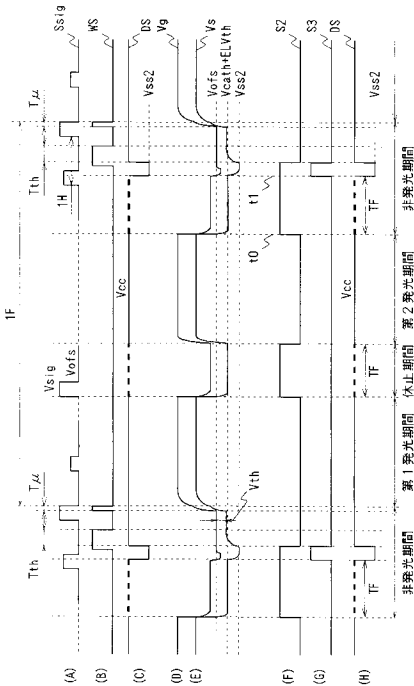
(54) 【発明の名称】 画像表示装置及び画像表示装置の駆動方法

(57) 【要約】

【課題】本発明は、画像表示装置及び画像表示装置の駆動方法に関し、例えば有機EL素子によるアクティブマトリックス型の画像表示装置に適用して、発光期間の途中に休止期間を設ける構成において、画質の劣化を有効に回避することができるようにする。

【解決手段】本発明は、発光期間の途中に設ける休止期間において、電源用の走査線をフローティング状態に保持する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

画素回路をマトリックス状に配置した表示部と、
前記表示部に設けられた信号線に駆動信号を出力する信号線駆動回路と、
前記表示部に設けられた走査線に少なくとも電源用駆動信号及び書込信号を出力する走査線駆動回路とを有し、
前記画素回路は、
発光素子と、
前記電源用駆動信号がドレインに印加され、ゲートソース間電圧に応じた駆動電流により前記発光素子を電流駆動する駆動トランジスタと、
前記ゲートソース間電圧を保持する保持容量と、
前記書込信号により前記駆動トランジスタのゲートを前記信号線に接続し、前記保持容量の端子電圧を前記信号線の電圧に設定する書込トランジスタとを少なくとも有し、
前記発光素子を発光させる発光期間と、前記発光素子の発光を停止させる非発光期間とを交互に繰り返し、
前記発光期間は、
途中に、前記発光素子の発光を一時的に停止する休止期間が設けられ、
前記走査線駆動回路は、
少なくとも前記休止期間において、前記電源用駆動信号の走査線をフローティング状態に設定して前記発光素子の発光を停止させる
画像表示装置。

【請求項 2】

前記信号線駆動回路及び走査線駆動回路は、
前記非発光期間において、
前記発光素子の前記駆動トランジスタ側端とは逆側端の電圧以下に前記電源用駆動信号の電圧を立ち下げることにより、前記保持容量の前記発光素子側端の電圧を立ち下げ、前記保持容量の端子間電圧を前記駆動トランジスタのしきい値電圧以上の電圧に設定した後、
前記電源用駆動信号の電圧の立ち上げにより、前記駆動トランジスタを介して前記保持容量の端子間電圧を放電し、前記保持容量の端子間電圧を前記駆動トランジスタのしきい値電圧に設定し、
その後、前記書込トランジスタを介して前記保持容量の端子電圧を前記信号線の電圧に設定し、続く発光期間における前記発光素子の階調を設定し、
前記発光期間において、
前記電源用駆動信号により前記駆動トランジスタに電源を供給して前記発光素子を発光させる

請求項 1 に記載の画像表示装置。

【請求項 3】

前記走査線駆動回路は、
前記非発光期間において、前記電源用駆動信号の走査線をフローティング状態に設定して前記発光素子の発光を停止させた後、前記発光素子の前記駆動トランジスタ側端とは逆側端の電圧以下に前記電源用駆動信号の電圧を立ち下げる
請求項 2 に記載の画像表示装置。

【請求項 4】

前記信号線駆動回路は、
前記信号線に、前記駆動トランジスタのしきい値電圧の補正用電圧と、前記発光素子の階調に対応する電圧とを交互に出力し、
前記走査線駆動回路は、
前記書込トランジスタを介して前記保持容量の端子電圧を前記しきい値電圧の補正用電圧に設定することにより、前記保持容量の端子間電圧を前記駆動トランジスタのしきい値

電圧以上の電圧に設定する

請求項 2 に記載の画像表示装置。

【請求項 5】

画像表示装置の駆動方法において、

前記画像表示装置は、

画素回路をマトリックス状に配置した表示部と、

前記表示部に設けられた信号線に駆動信号を出力する信号線駆動回路と、

前記表示部に設けられた走査線に電源用駆動信号及び書込信号を出力する走査線駆動回路とを有し、

前記画素回路は、

発光素子と、

前記電源用駆動信号がドレインに印加され、ゲートソース間電圧に応じた駆動電流により前記発光素子を電流駆動する駆動トランジスタと、

前記ゲートソース間電圧を保持する保持容量と、

前記書込信号により前記駆動トランジスタのゲートを前記信号線に接続し、前記保持容量の端子電圧を前記信号線の電圧に設定する書込トランジスタとを少なくとも有し、

前記発光素子を発光させる発光期間と、前記発光素子の発光を停止させる非発光期間とを交互に繰り返し、

前記発光期間は、

途中に、前記発光素子の発光を一時的に停止する休止期間が設けられ、

前記駆動方法は、

少なくとも前記休止期間において、前記電源用駆動信号の走査線をフローティング状態に設定して前記発光素子の発光を停止させるフローティングのステップを有する

画像表示装置の駆動方法。

10

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像表示装置及び画像表示装置の駆動方法に関し、例えば有機 EL (Electro Luminescence) 素子によるアクティブマトリックス型の画像表示装置に適用することができる。本発明は、発光期間の途中に設ける休止期間において、電源用の走査線をフローティング状態に保持することにより、発光期間の途中に休止期間を設ける構成において、画質の劣化を有効に回避することができるようにする。

30

【背景技術】

【0002】

近年、有機 EL 素子を用いたアクティブマトリックス型の画像表示装置の開発が盛んになっている。ここで有機 EL 素子は、10[V]以下の印加電圧で駆動することができる。従ってこの種の画像表示装置は、消費電力を低減することができる。また有機 EL 素子は、自発光素子である。従ってこの種の画像表示装置は、バックライト装置を必要とせず、軽量化、薄型化することができる。さらに有機 EL 素子は、応答速度が数 μ 秒程度と速い特徴がある。従ってこの種の画像表示装置は、動画像表示時に残像が殆ど発生しない特徴がある。

40

【0003】

具体的に、有機 EL 素子を用いたアクティブマトリックス型の画像表示装置は、有機 EL 素子と有機 EL 素子を駆動する駆動回路とによる画素回路をマトリックス状に配置して表示部が形成される。この種の画像表示装置は、表示部に設けられた信号線及び走査線をそれぞれ介して、表示部の周囲に配置した信号線駆動回路及び走査線駆動回路により各画素回路を駆動して所望の画像を表示する。

【0004】

50

この有機EL素子を用いた画像表示装置に関して、特開2007-310311号公報には、2つのトランジスタを用いて画素回路を構成し、有機EL素子を駆動する駆動トランジスタのしきい値電圧のばらつき、移動度のばらつきによる画質劣化を防止する構成が開示されている。

【0005】

ここで図6は、この特開2007-310311号公報に開示の画像表示装置を示すブロック図である。この画像表示装置1は、有機EL素子を用いた画像表示装置であり、ガラス等の絶縁基板に表示部2が作成される。画像表示装置1は、この表示部2の周囲に信号線駆動回路3及び走査線駆動回路4が作成される。

【0006】

ここで信号線駆動回路3は、表示部2に設けられた信号線DTLに信号線用の駆動信号Ssigを出力する。より具体的に、信号線駆動回路3は、水平セクタ(HSEL)3Aにより、ラスタ走査順に入力される画像データD1を順次ラッチして画像データD1を信号線DTLに振り分けた後、それぞれディジタルアナログ変換処理する。信号線駆動回路3は、このディジタルアナログ変換結果を処理して駆動信号Ssigを生成する。これにより画像表示装置1は、例えばいわゆる線順次により各画素回路5の階調を設定する。

【0007】

走査線駆動回路4は、表示部2に設けられた書込信号用の走査線WSL及び電源用の走査線DSLにそれぞれ書込信号WS及び駆動信号DSを出力する。ここで書込信号WSは、各画素回路5に設けられた書込トランジスタをオンオフ制御する信号である。また駆動信号DSは、各画素回路5に設けられた駆動トランジスタのドレイン電圧を制御する信号である。走査線駆動回路4は、ライトスキャン回路(WSCN)4A及びドライブスキャン回路(DSCN)4Bにおいて、それぞれ所定のサンプリングパルスSPをクロックCKで処理して書込信号WS及び駆動信号DSを出力する。

【0008】

表示部2は、画素回路5をマトリックス状に配置して形成される。表示部2は、各画素回路5にそれぞれ赤色、緑色、青色のカラーフィルタが順次循環的に設けられ、これにより赤色、緑色、青色の画素を形成する。

【0009】

ここで画素回路5は、有機EL素子8のカソードが所定のカソード電源Vcathに接続され、有機EL素子8のアノードが駆動トランジスタTr2のソースに接続される。なお駆動トランジスタTr2は、例えばTFETによるNチャンネル型トランジスタである。画素回路5は、この駆動トランジスタTr2のドレインが電源用の走査線DSLに接続され、この走査線DSLに走査線駆動回路4から電源用の駆動信号DSが供給される。これにより画素回路5は、ソースフォロワ回路構成の駆動トランジスタTr2を用いて有機EL素子8を電流駆動する。

【0010】

画素回路5は、この駆動トランジスタTr2のゲート及びソース間に保持容量Csが設けられ、書込信号WSによりこの保持容量Csのゲート側端電圧が駆動信号Ssigの電圧に設定される。その結果、画素回路5は、駆動信号Ssigに応じたゲートソース間電圧Vgsにより駆動トランジスタTr2で有機EL素子8を電流駆動する。なおここでこの図6において、容量Celは、有機EL素子8の浮遊容量である。また以下において、容量Celは、保持容量Csに比して十分に容量が大きいものとし、駆動トランジスタTr2のゲートノードの寄生容量は、保持容量Csに対して十分に小さいものとする。

【0011】

すなわち画素回路5は、書込信号WSによりオンオフ動作する書込トランジスタTr1を介して、駆動トランジスタTr2のゲートが信号線DTLに接続される。なおここで書込トランジスタTr1は、例えばTFETによるNチャンネル型トランジスタである。

【0012】

ここで信号線駆動回路3は、階調設定用電圧Vsig及びしきい値電圧の補正用電圧V

10

20

30

40

50

ofsを所定のタイミングで切り換えて駆動信号Ssigを出力する。なおしきい値電圧補正用の固定電圧Vofsは、駆動トランジスタTr2のしきい値電圧のばらつき補正に使用する固定電圧である。また階調設定用電圧Vsigは、有機EL素子8の発光輝度を指示する電圧であり、階調電圧Vinにしきい値電圧補正用の固定電圧Vofsを加算した電圧である。また階調電圧Vinは、有機EL素子8の発光輝度に対応する電圧である。階調電圧Vinは、水平セクタ3Aにおいて、ラスト走査順に入力される画像データD1を順次ラッチして各信号線DTLに振り分けた後、それぞれデジタルアナログ変換処理して信号線DTL毎に生成される。

【0013】

画素回路5は、図7に示すように、有機EL素子8を発光させる発光期間の間、書込信号WSにより書込トランジスタTr1がオフ状態に設定される(図7(A))。また画素回路5は、発光期間の間、電源用の駆動信号DSによって駆動トランジスタTr2に電源電圧Vccが供給される(図7(B))。これにより画素回路5は、発光期間の間、保持容量Csの端子間電圧に応じた駆動電流で有機EL素子8を電流駆動して発光させる。

【0014】

画素回路5は、発光期間が終了する時点t0で、電源用の駆動信号DSが所定の固定電圧Vss2に立ち下げられる(図7(B))。ここでこの固定電圧Vss2は、駆動トランジスタTr2のドレインをソースとして機能させるのに十分に低い電圧であって、かつ有機EL素子8のカソード電圧Vcathより低い電圧である。

【0015】

これにより画素回路5は、駆動トランジスタTr2を介して、有機EL素子8のアノード側蓄積電荷が走査線DSLに流出する。その結果、画素回路5は、駆動トランジスタTr2のソース電圧Vsが電圧Vss2に立ち下がり(図7(E))、有機EL素子8が発光を停止する。また画素回路5は、このソース電圧Vsの立ち下がりに連動して、駆動トランジスタTr2のゲート電圧Vgが低下する(図7(D))。

【0016】

画素回路5は、続く所定の時点t1で、書込信号WSにより書込トランジスタTr1がオン状態に切り換えられ(図7(A))、駆動トランジスタTr2のゲート電圧Vgが信号線DTLに設定されたしきい値電圧補正用の固定電圧Vofsに設定される(図7(C)及び(D))。これにより画素回路5は、駆動トランジスタTr2のゲートソース間電圧Vgsが電圧Vofs - Vss2に設定される。ここで画素回路5は、電圧Vofs、Vss2の設定により、この電圧Vofs - Vss2が駆動トランジスタTr2のしきい値電圧Vthより大きな電圧に設定される。

【0017】

その後、画素回路5は、時点t2で駆動信号DSにより駆動トランジスタTr2のドレイン電圧が電源電圧Vccに立ち上げられる(図7(B))。これにより画素回路5は、駆動トランジスタTr2を介して保持容量Csの有機EL素子8側端に電源Vccから充電電流が流入する。その結果、画素回路5は、保持容量Csの有機EL素子8側端の電圧Vsが徐々に上昇する。なおこの場合、画素回路5において、駆動トランジスタTr2を介して有機EL素子8に流入する電流は、有機EL素子8の容量Celと保持容量Csの充電にのみ使用される。その結果、画素回路5は、有機EL素子8を発光させることなく、単に駆動トランジスタTr2のソース電圧Vsのみが上昇することになる。

【0018】

ここで画素回路5は、保持容量Csの端子間電圧が駆動トランジスタTr2のしきい値電圧Vthとなると、駆動トランジスタTr2を介した充電電流の流入が停止することになる。従ってこの場合、この駆動トランジスタTr2のソース電圧Vsの上昇は、保持容量Csの両端電位差が駆動トランジスタTr2のしきい値電圧Vthとなると、停止することになる。これにより画素回路5は、駆動トランジスタTr2を介して保持容量Csの端子間電圧を放電させ、保持容量Csの端子間電圧を駆動トランジスタTr2のしきい値電圧Vthに設定する。

10

20

30

40

50

【0019】

画素回路5は、保持容量 C_s の端子間電圧を駆動トランジスタ T_{r2} のしきい値電圧 V_{th} に設定するのに十分な時間が経過して時点 t_3 になると、書込信号 WS により書込トランジスタ T_{r1} がオフ状態に切り換えられる(図7(A))。続いて信号線 DTL の電圧が階調設定用電圧 $V_{sig}(=V_{in}+V_{ofs})$ に設定される。

【0020】

画素回路5は、続く時点 t_4 で書込トランジスタ T_{r1} がオン状態に設定される(図7(A))。これにより画素回路5は、駆動トランジスタ T_{r2} のゲート電圧 V_g が階調設定用電圧 V_{sig} に設定され、駆動トランジスタ T_{r2} のゲートソース間電圧 V_{gs} は、階調電圧 V_{in} に駆動トランジスタ T_{r2} のしきい値電圧 V_{th} を加算した電圧に設定される。これにより画素回路5は、駆動トランジスタ T_{r2} のしきい値電圧 V_{th} のばらつきを有効に回避して有機EL素子8を駆動することができ、有機EL素子8の発光輝度のばらつきによる画質劣化を防止することができる。

10

【0021】

画素回路5は、この駆動トランジスタ T_{r2} のゲート電圧 V_g を階調設定用電圧 V_{sig} に設定する際に、駆動トランジスタ T_{r2} のドレイン電圧を電源電圧 V_{cc} に保持した状態で、一定期間 T_μ の間、駆動トランジスタ T_{r2} のゲートが信号線 DTL に接続される。これにより画素回路5は、併せて駆動トランジスタ T_{r2} の移動度 μ のばらつきが補正される。

【0022】

20

すなわち保持容量 C_s の端子間電圧を駆動トランジスタ T_{r2} のしきい値電圧 V_{th} に設定した状態で、書込トランジスタ T_{r1} をオン状態に設定して駆動トランジスタ T_{r2} のゲートを信号線 DTL に接続した場合、駆動トランジスタ T_{r2} のゲート電圧 V_g は、固定電圧 V_{ofs} から徐々に上昇して階調設定用電圧 V_{sig} に設定される。

【0023】

ここで画素回路5は、この駆動トランジスタ T_{r2} のゲート電圧 V_g の立ち上がりに必要な書込時定数が、駆動トランジスタ T_{r2} によるソース電圧 V_s の立ち上がりに必要な時定数に比して短くなるように設定される。

【0024】

この場合、書込トランジスタ T_{r1} がオン動作すると、駆動トランジスタ T_{r2} のゲート電圧 V_g は、速やかに階調設定用電圧 $V_{sig}(V_{ofs}+V_{in})$ に立ち上がることになる。このゲート電圧 V_g の立ち上がり時、有機EL素子8の容量 C_{el} が保持容量 C_s に比して十分に大きければ、駆動トランジスタ T_{r2} のソース電圧 V_s は変動しないことになる。

30

【0025】

しかしながら駆動トランジスタ T_{r2} のゲートソース間電圧 V_{gs} がしきい値電圧 V_{th} より増大すると、駆動トランジスタ T_{r2} を介して電源 V_{cc} から電流が流入し、駆動トランジスタ T_{r2} のソース電圧 V_s が徐々に上昇することになる。その結果、画素回路5は、保持容量 C_s の端子間電圧が駆動トランジスタ T_{r2} により放電し、ゲートソース間電圧 V_{gs} の上昇速度が低下することになる。

40

【0026】

この端子間電圧の放電速度は、駆動トランジスタ T_{r2} の能力に応じて変化する。より具体的には、駆動トランジスタ T_{r2} の移動度 μ が大きい場合程、放電速度は、早くなる。

【0027】

その結果、画素回路5は、移動度 μ が大きい駆動トランジスタ T_{r2} 程、保持容量 C_s の端子間電圧が低下するように設定され、移動度のばらつきによる発光輝度のばらつきが補正される。なお図7では、この移動度 μ の補正に係る端子間電圧の低下分を ΔV で示す。

【0028】

50

画素回路 5 は、この移動度の補正期間 T_{μ} が経過すると、時点 t_5 で書込信号 $W S$ が立ち下げられる。その結果、画素回路 5 は、発光期間が開始し、保持容量 C_s の端子間電圧に応じた駆動電流により有機 EL 素子 8 を発光させる。なお画素回路 5 は、発光期間が開始すると、いわゆるブートストラップ回路により駆動トランジスタ $T r 2$ のゲート電圧 V_g 及びソース電圧 V_s が上昇する。

【0029】

これらにより画素回路 5 は、時点 t_0 から時点 t_2 までの駆動トランジスタ $T r 2$ のゲート電圧を電圧 V_{ss2} に立ち下げている期間で、駆動トランジスタ $T r 2$ のしきい値電圧を補正する処理の準備を実行する。また符号 $T t h$ で表す続く時点 t_2 から時点 t_3 までの期間で、保持容量 C_s の端子間電圧を駆動トランジスタ $T r 2$ のしきい値電圧 V_{th} に設定して、駆動トランジスタ $T r 2$ のしきい値電圧を補正する。また時点 t_4 から時点 t_5 までの期間 T_{μ} で、駆動トランジスタ $T r 2$ の移動度を補正すると共に、階調設定用電圧 V_{sig} をサンプリングする。

【0030】

従ってこの図 6 の構成において、画像表示装置 1 は、電源用の駆動信号 $D S$ により発光期間と有機 EL 素子 8 を発光させない非発光期間とを設定することになる。従ってこれに対応してドライブスキャン回路 4 B は（図 6）、所定の電源 V_{cc} 及び V_{ss2} にそれぞれドレインを接続した P チャンネル型トランジスタ $T r 3$ 及び N チャンネル型トランジスタ $T r 4$ の相補的なオンオフ制御により駆動信号 $D S$ を出力する。なおこの図 6 において、符号 9 は、トランジスタ $T r 4$ のゲート信号を反転してトランジスタ $T r 3$ のゲートに入力するインバータである。

【0031】

この種の画像表示装置に関して、特開 2007-133284 号公報には、しきい値電圧のばらつきを補正する処理の期間 T_{th} を、複数回に分割して実行する構成が提案されている。

【特許文献 1】特開 2007-310311 号公報

【特許文献 2】特開 2007-133284 号公報

【発明の開示】

【発明が解決しようとする課題】

【0032】

ところでこの種の画像表示装置は、発光期間の繰り返し周波数が低いと、フリッカが目視される。そこで図 7 との対比により図 8 に示すように、発光期間の途中で、一時的に電源用の駆動信号 $D S$ を電圧 V_{ss2} に立ち下げ、有機 EL 素子 8 の発光を一時的に休止させる休止期間を設けることが考えられる。すなわちこの場合、発光期間の繰り返し周波数を 2 倍に増大させることができ、フリッカを防止することができる。

【0033】

しかしながらこの場合、画像表示装置では、休止期間により保持容量 C_s に保持された駆動トランジスタ $T r 2$ のゲートソース間電圧が変化し、画質が劣化する問題がある。

【0034】

すなわちこの場合、休止期間において、駆動トランジスタ $T r 2$ は、ソース電圧 V_s が電源用の駆動信号 $D S$ の電圧 V_{ss2} にまで立ち下がり、これと連動してゲート電圧 V_g が電圧 $V_{ss2} + V_{gs}$ にまで立ち下がる。なおこの場合の V_{gs} は、直前の発光期間における駆動トランジスタ $T r 2$ のゲートソース間電圧である。

【0035】

その結果、画素回路 5 では、休止期間の間、駆動トランジスタ $T r 2$ のゲート電圧 V_g が書込信号 $W S$ の電圧より低くなり、書込トランジスタ $T r 1$ を介したリーク電流が発生し、駆動トランジスタ $T r 2$ のゲート電圧 V_g が変化する。これにより画素回路 5 では、休止期間を間に挟んだ連続する発光期間で、駆動トランジスタ $T r 2$ のゲートソース間電圧 V_{gs} が変化し、有機 EL 素子 8 の発光輝度が変化することになる。なお図 8 では、休止期間におけるゲート電圧 V_g の変化を ΔV_g により示す。

【 0 0 3 6 】

ここでこのリーク電流の大きさは、休止期間の間の信号線 D T L の電圧に応じて変化することから、この休止期間を間に挟んだ連続する発光期間における発光輝度の変化は、同一の信号線 D T L に接続された他の画素回路 5 の発光輝度に応じて変化することになる。その結果、画像表示装置では、シェーディング、クロストーク等が発生し、画質が劣化することになる。

【 0 0 3 7 】

この問題を解決する 1 つの方法として、書込信号 W S の L レベル電圧を一段と低くし、リーク電流を防止することが考えられる。しかしながらこの場合、書込信号 W S の振幅が書込トランジスタ T r 1 の耐圧限界を越えてしまうことになり、実際には適用できない。

10

【 0 0 3 8 】

本発明は以上の点を考慮してなされたもので、発光期間の途中に休止期間を設ける構成において、画質の劣化を有効に回避することができる画像表示装置及び画像表示装置の駆動方法を提案しようとするものである。

【課題を解決するための手段】

【 0 0 3 9 】

上記の課題を解決するため請求項 1 の発明は、画像表示装置に適用して、画素回路をマトリックス状に配置した表示部と、前記表示部に設けられた信号線に駆動信号を出力する信号線駆動回路と、前記表示部に設けられた走査線に少なくとも電源用駆動信号及び書込信号を出力する走査線駆動回路とを有する。また前記画素回路は、発光素子と、前記電源用駆動信号がドレインに印加され、ゲートソース間電圧に応じた駆動電流により前記発光素子を電流駆動する駆動トランジスタと、前記ゲートソース間電圧を保持する保持容量と、前記書込信号により前記駆動トランジスタのゲートを前記信号線に接続し、前記保持容量の端子電圧を前記信号線の電圧に設定する書込トランジスタとを少なくとも有し、前記発光素子を発光させる発光期間と、前記発光素子の発光を停止させる非発光期間とを交互に繰り返す。前記発光期間は、途中に、前記発光素子の発光を一時的に停止する休止期間が設けられる。前記走査線駆動回路は、少なくとも前記休止期間において、前記電源用駆動信号の走査線をフローティング状態に設定して前記発光素子の発光を停止させる。

20

【 0 0 4 0 】

また請求項 5 の発明は、画像表示装置の駆動方法に適用して、前記画像表示装置は、画素回路をマトリックス状に配置した表示部と、前記表示部に設けられた信号線に駆動信号を出力する信号線駆動回路と、前記表示部に設けられた走査線に電源用駆動信号及び書込信号を出力する走査線駆動回路とを有する。また前記画素回路は、発光素子と、前記電源用駆動信号がドレインに印加され、ゲートソース間電圧に応じた駆動電流により前記発光素子を電流駆動する駆動トランジスタと、前記ゲートソース間電圧を保持する保持容量と、前記書込信号により前記駆動トランジスタのゲートを前記信号線に接続し、前記保持容量の端子電圧を前記信号線の電圧に設定する書込トランジスタとを少なくとも有する。また前記発光素子を発光させる発光期間と、前記発光素子の発光を停止させる非発光期間とを交互に繰り返す。前記発光期間は、途中に、前記発光素子の発光を一時的に停止する休止期間が設けられる。前記駆動方法は、少なくとも前記休止期間において、前記電源用駆動信号の走査線をフローティング状態に設定して前記発光素子の発光を停止させるフローティングのステップを有する。

30

40

【 0 0 4 1 】

請求項 1 又は請求項 5 の構成によれば、休止期間が開始すると、電源用駆動信号の走査線がフローティング状態に設定されることにより、発光素子は、蓄積電荷の放電により発光を停止し、発光素子の駆動トランジスタ側端は、この発光を停止した時点の電圧に保持されることになる。従って休止期間の間、発光素子の駆動トランジスタ側端とは逆側端の電圧以下に電源用駆動信号の電圧を立ち下げるにより保持容量の発光素子側端電圧を立ち下げて保持容量の端子間電圧を駆動トランジスタのしきい値電圧以上の電圧に設定する場合に比して、駆動トランジスタのソース電圧を高い電圧に保持することができる。その結

50

果、書込トランジスタにおけるリーク電流を防止することができ、このリーク電流による画質劣化を防止することができる。

【発明の効果】

【0042】

本発明によれば、発光期間の途中に休止期間を設ける構成において、画質の劣化を有効に回避することができる。

【発明を実施するための最良の形態】

【0043】

以下、適宜図面を参照しながら本発明の実施例を詳述する。

【実施例1】

10

【0044】

(1) 実施例の構成

図2は、本発明の実施例1の画像表示装置を示すブロック図である。また図3は、この画像表示装置11を図6との対比により示すブロック図である。この画像表示装置11は、走査線駆動回路14の構成が異なる点を除いて、画像表示装置1と同一に構成される。また走査線駆動回路14は、ドライブスキャン回路(DSCN)14Bの構成が異なる点を除いて、画像表示装置1の走査線駆動回路4と同一に構成される。従ってこの画像表示装置11において、図6について上述した画像表示装置1と同一の構成は、対応する符号を付して示し、重複した説明は省略する。なおこの図2においては、赤色、緑色、青色のカラーフィルタが設けられた画素回路5をそれぞれ符号R、G、Bにより示す。

20

【0045】

ここでドライブスキャン回路14B(図3)は、各走査線DSLへの駆動信号DSの出力段に、電源Vcc及びVss2にそれぞれドレインを接続したPチャンネル型トランジスタTr3及びNチャンネル型トランジスタTr4が設けられる。ドライブスキャン回路14Bは、各出力段において、これらトランジスタTr3及びTr4のソースが接続されて対応する走査線DSLに接続される。ドライブスキャン回路14Bは、トランジスタTr3及びTr4がスイッチ回路として機能し、トランジスタTr3及びTr4を選択的にオン動作させて駆動信号DSをそれぞれ電圧Vcc及びVss2に設定する。またトランジスタTr3及びTr4の双方をオフ状態に設定して、駆動信号DSの走査線DSLをフローティング状態に設定する。

30

【0046】

ドライブスキャン回路14Bは、所定のサンプリングパルスSPをクロックCKで処理してこれらトランジスタTr3及びTr4をオンオフ制御する制御信号S2及びS3を生成し、この制御信号S2及びS3をそれぞれトランジスタTr3及びTr4のゲートに入力する。

【0047】

ここで図1は、図8との対比により、トランジスタTr3及びTr4の制御の説明に供するタイムチャートである。なおこの図1においては、駆動信号DSの走査線DSLをフローティング状態に設定する期間を符号TFにより示す。画素回路5は、一時的に有機EL素子8の発光を休止させる休止期間が設けられ、休止期間の直前の第1発光期間と、休止期間の直後の第2発光期間とにより発光期間が形成される。

40

【0048】

画素回路5は、これら第1発光期間の間及び第2発光期間の間、制御信号S2及びS3が共にLレベルに設定されて駆動信号DSが電圧Vccに保持される(図1(F)~(H))。これにより画素回路5は、発光期間の間、保持容量Csに設定された駆動トランジスタTr2のゲートソース間電圧Vgsに応じた駆動電流で有機EL素子8を電流駆動し、有機EL素子8をゲートソース間電圧Vgsに応じた発光輝度で発光させる(図1(D)及び(E))。

【0049】

また休止期間において、画素回路5は、制御信号S2及びS3がそれぞれHレベル及び

50

Lレベルに設定されて駆動信号D Sの走査線D S Lがフローティングの状態に保持される。これにより画素回路5は、休止期間が開始すると、駆動トランジスタT r 2への電源V c cの供給が停止して有機E L素子8が発光を停止する。

【0050】

より詳細に、画素回路5は、電源V c cの供給の停止により、有機E L素子8を介して、有機E L素子8の浮遊容量C e lに蓄積された蓄積電荷の放電が開始し、その結果、駆動トランジスタT r 2のソース電圧V sが徐々に低下する。また有機E L素子8の端子間電圧が有機E L素子8のしきい値電圧E L V t hになると、この放電が停止して有機E L素子8が発光が停止する(図1(E))。

【0051】

その結果、休止期間になると、画素回路5は、駆動トランジスタT r 2のソース電圧V sが、有機E L素子8のカソード電圧V c a t hに有機E L素子8のしきい値電圧E L V t hを加算した電圧V c a t h + E L V t hに低下して保持される。また駆動トランジスタT r 2のゲート電圧V gは、このソース電圧V sの低下に連動して低下し、直前の第1発光期間における駆動トランジスタT r 2のゲートソース間電圧V g sにソース電圧V sを加算した電圧V g s + V s (V c a t h + E L V t h)に低下して保持される。

【0052】

これによりこの実施例では、駆動信号D Sを電圧V s s 2に設定して休止期間を設ける場合(図8)に比して、休止期間における駆動トランジスタT r 2のゲート電圧V gを高い電圧に保持することができる。その結果、画素回路5は、この休止期間でゲート電圧V gが最も低くなる黒表示の場合でも、書込トランジスタT r 1を十分にカットオフ状態に保持することが可能となり、休止期間を設けて発光期間の繰り返し周波数を増大させる場合でも、画質の劣化を有効に回避することができる。

【0053】

さらに画素回路5は、時点t 0で非発光期間が開始すると、時点t 1までの一定期間の間、同様に、制御信号S 2及びS 3がそれぞれHレベル及びLレベルに設定されて駆動信号D Sの走査線D S Lがフローティングの状態に保持される。その後、画素回路5は、制御信号S 2及びS 3が共にHレベルに設定されて駆動信号D Sが電圧V s s 2に立ち下げられた後(図1(C)、(F)~(H))、書込信号W Sが立ち上げられて駆動トランジスタT r 2のゲート電圧V gがしきい値電圧の補正用電圧V o f sに設定される(図1(A)~(E))。これにより画素回路5は、保持容量C sの端子間電圧が電圧V o f s - V s s 2に設定され、駆動トランジスタT r 2のしきい値電圧を補正する処理の準備を実行する。

【0054】

また続いて画素回路5は、制御信号S 2及びS 3が共にLレベルに設定されて駆動信号D Sが電圧V c cに設定され、駆動トランジスタT r 2への電源の供給が開始されて駆動トランジスタT r 2のしきい値電圧を補正する。また書込信号W Sの制御により、駆動トランジスタT r 2の移動度を補正すると共に、階調設定用電圧V s i gをサンプリングし、続く発光期間を開始する。

【0055】

(2) 実施例の動作

以上の構成において、この画像表示装置11では、信号線駆動回路3において、順次入力される画像データD 1が表示部2の信号線D T Lに振り分けられた後、ディジタルアナログ変換処理される。これにより画像表示装置11では、信号線D T Lに接続された各画素の階調を指示する階調電圧V i nが信号線D T L毎に作成される。画像表示装置11では、走査線駆動回路14による表示部2の駆動により、表示部2を構成する各画素回路5に例えば線順次によりこの階調電圧V i nに応じた電圧が設定される。また各画素回路5では、この階調電圧V i nに応じた発光輝度によりそれぞれ有機E L素子8が発光する(図7)。これにより画像表示装置11では、画像データD 1に応じた画像を表示部2で表示することができる。

10

20

30

40

50

【0056】

より具体的に、画素回路5においては、ソースフォロワ回路構成の駆動トランジスタ T_r2 により有機EL素子8が電流駆動される。画素回路5においては、この駆動トランジスタ T_r2 のゲートソース間に設けられた保持容量 C_s のゲート側端の電圧が階調電圧 V_{in} に応じた電圧 V_{sig} に設定される。これにより画像表示装置11では、画像データD1に応じた発光輝度により有機EL素子8を発光させて所望の画像を表示する。

【0057】

しかしながらこれら画素回路5に適用される駆動トランジスタ T_r2 は、しきい値電圧 V_{th} のばらつきが大きい欠点がある。その結果、画像表示装置11では、単に保持容量 C_s のゲート側端電圧を階調電圧 V_{in} に応じた電圧 V_{sig} に設定したのでは、駆動トランジスタ T_r2 のしきい値電圧 V_{th} のばらつきにより有機EL素子8の発光輝度がばらつき、画質が劣化する。

10

【0058】

そこで画像表示装置11では、事前に、駆動トランジスタ T_r2 のソースをドレインとして機能させるのに十分な電圧 V_{ss2} に駆動信号DSを立ち下げることにより、保持容量 C_s の有機EL素子8側端電圧を立ち下げた後、書込トランジスタ T_r1 を介して駆動トランジスタ T_r2 のゲート電圧がしきい値電圧補正用の固定電圧 V_{ofs} に設定される。これにより画像表示装置11では、保持容量 C_s の端子間電圧が駆動トランジスタ T_r2 のしきい値電圧 V_{th} 以上に設定される。またその後、駆動信号DSが電圧 V_{cc} に立ち上げられ、駆動トランジスタ T_r2 を介して、この保持容量 C_s の端子間電圧が放電される。これらの一連の処理により、画像表示装置11では、保持容量 C_s の端子間電圧が、事前に、駆動トランジスタ T_r2 のしきい値電圧 V_{th} に設定される。

20

【0059】

その後、画像表示装置11では、階調電圧 V_{in} に固定電圧 V_{ofs} を加算した階調設定用電圧 V_{sig} が駆動トランジスタ T_r2 のゲート電圧に設定される。これにより画像表示装置11では、駆動トランジスタ T_r2 のしきい値電圧 V_{th} のばらつきによる画質劣化を防止することができる。

【0060】

また一定時間 T_μ の間、駆動トランジスタ T_r2 に電源 V_{cc} を供給した状態で、駆動トランジスタ T_r2 のゲート電圧を階調設定用電圧 V_{sig} に保持することにより、駆動トランジスタ T_r2 の移動度のばらつきによる画質劣化を防止することができる。

30

【0061】

しかしながらこのようにして各画素回路5に階調を設定して発光期間により発光させる場合、フリッカが目視される恐れがある。この場合、発光期間の間に、有機EL素子8の発光を一時停止させる休止期間を設けることにより、発光期間の繰り返し周波数を2倍に増大させ、フリッカを目立たなくすることができる。

【0062】

しかしながら非発光期間用の電圧 V_{ss2} に駆動信号DSを設定して休止期間を設ける場合には、駆動トランジスタ T_r2 のゲート電圧 V_g が必要以上に低下する。その結果、画素回路5では、書込トランジスタ T_r1 にリーク電流が発生し、休止期間の間で保持容量 C_s の端子間電圧が変化することになる。これによりこの場合、シェーディング、クロストーク等が発生し、画質が劣化することになる。

40

【0063】

この問題を解決する1つの方法として、書込トランジスタ T_r1 の制御に係る書込信号WSのLレベル電圧を一段と低くし、リーク電流を防止することが考えられる。しかしながらこの場合、書込信号WSの振幅が書込トランジスタ T_r1 の耐圧限界を越えてしまうことになり、実際には適用できない。

【0064】

そこでこの実施例では、ドライブスキャン回路14Bに設けられたトランジスタ T_r3 及び T_r4 の制御により、休止期間の間、電源用の走査線DSLをフローティング状態に

50

保持する。この場合、画素回路 5 では、駆動トランジスタ T_{r2} への電源 V_{cc} の供給が停止されることから、有機 EL 素子 8 に蓄積された電荷が有機 EL 素子 8 を介して放電し、徐々に、駆動トランジスタ T_{r2} のソース電圧 V_s が低下する。また有機 EL 素子 8 の端子間電圧が有機 EL 素子 8 のしきい値電圧になると、有機 EL 素子 8 を介した放電が停止し、駆動トランジスタ T_{r2} のソース電圧 V_s は一定電圧に保持されることになる。

【0065】

その結果、この実施例では、休止期間の間、駆動信号 D_S を電圧 V_{ss2} に立ち下げる場合に比して、駆動トランジスタ T_{r2} のソース電圧 V_s を高い電圧に保持することができ、またこれに対応して駆動トランジスタ T_{r2} のゲート電圧 V_g の必要以上の低下を防止することができる。これによりこの実施例では、休止期間における書込トランジスタ T_{r1} のリーク電流を防止することができ、休止期間における保持容量 C_s の端子間電圧の変動を防止して画質劣化を防止することができる。

10

【0066】

ところでこのようにフローティング状態に保持する代わりに、駆動信号 D_S の電圧の設定により、駆動トランジスタ T_{r2} のゲート電圧をフローティング状態により設定される電圧に設定する方法が考えられる。具体的には、図 1 との対比により図 4 に示すように、電圧 V_{ss2} より高い電圧であって、有機 EL 素子 8 のカソード電圧 V_{cath} に有機 EL 素子 8 のしきい値電圧を加算した電圧以下の電圧 V_m に駆動信号 D_S を設定する方法である。この場合、同様に、休止期間において、駆動トランジスタ T_{r2} のゲート電圧 V_g の必要以上の低下を防止することができる。

20

【0067】

しかしながらこの方法の場合、ドライブスキャン回路 14B に、この電圧 V_m の電源を設ける必要があり、また各走査線 $D_S L$ に、この電圧 V_m を選択出力するトランジスタ、このトランジスタを制御する制御回路を設けることが必要になる。従って従来に比して一段と走査線駆動回路の構成が複雑になる。

【0068】

しかしながらこの実施例によれば、単にドライブスキャン回路 14B における出力段の制御を変更するだけの簡易な構成により、フリッカを防止し、画質の劣化を防止することができる。従って走査線駆動回路を構成するモジュールの構成を単純化することができ、さらには画像表示装置 11 を狭額縁化することができる。

30

【0069】

さらにこの実施例では、非発光期間においても、始めに駆動信号 D_S の走査線 $D_S L$ をフローティング状態に設定して有機 EL 素子 8 の発光を停止した後、駆動信号 D_S を電圧 V_{ss2} に立ち下げて保持容量 C_s の端子間電圧が駆動トランジスタ T_{r2} のしきい値電圧 V_{th} 以上の電圧に設定される。その後、駆動トランジスタ T_{r2} を介した放電により保持容量 C_s の端子間電圧が駆動トランジスタ T_{r2} のしきい値電圧 V_{th} に設定される。

【0070】

これによりこの実施例では、直接、駆動信号 D_S を電圧 V_{ss2} に立ち下げて非発光期間を開始する場合に比して、電源 V_{ss2} の負担を軽減することができる。従ってこの実施例では、休止期間に係る構成を有効に利用して、一段とドライブスキャン回路 14B の構成を簡略化することができ、さらには消費電力を低減することができる。

40

【0071】

(3) 実施例の効果

以上の構成によれば、発光期間の途中に設ける休止期間において、電源用の走査線をフローティング状態に保持することにより、発光期間の途中に休止期間を設ける構成において、画質の劣化を有効に回避することができる。

【0072】

また非発光期間において、電源用の走査線をフローティング状態に設定した後、電源用の駆動信号を立ち下げて保持容量の端子間電圧を駆動トランジスタのしきい値電圧以上の

50

電圧に設定することにより、休止期間に係る構成を有効に利用して、一段と構成を簡略化することができ、さらには消費電力を低減することができる。

【 0 0 7 3 】

またしきい値電圧の補正用電圧と発光素子の階調に対応する電圧とを交互に信号線に出力すると共に、書込トランジスタを介して保持容量の端子電圧をしきい値電圧の補正用電圧に設定し、保持容量の端子間電圧を駆動トランジスタのしきい値電圧以上の電圧に設定することにより、画素回路を2つのトランジスタにより作成する構成に適用して、休止期間を設けることによる画質の劣化を有効に回避することができる。

【 実施例 2 】

【 0 0 7 4 】

図5は、図1との対比により本発明の実施例2の画像表示装置の説明に供するタイムチャートである。この実施例の画像表示装置は、休止期間のみ、駆動信号DSの走査線DSLをフローティング状態に保持する。

【 0 0 7 5 】

この実施例のように、休止期間のみ、駆動信号DSの走査線をフローティング状態に保持するようにしても、実施例1と同様の効果を得ることができる。

【 実施例 3 】

【 0 0 7 6 】

なお上述の実施例においては、信号線を介して保持容量の端子電圧をしきい値電圧補正用の固定電圧Vofsに設定することにより、保持容量の端子間電圧を駆動トランジスタのしきい値電圧以上の電圧に設定する場合について述べたが、本発明はこれに限らず、別途トランジスタを設け、このトランジスタのオンオフ制御により保持容量の端子電圧をしきい値電圧補正用の固定電圧Vofsに設定する場合等にも広く適用することができる。

【 0 0 7 7 】

また上述の実施例においては、フリッカの防止を目的に休止期間を設ける場合について述べたが、本発明はこれに限らず、例えば各種の補正を目的に休止期間を設ける場合等にも広く適用することができる。

【 0 0 7 8 】

また上述の実施例においては、駆動トランジスタを介した放電により保持容量の端子間電圧を駆動トランジスタのしきい値電圧に設定する処理を、1回の期間で実行する場合について述べたが、本発明はこれに限らず、この処理を複数回の期間で実行する場合にも広く適用することができる。

【 0 0 7 9 】

また上述の実施例においては、Nチャンネル型のトランジスタを駆動トランジスタに適用する場合について述べたが、本発明はこれに限らず、Pチャンネル型のトランジスタを駆動トランジスタに適用する画像表示装置等に広く適用することができる。

【 0 0 8 0 】

また上述の実施例においては、本発明を有機EL素子の画像表示装置に適用する場合について述べたが、本発明はこれに限らず、電流駆動型の各種自発光素子による画像表示装置に広く適用することができる。

【 産業上の利用可能性 】

【 0 0 8 1 】

本発明は、画像表示装置及び画像表示装置の駆動方法に関し、例えば有機EL素子によるアクティブマトリックス型の画像表示装置に適用することができる。

【 図面の簡単な説明 】

【 0 0 8 2 】

【 図 1 】 本発明の実施例1の画像表示装置の動作の説明に供するタイムチャートである。

【 図 2 】 本発明の実施例1の画像表示装置を示すブロック図である。

【 図 3 】 図2の画像表示装置を詳細に示すブロック図である。

【 図 4 】 休止期間用の電圧設定による動作例を示すタイムチャートである。

10

20

30

40

50

【図 5】本発明の実施例 2 の画像表示装置の動作の説明に供するタイムチャートである。

【図 6】従来の画像表示装置を示すブロック図である。

【図 7】図 6 の画像表示装置の動作の説明に供するタイムチャートである。

【図 8】図 6 の画像表示装置において休止期間を設ける場合の動作の説明に供するタイムチャートである。

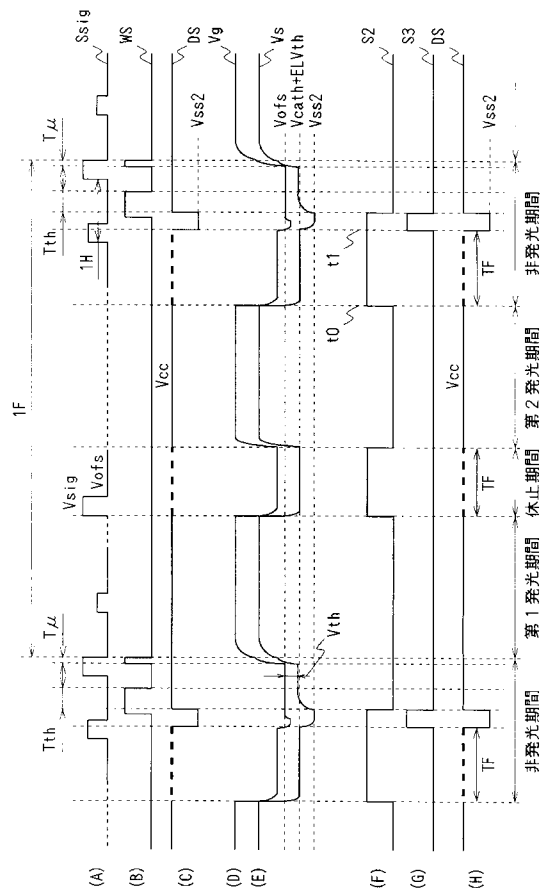
【符号の説明】

【 0 0 8 3 】

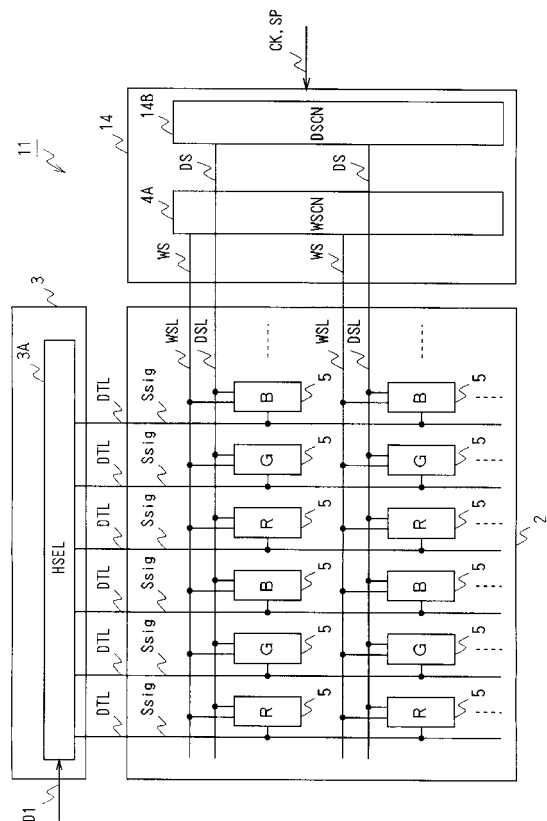
1、1 1 ... 画像表示装置、2 ... 表示部、3 ... 信号線駆動回路、4、1 4 ... 走査線駆動回路、4 B、1 4 B ... ドライブスキャン回路、5 ... 画素回路、8 ... 有機 E L 素子、C s ... 保持容量、T r 1 ~ T r 4 ... トランジスタ

10

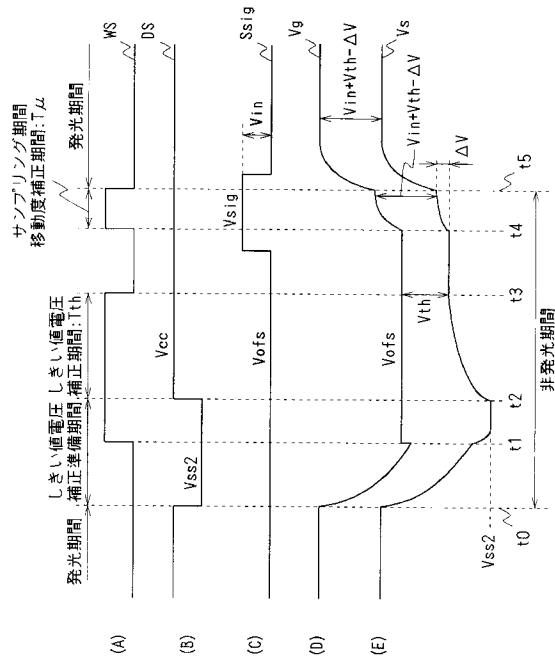
【 図 1 】



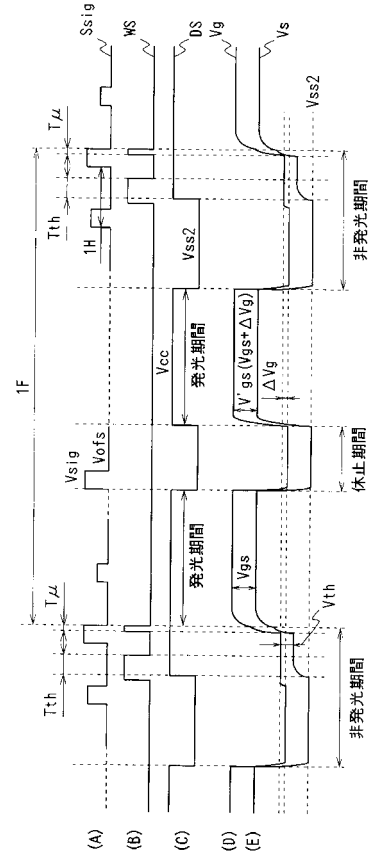
【 図 2 】



【図 7】



【図 8】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 4 2 A
	G 0 9 G 3/20	6 7 0 J
	H 0 5 B 33/14	A
	G 0 9 G 3/20	6 1 2 G

F ターム(参考) 3K107 AA01 BB01 CC33 EE03 HH02 HH04 HH05
5C080 AA06 BB05 CC03 DD05 DD18 EE28 EE30 FF07 FF11 HH09
JJ02 JJ03 JJ04

专利名称(译)	图像显示装置和图像显示装置的驱动方法		
公开(公告)号	JP2010107630A	公开(公告)日	2010-05-13
申请号	JP2008277899	申请日	2008-10-29
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/043 G09G2300/0814 G09G2300/0819 G09G2320/043 G09G2320/046		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.622.C G09G3/20.641.P G09G3/20.611.H G09G3/20.642.A G09G3/20.670.J H05B33/14.A G09G3/20.612.G G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD18 5C080/EE28 5C080/EE30 5C080/FF07 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/AB34 5C380/BA10 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB08 5C380/BB09 5C380/BD02 5C380/BE03 5C380/CA08 5C380/CA12 5C380/CA32 5C380/CB01 5C380/CB20 5C380/CB27 5C380/CB31 5C380/CC02 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CD022 5C380/CF23 5C380/DA02 5C380/DA06		
外部链接	Espacenet		

摘要(译)

图像显示装置及其驱动方法技术领域本发明涉及图像显示装置及其驱动方法，例如应用于使用有机EL元件的有源矩阵图像显示装置，在发光期间的中间设置暂停期间，以提高图像质量。使有效避免变质成为可能。根据本发明，用于电源的扫描线在发光时段的中间设置的休息时段期间保持处于浮动状态。[选型图]图1

