

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2010-8941
(P2010-8941A)

(43) 公開日 平成22年1月14日 (2010.1.14)

(51) Int.Cl.	F I	テーマコード (参考)
G 0 9 G 3/30 (2006.01)	G 0 9 G 3/30 J	3 K 1 0 7
G 0 9 G 3/20 (2006.01)	G 0 9 G 3/20 6 4 1 D	5 C 0 8 0
H 0 1 L 51/50 (2006.01)	G 0 9 G 3/20 6 2 4 B	
	G 0 9 G 3/20 6 4 1 K	
	H 0 5 B 33/14 A	
審査請求 未請求 請求項の数 4 O L (全 12 頁)		

(21) 出願番号 特願2008-171287 (P2008-171287)	(71) 出願人 306037311 富士フイルム株式会社 東京都港区西麻布2丁目26番30号
(22) 出願日 平成20年6月30日 (2008.6.30)	(74) 代理人 100079049 弁理士 中島 淳
	(74) 代理人 100084995 弁理士 加藤 和詳
	(74) 代理人 100085279 弁理士 西元 勝一
	(74) 代理人 100099025 弁理士 福田 浩志
	(72) 発明者 瀬戸 康宏 神奈川県足柄上郡開成町牛島577番地 富士フイルム株式会社内
最終頁に続く	

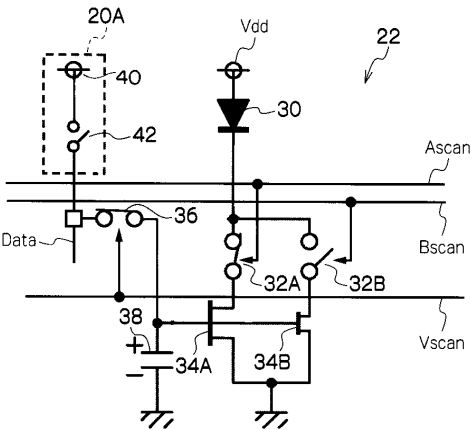
(54) 【発明の名称】 画素回路及び表示装置

(57) 【要約】

【課題】 周辺回路を複雑にすることなくノーマリオン特性の駆動トランジスタを用いて発光ダイオードを駆動する。

【解決手段】 画素回路22は、アノードが所定の電源Vddに接続されたOLED30と、ノーマリオン特性である高輝度用駆動トランジスタ34A及び低輝度用駆動トランジスタ34Bと、一端が高輝度用駆動トランジスタ34A及び低輝度用駆動トランジスタ34Bのゲートに各々接続され、他端が接地されたコンデンサ38と、高輝度用駆動トランジスタ34A及び低輝度用駆動トランジスタ34BのドレインとOLED30のカソードとの間に各々接続された高輝度用スイッチ32A及び低輝度用スイッチ32Bと、一端が画像データが出力されるデータラインDataに接続され、他端がコンデンサ38の一端及び高輝度用駆動トランジスタ34A及び低輝度用駆動トランジスタ34Bのゲートに接続された、コンデンサ38の充電用スイッチ36と、を備える。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

アノードが所定の電源に接続された発光ダイオードと、
ノーマリオン特性であると共に駆動特性が異なる複数の駆動トランジスタと、
一端が前記複数の駆動トランジスタのゲートに各々接続され、他端が接地された容量素子と、

前記複数の駆動トランジスタのドレインと前記発光ダイオードのカソードとの間に各々接続された複数の切替用スイッチと、

一端が画像データが出力されるデータラインに接続され、他端が前記容量素子の一端及び前記複数の駆動トランジスタのゲートに接続された、前記容量素子の充電用スイッチと

10

、
を備えた画素回路。

【請求項 2】

前記発光ダイオードが、有機 EL 素子である

請求項 1 記載の画素回路。

【請求項 3】

複数の前記請求項 1 又は請求項 2 記載の画素回路と、

予め定めたフレーム期間のうち前記データラインに画像データが出力されているデータ出力期間に前記充電用スイッチをオンする充電用スイッチ制御手段と、

前記フレーム期間のうち前記データ出力期間終了後の駆動トランジスタ駆動期間に、前記画像データに応じて前記複数の切替用スイッチの何れかをオンする切替用スイッチ制御手段と、

20

を備えた表示装置。

【請求項 4】

前記フレーム期間が前記複数の駆動トランジスタの個数に応じて分割され、

前記充電用スイッチ制御手段は、各分割期間の前記データ出力期間に前記充電用スイッチをオンし、

前記切替用スイッチ制御手段は、各分割期間の前記データ出力期間終了後の駆動トランジスタ駆動期間に、対応する前記切替用スイッチをオンする

請求項 3 記載の表示装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画素回路及び表示装置に係り、特に、発光ダイオードを用いた画素回路及び表示装置に関する。

【背景技術】

【0002】

近年、表示素子として有機 EL（エレクトロルミネッセンス）素子（以下、OLED：Organic light-emitting diode）を用いた表示装置が注目されており、OLEDを駆動する回路等で様々な技術が提案されている（例えば特許文献 1～3 参照）。この OLED を駆動させるためには、例えば図 8 に示すように、最低 2 つの TFT（Thin Film Transistor）で構成される駆動トランジスタが必要となる。図 8 に示す画素回路 100 では、スキャンライン 102 にスキャン信号が出力されてスイッチングトランジスタ 104 がオンし、データライン 106 にデータ信号（画像信号）が出力されると、データ信号に応じて保持容量素子 108 が充電される。そして、スイッチングトランジスタ 104 がオフされると、保持容量素子 108 に充電されたデータ信号に応じた電圧が駆動トランジスタ 110 のゲートに印加される。これにより、画像に応じた輝度で OLED 112 が発光する。

40

【0003】

OLED 112 は、液晶と異なって電流駆動素子であり、その輝度は駆動トランジスタ

50

のゲートソース間電圧 V_{gs} で制御する。すなわち、OLED 112 は、ゲートソース間電圧に応じて流れるドレイン電流に応じた輝度で発光する。このため、駆動トランジスタ 110 のゲートソース間電圧とドレイン電流との関係を示す駆動特性がシフトする（以下、特性シフト）と表示パネルの輝度が変化してしまう。従って、各画素の駆動トランジスタに求められる特性としては、各駆動トランジスタの信頼性が高いこと、すなわち通電による特性シフトが発生したり電荷の移動度に変化が発生したりするなどの特性変化が少ないことと、輝度ムラがなく面内均一性があること、すなわち各駆動トランジスタの特性のバラツキが少ないことの 2 点が挙げられる。

【0004】

IGZO (In-Ga-Zn-O) などで構成された無機酸化物の TFT を OLED の画素回路に用いた場合、上記の駆動トランジスタに求められる特性のうち、面内均一性に関しては優れていることが報告されている (Proceedings of 2007 International TFT Conference, Rome, Italy 7. 2)。

【0005】

また、無機酸化物の TFT ではノーマリオン特性、すなわちゲートソース間電圧がゼロでもドレイン電流が流れる特性になりやすく、上記の信頼性に関しては、ノーマリオン特性を示す TFTの方が、特性シフトが小さい傾向を示し駆動トランジスタに適している。

【特許文献 1】特開 2003-150104 号公報

【特許文献 2】特開 2000-347624 号公報

【特許文献 3】特開 2004-317677 号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、ノーマリオン特性を示す TFT を上記特許文献 1～3 に記載されたような OLED の画素回路に用いた場合、漏れ電流が流れて OLED が誤発光し、画質が低下してしまう。このため、例えばデータラインを制御するデータドライバの接地線を 0 V より低い電位とするためにマイナス電源が必要になる等、周辺回路が複雑になる、という問題があった。また、ノーマリオン特性を示す TFT を用いた場合、特性シフトにより階調制御が困難になる、という問題もあった。

【0007】

本発明は上記問題点を解決するためになされたものであり、周辺回路を複雑にすることなく、ノーマリオン特性の駆動トランジスタを用いて表示素子としての発光ダイオードを駆動する画素回路及び表示装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

上記課題を解決するため、請求項 1 記載の発明の画素回路は、アノードが所定の電源に接続された発光ダイオードと、ノーマリオン特性であると共に駆動特性が異なる複数の駆動トランジスタと、一端が前記複数の駆動トランジスタのゲートに各々接続され、他端が接地された容量素子と、前記複数の駆動トランジスタのドレインと前記発光ダイオードのカソードとの間に各々接続された複数の切替用スイッチと、一端が画像データが出力されるデータラインに接続され、他端が前記容量素子の一端及び前記複数の駆動トランジスタのゲートに接続された、前記容量素子の充電用スイッチと、を備えたことを特徴とする。

【0009】

この発明によれば、特性シフトが少ないノーマリオン特性であると共に駆動特性が異なる複数の駆動トランジスタと、この複数の駆動トランジスタのドレインと発光ダイオードのカソードとの間に各々接続された複数の切替用スイッチと、を備えた構成としている。なお、請求項 2 に記載したように、前記発光ダイオードが、有機 EL 素子である構成とすることができる。

10

20

30

40

50

【0010】

このように、ノーマリオン特性の駆動トランジスタを用いるため、特性シフトが少なく発光ダイオードの誤発光を防ぐことができ、画質の低下を防ぐことができる。また、所望の階調領域を異なる駆動特性の複数の駆動トランジスタで分担することが可能となるため、階調数の低下を防ぐことができ、階調制御を容易にすることができる。

【0011】

請求項3記載の発明は、複数の前記請求項1又は請求項2記載の画素回路と、予め定めたフレーム期間のうち前記データラインに画像データが出力されているデータ出力期間に前記充電用スイッチをオンする充電用スイッチ制御手段と、前記フレーム期間のうち前記データ出力期間終了後の駆動トランジスタ駆動期間に、前記画像データに応じて前記複数の切替用スイッチの何れかをオンする切替用スイッチ制御手段と、を備えたことを特徴とする。

10

【0012】

この発明によれば、特性シフトが少ないノーマリオン特性であると共に駆動特性が異なる複数の駆動トランジスタと、この複数の駆動トランジスタのドレインと発光ダイオードのカソードとの間に各々接続された複数の切替用スイッチと、を備えた構成の画素回路を備えているため、発光ダイオードの誤発光を防ぐことができ、画質の低下を防ぐことができると共に、階調数の低下を防ぐことができ、階調制御を容易にすることができる。

【0013】

また、請求項4に記載したように、前記フレーム期間が前記複数の駆動トランジスタの個数に応じて分割され、前記充電用スイッチ制御手段は、各分割期間の前記データ出力期間に前記充電用スイッチをオンし、前記切替用スイッチ制御手段は、各分割期間の前記データ出力期間終了後の駆動トランジスタ駆動期間に、対応する前記切替用スイッチをオンするようにしてもよい。

20

【発明の効果】

【0014】

本発明によれば、周辺回路を複雑にすることなく、ノーマリオン特性の駆動トランジスタを用いて表示素子としての発光ダイオードを駆動することができる、という効果を有する。

【発明を実施するための最良の形態】

30

【0015】

以下、図面を参照して本発明の実施形態について説明する。

【0016】

図1には、本実施形態に係る表示装置10の概略構成図を示した。この表示装置10は、OLEDを用いた表示パネル12、第一の走査線駆動回路14、第二の走査線駆動回路16、充電線駆動回路18、及びデータ線駆動回路20を含んで構成されている。

【0017】

表示パネル12は、N行M列分の画素回路22₁₁～22_{NM}を備えている。第一の走査線駆動回路14と1行目の画素回路22₁₁～22_{1M}とは、第一の走査線A_{scan1}により接続されており、第一の走査線駆動回路14と2行目の画素回路22₂₁～22_{2M}とは、第一の走査線A_{scan2}により接続されており、以下同様に、第一の走査線駆動回路14とN行目の画素回路22_{N1}～22_{NM}とは、第一の走査線A_{scanN}により接続されている。

40

【0018】

第二の走査線駆動回路16と1行目の画素回路22₁₁～22_{1M}とは、第二の走査線B_{scan1}により接続されており、第二の走査線駆動回路16と2行目の画素回路22₂₁～22_{2M}とは、第二の走査線B_{scan2}により接続されており、以下同様に、第二の走査線駆動回路16とN行目の画素回路22_{N1}～22_{NM}とは、第二の走査線B_{scanN}により接続されている。

【0019】

50

充電線駆動回路 18 と 1 行目の画素回路 22₁₁ ~ 22_{1M} とは、充電線 Vscan1 により接続されており、充電線駆動回路 18 と 2 行目の画素回路 22₂₁ ~ 22_{2M} とは、充電線 Vscan2 により接続されており、以下同様に、充電線駆動回路 18 と N 行目の画素回路 22_{N1} ~ 22_{NM} とは、充電線 VscanN により接続されている。

【0020】

データ線駆動回路 20 と 1 列目の画素回路 22₁₁ ~ 22_{N1} とは、データ線 Data1 により接続されており、データ線駆動回路 20 と 2 列目の画素回路 22₁₂ ~ 22_{N2} とは、データ線 Data2 により接続されており、以下同様に、データ線駆動回路 20 と M 列目の画素回路 22_{1M} ~ 22_{NM} とは、データ線 DataM により接続されている。

【0021】

なお、各画素回路は同一構成であるため、画素回路を特に限定しない場合には、単に画素回路 22 と称する。また、データ線、第一の走査線、第二の走査線、及び充電線についても、特に限定しない場合には、それぞれ単に Data、A scan、B scan、Vscan と称する。

【0022】

図 2 には、画素回路 22 の回路図を示した。同図に示すように、画素回路 22 は、OLED30、高輝度用スイッチ 32A、低輝度用スイッチ 32B、高輝度用駆動トランジスタ 34A、低輝度用駆動トランジスタ 34B、充電用スイッチ 36、及びコンデンサ 38 を含んで構成されている。

【0023】

OLED30 のアノードは、所定の電源 Vdd に接続されており、カソードは、高輝度用スイッチ 32A 及び低輝度用スイッチ 32B の一端に接続されている。

【0024】

高輝度用スイッチ 32A の他端は、高輝度用駆動トランジスタ 34A のドレインに接続され、低輝度用スイッチ 32B の他端は、低輝度用駆動トランジスタ 34B のドレインに接続されている。高輝度用駆動トランジスタ 34A 及び低輝度用駆動トランジスタ 34B のソースは、接地されている。

【0025】

高輝度用駆動トランジスタ 34A 及び低輝度用駆動トランジスタ 34B のゲートは、コンデンサ 38 の一端が接続されている。コンデンサ 38 の他端は接地されている。コンデンサ 38 は、高輝度用駆動トランジスタ 34A 及び低輝度用駆動トランジスタ 34B のゲートソース間電圧を保持する機能を有する。

【0026】

充電用スイッチ 36 の一端は、データ線 Data に接続されており、他端は、コンデンサ 38 の一端、高輝度用駆動トランジスタ 34A 及び低輝度用駆動トランジスタ 34B のゲートに接続されている。

【0027】

データ線 Data には、データ線駆動回路 20 の電圧供給回路 20A により、画素回路 22 で表示すべき画素の画像データ（輝度値）に応じた電圧が出力される。図 2 に示すように、電圧供給回路 20A は、画像データに応じた電圧を出力する電圧源 40 と、OLED30 を発光させるための所定期間においてオンするスイッチ 42 と、を含む構成である。

【0028】

高輝度用駆動トランジスタ 34A 及び低輝度用駆動トランジスタ 34B は、ノーマリオン特性、すなわちゲートソース間電圧が 0V であってもドレイン電流が流れる特性である、無機酸化物の TFT で構成されている。

【0029】

図 3 には、高輝度用駆動トランジスタ 34A 及び低輝度用駆動トランジスタ 34B の特性を示すものとして、ゲートソース間電圧とドレイン電流との関係を示す駆動特性の特性図を示した。同図において、実線で示す駆動特性 44A が高輝度用駆動トランジスタ 3

10

20

30

40

50

4 A の特性を示し、一点鎖線で示す駆動特性 4 4 B が低輝度用駆動トランジスタ 3 4 B の特性を示している。

【0030】

ここで、O L E D 3 0 が最大輝度で発光するときの駆動電流を $1 \mu A$ ($1 \times 10^{-6} A$) とすると、駆動特性 4 4 A のようなノーマリオン特性の駆動トランジスタのみで O L E D 3 0 を駆動しようとした場合、ゲートソース間電圧 $V_{gs} = 0 V$ でドレイン電流 I_D が $1 \times 10^{-8} A$ となり、O N / O F F 比が 1 0 0 : 1 となる。このため、O L E D 3 0 のような電流駆動型の発光素子においては、コントラストが低下するだけでなく、階調数も制限されてしまう。

【0031】

一方、ゲートソース間電圧 $V_{gs} = 0 V$ におけるドレイン電流 I_D を低下させるために、駆動特性 4 4 B のようなノーマリオン特性の駆動トランジスタのみで O L E D 3 0 を駆動しようとした場合、高輝度で発光させるために必要な電圧が非常に高くなってしまい、消費電力が増大してしまう。

【0032】

そこで、本実施形態では、図 3 に示すように、高階調領域 4 6 A においては、高輝度用駆動トランジスタ 3 4 A により O L E D 3 0 を駆動し、低階調領域 4 6 B においては、低輝度用駆動トランジスタ 3 4 B により O L E D 3 0 を駆動する。これにより、コントラストの低下や階調数が制限されるのを防ぐことができると共に、消費電力の増大を抑制することができる。

【0033】

なお、駆動トランジスタのゲート幅を W 、ゲート長を L とした場合に、 W/L 比を調整することにより、図 3 の駆動特性 4 4 A のような高輝度用駆動トランジスタ 3 4 A、駆動特性 4 4 B のような低輝度用駆動トランジスタ 3 4 B を作製することができる。すなわち、 W/L を大きくすると所定のゲートソース間電圧に対してドレイン電流が多く流れるトランジスタを作製することができ、 W/L を小さくすると所定のゲートソース間電圧に対してドレイン電流が少ないトランジスタを作製することができる。

【0034】

高輝度用駆動トランジスタ 3 4 A、低輝度用駆動トランジスタ 3 4 B として用いる T F T は、例えば非特許文献としての“ A P P L I E D P H Y S I C S L E T T E R S 9 2, 1 3 3 5 0 3 2 0 0 8 ”に記載された方法により作製することができる。

【0035】

一方、高輝度用スイッチ 3 2 A 及び低輝度用スイッチ 3 2 B は、本実施形態では、ノーマリオフ型、すなわちゲートソース間電圧が $0 V$ の場合はドレイン電流が流れない図 4 に示すような駆動特性の T F T により構成される。これは、ゲートソース間電圧が $0 V$ の場合にドレイン電流が流れることにより O L E D 3 0 が誤発光するのを防ぐためである。このような T F T は、例えば非特許文献としての“ A P P L I E D P H Y S I C S L E T T E R S 9 1, 0 9 1 9 1 0 2 0 0 7 ”に記載された方法により作製することができる。なお、高輝度用スイッチ 3 2 A 及び低輝度用スイッチ 3 2 B をノーマリオフ型の T F T とすることにより、特性シフトが発生する場合があるが、高輝度用スイッチ 3 2 A 及び低輝度用スイッチ 3 2 B は、単にスイッチとして用いるので、特性シフトが発生してもそのマージンを見込んで適切にオンオフできる範囲で制御すれば特に問題はない。

【0036】

次に、画素回路 2 2 の具体的な動作について説明する。

【0037】

図 5 には、第一の走査線 A s c a n、第二の走査線 B s c a n、充電線 V s c a n、データ線 D a t a に出力される信号のタイミングチャートを示した。

【0038】

図 5 において、 $t_1 \sim t_5$ までは 1 フレームの期間であり、本実施形態においては、1 フレームを高輝度用駆動トランジスタ 3 4 A の駆動期間と低輝度用駆動トランジスタ 3 4

10

20

30

40

50

Bの駆動期間とに分割して各駆動トランジスタを別々に駆動する。従って、O L E D 3 0の発光輝度は、高輝度用駆動トランジスタ3 4 Aの駆動期間における発光と低輝度用駆動トランジスタ3 4 Bの駆動期間における発光とを足し合わせた輝度となる。従って、電圧供給回路2 0 Aでは、最終的にO L E D 3 0が画像データに応じた輝度で発光するように、高輝度用駆動トランジスタ3 4 Aを駆動するための高輝度用駆動電流と低輝度用駆動トランジスタ3 4 Bを駆動するための低輝度用駆動電流とに分けて供給する。なお、高輝度用駆動トランジスタ3 4 Aの駆動期間と低輝度用駆動トランジスタ3 4 Bの駆動期間との比は、O L E D 3 0が良好に発光される比であれば特に限定されるものではない。

【0039】

まず、 $t_1 - t_2$ のデータ出力期間（高輝度用T F T書き込み期間）で、データ線駆動回路2 0の電圧供給回路2 0 Aのスイッチ4 2がオンする。これにより、画像データに応じて定められた高輝度用駆動電流がデータ線D a t aに出力される。また、これと同期して、充電線駆動回路1 8により充電線V s c a nがハイレベルとされる。これにより、充電用スイッチ3 6がオンし、データ線D a t aに出力された高輝度用駆動電流が図6（A）に示す経路R 1を流れるため、コンデンサ3 8が充電される。

【0040】

そして、コンデンサ3 8が充電され、高輝度用T F T書き込み期間が終了すると、 $t_2 - t_3$ の駆動トランジスタ駆動期間（高輝度用T F T通電期間）では、データ線駆動回路2 0の電圧供給回路2 0 Aのスイッチ4 2がオフすると共に、充電線駆動回路1 8により充電線V s c a nがローレベルとされ、充電用スイッチ3 6がオフする。また、これと同期して、第一の走査線駆動回路1 4により第一の走査線A s c a nがハイレベルとされる。これにより、高輝度用スイッチ3 2 Aがオンし、また、高輝度用駆動トランジスタ3 4 Aのゲートソース間には、充電されたコンデンサ3 8により駆動電圧が印加されているため、図6（B）に示す経路R 2に電流が流れ、O L E D 3 0が発光する。O L E D 3 0は、高輝度用駆動トランジスタ3 4 Aのゲートソース間電圧に応じた輝度、すなわち高輝度用駆動トランジスタ3 4 Aのドレイン電流に応じた輝度で発光する。

【0041】

高輝度用T F T通電期間が終了すると、第一の走査線駆動回路1 4により第一の走査線A s c a nがローレベルとされる。

【0042】

そして、 $t_3 - t_4$ の期間（低輝度用T F T書き込み期間）で、データ線駆動回路2 0の電圧供給回路2 0 Aのスイッチ4 2が再びオンする。これにより、画像データに応じて定められた低輝度用駆動電流がデータ線D a t aに出力される。また、これと同期して、充電線駆動回路1 8により充電線V s c a nが再びハイレベルとされる。これにより、充電用スイッチ3 6が再びオンし、データ線D a t aに出力された低輝度用駆動電流が図7（A）に示す経路R 3を流れるため、コンデンサ3 8が充電される。

【0043】

そして、コンデンサ3 8が充電され、低輝度用T F T書き込み期間が終了すると、 $t_4 - t_5$ 期間（低輝度用T F T通電期間）では、データ線駆動回路2 0の電圧供給回路2 0 Aのスイッチ4 2がオフすると共に、充電線駆動回路1 8により充電線V s c a nがローレベルとされ、充電用スイッチ3 6がオフする。また、これと同期して、第二の走査線駆動回路1 6により第二の走査線B s c a nがハイレベルとされる。これにより、低輝度用駆動スイッチ3 2 Bがオンし、また、低輝度用駆動トランジスタ3 4 Bのゲートソース間には、充電されたコンデンサ3 8により駆動電圧が印加されているため、図7（B）に示す経路R 4に電流が流れ、O L E D 3 0が発光する。O L E D 3 0は、低輝度用駆動トランジスタ3 4 Bのゲートソース間電圧に応じた輝度、すなわち低輝度用駆動トランジスタ3 4 Bのドレイン電流に応じた輝度で発光する。

【0044】

このような処理が1行目の画素回路2 2_{1 1}～2 2_{1 M}からN行目の画素回路2 2_{N 1}～2 2_{N M}まで順次走査されて実行されることにより、表示パネル1 2に画像が表示され

10

20

30

40

50

る。

【0045】

このように、本実施形態では、ノーマリオン特性の高輝度用駆動トランジスタ34A及び低輝度用駆動トランジスタ34Bを並列接続し、高輝度領域と低輝度領域とで各駆動トランジスタを別々に駆動するため、周辺回路を複雑にすることなく、コントラストの低下を抑え、階調制御を容易にすることができる。

【0046】

なお、本実施形態では、2個の駆動トランジスタを並列接続してOLED30を発光させる構成について説明したが、3個以上の駆動トランジスタを並列接続してOLED30を発光させる構成としてもよい。例えば3個の特性が異なる高輝度用駆動トランジスタ、中輝度用駆動トランジスタ、低輝度用駆動トランジスタを並列接続してOLED30を発光させる構成とした場合、図2の画素回路22に、中輝度用駆動トランジスタを高輝度用駆動トランジスタ34A及び低輝度用MOS-FET34Bと並列接続すると共に、図1の表示装置10に第三の走査線駆動回路をさらに設け、第三の走査線Cscan1～CscanNを介して各画素回路の中輝度用駆動トランジスタを制御する構成とすればよい。

【図面の簡単な説明】

【0047】

【図1】表示装置の概略構成図である。

【図2】画素回路の回路図である。

【図3】ノーマリオン特性の高輝度用駆動トランジスタ及び低輝度用駆動トランジスタのゲートソース間電圧とドレイン電流との関係を示す特性図である。

【図4】ノーマリオフ特性の充電用スイッチの特性図である。

【図5】第一の走査線Ascan、第二の走査線Bscan、充電線Vscan、データ線Dataのタイミングチャートである。

【図6】(A)は充電時の電流の流れについて説明するための図、(B)は高輝度用駆動トランジスタの駆動時における電流の流れについて説明するための図である。

【図7】(A)は充電時の電流の流れについて説明するための図、(B)は低輝度用駆動トランジスタの駆動時における電流の流れについて説明するための図である。

【図8】従来のOLED駆動回路の回路図である。

【符号の説明】

【0048】

10	表示装置
12	表示パネル
14	第一の走査線駆動回路
16	第二の走査線駆動回路
18	充電線駆動回路
20	データ線駆動回路
20A	電流供給回路
22	画素回路
32A	高輝度用スイッチ
32B	低輝度用スイッチ
34A	高輝度用駆動トランジスタ
34B	低輝度用駆動トランジスタ
36	充電用スイッチ
38	コンデンサ
40	電圧源
42	スイッチ
Ascan	第一の走査線
Bscan	第二の走査線
Vscan	充電線

10

20

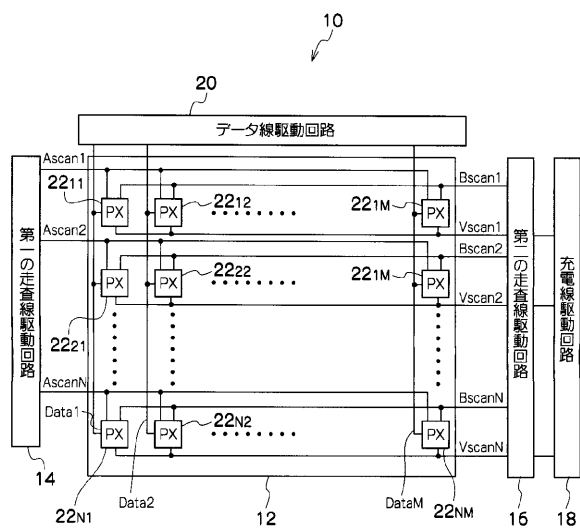
30

40

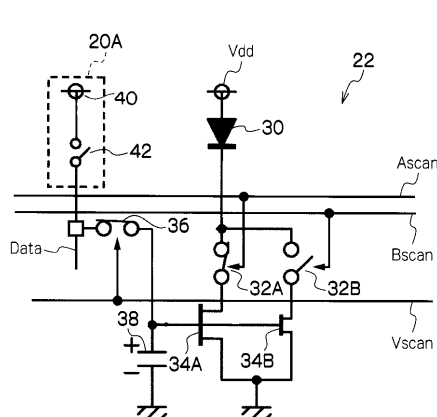
50

Data データ線

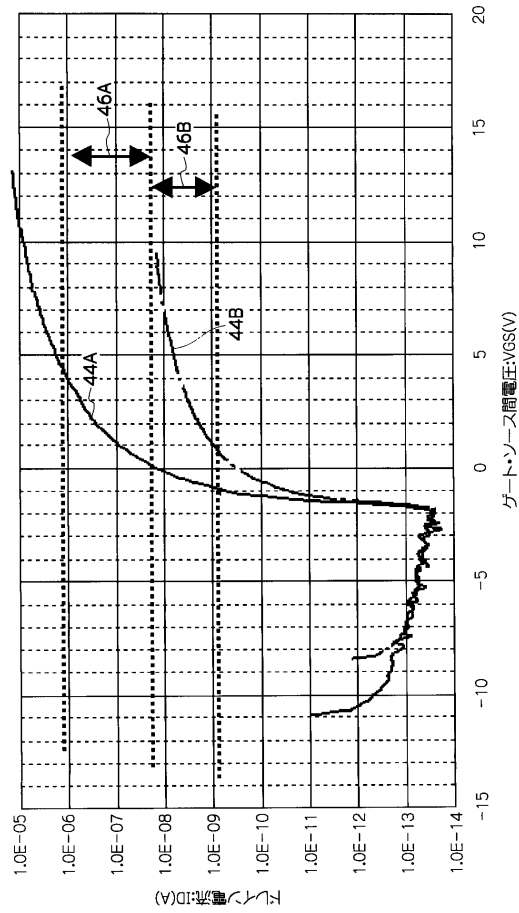
【図 1】



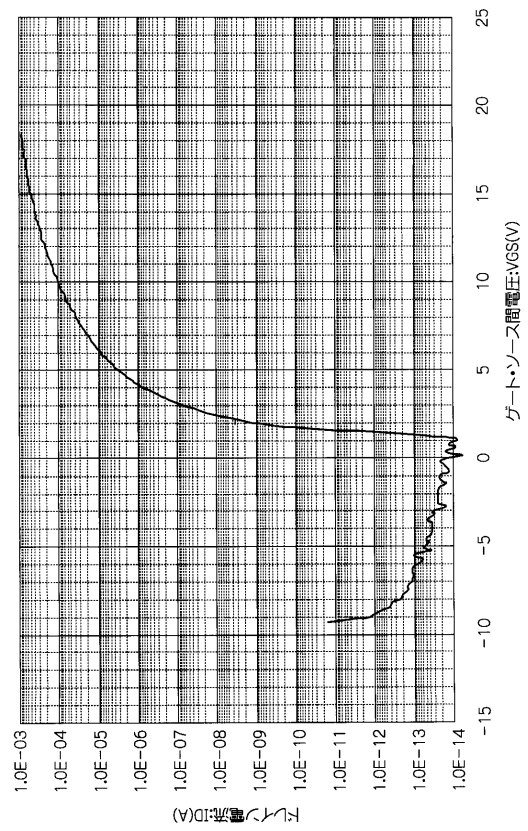
【図 2】



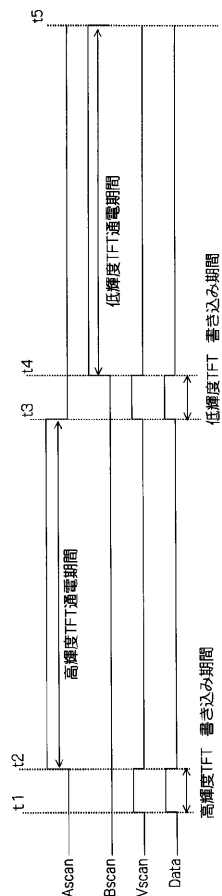
【図 3】



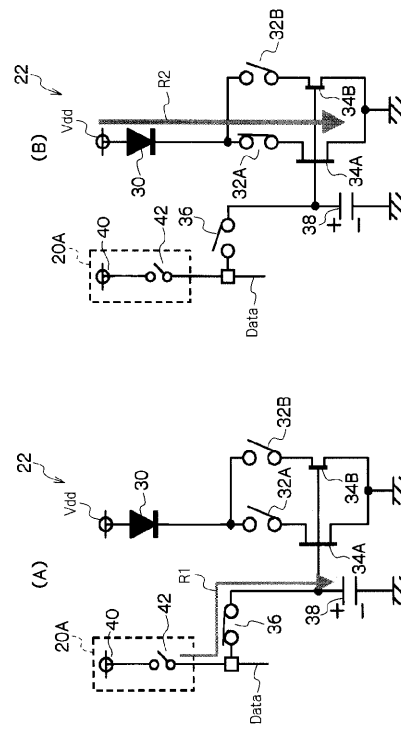
【図 4】

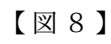


【図 5】



【図 6】





フロントページの続き

(72)発明者 高橋 俊朗

神奈川県足柄上郡開成町牛島 5 7 7 番地 富士フイルム株式会社内

Fターム(参考) 3K107 AA01 BB01 CC02 CC33 CC45 EE04 HH05

5C080 AA06 BB05 DD22 EE29 FF11 JJ02 JJ03 JJ04 JJ05

专利名称(译)	像素电路和显示设备		
公开(公告)号	JP2010008941A	公开(公告)日	2010-01-14
申请号	JP2008171287	申请日	2008-06-30
[标]申请(专利权)人(译)	富士胶片株式会社		
申请(专利权)人(译)	富士胶片株式会社		
[标]发明人	瀬戸康宏 高橋俊朗		
发明人	瀬戸 康宏 高橋 俊朗		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.641.D G09G3/20.624.B G09G3/20.641.K H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3283		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC33 3K107/CC45 3K107/EE04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD22 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB21 5C380/BA01 5C380/BB23 5C380/CA08 5C380/CA13 5C380/CB01 5C380/CB17 5C380/CC02 5C380/CC12 5C380/CC15 5C380/CC26 5C380/CC28 5C380/CC33 5C380/CC39 5C380/CC62 5C380/CC64 5C380/CD012 5C380/CD015 5C380/DA06 5C380/HA13		
代理人(译)	中岛敦 福田浩		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过使用具有常开特性的驱动晶体管来驱动发光二极管，而不会使外围电路复杂化。解决方案：像素电路22包括：OLED 30，其具有连接到规定电源Vdd的阳极；高亮度驱动晶体管34A和低亮度驱动晶体管34B具有常通特性；电容器38，其一端连接到用于高亮度的驱动晶体管34A的栅极，以及用于低亮度的驱动晶体管34B的栅极，并且另一端接地；用于高亮度的开关32A和用于低亮度的开关32B分别连接在用于高亮度的驱动晶体管34A和用于低亮度的驱动晶体管34B和OLED30的阴极的漏极之间；电容器38的充电开关36，其一端连接到输出图像数据的数据线Data，另一端连接到电容器38的一端和驱动晶体管34A的栅极用于高电平38亮度和用于低亮度的驱动晶体管34B。

