

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-6339

(P2004-6339A)

(43) 公開日 平成16年1月8日(2004.1.8)

(51) Int.Cl.⁷

H05B 33/12
G09F 9/00
G09F 9/30
H01L 29/786
H05B 33/10

F I

H05B 33/12 Z
G09F 9/00 352
G09F 9/30 338
G09F 9/30 365Z
H05B 33/10

テーマコード(参考)

3K007
5C094
5F110
5G435

審査請求 未請求 請求項の数 5 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願2003-123233 (P2003-123233)
(22) 出願日 平成15年4月28日(2003.4.28)
(31) 優先権主張番号 特願2002-127014 (P2002-127014)
(32) 優先日 平成14年4月26日(2002.4.26)
(33) 優先権主張国 日本国(JP)

(71) 出願人 000001889
三洋電機株式会社
大阪府守口市京阪本通2丁目5番5号
(74) 代理人 100075258
弁理士 吉田 研二
(74) 代理人 100096976
弁理士 石田 純
(72) 発明者 神野 優志
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内
Fターム(参考) 3K007 AB18 BA06 DB03 FA00
5C094 AA41 AA43 BA03 BA29 CA19
EA04 FB12

最終頁に続く

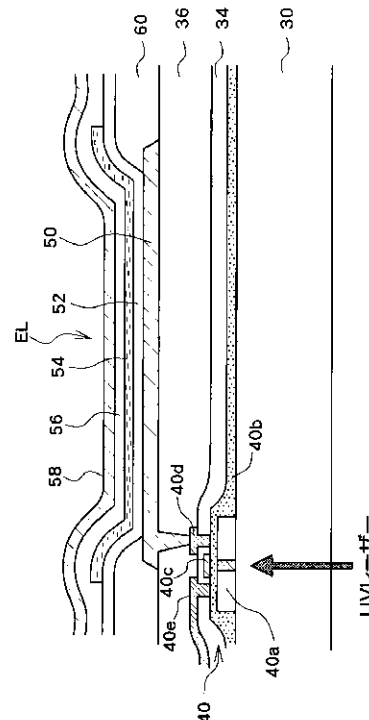
(54) 【発明の名称】 E Lパネルの減光化方法およびE Lパネル

(57) 【要約】

【課題】輝点欠陥画素の減光化を効果的に行う。

【解決手段】画素の第2 TFT 40の能動層(半導体層)40a等に対し、UVレーザを選択的に照射する。これによって、能動層40aの結晶性を悪化させ電気的切断が行える。これによって、他に悪影響を及ぼすことなく画素の減光化が行える。また、ゲート電極40cの下方の能動層40aを対象とすることで、ゲート電極40cで、レーザを反射することができ、より効率的なレーザの照射が行える。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

マトリクス配置された各画素毎に、ＥＬ発光素子と、このＥＬ発光素子への電流を制御する薄膜トランジスタを有するＥＬパネルについての欠陥画素の減光化方法であって、前記薄膜トランジスタを構成する半導体層の少なくとも一部にレーザを選択的に照射しその領域の半導体層の抵抗値を上昇させ該画素を減光化することを特徴とするＥＬパネルの減光化方法。

【請求項 2】

請求項 1 に記載のＥＬパネルの減光化方法において、前記半導体層の上方に金属層が配置されている部分に下方からレーザを照射し、前記金属層により照射したレーザを反射させることを特徴とするＥＬパネルの減光化方法。 10

【請求項 3】

請求項 1 に記載のＥＬパネルの減光化方法において、前記薄膜トランジスタは、ガラス基板上に半導体層を有し、その上にゲート絶縁膜を介しゲート電極が配置された構成を有しており、ガラス基板を介しレーザを半導体層に照射するとともに、ゲート電極で照射されたレーザを反射させることを特徴とするＥＬパネルの減光化方法。

【請求項 4】

請求項 1 ～ 3 のいずれか 1 つに記載のＥＬパネルの減光化方法において、前記レーザは、ＵＶレーザであることを特徴とするＥＬパネルの減光化方法。 20

【請求項 5】

請求項 1 ～ 4 のいずれか 1 つに記載のＥＬパネルの減光化方法によって、欠陥画素が減光化されたことを特徴とするＥＬパネル。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、ＥＬ（エレクトロルミネッセンス）パネルの欠陥画素のリペアに関する。

【０００２】

【従来の技術】

従来より、フラットディスプレイパネルの 1 つとして、ＥＬディスプレイパネルが知られている。このＥＬディスプレイパネルは、液晶ディスプレイパネル（ＬＣＤ）とは異なり、自発光であり、明るく見やすいフラットディスプレイパネルとしてその普及が期待されている。特に、有機ＥＬ素子は、無機ＥＬ素子と比べ低電圧で駆動が可能であり、各種のディスプレイに普及が期待されている。 30

【０００３】

この有機ＥＬディスプレイは、有機ＥＬ素子を画素として、これを多数マトリクス状に配置して構成される。また、この有機ＥＬ素子の駆動方法としては、ＬＣＤと同様にパッシブ方式とアクティブ方式があるが、ＬＣＤと同様にアクティブマトリクス方式が好ましいとされている。すなわち、画素毎にスイッチ用の素子を設け、そのスイッチ用の素子を制御して、各画素の表示をコントロールするアクティブマトリクス方式の方が、画素毎にスイッチ用の素子を有しないパッシブ方式より高精細の画面を実現でき好ましい。 40

【０００４】

なお、ＬＣＤの場合は、１つのスイッチング素子（ＴＦＴ）を用い、これを直接画素電極に接続するが、有機ＥＬパネルの場合には、２つのＴＦＴと、１つの容量を用いる。図 5 に、薄膜トランジスタ（ＴＦＴ）を利用した有機ＥＬパネルにおける画素回路の構成例を示す。有機ＥＬパネルは、このような画素をマトリクス配置して構成される。

【０００５】

行方向に伸びるゲートラインには、ゲートラインによって選択される n チャンネル薄膜トランジスタである第 1 T F T 1 0 のゲートが接続されている。この第 1 T F T 1 0 のドレインには列方向に伸びるデータライン D L が接続されており、そのソースには他端が低電 50

圧の電源である容量ラインSLに接続された保持容量CSが接続されている。また、第1 TFT10のソースと保持容量CSの接続点は、pチャンネル薄膜トランジスタである第2 TFT40のゲートに接続されている。そして、この第2 TFT40のソースが電源ラインVLに接続され、ドレインが有機EL素子ELに接続されている。なお、有機EL素子ELの他端はカソード電源CVに接続されている。

【0006】

従って、ゲートラインGLがHレベルの時に第1 TFT10がオンとなり、そのときのデータラインDLのデータが保持容量CSに保持される。そして、この保持容量CSに維持されているデータ(電位)に応じて第2 TFT40の電流が制御され、この第2 TFT40の電流に従って有機EL素子ELに電流が流れ発光する。

10

【0007】

そして、第1 TFT10がオンしているときにデータラインDLに、その画素に対応するビデオ信号が供給される。従って、データラインDLに供給されるビデオ信号に応じて保持容量CSが充電され、これによって第2 TFT40が対応する電流を流し、有機EL素子ELの輝度制御が行われる。すなわち、第2 TFT40のゲート電位を制御して有機EL素子に流す電流を制御して各画素の階調表示が行われる。

【0008】

このような有機ELパネルにおいて、各画素毎に設けられた第1 TFT10または第2 TFT40に欠陥が生じる場合がある。TFTが、有機EL素子への電流をオフするように固定される欠陥の場合には、その画素は暗点化するだけであり、輝点の中に1つの暗点が存在してもそれは視認しがたく問題とはならない。一方、有機EL素子への電流が常時オンになるような欠陥の場合には、その画素が輝点となる。周りの画素が黒を表示している際に1画素でも輝点があると、これは観察者において視認されるので、不具合となる。そこで、輝点となってしまいう欠陥画素については、これを減光化(暗点化)する処理が従来より行われている。

20

【0009】

すなわち、所定数の暗点が存在する有機ELパネルは製品として問題がなく、輝点を減光化することで歩留まりの大幅な向上が達成できるためである。

【0010】

ここで、この暗点化は、画素に至る配線を断線することによって行える。すなわち、LCDの場合と同様に、可視光YAGレーザなどによって、第2 TFT40と電源ラインまたは画素電極との配線を切断することが考えられる。

30

【0011】

これによって、輝点を暗点化することができ、全体の表示における問題を解決することができる。

【0012】

【発明が解決しようとする課題】

しかし、この可視光YAGレーザによる暗点化処理を行うと、陰極にダメージがおよび他の画素の表示にも影響が出る可能性がある。すなわち、アクティブマトリクス型の有機ELパネルの場合、ガラス基板上にTFTが形成され、このTFTの上方にITOの陽極が形成され、その上に正孔輸送層、有機発光層、電子輸送層などの有機層が積層され、その上に金属の陰極が形成される。このように、TFTの上方には、有機層の一部や陰極が存在している。特に、陰極は共通電極としてパネルのほぼ全面に渡って形成されている。

40

【0013】

従って、可視光YAGレーザによりTFTの配線を切断した場合、そのレーザは陰極まで至り、陰極にもアブレーション等のダメージが生じる。従って、陰極はその部分に穴がいた構成になる。さらに、このアブレーションによって、陰極の変質が起こり、周辺画素の表示にも影響が出るおそれがある。また、レーザによる切断は、そこにある物質を蒸発させて飛ばすものであり、有機EL素子の有機層もその側面が直接陰極の上方空間にさらされることになる。そこで、そのさらされた部分から水分や酸素等の浸入による有機層の

50

劣化などが進みやすく、欠陥画素が広がるおそれもある。

【 0 0 1 4 】

また、アブレーションによって、配線を切断した場合、一旦吹き飛んだ配線材料（通常金属）が他の配線部分に固着し、ショートが発生する場合も生じる。

【 0 0 1 5 】

本発明は、上記課題に鑑みなされたものであり、欠陥画素を効果的に減光化が行える有機 E L パネルの減光化方法を提供することを目的とする。

【 0 0 1 6 】

【課題を解決するための手段】

本発明は、マトリクス配置された各画素毎に、E L 発光素子と、この E L 発光素子への電流を制御する薄膜トランジスタを有する E L パネルについての欠陥画素の減光化方法であって、前記薄膜トランジスタを構成する半導体層の少なくとも一部にレーザを選択的に照射しその領域の半導体層の抵抗値を上昇させ該画素を減光化することを特徴とする。

【 0 0 1 7 】

このように、本発明によれば、半導体層へのレーザの照射によって、当該画素の減光化の処理を行うことができる。特に、この処理では、半導体層の結晶構造をミクロ的に破壊し、抵抗を増加させることで、電氣的に切断する。従って、基本的に他の部分へのダメージを与えることなく、欠陥画素の減光化を行うことができるため、好適な減光化処理が行える。

【 0 0 1 8 】

また、前記半導体層の上方に金属層が配置されている部分に下方からレーザを照射し、金属層により照射したレーザを反射させることが好適である。これによって、反射されたレーザも半導体層に照射されることになり、効率的な照射が行えるとともに、レーザが上方に至り、その部分に悪影響を及ぼすことがなくなる。

【 0 0 1 9 】

また、前記薄膜トランジスタは、ガラス基板上に半導体層を有し、その上にゲート絶縁膜を介しゲート電極が配置された構成を有しており、ガラス基板を介しレーザを半導体層に照射するとともに、ゲート電極で照射されたレーザを反射させることが好適である。これによって、他の部分へのレーザの照射が防止され、他の部分への悪影響の発生を確実に防止できる。

【 0 0 2 0 】

前記レーザは、U V レーザであることが好適である。例えば、3 0 8 , 3 5 5 n m 程度のレーザによって、金属に悪影響を及ぼすことなく、半導体層の電氣的切断ができる。

【 0 0 2 1 】

また、本発明に係る E L 表示パネルは、上記 E L パネルの減光化方法によって、欠陥画素が減光化されたことを特徴とする。

【 0 0 2 2 】

【発明の実施の形態】

以下、本発明の実施形態について、図面に基づいて説明する。

【 0 0 2 3 】

本実施形態では、ゲート電極の下方からレーザ光を照射し、このレーザ光によって、T F T のゲート電極の下方に存在するポリシリコンからなる半導体層にミクロ的なアブレーションを生起し、これによって半導体層の結晶性を悪化させ、抵抗を増大させて、T F T をオフに固定する。特に、ゲート電極によってレーザは反射されるため、半導体層に効果的にレーザが照射され、かつゲート電極の上層へのレーザの悪影響がない。

【 0 0 2 4 】

この際のレーザとしては、3 5 5 n m の Y A G レーザや、3 0 8 n m のエキシマレーザなどの紫外線（U V ）レーザが好適である。すなわち、これより長波長であると、半導体層を劣化させようとした場合には、ゲート電極もアブレーションを起こしてしまい、またこれより短波長であると、ガラス基板を透過しにくくなる。

10

20

30

40

50

【0025】

図1に、画素の構成について示す。ここで、素子基板には、1画素に図5に示したTF T 10、40と、容量CS、有機EL素子ELが形成されるが、この図においては、第2TF T 40と、有機EL素子ELのみを示す。

【0026】

図において、素子基板は、ガラス基板30上に形成された第2TF T 40を有している。この第2TF T 40と有機EL素子ELの構成を示す。このように、第2TF T 40はガラス基板30上に形成され、この第2TF T 40は、ポリシリコンで形成されている能動層(半導体層)40aを有している。この能動層40aは、両端が不純物がドーブされたソース領域、ドレイン領域となっており、これらに挟まれた中央部がチャンネル領域となっている。このチャンネル領域の上部には酸化シリコン等シリコン系絶縁膜からなるゲート絶縁膜40bを介しゲート電極40cが形成されている。ゲート絶縁膜40bおよびゲート電極40cは、層間絶縁膜34に覆われており、ゲート電極40cの両側には、層間絶縁膜34のコンタクトホールを介しソース領域およびドレイン領域に接続されるソース電極40d、ドレイン電極40eが形成されている。そして、ソース電極40d、ドレイン電極40eの上端が層間絶縁膜34の表面に位置している。

10

【0027】

また、層間絶縁膜34の表面上には、ドレイン電極40eと電源ラインVLを接続するメタル配線等が配置される。さらに、この層間絶縁膜34を覆って、第1平坦化膜36が形成されている。

20

【0028】

そして、第1平坦化膜36の上面には、ITOから構成される透明電極50が形成され、この一端が第1平坦化膜36のコンタクトホールを介し第2TF T 40のソース電極40dに接続されている。

【0029】

また、この透明電極50は、有機EL素子の陽極を構成し、この透明電極50上には、正孔輸送層52、有機発光層54、電子輸送層56を介し、金属製の陰極58が形成されている。なお、透明電極50の周辺および側方には第2平坦化膜60が配置されている。また、有機発光層54は、形成の際の位置ずれに対応するため透明電極50より大きいが、画素領域内にのみ存在するように、第2平坦化膜60上にまで延びるが、すぐに終端している。一方、有機発光層54以外の正孔輸送層52、電子輸送層56は、全面に広がって形成されている。ただし、電子輸送層56は、Alq3など発光する材料を含む場合もあり、電子輸送層56も有機発光層54と同様に発光部のみに限定する場合も多い。

30

【0030】

なお、この図においては、透明電極50上に有機層を設け光を基板を通し射出する、いわゆるボトムエミッションタイプの有機EL素子を示した。しかし、本発明は、このようなボトムエミッションタイプに限定されず、トップエミッションタイプにも適用することができる。トップエミッションタイプは、有機層の上側に配置する電極(通常陰極)を透明または半透明とするもので、光を有機層の上側から射出する。さらに、有機ELパネルとしては、有機発光層として白色を射出するものを用い、画素毎にカラーフィルタを設け、カラー表示を行う白色ELタイプもある。本発明は、このようなタイプの有機ELパネルにも適用することができる。なお、白色を射出する有機発光層としては、オレンジ色の発光層と、ブルーの発光層を積層し、両層からの発光を合わせて白色とするものが採用できる。この白色ELタイプにおいても、ボトムエミッションタイプおよびトップエミッションタイプのいずれも採用できる。

40

【0031】

このような有機ELパネルにおいて、輝点欠陥画素については、ゲート電極40cに向けてガラス基板30の下方から、短波長レーザを選択的に照射する短波長レーザとしては、波長355nmのYAGレーザや、308nmのエキシマレーザが好適である。これによって、ゲート電極40cの下方のチャンネル領域の能動層40aがミクロ的なアブレーション

50

ンを起こし、結晶性が破壊されることによって抵抗値が上がる。従って、T F T 4 0 が電氣的に切断される。従って、当該画素が、減光化される。特に、レーザは、ゲート電極 4 0 c により反射されるため、他の部分には照射されず、能動層 4 0 a のみの電氣的切断が行える。

【0032】

レーザは、通常パルスレーザが用いられるが連続光でもかまわない。照射量は、ガラス基板の種類、有機層、その他層の材質などにもよるが、暗点化が確実に行え、ゲート電極 4 0 c への損傷があまり大きくならない量として、実験的に決定することが好適である。

【0033】

すなわち、図 2 に示すように、試験用のパネルを用意し (S 1 1)、照射量を変更して、複数の画素に対し、レーザを照射する (S 1 2)。そして、このレーザ照射試験の結果を評価する (S 1 3)。すなわち、暗点化が確実に行われているかを評価する。なお、少なくとも、陰極にダメージがないように、レーザ強度を設定する。そして、確実に暗点化が行える条件を決定する (S 1 4)。例えば、パルス照射に応じた発光量の変化などを測定し、適切なレーザ照射量を決定するとよい。

【0034】

このようにして、条件が決定された場合には、その条件を採用して、実際に製造された有機 E L パネルの輝点欠陥画素について暗点化の処理を行う (S 1 5)。

【0035】

このように、本実施形態によれば、ゲート電極 4 0 c 下の能動層 4 0 a へのレーザの照射によって、当該画素の減光化の処理を行うことができる。特に、この処理では、半導体層の結晶構造をミクロ的に破壊し、抵抗を増加させることで、電氣的に切断する。従って、基本的に他の部分へのダメージを与えることなく、欠陥画素の減光化を行うことができるため、好適な減光化処理が行える。

【0036】

ここで、図 3 に、有機 E L パネルの 1 画素分の平面構成を示す。ゲートライン G L が水平方向に延び、このゲートライン G L に第 1 T F T 1 0 のゲート 2 が接続されている。この第 1 T F T 1 0 は、ゲート 2 を 2 つ設けたダブルゲートタイプになっている。この第 1 T F T 1 0 の能動層 6 は、ポリシリコンの半導体層から構成されており、その一端 (ソース) がデータライン D L に接続されている。この能動層 6 の他端は、容量 C S の下側電極に接続されて、または下側電極を兼用する。第 1 T F T 1 0 のゲート 2 の下側が能動層 6 がチャネル領域になっており、2 つのゲート 2 に挟まれた領域がドレインおよびソース、容量 C S の下側電極に接続される領域がソースとなっている。

【0037】

この半導体層からなる容量 C S の下側電極には、酸化シリコン膜を介し、上側電極 (ゲート電極とほぼ同層) が対向配置されており、これら下側電極、誘電体、上側電極によって容量 C S が形成されている。容量 C S の上側電極は、低電位に維持される容量ライン S L に接続されている。

【0038】

従って、ゲートライン G L が H レベルになると、第 1 T F T 1 0 がオンし、データライン D L の電圧が容量 C S に書き込まれる (充電される)。

【0039】

容量 C S の下側電極は、コンタクトを介し第 2 T F T 4 0 のゲート 2 5 に接続されている。この第 2 T F T 4 0 は並列接続された 2 つの第 2 T F T 4 0 - 1、4 0 - 2 から構成され、両端がソース、中央がドレインになっている。すなわち、この第 2 T F T 4 0 は、半導体層からなる能動層 1 6 を有しており、この能動層 1 6 の両端のソース 1 6 s - 1、1 6 s - 2 は、電源ライン V L にコンタクトを介し接続されている。また、ゲート 2 5 の下方がチャネル 1 6 c - 1、1 6 c - 2 となり、中央部がドレイン 1 6 d - 1、1 6 d - 2 となっている。

【0040】

そして、このドレイン 16 d - 1、16 d - 2 がコンタクト、配線 41 を介し、有機 EL 素子 EL に接続されている。すなわち、図 3 における第 2 TFT 40 - 1、40 - 2 のドレイン 16 d - 1、16 d - 2 が有機 EL 素子の陽極 50 に接続される。

【0041】

このような画素において、ゲート電極 25 の下方の能動層（半導体層）16 ヘレーザを照射して、第 2 TFT 40 を切断するとよい。この場合、第 2 TFT 40 は 2 つの第 2 TFT 40 - 1、40 - 2 からなっており、第 2 TFT 40 - 1、40 - 2 の能動層 16 のチャネル領域 16 c - 1、16 c - 2 にレーザを照射しこの部分を電氣的に切断する。

【0042】

なお、上述の例では、ゲート電極の下方の半導体層にレーザを照射して電氣的切断を行ったが、金属層の下方の半導体層であれば、その他のいかなる場所でもよい。例えば、ソース電極、ドレイン領域の下方のソース領域、ドレイン領域にレーザを照射しこの部分を電氣的に切断することも好適である。 10

【0043】

また、第 1 TFT 10 についても同様に切断ができる。さらに、データライン DL と第 1 TFT 10 の半導体層との接続コンタクト部にレーザを照射して第 1 TFT 10 をデータライン DL から切り離すことも好適である。

【0044】

半導体層におけるレーザ光の吸収は波長依存性を有しており、300 nm 付近の光については、500 nm 以上の光に対して、数 10 倍以上の吸収がある。言い換えれば、300 nm 付近の光の透過は、比較的少ない。従って、300 nm 付近のような短波長の光を利用する方が陰極に与えるダメージを少なくして、電氣的切断が可能となる。 20

【0045】

また、波長 355 nm の YAG レーザなどでは、その反射率は金属によって異なる。例えば、アルミでは、反射率が 99 % 程度、クロムでは 50 % 程度である。従って、通常アルミで形成されるデータライン DL などの下方の半導体層にレーザを照射することが好適であるが、必ずしもこれに限らない。すなわち、通常第 1 TFT 10 および第 2 TFT 40 のゲート電極はクロムで形成されるが、このクロムの下方の半導体層についても、十分電氣的切断が可能であることが実験的に分かっている。なお、基本的に金属は上述のような短波長レーザを反射しやすく、モリブデンなどの電極や配線の下方の半導体層の電氣的切断にも利用することができる。 30

【0046】

なお、上述のような処理において、完全な暗点化まで行わなくても、発光量が所定の大きさ以下になればよいため、図 4 に示すように、チャネルの一部分にのみレーザ光を照射して高抵抗化しても良い。

【0047】

また、上述の説明は、有機 EL パネルについてのみ取り上げたが、蛍光表示ディスプレイ（Vacuum Fluorescence Display）無機 EL パネルでも、同様の TFT などを持つ他の表示デバイスでも、本発明の減光化方法を好適に適用することができる。 40

【0048】

【発明の効果】

以上説明したように、本発明によれば、半導体層へのレーザの照射によって、当該画素の減光化の処理を行うことができる。特に、この処理では、半導体層の結晶構造をミクロ的に破壊し、抵抗を増加させることで、電氣的に切断する。従って、基本的に他の部分へのダメージを与えることなく、欠陥画素の減光化を行うことができるため、好適な減光化処理が行える。

【0049】

また、前記薄膜トランジスタは、ガラス基板上に半導体層を有し、その上にゲート絶縁膜を介しゲート電極が配置された構成を有しており、ガラス基板を介しレーザを半導体層に 50

照射するとともに、ゲート電極で照射されたレーザを反射させることが好適であり、これによって、他の部分へのレーザの照射が防止され、他の部分への悪影響の発生を確実に防止できる。

【0050】

前記レーザは、UVレーザであることが好適であり、このUVレーザによって、金属に悪影響を及ぼすことなく、半導体層の電氣的切断ができる。

【図面の簡単な説明】

【図1】画素の構成を示す図である。

【図2】レーザ照射量設定の一例を示すフローチャートである。

【図3】画素の平面構成を示す図である。

【図4】レーザ照射部分を示す図である。

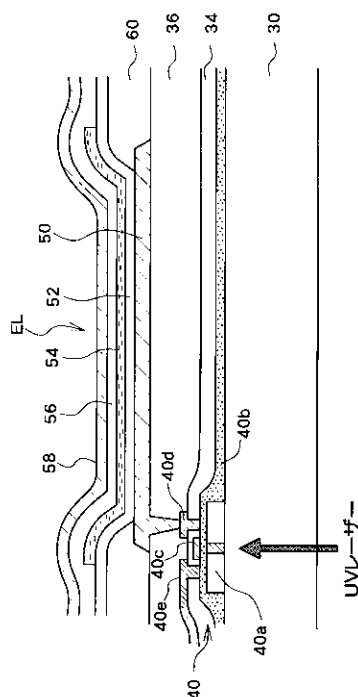
【図5】有機ELパネルにおける画素回路の構成例を示す図である。

【符号の説明】

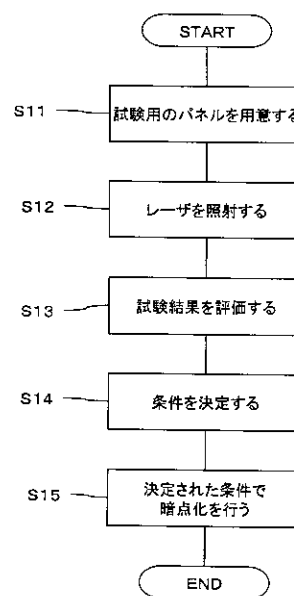
10 第1TFT、40 第2TFT、50 陽極。

10

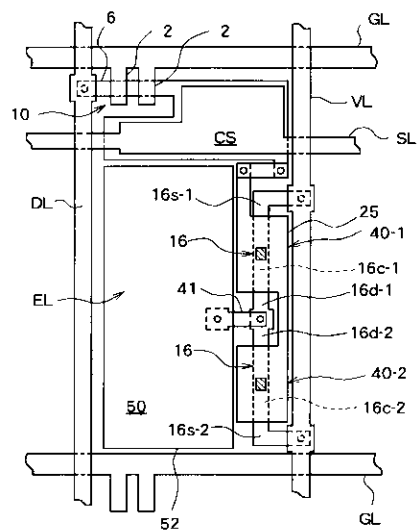
【図1】



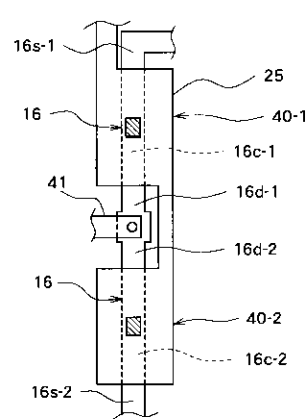
【図2】



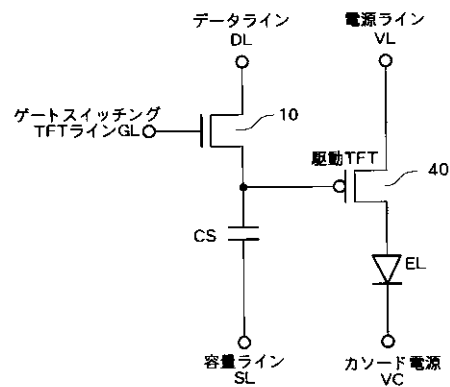
【図 3】



【図 4】



【図 5】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
H 0 5 B 33/14	H 0 5 B 33/14	A
H 0 5 B 33/26	H 0 5 B 33/26	Z
	H 0 1 L 29/78	6 1 2 A

F ターム(参考) 5F110 AA27 AA30 BB01 CC02 DD02 EE28 FF02 GG02 GG13 GG60
HJ30 NN02 NN71 NN73
5G435 AA17 AA19 BB05 CC09 KK05 KK10

专利名称(译)	EL面板调光方法和EL面板		
公开(公告)号	JP2004006339A	公开(公告)日	2004-01-08
申请号	JP2003123233	申请日	2003-04-28
[标]申请(专利权)人(译)	三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社		
[标]发明人	神野優志		
发明人	神野 優志		
IPC分类号	H05B33/12 G09F9/00 G09F9/30 H01L27/32 H01L29/786 H01L51/50 H05B33/10 H05B33/14 H05B33/26		
FI分类号	H05B33/12.Z G09F9/00.352 G09F9/30.338 G09F9/30.365.Z H05B33/10 H05B33/14.A H05B33/26.Z H01L29/78.612.A G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB18 3K007/BA06 3K007/DB03 3K007/FA00 5C094/AA41 5C094/AA43 5C094/BA03 5C094/BA29 5C094/CA19 5C094/EA04 5C094/FB12 5F110/AA27 5F110/AA30 5F110/BB01 5F110/CC02 5F110/DD02 5F110/EE28 5F110/FF02 5F110/GG02 5F110/GG13 5F110/GG60 5F110/HJ30 5F110/NN02 5F110/NN71 5F110/NN73 5G435/AA17 5G435/AA19 5G435/BB05 5G435/CC09 5G435/KK05 5G435/KK10 3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC29 3K107/CC45 3K107/EE03 3K107/GG57		
代理人(译)	吉田健治 石田 纯		
优先权	2002127014 2002-04-26 JP		
其他公开文献	JP4508547B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种通过选择性地使UV激光辐射到像素的第二TFT的有源层（半导体层）并且电切割有源层而不影响其他像素来使有缺陷的发光点像素变暗的方法。解决方案：UV激光选择性地照射到像素的第二TFT 40的有源层（半导体层）40a等。由此，由于有源层40a的结晶劣化，能够进行电切割。因此，像素可以变暗而不影响其他像素。另外，通过以栅电极40c下方的有源层40a为目标，激光可以被栅电极40c反射，以有效地辐射激光。Z

