

(19) 日本国特許庁(JP)

再 公 表 特 許(A1)

(11) 国際公開番号
WO2005/013469

発行日 平成18年9月28日 (2006. 9. 28)

(43) 国際公開日 平成17年2月10日 (2005. 2. 10)

(51) Int. Cl.
H02M 3/28 (2006.01)

F I
H02M 3/28 H

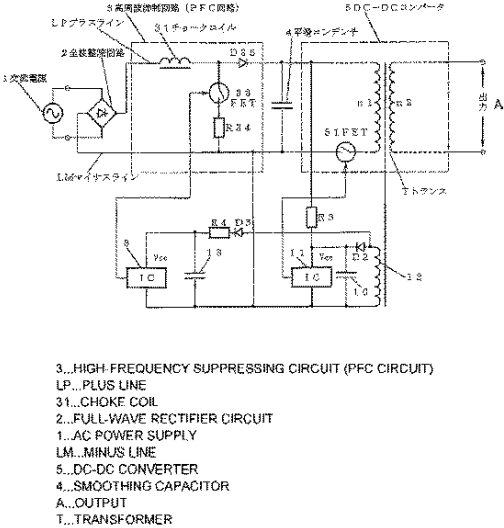
テーマコード (参考)
5H73O

審査請求 有 予備審査請求 未請求 (全 15 頁)

出願番号 (21) 国際出願番号 (22) 国際出願日 (81) 指定国 特願2005-507395 (P2005-507395) PCT/JP2003/009817 平成15年8月1日 (2003. 8. 1) EP (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), AU, CA, CN, JP, US	(71) 出願人 000237662 富士通アクセス株式会社 神奈川県川崎市高津区坂戸1丁目17番3号 (74) 代理人 100072718 弁理士 古谷 史旺 (72) 発明者 桑原 恭雄 神奈川県川崎市高津区坂戸1丁目17番3号 富士通アクセス株式会社内 Fターム(参考) 5H730 AA14 AA18 AS01 BB43 BB86 BB95 FG01 VV06
---	---

(54) 【発明の名称】 直流電源装置

(57) 【要約】
交流電源から出力される交流を全波整流回路で直流に変換し、高周波抑制回路と平滑回路を経た後、DC-DCコンバータを用いて安定した直流電圧を出力する直流電源装置に適用される。負荷が無負荷のとき、又は負荷の入力容量が予め定められた値未満のとき、高周波抑制回路を間欠発振させて、消費電力の削減を図る。



【特許請求の範囲】**【請求項 1】**

交流電源と、前記交流電源からの交流出力を全波整流する全波整流回路と、前記全波整流回路の出力から高周波成分を除去する高周波抑制回路と、前記高周波抑制回路の出力を平滑する平滑コンデンサと、前記平滑コンデンサの両端の電圧を直流－直流変換して定電圧を出力するDC－DCコンバータとから構成される直流電源装置において、

前記DC－DCコンバータに備えられているトランスの補助巻線と、

前記高周波抑制回路内のスイッチング素子をオン／オフ制御するパルスを出力するICと、

前記ICを駆動するための電圧を前記トランスの補助巻線から取得するIC駆動回路とから構成されていることを特徴とする直流電源装置。 10

【請求項 2】

請求の範囲 1 記載の直流電源装置において、

前記IC駆動回路は、前記補助巻線の端から電流を取り出し、ダイオードと抵抗の直列回路を介してコンデンサに蓄積し、前記コンデンサに生じる電圧を前記ICのVcc端子に印加して前記ICを駆動することを特徴とする直流電源装置。

【請求項 3】

請求の範囲 1 記載の直流電源装置において、

前記IC駆動回路は、前記補助巻線の間접タップから電流を取り出し、ダイオードを介してコンデンサに蓄積し、前記コンデンサに生じる電圧を前記ICのVcc入力端子に印加して前記ICを駆動することを特徴とする直流電源装置。 20

【請求項 4】

請求の範囲 1 記載の直流電源装置において、

前記コンデンサの前段にツェナーダイオードを設けたことを特徴とする直流電源装置。

【請求項 5】

請求の範囲 2 記載の直流電源装置において、

前記コンデンサの前段にツェナーダイオードを設けたことを特徴とする直流電源装置。

【請求項 6】

請求の範囲 3 記載の直流電源装置において、

前記コンデンサの前段にツェナーダイオードを設けたことを特徴とする直流電源装置。 30

【発明の詳細な説明】**【技術分野】**

本発明は、交流電源から出力される交流を全波整流回路で直流に変換し、高周波抑制回路と平滑回路を経た後、DC－DCコンバータを用いて安定した直流電圧を出力する直流電源装置に適用されるものである。

特に、負荷が無負荷の場合、又は負荷の入力容量が予め定められた値未満のとき、高周波抑制回路における電力消費を抑制して、消費電力の削減を図るのに適した直流電源装置に関する。

【背景技術】

前記した直流電源装置の一例として、ノートパソコンのアダプタを例にして説明する。 40

ノートパソコンのアダプタ（以下、単にアダプタと称する）は、ノートパソコンが電源オフの状態でも、若干の電力を消費している。また、アダプタの出力電圧は、100～240Vに対応したワールドワイドの仕様が一般的である。

このようなアダプタは、力率改善のため、高周波抑制回路（PFC回路）を備えている。特に、入力容量が75ワット以上のノートパソコンは、高周波抑制回路を備えることが、社団法人日本情報技術産業協会（JEITA: Japan Electronics and Information Technology Industries Association）の規定によって定められている。

図7を用いて、従来のノートパソコンのアダプタを例にして説明する。

図7において、1は交流電源（コンセント）、2は全波整流回路、3は高周波抑制回路 50

(PFC回路)、4は平滑用コンデンサ、5はDC-DCコンバータ、LPは全波整流回路2のプラスライン、LMは全波整流回路2のマイナスラインである。

ここで、高周波抑制回路3は、チョークコイル31と補助巻線32とFET33と抵抗R34と転流ダイオードD35から構成されている。

また、高周波抑制回路3において、プラスラインLPには、図示するように、起動抵抗R1、コンデンサ7を介して、IC8が接続されている。また、高周波抑制回路3の補助巻線32は、図示するように、ダイオードD1、抵抗R2を介してIC8に接続されている。

また、IC8は、予め定められた所定電圧が供給されると、FET33をオン/オフ制御するパルスを出し、FET33のゲートに出力するように構成されている。

10

DC-DCコンバータ5は、トランスTとFET51を備えている。DC-DCコンバータ5は、フライバック式コンバータでも、フォワード式コンバータでも、他の方式のものでよい。したがって、DC-DCコンバータ5の詳細な構成は、図示を省略している。

DC-DCコンバータ5において、プラスラインLPは、図示するように、起動抵抗R3を介して、IC11に接続されている。また、DC-DCコンバータ5のトランスTには、図示するように、補助巻線(バックアップ巻線)12が設けられている。補助巻線12は、図示するように、ダイオードD2、コンデンサ10が設けられ、IC11に電力を供給するように構成されている。

また、IC11は、予め定められた所定電圧が供給されると、FET51をオン/オフ制御するパルスを出し、FET51のゲートに出力するように構成されている。

20

次に、図7に示す従来のアダプタの動作を説明する。

使用者は、アダプタの電源コードを交流電源(コンセント)1に接続する。これにより、アダプタが起動する。

全波整流回路2は、入力される交流を全波整流し、高周波抑制回路3に出力する。

コンデンサ7は、アダプタの起動時に、プラスラインLPと起動抵抗R1とを介して充電される。これにより、コンデンサ7の両端に生じる電圧がIC8に電圧Vccとして供給され、電圧Vccが予め定められた電圧を超えると、IC8が動作を開始する。IC8が動作を開始すると、FET33のゲートにパルスを出し、FET33をオン/オフ制御する。したがって、高周波抑制回路3のFET33が、オン/オフ動作を開始する。これにより、平滑コンデンサ4の両端に、高電圧が発生する。ただし、起動抵抗R1によるコンデンサ7への充電では、IC8は、数個のパルスしか出力できない。このパルスが無くなる前に、チョークコイル31の補助巻線32に電圧が誘起され、ダイオードD1と抵抗R2を介してIC8を動作させるための電圧Vccを確保する。これにより、IC8は、継続動作可能な安定した電圧Vccを確保し、FET33を継続してオン/オフ制御することができる。

30

同様に、DC-DCコンバータ5においては、プラスラインLPと起動抵抗R3を介してコンデンサ10を充電する。これにより、コンデンサ10の両端に生じる電圧がIC11に電圧Vccとして供給され、電圧Vccが予め定められた電圧を超えると、IC11が動作を開始する。IC11が動作を開始すると、FET51のゲートにパルスを出し、FET51をオン/オフ制御する。したがって、DC-DCコンバータ5のFET51が、オン/オフ動作を開始する。ただし、起動抵抗R3によるコンデンサ10への充電では、IC11は、数個のパルスしか出力できない。そこで、パルスが無くなる前に、トランスTの補助巻線12の出力をダイオードD2で整流し、コンデンサ10を充電して、IC11を継続して動作させるのに十分な電圧Vccを確保する。こうして、DC-DCコンバータ5は、図示しないノートパソコン(負荷)に電力を供給する。

40

以上に説明したように、図7に示す従来のアダプタの高周波抑制回路3は、電源投入時には、FET33を起動抵抗R1とコンデンサ7によって動作させ、その後、補助巻線32の電圧を用いて動作させている。同様に、DC-DCコンバータ5は、電源投入時には、FET51を起動抵抗R3とコンデンサ10によって動作させ、その後、

50

補助巻線 1 2 の出力を用いて動作させている。こうして、アダプタは、所定の直流電力を出力する。

しかし、前記した従来技術には、次のような問題点がある。

前記した直流電源装置は、無負荷の状態、又は負荷の入力容量が 75 ワット未満でも動作する。しかし、前記したように、無負荷の状態又は負荷の入力容量が 75 ワット未満の場合、直流電源装置には、高周波抑制回路を設けることが義務付けられていない。

そこで、無負荷の状態、又は負荷の入力容量が 75 ワット未満の状態、高周波抑制回路を備えた直流電源装置を運転すると、不要な電力を消費することになり、電力損失になる。具体的には、高周波抑制回路 3 を動作させる F E T 3 3 のスイッチング動作に必要な電力、および I C 8 を動作させるために必要な電力等が無駄になるのである。なお、高周波抑制回路 3 が動作しなくても、図 7 に示す構成の直流電源装置は、A C - D C 変換を
10 支障なく行う。

なお、高周波抑制回路における無駄な電力消費を抑制するため、負荷の入力容量が所定値以下の場合、高周波抑制回路の動作を停止させる回路を設けることを内容とする技術がある（特開 2 0 0 0 - 3 3 3 4 5 3 号公報参照）。

【発明の開示】

本発明の目的は、高周波抑制回路を備えた直流電源装置を運転する場合、無負荷の状態、又は入力容量が予め定められた一定容量未満（例えば、75 ワット未満）の状態において、高周波抑制回路の運転を間欠的に行って、電力損失を抑制するようにした直流電源装置を提供することにある。
20

ここで、高周波抑制回路の運転を間欠的に行うとは、無負荷の状態、又は負荷の入力容量が一定容量未満の状態において、第 1 の期間に亘って高周波抑制回路を運転した後、第 2 の期間に亘って高周波抑制回路の運転を停止し、第 1 の期間と第 2 の期間を繰り返すことを意味する。また、第 1 の期間における高周波抑制回路の運転とは、第 1 の期間に亘って高周波抑制回路内のスイッチング素子をオン／オフ制御する複数のパルスを出力することを意味する。

具体的には、次のようにして、前記目的を達成する。

第 1 の発明は、交流電源と、交流電源からの交流出力を全波整流する全波整流回路と、全波整流回路の出力から高周波成分を除去する高周波抑制回路と、高周波抑制回路の出力を平滑する平滑コンデンサと、平滑コンデンサの両端の電圧を直流 - 直流変換して定電圧
30 を出力する D C - D C コンバータとから構成される直流電源装置において、D C - D C コンバータに備えられているトランスの補助巻線と、高周波抑制回路内のスイッチング素子をオン／オフ制御するパルスを出力する I C と、I C を駆動するための電圧をトランスの補助巻線から取得する I C 駆動回路とから構成されている。

第 1 の発明によれば、トランスの補助巻線から I C を駆動するための電圧を取得することができる。ここで、トランスの補助巻線は、負荷の入力容量が一定容量未満の状態のとき、出力が小さくなる。したがって、トランスの補助巻線から取得できる電圧が低くなるため、I C が駆動する状態と、駆動しない状態が交互に生じる。これにより、高周波抑制回路に設けられているスイッチング素子がオン／オフ制御される期間と、スイッチング素子がオン／オフ制御されない期間が交互に生じる間欠発振を行うことができる。したがって、無負荷又は負荷の入力容量が一定容量未満のとき、電力損失を抑制するようにした直
40 流電源装置を提供することができる。

第 2 の発明は、I C 駆動回路が、補助巻線の端から電流を取り出し、ダイオードと抵抗の直列回路を介してコンデンサに蓄積し、コンデンサに生じる電圧を I C の V c c 端子に印加して I C を駆動する。

第 2 の発明によれば、補助巻線に誘起される電圧が低い場合、I C が駆動する状態と駆動しない状態とを、交互に切り替えることができ、高周波抑制回路において間欠発振することができる。

第 3 の発明は、I C 駆動回路が、補助巻線の間접タップから電流を取り出し、ダイオードを介してコンデンサに蓄積し、コンデンサに生じる電圧を I C の V c c 入力端子に印加
50

してICを駆動する。

第3の発明によれば、ICが駆動する状態と駆動しない状態とを、交互に切り替えることができ、高周波抑制回路において間欠発振することができる。

第4～第6の発明は、コンデンサの前段にツェイオードを設けている。

第4～第6の発明によれば、ツェナーダイオードは、ICの動作を安定化するため、高周波抑制回路を安定して間欠発振させることができる。

【図面の簡単な説明】

図1は、本発明の第1の実施形態を示す回路図である。

図2は、本発明の第1の実施形態の動作を説明するための波形図である。

図3は、本発明の第1の実施形態の動作を説明するための波形図である。

10

図4は、本発明の第1の実施形態の動作を説明するための波形図である。

図5は、本発明の第2の実施形態を示す回路図である。

図6は、本発明の第3の実施形態を示す回路図である。

図7は、従来のノートパソコンのアダプタの一例を示す図である。

【発明を実施するための最良の形態】

以下、本発明の実施形態について説明する。

[第1の実施形態]

図1は、本発明の第1の実施形態を示す回路図である。図1において、図7に示す従来技術と同一部分には同一符号を付してその説明を省略する。図1に示す第1の実施形態が、図7に示す従来技術と異なるのは、次の点である。

20

第1に起動抵抗R1が設けられていないこと、第2に高周波抑制回路3に補助巻線32が設けられていないこと、第3にダイオードD1と抵抗R2が設けられていないことである。さらに、第4に補助巻線12のダイオードD2が接続された側に、図示するように、ダイオードD3と抵抗R4とコンデンサ13が設けられていることである。

以下、図1に示す第1の実施形態の動作について、図2に示す波形図を参照して説明する。図2に示す波形図は、無負荷運転時（DC-DCコンバータ5の出力側に負荷がない状態）のものである。

使用者は、アダプタの電源コードを交流電源（コンセント）1に接続する（図2の時刻t1参照）。これにより、アダプタが起動する。全波整流回路2は、入力される交流を全波整流し、高周波抑制回路3に出力する。これによって、コンセントからの入力電圧が、例えば交流電圧100Vの場合、平滑コンデンサ4の両端に直流電圧として141Vが発生する（図2（c）の時刻t1～t3参照）。平滑コンデンサ4の電圧は、図2に示す時刻t3まで約141Vを保持し、これによって、IC11に起動抵抗R3を介して予め定められた所定電圧（約20V、図2（b）参照）が、電圧Vccとして供給される。その結果、IC11が動作を開始する（図2（b）の時刻t1～t2参照）。

30

IC11が動作を開始すると、IC11はDC-DCコンバータ5のFET51をオン/オフ制御するパルスを出し、FET51のゲートに出力する。これによって、DC-DCコンバータ5のFET51がオン/オフ制御され、DC-DCコンバータ5が動作を開始する。

DC-DCコンバータ5が動作を開始すると、DC-DCコンバータ5に出力電圧（約20V）が発生する（図2（d）の時刻t2参照）。

40

起動抵抗R3を介してのIC11の動作は、従来技術と同様に、パルスを数個出力するだけで消滅し、このままではIC11の動作も停止する。

しかし、DC-DCコンバータ5の動作開始と共に、補助巻線12に誘起された電流は、ダイオードD2によって整流され、コンデンサ10によって平滑され、IC11に電圧Vccとして供給される。これによって、DC-DCコンバータ5は、動作を継続する。

また、補助巻線12に誘起された電流は、ダイオードD3と抵抗R4とを介してコンデンサ13に供給され、コンデンサ13を充電する。これにより、IC8が継続して動作させるのに十分な電圧（約18V、図2（a）参照）が確保され、電圧Vccとして供給される。したがって、IC8は、図2（a）の時刻t3に示すように、動作を開始して、高

50

周波抑制回路 3 の F E T 3 3 のゲートにパルスを出力する。その結果、平滑コンデンサ 4 はその両端に約 3 8 0 V の電圧を発生させる (図 2 (c) の時刻 t 3 参照)。

時間が経過して時刻 t 4 になると、前記したように、この運転は無負荷運転であるから、補助巻線 1 2 の誘起電圧が小さくなる (誘起電流が小さくなる)。そのため、コンデンサ 1 3 にたまる電荷が少なくなり、コンデンサ 1 3 の両端の電圧は I C 8 を動作させるために必要な電圧値を超えたり、超えなかったりする状態を交互に繰り返す。そして、コンデンサ 1 3 の両端の電圧が必要な電圧値を超えたタイミングでは発振を行い、超えないタイミングでは発振を行わない。したがって、間欠発振を繰り返す (図 2 (a) の矢印 A 参照)。

図 3 を用いて、間欠発振について詳しく説明する。時刻 t 4 になると (図 2 (a) の矢印 A 以降)、前記したように、コンデンサ 1 3 の両端の電圧が必要な電圧値を超えたタイミングでは発振 (図中の B ~ C 間) を行い、超えないタイミング (図中の C ~ B 間) では発振を行わない。図 3 はこの状態を示す波形図である。 10

すなわち、I C 8 に供給される電圧 V_{cc} が I C 8 を動作させるために必要な電圧値を超えると、I C 8 は高周波抑制回路 3 の F E T 3 3 をオン/オフ制御するパルスの出力を開始する (図中の B 参照)。その後、I C 8 に供給される V_{cc} が減少して I C 8 の駆動が停止すると (図中の C 参照)、I C 8 は高周波抑制回路 3 の F E T 3 3 をオン/オフ制御するパルスの出力を停止する。なお、発振している期間 (図中の B ~ C 間) は、I C 8 は多数のパルスを出力し、F E T 3 3 を多数回オン/オフ制御している。しかし、発振していない期間 (図中の C ~ B 間) が存在するため、電力を大幅に抑制することができる。 20

図 4 は、第 1 の実施形態において、負荷側に電子負荷装置を取り付けて実験した結果を示す波形図である。

図 4 において、時刻 t 0 ~ t 1 の期間は、電子負荷装置が無負荷 (出力電流が 0 A) に設定されている期間である。時刻 t 1 において、電子負荷装置を用いて徐々に負荷を掛けると、図示するように、時刻 t 2 において出力電流が 0. 2 A を超える。そして、時刻 t 0 ~ t 2 の期間に亘って、高周波抑制回路 3 は、間欠発振を行う。

時刻 t 2 において出力電流が 0. 2 A を超えた時点で、高周波抑制回路 3 が通常運転に切り替わる。時刻 t 2 ~ t 3 の期間 (徐々に負荷を大きくし、その後負荷を徐々に小さくした期間) は、通常運転が行われる。

時刻 t 3 ~ t 4 において、出力電流が 0. 2 A ~ 0 A に減少すると、図示するように、高周波抑制回路 3 が間欠発振に切り替わる。 30

なお、以上の説明では、無負荷時の出力電流を 0 A として説明したが、ノートパソコン等の場合、ノートパソコン等の電源を切った状態においても、通常 2 0 ~ 3 0 m A 程度の入力電流が流れる。このような状態においても、高周波抑制回路 3 は間欠発振を行い、電力抑制に寄与する。

以上の説明から明らかなように、第 1 の実施形態によれば、無負荷時又は負荷の入力容量が一定容量未満の時、高周波抑制回路が間欠発振を行うので、従来技術のように連続発振を行う場合よりも、電力の消費を大幅に抑制することができる。また、図 7 に示す直流電源装置と比較して、追加の部品も不要であるため、コストダウンになる。

なお、第 1 の実施形態によれば、コンデンサ 1 3 の容量を変えることにより、発振期間を可変することができる。 40

また、第 1 の実施形態によれば、抵抗 R 4 は、補助巻線 1 2 から出力される電圧のうち、一定電圧を常に負う。ゆえに、コンデンサ 1 3 の電圧 (V_{cc}) が上昇したり、下降したりするのを可能にしている。

さらに、第 1 の実施形態によれば、従来技術と比較して、部品数が減少するという利点がある。

[第 2 の実施形態]

図 5 は、本発明の第 2 の実施形態を示す回路図である。図 5 において、図 1 に示す第 1 の実施形態と同一部分には同一符号を付してその説明を省略する。図 5 に示す第 2 の実施形態が、図 1 に示す第 1 の実施形態と異なるのは、次の点である。 50

第1に、図1に示す第1の実施形態では、補助巻線12の端部からダイオードD3にラインを引き出していたのに対し、図5に示す第2の実施形態では、補助巻線12の途中（中間タップ）からダイオードD3にラインを引き出している点である。すなわち、巻数を減らしていることである。

第2に、図1に示す第1の実施形態において設けられていた抵抗R4が、図5に示す第2の実施形態では、設けられていない点である。

具体的には、第2の実施形態は、抵抗R4の抵抗成分を補助巻線12に負わせた点だけが第1の実施形態と異なる。すなわち、第2の実施形態は、補助巻線12から低い電圧を取り出し、抵抗R4に相当する抵抗値を補助巻線12に負わせている。換言すれば、第2の実施形態は、補助巻線12の中の抵抗成分を使って、第1の実施形態の抵抗14の役割を果たしているものである。 10

第2の実施形態の動作は、第1の実施形態の動作と同様であるので、説明を省略する。

第2の実施形態によれば、無負荷時又は負荷の入力容量が一定容量未満の時、高周波抑制回路が間欠発振を行うので、従来技術のように連続発振を行う場合よりも、電力の消費を大幅に抑制することができる。また、図7に示す直流電源装置と比較して、追加の部品も不要であるため、コストダウンになる。

なお、第2の実施形態によれば、コンデンサ13の容量を変えることにより、発振期間を可変することができる。

さらに、第2の実施形態によれば、従来技術と比較して、部品数が減少するという利点がある。 20

[第3の実施形態]

図6は、本発明の第3の実施形態を示す回路図である。図6において、図1に示す第1の実施形態と同一部分には同一符号を付してその説明を省略する。図6に示す第3の実施形態が、図1に示す第1の実施形態と異なるのは、次の点である。

すなわち、図1に示す第1の実施形態では、抵抗R4とコンデンサ13が直接接続されていた。しかし、図6に示す第3の実施形態においては、図示するように、コンデンサ13の前段に間にツェナーダイオード14が設けられている。ツェナーダイオード14は、動作を安定化するため、IC8に供給される電圧Vccを一定にするものである。具体的には、ツェナーダイオード14に供給される電圧Vccがツェナー電圧以上にならないと、IC8に電圧Vccが供給されない。したがって、直流電源装置の負荷の値が、ある一定値を超えないと、高周波抑制回路3は起動しないため、無駄な電力消費を抑制することができる。 30

第3の実施形態は、第1、および第2の実施形態においても、コンデンサ13の前段にツェナーダイオード14を設けることにより、適用することができる。

第3の実施形態の動作は、第1の実施形態の動作と同様であるので、説明を省略する。

第3の実施形態によれば、無負荷時又は負荷の入力容量が一定容量未満の時、高周波抑制回路が間欠発振を行うので、従来技術のように連続発振を行う場合よりも、電力の消費を大幅に抑制することができる。また、図7に示す直流電源装置と比較して、追加の部品も不要であるため、コストダウンになる。

なお、第3の実施形態によれば、コンデンサ13の容量を変えることにより、発振期間を可変することができる。 40

また、第3の実施形態によれば、抵抗R4は、補助巻線12から出力される電圧のうち、一定電圧を常に負う。ゆえに、コンデンサ13の電圧（Vcc）が上昇したり、下降したりするのを可能にしている。

さらに、第3の実施形態によれば、従来技術と比較して、部品数が減少するという利点がある。

【産業上の利用の可能性】

本発明によれば、高周波抑制回路を備えた直流電源装置を運転する場合、無負荷の状態、又は負荷の入力容量が予め定められた値未満のとき（例えば、入力容量が75ワット未満のとき）、高周波抑制回路を間欠発振させることにより、電力損失を抑制することがで 50

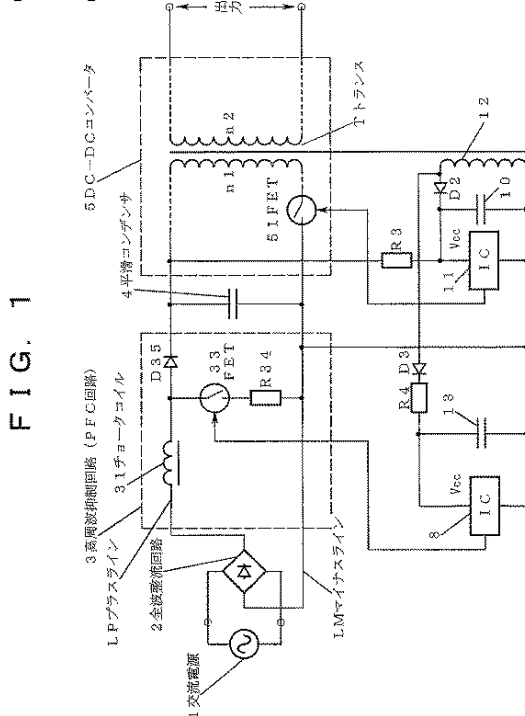
きる。

ここで、直流電源装置に用いられるDC-DCコンバータは、フライバック式コンバータでも、フォワード式コンバータでも、他の方式のものでもよい。

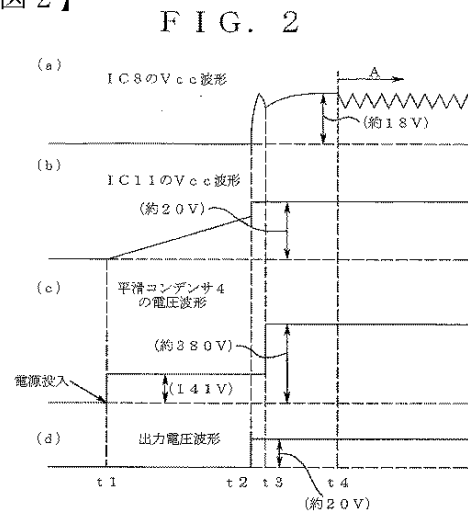
さらに、高周波抑制回路に設けられているスイッチング素子は、FETに限らず、IGBT等でもよい。

さらに、通常、高周波抑制回路の電力損失を抑制するためには、専用の回路を設ける必要があるため、部品数が増える。しかし、この発明では、従来技術と比較して部品数を減らして、高周波抑制回路の電力損失を抑制することができる。

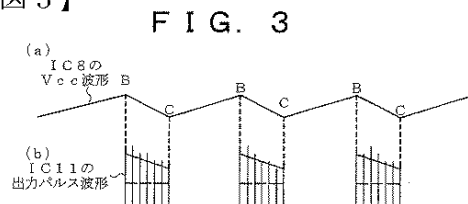
【图 1】



【図 2】



【図 3】



【手続補正書】

【提出日】平成16年1月6日(2004.1.6)

【手続補正 0 0 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

(補正後) 交流電源と、前記交流電源からの交流出力を全波整流する全波整流回路と、前記全波整流回路の出力から高周波成分を除去する高周波抑制回路と、前記高周波抑制回路の出力を平滑する平滑コンデンサと、前記平滑コンデンサの両端の電圧を直流-直流変換して定電圧を負荷に出力するDC-DCコンバータとから構成される直流電源装置において、

前記DC-DCコンバータに備えられているトランスの補助巻線と、

前記高周波抑制回路内のスイッチング素子をオン/オフするパルス信号を出力するICと、

前記ICを駆動するための電圧を前記トランスの補助巻線から取得し、前記負荷の入力容量が予め定められた一定容量を超えているか否かを判別し、超えていないと判別されたとき前記ICの駆動を間欠的に行い、超えている判別されたとき前記ICの駆動を連続して行うIC駆動回路と

から構成されていることを特徴とする直流電源装置。

【請求項 2】

請求の範囲 1 記載の直流電源装置において、

前記IC駆動回路は、前記補助巻線の端から電流を取り出し、ダイオードと抵抗の直列回路を介してコンデンサに蓄積し、前記コンデンサに生じる電圧を前記ICのV_{cc}端子に印加して前記ICを駆動することを特徴とする直流電源装置。

【請求項 3】

請求の範囲 1 記載の直流電源装置において、

前記IC駆動回路は、前記補助巻線の中間タップから電流を取り出し、ダイオードを介してコンデンサに蓄積し、前記コンデンサに生じる電圧を前記ICのV_{cc}入力端子に印加して前記ICを駆動することを特徴とする直流電源装置。

【請求項 4】

請求の範囲 1 記載の直流電源装置において、

前記コンデンサの前段にツェナーダイオードを設けたことを特徴とする直流電源装置。

【請求項 5】

請求の範囲 2 記載の直流電源装置において、

前記コンデンサの前段にツェナーダイオードを設けたことを特徴とする直流電源装置。

【請求項 6】

請求の範囲 3 記載の直流電源装置において、

前記コンデンサの前段にツェナーダイオードを設けたことを特徴とする直流電

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP03/09817
A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. ⁷ H02M3/28 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl. ⁷ H02M3/00-3/44, 7/00-7/40 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2003 Kokai Jitsuyo Shinan Koho 1971-2003 Toroku Jitsuyo Shinan Koho 1994-2003 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 8-111975 A (Sanken Electric Co., Ltd.), 30 April, 1996 (30.04.96), Par. Nos. [0002] to [0004]; Fig. 2 (Family: none)	1 2-6
Y	JP 6-339267 A (Tohoku Ricoh Co., Ltd.), 06 December, 1994 (06.12.94), Par. No. [0029]; Fig. 2 (Family: none)	2, 4-6
Y	JP 8-172773 A (Mita Industrial Co., Inc.), 02 July, 1996 (02.07.96), Par. Nos. [0019] to [0026]; Fig. 1 (Family: none)	2, 4-6
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 29 October, 2003 (29.10.03)		Date of mailing of the international search report 11 November, 2003 (11.11.03)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/09817

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-218467 A (PFU Ltd.), 10 August, 2001 (10.08.01), Par. Nos. [0018] to [0027]; Figs. 2 to 6 (Family: none)	3, 6
Y	JP 2001-16851 A (Nichicon Corp.), 19 January, 2001 (19.01.01), Par. Nos. [0012] to [0025]; Fig. 1 (Family: none)	3, 6
A	US 6246596 B1 (NAGANO JAPAN RADIO CO., LTD.), 12 June, 2001 (12.06.01), Column 5, line 14 to column 6, line 25; Fig. 1 & JP 2001-103743 A Par. Nos. [0014] to [0017]	1-6
A	JP 10-28372 A (Toko, Inc.), 27 January, 1998 (27.01.98), Full text; Figs. 1 to 2 (Family: none)	1-6

国際調査報告		国際出願番号 PCT/JPO3/09817	
A. 発明の属する分野の分類 (国際特許分類 (IPC))			
Int. Cl ⁷		H02M 3/28	
B. 調査を行った分野			
調査を行った最小限資料 (国際特許分類 (IPC))			
Int. Cl ⁷		H02M 3/00-3/44, 7/00-7/40	
最小限資料以外の資料で調査を行った分野に含まれるもの			
日本国実用新案公報		1922-1996年	
日本国公開実用新案公報		1971-2003年	
日本国実用新案登録公報		1996-2003年	
日本国登録実用新案公報		1994-2003年	
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
X	JP 8-111975 A (サンケン電気株式会社)	1	
Y	1996.04.30, 【0002】-【0004】, 第2図 (ファミリーなし)	2-6	
Y	JP 6-339267 A (東北リコー株式会社)	2, 4-6	
	1994.12.06, 【0029】, 第2図 (ファミリーなし)		
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー		の日の後に公表された文献	
「A」 特に関連のある文献ではなく、一般的技術水準を示すもの		「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの	
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	
「O」 口頭による開示、使用、展示等に言及する文献		「&」 同一パテントファミリー文献	
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願			
国際調査を完了した日		国際調査報告の発送日	
29.10.03		11.11.03	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 櫻田 正紀  電話番号 03-3581-1101 内線 3356	

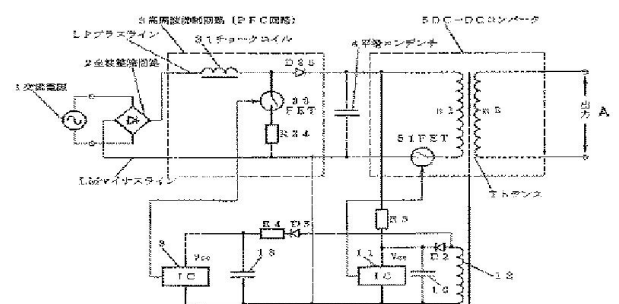
国際調査報告		国際出願番号 PCT/JP03/09817
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 8-172773 A (三田工業株式会社) 1996. 07. 02, 【0019】-【0026】, 第1図 (ファミリーなし)	2, 4-6
Y	JP 2001-218467 A (株式会社ピーエフユー) 2001. 08. 10, 【0018】-【0027】, 第2-6図 (ファミリーなし)	3, 6
Y	JP 2001-16851 A (ニチコン株式会社) 2001. 01. 19, 【0012】-【0025】, 第1図 (ファミリーなし)	3, 6
A	US 6246596 B1 (NAGANO JAPAN RADIO CO., LTD.) 2001. 06. 12, 第5欄第14行-第6欄第25行, 第1図 & JP 2001-103743 A 【0014】-【0017】	1-6
A	JP 10-28372 A (東光株式会社) 1998. 01. 27, 全文, 第1-2図 (ファミリーなし)	1-6

(注) この公表は、国際事務局（W I P O）により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願（日本語実用新案登録出願）の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項(実用新案法第 4 8 条の 1 3 第 2 項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	电致发光器件和显示器件		
公开(公告)号	JPWO2005004546A1	公开(公告)日	2006-08-17
申请号	JP2005511401	申请日	2004-07-01
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	名古久美男 小田桐優 小野雅行 堀賢哉		
发明人	名古 久美男 小田桐 優 小野 雅行 堀 賢哉		
IPC分类号	H05B33/14 H05B33/12 H01L51/50 H05B33/28 C09K11/00 C09K11/08 C09K11/02		
CPC分类号	H05B33/14 C09K11/02 C09K11/08		
FI分类号	H05B33/14.Z H05B33/12.C H05B33/22.B H05B33/28 C09K11/00.F C09K11/08.G		
F-TERM分类号	3K007/AB02 3K007/AB03 3K007/AB12 3K007/AB17 3K007/AB18 3K007/BA06 3K007/CB01 3K007/DA04 3K007/DA06 3K007/DB01 3K007/DB02 3K007/DB03 3K007/DC01 3K007/DC02 3K007/DC03 3K007/DC04 3K007/EA02 3K007/EA03 3K007/FA01 4H001/CA01 4H001/CA02 4H001/CC03 4H001/CC07 4H001/CC09		
代理人(译)	稻叶和久		
优先权	2003190399 2003-07-02 JP 2003190402 2003-07-02 JP		
外部链接	Espacenet		

摘要(译)

电致发光器件 (10) 包括彼此相对布置的一对阳极 (12) 和阴极 (13) 以及形成在阳极和阴极之间的一个或多个发光层 (14) 。至少一个发光层 (14) 由荧光体层 (16) 和宽带隙半导体层 (15) 构成。构成发光层的半导体层或荧光体层可以是部分不连续的层。



3...HIGH-FREQUENCY SUPPRESSING CIRCUIT (PFC CIRCUIT)
LP...PLUS LINE
31...CHOKE COIL
2...FULL-WAVE RECTIFIER CIRCUIT
1...AC POWER SUPPLY
LM...MINUS LINE
5...DC-DC CONVERTER
4...SMOOTHING CAPACITOR
A...OUTPUT
T...TRANSFORMER