

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3757797号  
(P3757797)**

(45) 発行日 平成18年3月22日(2006.3.22)

(24) 登録日 平成18年1月13日(2006.1.13)

(51) Int.Cl.

F I

**G09G 3/30 (2006.01)**

G09G 3/30 J

**G09G 3/20 (2006.01)**

G09G 3/20 623C

G09G 3/20 624D

請求項の数 10 (全 10 頁)

(21) 出願番号 特願2001-956 (P2001-956)  
 (22) 出願日 平成13年1月9日(2001.1.9)  
 (65) 公開番号 特開2002-207451 (P2002-207451A)  
 (43) 公開日 平成14年7月26日(2002.7.26)  
 審査請求日 平成15年12月3日(2003.12.3)

(73) 特許権者 000005108  
 株式会社日立製作所  
 東京都千代田区丸の内一丁目6番6号  
 (74) 代理人 100075096  
 弁理士 作田 康夫  
 (72) 発明者 金子 好之  
 茨城県日立市大みか町七丁目1番1号  
 株式会社 日立製作所 日立  
 研究所内  
 (72) 発明者 大内 貴之  
 茨城県日立市大みか町七丁目1番1号  
 株式会社 日立製作所 日立  
 研究所内

最終頁に続く

(54) 【発明の名称】 有機LEDディスプレイおよびその駆動方法

(57) 【特許請求の範囲】

【請求項1】

基板上に、複数のゲート線と、該複数のゲート線に交差する複数のデータ線と、該複数のゲート線と、該複数のデータ線により画素を構成し、それぞれの画素には、前記ゲート線を介してゲート走査信号が供給される薄膜トランジスタと、該薄膜トランジスタが導通状態になるのに同期して、前記データ線から供給されるデータ信号に応じ、それぞれの画素ごとに形成された画素電極と該画素電極に対向する対向電極との間に流れる駆動電流によって発光する発光素子を具備する有機LEDディスプレイにおいて、

前記発光素子は、有機LED素子であり、前記薄膜トランジスタが非導通状態にある期間の少なくとも一部には、該有機LED素子は非発光状態にあるとともに、発光時の極性とは逆のバイアスが印加され、前記薄膜トランジスタが導通状態にある期間に前記データ信号の極性が有機LED素子の順方向、逆方向の順で印加されることを特徴とする有機LEDディスプレイ。

【請求項2】

基板上に、複数のゲート線と、該複数のゲート線に交差する複数のデータ線と、該複数のゲート線と該複数のデータ線により複数の画素を構成し、それぞれの画素には、前記ゲート線を介してゲート走査信号が供給される薄膜トランジスタと、該薄膜トランジスタが導通状態になるのに同期して、前記データ線から供給されるデータ信号に応じ、それぞれの画素ごとに形成された画素電極と該画素電極に対向する対向電極との間に流れる駆動電流によって発光する発光素子を具備する有機LEDディスプレイにおいて、前記発光素子

10

20

は有機LED素子であり、該有機LED素子と並列に蓄積容量が形成され、該蓄積容量の電極は行ごとに共通電極に接続され、該共通電極は、前記有機LED素子の共通電極とは別の電源に接続され、前記薄膜トランジスタが非導通状態にある期間の少なくとも一部には、該有機LED素子は非発光状態にあるとともに、発光時の極性とは逆のバイアスが印加されることを特徴とする有機LEDディスプレイ。

【請求項3】

請求項2記載の有機LEDディスプレイであって、薄膜トランジスタが非導通状態になった後に、前記蓄積容量の行ごとの共通電極に電圧変動を与え、該蓄積容量を介して、前記有機LED素子を発光状態にすることを特徴とする有機LEDディスプレイ。

【請求項4】

請求項3記載の有機LEDディスプレイであって、前記蓄積容量の行ごとの共通電極に与える電圧変動は、方形波であることを特徴とする有機LEDディスプレイ。

【請求項5】

請求項3記載の有機LEDディスプレイであって、前記蓄積容量の行ごとの共通電極に与える電圧変動は、ランプ波であることを特徴とする有機LEDディスプレイ。

【請求項6】

基板上に、複数のゲート線と、該複数のゲート線に交差する複数のデータ線と、前記ゲート線と前記データ線とによりマトリクス状に画素を形成し、それぞれの画素には、前記ゲート線を介してゲート走査信号が供給される薄膜トランジスタと、該薄膜トランジスタが導通状態になるのに同期して、前記データ線から供給されるデータ信号に応じ、前記画素ごとに形成された画素電極と該画素電極に対向する対向電極との間に流れる駆動電流によって発光する発光素子を具備する有機LEDディスプレイ装置の駆動方法において、

前記発光素子は、有機LED素子であり、前記薄膜トランジスタが非導通状態にある期間の少なくとも一部には、該有機LED素子は非発光状態にあるとともに、発光時の極性とは逆のバイアスが印加され、前記薄膜トランジスタが導通状態にある期間に前記データ信号の極性が有機LED素子の順方向、逆方向の順で印加されることを特徴とする有機LEDディスプレイの駆動方法。

【請求項7】

基板上に、複数のゲート線と、該複数のゲート線に交差する複数のデータ線と、前記ゲート線と前記データ線とによりマトリクス状に形成された画素とを有し、該画素のそれぞれには、前記ゲート線を介してゲート走査信号が供給される薄膜トランジスタと、該薄膜トランジスタが導通状態になるのに同期して、前記データ線から供給されるデータ信号に応じ、前記画素ごとに形成された画素電極と該画素電極に対向する対向電極との間に流れる駆動電流によって発光する発光素子を具備する有機LEDディスプレイの駆動方法において、

前記発光素子は有機LED素子であり、該有機LED素子と並列に蓄積容量が形成され、該蓄積容量の電極は行ごとに共通電極に接続され、該共通電極は、前記有機LED素子の共通電極とは別の電源に接続され、前記薄膜トランジスタが非導通状態にある期間の少なくとも一部には、該有機LED素子は非発光状態にあるとともに、発光時の極性とは逆のバイアスが印加されることを特徴とする有機LEDディスプレイの駆動方法。

【請求項8】

請求項7記載の有機LEDディスプレイの駆動方法であって、薄膜トランジスタが非導通状態になった後に、前記蓄積容量の行ごとの共通電極に電圧変動を与え、該蓄積容量を介して、前記有機LED素子を発光状態にすることを特徴とする有機LEDディスプレイの駆動方法。

【請求項9】

請求項8記載の有機LEDディスプレイの駆動方法であって、前記蓄積容量の行ごとの共通電極に与える電圧変動は、方形波であることを特徴とする有機LEDディスプレイの駆動方法。

【請求項10】

10

20

30

40

50

請求項 8 記載の有機 L E D ディスプレイの駆動方法であって、前記蓄積容量の行ごとの共通電極に与える電圧変動は、ランプ波であることを特徴とする有機 L E D ディスプレイの駆動方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、有機半導体膜などの発光薄膜に駆動電流を流すことによって発光させる E L (エレクトロルミネッセンス) 素子または L E D (発光ダイオード) 素子などの発光素子と、この発光素子の発光動作を制御する薄膜トランジスタとを用いたアクティブマトリクス型の表示装置に係る。

10

【 0 0 0 2 】

【従来の技術】

近年、高度情報化社会の到来に伴い、パーソナルコンピュータ、携帯情報端末、情報通信機器あるいはこれらの複合製品の需要が増大している。これらの製品には、薄型、軽量のディスプレイが好適であり、液晶表示装置あるいは自発光型の E L 素子または L E D 素子などによる表示装置が用いられている。後者の自発光型の表示装置には、視認性がよいこと、視角特性が広いこと、高速応答で動画表示に適することなどの特徴があり、今後、情報通信分野でますます重要になることが予想されている。実際、近年の有機物を発光層とする有機 E L 素子または有機 L E D 素子（以下ではこれらを総称して O L E D と呼ぶ）の発光効率の急速な向上と、映像通信を可能にするネットワーク技術の進展との 2 つがあい

20

【 0 0 0 3 】

従来技術による O L E D ディスプレイの例が、Pioneer R&D Vol. 8, No. 3, pp. 4 1 - 4 9 に記載されている。これによれば、図 6 ( a ) に示されるように、縦方向に n 本の陽極 6 1 を横方向に m 本の陰極 6 2 を各交点に O L E D を配置し、画素 P 1 1, ..., P m n を設けた単純マトリクスであり、陰極線 1 本ごとに各陽極線を定電流源 6 3 で駆動し、各陰極線を線順次走査する時分割駆動をしたものである。各画素は、図 6 ( b ) の等価回路で表され、O L E D 6 4 と並列に寄生容量 6 5 が付随する。この寄生容量 6 5 は、0 . 3 mm で 2 0 p F 程度と大きく、上記のような高速性を必要とする時分割駆動で所望の画質を得るためには、この寄生容量への電荷の充放電を考慮にいれた駆動波形を工夫する必要がある。実際、上記従来例では、一旦全電極を接地するなどのタイミングを設けた複雑な駆動方式となっている。

30

【 0 0 0 4 】

上記単純マトリクスにかわり、各画素に T F T を設けたアクティブマトリクス駆動も検討されてきている。O L E D ディスプレイをアクティブマトリクス構造として作製し駆動する技術は、例えば特開平 8 - 2 4 1 0 4 8 号公報および該出願の優先権出願のひとつである米国特許公報 U S P 5550066 号、および駆動電圧関係についてより詳細に記述された国際特許公報 W O 9 8 / 3 6 4 0 7 号などに開示されている。これによる、アクティブマトリクス方式 O L E D ディスプレイの典型的な画素は、図 7 に示すように、少なくとも 2 つの T F T スイッチトランジスタ T s w 7 3 及びドライバトランジスタ T d r 7 4 と 1 つの蓄積容器 7 5 で構成されるアクティブ素子駆動回路により O L E D 7 6 の発光輝度を制御するものである。具体的には、スイッチングトランジスタ 7 3 を介して蓄積容量 7 5 に蓄えられた電圧がドライバトランジスタ 7 4 のゲート電圧を規定し、これにより定まる電流で O L E D 7 6 を駆動するものである。しかしながら、現実には、ドライバトランジスタのしきい値や電荷移動度の不均一性により、表示画質の不均一性が生じるなどの課題があった。

40

【 0 0 0 5 】

上記 2 つの課題をクリアする可能性のあるものとして、図 8 に示すように、1 画素に 1 トランジスタを設けて駆動するアクティブマトリクス方式が、特開平 4 - 1 2 5 6 8 3 号公報に記されている。

50

## 【 0 0 0 6 】

## 【 発明が解決しようとする課題 】

上記従来技術に開示される 1 画素 1 トランジスタ方式では、簡単な画素構造と駆動方法で、均一な表示特性を実現することが可能である。しかしながら、画素の発光時間は単純マトリクス方式と同等であり、電流値を大きくせねばならない。このような状況では、素子の信頼性を確保する手段が必要であるが、有効な技術が開示されていなかった。

## 【 0 0 0 7 】

## 【 課題を解決するための手段 】

本発明では、各画素に単一のスイッチトランジスタを設け、パネルの外部に定電流源を接続して駆動する OLED ディスプレイにおいて、高電流を OLED に流すことによる輝度特性劣化を小さくするために、スイッチトランジスタ導通時に、OLED に逆バイアスが印加される電圧スキームとし、この逆バイアスがスイッチトランジスタ非導通時に保持される駆動波形としたものである。さらにまた、OLED に流れる瞬時電流レベルを小さくするために、蓄積容量の片側の電極にランプ波や方形波を印加して、スイッチトランジスタ非導通時にも発光に寄与する電流を流す駆動波形としたものである。

10

## 【 0 0 0 8 】

本出願の一つの実施態様によれば基板上に、複数のゲート線と、該複数のゲート線に交差する複数のデータ線と、ゲート線とデータ線とを有し、複数のゲート線と、複数のデータ線により画素を構成し、それぞれの画素には、ゲート線を介してゲート走査信号が供給される薄膜トランジスタと、薄膜トランジスタが導通状態になるのに同期して、データ線から供給されるデータ信号に応じ、それぞれの画素ごとに形成された画素電極と画素電極に対向する対向電極との間に流れる駆動電流によって発光する発光素子を有機 LED ディスプレイで、発光素子は、有機 LED 素子からなり、薄膜トランジスタが非導通状態にある期間の少なくとも一部には、有機 LED 素子は非発光状態にあるとともに、発光時の極性とは逆のバイアスが印加されるというものである。

20

## 【 0 0 0 9 】

本出願の一つの実施態様によれば基板上に、複数のゲート線と、複数のゲート線に交差する複数のデータ線と、ゲート線とデータ線とを有し、複数のゲート線と複数のデータ線により複数の画素を構成し、それぞれの画素、ゲート線を介してゲート走査信号が供給される薄膜トランジスタと、薄膜トランジスタが導通状態になるのに同期して、データ線から供給されるデータ信号に応じ、それぞれの画素ごとに形成された画素電極と該画素電極に対向する対向電極との間に流れる駆動電流によって発光する発光素子を具備する有機 LED ディスプレイで、発光素子は有機 LED 素子であり、有機 LED 素子と並列に蓄積容量が形成され、蓄積容量の電極は行ごとに共通電極に接続され、共通電極は、有機 LED 素子の共通電極とは別の電源に接続され、薄膜トランジスタが非導通状態にある期間の少なくとも一部には、有機 LED 素子は非発光状態にあるとともに、発光時の極性とは逆のバイアスが印加されるというものである。

30

## 【 0 0 1 0 】

## 【 発明の実施の形態 】

## ( 実施の形態 1 )

40

図面を参照して、本発明の実施の形態を説明する。以下では、最初に画像表示装置の全体構成について記し、次に本発明にかかる駆動方法について述べる。

## 【 0 0 1 1 】

図 1 は、画像表示装置 1 の全体のレイアウトを模式的に示すブロック図である。画像表示装置 1 においては、基板 5 のほぼ中央部が表示部 2 になる。表示部 2 の上側には、データ線 6 に対して画像信号を出力するデータ駆動回路 3、左側にはゲート線 7 に対して走査信号を出力する走査駆動回路 4 が設置されている。ゲート線 7 は m 本、データ線 6 は n 本で m 行 n 列のマストリクスが組まれている。表示部 2 の各画素においては、n チャネル型のスイッチトランジスタ 8 と OLED 9 が形成されている。トランジスタとしては、薄膜プロセスで形成される多結晶シリコン薄膜トランジスタを用いる。スイッチトランジスタの

50

ドレインはデータ線 6 に接続され、ソースは O L E D 9 の陽極 1 3 に接続されている。O L E D 9 の陰極は各画素共通の電極 1 0 となっている。図 2 は、ゲート線 7 - 1 に印加するパルス波形 V G 1 と、データ線 6 - 1 に印加するパルス波形 V D 1 と、1 行 1 列の画素における O L E D の陽極 1 3 - 1 1 の電圧変化とを、O L E D の共通電極 1 0 との関係で示してある。

#### 【 0 0 1 2 】

時刻  $t = t_0$  にゲート走査信号によってスイッチトランジスタ 8 - 1 1 がオン状態になると、これに同期してデータ線に印加されるデータ信号が、スイッチトランジスタ 8 - 1 1 を介して O L E D 9 - 1 1 に流れ込む。一般のデータ信号  $d_1$  の値に対して、ゲート走査信号の値は、少なくとも  $V_{GH} - V_{th} > d_1$  を満たすものであれば、O L E D への電流注入はスムーズに行われる。ここに  $V_{th}$  は、スイッチトランジスタ 8 - 1 1 のしきい値電圧である。次に、時刻  $t = t_1$  にスイッチトランジスタがオン状態にあるときに、データ線 6 - 1 1 の信号電位は  $V_{DL}$  まで引き下げられる。しかる後、 $t = t_2$  でスイッチトランジスタはオフされる。ここではデータ線 6 - 1 のみを示したが、駆動はいわゆる線順次方式であり、上記タイミングで、データ線 6 - 2, ..., 6 - n にも画像に応じたデータ信号が印加され 1 行分のデータ信号が書き込まれる。陽極 1 3 - 1 1 の電位は、ほぼデータ信号波形に追従して変化し、共通電極 1 0 の電位  $V_{OL}$  との電位差で O L E D にダイオード順方向電流が流れ発光する。

#### 【 0 0 1 3 】

上記駆動波形において、 $V_{DL} < V_{OL}$  と設定することが本発明の特徴である。これにより、非発光期間中に O L E D には逆バイアスが印加される。この逆バイアス印加状態は、スイッチトランジスタがオフ状態であるかぎりにおいて良好に保たれる。n チャネル型のスイッチトランジスタの場合、好ましくは、 $V_{DL} > V_{GL}$  の関係が満たされればよい。

#### 【 0 0 1 4 】

ゲート走査線の本数は  $m$  本であるので、フレーム期間を  $T_f$  とすると、一本のゲート線に走査信号が印加される時間 ( $t_2 - t_0$ ) は、最大  $T_f / m$  となる。逆電圧印加に要する時間 ( $t_2 - t_1$ ) としては、スイッチトランジスタが  $10k$  程度以下のローインピーダンス状態に保たれるので  $1 \mu$  秒程度で十分である。したがって、 $m$  を 1000 本、 $T_f = 16 \text{ ms}$  としても、 $t_2 - t_0 = 16 \mu$  秒となり、発光期間縮小への影響は極力小さくすることが出来る。

#### 【 0 0 1 5 】

以上、本発明の実施の形態によれば、1 画素 1 トランジスタという簡便な O L E D ディスプレイにおいて、画質劣化の少ない高信頼性の O L E D ディスプレイを実現するという効果が得られる。

#### ( 実施の形態 2 )

本発明の第 2 の実施の形態について説明する。図 3 は、図 1 と同様、画像表示装置 1 の全体のレイアウトを模式的に示すブロック図である。各画素に電荷蓄積容量 1 1 を設けていることが図 1 との相異点である。電荷蓄積容量の片方の電極は行毎にたばねた配線 1 2 とし、配線 1 2 と O L E D の共通電極 1 0 とは異ならせてある。この画像表示装置の駆動電圧のタイミングを示したのが図 4 である。ゲート線 7 - 1 に印加される電圧  $V_{G1}$ 、データ線 6 - 1 に印加される電圧  $V_{D1}$  については、本実施の形態では、逆バイアス印加のタイミングが不要である。この選択期間中に、蓄積容量 1 1 - 1 1 の電極 1 2 - 1 と反対側の電位は  $d_1$  まで上昇する。O L E D の共通電極 1 0 の電位  $V_{OL}$  に対して、 $d_1 - V_{OL}$  が O L E D のしきい値電圧  $V_{thOL}$  より小さくなるように設定する。次に、スイッチングトランジスタがオフされた後に、配線 1 2 - 1 の電位に方形波を加える。その振幅、 $V_0 = (V_{12H} - V_{12L}) = V_{thOL} + V_{rb}$  の条件を満たす必要がある。

ここで、 $V_{rb}$  は逆バイアスの印加電圧の絶対値とする。

つまり、 $V_0 = V_{thOL}$  とすると、選択期間に蓄積容量 1 1 - 1 1 の O L E D に接続された電極の電位は方形波の印加によって、 $d_1 + V_0 - V_{OL} = (d_1 - V_{OL}) + V_{rb} + V_{thOL}$  となる。 $d_1 - V_{OL} < V_{thOL}$  であるから、方形波が印加される前

10

20

30

40

50

には、OLEDの電圧はしきい値電圧 $V_{thOL}$ を超えることがなく、発光しない。方形波の印加後は、しきい値をこえるので発光状態に移行する。これにより、蓄積容量 $C_{s11}$ に蓄えられた電荷がOLED9-11を流れ、OLEDは発光する。蓄積容量 $C_{s11}$ の値としては、OLEDのダイオード寄生容量の8倍から20倍程度で、 $10\text{cd/m}^2$ 以上の画面輝度が得られる。誘電体材料としては、 $Al_2O_3$ 、 $Ta_2O_5$ などを用いればよい。この場合の方形波のパルス幅すなわち発光期間は、実施例の形態1に示した $T_f/m$ より十分大きくできるので瞬時電流を小さくすることが可能である。例えば、発光期間が $T_f/4$ 程度にすることも可能である。

#### 【0016】

発光が終わった後の配線12の電位についてみると、蓄積容量の電極12-1と反対側の電位 $d_1$ は発光による放電のため $d_1$ から低下して、OLEDの両端電圧がしきい値 $V_{thOL}$ に近い値となっているので方形波の終了とともに、 $d_1$ の電位はさらに $V_0 > V_{thOL} + V_{rb}$ 低下することから、 $d_1 - V_{thOL} + V_{OL} - V_0 = V_{OL} - V_{rb}$ となり、OLEDは蓄積容量と直列の状態で、 $V_{rb}$ の逆バイアスが印加されることになる。配線12との電圧関係で見ると、 $V_{12L} - V_{OL} - V_{rb}$ を満たしていればよく、さらにスイッチングトランジスタのオフ状態を保つためには、 $V_{12L} > V_{GL}$ とすればよいことは言うまでもない。

#### (実施の形態3)

本発明の第3の実施の形態について説明する。画素の基本構成は、図3に示した実施の形態2と同じである。本実施の形態では、配線12に印加する電圧が方形波ではなく、図5に記すようなランプ波であることが特徴である。この場合も $V_{12L} > V_{OL}$ 、 $V_{12L} > V_{GL}$ を満たすことにより良好な駆動条件が保たれる。

#### 【0017】

さて、本実施の形態固有の効果は、発光の時間変化を小さくできることである。実施の形態2のような方形波であると、時間経過に伴い次第にOLEDを流れる電流が小さくなるが、ランプ波により一定の変位電流をOLED容量に流し込むことができるので、OLED両端の電位差を一定にたもつことが出来る。

#### 【0018】

以上、本発明の実施の形態を説明してきたが、本発明は上記実施の形態に限定されるものではない。例えば、上記実施の形態では、OLEDの陽極とスイッチトランジスタを接続する例を示したが、OLEDの陰極と接続する場合であっても本発明による駆動方法は有効である。また、スイッチトランジスタのチャネル導電型は、pチャネルであっても有効であることはいうまでもない。

#### 【0019】

以上述べてきたように、本発明によるOLED表示装置によれば、複数のゲート線と、複数のデータ線とこれらの交点に対応してマトリクス状に配置された画素に、1個のTFTとOLEDを少なくとも含む画素表示装置における駆動方法において、非発光時に逆バイアスを印加することにより、高信頼性の表示装置を実現できた。

#### 【0020】

#### 【発明の効果】

本発明によれば、信頼性に優れた有機LEDディスプレイ装置を提供できる。

#### 【図面の簡単な説明】

【図1】本発明によるOLED画像表示装置の模式図である。

【図2】本発明によるOLED画像表示装置の駆動を説明する図である。

【図3】本発明の別の実施の形態を説明するための模式図である。

【図4】図3の駆動を説明するための図である。

【図5】図3の駆動を説明するための別の図である。

【図6】従来技術を説明するための図である。

【図7】従来技術を説明するための図である。

【図8】従来技術を説明するための図である。

10

20

30

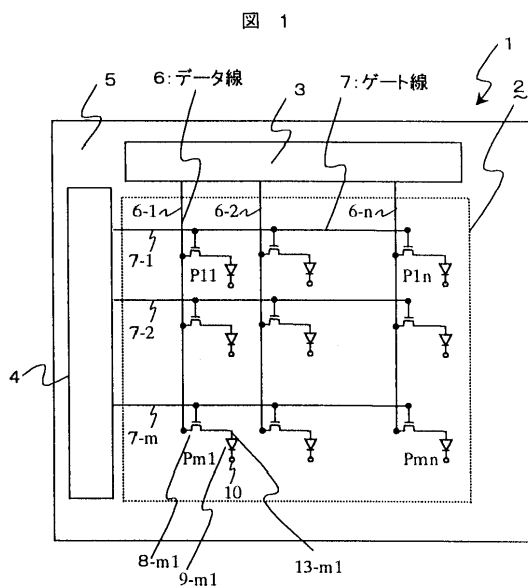
40

50

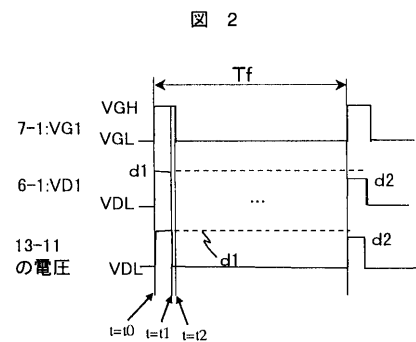
## 【符号の説明】

1 ... 画像表示装置、2 ... 表示部、3 ... データ駆動回路、4 ... 走査駆動回路、5 ... 基板、6 ... データ線、7 ... ゲート線、8 ... スイットランジスタ、9 ... O L E D 発光素子、10 ... 共通電極、11 ... 蓄積容量、12 ... 駆動用蓄積容量配線。

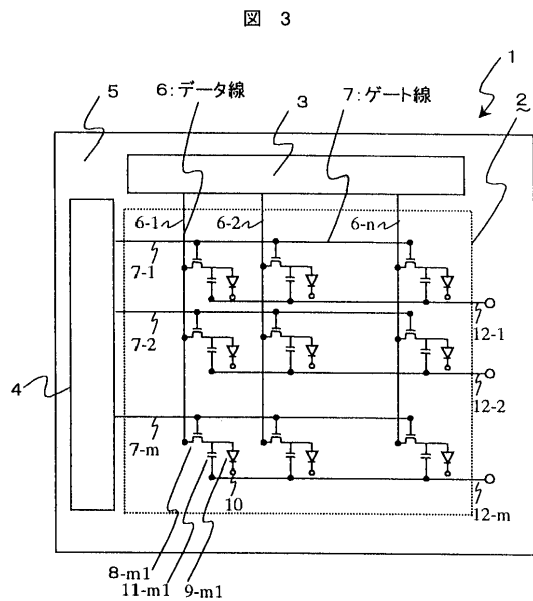
【図 1】



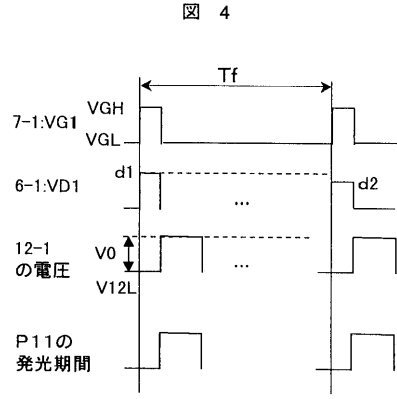
【図 2】



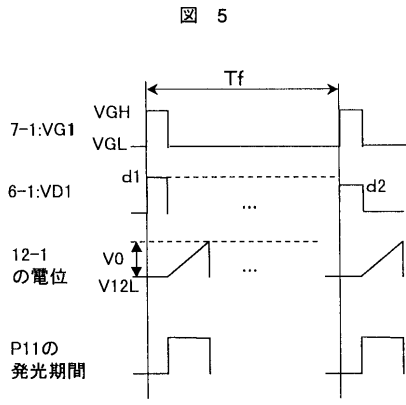
【 図 3 】



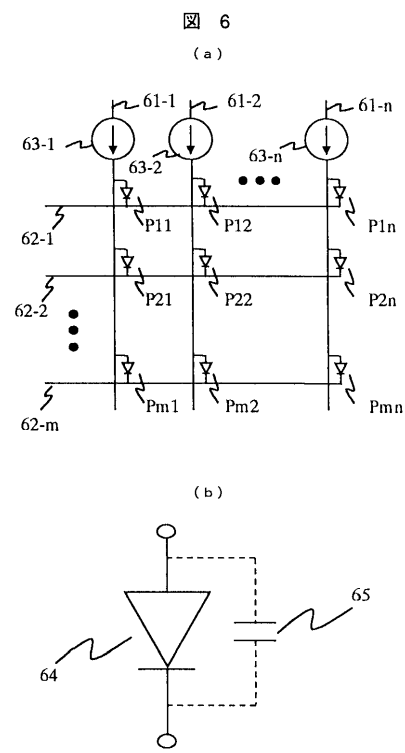
【 図 4 】



【 図 5 】

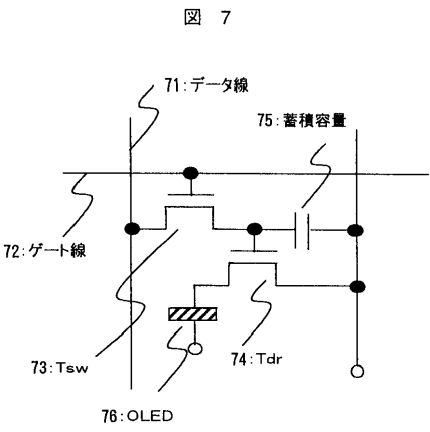


【 図 6 】

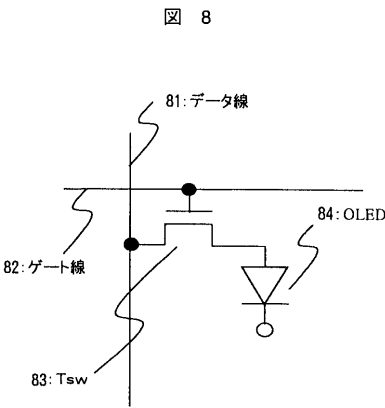




【 図 7 】



【 図 8 】



---

フロントページの続き

(72)発明者 甲 展明

神奈川県横浜市戸塚区吉田町292番地  
開発本部内

株式会社 日立製作所 デジタルメディア

(72)発明者 佐藤 敏浩

千葉県茂原市早野3300番地  
ープ内

株式会社 日立製作所 ディスプレイグル

審査官 小川 浩史

(56)参考文献 特開平4 - 125683 (JP, A)

特開平11 - 3048 (JP, A)

特開2000 - 268957 (JP, A)

特開2000 - 347621 (JP, A)

特開2001 - 117534 (JP, A)

特開2001 - 142413 (JP, A)

特開2002 - 091376 (JP, A)

特開2002 - 169509 (JP, A)

特開2002 - 169510 (JP, A)

特開2002 - 189448 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/30

H05B 33/08

专利名称(译)	有机LED显示器及其驱动方法		
公开(公告)号	<a href="#">JP3757797B2</a>	公开(公告)日	2006-03-22
申请号	JP2001000956	申请日	2001-01-09
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	金子好之 大内貴之 甲展明 佐藤敏浩		
发明人	金子 好之 大内 貴之 甲 展明 佐藤 敏浩		
IPC分类号	G09G3/30 G09G3/20 G09G3/32 H01L51/50		
CPC分类号	G09G3/3225 G09G3/3216 G09G3/3258 G09G3/3283 G09G2300/043 G09G2300/08 G09G2300/0842 G09G2300/0847 G09G2300/0866 G09G2300/0876 G09G2310/0256 G09G2310/0259 G09G2310/06 G09G2310/066 G09G2320/02 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.623.C G09G3/20.624.D G09G3/20.624.B G09G3/20.670.K G09G3/32.A G09G3/3216 G09G3/3225 G09G3/3266 G09G3/3275 H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/EE03 3K107/HH02 3K107/HH04 5C080/AA06 5C080/AA07 5C080/BB05 5C080/DD01 5C080/DD18 5C080/DD22 5C080/DD29 5C080/EE29 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ04 5C380/AA01 5C380/AB05 5C380/AB06 5C380/AC08 5C380/AC11 5C380/AC12 5C380/BD08 5C380/CA08 5C380/CA54 5C380/CB01 5C380/CC02 5C380/CC26 5C380/CC33 5C380/CC42 5C380/CC62 5C380/CD012 5C380/CD071 5C380/CE04 5C380/CF43 5C380/DA30		
审查员(译)	小川博		
其他公开文献	JP2002207451A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：为了实现具有简单配置并且对于使用传统驱动方法的OLED图像显示装置高度可靠的新驱动方法。解决方案：在OLED图像显示元件中，为每个像素提供开关晶体管，并且在晶体管的截止间隔期间向OLED施加反向偏压。通过使用该新方法实现了具有简单结构，高可靠性和高质量图像的有源矩阵OLED图像显示装置。

図 2

