

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-95319

(P2011-95319A)

(43) 公開日 平成23年5月12日(2011.5.12)

(51) Int.Cl.	F 1	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H05B 33/08 (2006.01)	G09G 3/20 623D	5C380
H01L 51/50 (2006.01)	G09G 3/20 623R G09G 3/20 642A	

審査請求 未請求 請求項の数 7 O L (全 14 頁) 最終頁に続く

(21) 出願番号	特願2009-246567 (P2009-246567)	(71) 出願人	502356528 株式会社 日立ディスプレイズ 千葉県茂原市早野3300番地
(22) 出願日	平成21年10月27日 (2009.10.27)	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
		(74) 代理人	110000154 特許業務法人はるか国際特許事務所
		(72) 発明者	徳田 尚紀 千葉県茂原市早野3300番地 株式会社 日立ディスプレイズ内
		(72) 発明者	市川 貴大 千葉県茂原市早野3300番地 株式会社 日立ディスプレイズ内

最終頁に続く

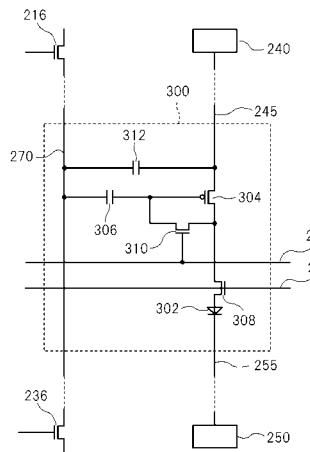
(54) 【発明の名称】発光素子表示装置及び発光制御方法

(57) 【要約】

【課題】回路規模を大きくすることなく、リアルタイムに輝度傾斜を改善することのできる発光素子表示装置を提供する。

【解決手段】有機EL表示装置の画素300は、駆動トランジスタ304と、駆動トランジスタ304のゲート側に接続された階調電圧容量306と、駆動トランジスタ304のドレイン線とゲート線との間に接続されたリセットスイッチ310と、駆動トランジスタ304のドレイン側に接続され、有機EL素子302へ流れる電流を制御する発光制御スイッチ308と、駆動トランジスタ304のソース線及び入力信号線270の間に配置された基準電圧容量312と、を備えている。入力信号線270と駆動トランジスタ304のゲート線との間の電位差、及び入力信号線270と駆動トランジスタ304のソース線との電位差は、それぞれ階調電圧容量306及び基準電圧容量312により保持される。

【選択図】図3



【特許請求の範囲】**【請求項 1】**

階調値に基づく電流を流すことにより、自発光体である発光素子に発光させて表示を行う発光素子表示装置において、

前記階調値に基づく電圧を保持するための階調電圧容量と、

前記階調電圧容量の一端がゲート線に接続されることにより、前記階調値に基づく電流を流す駆動トランジスタと、

前記駆動トランジスタのソース電極が接続するソース線と、前記駆動トランジスタのドレイン電極が接続するドレイン線と、

前記駆動トランジスタのソース線と、前記階調電圧容量の他端との間に形成された基準電圧容量と、を備える発光素子表示装置。 10

【請求項 2】

前記階調電圧容量の他端に接続された配線は、前記階調値に基づく電流が流れる発光期間においてフローティング状態となる、ことを特徴とする請求項 1 に記載の発光素子表示装置。 20

【請求項 3】

前記階調電圧容量の他端に接続された配線と、前記階調値に基づく電圧が印加されるデータ信号線とを接続するためのデータ信号スイッチと、

前記階調電圧容量の他端に接続された配線と、基準電圧が印加される基準電圧信号線とを接続するための基準電圧信号スイッチと、を更に備え。 20

前記フローティング状態では、前記データ信号スイッチ及び前記基準電圧信号スイッチが共に開状態である、ことを特徴とする請求項 2 に記載の発光素子表示装置。

【請求項 4】

前記基準電圧容量は、前記階調電圧容量の他端に接続された配線と前記ソース線との間に接続されている、ことを特徴とする請求項 1 に記載の発光素子表示装置。 30

【請求項 5】

前記ドレイン線と前記発光素子との間の電気的な接続を制御する発光制御スイッチと、

前記ゲート線と前記ドレイン線との間の電気的な接続を制御するリセットスイッチと、を更に有する、ことを特徴とする請求項 4 に記載の発光素子表示装置。

【請求項 6】

階調値に基づく電流を流すことにより、自発光体である発光素子に発光させて表示を行う発光素子表示装置の発光制御方法であって、

前記階調値に基づく電流を流すための駆動トランジスタのゲート線に一端が接続された階調電圧容量に、前記階調値に基づく電圧を保持させる階調電圧保持工程と、

前記駆動トランジスタのソース線と、前記階調電圧容量の他端との間に接続された基準電圧容量に、基準電圧を保持させる基準電圧保持工程と、を備える発光制御方法。 40

【請求項 7】

前記階調電圧保持工程は、前記ゲート線と前記駆動トランジスタのドレイン線との間の電気的な接続を制御するリセットスイッチを開状態にすることにより行い、

前記基準電圧保持工程は、前記階調電圧容量の他端に接続された配線をフローティング状態とすることにより行う、ことを特徴とする請求項 6 に記載の発光制御方法。 40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、発光素子表示装置及び発光制御方法に関し、より詳しくは、階調値に基づく電流が流れることにより、自発光体である発光素子に発光させて表示を行う発光素子表示装置及びその発光制御方法に関する。

【背景技術】**【0002】**

近年、有機発光ダイオード (Organic Light Emitting Diode) に代表される有機 E L (50

Organic Electro-luminescent) 素子と呼ばれる自発光体を用いた画像表示装置（以下、「有機 E L 表示装置」という。）が実用化段階にある。この有機 E L 表示装置は、従来の液晶表示装置と比較して、自発光体を用いているため、視認性、応答速度の点で優れているだけでなく、バックライトのような補助照明装置を要しないため、更なる薄型化が可能となっている。

【0003】

図 18 には、このような有機 E L 表示装置の一例である有機 E L 表示装置 800 の内部構成が示されている。図 18 に示される構成は、基板 802、ドライバ素子 804 及びフレキシブル基板 806 であり、基板は画面 808 を有している。基板 802 は、狭額縁を実現するために、画面の片側（図面右側）からのみ電力を供給する構成となっている。図 19 は、この片側からのみ電力を供給する回路構成を模式的に示している。この図 19 に示すように、電流は、アノード電極部 812 からアノード配線 816 を経由して、発光素子 820 を流れ、カソード配線 818 を経由してカソード電極部 814 に流れる。アノード配線 816 及びカソード配線 818 は各画素間に抵抗を有しているため電圧降下を生じ、給電側から遠い画素の発光素子のアノードは電圧が低く、また、給電側に近い画素の発光素子のカソード側の電圧は低くなる。したがって、図 20 のグラフに示されるように、給電側に近い画素の発光素子の両端に掛かる電位差は大きく、給電側から遠い発光素子の両端に掛かる電位差は小さくなる傾向にある。このため、給電側に近い程画面が明るく、遠いほど画面が暗いという輝度傾斜の現象を生じていた。

10

20

【0004】

このような輝度傾斜を改善するために、特許文献 1 では、輝度分布情報を測定し、各階調の輝度を調整することについて開示している。また、特許文献 2 では、消費電流を計測することにより、駆動トランジスタのゲート・ソース間の電圧を補正することについて開示している。

30

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2004 - 126168 号公報

【特許文献 2】特開 2005 - 122076 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

上述の特許文献 1 及び特許文献 2 に記載されたような対策は有効であるが、計測値をフィードバックしているため、回路規模が大きくなると共に、リアルタイム性に関し改善の余地がある。

【0007】

本発明は、上述の事情を鑑みてしたものであり、回路規模を大きくすることなく、リアルタイムに輝度傾斜を改善することのできる発光素子表示装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

本発明の発光素子表示装置は、階調値に基づく電流を流すことにより、自発光体である発光素子に発光させて表示を行う発光素子表示装置において、前記階調値に基づく電圧を保持するための階調電圧容量と、前記階調電圧容量の一端がゲート線に接続されることにより前記階調値に基づく電流を流す駆動トランジスタと、前記駆動トランジスタのソース電極が接続するソース線と、前記駆動トランジスタのドレイン電極が接続するドレイン線と、前記駆動トランジスタのソース線と前記階調電圧容量の他端との間に形成された基準電圧容量と、を備える発光素子表示装置である。

40

【0009】

また、本発明の発光素子表示装置では、前記階調電圧容量の他端に接続された配線は、

50

前記階調値に基づく電流が流れる発光期間においてフローティング状態とすることができる。ここで、フローティング状態とは、配線が電気的に独立した状態であり、電源等から電圧が印加されていない状態を意味する。

【0010】

また、本発明の発光素子表示装置は、前記階調電圧容量の他端に接続された配線と、前記階調値に基づく電圧が印加されるデータ信号線とを接続するためのデータ信号スイッチと、前記階調電圧容量の他端に接続された配線と基準電圧が印加される基準電圧信号線とを接続するための基準電圧信号スイッチと、を更に備え、前記フローティング状態では、前記データ信号スイッチ及び前記基準電圧信号スイッチが共に開状態である、とすることができます。

10

【0011】

また、本発明の発光素子表示装置は、前記基準電圧容量は、前記階調電圧容量の他端に接続された配線と前記ソース線との間に接続されている、とすることができます。

【0012】

また、本発明の発光素子表示装置は、前記ドレイン線と前記発光素子との間の電気的な接続を制御する発光制御スイッチと、前記ゲート線と前記ドレイン線との間の電気的な接続を制御するリセットスイッチと、を更に有する、とすることができます。

【0013】

本発明の発光制御方法は、階調値に基づく電流を流すことにより、自発光体である発光素子に発光させて表示を行う発光素子表示装置の発光制御方法であって、前記階調値に基づく電流を流すための駆動トランジスタのゲート線に一端が接続された階調電圧容量に、前記階調値に基づく電圧を保持させる階調電圧保持工程と、前記駆動トランジスタのソース線と、前記階調電圧容量の他端との間に接続された基準電圧容量に、基準電圧を保持させる基準電圧保持工程と、を備える発光制御方法である。

20

【0014】

また、本発明の発光制御方法は、前記階調電圧保持工程は、前記ゲート線と前記駆動トランジスタのドレイン線との間の電気的な接続を制御するリセットスイッチを開状態にすることにより行い、前記基準電圧保持工程は、前記階調電圧容量の他端に接続された配線をフローティング状態とすることにより行う、とすることができます。

【図面の簡単な説明】

30

【0015】

【図1】本発明の一実施形態に係る有機EL表示装置について示す図である。

【図2】図1の有機EL表示装置の基板について概略的に示す図である。

【図3】図2の基板の画素内の回路について概略的に示す図である。

【図4】図3の回路の発光サイクルにおけるスイッチの動作と電圧の変化について示すタイミングチャートである。

【図5】図4のタイミングチャートのAの期間のスイッチの状態を示す回路図である。

【図6】図4のタイミングチャートのBの期間のスイッチの状態を示す回路図である。

【図7】図4のタイミングチャートのCの期間のスイッチの状態を示す回路図である。

【図8】図4のタイミングチャートのDの期間のスイッチの状態を示す回路図である。

40

【図9】図4のタイミングチャートのEの期間のスイッチの状態を示す回路図である。

【図10】図4のタイミングチャートのFの期間のスイッチの状態を示す回路図である。

【図11】図4のタイミングチャートのGの期間のスイッチの状態を示す回路図である。

【図12】画素内の回路の第1変形例について示す図である。

【図13】画素内の回路の第2変形例について示す図である。

【図14】図13の回路の発光サイクルにおけるスイッチの動作と電圧の変化について示すタイミングチャートである。

【図15】図14の書き込み期間Wについて拡大して示すタイミングチャートである。

【図16】画素内の回路の第3変形例について示す図である。

【図17】駆動トランジスタにn型トランジスタを用いた場合の一例を示す図である。

50

【図18】従来の有機EL表示装置について示す図である。

【図19】図18の有機EL表示装置の回路構成を模式的に示す図である。

【図20】給電側からの距離とアノード電圧及びカソード電圧について示す図である。

【発明を実施するための形態】

【0016】

以下、本発明の実施形態について、図面を参照しつつ説明する。なお、図面において、同一又は同等の要素には同一の符号を付し、重複する説明を省略する。

【0017】

図1は、本発明の一実施形態に係る有機EL表示装置100について示す図である。この図に示されるように、有機EL表示装置100は、基板200及び不図示の封止基板から構成される有機ELパネルを挟むように固定する上フレーム110及び下フレーム120と、表示する情報を生成する回路素子を備える回路基板140と、その回路基板140において生成された表示情報を基板200に伝えるフレキシブル基板130と、により構成されている。

【0018】

図2には、図1の基板200が概略的に示されている。基板200は、有機EL素子を有し、表示の最小単位である画素300と、表示する階調値に対応するデータ信号をデータ信号線214に出力するデータ信号駆動部210と、各画素300に複数配置されたトランジスタスイッチを制御するための信号(リセット信号222、発光制御信号224等)を出力するゲート駆動部220と、基準電圧 V_{ref} を基準電圧信号線234に出力する基準電圧印加部230と、基準電圧信号線234と入力信号線270と接続する基準電圧信号スイッチ236と、データ信号線214と入力信号線270とを接続するデータ信号スイッチ216と、アノード電源線245に対し電圧を印加するアノード電極部240と、カソード線に対し電圧を印加するカソード電極部と、を備えている。なお、この図においては、図が煩雑にならないようにカソード線とカソード電極を図示していない。また画素300は複数形成されてマトリクス状に配置されている。図2では画素300の数を減らし、簡略化して記載している。

【0019】

図3には、画素300内の回路が概略的に示されている。この図に示されるように、画素300は、自発光体である有機EL素子302と、有機EL素子302を駆動するためのスイッチとして機能する駆動トランジスタ304と、駆動トランジスタ304のゲート側に配置された階調電圧容量306と、リセット信号222により駆動するリセットスイッチ310と、発光制御信号224により作動する発光制御スイッチ308と、基準電圧容量312と、を備えている。

【0020】

駆動トランジスタ304のドレイン側には、有機EL素子302のアノード側が発光制御スイッチ308を介して接続されている。リセットスイッチ310は、駆動トランジスタ304のドレイン線とゲート線とを結ぶように接続され、リセット信号222により駆動する。発光制御スイッチ308は、駆動トランジスタ304のドレイン側にあり、発光制御信号224により作動する。基準電圧容量312は駆動トランジスタ304のソース線と入力信号線270の間に配置される。また、駆動トランジスタ304のソース線はアノード電源線245を介してアノード電極部240に接続され、有機EL素子302のカソード側はカソード線255を介してカソード電極部250に接続されている。

【0021】

なお、本実施形態においては、駆動トランジスタ304はp型MOSにより形成され、他のトランジスタはn型MOSにより形成されている。

【0022】

図4には、有機EL表示装置100の発光サイクルにおけるスイッチの動作と電圧の変化のタイミングを示す図が示されている。この有機EL表示装置100の画面内の画素は、図4の書き込み期間に階調値に応じたデータが設定され、発光期間に有機EL素子30

10

20

30

40

50

2が発光することにより表示が行われる。一垂直同期期間が1サイクルとなる。

【0023】

図4のタイミングチャートについて、図5～図11の回路図を参照しつつ説明する。図5は、図4のAの期間のスイッチの状態を表した回路図である。図5に示されるように、Aの期間では、データ信号スイッチ216が閉(ON)状態であるが、基準電圧信号スイッチ236を含む他のスイッチは開(OFF)状態である。ここで、データ信号線214には、他の画素へのデータ信号電圧が印加されている。図6には、図4のBの期間のスイッチの状態を表した回路図が示されている。Bの期間では、リセットスイッチ310及び発光制御スイッチ308が共に閉状態となり、データ信号線214に画素300への階調電圧が印加される。これにより、駆動トランジスタ304のソース・ドレイン間には電流が流れる。またBの期間からCの期間では、Aの期間でデータ信号線214に該当画素へのデータ信号電圧が充分に印加されていれば、データ信号スイッチ216を閉状態にして、データ信号線214をフローティング状態にしてもよい。

【0024】

図7には、図4のCの期間のスイッチの状態を表した回路図が示されている。Cの期間では、発光制御スイッチ308が開状態となり、駆動トランジスタ304のソース・ドレイン間に流れている電流は、駆動トランジスタ304のゲート・ソース間の電圧が、駆動トランジスタ304の閾値電圧 V_{th} になった時点で停止する。図8には、図4のDの期間のスイッチの状態を表した回路図が示されている。Dの期間では、データ信号線214に階調電圧が印加された状態のまま、リセットスイッチ310が開状態になる。このときに階調電圧とゲート線の電圧との差が階調電圧容量306に保持される。その後は、データ信号線214には、他の画素の階調電圧が印加される。

【0025】

図9には、図4のEの期間のスイッチの状態を表した回路図が示されている。Eの期間では、データ信号スイッチ216が開状態となり、基準電圧信号スイッチ236が閉状態になる。基準電圧信号線234に印加された基準電圧 V_{ref} が入力信号線の電圧となることにより、駆動トランジスタ304のゲート線の電圧が引き下げられる。図10には、図4のFの期間のスイッチの状態を表した回路図が示されている。Fの期間では、基準電圧信号スイッチ236が開状態になることにより、基準電圧容量312に基準電圧 V_{ref} とアノード電源電圧との差が保持され、入力信号線270は、いずれの電圧も印加されていないフローティング状態となる。

【0026】

図11には、図4のGの期間のスイッチの状態を表した回路図が示されている。Gの期間では、発光制御スイッチ308を閉状態にすることにより、駆動トランジスタ304のゲート電圧に応じた電流が有機EL素子302を流れることとなる。ここで、画面全体の画素300に対して発光が行われるため、図4に示されるように、アノード電源線245の電位は低下するが、階調電圧容量306により、入力信号線270と駆動トランジスタ304のゲート線との間の電位差は保持されると共に、基準電圧容量312により、入力信号線270と駆動トランジスタ304のソース線との電位差も保持されるため、結果として、駆動トランジスタ304のゲート・ソース間の電位差は保持される。すなわち、アノード電源線245の電位に変動があったとしても、駆動トランジスタ304のゲート・ソース間の電位差が保持されるため、駆動トランジスタ304のソース・ドレイン間には所定の電流を流すことができ、有機EL素子302の発光量を安定させることができる。

【0027】

したがって、本実施形態によれば、データ信号スイッチ216及び基準電圧信号スイッチ236を共に開状態とすることにより、入力信号線270をフローティング状態とするため、入力信号線270とアノード電源線245との電位差、及び入力信号線270と駆動トランジスタ304のゲート線との電位差を保持することができる。また、回路構成に基準電圧容量312を加えるのみであるため、回路規模を大きくすることなく、リアルタイムに輝度傾斜を改善することができる。

【0028】

図12には、本発明の実施形態の第1の変形例である画素400内の回路が概略的に示されている。画素400は、入力信号線270と基準電圧容量312との間に基準電圧書き込みスイッチ402と、基準電圧書き込みスイッチ402の制御信号である基準電圧書き込みスイッチ制御信号404とを有し、その他の構成は上述の実施形態と同様である。基準電圧書き込みスイッチ402は、基準電圧 V_{ref} が入力信号線270に印加されてから、発光期間が終わるまで閉状態となるスイッチである。このため、階調電圧容量306に書き込む際に、基準電圧書き込みスイッチ402が開状態で、基準電圧容量312と切り離されることはにより、データ信号の書き込み負荷を低減することができる。

【0029】

10

したがって、第1の変形例においても、データ信号スイッチ216及び基準電圧信号スイッチ236を共に開状態とし、基準電圧書き込みスイッチ402を閉状態とすることにより、入力信号線270をフローティング状態とできるため、入力信号線270とアノード電源線245との電位差、及び入力信号線270と駆動トランジスタ304のゲート線との電位差を保持することができる。また、回路構成に基準電圧容量312を加えることで、回路規模を大きくすることなく、リアルタイムに輝度傾斜を改善することができる。

【0030】

20

図13には、本発明の実施形態の第2の変形例である画素500内の回路が概略的に示されている。画素500は、入力信号切離しスイッチ502と、入力信号切離しスイッチ502の制御信号である入力信号切離しスイッチ制御信号504とを有し、その他の構成は上述の実施形態と同様である。入力信号切離しスイッチ502は、階調電圧及び基準電圧の書き込み時、並びに発光期間中に閉状態となる。

【0031】

したがって、第2の変形例においても、入力信号切離しスイッチ502を開状態とすることにより、基準電圧容量312と階調電圧容量306と結ぶ配線をフローティング状態とできるため、この配線とアノード電源線245との電位差、及びこの配線と駆動トランジスタ304のゲート線との電位差を保持することができる。また、回路構成に基準電圧容量312を加えることで、回路規模を大きくすることなく、リアルタイムに輝度傾斜を改善することができる。

【0032】

30

さらに、第2の変形例においては、図14及び図15に示すタイミングチャートで発光させることも可能である。図15は、図14の書き込み期間Wを拡大して示す図である。図14及び図15に示すタイミングチャートの場合、データ信号の書き込みを行う行以外の行は発光を行うため、1サイクル内での発光時間が伸び輝度を向上させることが出来る。図15のタイミングチャートでは、書き込み期間Wでは入力信号切離しスイッチ502は閉状態となり、その他のスイッチの動作は上述した書き込み期間の動作と同様である。データ信号の書き込みを行う行以外では、各行にて入力信号切離しスイッチが開状態であり、階調電圧容量と基準電圧容量の間で基準電圧がフローティング状態で印加されているため発光動作を行う。

【0033】

40

図16には、本発明の実施形態の第3の変形例である画素600内の回路が概略的に示されている。画素600は、基準電圧信号スイッチ604と、基準電圧信号スイッチ604の制御信号である基準電圧信号スイッチ制御信号608と、データ信号スイッチ602と、データ信号スイッチ602の制御信号であるデータ信号スイッチ制御信号606とを有し、図2の基準電圧信号スイッチ236及びデータ信号スイッチ216は有さない構成となっている他は、上述の実施形態と同様である。

【0034】

本変形例の基準電圧信号スイッチ604及びデータ信号スイッチ602は、上述の実施形態における基準電圧信号スイッチ236及びデータ信号スイッチ216と同様のタイミングで動作するが、各画素に個別のスイッチを有しているという点で異なっている。

50

【 0 0 3 5 】

したがって、第3の変形例においても、データ信号スイッチ602及び基準電圧信号スイッチ604を共に開状態とすることにより、入力信号線270をフローティング状態とできるため、入力信号線270とアノード電源線245との電位差、及び入力信号線270と駆動トランジスタ304のゲート線との電位差を保持することができる。また、回路構成に基準電圧容量312を加えることで、回路規模を大きくすることなく、リアルタイムに輝度傾斜を改善することができる。

【 0 0 3 6 】

なお、上述の実施形態においては、駆動トランジスタをp型のトランジスタとしたが、本発明は、図17に一例を示すようにn型のトランジスタを駆動トランジスタとした画素回路にも用いることができる。10

【 0 0 3 7 】

また、本発明は、上述の実施形態で用いた回路以外であっても、自発光体を発光させるための回路に適用することができる。

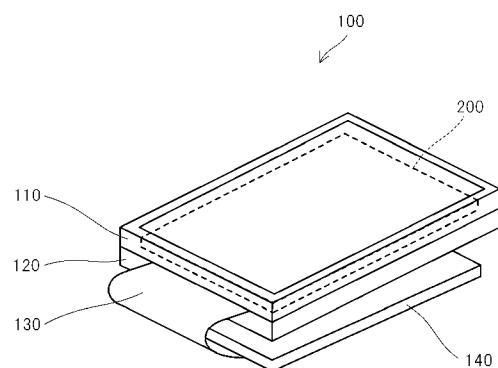
【 0 0 3 8 】

また、上述の実施形態においては、自発光体として有機EL素子を用いることとしたが、その他の自発光体を用いてもよい。

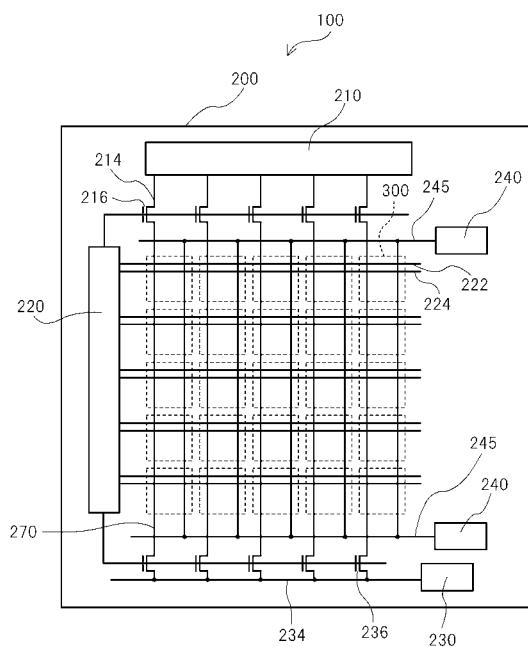
【 符号の説明 】**【 0 0 3 9 】**

100 表示装置、110 上フレーム、120 下フレーム、130 フレキシブル基板、140 回路基板、200 基板、210 データ信号駆動部、214 データ信号線、216 データ信号スイッチ、220 ゲート駆動部、222 リセット信号、224 発光制御信号、230 基準電圧印加部、234 基準電圧信号線、236 基準電圧信号スイッチ、240 アノード電極部、245 アノード電源線、250 カソード電極部、255 カソード線、270 入力信号線、300 画素、302 有機EL素子、304 駆動トランジスタ、306 階調電圧容量、308 発光制御スイッチ、310 リセットスイッチ、312 基準電圧容量、400 画素、402 基準電圧書き込みスイッチ、404 基準電圧書き込みスイッチ制御信号、500 画素、502 入力信号切離しスイッチ、504 スイッチ制御信号、600 画素、602 データ信号スイッチ、604 基準電圧信号スイッチ、606 データ信号スイッチ制御信号、608 基準電圧信号スイッチ制御信号。2030

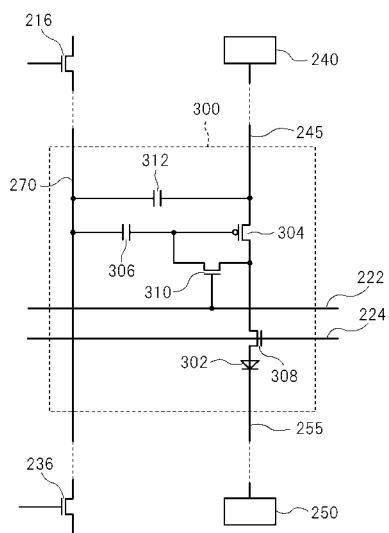
【図1】



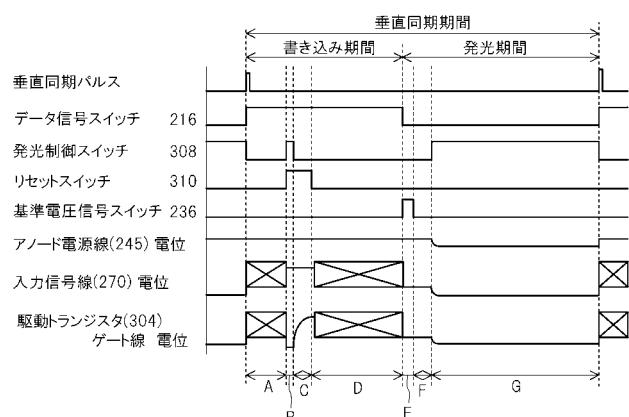
【図2】



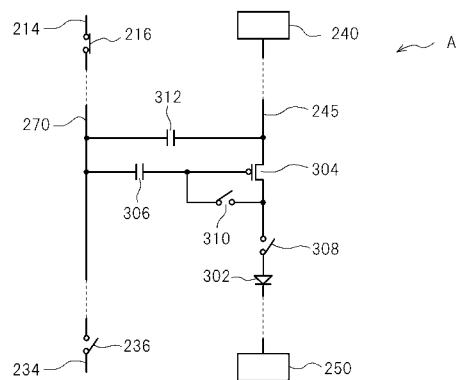
【図3】



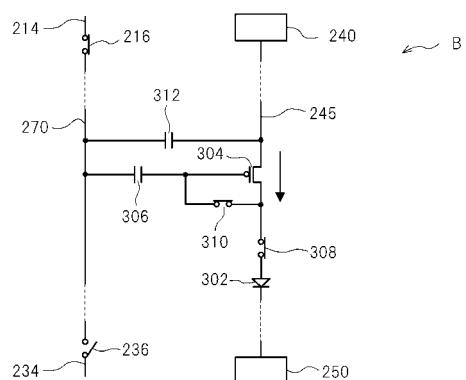
【図4】



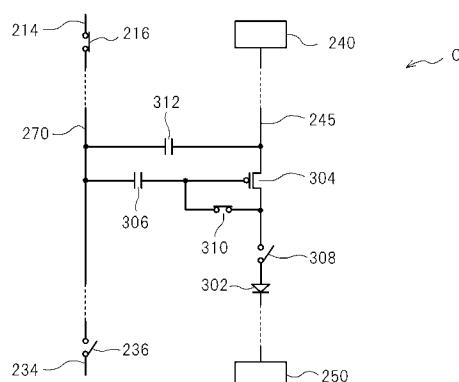
【図5】



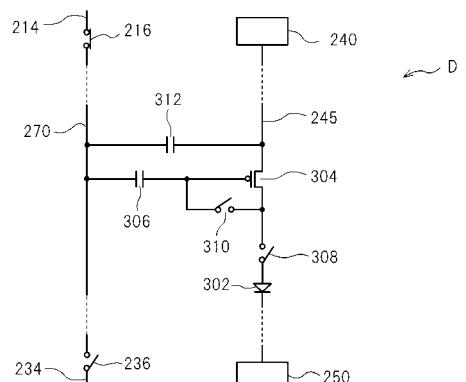
【図6】



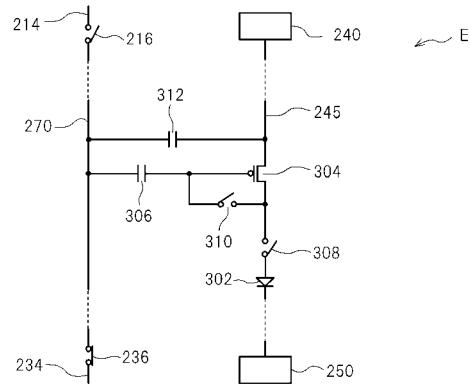
【図7】



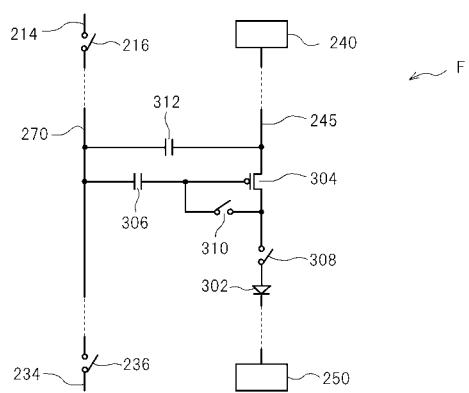
【図8】



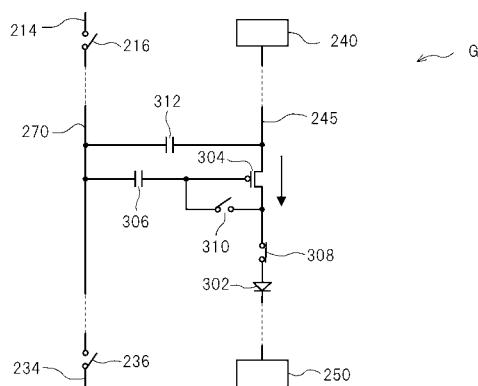
【図 9】



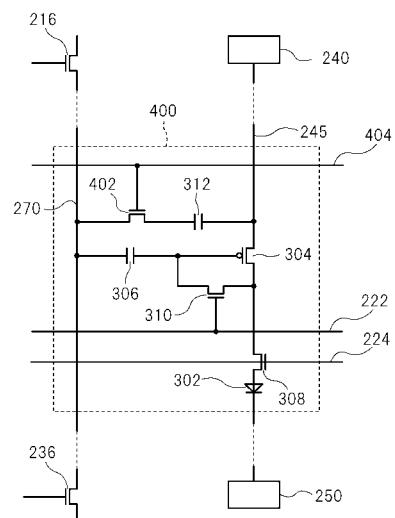
【図 10】



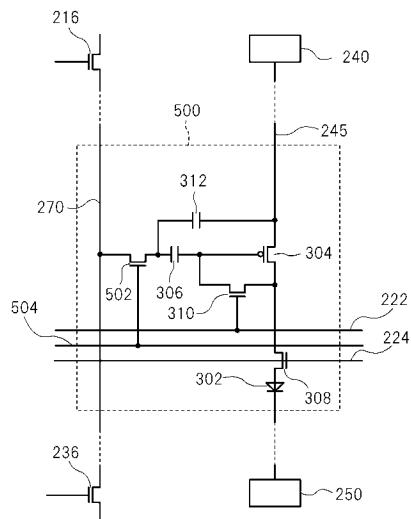
【図 11】



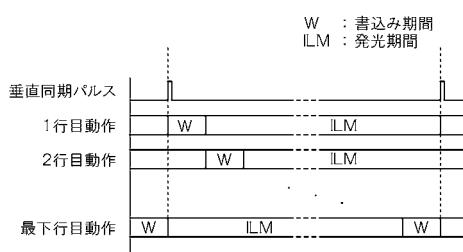
【図 12】



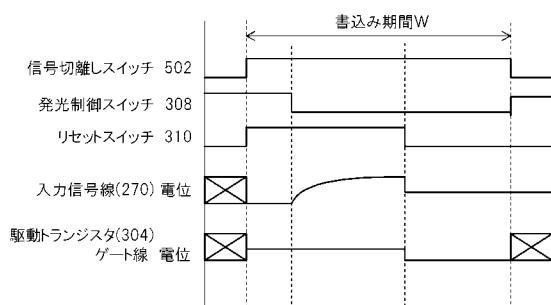
【図 1 3】



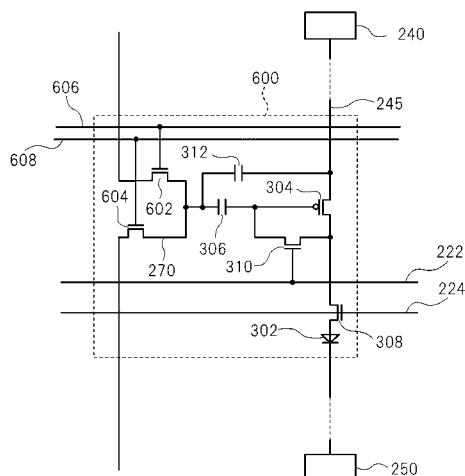
【図 1 4】



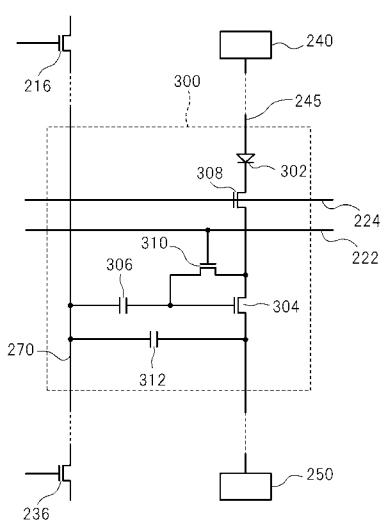
【図 1 5】



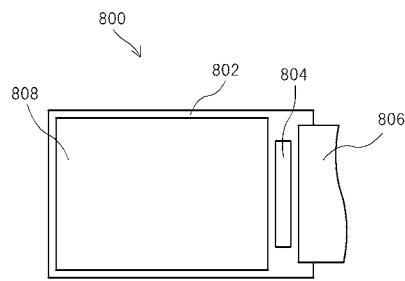
【図 1 6】



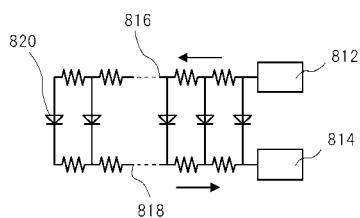
【図 17】



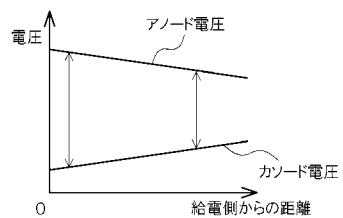
【図 18】



【図 19】



【図 20】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 1 1 J
H 0 5 B 33/08
H 0 5 B 33/14 A

(72)発明者 塚原 正久

千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

(72)発明者 秋元 肇

千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

F ターム(参考) 3K107 AA01 BB01 CC33 CC45 EE03 EE65 HH02 HH04 HH05
5C080 AA06 BB05 DD05 DD24 EE29 FF11 FF12 HH10 JJ03 JJ04
JJ05 JJ06
5C380 AA01 AB06 AB46 BA11 BA19 BA20 BA38 BA39 BB02 CA08
CA12 CA53 CA54 CB01 CB16 CB17 CB31 CC06 CC26 CC27
CC33 CC39 CC63 CC64 CC65 CD023 CD024 CD025 CE04 CF51
DA06 DA47

专利名称(译)	发光元件显示装置和发光控制方法		
公开(公告)号	JP2011095319A	公开(公告)日	2011-05-12
申请号	JP2009246567	申请日	2009-10-27
[标]申请(专利权)人(译)	株式会社日立制作所 佳能株式会社		
申请(专利权)人(译)	日立显示器有限公司 佳能公司		
[标]发明人	徳田尚紀 市川貴大 塚原正久 秋元肇		
发明人	徳田 尚紀 市川 貴大 塚原 正久 秋元 肇		
IPC分类号	G09G3/30 G09G3/20 H05B33/08 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.623.D G09G3/20.623.R G09G3/20.642.A G09G3/20.611.J H05B33/08 H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC45 3K107/EE03 3K107/EE65 3K107/HH02 3K107/ /HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD24 5C080/EE29 5C080/FF11 5C080/FF12 5C080/HH10 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/ /AB06 5C380/AB46 5C380/BA11 5C380/BA19 5C380/BA20 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB16 5C380/CB17 5C380/ /CB31 5C380/CC06 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC63 5C380/CC64 5C380/CC65 5C380/CD023 5C380/CD024 5C380/CD025 5C380/CE04 5C380/CF51 5C380/DA06 5C380/DA47		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够在不增加电路规模的情况下实时改善亮度梯度的发光元件显示装置。有机EL显示装置中，驱动晶体管304，连接到304被连接在漏极线及驱动晶体管304的栅极线之间的驱动晶体管的栅极的灰度电压电容器306的像素300和复位开关310被连接到驱动晶体管304，发光控制开关308用于控制流至驱动晶体管304的输入信号线270之间的有机EL元件302，源极线和置于参考电流的漏极侧和电压电容器312。输入信号线270的栅极线和所述驱动晶体管304和输入信号线270和驱动晶体管304的源极线之间的电位差的电位分别由灰度电压电容器306与参考电压电容器312保持。点域

