

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-226543  
(P2004-226543A)

(43) 公開日 平成16年8月12日(2004.8.12)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
<b>G09F 9/30</b>	G09F 9/30 330Z	3K007
<b>H05B 33/10</b>	G09F 9/30 338	5C094
<b>H05B 33/14</b>	G09F 9/30 365Z	
	H05B 33/10	
	H05B 33/14 A	
審査請求 未請求 請求項の数 7 O L (全 19 頁)		

(21) 出願番号	特願2003-12394 (P2003-12394)	(71) 出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22) 出願日	平成15年1月21日 (2003.1.21)	(74) 代理人	100104695 弁理士 島田 明宏
		(72) 発明者	白木 一郎 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		(72) 発明者	久保田 靖 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		Fターム(参考)	3K007 AB02 AB03 AB17 AB18 BA06 DB03 GA00

最終頁に続く

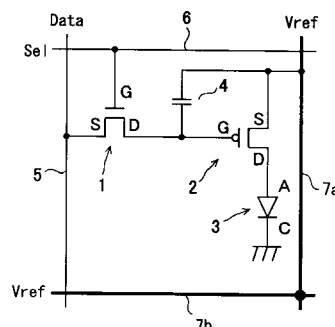
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 発光素子の素子特性の相違による縞状の輝度ムラを防止し、また発光素子のダイオード特性に基づき電源供給線の延設方向に生じる顕著な輝度ムラを防止する。

【解決手段】 本表示装置は有機ELパネルであって、電流駆動型発光素子3と、データ信号制御用スイッチング素子1と、発光素子駆動用素子2と、補助容量4と、データ信号を与えるデータ信号線5と、走査信号を与える走査信号線6とを備え、さらに従来とは異なり、互いに直交するように配設されており基準電圧を与える2本の発光素子駆動用電源供給線7a, 7bとを備える構成により、電圧降下の状態が2次的に拡散されるため、電源供給線の延設方向に生じる輝度ムラが抑制される。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

電流により駆動される発光素子、当該発光素子に流れるべき電流を与える駆動用素子、および当該駆動用素子を制御するためのデータ信号を当該駆動用素子に与えるスイッチング素子を含む画素形成部をマトリクス状に複数配列してなる画素形成部群と、前記スイッチング素子を制御するための走査信号を前記スイッチング素子に与える走査信号線と、前記データ信号を前記スイッチング素子に与えるデータ信号線と、前記発光素子を駆動するための電流を前記駆動用素子に与える電源供給線とを備える表示装置であって、前記電源供給線は、複数の縦方向電源供給線および複数の横方向電源供給線からなり、当該縦方向電源供給線および当該横方向電源供給線は、互いに交差するように格子状に配設され、交差点の少なくとも1つで電気的に接続されることを特徴とする、表示装置。

10

## 【請求項 2】

前記画素形成部群は、発光色を異にする複数の種類からなり、前記縦方向電源供給線および前記横方向電源供給線は、前記画素形成部群の種類毎に独立して電流が供給されるように、前記画素形成部群の種類毎に配設されることを特徴とする、請求項 1 に記載の表示装置。

## 【請求項 3】

電流により駆動される発光素子、当該発光素子に流れるべき電流を与える駆動用素子、当該駆動用素子を制御するためのデータ信号を当該駆動用素子に与えるスイッチング素子、および当該駆動用素子に与えられるデータ信号値に相当する電荷を蓄積する補助容量を含む画素形成部をマトリクス状に複数配列してなる画素形成部群と、前記スイッチング素子を制御するための走査信号を前記スイッチング素子に与える走査信号線と、前記データ信号を前記スイッチング素子に与えるデータ信号線と、前記発光素子を駆動するための電流を前記駆動用素子に与える電源供給線とを備える表示装置であって、前記画素形成部群は、前記発光素子の素子特性を異にする複数の種類からなり、前記補助容量の容量値は、当該画素形成部を構成する発光素子の素子特性に基づき設定されることを特徴とする、表示装置。

20

## 【請求項 4】

電流により駆動される発光素子、当該発光素子に流れるべき電流を与える駆動用素子、および当該駆動用素子を制御するためのデータ信号を当該駆動用素子に与えるスイッチング素子を含む画素形成部をマトリクス状に複数配列してなる画素形成部群と、前記スイッチング素子を制御するための走査信号を前記スイッチング素子に与える走査信号線と、前記データ信号を前記スイッチング素子に与えるデータ信号線と、前記発光素子を駆動するための電流を前記駆動用素子に与える電源供給線とを備える表示装置であって、前記画素形成部群は、前記発光素子の素子特性を異にする複数の種類からなり、前記画素形成部の有効表示領域の大きさは、当該画素形成部を構成する発光素子の素子特性に基づき設定されることを特徴とする、表示装置。

30

## 【請求項 5】

前記電源供給線は、複数の縦方向電源供給線および複数の横方向電源供給線からなり、当該縦方向電源供給線および当該横方向電源供給線は、互いに交差するように格子状に配設され、交差点の少なくとも1つで電気的に接続されることを特徴とする、請求項 3 または請求項 4 に記載の表示装置。

40

## 【請求項 6】

前記スイッチング素子および前記駆動用素子は、薄膜トランジスタからなり、当該薄膜トランジスタおよび前記発光素子は、同一の工程で形成されることを特徴とする、請求項 1 から請求項 4 までのいずれか 1 項に記載の表示装置。

## 【請求項 7】

前記スイッチング素子および前記駆動用素子は、600 以下の低温プロセスで形成された多結晶シリコン薄膜トランジスタからなることを特徴とする、請求項 1 から請求項 4 までのいずれか 1 項に記載の表示装置。

50

## 【発明の詳細な説明】

【0001】

## 【発明の属する技術分野】

本発明は、電流駆動型の発光素子等を備えた表示装置に関する。

【0002】

## 【従来の技術】

電流駆動型発光素子を備えたアクティブマトリクス型画像表示装置、例えば有機EL (Electro Luminescence) パネルは、所定の有機蛍光物質に電界をかけることにより発光する現象を利用したディスプレイである。

【0003】

この有機ELパネルは、液晶パネルなどの他のフラットパネルディスプレイと比較した場合に以下の利点を有する。第1に、有機ELパネルはその駆動電圧が10V程度以下でよい。第2に、有機ELパネルは自ら発光するためバックライトを必要としない。第3に、有機ELパネルはPDP (プラズマディスプレイパネル) などでは必要となる真空構造を必要としない。これらの利点から、有機ELパネルは小型かつ軽量に構成することができ、また低消費電力である。さらに第4に、有機ELパネルは応答速度が数 $\mu$ secであり高速な応答性能を有する。第5に、有機ELパネルは視野角が170度以上であり広視野角を有する。近時、有機ELパネルは、これらの利点を生かして軽量の携帯機器向けディスプレイとするための開発が進められている。

10

【0004】

この有機ELパネルを例とする電流駆動型発光素子を備えたアクティブマトリクス型画像表示装置の駆動方式としては、単純マトリクス方式とアクティブマトリクス方式とが知られている。以下、アクティブマトリクス方式の画像表示装置について図を参照しつつ概説する。

20

【0005】

図9は、上記アクティブマトリクス型画像表示装置である有機ELパネルの一般的な画素形成部 (説明の便宜のため、以下「画素」と略する) の構成を示す等価回路を示す図である。図9に示す画素は、電流駆動型発光素子3 (以下「発光素子3」と略する) と、データ信号制御用スイッチング素子1 (以下「スイッチング素子1」と略する) と、発光素子駆動用素子2 (以下「駆動用素子2」と略する) と、補助容量4とを備えており、データ信号を与えるデータ信号線5 (図中では「Data」とも表記する) と、走査信号を与える走査信号線6 (図中では「Sel」とも表記する) と、基準電圧を与える発光素子駆動用電源供給線7 (以下「電源供給線7」と略し、図中では「Vref」とも表記する) とを配されている。なお、上記スイッチング素子1はNチャネルトランジスタであり、上記駆動用素子2はPチャネルトランジスタである。

30

【0006】

図9に示すように、データ信号線5と走査信号線6とは直交し、データ信号線5と電源供給線7とは平行するように配置される。また、スイッチング素子1のソースSにはデータ信号線5が接続され、そのゲートGには走査信号線6が接続され、そのドレインDには補助容量4の一端と駆動用素子2のゲートGとが接続される。補助容量4の他端は電源供給線7に接続される。駆動用素子2のソースSは電源供給線7に接続され、そのドレインDには発光素子3のアノードAが接続される。また、発光素子3のカソードCは、当該画素の上層に形成される金属製共通電極に接続される。

40

【0007】

さらに、この画素の動作について説明する。まず、走査信号線6の走査信号がアクティブであるとき、スイッチング素子1がオンされるため、データ信号線5に供給されるデータ信号値に対応する電荷がスイッチング素子1を介し、駆動用素子2のゲートに供給されるとともに補助容量4に供給および蓄積される。この駆動用素子2がオン状態のときには発光素子3に電流が流されるため発光素子3は発光する。次に、スイッチング素子1がオフされた後も、補助容量4に蓄積された電荷が保持される限り駆動用素子2のオン状態は継

50

続するので、発光素子 3 は発光し続けることになる。

#### 【0008】

この構成では、データ信号の電位をアナログ的に変化させ、駆動用素子 2 に流れる電流を制御することにより発光素子 3 の輝度を制御し、階調を表現することができる。このような階調表現方式は、アナログ階調方式と呼ばれる。しかし、この方式ではスイッチング素子 1 のオフ特性や、駆動用素子 2 の素子特性のバラツキなどに基づく各発光素子 3 の輝度のバラツキにより輝度ムラが生じやすい。このようなアナログ階調方式とは異なり、発光素子の発光時間を制御することにより階調を表現するデジタル階調方式と呼ばれるものがある。以下、図を参照して具体的に説明する。

#### 【0009】

デジタル階調方式では、具体的には 1 フレーム（すなわち表示されるべき 1 枚の絵の表示期間）を複数のサブフレームに分割することにより、発光時間が制御される。図 10 は、64 階調を表現する場合における、各サブフレームの発光期間を示す図である。図 10 に示すように、例えば 64 階調を表現する場合、サブフレーム SF1 ~ SF6 に含まれる期間であって、図中の斜線部分として示される各発光期間は、それぞれが 1 : 2 : 4 : 8 : 16 : 32 の比となるように設定される。なお、図中の空白部分として示されるアドレス期間は画素の選択が行われる期間であり、どのサブフレームにおいても一定の時間となる。このように、各サブフレーム内で 1 画面全てのアドレッシングが行われ、かつ発光素子の発光が行われる。図 10 に示す例では、1 フレーム期間内に 6 回、上記動作が行なわれる。ここで例えば、15 / 64 階調を表現する場合には、サブフレーム SF1 ~ SF4 の発光期間で発光させ、サブフレーム SF5 および SF6 の発光期間で消灯させることにより表現される。このデジタル階調方式では、発光素子 3 は完全なオン状態であるかまたは完全なオフ状態であるかの 2 値の状態しか取らないため、スイッチング素子 1 および駆動用素子 2 の素子特性のバラツキの影響を受けにくく輝度ムラが発生しにくい。高速でアドレッシングを行わなければならない。よって、データ信号線 5 には非常に速い伝送速度が要求される。

#### 【0010】

上記のように構成され動作する図 9 に示す画素の配列構成について説明する。図 11 は、上記画素を  $(m \times R G B \times n)$  個配列して構成されるアクティブマトリクス型画像表示装置である有機 EL パネルの構成を示す模式図である。なお、ここでの RGB とは赤・緑・青の 3 色に対応する 3 個の画素を指す。よって、上記パネルは縦に  $n$  個、横に  $3m$  個の画素が配列されることになる。また、図中の点線で囲まれた領域は画素を示す。ここで、図 11 に示す Red 用データ信号線 DR1, DR2, DR3, ..., DR $m$  と、Green 用データ信号線 DG1, DG2, DG3, ..., DG $m$  と、Blue 用データ信号線 DB1, DB2, DB3, ..., DB $m$  とは、図 9 に示すデータ信号線 5 に対応し、図 11 に示す走査信号線 S1, S2, S3, ..., S $n$  は、図 9 に示す走査信号線 6 に対応し、図 11 に示す Red 用電源供給線 VR と、Green 用電源供給線 VG と、Blue 用電源供給線 VB とは、図 9 に示す電源供給線 7 に対応する。また、図 11 の画素 R(1, 1) ~ R(m, n) に含まれる Red 用発光素子と、画素 G(1, 1) ~ G(m, n) に含まれる Green 用発光素子と、画素 B(1, 1) ~ B(m, n) に含まれる Blue 用発光素子とは、図 9 に示す発光素子 3 に対応する。

#### 【0011】

これらの画素 R, G, B でカラー表示が行われる場合、上記 Red 用発光素子と Green 用発光素子と Blue 用発光素子とは、通常、それぞれを構成する材料に応じて素子特性が互いに異なる。例えば Red 用発光素子により  $200 \text{ cd/m}^2$  の輝度を得るためには、駆動用素子が充分オンしているとき、Red 用発光素子のアノードとカソードとの間に約 12 V の電圧を印加する必要がある。これに対し、Green 用発光素子により上記輝度を得るためには、駆動用素子が充分オンしているとき、Green 用発光素子のアノードとカソードとの間に約 8 V の電圧を印加する必要がある。したがって、同一の輝度を得るのに必要な電流を各発光素子の素子特性に応じて供給するため、図 11 に示すよう

10

20

30

40

50

に、電源供給線 7 は R e d 用、 G r e e n 用、および B l u e 用の 3 種類を要するのが通常である。

【 0 0 1 2 】

電源供給線 7 は各発光素子 3 に供給されるべき大きな電流を流すことが要求される。また、データ信号線 5 には速いデータ伝送速度が要求される。特に前述したデジタル階調方式の場合、データ信号線 5 には非常に速い伝送速度が要求される。このため、電源供給線 7 およびデータ信号線 5 の抵抗値は小さいことが望ましい。そこで通常、電源供給線 7 およびデータ信号線 5 はゲート電極の材料よりも抵抗率の小さい配線層材料で形成され、電源供給線 7 とデータ信号線 5 とは互いに平行するように配置される。

【 0 0 1 3 】

この電源供給線 7 に関して具体的に説明する。図 1 2 は、従来のアクティブマトリクス型画像表示装置である有機 E L パネルに含まれる、片側入力方式（ここではパネル上部から電源を供給する方式）での電源供給線 7 の配置位置および電圧降下の状態を示す模式図である。また、図 1 3 は、両側入力方式（パネル上部および下部から電源を供給する方式）での電源供給線 7 の配置位置および電圧降下の状態を示す模式図である。ここで、例えば 1 画素を構成する発光素子 3 を発光させるためには  $1 \mu A$  の電流が必要であるものとし、1 本の電源供給線 7 が 1 ライン（図の Y 方向）に配列された 1 0 0 画素に電流を供給するものとする。この 1 ライン全ての画素が発光するとき、1 本の電源供給線 7 には  $1 0 0 \mu A$  が流れることになる。したがって、当該電源供給線 7 の配線抵抗が 2 0 0  $\Omega$  であるものとする、図 1 2 に示す片側入力方式の電源供給線 7 では、当該電源供給線 7 の上端と下端との間で最大 2 0 . 0 m V の電圧降下が生じることになる。また、図 1 3 に示す両側入力方式の電源供給線 7 では、当該電源供給線 7 の中央部と上端または中央部と下端との間で最大 1 0 . 0 m V の電圧降下が生じることになる。これらの電圧降下の状態は、パネルの表示部分 1 0 に付されている色が濃いほど電圧が低いことを表すように模式的に図示されている。

【 0 0 1 4 】

さらに、発光素子 3 はダイオード特性を有しているため、発光素子 3 に流れる電流は電圧の変化に対して指数関数的に変化することになる。ここで、発光素子 3 に流れる電流を  $I_{oled}$  とし、発光素子 3 への印加電圧を  $V_{oled}$  とすると、これらの関係は、次式（1）のように示される。なお、A、B は定数であるものとする。

$$I_{oled} = A \cdot \{ \exp(B \cdot V_{oled}) - 1 \} \quad \dots (1)$$

また、発光素子 3 に流れる電流  $I_{oled}$  とその輝度とはほぼ比例関係にある。したがって、電源供給線 7 の配置方向に沿って（すなわち電流が供給される方向に）各画素の輝度が指数関数的に変化することにより、画像表示装置に顕著な輝度ムラが生じる。また、対応する電源供給線 7 から電流を供給される R e d 用、 G r e e n 用、および B l u e 用の各発光素子 3 の素子特性が均一でなければ、流れる電流がそれぞれ異なるため、縞状の輝度ムラが発生する。このため、電源供給線 7 の抵抗値は小さいことが望ましい。

【 0 0 1 5 】

【特許文献 1】

特開 2 0 0 0 - 2 9 4 1 9 号公報

【特許文献 2】

特開 2 0 0 0 - 1 8 7 9 9 4 号公報

【特許文献 3】

特開平 1 1 - 2 6 5 1 6 6 号公報

【 0 0 1 6 】

【発明が解決しようとする課題】

このように、従来よりアクティブマトリクス型画像表示装置である有機 E L パネルの構成および駆動方法には様々な態様がみられるが、ここでの発光素子は電流駆動型であるため、どのような構成においても発光素子に電流を供給するための電源供給線が不可欠である。ここで、全面点灯（電源供給線から電流が供給される 1 ライン全ての発光素子を点灯）

10

20

30

40

50

した場合、電源供給線には上述した電圧降下が生じるため発光素子への印加電圧が変化し、この電圧変化がダイオード特性を有する発光素子の輝度に指数関数的な影響をあたえ、当該画像表示装置に顕著な輝度ムラを発生させていた。なお、このような輝度ムラは、1ラインの発光素子を多く点灯させた場合にも当然生じうる。また、上述のように発光色を異にする各発光素子の素子特性が均一でなければ縞状の輝度ムラが発生するため、電源供給線の抵抗値を小さくしなければならない。

【0017】

そこで、本発明の目的は、電源供給線の抵抗値を特に小さくすることなく発光素子の素子特性の相違による縞状の輝度ムラが防止される表示装置を提供することである。また、本発明の他の目的は、発光素子のダイオード特性に基づき電源供給線の延設方向に生じる顕著な輝度ムラが発生しない表示装置を提供することである。

10

【0018】

【課題を解決するための手段】

第1の発明は、電流により駆動される発光素子、当該発光素子に流れるべき電流を与える駆動用素子、および当該駆動用素子を制御するためのデータ信号を当該駆動用素子に与えるスイッチング素子を含む画素形成部をマトリクス状に複数配列してなる画素形成部群と、前記スイッチング素子を制御するための走査信号を前記スイッチング素子に与える走査信号線と、前記データ信号を前記スイッチング素子に与えるデータ信号線と、前記発光素子を駆動するための電流を前記駆動用素子に与える電源供給線とを備える表示装置であって、

20

前記電源供給線は、複数の縦方向電源供給線および複数の横方向電源供給線からなり、当該縦方向電源供給線および当該横方向電源供給線は、互いに交差するように格子状に配設され、交差点の少なくとも1つで電気的に接続されることを特徴とする。

【0019】

このような第1の発明によれば、格子状に配設される電源供給線により電圧降下の状態が2次元的に拡散されるため、電源供給線の延設方向に生じる輝度ムラが抑制される。

【0020】

第2の発明は、第1の発明において、

前記画素形成部群は、発光色を異にする複数の種類からなり、

前記縦方向電源供給線および前記横方向電源供給線は、前記画素形成部群の種類毎に独立して電流が供給されるように、前記画素形成部群の種類毎に配設されることを特徴とする。

30

【0021】

このような第2の発明によれば、発光色の異なる画素毎に独立して電流を供給するので、開口率低下を最小限に抑えながら、かつ輝度ムラが解消される。

【0022】

第3の発明は、電流により駆動される発光素子、当該発光素子に流れるべき電流を与える駆動用素子、当該駆動用素子を制御するためのデータ信号を当該駆動用素子に与えるスイッチング素子、および当該駆動用素子に与えられるデータ信号値に相当する電荷を蓄積する補助容量を含む画素形成部をマトリクス状に複数配列してなる画素形成部群と、前記スイッチング素子を制御するための走査信号を前記スイッチング素子に与える走査信号線と、前記データ信号を前記スイッチング素子に与えるデータ信号線と、前記発光素子を駆動するための電流を前記駆動用素子に与える電源供給線とを備える表示装置であって、

40

前記画素形成部群は、前記発光素子の素子特性を異にする複数の種類からなり、

前記補助容量の容量値は、当該画素形成部を構成する発光素子の素子特性に基づき設定されることを特徴とする。

【0023】

このような第3の発明によれば、発光素子の素子特性に対応して補助容量を異なる値に設定するので、各発光素子毎の素子特性が均一でない場合に発生する縞状の輝度ムラが抑制される。

50

## 【0024】

第4の発明は、電流により駆動される発光素子、当該発光素子に流れるべき電流を与える駆動用素子、および当該駆動用素子を制御するためのデータ信号を当該駆動用素子に与えるスイッチング素子を含む画素形成部をマトリクス状に複数配列してなる画素形成部群と、前記スイッチング素子を制御するための走査信号を前記スイッチング素子に与える走査信号線と、前記データ信号を前記スイッチング素子に与えるデータ信号線と、前記発光素子を駆動するための電流を前記駆動用素子に与える電源供給線とを備える表示装置であつて、

前記画素形成部群は、前記発光素子の素子特性を異にする複数の種類からなり、前記画素形成部の有効表示領域の大きさは、当該画素形成部を構成する発光素子の素子特性に基づき設定されることを特徴とする。

10

## 【0025】

このような第4の発明によれば、発光素子の素子特性に対応して有効表示領域の大きさが異なるので、各発光素子毎の素子特性が均一でない場合に発生する縞状の輝度ムラが抑制される。

## 【0026】

第5の発明は、第3または第4の発明において、

前記電源供給線は、複数の縦方向電源供給線および複数の横方向電源供給線からなり、当該縦方向電源供給線および当該横方向電源供給線は、互いに交差するように格子状に配設され、交差点の少なくとも1つで電氣的に接続されることを特徴とする。

20

## 【0027】

このような第5の発明によれば、格子状に配設される電源供給線により電圧降下の状態が2次元的に拡散されるため、電源供給線の延設方向に生じる輝度ムラが抑制される。また、発光素子の素子特性に対応して補助容量値、もしくは、有効表示領域を異にしているため、独立に電流を供給することがなく、開口率低下を最小限に抑えながら、各発光素子毎の素子特性が均一でない場合に発生する縞状の輝度ムラが抑制される。

## 【0028】

第6の発明は、第1から第4までのいずれか1つの発明において、

前記スイッチング素子および前記駆動用素子は、薄膜トランジスタからなり、当該薄膜トランジスタおよび前記発光素子は、同一の工程で形成されることを特徴とする。

30

## 【0029】

このような第6の発明によれば、薄膜トランジスタと発光素子とを同一のプロセスで形成するため、画素や信号線等が同一基板上に形成される。

## 【0030】

第7の発明は、第1から第4までのいずれか1つの発明において、

前記スイッチング素子および前記駆動用素子は、600 以下の低温プロセスで形成された多結晶シリコン薄膜トランジスタからなることを特徴とする。

## 【0031】

このような第7の発明によれば、600 以下のプロセス温度で多結晶シリコン薄膜トランジスタを形成するので、安価で大型化が容易なガラスを基板として用いることができる。

40

## 【0032】

## 【発明の実施の形態】

以下、添付図面を参照して本発明の各実施形態について説明する。

## 【0033】

## (第1の実施形態)

本実施形態に係る表示装置である電流駆動型発光素子を備えたアクティブマトリクス型画像表示装置(例えば有機ELパネル)の構造につき、図1を参照して説明する。図1は、本実施形態に係るアクティブマトリクス型画像表示装置である有機ELパネルの構造例を示す断面図である。図1に示すように ガラス基板 111 上には活性層となる多結晶のシ

50

リコン薄膜 110 が形成され、さらにゲート絶縁膜 108 を挟んでゲート電極 109 および層間絶縁膜 107 が形成される。その後、シリコン薄膜 110 が露出されるようにコンタクト部が開口され、当該コンタクト部に配線層 105 が形成される。さらにその上に不動態化するためのパッシベーション膜 106 と表面を平坦にするための平坦化膜 104 とが形成された後、配線層 105 が露出されるようにコンタクト部が開口される。この上に例えば ITO (Indium Tin Oxide) からなる透明導電膜 103 が形成される。この透明導電膜 103 はアノード電極となる。さらに、その上に蛍光材料である有機材料 102 が塗布された後、共通電極としての金属製導電層 101 が形成される。この金属製導電層 101 はカソード電極となる。

#### 【0034】

ここで、上記多結晶のシリコン薄膜 110 は、後述するデータ信号制御用スイッチング素子と発光素子駆動用素子とを構成する多結晶の薄膜トランジスタ (TF T: Thin Film Transistor) の主要な構成要素であり、この多結晶シリコン薄膜トランジスタと上記有機材料を含む発光素子とは同一の工程で形成される。この工程の詳細は、例えば特開 2000-184994 号公報や、特開 2000-29419 号公報において開示されているため、説明を省略する。この同一のプロセスで上記薄膜トランジスタと上記有機材料を含む発光素子とを形成することにより、画素 (および関連する回路) を容易に同一基板上に形成することができる。また、多結晶シリコンは電子移動度が高いことから、データ信号制御用スイッチング素子および発光素子駆動用素子に上記多結晶シリコン薄膜トランジスタが用いられる構成は、例えば従来のアクティブマトリクス液晶表示装置に用いられていた非晶質シリコンの薄膜トランジスタが用いられる構成と比較して極めて高い駆動能力を得ることができる。また、上記多結晶シリコン薄膜トランジスタは、ガラス基板上に 600 以下のプロセスで形成されている構成である。このプロセスも上記公報において開示されているため、説明を省略する。この 600 以下のプロセス温度で多結晶シリコン薄膜トランジスタを形成する構成により、歪み点温度が低い反面、安価で大型化が容易なガラスを基板として用いることができ、大型の画像表示装置を低コストで製造することができる。

#### 【0035】

また、上記有機 EL パネル (の有機材料 102) は、上記シリコン薄膜 110 を含む薄膜トランジスタが形成されるガラス基板 111 方向へ発光する。このような構造は順 (スタガー) 構造と呼ばれる。これに対して、アノード電極となる透明導電膜 103 とカソード電極となる金属製導電層 101 とを入れ替えることにより、上記方向とは逆の方向に発光させてもよい。この構造は逆 (スタガー) 構造と呼ばれる。なお、この逆構造は、TF T が形成されているガラス基板を光が通過しない構造であるため開口率を大きくすることができるという利点を有するが、金属製導電層上に有機膜を形成することが困難であるという欠点を有するため、通常は順構造が好適である。

#### 【0036】

ここで、本実施形態に係る表示装置である有機 EL パネルの画素の構成および動作について説明する。図 2 は当該画素の等価回路を示す回路図である。図 2 に示す画素は、図 9 に示す従来の画素と同様に、電流駆動型発光素子 3 (以下「発光素子 3」と略する) と、データ信号制御用スイッチング素子 1 (以下「スイッチング素子 1」と略する) と、発光素子駆動用素子 2 (以下「駆動用素子 2」と略する) と、補助容量 4 とを備えており、データ信号を与えるデータ信号線 5 (図中では「Data」とも表記する) と、走査信号を与える走査信号線 6 (図中では「Sel」とも表記する) とを配されており、さらに図 9 に示す従来の画素とは異なり、基準電圧を与える 2 本の発光素子駆動用電源供給線 7a, 7b (以下「電源供給線 7a, 7b」または単に「電源供給線 7」と略し、図中では「Vref」とも表記する) を配されている。なお、上記スイッチング素子 1 は N チャネルトランジスタであり、上記駆動用素子 2 は P チャネルトランジスタである。

#### 【0037】

図 2 に示すように、データ信号線 5 と走査信号線 6 とは直交し、データ信号線 5 と電源供

10

20

30

40

50

給線 7 a とは平行するように配置される。さらに、電源供給線 7 a と電源供給線 7 b とは直交するように配置され、その交差点で互いに接続される。また、スイッチング素子 1 のソース S にはデータ信号線 5 が接続され、そのゲート G には走査信号線 6 が接続され、そのドレイン D には補助容量 4 の一端と駆動用素子 2 のゲート G とが接続される。補助容量 4 の他端は電源供給線 7 a に接続される。駆動用素子 2 のソース S は電源供給線 7 a に接続され、そのドレイン D には発光素子 3 のアノード A が接続される。また、発光素子 3 のカソード C は、図 1 に示されるように当該画素の上層に形成される金属製共通電極に接続される。

#### 【0038】

さらに、この画素の動作について説明する。まず、走査信号線 6 の走査信号がアクティブであるとき、スイッチング素子 1 がオンされるため、データ信号線 5 に供給されるデータ信号値に対応する電荷がスイッチング素子 1 を介し、駆動用素子 2 のゲートに供給されるとともに補助容量 4 に供給および蓄積される。この駆動用素子 2 がオン状態のときには発光素子 3 に電流が流されるため発光素子 3 が発光する。次に、スイッチング素子 1 がオフされた後も、補助容量 4 に蓄積された電荷が保持される限り駆動用素子 2 のオン状態は継続するので、発光素子 3 は発光し続けることになる。

10

#### 【0039】

この図 2 に示す画素の配列構成について説明する。図 3 は、上記画素を  $(m \times R G B) \times n$  個配列して構成されるアクティブマトリクス型画像表示装置である有機 EL パネルの構成を示す模式図である。なお、ここでの RGB とは赤・緑・青の 3 色の画素に対応する 3 個の画素を指す。よって、上記パネルでは縦に  $n$  個、横に  $3m$  個の画素が配列されることになる。また、図中の点線で囲まれた領域は画素を示す。ここで、図 3 に示す Red 用データ信号線  $DR_1, DR_2, DR_3, \dots, DR_m$  と、Green 用データ信号線  $DG_1, DG_2, DG_3, \dots, DG_m$  と、Blue 用データ信号線  $DB_1, DB_2, DB_3, \dots, DB_m$  とは、図 2 に示すデータ信号線 5 に対応し、図に示す走査信号線  $S_1, S_2, S_3, \dots, S_n$  は、図 2 に示す走査信号線 6 に対応し、図 3 に示すように X 方向および Y 方向にそれぞれ配設された Red 用電源供給線  $VR$  と、Green 用電源供給線  $VG$  と、Blue 用電源供給線  $VB$  とは、図 2 に示す電源供給線 7 a, 7 b に対応する。また、図 3 の画素  $R(1, 1) \sim R(m, n)$  に含まれる Red 用発光素子と、画素  $G(1, 1) \sim G(m, n)$  に含まれる Green 用発光素子と、画素  $B(1, 1) \sim B(m, n)$  に

20

30

#### 【0040】

ここで、走査信号線  $S_1$  に対応してこれと平行に X 方向に延びるように配設された電源供給線  $VR$  と、走査信号線  $S_2$  に対応してこれと平行に X 方向に延びるように配設された電源供給線  $VG$  と、走査信号線  $S_3$  に対応してこれと平行に X 方向に延びるように配設された電源供給線  $VB$  とを 1 組として、この組が Y 方向に複数 (具体的には  $n/3$ ) 組繰り返されるように各走査信号線と平行に各電源供給線が配設される。また、データ信号線  $DR_1$  に対応してこれと平行に Y 方向に延びるように配設された電源供給線  $VR$  と、データ信号線  $DG_1$  に対応してこれと平行に Y 方向に延びるように配設された電源供給線  $VG$  と、データ信号線  $DB_1$  に対応してこれと平行に Y 方向に延びるように配設された電源供給線  $VB$  とを 1 組として、この組が X 方向に複数 (具体的には  $m$ ) 組繰り返されるように各データ信号線と平行に各電源供給線が配設される。なお、電源供給線  $VR, VG, VB$  は、それぞれの位置が入れ替えられてもよい。これらの X 方向および Y 方向に延びるように配設された電源供給線  $VR$  は、画素  $R(1, 1) \sim R(m, n)$  内の交差点で接続される。同様に、X 方向および Y 方向に延びるように配設された電源供給線  $VG$  は、画素  $G(1, 1) \sim G(m, n)$  内の交差点で接続され、X 方向および Y 方向に延びるように配設された電源供給線  $VB$  は、画素  $B(1, 1) \sim B(m, n)$  内の交差点で接続される。なお、これらの電源供給線は上記交差点全てにおいて接続されるのが好適であるが、これに限定されるわけではなく、交差点の 1 つ以上で接続される構成でもよい。

40

#### 【0041】

50

この表示装置では、順構造の場合、X方向に配設される電源供給線VR, VG, VBのうち2つまたは全てが1画素内に配設される構成でもよい。しかし、この構成では開口率が著しく低下してしまうので、順構造の場合の開口率低下を最小限に抑えながら、かつ輝度ムラを解消するためには、図3に示す上記配置構成が最も効率の良い構成である。

【0042】

また、X方向に配置された電源供給線7bは、例えばゲート電極の材料のみにより構成されてもよいし、配線層材料により構成され、Y方向に配置された電源供給線7aと交差する箇所にゲート電極材料を配しコンタクトを介して互いに接続されてもよい。このように構成すれば、本表示装置において電源供給線をX方向およびY方向に延びるように配設することができる。

10

【0043】

この電源供給線7a, 7bの構成により、図12に示す従来の片側入力方式での電圧降下の状態や、図13に示す従来の両側入力方式での電圧降下の状態とは異なり、ここでの電圧降下の状態は2次元的に拡散された状態となる。すなわち、従来のY方向に配設される電源供給線7aに対してさらにX方向に追加される電源供給線7bからも電流が供給されることにより電圧降下が小さくなるとともに、電圧降下の状態すなわち同電位点の分布パターンが2次元的な広がりをもつことになる。その結果、図12および図13に示す従来のY方向に変化する輝度ムラが抑制される。また、電源供給線VR, VG, VBがそれぞれ設けられる構成により、各画素R, G, Bに含まれる各発光素子毎の素子特性が均一でない場合にも各画素R, G, Bの輝度が均一になるように各発光素子毎に異なる適宜の電圧を印加することができるため、発生する縞状の輝度ムラが抑制される。さらに、X方向に配設される電源供給線VR, VG, VBのうちの一つのみが1画素内に配設される構成により、開口率低下が最小限に抑制されつつ輝度ムラが抑制される。

20

【0044】

なお、上記電源供給線VR, VG, VBは、表示装置上部から電源を供給するとともに、表示装置左側から電源を供給する片側入力構成であるが、両側入力構成であってもよい。すなわち、表示装置上部から電源が供給されるとともに下部からも電源が供給される構成でもよいし、表示装置左側から電源が供給されるとともに右側からも電源が供給される構成でもよいし、これら双方の構成を含んでもよい。

30

【0045】

(第2の実施形態)

本実施形態に係る表示装置である電流駆動型発光素子を備えたアクティブマトリクス型画像表示装置(例えば有機ELパネル)の全体的な構造は、後述する画素の構成および動作を除き、第1の実施形態の図1に示す全体的な構造と同様であるので説明を省略する。なお、本アクティブマトリクス型画像表示装置の全体構造は順(スタガー)構造のみならず、逆(スタガー)構造であってもよいことも第1の実施形態と同様である。

【0046】

次に、本実施形態に係る表示装置である有機ELパネルの画素の構成および動作について説明する。図4は当該画素の等価回路を示す回路図である。図4に示す3つの画素(画素R、画素G、および画素B)は、図2に示す第1の実施形態における画素と同様に、電流駆動型発光素子3a~3c(以下「発光素子3a~3c」と略する)と、データ信号制御用スイッチング素子1a~1c(以下「スイッチング素子1a~1c」と略する)と、発光素子駆動用素子2a~2c(以下「駆動用素子2a~2c」と略する)と、補助容量4a~4cとを備えており、データ信号を与えるデータ信号線5(図中では「Data」とも表記する)と、走査信号を与える走査信号線6(図中では「Sel」とも表記する)と、基準電圧を与える2本の発光素子駆動用電源供給線7a, 7b(以下「電源供給線7a, 7b」または単に「電源供給線7」と略し、図中では「Vrgb」とも表記する)とを配されている。ここで、補助容量4a~4cの容量値Ca, Cb, Ccは、Ca>Cb>Ccであり、前述した従来例の場合と同様に発光素子3a~3cの素子特性がそれぞれ異なり、同一輝度を同一素子面積で得るために必要な発光素子3a~3cへの供給電流Ir

40

50

,  $I_g$ ,  $I_b$  および印加電圧  $V_r$ ,  $V_g$ ,  $V_b$  は、 $I_r > I_g > I_b$  であってかつ  $V_r > V_g > V_b$  であるものとする。但し、スイッチング素子  $1a \sim 1c$  のリーク電流はそれぞれ同一であるものとする。なお、上記スイッチング素子  $1a \sim 1c$  は N チャネルトランジスタであり、上記駆動用素子  $2a \sim 2c$  は P チャネルトランジスタである。

【0047】

図4に示すように、データ信号線5と走査信号線6とは直交し、データ信号線5と電源供給線7aとは平行するように配置される。さらに、電源供給線7aと電源供給線7bとは直交するように配置され、その交差点で互いに接続される。このように、画素R、画素G、および画素Bに対応する電源供給線7が共通となる点は、図2に示す第1の実施形態における画素と異なる。図5は、本実施形態における上記画素を  $(m \times RGB) \times n$  個配列して構成されるアクティブマトリクス型画像表示装置である有機ELパネルの構成を示す模式図である。図5に示すように、電源供給線7に対応する電源供給線  $V_{rgb}$  が共通となる点が図3の場合とは異なるが、そのほかの配置構成は同様であるため、説明を省略する。再び図4を参照すると、スイッチング素子  $1a \sim 1c$  のソースSにはデータ信号線5が接続され、そのゲートGには走査信号線6が接続され、そのドレインDには補助容量  $4a \sim 4c$  の対応する一端と駆動用素子  $2a \sim 2c$  の対応するゲートGとが接続される。補助容量  $4a \sim 4c$  の他端は電源供給線7aに接続される。駆動用素子  $2a \sim 2c$  のソースSは電源供給線7aに接続され、その対応するドレインDには発光素子  $3a \sim 3c$  の対応するアノードAが接続される。また、発光素子  $3a \sim 3c$  のカソードCは、図1に示されるように当該画素の上層に形成される金属製共通電極に接続される。

10

20

【0048】

次に、画素R、画素G、および画素Bの動作について説明する。まず、走査信号線6の走査信号がアクティブであるとき、スイッチング素子  $1a \sim 1c$  がオンされるため、データ信号線5に供給されるデータ信号値に対応する電荷がスイッチング素子  $1a \sim 1c$  を介し、駆動用素子  $2a \sim 2c$  のゲートに供給されるとともに補助容量  $4a \sim 4c$  に供給および蓄積される。この駆動用素子  $2a \sim 2c$  がオン状態のときには発光素子3に電流が流されるため発光素子3が発光する。次に、スイッチング素子  $1a \sim 1c$  がオフされた後も、補助容量  $4a \sim 4c$  に蓄積された電荷が保持される限り駆動用素子  $2a \sim 2c$  のオン状態は継続するので、発光素子  $3a \sim 4c$  は発光し続けることになる。しかし、スイッチング素子  $1a \sim 1c$  の(ソース端子とドレイン端子との間の)リーク電流により、補助容量  $4a \sim 4c$  に蓄積された電荷量は徐々に減少する。ここで、上述のように補助容量  $4a \sim 4c$  の容量値  $C_a$ ,  $C_b$ ,  $C_c$  はそれぞれ異なるため、駆動用素子  $2a \sim 2c$  がオンするための閾値である所定の電位に達する時間がそれぞれ異なる。その結果、発光素子  $3a \sim 4c$  の発光期間がそれぞれ異なることになる。

30

【0049】

図6は、上記の画素R、画素G、および画素Bの動作を説明するための図である。図6に示すように、画素R、画素G、および画素Bに対応するデータ信号のアクティブ期間(またはアクティブ期間に相当する期間)は時刻  $t_1$  から時刻  $t_4$  までで同じであっても、対応する補助容量が異なるため発光素子の発光期間が異なる。ここで駆動用素子  $2a \sim 2c$  がオンするための閾値である所定の閾電位  $V_{sh}$  が同じである場合、画素Rに対応する補助容量  $4a$  の容量値  $C_a$  は大きいため、駆動用素子  $2a$  のゲート電位は急激に低下することではなく、時刻  $t_4$  においても閾電位  $V_{sh}$  よりも高い電位である。よって、発光素子  $3a$  は時刻  $t_1$  から時刻  $t_4$  まで発光し続ける。これに対し、画素Gに対応する補助容量  $4b$  の容量値  $C_b$  は中程度の大きさであるため、駆動用素子  $2b$  のゲート電位はやや早く低下し、時刻  $t_3$  において閾電位  $V_{sh}$  に達する。よって、発光素子  $3b$  は時刻  $t_1$  から時刻  $t_3$  まで発光し続ける。また、画素Bに対応する補助容量  $4c$  の容量値  $C_c$  は小さいため、駆動用素子  $2c$  のゲート電位は急激に低下し、時刻  $t_2$  において閾電位  $V_{sh}$  に達する。よって、発光素子  $3c$  は時刻  $t_1$  から時刻  $t_2$  まで発光し続ける。

40

【0050】

このように、駆動用素子  $2a \sim 2c$  のオン時間は、補助容量  $4a \sim 4c$  の容量値  $C_a \sim C$

50

cに基づき所望の時間に設定することができる。そのため、これらの容量値 $C_a \sim C_c$ を異なる所定の値に設定することにより各発光素子 $3_a \sim 3_c$ の発光期間に所定の重み付けを行うことができる。したがって、発光素子 $3_a \sim 3_c$ の素子特性がそれぞれ異なるため、同一輝度を同一素子面積で得るために発光素子 $3_a \sim 3_c$ に供給しなければならない電流および印加電圧が異なる場合であっても、発光素子 $3_a \sim 3_c$ の発光期間に素子特性に応じた所定の重み付けを行うことにより、各画素をマトリクス状に配置し電源供給線7を共通化しつつ(図5に示す電源供給線 $V_{rgb}$ )、各画素R、G、Bに含まれる各発光素子毎の素子特性が均一でない場合に発生する縞状の輝度ムラが抑制される。すなわち、データ信号のアクティブ期間内での各画素R、G、Bの平均輝度がほぼ等しくなるよう、補助容量 $4_a \sim 4_c$ の容量値 $C_a \sim C_c$ を素子特性に応じた所定の値に設定する。そうすれば、各発光素子 $3_a \sim 3_c$ の発光期間には素子特性に応じた所定の重み付けが行われるため、上記縞状の輝度ムラが抑制される。また、電源供給線 $7_a$ 、 $7_b$ の構成により、第1の実施形態と同様に電圧降下の状態すなわち同電位点の分布パターンが2次元的な広がりをもつことによるため、図12および図13に示す従来のY方向に変化する輝度ムラが抑制される。さらに、電源供給線 $V_{rgb}$ が共通化されるため、開口率低下が最小限に抑制されつつ輝度ムラが抑制される。

10

## 【0051】

なお、上記電源供給線 $V_{rgb}$ は、表示装置上部から電源を供給するとともに、表示装置左側から電源を供給する片側入力構成であるが、両側入力構成であってもよい。すなわち、表示装置上部から電源が供給されるとともに下部からも電源が供給される構成でもよいし、表示装置左側から電源が供給されるとともに右側からも電源が供給される構成でもよいし、これら双方の構成を含んでもよい。

20

## 【0052】

(第3の実施形態)

本実施形態に係る表示装置である電流駆動型発光素子を備えたアクティブマトリクス型画像表示装置(例えば有機ELパネル)の全体的な構造は、第1および第2の実施形態(の図1に示す全体的な構造)と同様であるので説明を省略する。なお、本アクティブマトリクス型画像表示装置の全体構造は順(スタガー)構造のみならず、逆(スタガー)構造であってもよいことも第1および第2の実施形態と同様である。

## 【0053】

次に、本実施形態に係る表示装置である有機ELパネルの画素の構成および動作について説明する。図7は当該画素の等価回路を示す回路図である。図7に示す3つの画素(画素R、画素G、および画素B)は、補助容量 $4_a \sim 4_c$ の容量値が同一であり、発光素子 $3_a \sim 3_c$ の発光面積(すなわち画素の有効表示領域)がそれぞれ異なる他は、図4に示す第2の実施形態における画素と同様であるため、説明を省略する。また、本実施形態における上記画素を $(m \times RGB) \times n$ 個配列して構成されるアクティブマトリクス型画像表示装置である有機ELパネルの構成も、画素R、画素G、および画素Bに対応する電源供給線7が共通であるため図4に示す第2の実施形態と同様であり、説明を省略する。ここで、発光素子 $3_a \sim 3_c$ の発光面積 $A_a$ 、 $A_b$ 、 $A_c$ は、 $A_a > A_b > A_c$ であり、前述した従来例の場合と同様に発光素子 $3_a \sim 3_c$ の素子特性がそれぞれ異なり、同一輝度を同一素子面積で得るために必要な発光素子 $3_a \sim 3_c$ への供給電流 $I_r$ 、 $I_g$ 、 $I_b$ および印加電圧 $V_r$ 、 $V_g$ 、 $V_b$ は、 $I_r > I_g > I_b$ であってかつ $V_r > V_g > V_b$ であるものとする。なお、上記スイッチング素子 $1_a \sim 1_c$ はNチャネルトランジスタであり、上記駆動用素子 $2_a \sim 2_c$ はPチャネルトランジスタである。

30

40

## 【0054】

画素R、画素G、および画素Bの動作については、第1の実施形態と同様であるため説明を省略する。ただし、上述のように発光素子 $3_a \sim 3_c$ の発光面積 $A_a$ 、 $A_b$ 、 $A_c$ は異なるため、発光素子 $3_a \sim 3_c$ に対してそれぞれ上記電流 $I_r$ 、 $I_g$ 、 $I_b$ が流され上記印加電圧 $V_r$ 、 $V_g$ 、 $V_b$ が加えられる場合であっても、発光素子 $3_a \sim 3_c$ を含む画素R、画素G、および画素Bの輝度がそれぞれ異なることになる。ここで、本実施形態にお

50

いて画素 R、画素 G、および画素 B の輝度とは画素全体の面積を基準とする画素の平均輝度を意味するものとする。よって、各画素の輝度を異なるように構成するためには、これらの画素の有効表示領域がそれぞれ異なるように構成すれば足りるため、発光素子 3 a ~ 3 c の発光面積が同一である構成も考えられる。

【0055】

図 8 は、同一輝度を同一素子面積で得るために必要な上記供給電流  $I_r$ 、 $I_g$ 、 $I_b$  および上記印加電圧  $V_r$ 、 $V_g$ 、 $V_b$  が与えられる場合における画素 R、画素 G、および画素 B の輝度の差異を説明するための図である。図 8 に示すように、画素 R、画素 G、および画素 B に対応するデータ信号のアクティブ期間（またはアクティブ期間に相当する期間）は時刻  $t_1$  から時刻  $t_4$  までであって同じであり、データ信号の振幅も同じであるが、対応する発光素子の発光面積が異なるため、各画素の（平均）輝度が異なる。例えば、画素 R に対応する発光素子 3 a の発光面積は大きいため、発光素子 3 a の発光期間が他の発光素子 3 b、3 c と同じ時刻  $t_1$  から時刻  $t_4$  までであっても、画素 R の輝度  $B_a$  は画素 G の輝度  $B_b$  や画素 B の輝度  $B_c$  よりも大きい。また、画素 B に対応する発光素子 3 c の発光面積は小さいため、発光期間が同じであっても画素 B の輝度  $B_c$  は画素 R の輝度  $B_a$  および画素 G の輝度  $B_b$  よりも小さい。

10

【0056】

このように、画素 R、画素 G、および画素 B は、発光素子 3 a ~ 3 c の発光面積  $A_a$ 、 $A_b$ 、 $A_c$  に基づき所望の輝度に設定することができる。したがって、発光素子 3 a ~ 3 c の素子特性がそれぞれ異なるため、同一輝度を同一素子面積で得るために必要な発光素子 3 a ~ 3 c に供給しなければならない電流および印加電圧が異なる場合であっても、発光素子 3 a ~ 3 c の発光面積に素子特性に応じた所定の重み付けを行うことにより、各画素をマトリクス状に配置し電源供給線 7 を共通化しつつ（図 7 に示す電源供給線  $V_{rgb}$ ）、各画素 R、G、B に含まれる各発光素子毎の素子特性が均一でない場合に発生する縞状の輝度ムラが抑制される。すなわち、ほぼ同一の電流および印加電圧が与えられる各画素 R、G、B の輝度がほぼ等しくなるよう、発光面積  $A_a$ 、 $A_b$ 、 $A_c$  を素子特性に応じた異なる所定の大きさに設定する。このことにより、上記縞状の輝度ムラが抑制される。また、電源供給線 7 a、7 b の構成により、第 1 の実施形態と同様に電圧降下の状態すなわち同電位点の分布パターンが 2 次元的な広がりをもつことによるため、図 12 および図 13 に示す従来の Y 方向に変化する輝度ムラが抑制される。さらに、電源供給線  $V_{rgb}$  が共通化されるため、開口率低下が最小限に抑制されつつ輝度ムラが抑制される。

20

30

【0057】

なお、上記電源供給線  $V_{rgb}$  は、表示装置上部から電源を供給するとともに、表示装置左側から電源を供給する片側入力構成であるが、両側入力構成であってもよい。すなわち、表示装置上部から電源が供給されるとともに下部からも電源が供給される構成でもよいし、表示装置左側から電源が供給されるとともに右側からも電源が供給される構成でもよいし、これら双方の構成を含んでもよい。

【0058】

（変形例）

上記第 1 から第 3 までの各実施形態に係る表示装置である電流駆動型発光素子を備えたアクティブマトリクス型画像表示装置としては、有機 EL パネルが例示されているが、FED (Field Emission Device) 素子等の電流駆動型の発光素子が用いられてもよい。また、上記スイッチング素子および上記駆動用素子の一方または双方は、複数のトランジスタにより構成されてもよい。

40

【0059】

上記第 1 から第 3 までの各実施形態に係る表示装置は画素 R、G、B の 3 種類を含むが、画素の種類や数に限定はない。例えば画素が一種類のみであってもよいし、画素の種類が複数ある場合であっても当該画素に含まれる発光素子の素子特性がほぼ同一であってもよい。これらの場合、各発光素子の素子特性の差異を考慮する必要はなくなるため、画素の種類に対応する電源供給線の配線や、補助容量または発光素子の発光面積への重み付けは

50

不要となるが、電源供給線をX方向およびY方向に配設する構成により、電圧降下の状態が2次元的に拡散されるため、図12および図13に示す従来のY方向に変化する輝度ムラを抑制することができる。

【0060】

【発明の効果】

第1の発明によれば、電源供給線を格子状に配設する構成により、電圧降下の状態が2次元的に拡散される。そのため、発光素子のダイオード特性に基づき電源供給線の延設方向に生じる輝度ムラを抑制することができる。

【0061】

第2の発明によれば、発光色の異なる3種類の画素毎に独立して電流を供給する構成により、順構造の場合の開口率低下を最小限に抑えながら、かつ輝度ムラを解消することができる。

10

【0062】

第3の発明によれば、発光素子の素子特性に対応して補助容量を異なる値に設定する構成により、各発光素子毎の素子特性が均一でない場合に発生する縞状の輝度ムラを抑制することができる。

【0063】

第4の発明によれば、発光素子の素子特性に対応して有効表示領域の大きさが異なる構成により、各発光素子毎の素子特性が均一でない場合に発生する縞状の輝度ムラを抑制することができる。

20

【0064】

第5の発明によれば、第1の発明と同様に電源供給線を格子状に配設する構成により、電圧降下の状態が2次元的に拡散される。そのため、発光素子のダイオード特性に基づき電源供給線の延設方向に生じる輝度ムラを抑制することができる。また、発光素子の素子特性に対応して補助容量値、もしくは、有効表示領域を異にしているため、独立に電流を供給することがなく、開口率低下を最小限に抑えながら、各発光素子毎の素子特性が均一でない場合に発生する縞状の輝度ムラが抑制される。

【0065】

第6の発明によれば、薄膜トランジスタと発光素子とを同一のプロセスで形成することにより、画素や信号線等を容易に同一基板上に形成することができる。

30

【0066】

第7の発明によれば、600以下のプロセス温度で多結晶シリコン薄膜トランジスタを形成する構成により、安価で大型化が容易なガラスを基板として用いることができるため、大型の画像表示装置を低コストで製造することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係るアクティブマトリクス型画像表示装置である有機ELパネルの構造例を示す断面図である。

【図2】上記実施形態に係る表示装置である有機ELパネルの画素の等価回路を示す回路図である。

【図3】上記実施形態における画素を $(m \times R G B) \times n$ 個配列して構成されるアクティブマトリクス型画像表示装置である有機ELパネルの構成を示す模式図である。

40

【図4】本発明の第2の実施形態に係る表示装置である有機ELパネルの画素の等価回路を示す回路図である。

【図5】上記実施形態における画素を $(m \times R G B) \times n$ 個配列して構成されるアクティブマトリクス型画像表示装置である有機ELパネルの構成を示す模式図である。

【図6】上記実施形態における画素R、画素G、および画素Bの動作を説明するための図である。

【図7】本発明の第3の実施形態に係る表示装置である有機ELパネルの画素の等価回路を示す回路図である。

【図8】上記実施形態において、同一輝度を同一素子面積で得るために必要な電流および

50

電圧が与えられる場合における画素 R、画素 G、および画素 B の輝度の差異を説明するための図である。

【図 9】従来のアクティブマトリクス型画像表示装置である有機 EL パネルの一般的な画素の構成を示す等価回路を示す図である。

【図 10】従来例において 64 階調を表現する場合における、各サブフレームの発光期間を示す図である。

【図 11】従来例における画素を ( m × R G B × n ) 個配列して構成されるアクティブマトリクス型画像表示装置である有機 EL パネルの構成を示す模式図である。

【図 12】従来例における片側入力方式での電源供給線の配置位置および電圧降下の状態を示す模式図である。

【図 13】従来例における両側入力方式での電源供給線の配置位置および電圧降下の状態を示す模式図である。

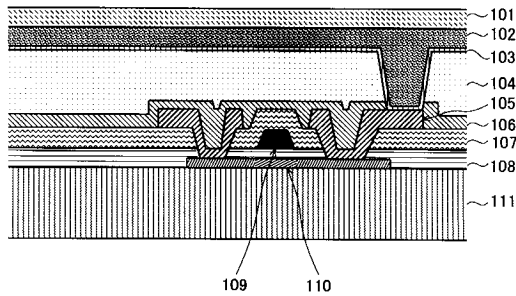
【符号の説明】

- 1 ... データ信号制御用スイッチング素子
- 2 ... 発光素子駆動用素子
- 3 ... 電流駆動型発光素子
- 4 ... 補助容量
- 5 ... データ信号線 ( Data )
- 6 ... 走査信号線 ( Sel )
- 7 ... 発光素子駆動用電源供給線
- 10 ... パネルの表示部分

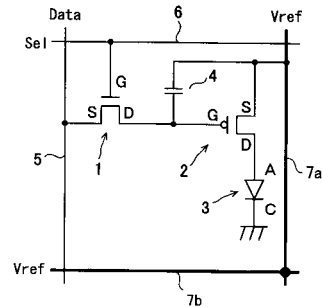
10

20

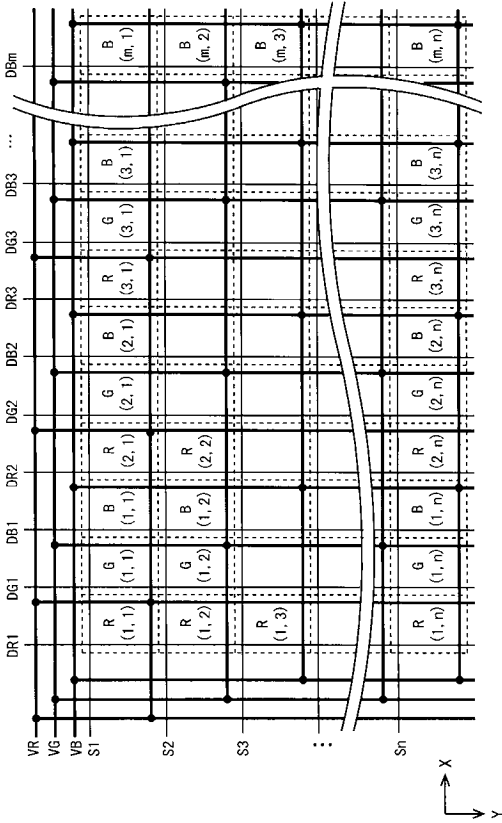
【図 1】



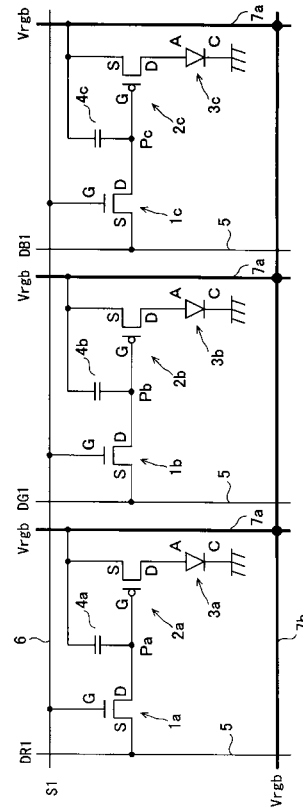
【図 2】



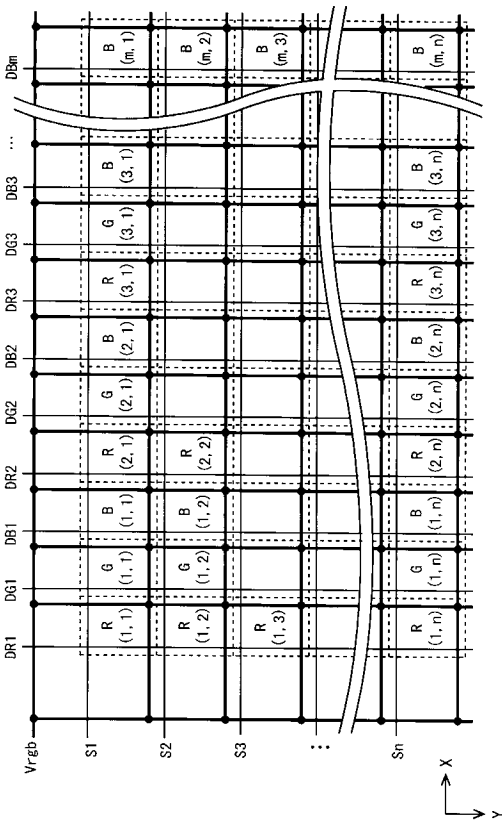
【 図 3 】



【 図 4 】



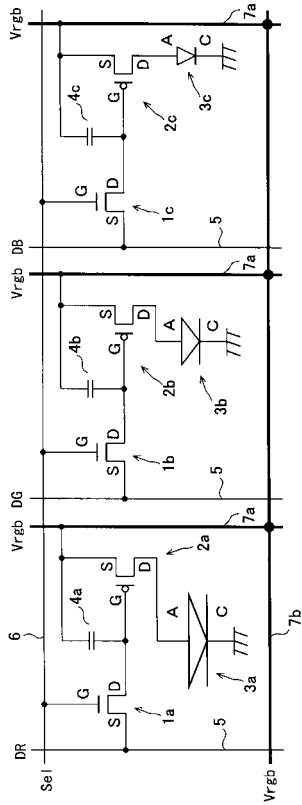
【 図 5 】



【 図 6 】

	データ信号の アクティブ期間	補助容量の 大きさ	駆動用素子の ゲート電位	発光素子の 発光期間
画素R		大		
画素G		中		
画素B		小		

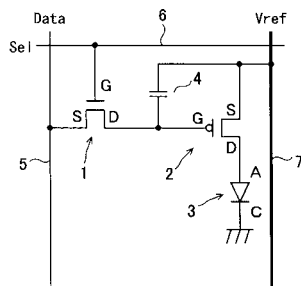
【 図 7 】



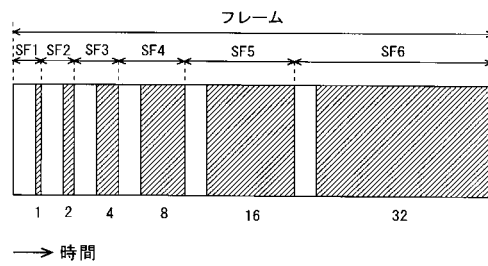
【 図 8 】

画素 R	画素 G	画素 B	
データ信号の アクティブ期間			
発光素子の 発光面積	大	中	小
画素 R, G, B の輝度			

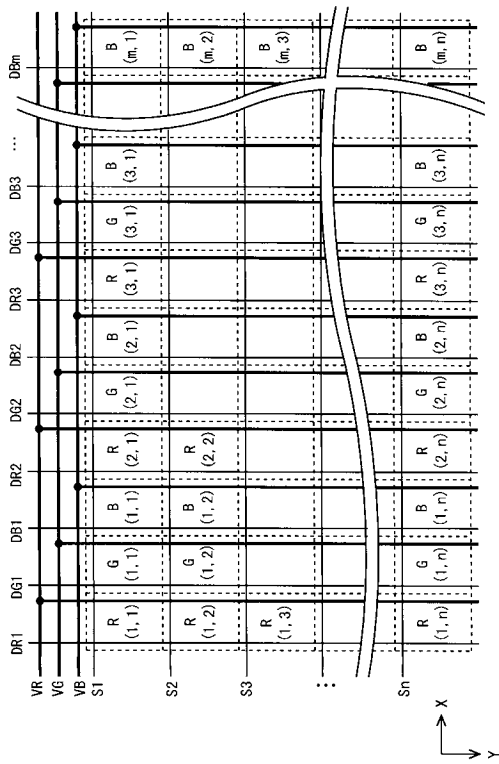
【 図 9 】



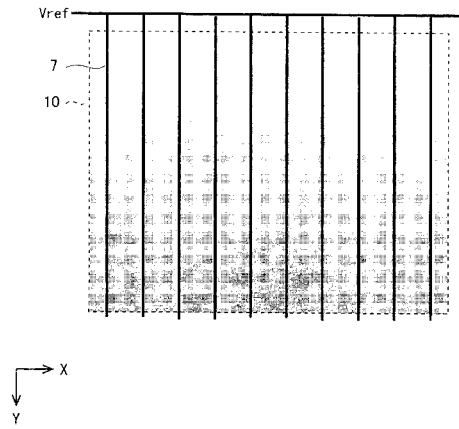
【 図 10 】



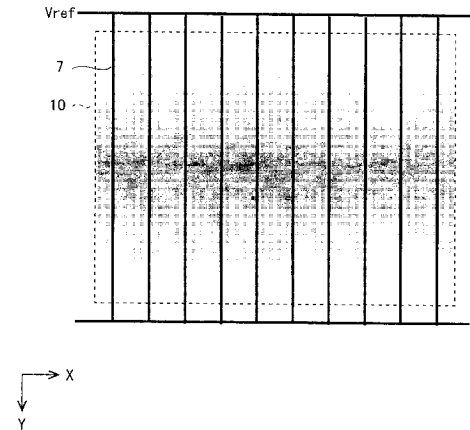
【 図 1 1 】



【 図 1 2 】



【 図 1 3 】



---

フロントページの続き

Fターム(参考) 5C094 AA04 AA07 AA08 AA10 AA48 AA55 BA03 BA12 BA27 CA19  
CA20 CA24 CA25 DA13 DB01 DB04 EA04 EA07 FA01 FB01  
FB20

专利名称(译)	表示装置		
公开(公告)号	<a href="#">JP2004226543A</a>	公开(公告)日	2004-08-12
申请号	JP2003012394	申请日	2003-01-21
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	白木一郎 久保田靖		
发明人	白木 一郎 久保田 靖		
IPC分类号	H05B33/10 G09F9/30 H01L27/32 H01L51/50 H05B33/14		
CPC分类号	H01L27/3211 H01L27/3244 H01L27/3279		
FI分类号	G09F9/30.330.Z G09F9/30.338 G09F9/30.365.Z H05B33/10 H05B33/14.A G09F9/30.330 G09F9/30.365 G09G3/20.611.J G09G3/20.612.E G09G3/20.621.M G09G3/20.642.A G09G3/20.680.G G09G3/30.Z G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB02 3K007/AB03 3K007/AB17 3K007/AB18 3K007/BA06 3K007/DB03 3K007/GA00 5C094/AA04 5C094/AA07 5C094/AA08 5C094/AA10 5C094/AA48 5C094/AA55 5C094/BA03 5C094/BA12 5C094/BA27 5C094/CA19 5C094/CA20 5C094/CA24 5C094/CA25 5C094/DA13 5C094/DB01 5C094/DB04 5C094/EA04 5C094/EA07 5C094/FA01 5C094/FB01 5C094/FB20 3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC42 3K107/CC45 3K107/EE03 3K107/EE06 3K107/FF13 3K107/GG00 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/CC06 5C080/DD05 5C080/DD28 5C080/EE29 5C080/EE30 5C080/FF11 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB12 5C380/AB18 5C380/AB24 5C380/AB42 5C380/AB46 5C380/AC04 5C380/AC11 5C380/BA19 5C380/BA28 5C380/BA36 5C380/BB03 5C380/BB05 5C380/BB17 5C380/CA12 5C380/CA57 5C380/CB37 5C380/CC02 5C380/CC26 5C380/CC33 5C380/CC62 5C380/CC77 5C380/CD012 5C380/DA02 5C380/DA06		
代理人(译)	岛田彰		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

解决的问题：防止由于发光元件的元件特性的差异引起的条纹状亮度不均，并且基于发光元件的二极管特性，防止在电源线的延伸方向上产生明显的亮度不均。该显示装置是有机EL面板，并且包括电流驱动的发光元件3，数据信号控制开关元件1，发光元件驱动元件2，辅助电容4以及用于提供数据信号的数据。设置有用于提供扫描信号的信号线5和扫描信号线6，并且与传统的信号线不同，设置有两个发光元件驱动电源线7a，7b，使得它们彼此正交并且给出参考电压。通过具有和的配置，电压降的状态在二维上扩散，从而抑制了在电源线的延伸方向上产生的亮度不均匀。[选择图]图2

