

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4561856号
(P4561856)

(45) 発行日 平成22年10月13日 (2010.10.13)

(24) 登録日 平成22年8月6日 (2010.8.6)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)
G09G 3/20 (2006.01)G09G 3/30 J
G09G 3/20 641D
G09G 3/20 612A
G09G 3/20 612U
G09G 3/20 642E

請求項の数 7 (全 18 頁) 最終頁に続く

(21) 出願番号 特願2008-88680 (P2008-88680)
(22) 出願日 平成20年3月28日 (2008.3.28)
(65) 公開番号 特開2009-244411 (P2009-244411A)
(43) 公開日 平成21年10月22日 (2009.10.22)
審査請求日 平成21年10月1日 (2009.10.1)(73) 特許権者 000001443
カシオ計算機株式会社
東京都渋谷区本町 1 丁目 6 番 2 号
(74) 代理人 100108855
弁理士 蔵田 昌俊
(74) 代理人 100091351
弁理士 河野 哲
(74) 代理人 100088683
弁理士 中村 誠
(74) 代理人 100109830
弁理士 福原 淑弘
(74) 代理人 100075672
弁理士 峰 隆司
(74) 代理人 100095441
弁理士 白根 俊郎

最終頁に続く

(54) 【発明の名称】 表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

発光素子を有する表示画素を有し、該表示画素を表示データに応じて駆動する表示装置であって、

前記表示データが最高階調であるときに前記表示画素の前記発光素子に設定される最高輝度が第 1 の輝度に設定される第 1 の表示モードと、前記最高輝度が、前記第 1 の輝度より低い第 2 の輝度に設定される第 2 の表示モードと、を有し、

前記表示画素に接続される選択ライン、データライン、及び、電源ラインと、
ドライバ駆動電圧に基づいて前記表示画素を駆動するための駆動制御信号を生成し、前記選択ライン及び前記データラインに印加するゲート駆動回路及びデータ駆動回路と、

発光駆動電圧を前記電源ラインに印加する電源駆動回路と、
前記第 1 の表示モードに対応し、前記表示画素の前記発光素子を前記第 1 の輝度に設定することができる電圧値を有する第 1 発光駆動電圧を前記発光駆動電圧として生成して前記電源駆動回路に供給して、前記発光素子を前記表示データに応じて発光させるための電流を供給し、前記ドライバ駆動電圧として、前記駆動制御信号の信号レベルを、前記発光素子を前記第 1 の輝度に設定することができる値に設定する第 1 ドライバ駆動電圧を生成して、少なくとも前記ゲート駆動回路又は前記データ駆動回路の何れかに供給する第 1 の電源回路と、

前記第 2 の表示モードに対応し、前記表示画素の前記発光素子を前記第 2 の輝度に設定することができる電圧値を有する、前記第 1 発光駆動電圧より低い電位の電圧値を有する

10

20

第2発光駆動電圧を前記発光駆動電圧として生成して前記電源駆動回路に供給して、前記発光素子を前記表示データに応じて発光させるための電流を供給し、前記ドライバ駆動電圧として、前記駆動制御信号の信号レベルを、前記発光素子を前記第2の輝度に設定することができる値に設定する、前記第1ドライバ駆動電圧より絶対値が小さい第2ドライバ駆動電圧を生成して、少なくとも前記ゲート駆動回路又は前記データ駆動回路の何れかに供給する第2の電源回路と、

前記表示モードの切り替えに対応して、前記ゲート駆動回路、前記データ駆動回路及び前記電源駆動回路に、前記発光駆動電圧及び前記ドライバ駆動電圧を供給する電源回路を、前記第1の電源回路又は前記第2の電源回路の何れかに切り替える切替回路と、
を備え、

前記第1の電源回路は、前記発光素子の駆動用に外部より供給される発光素子駆動用電源電圧に基づいて前記第1発光駆動電圧及び前記第1ドライバ駆動電圧を生成し、

前記第2の電源回路は、前記ゲート駆動回路、前記データ駆動回路及び前記電源駆動回路のロジック回路の駆動用に外部より供給される、前記発光素子駆動用電源電圧より低い電位を有するロジック回路駆動用電源電圧に基づいて前記第2発光駆動電圧及び前記第2ドライバ駆動電圧を生成することを特徴とする表示装置。

【請求項2】

前記表示装置は、複数の前記表示画素が2次元配列され、該各表示画素に接続されて、複数の前記選択ラインが行方向に配設され、複数の前記データラインが列方向に配設され、前記電源ラインが前記複数の表示画素に共通に接続されて設けられた表示エリアを有し、

前記ゲート駆動回路は、前記各選択ラインに、前記駆動制御信号として選択信号を印加して、該各選択ラインに接続される表示画素を選択状態に設定し、

前記データ駆動回路は、前記各データラインに、前記駆動制御信号として前記各表示画素の前記発光素子を前記表示データに応じた輝度で発光させる駆動信号を印加し、

前記ドライバ駆動電圧は、少なくとも、前記ゲート駆動回路に印加されて、前記選択信号のハイレベル電圧及びローレベル電圧の設定に用いられる電圧であることを特徴とする請求項1記載の表示装置。

【請求項3】

前記ドライバ駆動電圧は、更に、前記データ駆動回路に印加されて、前記駆動信号のハイレベル電圧及びローレベル電圧の設定に用いられる電圧を含むことを特徴とする請求項2記載の表示装置。

【請求項4】

前記表示画素は、前記発光素子と、電流路の一端が前記発光素子の一端に接続され、電流路の他端が前記電源ラインに接続された発光制御トランジスタと、制御端子が前記選択ラインに接続され、電流路の一端が前記発光制御トランジスタの制御端子に接続され、電流路の他端が前記電源ラインに接続された駆動制御トランジスタと、電流路の一端が前記データラインに接続され、電流路の他端が前記発光制御トランジスタの電流路の他端及び前記発光素子の一端に接続され、制御端子が前記選択ラインに接続された選択制御トランジスタと、前記駆動制御トランジスタの制御端子と電流路の一端との間に設けられた保持容量と、を備えることを特徴とする請求項1乃至3のいずれかに記載の表示装置。

【請求項5】

前記切替回路は、前記表示データに応じて前記表示画素の前記発光素子に設定される発光輝度の最高値に応じて、前記ゲート駆動回路、前記データ駆動回路及び前記電源駆動回路に前記発光駆動電圧及び前記ドライバ駆動電圧を供給する電源回路を、前記第1の電源回路又は前記第2の電源回路の何れかに切り替えることを特徴とする請求項1乃至4のいずれかに記載の表示装置。

【請求項6】

発光素子を有する表示画素を表示データに応じて駆動する表示装置の駆動方法であって、

10

20

30

40

50

前記表示装置は、前記表示データが最高階調であるときに前記表示画素の前記発光素子に設定される最高輝度が第1の輝度に設定される第1の表示モードと、前記最高輝度が、前記第1の輝度より低い第2の輝度に設定される第2の表示モードと、前記表示画素に接続される選択ライン、データライン、及び、電源ラインと、ドライバ駆動電圧に基づいて前記表示画素を駆動するための駆動制御信号を生成し、前記選択ライン及び前記データラインに印加するゲート駆動回路及びデータ駆動回路と、発光駆動電圧を前記電源ラインに印加する電源駆動回路と、電源回路としての第1の電源回路と第2の電源回路とを有し、

前記表示モードの切り替えに応じて、前記表示モードが前記第1の表示モードであるとき、前記電源回路として前記第1の電源回路を選択するように切り替え、該第1の電源回路において、前記発光素子の駆動用に外部より供給される発光素子駆動用電源電圧に基づいて、前記表示画素の前記発光素子を前記第1の輝度に設定することができる電圧値を有する第1発光駆動電圧を前記発光駆動電圧として生成して前記電源駆動回路に供給して、前記発光素子を前記表示データに応じて発光させるための電流を供給し、前記ドライバ駆動電圧として、前記駆動制御信号の信号レベルを、前記発光素子を前記第1の輝度に設定することができる値に設定する第1ドライバ駆動電圧を生成して、少なくとも前記ゲート駆動回路又は前記データ駆動回路の何れかに供給し、

10

前記表示モードが前記第2の表示モードであるとき、前記電源回路として前記第2の電源回路を選択するように切り替え、該第2の電源回路において、前記駆動回路のロジック回路の駆動用に外部より供給される前記発光素子駆動用電源電圧より低い電位を有するロジック回路駆動用電源電圧に基づいて、前記表示画素の前記発光素子を前記第2の輝度に設定することができる電圧値を有する、前記第1発光駆動電圧より低い電位の電圧値を有する第2発光駆動電圧を前記発光駆動電圧として生成して前記電源駆動回路に供給して、前記発光素子を前記表示データに応じて発光させるための電流を供給し、前記ドライバ駆動電圧として、前記駆動制御信号の信号レベルを、前記発光素子を前記第2の輝度に設定することができる値に設定する、前記第1ドライバ駆動電圧より絶対値が小さい第2ドライバ駆動電圧を生成して、少なくとも前記ゲート駆動回路又は前記データ駆動回路の何れかに供給することを特徴とする表示装置の駆動方法。

20

【請求項7】

前記表示モードが前記第1の表示モードであるとき前記第1の電源回路を選択するように切り替え、第2の表示モードであるとき前記第2の電源回路を選択するように切り替える動作は、前記表示データに応じて前記各表示画素の前記各発光素子に設定される発光輝度の最高値に応じて、前記ゲート駆動回路、前記データ駆動回路及び前記電源駆動回路に前記発光駆動電圧及び前記ドライバ駆動電圧を供給する電源回路を、前記第1の電源回路又は前記第2の電源回路の何れかに切り替える動作を含むことを特徴とする請求項6記載の表示装置の駆動方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示画素に発光素子を用いた表示装置に関し、特に、発光素子として有機EL（エレクトロルミネッセンス）素子を用いた表示装置に関する。

40

【背景技術】

【0002】

発光素子である有機EL素子は、基板上にアノード、EL層、カソードの順に積層した積層構造となっており、アノードとカソードとの間に電圧が印加されるとEL層に正孔及び電子が注入され、EL層で電界発光する。EL層の発光が有機EL素子の設けられている基板を光透過して表示するように設計したEL素子をボトムエミッション型といい、一方、有機EL素子が設けられている基板と反対側から外部に出射するように設計したEL素子をトップエミッション型という。

【0003】

一方、有機EL素子を用いた有機ELディスプレイは、大きく分けて、パッシブ駆動方

50

式のもの、アクティブマトリクス駆動方式のものに分類することができる。アクティブマトリクス駆動方式の有機ELディスプレイは、非常に高いコントラストや広視野角特性さらには優れた動画特性など、極めて優れた表示特性を有している。

【0004】

また、消費電力に関しても、有機ELディスプレイは自発光デバイスであり、表示点灯率(Average Picture Level)を制御することで低消費電力化を図ることが可能である。さらに、ディマー機能(自動調光機能)を持たせることにより、例えば使用時と待機状態時によって最大輝度を変化させるような処理(ABC: Automatic Brightness Control)をすると、有機EL素子の発光に消費される電力を抑えることができる。

【0005】

アクティブマトリクス駆動方式の有機ELディスプレイでは、一画素につき一又は複数の薄膜トランジスタが設けられており、薄膜トランジスタによって有機EL素子を発光させる。例えば、特許文献1に記載されたディスプレイパネルにおいては、表示データに応じた信号電圧がゲート電極に印加されて有機EL素子に電流を流す駆動トランジスタと、この駆動トランジスタのゲート電極に表示データに応じた信号電圧を供給するためのスイッチングを行う選択トランジスタとの、2つの薄膜トランジスタが画素ごとに設けられている。

【特許文献1】特開2002-156923号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

ところで、有機EL素子を発光させる電流に関しては、有機ELディスプレイ全面最大発光時に必要な電流値とディマー時に必要な電流値との間に例えば2桁以上の差異がある。従って、高輝度表示を可能にするように駆動回路を設計すると、ディマー時の駆動回路の消費電力が最適化されないという問題が生じる。ディマー時の低輝度側使用の方が常態であるようなアプリケーションにおいては、この問題は重大である。

【0007】

本発明は、上記の点に鑑みてなされたもので、高輝度表示と低消費電力を両立できる表示装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

前記の目的を達成するために、本発明の請求項1記載の発明による表示装置は、
発光素子を有する表示画素を有し、該表示画素を表示データに応じて駆動する表示装置であって、

前記表示データが最高階調であるときに前記表示画素の前記発光素子に設定される最高輝度が第1の輝度に設定される第1の表示モードと、前記最高輝度が、前記第1の輝度より低い第2の輝度に設定される第2の表示モードと、を有し、

前記表示画素に接続される選択ライン、データライン、及び、電源ラインと、
ドライバ駆動電圧に基づいて前記表示画素を駆動するための駆動制御信号を生成し、前記選択ライン及び前記データラインに印加するゲート駆動回路及びデータ駆動回路と、

発光駆動電圧を前記電源ラインに印加する電源駆動回路と、

前記第1の表示モードに対応し、前記表示画素の前記発光素子を前記第1の輝度に設定することができる電圧値を有する第1発光駆動電圧を前記発光駆動電圧として生成して前記電源駆動回路に供給して、前記発光素子を前記表示データに応じて発光させるための電流を供給し、前記ドライバ駆動電圧として、前記駆動制御信号の信号レベルを、前記発光素子を前記第1の輝度に設定することができる値に設定する第1ドライバ駆動電圧を生成して、少なくとも前記ゲート駆動回路又は前記データ駆動回路の何れかに供給する第1の電源回路と、

前記第2の表示モードに対応し、前記表示画素の前記発光素子を前記第2の輝度に設定することができる電圧値を有する、前記第1発光駆動電圧より低い電位の電圧値を有する

10

20

30

40

50

第2発光駆動電圧を前記発光駆動電圧として生成して前記電源駆動回路に供給して、前記発光素子を前記表示データに応じて発光させるための電流を供給し、前記ドライバ駆動電圧として、前記駆動制御信号の信号レベルを、前記発光素子を前記第2の輝度に設定することができる値に設定する、前記第1ドライバ駆動電圧より絶対値が小さい第2ドライバ駆動電圧を生成して、少なくとも前記ゲート駆動回路又は前記データ駆動回路の何れかに供給する第2の電源回路と、

前記表示モードの切り替えに対応して、前記ゲート駆動回路、前記データ駆動回路及び前記電源駆動回路に、前記発光駆動電圧及び前記ドライバ駆動電圧を供給する電源回路を、前記第1の電源回路又は前記第2の電源回路の何れかに切り替える切替回路と、
を備え、

10

前記第1の電源回路は、前記発光素子の駆動用に外部より供給される発光素子駆動用電源電圧に基づいて前記第1発光駆動電圧及び前記第1ドライバ駆動電圧を生成し、

前記第2の電源回路は、前記ゲート駆動回路、前記データ駆動回路及び前記電源駆動回路のロジック回路の駆動用に外部より供給される、前記発光素子駆動用電源電圧より低い電位を有するロジック回路駆動用電源電圧に基づいて前記第2発光駆動電圧及び前記第2ドライバ駆動電圧を生成することを特徴とする。

請求項2記載の発明は、請求項1記載の発明による表示装置において、

前記表示装置は、複数の前記表示画素が2次元配列され、該各表示画素に接続されて、複数の前記選択ラインが行方向に配設され、複数の前記データラインが列方向に配設され、前記電源ラインが前記複数の表示画素に共通に接続されて設けられた表示エリアを有し、

20

前記ゲート駆動回路は、前記各選択ラインに、前記駆動制御信号として選択信号を印加して、該各選択ラインに接続される表示画素を選択状態に設定し、

前記データ駆動回路は、前記各データラインに、前記駆動制御信号として前記各表示画素の前記発光素子を前記表示データに応じた輝度で発光させる駆動信号を印加し、

前記ドライバ駆動電圧は、少なくとも、前記ゲート駆動回路に印加されて、前記選択信号のハイレベル電圧及びローレベル電圧の設定に用いられる電圧であることを特徴とする。

請求項3記載の発明は、請求項2記載の発明による表示装置において、

前記ドライバ駆動電圧は、更に、前記データ駆動回路に印加されて、前記駆動信号のハイレベル電圧及びローレベル電圧の設定に用いられる電圧を含むことを特徴とする。

30

請求項4記載の発明は、請求項1乃至3のいずれかに記載の発明による表示装置において、

前記表示画素は、前記発光素子と、電流路の一端が前記発光素子の一端に接続され、電流路の他端が前記電源ラインに接続された発光制御トランジスタと、制御端子が前記選択ラインに接続され、電流路の一端が前記発光制御トランジスタの制御端子に接続され、電流路の他端が前記電源ラインに接続された駆動制御トランジスタと、電流路の一端が前記データラインに接続され、電流路の他端が前記発光制御トランジスタの電流路の他端及び前記発光素子の一端に接続され、制御端子が前記選択ラインに接続された選択制御トランジスタと、前記駆動制御トランジスタの制御端子と電流路の一端との間に設けられた保持容量と、を備えることを特徴とする。

40

請求項5記載の発明は、請求項1乃至4のいずれかに記載の発明による表示装置において、

前記切替回路は、前記表示データに応じて前記表示画素の前記発光素子に設定される発光輝度の最高値に応じて、前記ゲート駆動回路、前記データ駆動回路及び前記電源駆動回路に前記発光駆動電圧及び前記ドライバ駆動電圧を供給する電源回路を、前記第1の電源回路又は前記第2の電源回路の何れかに切り替えることを特徴とする。

また、前記の目的を達成するために、本発明の請求項6記載の発明による表示装置の駆動方法は、

発光素子を有する表示画素を表示データに応じて駆動する表示装置の駆動方法であって

50

、
前記表示装置は、前記表示データが最高階調であるときに前記表示画素の前記発光素子に設定される最高輝度が第1の輝度に設定される第1の表示モードと、前記最高輝度が、前記第1の輝度より低い第2の輝度に設定される第2の表示モードと、前記表示画素に接続される選択ライン、データライン、及び、電源ラインと、ドライバ駆動電圧に基づいて前記表示画素を駆動するための駆動制御信号を生成し、前記選択ライン及び前記データラインに印加するゲート駆動回路及びデータ駆動回路と、発光駆動電圧を前記電源ラインに印加する電源駆動回路と、電源回路としての第1の電源回路と第2の電源回路とを有し、

前記表示モードの切り替えに応じて、前記表示モードが前記第1の表示モードであるとき、前記電源回路として前記第1の電源回路を選択するように切り替え、該第1の電源回路において、前記発光素子の駆動用に外部より供給される発光素子駆動用電源電圧に基づいて、前記表示画素の前記発光素子を前記第1の輝度に設定することができる電圧値を有する第1発光駆動電圧を前記発光駆動電圧として生成して前記電源駆動回路に供給して、前記発光素子を前記表示データに応じて発光させるための電流を供給し、前記ドライバ駆動電圧として、前記駆動制御信号の信号レベルを、前記発光素子を前記第1の輝度に設定することができる値に設定する第1ドライバ駆動電圧を生成して、少なくとも前記ゲート駆動回路又は前記データ駆動回路の何れかに供給し、

前記表示モードが前記第2の表示モードであるとき、前記電源回路として前記第2の電源回路を選択するように切り替え、該第2の電源回路において、前記駆動回路のロジック回路の駆動用に外部より供給される前記発光素子駆動用電源電圧より低い電位を有するロジック回路駆動用電源電圧に基づいて、前記表示画素の前記発光素子を前記第2の輝度に設定することができる電圧値を有する、前記第1発光駆動電圧より低い電位の電圧値を有する第2発光駆動電圧を前記発光駆動電圧として生成して前記電源駆動回路に供給して、前記発光素子を前記表示データに応じて発光させるための電流を供給し、前記ドライバ駆動電圧として、前記駆動制御信号の信号レベルを、前記発光素子を前記第2の輝度に設定することができる値に設定する、前記第1ドライバ駆動電圧より絶対値が小さい第2ドライバ駆動電圧を生成して、少なくとも前記ゲート駆動回路又は前記データ駆動回路の何れかに供給することを特徴とする。

請求項7記載の発明は、請求項6記載の発明による表示装置の駆動方法において、

前記表示モードが前記第1の表示モードであるとき前記第1の電源回路を選択するように切り替え、第2の表示モードであるとき前記第2の電源回路を選択するように切り替える動作は、前記表示データに応じて前記各表示画素の前記各発光素子に設定される発光輝度の最高値に応じて、前記ゲート駆動回路、前記データ駆動回路及び前記電源駆動回路に前記発光駆動電圧及び前記ドライバ駆動電圧を供給する電源回路を、前記第1の電源回路又は前記第2の電源回路の何れかに切り替える動作を含むことを特徴とする。

【発明の効果】

【0009】

本発明によれば、複数の電源回路を切り替えて使用することにより、高輝度表示と低消費電力を両立できる表示装置を提供することができる。

【発明を実施するための最良の形態】

【0010】

以下に、本発明を実施するための最良の形態について図面を用いて説明する。但し、以下に述べる一実施形態には、本発明を実施するために技術的に好ましい種々の限定が付されているが、発明の範囲を以下の実施形態及び図示例に限定するものではない。

【0011】

図1は、本発明の一実施形態に係るアクティブマトリクス駆動方式のディスプレイモジュール10の概略構成を示す図である。

【0012】

該ディスプレイモジュール（表示装置）10は、複数の画素をマトリクス状に配列した表示エリア12と、該表示エリア12近傍に配置されたドライバ回路（駆動回路）14と

10

20

30

40

50

を備える。

【0013】

表示エリア12は、互いに平行となるように配列されたn本（複数本）のデータライン16と、該データライン16に対して直交し且つ互いに平行となるように配列されたm本（複数本）のゲートライン18と、該ゲートライン18のそれぞれの間においてゲートライン18と平行となるように配列されたm本（複数本）のアノードライン20と、前記データライン16及びゲートライン18に沿ってマトリクス状となるよう配列された複数（ $m \times n$ ）の表示画素Pxと、所定の電位（例えば、アナロググランドVSSA）が印加される共通配線22と、を備える。なお、前記m、nは2以上の自然数である。

【0014】

前記データライン16には、ドライバ回路14のデータドライバ（データ駆動回路）24から、表示データに応じた信号電圧である駆動電圧が印加される。また、前記ゲートライン18には、ドライバ回路14のゲートドライバ（ゲート駆動回路）26から、ハイレベルがゲート選択電圧VGHで、ローレベルがゲート非選択電圧VGL_L又はVGL_Hの電位を持つ走査電圧であるゲート出力が印加される。そして、前記アノードライン20には、ドライバ回路14のアノードドライバ（電源駆動回路）28から、ハイレベルが発光駆動電圧Vsc_L又はVsc_Hで、ローレベルが例えばアナロググラウンドVSSAの電位を持つ電源電圧（アノード出力）が印加される。なお、前記ゲート非選択電圧VGL_L又はVGL_H、発光駆動電圧Vsc_L、Vsc_Hについては後述する。

【0015】

前記表示画素Pxは何れも同一に構成されているので、図1では代表して1つのみを示している。

【0016】

表示画素Pxは、発光素子としての有機EL素子30と、有機EL素子30の近傍に配置された、例えば3つのNチャネル型のアモルファスシリコン薄膜トランジスタ（以下単にトランジスタと記述する。）M1、M2、M3と、キャパシタCsと、を備えて構成された画素駆動回路と、を備える。以下では、トランジスタM1を駆動制御トランジスタM1、トランジスタM2を書込制御トランジスタM2、トランジスタM3を発光制御トランジスタM3と称する。また、キャパシタCsを保持容量Csと称する。

【0017】

駆動制御トランジスタM1においては、そのソース電極が発光制御トランジスタM3のゲート電極及び保持容量Csの一方の電極に接続され、ドレイン電極が発光制御トランジスタM3のドレイン電極及びアノードライン20に接続され、ゲート電極が書込制御トランジスタM2のゲート電極及びゲートライン18に接続されている。

【0018】

発光制御トランジスタM3においては、そのソース電極が有機EL素子30のアノード電極、書込制御トランジスタM2のドレイン電極及び保持容量Csの他方の電極に接続され、ドレイン電極が駆動制御トランジスタM1のドレイン電極及びアノードライン20に接続され、ゲート電極が駆動制御トランジスタM1のソース電極及び保持容量Csの一方の電極に接続されている。

【0019】

有機EL素子30においては、そのアノード電極が書込制御トランジスタM2のドレイン電極、発光制御トランジスタM3のソース電極及び保持容量Csの他方の電極に接続され、カソード電極が共通配線22に接続されている。

【0020】

一方、ドライバ回路14においては、前述したデータドライバ24、ゲートドライバ26及びアノードドライバ28に加え、インターフェイス（以下、I/Fと略記する。）ブロック32、ロジック電源生成回路34、タイミングジェネレータ（以下、TGと略記する。）36、ロジック回路38及び駆動電源生成回路40を備える。

【0021】

I/Fブロック32は、外部から供給されるインターフェイス電源VDDIOによって動作するもので、デジタルデータとして外部から送られてくる映像信号データ入力や制御コマンド等を受けて、ロジック回路38に供給する。ロジック電源生成回路34は、外部から供給されるロジック電源電圧VDDDを基に前記ロジック回路38を動作させるためのロジック電圧を生成する。TG36は、外部から供給されるドットクロックDCLKに基づいて、ロジック回路38及び駆動電源生成回路40の動作タイミングを制御する。

【0022】

ロジック回路38は、前記I/Fブロック32からのデジタルデータに従って、前記データドライバ24、ゲートドライバ26及びアノードドライバ28の制御を行う。

【0023】

即ち、前記ゲートドライバ26は、駆動電源生成回路40で生成されたゲート選択電圧VGH及びゲート非選択電圧VGL_L又はVGL_Hを用いて、前記表示エリア12における各ゲートライン18に順次走査信号電圧（ゲート出力）を印加して、各行の各表示画素Pxを順次選択状態に設定する走査駆動手段であり、前記ロジック回路38は、その走査タイミングを制御する。

【0024】

また、前記データドライバ24は、駆動電源生成回路40で生成された負極性のデータドライバ駆動電源電圧VEEL_L又はVEEL_Hを用いて、前記ゲートドライバ26によって選択状態に設定された表示エリア12の行の各表示画素Pxに対して表示データに応じた信号電流であるデータ出力を生成して供給する信号駆動手段であり、前記ロジック回路38は、外部からの映像信号データ入力に基づいて表示データを生成する。なお、データドライバ24は、特に図示はしていないが、予め設定された複数の階調電圧に基づいて表示信号の階調値に応じた負極性の信号電圧を生成するD/Aコンバータと、信号電圧の階調毎の値（ γ 特性と呼ぶ）を適宜設定する γ 回路と、信号電圧を電流成分に変換する電圧電流変換回路と、を有しており、前記複数の負極性の階調電圧が前記駆動電源生成回路40からのデータドライバ駆動電源電圧VEEL_L又はVEEL_Hを基に生成される。なお、データドライバ駆動電源電圧VEEL_L又はVEEL_HとアナロググランドVSSAは、VEEL_H<VEEL_L<VSSAの関係となっている。

【0025】

前記アノードドライバ28は、駆動電源生成回路40で生成された発光駆動電圧Vsc_L、Vsc_Hを用いて、アノード出力をアノードライン20に印加するものであり、前記ロジック回路は、その印加タイミングを制御する。

【0026】

前記駆動電源生成回路40は、外部から供給されるアナログ電源Vsc、VDDAを基に、当該ディスプレイモジュール10の各部に供給する各種電圧を生成する。即ち、前記データドライバ24に供給するデータドライバ駆動電源電圧VEEL_L、VEEL_H、前記ゲートドライバ26に供給するゲート選択電圧VGH及びゲート非選択電圧VGL_L、VGL_H、前記アノードドライバ28に供給する発光駆動電圧Vsc_L、Vsc_H、等を生成する。

【0027】

以上のような構成を有するディスプレイモジュール10では、表示エリア12の各表示画素Pxの画素駆動回路において、3個のトランジスタM1、M2、M3をオン、オフ制御することにより、以下に示すように、有機EL素子30を発光制御するように構成されている。

【0028】

即ち、有機EL素子30の発光駆動制御は、例えば、一走査期間を1サイクルとして、該一走査期間内に、特定のゲートライン18に接続された各表示画素を選択して表示データの輝度階調に対応する駆動電圧に応じた信号電流を書き込み、該信号電流に対応する電圧を信号電圧として保持する書込動作期間（又は、表示画素の選択期間）と、該書込動作期間に書き込み、保持された信号電圧に基づいて、上記表示データに応じた駆動電流を有

10

20

30

40

50

機 E L 素子 3 0 に供給して、所定の輝度階調で発光動作させる発光動作期間（又は、表示画素の非選択期間）と、を設定することにより実行されるなお、一走査期間＝書込動作期間＋発光動作期間であり、各行ごとに設定される書込動作期間は、相互に時間的な重なりが生じないように設定される。

【0029】

表示画素への書込動作期間においては、前記ドライバ回路 1 4 のゲートドライバ 2 6 から特定の行のゲートライン 1 8 に対して、ハイレベル（ゲート選択電圧 V_{GH_L} 又は V_{GH_H} ）のゲート出力が印加されると共に、前記ドライバ回路 1 4 のアノードドライバ 2 8 から当該行のアノードライン 2 0 に対して、ローレベルの所定の電位（例えば、アナロググランド V_{SSA} ）が印加される。また、このタイミングに同期して、データドライバ 2 4 により取り込まれた当該行の各表示画素に対応する表示データの輝度階調に対応する負極性の電圧値を有する駆動電圧が各データライン 1 6 に供給される。

10

【0030】

これにより、表示画素 P x の画素駆動回路を構成する駆動制御トランジスタ M 1 及び書込制御トランジスタ M 2 がオン動作して、アナロググランド V_{SSA} が発光制御トランジスタ M 3 のゲート電極及び保持容量 C_s の一端に印加されると共に、データライン 1 6 を介して負極性の駆動電圧に応じた信号電流が引き込まれる動作が行われることにより、アナロググランド V_{SSA} よりも低電位の電圧レベルが発光制御トランジスタ M 3 のソース電極及び保持容量 C_s の他端に印加される。

20

【0031】

このように、発光制御トランジスタ M 3 のゲートソース電極間に電位差が生じることにより、発光制御トランジスタ M 3 がオン動作して、アノードライン 2 0 から発光制御トランジスタ M 3、書込制御トランジスタ M 2、データライン 1 6 を介して、データドライバ 2 4 に、信号電流が流下する。

【0032】

このとき、保持容量 C_s には、発光制御トランジスタ M 3 のゲートソース電極間に生じた電位差に対応する電荷が蓄積され（書き込まれ）、電圧成分として保持される（充電される）。また、アノードライン 2 0 には、アナロググランド V_{SSA} が印加され、さらに、信号電流がデータライン方向に流下するように制御されていることから、有機 E L 素子 3 0 のアノードに印加される電位はカソードの電位（アナロググランド V_{SSA} ）よりも低くなり、有機 E L 素子 3 0 には逆バイアス電圧が印加されていることになるため、有機 E L 素子 3 0 には電流が流れず、発光動作は行われない。

30

【0033】

次いで、書込動作期間終了後の有機 E L 素子 3 0 の発光動作期間においては、ゲートドライバ 2 6 から特定の行のゲートライン 1 8 に対して、ローレベル（ゲート非選択電圧 V_{GL_L} 又は V_{GL_H} ）のゲート出力が印加されると共に、アノードドライバ 2 8 から当該行のアノードライン 2 0 に対して、ハイレベルの発光駆動電圧 V_{sc_L} 又は V_{sc_H} が印加される。また、このタイミングに同期して、データドライバ 2 4 による階調電流の引き込み動作が停止される。

【0034】

これにより、表示画素 P x の画素駆動回路を構成する駆動制御トランジスタ M 1 及び書込制御トランジスタ M 2 がオフ動作して、発光制御トランジスタ M 3 のゲート電極及び保持容量 C_s の一端へのアナロググランド V_{SSA} の印加が遮断されるとともに、発光制御トランジスタ M 3 のソース電極及び保持容量 C_s の他端へのデータドライバ 2 4 による信号電流の引き込み動作に起因する電圧レベルの印加が遮断されるので、保持容量 C_s は、上述した書込動作において蓄積された電荷を保持する。

40

【0035】

このように、保持容量 C_s が書込動作時の充電電圧を保持することにより、発光制御トランジスタ M 3 のゲートソース電極間の電位差が保持されることになり、発光制御トランジスタ M 3 はオン状態を維持する。また、アノードライン 2 0 には、アナロググランド

50

VSSAよりも高い電圧レベルを有する発光駆動電圧 V_{sc_L} 又は V_{sc_H} が印加されるので、有機EL素子30のアノードに印加される電位はカソードの電位（アナロググラウンドVSSA）よりも高くなる。

【0036】

したがって、アノードライン20から発光制御トランジスタM3を介して、有機EL素子30に順バイアス方向に所定の駆動電流が流れ、有機EL素子30が発光する。ここで、保持容量 C_s により保持される電位差（充電電圧）は、発光制御トランジスタM3において駆動電圧に応じた信号電流を流下させる場合の電位差に相当するので、有機EL素子30に流下する駆動電流は、上記信号電流と同等の電流値を有することになる。これにより、書込動作期間後の発光動作期間においては、書込動作期間に書き込まれた表示データ（駆動電圧）に対応する電圧成分に基づいて、発光制御トランジスタM3を介して、駆動電流が継続的に供給されることになり、有機EL素子30は表示データに対応する輝度階調で発光する動作を継続する。

10

【0037】

そして、上述した一連の動作を、表示エリア12を構成する全ての行の表示画素について順次繰り返し実行することにより、表示エリア12の各表示画素が表示データに応じた輝度階調で発光し、所望の画像情報が表示される。

【0038】

そして、本一実施形態においては、前記駆動電源生成回路40は、電源回路A（第1の電源回路）42及び電源回路B（第2の電源回路）44の2種類の電源回路を備えている。ここで、電源回路A42は、表示データが最高階調であるときに表示画素Pxの有機EL素子30に設定される最高輝度が比較的高く、出力電流が大きいときに機能させる電源回路であり、アナログ電源 V_{sc} を基に、高輝度表示用の、データドライバ駆動電源電圧 V_{EE_H} 、ゲート選択電圧 V_{GH} 及びゲート非選択電圧 V_{GL_H} 、発光駆動電圧 V_{sc_H} 、等を生成する。また、電源回路B44は、表示データが最高階調であるときに表示画素Pxの有機EL素子30に設定される最高輝度が比較的低く、出力電流値が小さいときに機能させる電源回路であり、アナログ電源 V_{DDA} を基に、低輝度表示用の、データドライバ駆動電源電圧 V_{EE_L} 、ゲート選択電圧 V_{GH} 及びゲート非選択電圧 V_{GL_L} 、発光駆動電圧 V_{sc_L} 、等を生成する。なお、アナログ電源 V_{sc} と V_{DDA} 及びゲート選択電圧 V_{GH} 及びゲート非選択電圧 V_{GL} は、 $V_{sc} \geq V_{sc_H} > V_{sc_L} \geq V_{DDA}$ という関係にある。

20

30

【0039】

これら2種類の電源回路42A、B44は、切替手段としての前記ロジック回路38の選択により切り替えることで、何れか一方が選択的に使用される。即ち、本実施形態では、高輝度表示時（第1の表示モード）と低輝度表示時（第2の表示モード）に使用するアナログ電源の供給元そのものを切り替えるようにしている。

【0040】

このことにより、高輝度表示が可能なモジュールでありながら、低輝度側使用が常態の場合にアナログ電源 V_{sc} 経路からの電源供給をストップすることで、アナログ電源 V_{DDA} 経路での消費電力を最小に抑えることが可能となる。

40

【0041】

さらに、低輝度表示時には、アノードライン20に印加する発光駆動電圧の電圧値を、高輝度発光時の V_{sc_H} よりも小さい V_{sc_L} とするとともに、ゲート非選択電圧の絶対値を高輝度発光時の V_{GL_H} よりも小さい V_{GL_L} とし、データドライバ駆動電源電圧の絶対値を高輝度発光時の V_{EE_H} よりも小さい V_{EE_L} とすることで、さらに消費電力を抑えることが可能になる。

【0042】

なお、ロジック回路38による2種類の電源回路A42A、B44の選択は、例えば、当該ディスプレイモジュール10を備える機器の動作状態に応じて、該ディスプレイモジュール10の外部からデジタルデータとして与えられる制御コマンドに応じて行うもので

50

あっても良いし、図示しない照度センサ等によって検出した周囲光の明るさに応じて行うようにしても良い。

【0043】

次に、前記発光駆動電圧 V_{sc_L} 、 V_{sc_H} の電圧値について説明する。

【0044】

図2は、表示画素Pxの画素駆動回路中の発光駆動電圧を決定する要因部分を抜き出した回路図である。図2に示すように、共通配線22がアナロググランドVSSAであるとき、アノードライン20と共通配線22間に発光駆動電圧 V_{sc_L} 又は V_{sc_H} が印加される。このとき、駆動トランジスタM3のドレイン・ソース間の電圧が V_{ds_3} であり、有機EL素子30のアノード・カソード電極間の電圧が V_{oled} である。

10

【0045】

書込動作期間において発光制御トランジスタM3のドレイン・ソース間に流下する信号電流と、発光動作期間において発光制御トランジスタM3を介して有機EL素子30に流れる駆動電流とをほぼ等しい電流値とするために、書込動作期間及び発光動作期間の何れにおいても、発光制御トランジスタM3の動作点が飽和領域にあるように設定される。これにより、発光制御トランジスタM3のドレイン・ソース間電圧対ドレイン・ソース間電流特性と、有機EL素子30の電流－電圧特性と、から、発光制御トランジスタM3のドレイン・ソース電圧 V_{ds} (以下、 V_{ds_3} と記す。)に最低限必要な電圧値が決定できる。

【0046】

20

図3(A)は、表示データが最高輝度階調であって、発光制御トランジスタM3のドレイン・ソース間に流れる最大駆動電流を $1\mu A$ とした、高輝度表示の駆動での、発光制御トランジスタM3のドレイン・ソース間電圧対ドレイン・ソース間電流特性(以下、 $V_{ds}-I_{ds}$ 特性;太実線)と有機EL素子30の電圧対電流特性(以下、 $V-I$ 特性;一点鎖線)の実測例を示す図であり、図3(B)は、同じく表示データが最高輝度階調であって、最大駆動電流を図3(A)の場合の $1/10$ の $100nA$ とした、低輝度表示の駆動での、発光制御トランジスタM3の $V_{ds}-I_{ds}$ 特性(実線)と有機EL素子30の $V-I$ 特性(負荷特性;一点鎖線)の実測例を示す図である。なお、各図において、 $V_{ds}-I_{ds}$ 特性線上の点P1、P1'はピンチオフ電圧を示し、ドレイン－ソース間電圧 V_{ds} が0Vからピンチオフ電圧までの領域は線形領域であり、ドレイン－ソース間電圧 V_{ds} がピンチオフ電圧以上の領域は飽和領域である。

30

【0047】

各図において、2つのカーブの交差点P2、P2'が発光制御トランジスタM3の動作点となる。図3(A)は、 $V_{sc}=12V$ で飽和領域上に動作点P2があるが、図3(B)では、 $V_{sc}=7.5V$ にしても動作点P2'が飽和領域上に位置していることが分かる。このように、発光電流の最大値の変化に伴い、発光動作電圧の電圧値を、高輝度表示状態又は低輝度表示状態での最大駆動電流を流すのに必要なだけの電圧値を有するに発光駆動電圧に変えることができる。従って、図3(A)に示した高輝度表示時においては、電源回路A42による高輝度表示用の発光駆動電圧 V_{sc_H} を $12V$ 以上とし、図3(B)に示した低輝度表示時においては、電源回路B44による低輝度表示用の発光駆動電圧 V_{sc_L} を $7.5V$ 以上とすれば良い。

40

【0048】

上記の実測例において発光電流値が一桁異なるということは、アノードドライバ28の出力電流の差は最大－最小でさらに差が開くことになる。つまりは、高輝度側は全面点灯駆動が可能な電源回路を準備する必要があるが、ディマー調整時には全点灯ではなく実質の点灯状態で(5%から10%程度)最大効率になるように電源回路を設計することが可能である。

【0049】

このように、高輝度表示が可能でありながら、実使用時に最も効率が良くなるように電源回路を適宜切り替えることにより、低消費電力駆動と高輝度表示を兼ね備えたディスプ

50

レイモジュールが10実現可能となる。

【0050】

例えば、全画素数が1.6万画素（ 128×128 ）あるとする。1画素の電流が $1 \mu A$ のとき全点灯時に、アノードライン20に流れる電流値は $16 mA$ になる。これに対して、 $100 nA$ の10%点灯だと $160 \mu A$ となる。この際、電源回路A42は1桁分の電流出力範囲で高い変換効率が得られるように設計すればよい。逆に、電源回路B44側は、小出力電流で高い変換効率が得られるように設計すればよい。

【0051】

また、電源回路として電源回路A42を使用しているときに、表示データに応じて各表示画素Pxの有機EL素子30に設定される発光輝度の最高輝度が、上記低輝度表示時における最高輝度に相当するものとなったときに、自動的に、使用する電源回路を電源回路B44に切り替えるようにしてもよい。これによってパワーセーブを行うことができる。

10

【0052】

次に、前記データドライバ駆動電源電圧 V_{EE_L} 、 V_{EE_H} 、及びゲート非選択電圧 V_{GL_L} 、 V_{GL_H} の電圧値について説明する。

【0053】

図4は、表示画素Pxの画素駆動回路中の書込動作時の駆動電圧を決定する要因部分を抜き出した回路図である。

【0054】

表示画素へのデータ保持は、発光制御トランジスタM3のゲート・ドレインを短絡してソース電位を設定して保持する。この際、書込制御トランジスタM2のドレイン・ソース電圧 V_{ds} （以下、 V_{ds_2} と記す。）分の電圧降下が存在するので、発光制御トランジスタM3のドレイン・ソース電圧 V_{ds_3} と書込制御トランジスタM2のドレイン・ソース電圧 V_{ds_2} の和からデータ電圧 V_{data} は、 $V_{data} = -(V_{ds_2} + V_{ds_3}) + V_{SSA}$ となる。このときアノードライン20から発光制御トランジスタM3、書込制御トランジスタM2、データライン16を介してデータドライバ24に流れる電流を、データ電流 I_{data} とする。

20

【0055】

図5（A）は、前記データ電圧 V_{data} 及び発光制御トランジスタM3のドレイン・ソース電圧 V_{ds_3} とデータ電流 I_{data} の関係を、アナロググランド電圧 V_{SSA} に対する電位差 ΔV として示す図である。高輝度表示時の最大電流値 I_{max} を $1.0 \mu A$ とし、低輝度表示時の最大電流値を $I_{max}/10$ の $0.1 \mu A$ （ $100 nA$ ）とした場合、高輝度表示の最大電流値 I_{max} 時のデータ電圧 V_{data} 、すなわちデータドライバ駆動電源電圧 V_{EE_H} は約 $-6 V$ であり、低輝度表示の最大電流値 $I_{max}/10$ 時のデータ電圧 V_{data} 、すなわちデータドライバ駆動電源電圧 V_{EE_L} は約 $-2 V$ である。ここで、トランジスタの閾値電圧 V_{th} が経時変化により $4.0 V$ 程度まで変化してしまうことを想定した場合、高輝度表示の最大電流値 I_{max} 時には、高輝度表示用のデータドライバ駆動電源電圧 V_{EE_H} としては、 $-6 V + (-4 V) = -10 V$ 以下にする必要がある。また、低輝度表示の最大電流値 $I_{max}/10$ 時には、低輝度表示用のデータドライバ駆動電源電圧 V_{EE_L} としては、 $-2 V + (-4 V) = -6 V$ 以下にすれば良い。

30

40

【0056】

さらに、ゲート非選択電圧 V_{GL} も同様に、 $V_{th} = 4 V$ までを考慮して、高輝度表示の最大電流値 I_{max} 時には、高輝度表示用のゲート非選択電圧 V_{GL_H} としては $-10 V$ より低い電圧にする必要があり、低輝度表示の最大電流値 $I_{max}/10$ の場合には、低輝度表示用のゲート非選択電圧 V_{GL_L} としては $-6 V$ より低い電圧にすれば良い。

【0057】

図5（B）は、最大発光電流が $1 \mu A$ とその $1/10$ （ $100 nA$ ）の場合の発光制御トランジスタM3の $V_d - I_d$ カーブ（実線及び破線）上に、書込動作時の発光制御トランジスタM3の $V_{gs} = V_{ds_3}$ カーブ（一点鎖線）を記載した実測例を示す図である

50

。2つのカーブの交差点が発光制御トランジスタM3の、書込動作時の動作点となる。

【0058】

このように、ディマー処理による最大輝度の変化に伴い、データドライバ駆動電源電圧V_{EE}及びゲート非選択電圧V_{GL}を変えても電流制御動作することが可能である。従って、電源回路A42による、高輝度表示用のデータドライバ駆動電源電圧V_{EE}_H及びゲート非選択電圧V_{GL}_Hとしては-10V（且つ-10V-ΔV）以下である例えば-12Vとし、電源回路B44による、低輝度表示用のデータドライバ駆動電源電圧V_{EE}_L及びゲート非選択電圧V_{GL}_Lとしては-6V（且つ-6V-ΔV）以下である例えば-7.5Vとすれば良い。

【0059】

このことにより、データドライバ24の出力段のオペアンプに流れるバイアス電流に依存する消費電力を抑えることができると同時に、発光制御トランジスタM3のゲート電極への充放電に伴う消費電力を抑えることが可能になる。

【0060】

図6は、前述したような高輝度表示用の12Vの発光駆動電圧V_{sc}_Hと-12Vのデータドライバ駆動電源電圧V_{EE}_H及びゲート非選択電圧V_{GL}_Hを生成する電源回路A42、及び、低輝度表示用の7.5Vの発光駆動電圧V_{sc}_Lと-7.5Vのデータドライバ駆動電源電圧V_{EE}_L及びゲート非選択電圧V_{GL}_Lを生成する電源回路B44の具体的な構成例を示す図である。これは、コンデンサベースのチャージポンプコンバータ（チャージポンプ回路）による昇圧型のスイッチング電源を用いた例である。

【0061】

即ち、電源回路A42は、スイッチ（以下、SWと略記する）46と、-1倍チャージポンプ回路48、50とを備える。SW46は、前記ロジック回路38からの制御信号による選択に応じて、外部から供給されたアナログ電源V_{sc}を後段に伝達するか否かを切り替える。なお、その切替タイミングは、前記TG36から与えられるスイッチング同期クロックCLKに同期して更に正確にタイミング調整される。-1倍チャージポンプ回路48、50は、前記SW46を介して供給されたアナログ電源V_{sc}を-1倍昇圧する。

【0062】

例えば、前記アナログ電源V_{sc}は、当該ディスプレイモジュール10が組み込まれる機器の図示しない電源回路で生成された12VのEL駆動電源である。そこで、電源回路A42では、その12Vをそのままゲート選択電圧V_{GH}及び発光駆動電圧V_{sc}_Hとして出力する。また、-1倍チャージポンプ回路48により-1倍昇圧して-12V（実際には変換効率分のロスが存在する）のゲート非選択電圧V_{GL}_Hとして出力し、-1倍チャージポンプ回路50により-1倍昇圧して-12V（実際には変換効率分のロスが存在する）のデータドライバ駆動電源電圧V_{EE}_Hとして出力する。

【0063】

また、電源回路B44は、SW52と、ロードロップアウトレギュレータ（以下、LDOレギュレータと略記する。）54と、2倍チャージポンプ回路56と、2.5倍チャージポンプ回路58と、1.5倍チャージポンプ回路60と、-1倍チャージポンプ回路62、64とを備える。SW52は、前記ロジック回路38からの制御信号による選択に応じて、外部から供給されたアナログ電源V_{DDA}を後段に伝達するか否かを切り替える。なお、その切替タイミングは、前記TG36から与えられるスイッチング同期クロックCLKに同期して更に正確にタイミング調整される。LDOレギュレータ54は、入力された所定の電圧範囲内の電圧を一定のアナログ電圧にレギュレートして出力するものであって、前記SW52を介して供給されたアナログ電源電圧V_{DDA}を所定の一定のアナログ電圧にレギュレートして出力する。2倍チャージポンプ回路56は、前記LDOレギュレータ54から出力された所定のアナログ電圧を2倍昇圧する。2.5倍チャージポンプ回路58は、前記2倍チャージポンプ回路56で昇圧されたアナログ電圧を2.5倍昇圧する。1.5倍チャージポンプ回路60は、前記2倍チャージポンプ回路56で昇圧されたアナログ電圧を1.5倍昇圧する。-1倍チャージポンプ回路62、64は、前記1.5

倍チャージポンプ回路60で昇圧されたアナログ電圧を-1倍昇圧する。

【0064】

前記アナログ電源電圧VDDAとしては、例えば、当該ディスプレイモジュール10が組み込まれる機器で使用しているロジック電圧を利用する。従って、組み込まれる機器により電圧値が異なり、例えば2.5V~3.3V程度の電圧が供給されることとなる。そこで、電源回路B44では、その2.5V~3.3VをLDOレギュレータ54でレギュレートして、2.5Vの一定のアナログ電圧を得る。そして、その2.5Vのアナログ電圧を2.5倍昇圧して、5V（実際には変換効率分のロスが存在する）の基準電源VDDを得る。この基準電源VDDを2.5倍チャージポンプ回路58で2.5倍昇圧して12.5V（実際には変換効率分のロスが存在する）のゲート選択電圧VGHとして出力する。また、前記基準電源VDDを1.5倍チャージポンプ回路60で1.5倍昇圧して7.5V（実際には変換効率分のロスが存在する）の発光駆動電圧Vsc_Lとして出力する。さらに、この1.5倍チャージポンプ回路60で1.5倍昇圧して7.5V（実際には変換効率分のロスが存在する）としたアナログ電圧を、-1倍チャージポンプ回路62により-1倍昇圧して-12.5V（実際には変換効率分のロスが存在する）のゲート非選択電圧VGL_Lとして出力し、同様に、-1倍チャージポンプ回路64により-1倍昇圧して-7.5V（実際には変換効率分のロスが存在する）のデータドライバ駆動電源電圧VEE_Lとして出力する。

10

【0065】

なお、電源回路の構成はこれに限定されるものではなく、例えばインダクタベースのブーストコンバータによる昇圧型のスイッチング電源等、ディスプレイモジュールに組み込み可能な電源であれば、どのようなものであっても構わない。

20

【0066】

以上のような本一実施形態によれば、最大輝度のダイナミックレンジが大きなディマー処理が施されたアクティブマトリクスディスプレイモジュールにおいても、データドライバ24の出力段のオペアンプに流れるバイアス電流に依存する消費電力を抑えることができると同時に、トランジスタのゲート電極への充放電に伴う消費電力を抑えることができるようにしたことによって、高輝度表示と低消費電力を両立できるようになる。

【0067】

以上、一実施形態に基づいて本発明を説明したが、本発明は上述した一実施形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形や応用が可能なことは勿論である。

30

【0068】

例えば、上記一実施形態では、発光駆動電圧Vsc、データドライバ駆動電源電圧VEE、ゲート非選択電圧VGLの3つを全て2段階で切り替えるものとしたが、少なくとも1つを切り替えるものであっても良く、その場合でも消費電力を抑える効果が期待できる。

【0069】

また、表示モードを高輝度表示と低輝度表示の2段階として、これに対応して電源回路を2種類設け、発光駆動電圧Vsc、データドライバ駆動電源電圧VEE、ゲート非選択電圧VGLを、高輝度表示と低輝度表示とに応じて2段階に切り替えるものとしたが、表示モードを3段階以上として、これに対応して電源回路を3種類以上設けて、表示モードに応じて切り替えるものとしてもよい。

40

【図面の簡単な説明】

【0070】

【図1】図1は、本発明の一実施形態に係るアクティブマトリクス駆動方式のディスプレイモジュールの概略構成を示す図である。

【図2】図2は、表示画素回路の画素駆動回路中の発光駆動電圧を決定する要因部分を抜き出した回路図である。

【図3】図3（A）は、最大発光電流が1μAの駆動でのトランジスタのVd-I_d特性

50

と有機EL素子のV-I特性の実測例を示す図であり、図3(B)は、最大発光電流が図3(A)の場合の1/10(100nA)の駆動でのトランジスタのVd-I d特性と有機EL素子のV-I特性の実測例を示す図である。

【図4】図4は、表示画素の画素駆動回路中の書込動作時の駆動電圧を決定する要因部分を抜き出した回路図である。

【図5】図5(A)は、データ電圧Vdataとデータ電流Idataの関係を示す図であり、図5(B)は、最大発光電流が1μAとその1/10(100nA)の場合の発光制御トランジスタのVd-I dカーブ上に発光制御トランジスタM3のVgs=Vds_3カーブを記載した実測例を示す図である。

【図6】図4は、駆動電源生成回路における2つの電源回路の具体的な構成例を示す図である。

10

【符号の説明】

【0071】

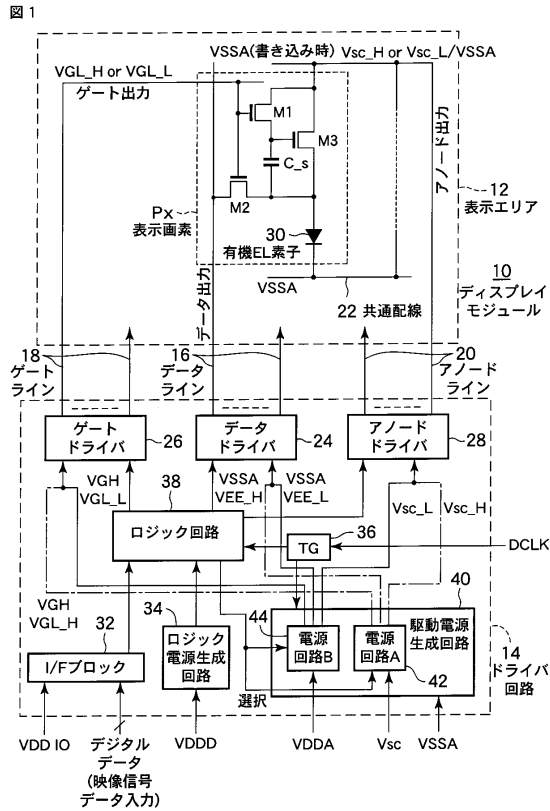
- 10…ディスプレイモジュール
- 12…表示エリア
- 14…ドライバ回路
- 16…データライン
- 18…ゲートライン
- 20…アノードライン
- 22…共通配線
- 24…データドライバ
- 26…ゲートドライバ
- 28…アノードドライバ
- 30…有機EL素子
- 32…インターフェイスブロック(I/Fブロック)
- 34…ロジック電源生成回路
- 36…タイミングジェネレータ(TG)
- 38…ロジック回路
- 40…駆動電源生成回路
- 42…電源回路A
- 44…電源回路B
- 46, 52…スイッチ(SW)
- 48, 50, 62, 64…1倍チャージポンプ回路
- 54…ロードロップアウトレギュレータ(LDOレギュレータ)
- 56…2倍チャージポンプ回路
- 58…2.5倍チャージポンプ回路
- 60…1.5倍チャージポンプ回路
- Cs…保持容量
- M1…駆動制御トランジスタ
- M2…書込制御トランジスタ
- M2…発光制御トランジスタ
- Px…表示画素

20

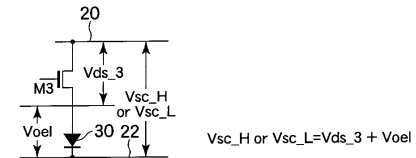
30

40

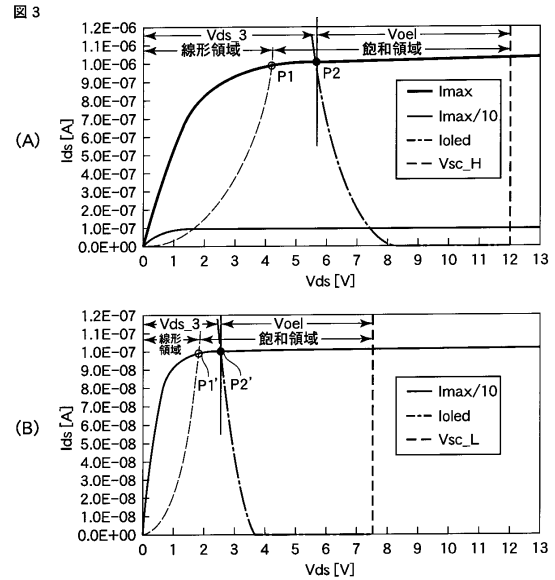
【図 1】



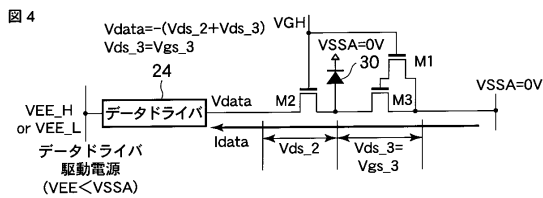
【図 2】



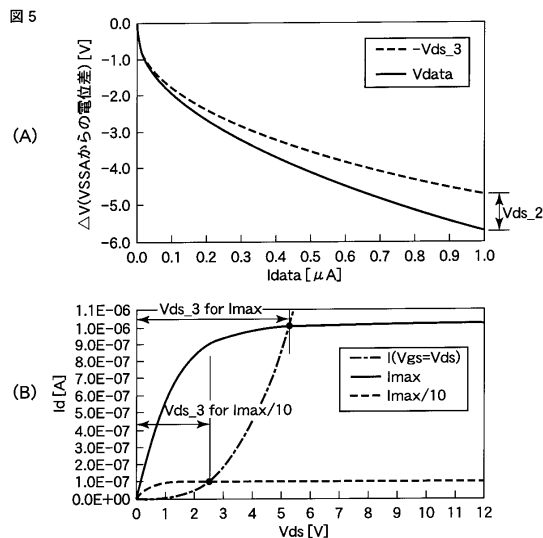
【図 3】



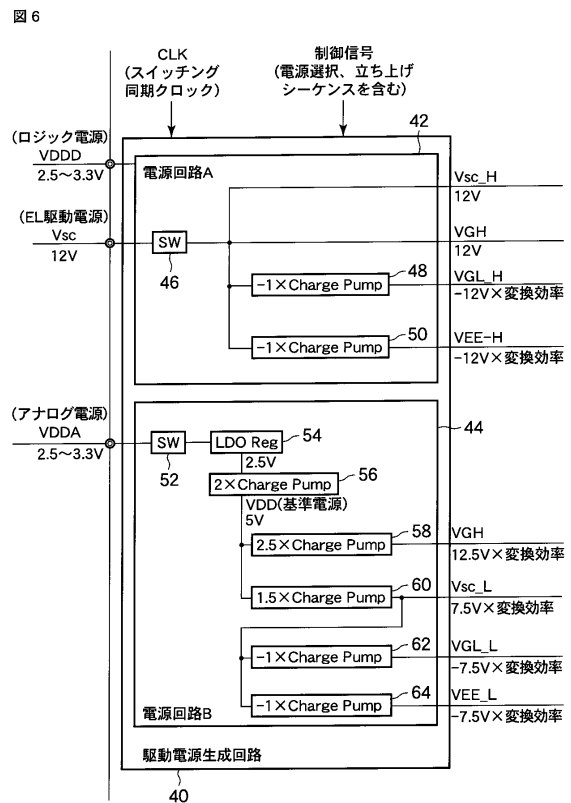
【図 4】



【図 5】



【図 6】



フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 2 1 K
	G 0 9 G	3/20	6 1 1 B
	G 0 9 G	3/20	6 1 1 A
	G 0 9 G	3/20	6 2 4 B

(74)代理人 100084618
 弁理士 村松 貞男

(74)代理人 100103034
 弁理士 野河 信久

(74)代理人 100119976
 弁理士 幸長 保次郎

(74)代理人 100153051
 弁理士 河野 直樹

(74)代理人 100140176
 弁理士 砂川 克

(74)代理人 100101812
 弁理士 勝村 紘

(74)代理人 100092196
 弁理士 橋本 良郎

(74)代理人 100100952
 弁理士 風間 鉄也

(74)代理人 100070437
 弁理士 河井 将次

(74)代理人 100124394
 弁理士 佐藤 立志

(74)代理人 100112807
 弁理士 岡田 貴志

(74)代理人 100111073
 弁理士 堀内 美保子

(74)代理人 100134290
 弁理士 竹内 将訓

(74)代理人 100127144
 弁理士 市原 卓三

(74)代理人 100141933
 弁理士 山下 元

(72)発明者 小倉 潤
 東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子技術センター内

審査官 小川 浩史

(56)参考文献 特開2003-280584 (JP, A)
 特開2002-91378 (JP, A)
 特開2008-32919 (JP, A)
 特開2008-89726 (JP, A)
 特開2009-244342 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 2 0 - 3 / 3 8

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	JP4561856B2	公开(公告)日	2010-10-13
申请号	JP2008088680	申请日	2008-03-28
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	小倉 潤		
发明人	小倉 潤		
IPC分类号	G09G3/30 G09G3/20		
FI分类号	G09G3/30.J G09G3/20.641.D G09G3/20.612.A G09G3/20.612.U G09G3/20.642.E G09G3/20.621.K G09G3/20.611.B G09G3/20.611.A G09G3/20.624.B G09G3/20.612.F G09G3/30.K G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3283 G09G3/3291 H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC14 3K107/EE03 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD04 5C080/DD26 5C080/EE01 5C080/EE17 5C080/EE26 5C080/EE28 5C080/EE29 5C080/FF03 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB22 5C380/BA01 5C380/BA21 5C380/BA32 5C380/BA43 5C380/BA47 5C380/BB22 5C380/BB25 5C380/BD08 5C380/BD09 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA13 5C380/CA32 5C380/CB01 5C380/CB20 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC37 5C380/CC41 5C380/CC52 5C380/CC62 5C380/CD013 5C380/CE01 5C380/CE03 5C380/CE08 5C380/CE16 5C380/CE21 5C380/CF27 5C380/CF31 5C380/CF37 5C380/CF48 5C380/CF51 5C380/CF68 5C380/DA02 5C380/DA06 5C380/DA19 5C380/DA58 5C380/FA06 5C380/FA11 5C380/HA02 5C380/HA03 5C380/HA05 5C380/HA06		
代理人(译)	河野 哲 中村 诚 河野直树 冈田 隆 山下 元		
审查员(译)	小川 博		
其他公开文献	JP2009244411A		
外部链接	Espacenet		

摘要(译)

提供了一种能够实现高亮度显示和低功耗的显示装置。 和高亮度的显示状态的最大亮度是相对高的，其被设置为当显示数据为最高灰度级的显示像素PX的有机EL元件30中，最大亮度为以最大灰度等级比较低的低和亮度的显示状态，驱动器电路14，电压值可在高亮度显示状态发射的显示像素PX的有机EL元件30中的最大亮度，发光驱动电压Vsc_H，栅极非选择电压VGL_H中，用于产生数据驱动器的驱动源电压VEE_H电源电路A42，电压值可在低亮度的显示状态的有机EL器件的最大亮度发光时，发光驱动电压Vsc_L，栅极非选择电压VGL_L，数据包括用于产生驱动器驱动电源电压VEE_L，根据显示状态的电源电路B44，逻辑电路38来切换所述电源电路在任何电源电路B的和电源电路的，一个被使用。 点域1

