

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2018-110118

(P2018-110118A)

(43) 公開日 平成30年7月12日 (2018.7.12)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/12 (2006.01)	H05B 33/12 B	3K107
H01L 27/32 (2006.01)	H01L 27/32	5C094
H05B 33/22 (2006.01)	H05B 33/22 Z	
H01L 51/50 (2006.01)	H05B 33/14 A	
H05B 33/14 (2006.01)	H05B 33/14 Z	

審査請求 有 請求項の数 14 O L (全 17 頁) 最終頁に続く

(21) 出願番号	特願2017-250308 (P2017-250308)	(71) 出願人	501426046
(22) 出願日	平成29年12月27日 (2017.12.27)		エルジー ディスプレイ カンパニー リ
(31) 優先権主張番号	10-2016-0181383		ミテッド
(32) 優先日	平成28年12月28日 (2016.12.28)		大韓民国 ソウル、ヨンドゥンポグ、ヨ
(33) 優先権主張国	韓国 (KR)		ウィーテロ 128
		(74) 代理人	110002077
			園田・小林特許業務法人
		(72) 発明者	キム, カンヒョン
			大韓民国、10845 キョンギード、パ
			ジュシ、ウーロンミョン、エルジー
			ロ 245
		F ターム (参考)	3K107 AA01 AA05 BB01 CC33 CC45
			DD57 DD58 DD89 EE07 FF15
			GG24
			5C094 AA05 BA27 CA20 CA24 EA04
			FA01

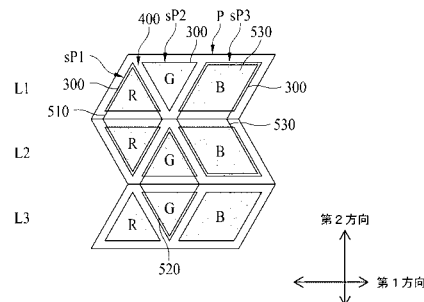
(54) 【発明の名称】 電界発光表示装置

(57) 【要約】

【課題】溶液工程を用いながらも、区分されなければならない発光層が互いに混ざらないようにして、高解像度を実現することができる電界発光表示装置を提供する。

【解決手段】複数の画素それぞれは、第1方向に配列された第1サブ画素、第2サブ画素及び第3サブ画素と、第2方向に配列された前記第1サブ画素の少なくとも二つに対応する第1発光層と、第2方向に配列された前記第2サブ画素の少なくとも二つに対応する第2発光層と、前記第2方向に配列された前記第3サブ画素の少なくとも二つに対応する第3発光層とを備え、前記第1発光層、前記第2発光層、及び前記第3発光層は、互いに異なる光を放出しながら互いに離隔している電界発光表示装置を提供する。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

第 1 方向及び第 2 方向に配列された複数の画素を備える電界発光表示装置であって、
前記複数の画素のそれぞれは、前記第 1 方向に配列された第 1 サブ画素、第 2 サブ画素
及び第 3 サブ画素と、

前記第 2 方向に配列された前記第 1 サブ画素の少なくとも二つに対応する第 1 発光層と
、

前記第 2 方向に配列された前記第 2 サブ画素の少なくとも二つに対応する第 2 発光層と
、

前記第 2 方向に配列された前記第 3 サブ画素の少なくとも二つに対応する第 3 発光層と
を備え、

前記第 1 発光層、前記第 2 発光層、及び前記第 3 発光層は、互いに異なる光を放出しな
がら互いに離隔している電界発光表示装置。

【請求項 2】

前記第 1 発光層が対応する第 1 サブ画素を含む画素は、前記第 2 発光層が対応する第 2
サブ画素を含む画素とは異なる請求項 1 に記載の電界発光表示装置。

【請求項 3】

前記第 1 サブ画素及び前記第 2 サブ画素が、それぞれ三角形構造である請求項 1 に記載
の電界発光表示装置。

【請求項 4】

前記第 1 発光層が対応する少なくとも二つの第 1 サブ画素が、互いに向かい合う一边を
それぞれ備えた二つの前記第 1 サブ画素を含む請求項 3 に記載の電界発光表示装置。

【請求項 5】

前記第 1 サブ画素の三角形構造の一边が、一つの前記画素の下辺に隣接し、

前記第 1 サブ画素の三角形構造の一边と向かい合う一頂点は、前記画素と同一の画素の
上辺に隣接し、

前記第 2 サブ画素の三角形構造の一边は、前記画素と同一の画素の上辺に隣接し、

前記第 2 サブ画素の三角形構造の一边と向かい合う一頂点は、前記画素と同一の画素の
下辺に隣接する請求項 3 に記載の電界発光表示装置。

【請求項 6】

前記第 1 発光層および前記第 2 発光層が、それぞれ菱形構造である請求項 3 に記載の電
界発光表示装置。

【請求項 7】

前記第 3 サブ画素および前記画素が、それぞれ平行四辺形構造である請求項 3 に記載の
電界発光表示装置。

【請求項 8】

前記第 1 サブ画素、第 2 サブ画素及び第 3 サブ画素間の境界に備えられたバンク層をさ
らに備え、

前記バンク層は、親水性の第 1 バンク層、及び前記第 1 バンク層上に具備されて疎水性
を有する第 2 バンク層を備える請求項 1 に記載の電界発光表示装置。

【請求項 9】

前記第 1 発光層が対応する少なくとも二つの第 1 サブ画素間の境界、前記第 2 発光層が
対応する少なくとも二つの第 2 サブ画素間の境界、および前記第 3 発光層が対応する少
なくとも二つの第 3 サブ画素間の境界に備えられた親水性の第 1 バンク層をさらに含み、

前記第 1 バンク層の上面全体は、前記第 1 発光層、前記第 2 発光層、及び前記第 3 発光
層と接する請求項 1 に記載の電界発光表示装置。

【請求項 10】

前記第 1 サブ画素内で前記第 1 発光層の一端の厚さが、前記第 1 発光層の他端の厚さよ
りも厚い請求項 9 に記載の電界発光表示装置。

【請求項 11】

第 1 方向に配列された第 1 サブ画素、第 2 サブ画素、及び第 3 サブ画素を含む第 1 画素と、

前記第 1 方向に配列された第 1 サブ画素、第 2 サブ画素、及び第 3 サブ画素を含み、前記第 1 画素と第 2 方向に離隔して配置される第 2 画素と、

前記第 1 方向に配列された第 1 サブ画素、第 2 サブ画素、及び第 3 サブ画素を含み、前記第 2 画素と前記第 2 方向に離隔して配置される第 3 画素と、

前記複数の第 1 サブ画素、第 2 サブ画素及び第 3 サブ画素にそれぞれ備えられた電極とを含み、

前記第 2 画素は、前記第 1 画素及び前記第 3 画素間に配置され、前記第 1 画素及び前記第 3 画素とは異なる構造であり、

前記第 2 画素の第 1 サブ画素に備えられた電極は、前記第 1 画素の第 1 サブ画素に備えられた電極および前記第 3 画素の第 1 サブ画素に備えられた電極と鏡像関係であり、

前記第 2 画素の第 2 サブ画素に備えられた電極は、前記第 1 画素の第 2 サブ画素に備えられた電極および前記第 3 画素の第 2 サブ画素に備えられた電極と鏡像関係であり、

前記第 2 画素の第 3 サブ画素に備えられた電極は、前記第 1 画素の第 3 サブ画素に備えられた電極および前記第 3 画素の第 3 サブ画素に備えられた電極と鏡像関係である電界発光表示装置。

【請求項 1 2】

前記第 1 画素の第 1 サブ画素および前記第 2 画素の第 1 サブ画素に対応する第 1 発光層と、前記第 2 画素の第 2 サブ画素および前記第 3 画素の第 2 サブ画素に対応する第 2 発光層とをさらに備える請求項 1 1 に記載の電界発光表示装置。

【請求項 1 3】

前記第 1 発光層および前記第 2 発光層が、それぞれ菱形構造である請求項 1 2 に記載の電界発光表示装置。

【請求項 1 4】

前記第 1 サブ画素に備えられた電極および前記第 2 サブ画素に備えられた電極が、三角形構造であり、

前記第 3 サブ画素に備えられた電極は、平行四辺形構造である請求項 1 1 に記載の電界発光表示装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、電界発光表示装置に関するものであり、より詳細には、溶液工程を用いて製造することができる電界発光表示装置に関するものである。

【背景技術】

【0 0 0 2】

電界発光表示装置では、二つの電極の間に発光層が形成され、前記二つの電極間の電界により前記発光層が発光することによって画像を表示する装置である。

【0 0 0 3】

前記発光層は、電子と正孔の結合によりエキシトン (exciton) が生成され、生成されたエキシトンが励起状態 (excited state) から基底状態 (ground state) に落ちながら発光する有機物により形成され得、量子ドット (Quantum dot) のような無機物により形成され得る。

【0 0 0 4】

以下、図を参照して従来の電界発光表示装置について説明することにする。

【0 0 0 5】

図 1 a は、従来の電界発光表示装置の概略的な断面図であり、図 1 b は、従来の電界発光表示装置の概略的な平面図である。

【0 0 0 6】

図 1 a から分かるように、従来の電界発光表示装置は、基板 1 0、第 1 電極 2 0、バン

10

20

30

40

50

ク層 30、第 1 発光層 41、第 2 発光層 42、第 3 発光層 43、及び第 2 電極 50 を備える。

【0007】

前記第 1 電極 20 は、前記基板 10 上に形成されている。前記第 1 電極 20 は、サブ画素 (sP1, sP2, sP3) ごとにパターン形成されている。

【0008】

前記バンク層 30 は、前記第 1 電極 20 の端を覆いながら前記基板 10 上に形成されている。前記バンク層 30 は、前記サブ画素 (sP1, sP2, sP3) の領域を規定する。

【0009】

10

前記第 1 発光層 41、第 2 発光層 42、及び第 3 発光層 43 は、前記第 1 電極 20 上に形成されている。前記第 1 発光層 41、第 2 発光層 42、及び第 3 発光層 43 は、前記サブ画素 (sP1, sP2, sP3) 内に個別に形成されている。すなわち、第 1 発光層 41 が第 1 サブ画素 (sP1) 内に形成されており、第 2 発光層 42 が第 2 サブ画素 (sP2) 内に形成されており、第 3 発光層 43 が第 3 サブ画素 (sP3) 内に形成されている。このように、第 1 サブ画素 (sP1)、第 2 サブ画素 (sP2)、及び第 3 サブ画素 (sP3) の組み合わせにより、一つの画素が規定される。

【0010】

20

前記第 1 発光層 41、第 2 発光層 42、及び第 3 発光層 43 は、所定のマスクを用いて、真空蒸着工程で前記サブ画素 (sP1, sP2, sP3) ごとにパターン形成することができる。しかし、真空蒸着工程で前記第 1 発光層 41、第 2 発光層 42、及び第 3 発光層 43 をパターン形成するには、高価な真空蒸着装置が必要になり、製造コストが増加し得る。特に、大型の電界発光表示装置を形成する場合、マスク及び真空蒸着装置がさらに大きくなり、大量生産時の生産性が落ちることになる。したがって、製造コストを削減するために、前記第 1 発光層 41、第 2 発光層 42、及び第 3 発光層 43 を、インクジェット装置などを用いて、溶液工程で形成することが考え出された。

【0011】

30

図 1b から分かるように、第 1 発光層 41、第 2 発光層 42、及び第 3 発光層 43 はパターン形成されていて、互いに隣接する発光層間にはバンク層 30 が形成されている。ここで、第 1 発光層 41、第 2 発光層 42、及び第 3 発光層 43 は、所定の間隔を有しながら一列に配列されている。

【0012】

しかし、このような従来の電界発光表示装置の場合、高解像度を実現するために、次のような限界がある。

【0013】

高解像度の電界発光表示装置を実現するためには、画素を小さくしなければならない。したがって、図 1b に示すように、複数のサブ画素 (sP1, sP2, sP3) が一列に配列された構造の場合、前記サブ画素 (sP1, sP2, sP3) を小さくしてこそ、高解像度の電界発光表示装置を実現することができる。

【0014】

40

一方、前記サブ画素 (sP1, sP2, sP3) が小さくなると、前記サブ画素 (sP1, sP2, sP3) 内に備えられる前記第 1 発光層 41、第 2 発光層 42、及び第 3 発光層 43 の領域が小さくなる。

【0015】

したがって、従来の場合、高解像度の電界発光表示装置を得るためには、前記第 1 発光層 41、第 2 発光層 42、及び第 3 発光層 43 の領域を小さくしなければならず、そのためには、インクジェット装置のノズルを小さくすることが必要である。

【0016】

50

しかし、インクジェット装置のノズルを小さくすることには限界がある。したがって、インクジェット装置を用いて、小さな領域の前記第 1 発光層 41、第 2 発光層 42、及び

第 3 発光層 4 3 を形成するようになれば、互いに区別されなければならない前記第 1 発光層 4 1、第 2 発光層 4 2、及び第 3 発光層 4 3 が、互いに混ざる問題が発生する。

【 0 0 1 7 】

したがって、前記第 1 発光層 4 1、第 2 発光層 4 2、及び第 3 発光層 4 3 の領域を一定の大きさ以下に小さくすることはできず、結果的に、高解像度の電界発光表示装置を実現することが難しくなる。

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 8 】

本発明は、前述した従来の問題点を解決するために、溶液工程を用いながらも、区分されなければならない発光層が互いに混ざらないようにして、高解像度を実現することができる電界発光表示装置を提供することを目的とする。

10

【 課題を解決するための手段 】

【 0 0 1 9 】

この目的を達成するために、本発明は、複数の画素それぞれが、第 1 方向に配列された第 1 サブ画素、第 2 サブ画素、及び第 3 サブ画素と、第 2 方向に配列された前記第 1 サブ画素の少なくとも二つに対応する第 1 発光層と、第 2 方向に配列された前記第 2 サブ画素の少なくとも二つに対応する第 2 発光層と、前記第 2 方向に配列された前記第 3 サブ画素の少なくとも二つに対応する第 3 発光層とを備え、前記第 1 発光層、前記第 2 発光層、及び前記第 3 発光層は、互いに異なる光を放出しながら互いに離隔している電界発光表示装置を提供する。

20

【 0 0 2 0 】

本発明はまた、第 1 方向に配列された第 1 サブ画素、第 2 サブ画素、及び第 3 サブ画素を含む第 1 画素と、前記第 1 方向に配列された第 1 サブ画素、第 2 サブ画素、及び第 3 サブ画素を含み、前記第 1 画素と第 2 方向に離間して配置される第 2 画素と、前記第 1 方向に配列された第 1 サブ画素、第 2 サブ画素、及び第 3 サブ画素を含み、前記第 2 画素と前記第 2 方向に離間して配置される第 3 画素と、前記複数の第 1 サブ画素、第 2 サブ画素及び第 3 サブ画素にそれぞれ備えられた電極とを含み、前記第 2 画素は、前記第 1 画素及び前記第 3 画素間に配置され、前記第 1 画素及び前記第 3 画素と異なる構造であり、前記第 2 画素の第 1 サブ画素に備えられた電極は、前記第 1 画素の第 1 サブ画素に備えられた電極および前記第 3 画素の第 1 サブ画素に備えられた電極と鏡像関係であり、前記第 2 画素の第 2 サブ画素に備えられた電極は、前記第 1 画素の第 2 サブ画素に備えられた電極および前記第 3 画素の第 2 サブ画素に備えられた電極と鏡像関係であり、前記第 2 画素の第 3 サブ画素に備えられた電極は、前記第 1 画素の第 3 サブ画素に備えられた電極および前記第 3 画素の第 3 サブ画素に備えられた電極と鏡像関係である電界発光表示装置を提供する。

30

【 発明の効果 】

【 0 0 2 1 】

以上のような本発明によれば、次のような効果がある。

【 0 0 2 2 】

40

本発明の一実施形態によると、発光層は、少なくとも二つのサブ画素に対応するように形成されるので、前記複数のサブ画素が小さくなくても発光層領域が過度に小さくなることはないので、インクジェット装置を用いて発光層が互いに混ざることなく容易に形成することができ、それによって、高解像度の電界発光表示装置の実現が可能である。

【 図面の簡単な説明 】

【 0 0 2 3 】

【 図 1 a 】 従来 of 電界発光表示装置の概略的な断面図である。

【 図 1 b 】 従来 of 電界発光表示装置の概略的な平面図である。

【 図 2 】 本発明の一実施形態による電界発光表示装置の概略的な平面図である。

【 図 3 】 本発明の一実施形態による電界発光表示装置の発光層の構造を示す概略的な平面

50

図である。

【図４】本発明の一実施形態による電界発光表示装置の概略的な断面図であって、これは、図２のⅠ-Ⅰラインにおける断面を示す図である。

【図５】本発明の一実施形態による電界発光表示装置の概略的な断面図であって、これは、図２のⅡ-Ⅱラインにおける断面を示す図である。

【発明を実施するための形態】

【００２４】

本発明の利点および特徴、そしてそれらを達成する方法は、添付の図と共に詳細に後述する実施形態を参照すると明確である。しかし、本発明は、以下で開示する実施形態に限定されるものではなく、異なる多様な形態で実現されるものであり、本実施形態は、本発明を開示し、本発明が属する技術分野における通常の知識を有する者に発明の範疇を知らせるために提供するものであり、本発明は、請求項によって定義される。

10

【００２５】

本発明の実施形態を説明するために図で開示された形状、大きさ、比率、角度、数などは例示的なものなので、本発明は、図に示された事項に限定されるものではない。明細書全体にわたって同一参照符号は同一の構成要素を指す。また、本発明を説明するに際して、関連する公知技術に対する具体的な説明が本発明の要旨を不必要に曖昧にすると判断された場合、その詳細な説明は省略する。本明細書で言及した「備える」、「有する」、「からなる」などが使用されている場合は、「～だけ」が使用されていない限り、他の部分が追加され得る。構成要素を単数で表現する場合には、特に明示的な記載事項がない限り、複数が含まれていてもよい。

20

【００２６】

なお、構成要素を解釈するに当たり、別途の明示的な記載がなくても誤差の範囲を含むものと解釈する。

【００２７】

なお、位置関係の説明では、例えば、「～上に」、「～上部に」、「～下部に」、「～隣に」など二つの部分の位置関係が説明されている場合には、「すぐに」または「直接」が使用されていない限り、二つの部分の間に１つ以上の他の部分が位置する場合が含まれる。

30

【００２８】

なお、時間の関係の説明では、例えば、「～の後」、「～に続いて」、「～次に」、「～前に」などで時間的前後関係が説明されている場合には、「すぐに」または「直接」が使用されていない限り、連続していない場合も含まれる。

【００２９】

なお、第１、第２などの序数が様々な構成要素を記述するために使用されるが、これらの構成要素はこれらの用語によって制限されない。これらの用語は、単に一つの構成要素を他の構成要素と区別するために使用されるものである。したがって、以下に記載されている第１構成要素は、本発明の技術的思想内で第２構成要素であることもある。

【００３０】

本発明のいくつかの実施形態のそれぞれの特徴は部分的または全体的に互いに結合または組み合わせ可能であり、技術的に様々な連動と駆動が可能であり、各実施形態は互いに独立して実施可能であり、連関して一緒に実施することもできる。

40

【００３１】

以下、添付の図を参照して、本発明の好ましい実施形態を詳細に説明することにする。

【００３２】

図２は、本発明の一実施形態による電界発光表示装置の概略的な平面図を示す。

【００３３】

図２に示すように、本発明の一実施形態による電界発光表示装置は、第１方向（例として行方向）及び第２方向（例として列方向）に配列された複数の画素（Ｐ）を備える。

【００３４】

50

前記複数の画素 (P) のそれぞれは、第 1 サブ画素 (s P 1)、第 2 サブ画素 (s P 2)、及び第 3 サブ画素 (s P 3) を備える。前記第 1 サブ画素 (s P 1)、第 2 サブ画素 (s P 2)、及び第 3 サブ画素 (s P 3) は、前記第 1 方向に一行に配列されている。すなわち、前記第 2 サブ画素 (s P 2) は、前記第 1 サブ画素 (s P 1) と前記第 3 サブ画素 (s P 3) との間に配列される。

【 0 0 3 5 】

図 2 には、前記第 1 サブ画素 (s P 1) が赤色 (R) を放出するサブ画素で示され、前記第 2 サブ画素 (s P 2) が緑色 (G) を放出するサブ画素で示され、前記第 3 サブ画素 (s P 3) が青色 (B) を放出するサブ画素で示されているが、必ずしもこれに限定されるものではない。

10

【 0 0 3 6 】

前記複数の画素 (P) 間の境界と前記複数のサブ画素 (s P 1 , s P 2 , s P 3) 間の境界には、バンク層 4 0 0 が形成されている。したがって、前記バンク層 4 0 0 によって、それぞれのサブ画素 (s P 1 , s P 2 , s P 3) の領域およびそれぞれの画素 (P) の領域が設けられる。

【 0 0 3 7 】

前記第 1 サブ画素 (s P 1) と前記第 2 サブ画素 (s P 2) は、それぞれ三角形構造により形成されていてもよい。特に、前記第 1 サブ画素 (s P 1) と前記第 2 サブ画素 (s P 2) は、それぞれ二等辺三角形構造により形成され得るが、必ずしもこれに限定されるものではない。

20

【 0 0 3 8 】

詳細には、前記第 1 サブ画素 (s P 1) の三辺の中で一辺 (D 1) は、画素 (P) の下辺に隣接しながら平行に配列され、前記第 1 サブ画素 (s P 1) の 3 頂点の中で、前記一辺 (D 1) と向かい合う一頂点 (V 1) は、前記画素 (P) の上辺と隣接するように配置される。また、前記第 2 サブ画素 (s P 2) の三辺の中で一辺 (D 2) は、前記画素 (P) の上辺に隣接しながら平行に配列され、前記第 2 サブ画素 (s P 2) の 3 頂点の中で、前記一辺 (D 2) と向かい合う一頂点 (V 2) は、画素 (P) の下辺と隣接するように配置される。

【 0 0 3 9 】

このように、前記第 1 サブ画素 (s P 1) と前記第 2 サブ画素 (s P 2) は、互いに上下が逆になるように配列される。また、前記第 1 サブ画素 (s P 1) と前記第 2 サブ画素 (s P 2) は、互いに配列構造が逆になるだけで 3 辺の長さと同角の三角形構造により形成され得る。したがって、前記第 1 サブ画素 (s P 1) と前記第 2 サブ画素 (s P 2) の組み合わせは、長方形構造により形成され得、特に、平行四辺形構造により形成され得る。

30

【 0 0 4 0 】

前記第 3 サブ画素 (s P 3) は、四角形構造である。特に、前記第 3 サブ画素 (s P 3) は平行四辺形構造により形成されていてもよい。前記第 3 サブ画素 (s P 3) の平行四辺形構造は、前記第 1 サブ画素 (s P 1) と前記第 2 サブ画素 (s P 2) の組み合わせによる平行四辺形構造とその大きさは異なり得るが、同じ内角を有するように構成することができる。それによって、前記第 1 サブ画素 (s P 1)、第 2 サブ画素 (s P 2)、及び第 3 サブ画素 (s P 3) の組み合わせによる一つの画素 (P) も平行四辺形構造を成すようになる。結果的に、一つの画素 (P) の平行四辺形構造、前記第 3 サブ画素 (s P 3) の平行四辺形構造、及び前記第 1 サブ画素 (s P 1) と前記第 2 サブ画素 (s P 2) の組み合わせによる平行四辺形構造は、互いに大きさは異なるが、同じ内角を有することができる。

40

【 0 0 4 1 】

前記第 1 方向に配列された複数の画素 (P) の構造は、互いに同一である。つまり、同一の行 (L 1 , L 2 , L 3) 内に配列された複数の画素 (P) は、互いに同一の構造で形成される。つまり、同一の行 (L 1 , L 2 , L 3) 内に配列された複数の画素 (P) 内の

50

サブ画素 ($sP1$, $sP2$, $sP3$) の構造及び配置は、互いに同一である。

【 0042 】

しかし、第2方向に配列された複数の画素 (P) の構造は、互いに同一ではない。つまり、同一の列 ($C1$, $C2$) 内に配列された複数の画素 (P) は、互いに同一の構造で形成されない。つまり、同一の列 ($C1$, $C2$) 内に配列された複数の画素 (P) 内のサブ画素 ($sP1$, $sP2$, $sP3$) の構造及び配置は、互いに同一ではない。

【 0043 】

例えば、第1行 ($L1$) 及び第3行 ($L3$) のように奇数番目の行に配列された複数の画素 (P) 間の構造は互いに同一であるが、これらは奇数番目の行に配列された複数の画素 (P) の構造は、第2行 ($L2$) のように偶数番目の行に配列された複数の画素 (P) の構造と異なる。詳細には、奇数番目の行に配列された複数の画素 (P) の場合には、第1サブ画素 ($sP1$) の一頂点 (V) が画素 (P) の上辺に隣接するが、偶数番目の行に配列された複数の画素 (P) の場合には、第1サブ画素 ($sP1$) の一頂点が画素 (P) の下辺に隣接する。

10

【 0044 】

このように、本発明の一実施形態によると、第1行 ($L1$) を構成する第1画素グループ内に配列された複数の画素 (P) の構造は、前記第3行 ($L3$) を構成する第3画素グループ内に配列された複数の画素 (P) の構造と同一であるが、前記第2行 ($L2$) を構成する第2画素グループ内に配列された複数の画素 (P) の構造とは異なる。ここで、同一の画素グループ内で複数の画素 (P) の構造は、互いに同一である。

20

【 0045 】

また、前記第2画素グループ内の複数の画素 (P) の構造は、前記第1画素グループ内の複数の画素 (P) の構造および前記第3画素グループ内の複数の画素 (P) の構造のそれぞれと互いに鏡像関係を有する。

【 0046 】

例えば、前記第1及び第3画素グループ内の第1サブ画素 ($sP1$) の一頂点 (V) は、画素 (P) の上辺に隣接するが、前記第2画素グループ内の第1のサブ画素 ($sP1$) の一頂点は、画素 (P) の下辺に隣接するので、前記第1及び第3画素グループ内の第1サブ画素 ($sP1$) と前記第2画素グループ内の第1サブ画素 ($sP1$) は、互いに鏡像関係を有する。同様に、前記第1及び第3画素グループ内の第2および第3サブ画素 ($sP2$, $sP3$) と前記第2画素グループ内の第2および第3サブ画素 ($sP2$, $sP3$) も互いに鏡像関係を有する。

30

【 0047 】

また、本発明の一実施形態によると、前記第2方向、例として列方向には互いに同一のサブ画素 ($sP1$, $sP2$, $sP3$) が配列されている。つまり、複数の画素 (P) 内でサブ画素 ($sP1$, $sP2$, $sP3$) の配列順序がすべて同一であるため、前記第2方向に同一のサブ画素 ($sP1$, $sP2$, $sP3$) が配列される。つまり、前記第2方向で複数の第1サブ画素 ($sP1$) が一列に配列され、複数の第2サブ画素 ($sP2$) が一列に配列され、複数の第3サブ画素 ($sP3$) が一列に配列される。

40

【 0048 】

このように、本発明の一実施形態によれば、前記第1サブ画素 ($sP1$) と前記第2サブ画素 ($sP2$) は三角形構造により形成され、前記第2方向に同一のサブ画素 ($sP1$, $sP2$, $sP3$) が一列に配列されるので、発光層の形成をより容易にすることができるが、これについては図3及び図4を参照して説明することにする。

【 0049 】

図3は、本発明の一実施形態による電界発光表示装置の発光層構造を示す概略的な平面図である。

【 0050 】

図3に示すように、複数の行 ($L1$, $L2$, $L3$) にそれぞれ第1サブ画素 ($sP1$) 、第2サブ画素 ($sP2$) 、及び第3サブ画素 ($sP3$) を備えた画素 (P) が形成され

50

ており、それぞれのサブ画素 (s P 1 , s P 2 , s P 3) 間の境界には、バンク層 4 0 0 が形成されている。

【 0 0 5 1 】

前記第 1 サブ画素 (s P 1)、第 2 サブ画素 (s P 2)、及び第 3 サブ画素 (s P 3) の構造は、前述した通りなので、説明は省略する。

【 0 0 5 2 】

前記第 1 サブ画素 (s P 1)、第 2 サブ画素 (s P 2)、及び第 3 サブ画素 (s P 3) のそれぞれに第 1 電極 3 0 0 が備えられている。前記第 1 サブ画素 (s P 1) に備えられた第 1 電極 3 0 0 は、前記第 1 サブ画素 (s P 1) の構造に対応する構造で形成され、前記第 2 サブ画素 (s P 2) に備えられた第 1 電極 3 0 0 は、前記第 2 サブ画素 (s P 2) の構造に対応する構造で形成され、前記第 3 サブ画素 (s P 3) に備えられた第 1 電極 3 0 0 は、前記第 3 サブ画素 (s P 3) の構造に対応する構造で形成され得る。

10

【 0 0 5 3 】

すなわち、前記第 1 サブ画素 (s P 1) に備えられた第 1 電極 3 0 0 及び前記第 2 サブ画素 (s P 2) に備えられた第 1 電極 3 0 0 は、三角形構造により形成され、前記第 3 サブ画素 (s P 3) に備えられた第 1 電極 3 0 0 は、平行四辺形構造により形成される。

【 0 0 5 4 】

また、第 2 行 (L 2) の第 1 サブ画素 (s P 1) に備えられた第 1 電極 3 0 0 は、第 1 行 (L 1) の第 1 サブ画素 (s P 1) に備えられた第 1 電極 3 0 0 および第 3 行 (L 3) の第 1 サブ画素 (s P 1) に備えられた第 1 電極 3 0 0 と鏡像関係である。また、第 2 行 (L 2) の第 2 サブ画素 (s P 2) に備えられた第 1 電極 3 0 0 は、第 1 行 (L 1) の第 2 サブ画素 (s P 2) に備えられた第 1 電極 3 0 0 および第 3 行 (L 3) の第 2 サブ画素 (s P 2) に備えられた第 1 電極 3 0 0 と鏡像関係である。また、第 2 行 (L 2) の第 3 サブ画素 (s P 3) に備えられた第 1 電極 3 0 0 は、第 1 行 (L 1) の第 3 サブ画素 (s P 3) に備えられた第 1 電極 3 0 0 および第 3 行 (L 3) の第 3 サブ画素 (s P 3) に備えられた第 1 電極 3 0 0 と鏡像関係である。

20

【 0 0 5 5 】

前記各サブ画素 (s P 1 , s P 2 , s P 3) には、第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 が形成されている。詳細には、前記第 1 サブ画素 (s P 1) には第 1 発光層 5 1 0 が形成されており、前記第 2 サブ画素 (s P 2) には第 2 発光層 5 2 0 が形成されており、前記第 3 サブ画素 (s P 3) には第 3 発光層 5 3 0 が形成されている。

30

【 0 0 5 6 】

ここで、前記第 1 発光層 5 1 0 は少なくとも二つの第 1 サブ画素 (s P 1) に対応するように形成され、前記第 2 発光層 5 2 0 は少なくとも二つの第 2 サブ画素 (s P 2) に対応するように形成され、前記第 3 発光層 5 3 0 は少なくとも二つの第 3 サブ画素 (s P 3) に対応するように形成される。

【 0 0 5 7 】

例としては、図 3 に示されたように、前記第 1 発光層 5 1 0 は、第 1 行 (L 1) 及び第 2 行 (L 2) に備えられた二つの第 1 サブ画素 (s P 1) に対応するように形成され、前記第 2 発光層 5 2 0 は、第 2 行 (L 2) 及び第 3 行 (L 3) に備えられた二つの第 2 サブ画素 (s P 2) に対応するように形成される。第 1 サブ画素 (s P 1) の三角形構造と第 2 サブ画素 (s P 2) の三角形構造は、互いに反対であるため、第 1 発光層 5 1 0 が対応するいずれか一つの第 1 サブ画素 (s P 1) を含む画素 (P) は、第 1 行 (L 1) に備えられるのに対して、前記第 2 の発光層 5 2 0 が対応するいずれか一つの第 2 サブ画素 (s P 2) を含む画素 (P) は、第 3 行 (L 3) に備えられる。すなわち、前記第 1 発光層 5 1 0 が対応する画素 (P) の一部は、前記第 2 発光層 5 2 0 が対応する画素 (P) と相違する。

40

【 0 0 5 8 】

また、前記第 3 発光層 5 3 0 は、第 1 行 (L 1) 及び第 2 行 (L 2) に備えられた二つ

50

の第3サブ画素(s P 3)に対応するように形成され得るが、必ずしもそれに限定されるものではない。

【0059】

このように、本発明の一実施形態によると、第1発光層510、第2発光層520、及び第3発光層530のそれぞれが、少なくとも二つのサブ画素(s P 1, s P 2, s P 3)に対応するように形成されるので、一つの溶液を用いて、少なくとも二つのサブ画素(s P 1, s P 2, s P 3)に同時に第1発光層510、第2発光層520、及び第3発光層530を形成することができる。

【0060】

本明細書においては、第1発光層510、第2発光層520、及び第3発光層530が、少なくとも二つのサブ画素(s P 1, s P 2, s P 3)に対応するように形成されるということは、少なくとも二つのサブ画素(s P 1, s P 2, s P 3)で相互に連結しながら一体に形成されるということを意味する。

【0061】

前述したように、前記第1発光層510は、第1行(L 1)に配列された第1サブ画素(s P 1)と第2行(L 2)に配列された第1サブ画素(s P 1)に対応するように形成され得る。ここで、前記第1行(L 1)に配列された第1サブ画素(s P 1)の一辺は、第2行(L 2)に配列された第1サブ画素(s P 1)の一辺と向かい合っているので、前記第1行(L 1)に配列された第1サブ画素(s P 1)と第2行(L 2)に配列された第1サブ画素(s P 1)間の境界地点には、前記第1発光層510を形成するための溶液を注入するのに十分なスペースが確保され、それによって前記境界地点に前記溶液を噴霧することにより、前記第1発光層510が、前記第1行(L 1)に配列された第1サブ画素(s P 1)と第2行(L 2)に配列された第1サブ画素(s P 1)に共通して形成され得る。これにより、前記第1発光層510は、前記第1行(L 1)に配列された第1サブ画素(s P 1)と第2行(L 2)に配列された第1サブ画素(s P 1)の組み合わせによる菱形構造に形成され得る。

【0062】

本明細書全体において、第1発光層510、第2発光層520、及び第3発光層530が菱形などの特定の構造で形成されるということは、必ずしもそのような特定の構造に形成されるということのみを意味するのではなく、溶液の噴射工程時または溶液の乾燥時に発生し得る微差などによる誤差の範囲を含むものと解釈されなければならない。

【0063】

一方、第2行(L 2)に配列された第1サブ画素(s P 1)の一頂点は第3行(L 3)に配列された第1サブ画素(s P 1)の一頂点と向かい合っているので、前記第2行(L 2)に配列された第1サブ画素(s P 1)と第3行(L 3)に配列された第1サブ画素(s P 1)間の境界には、前記第1発光層510を形成するための溶液を注入するのに十分なスペースが確保され難く、したがって、前述したように、前記第1行(L 1)に配列された第1サブ画素(s P 1)と第2行(L 2)に配列された第1サブ画素(s P 1)間の境界地点に前記第1発光層510を形成するための溶液を噴射することが好ましい。

【0064】

同様に、第2行(L 2)に配列された第2サブ画素(s P 2)と第3行(L 3)に配列された第2サブ画素(s P 2)間の境界には、前記第2発光層520を形成するための溶液を噴霧するのに十分なスペースが確保されるので、前記境界地点に前記第2発光層520を形成するための溶液を噴射することが好ましい。それによって、前記第2発光層520は、前記第2行(L 2)に配列された第2サブ画素(s P 2)と第3行(L 3)に配列された第2サブ画素(s P 2)に対応するように形成されており、結果的に、前記第2発光層520は、前記第2行(L 2)に配列された第2サブ画素(s P 2)と第3行(L 3)に配列された第2サブ画素(s P 2)の組み合わせによる菱形構造で形成され得る。

【0065】

前記第1サブ画素(s P 1)と前記第2サブ画素(s P 1)の大きさが互いに同じであ

るため、前記第 2 発光層 5 2 0 と前記第 1 発光層 5 1 0 は、互いに同一の菱形構造で形成され得る。

【 0 0 6 6 】

また、第 1 行 (L 1) に配列された第 3 サブ画素 (s P 3) と第 2 行 (L 2) に配列された第 3 サブ画素 (s P 3) 間の境界には、前記第 3 発光層 5 3 0 を形成するための溶液を噴射するのに十分なスペースが確保されるので、前記境界地点に前記第 3 発光層 5 3 0 を形成するための溶液を噴射することができる。それによって、前記第 3 発光層 5 3 0 は、前記第 1 行 (L 1) に配列された第 3 サブ画素 (s P 3) と第 2 行 (L 2) に配列された第 3 サブ画素 (s P 3) に対応するように形成され、結果的に、第 3 発光層 5 3 0 は、前記第 1 行 (L 1) に配列された第 3 サブ画素 (s P 3) と第 2 行 (L 2) に配列された第 3 サブ画素 (s P 3) の組み合わせによる二つの平行四辺形が連結された構造で形成され得る。

10

【 0 0 6 7 】

一方、第 2 行 (L 2) に配列された第 3 サブ画素 (s P 3) と第 3 行 (L 3) に配列された第 3 サブ画素 (s P 3) 間の境界にも、前記第 3 発光層 5 3 0 を形成するための溶液を噴射するのに十分なスペースが確保されるので、第 3 発光層 5 3 0 は、前記第 2 行 (L 2) に配列された第 3 サブ画素 (s P 3) と第 3 行 (L 3) に配列された第 3 サブ画素 (s P 3) に対応するようにも形成され得る。

【 0 0 6 8 】

このような第 3 発光層 5 3 0 は、前記第 1 発光層 5 1 0 及び第 2 発光層 5 2 0 と、互いに異なる構造で形成される。

20

【 0 0 6 9 】

前記第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 は、互いに離間している。詳細には、前記第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 は、バンク層 4 0 0 を間に置いて互いに離隔している。

【 0 0 7 0 】

一方、詳細には示していないが、前記複数のサブ画素 (s P 1 , s P 2 , s P 3) には、前記第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 を発光させるための回路素子が備えられている。前記回路素子は、スイッチング薄膜トランジスタ、駆動薄膜トランジスタ、センシング薄膜トランジスタ、およびコンデンサを備え得るが、必ずしもそれに限定されるものではない。

30

【 0 0 7 1 】

前記回路素子は、第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 のそれぞれの下部に配置され得、第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 のそれぞれの間に備えられたバンク層 4 0 0 の下部に配置されることもある。例えば、本発明に係る電界発光表示装置が上部発光方式の場合には、前記回路素子が第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 のそれぞれの下部に配置されていても、前記回路素子によって光放出に影響を受けないため、前記回路素子は、第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 のそれぞれの下部に配置し得る。ただし、本発明に係る電界発光表示装置が下部発光方式の場合には、前記回路素子が第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 のそれぞれの下部に配置されると、前記回路素子によって光放出に影響を受けるため、前記回路素子は、前記バンク層 4 0 0 の下部に配置し得る。

40

【 0 0 7 2 】

このように、本発明の一実施形態によると、第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 のそれぞれが、少なくとも二つのサブ画素 (s P 1 , s P 2 , s P 3) に対応するように形成されるので、たとえ前記サブ画素 (s P 1 , s P 2 , s P 3) が小さくても前記第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 の領域が過度に小さくなることはないので、インクジェット装置を用いて前記第 1 発光層 5 1 0、第 2 発光層 5 2 0、及び第 3 発光層 5 3 0 のそれぞれが互いに混じることなく容易に形

50

成することができ、それによって、高解像度の電界発光表示装置の実現が可能である。

【００７３】

図４は、本発明の一実施形態による電界発光表示装置の概略的な断面図であって、これは、図２のⅠ-Ⅰラインの断面を示す図である。

【００７４】

図４に示すように、本発明の一実施形態による電界発光表示装置は、基板１００、回路素子層２００、第１電極３００、バンク層４００、第１発光層５１０、第２発光層５２０、第３発光層５３０、及び第２電極６００を備える。

【００７５】

前記基板１００は、ガラスまたは透明なプラスチックにより形成され得るが、必ずしもそれ限定されるものではない。

【００７６】

前記回路素子層２００は、前記基板１００上に形成されている。前記回路素子層２００は、サブ画素（ｓＰ１，ｓＰ２，ｓＰ３）別に具備される薄膜トランジスタおよびコンデンサを備える。前記薄膜トランジスタは、前述したように、スイッチング薄膜トランジスタ、駆動薄膜トランジスタ、及びセンシング薄膜トランジスタを備え得る。このような回路素子層２００の構成は、公知の多様な形態に変更することができる。

【００７７】

前記第１電極３００は、前記回路素子層２００上に形成されている。前記第１電極３００は、電界発光表示装置の陽極（Anode）として機能することができる。このような第１電極３００は、本発明に係る電界発光表示装置が下部発光方式である場合には、透明電極で構成され、本発明に係る電界発光表示装置が上部発光方式である場合には、反射電極で構成される。

【００７８】

前記バンク層４００は、前記第１電極３００の先端を覆いながら、前記回路素子層２００上に形成されている。

【００７９】

前記バンク層４００は、画素（Ｐ）と画素（Ｐ）間の境界に形成される。また、前記バンク層４００は、サブ画素（ｓＰ１，ｓＰ２，ｓＰ３）間の境界に形成され得る。このようなバンク層４００は、全体的にマトリックス構造を有し、前記バンク層４００によって、それぞれのサブ画素（ｓＰ１，ｓＰ２，ｓＰ３）内に発光領域が設けられる。

【００８０】

前記バンク層４００は、第１バンク層４１０と第２バンク層４２０を備える。

【００８１】

前記第１バンク層４１０は、前記第１電極３００および前記回路素子層２００と接するように形成されている。前記第１バンク層４１０は、前記第２バンク層４２０よりも薄く形成され、前記第２バンク層４２０よりも広い幅で形成される。したがって、前記第１バンク層４１０の先端は、前記第１発光層５１０、第２発光層５２０、及び第３発光層５３０と接する。このような構造を有する第１バンク層４１０は、前記第１発光層５１０、第２発光層５２０、及び第３発光層５３０と同一の親水性を有している。前記親水性を有する第１バンク層４１０は、シリコン酸化物のような無機絶縁物により形成され得る。したがって、前記第１発光層５１０、第２発光層５２０、及び第３発光層５３０を形成するための溶液を塗布する際に、前記第１バンク層４１０上で溶液の拡張性が向上し、前記第１発光層５１０、第２発光層５２０、及び第３発光層５３０が、個々のサブ画素（ｓＰ１，ｓＰ２，ｓＰ３）の先端によく広がり得る。

【００８２】

前記第２バンク層４２０は、前記第１バンク層４１０上にパターン形成されている。

【００８３】

前記第２バンク層４２０は、前記第１バンク層４１０より狭い幅で形成される。前記第２バンク層４２０は、親水性を有する有機絶縁物にフッ素（fluorine）のような疎水性物

10

20

30

40

50

質を混合した溶液を塗布した後、フォトリソグラフィ工程を通じてパターン形成することができる。前記フォトリソグラフィ工程時に照射される光により前記フッ素のような疎水性物質が第2バンク層420の上部420aに移動し得、それによって前記第2バンク層420の上部420aは、疎水性を有するようになり、そのほかの部分は親水性を有するようになる。即ち、前記第1バンク層410と接する前記第2バンク層420の部分は、親水性を有し、前記第2バンク層420の上部420aは、疎水性を有するようになる。ただし、必ずしもそれに限定されるものではなく、第2バンク層420の全体部分が疎水性を有するよう備えることもできる。

【0084】

親水性を有する第1バンク層410と第2バンク層420の部分によって前記第1発光層510、第2発光層520、及び第3発光層530を形成するための溶液の拡張性が向上し得る。特に、前記第1バンク層410が、前記第2バンク層420よりも薄い厚さで広く形成されているので、前記第1バンク層410と前記第2バンク層420の組み合わせによって親水性の二段(step)構造が設けられ、前記第1発光層510、第2発光層520、及び第3発光層530を形成するための溶液がそれぞれのサブ画素(sP1, sP2, sP3)の先端領域に容易に広がっていくことができるようになり、それによってそれぞれのサブ画素(sP1, sP2, sP3)の先端領域において、前記第1発光層510、第2発光層520、及び第3発光層530が厚く巻き上がることが防止され得る。

【0085】

また、疎水性を有する第2バンク層420の上部420aによって前記第1発光層510、第2発光層520、及び第3発光層530を形成するための溶液が互いに隣接するサブ画素(sP1, sP2, sP3)に広がっていくことが防止され、第1発光層510、第2発光層520、及び第3発光層530が互いに混ざり合うことを防止することができる。

【0086】

前記第1発光層510、第2発光層520、及び第3発光層530は、前記第1電極300上に形成されている。前記第1発光層510、第2発光層520、及び第3発光層530は、第1サブ画素(sP1)に備えられた第1発光層510、第2サブ画素(sP2)に備えられた第2発光層520、及び第3サブ画素(sP3)に備えられた第3発光層530を備える。

【0087】

前記第1発光層510は、赤色(R)の光を発光するように備えられ、前記第2発光層520は、緑色(G)の光を発光するように備えられ、前記第3発光層530は、青色(B)の光を発光するように備えられ得るが、必ずしもそれに限定されるものではない。

【0088】

前記第1発光層510、前記第2発光層520、及び前記第3発光層530のそれぞれは、インクジェット装置などを用いた溶液工程で形成される。

【0089】

前記溶液工程で形成される第1発光層510、第2発光層520、及び第3発光層530のそれぞれは、正孔注入層(Hole Injecting Layer)、正孔輸送層(Hole Transporting Layer)、発光層(Emitting Layer)、電子輸送層(Electron Transporting Layer)、および電子注入層(Electron Injecting Layer)のうち少なくとも一つの有機層を備え得る。場合によっては、前記第1発光層510、第2発光層520、及び第3発光層530のそれぞれは、量子ドット(Quantum dot)のような無機物からなり得る。

【0090】

例えば、前記第1発光層510、前記第2発光層520、及び前記第3発光層530のそれぞれは、順番に積層された正孔注入層(Hole Injecting Layer)、正孔輸送層(Hole Transporting Layer)、発光層(Emitting Layer)、電子輸送層(Electron Transporting Layer)、および電子注入層(Electron Injecting Layer)の組み合わせでなり得る。

【0091】

場合によって、前記第 1 発光層 5 1 0、前記第 2 発光層 5 2 0、及び前記第 3 発光層 5 3 0 のそれぞれは、順番に積層された正孔注入層 (Hole Injecting Layer)、正孔輸送層 (Hole Transporting Layer)、および発光層 (Emitting Layer) の組み合わせでなり得、この場合には、前記第 1 発光層 5 1 0、前記第 2 発光層 5 2 0、及び前記第 3 発光層 5 3 0 のそれぞれの上部には、蒸発法 (Evaporation) などの蒸着工程で形成された電子輸送層 (Electron Transporting Layer) 及び電子注入層 (Electron Injecting Layer) が追加で形成され得る。図に示していないが、蒸着工程で形成された電子輸送層および電子注入層は、前記第 1 サブ画素 (s P 1)、前記第 2 サブ画素 (s P 2)、及び前記第 3 サブ画素 (s P 3) 別に区分されるようにパターン形成されず、前記第 1 発光層 5 1 0、前記第 2 発光層 5 2 0 および前記第 3 発光層 5 3 0 だけでなく、前記バンク層 4 0 0 上にも形成され得る。

10

【0092】

前記第 2 電極 6 0 0 は、前記第 1 発光層 5 1 0、第 2 発光層 5 2 0、第 3 発光層 5 3 0 及び前記バンク層 4 0 0 上に形成されている。前記第 2 電極 6 0 0 は、電界発光表示装置の陰極 (Cathode) として機能することができる。このような第 2 電極 6 0 0 は、本発明に係る電界発光表示装置が上部発光方式である場合には、透明電極で構成され、本発明に係る電界発光表示装置が下部発光方式である場合には、反射電極で構成される。

【0093】

図 5 は、本発明の一実施形態による電界発光表示装置の概略的な断面図であって、これは、図 2 の II-II 線の断面を示す図である。

20

【0094】

他の構成は、前述した通りであるので、バンク層 4 0 0 と第 1 発光層 5 1 0 及び第 3 発光層 5 3 0 について説明することにする。

【0095】

前記バンク層 4 0 0 は、前述したのと同様に、第 1 バンク層 4 1 0 と第 2 バンク層 4 2 0 を備える。

【0096】

前記第 1 バンク層 4 1 0 は、互いに隣接する二つの第 1 サブ画素 (s P 1) 間の境界に形成される。即ち、前記第 1 バンク層 4 1 0 は、一つの画素 (P) 内の第 1 サブ画素 (s P 1) とそれと隣接する画素 (P) 内の第 1 サブ画素 (s P 1) 間の境界に形成される。

30

【0097】

前記第 2 バンク層 4 2 0 は、前記第 1 バンク層 4 1 0 上に形成される。ここで、前記第 2 バンク層 4 2 0 は、第 1 発光層 5 1 0 を共有しながら互いに隣接している二つの第 1 サブ画素 (s P 1) 間の境界には形成されず、第 1 発光層 5 1 0 を共有しないで互いに隣接している二つの第 1 サブ画素 (s P 1) 間の境界には形成される。

【0098】

したがって、第 1 サブ画素 (s P 1) と、第 1 サブ画素 (s P 1) 間の境界に形成される複数の第 1 バンク層 4 1 0 の中で一部は、前記第 2 バンク層 4 2 0 の下に設けられていて、残りは前記第 2 バンク層 4 2 0 の下に設けられていないことがあり得る。前記第 2 バンク層 4 2 0 の下に備えられない第 1 バンク層 4 1 0 の上面全体は、前記第 1 発光層 5 1 0 と接するようになる。

40

【0099】

複数の第 1 発光層 5 1 0 のそれぞれは、互いに隣接する二つの第 1 サブ画素 (s P 1) に対応するように形成され、前記二つの第 1 サブ画素 (s P 1) に対応するように形成された複数の第 1 発光層 5 1 0 は、前記第 2 バンク層 4 2 0 によって互いに離隔されている。ただし、必ずしもそれに限定されるものではなく、前記第 1 発光層 5 1 0 が、互いに隣接する 3 つ以上の第 1 サブ画素 (s P 1) に対応するように形成することもできる。

【0100】

いずれか一つの第 1 サブ画素 (s P 1) 内に備えた第 1 発光層 5 1 0 の一端は、前記第 2 バンク層 4 2 0 と接するようになり、前記いずれか一つの第 1 サブ画素 (s P 1) 内に

50

備えられた第 1 発光層 5 1 0 の他端は、それと隣接する他の一つの第 1 サブ画素 (s P 1) 内に備えられた第 1 発光層 5 1 0 と接するようになる。このような理由によって、前記第 1 発光層 5 1 0 の一端の厚さ (h 1) は、前記第 1 発光層 5 1 0 の他端の厚さ (h 2) より厚くなる。

【 0 1 0 1 】

つまり、溶液塗布および乾燥工程を通じて前記第 1 発光層 5 1 0 を形成する場合には、広がり防止壁として機能する第 2 バンク層 4 2 0 と接する前記第 1 発光層 5 1 0 の一端の厚さ (h 1) は、広がり防止壁として機能しない前記第 1 発光層 5 1 0 の他端の厚さ (h 2) より厚くなる。

【 0 1 0 2 】

以上、添付の図を参照して、本発明の実施形態をさらに詳細に説明したが、本発明は、必ずしもこのような実施形態に限定されるものではなく、本発明の技術思想を逸脱しない範囲内で多様に変形実施することができる。したがって、本発明に開示された実施形態は、本発明の技術思想を限定するためのものではなく説明するためのものであり、このような実施形態により、本発明の技術思想の範囲が限定されるものではない。従って、以上で記述した実施形態は、すべての面で例示的なものであり限定的ではないと理解されなければならない。本発明の保護範囲は、特許請求の範囲によって解釈されなければならない。それと同等の範囲内にあるすべての技術思想は、本発明の権利範囲に含まれるものと解釈されなければならない。

【 符号の説明 】

【 0 1 0 3 】

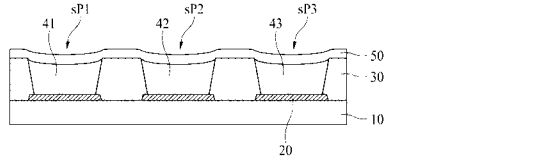
- 1 0 0 : 基板
- 2 0 0 : 回路素子層
- 3 0 0 : 第 1 電極
- 4 0 0 : バンク層
- 4 1 0 : 第 1 バンク層
- 4 2 0 : 第 2 バンク層
- 5 0 0 : 発光層
- 5 1 0 : 第 1 発光層
- 5 2 0 : 第 2 発光層
- 5 3 0 : 第 3 発光層
- 6 0 0 : 第 2 電極

10

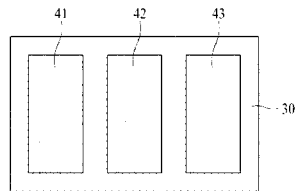
20

30

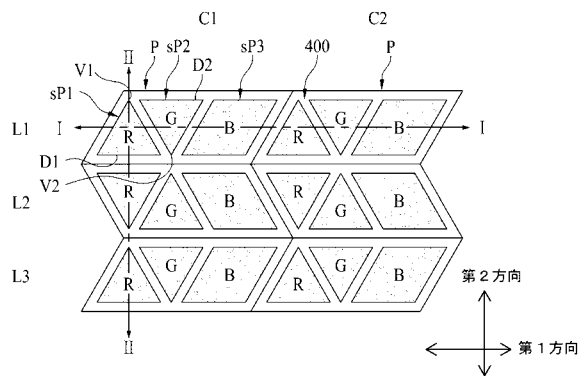
【図 1 a】



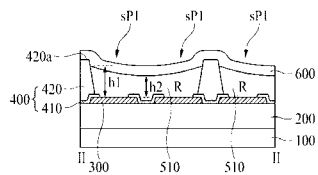
【図 1 b】



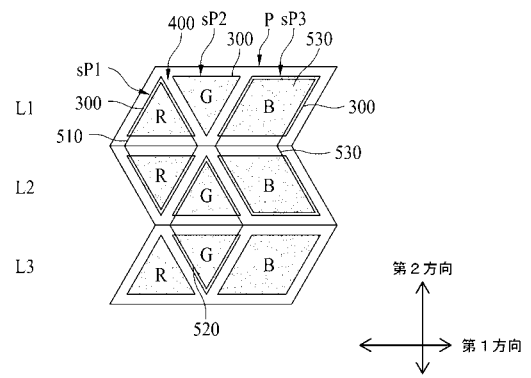
【図 2】



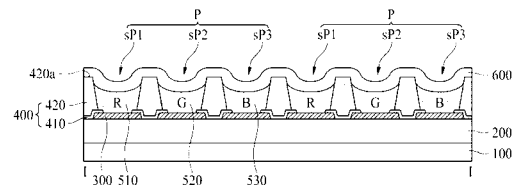
【図 5】



【図 3】



【図 4】



フロントページの続き

(51) Int. Cl.			F I			テーマコード (参考)
G 0 9 F	9/30	(2006.01)	G 0 9 F	9/30	3 6 5	
G 0 9 F	9/302	(2006.01)	G 0 9 F	9/302	C	

专利名称(译)	电致发光显示装置		
公开(公告)号	JP2018110118A	公开(公告)日	2018-07-12
申请号	JP2017250308	申请日	2017-12-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	キムカンヒョン		
发明人	キム, カンヒョン		
IPC分类号	H05B33/12 H01L27/32 H05B33/22 H01L51/50 H05B33/14 G09F9/30 G09F9/302		
CPC分类号	H01L27/3218 H01L27/3246 H01L27/3216 H01L51/5012 H01L51/5206 H01L51/5225		
FI分类号	H05B33/12.B H01L27/32 H05B33/22.Z H05B33/14.A H05B33/14.Z G09F9/30.365 G09F9/302.C		
F-TERM分类号	3K107/AA01 3K107/AA05 3K107/BB01 3K107/CC33 3K107/CC45 3K107/DD57 3K107/DD58 3K107/DD89 3K107/EE07 3K107/FF15 3K107/GG24 5C094/AA05 5C094/BA27 5C094/CA20 5C094/CA24 5C094/EA04 5C094/FA01		
优先权	1020160181383 2016-12-28 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够通过使用溶液工艺实现高分辨率的电致发光显示装置，使得必须分开的发光层不会彼此混合。多个像素中的每个像素包括沿第一方向布置的第一子像素，第二子像素和第三子像素以及沿第二方向布置的第一子像素中的至少两个对应于沿第二方向布置的至少两个第二子像素的第二发光层，以及沿第二方向布置的至少两个第三子像素其中，第一发光层，第二发光层和第三发光层彼此分离，同时发出彼此不同的光。点域

