

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-227238

(P2006-227238A)

(43) 公開日 平成18年8月31日(2006.8.31)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 K	3K007
<b>G09G 3/20 (2006.01)</b>	G09G 3/30 J	5C080
<b>HO1L 51/50 (2006.01)</b>	G09G 3/20 611H	
	G09G 3/20 621A	
	G09G 3/20 624B	
審査請求 未請求 請求項の数 6 O L (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2005-40093 (P2005-40093)  
 (22) 出願日 平成17年2月17日 (2005.2.17)

(71) 出願人 000002185  
 ソニー株式会社  
 東京都品川区北品川6丁目7番35号  
 (74) 代理人 100086841  
 弁理士 脇 篤夫  
 (74) 代理人 100114122  
 弁理士 鈴木 伸夫  
 (72) 発明者 山本 哲郎  
 東京都品川区北品川6丁目7番35号 ソニー株式会社内  
 (72) 発明者 内野 勝秀  
 東京都品川区北品川6丁目7番35号 ソニー株式会社内

最終頁に続く

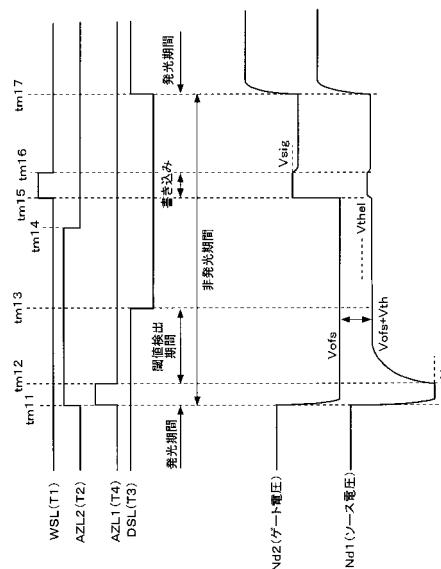
(54) 【発明の名称】 表示装置、表示方法

(57) 【要約】 (修正有)

【課題】 nチャンネルTFTによる画素回路において高品質な画像表示を可能とする。

【解決手段】 画素回路は、有機EL素子、1個の保持容量、サンプリングトランジスタ、ドライブトランジスタ、スイッチングトランジスタ、第1及び第2の検知トランジスタからなる5個のNチャンネル薄膜トランジスタで構成する。さらに、ドライブトランジスタの閾値電圧変動と有機EL素子の経時劣化を補償する保持容量ブートストラップ機能を備え、有機EL素子のI-V特性経時変化やドライブトランジスタ閾値電圧変動を補償する。そしてブートストラップ用ドライブトランジスタ閾値検出動作の開始を、第1の検知トランジスタT1のオフで決定し、また閾値検出動作の終了をドライブトランジスタのドレインと電源電位を接続しているスイッチトランジスタT3のオフで決定することにより、閾値検出動作後にドライブトランジスタが流す電流によって生じる画質不良を回避する。

【選択図】 図7



**【特許請求の範囲】****【請求項 1】**

信号線と所要数の走査線が交差する部分に形成される画素回路がマトリクス状に配置されて成る表示装置であって、

各画素回路は、有機エレクトロルミネッセンス素子と、保持容量と、サンプリングトランジスタ、ドライブトランジスタ、第 1, 第 2 の検知トランジスタ、及びスイッチングトランジスタからなる 5 個の n チャンネル薄膜トランジスタとを備え、

上記ドライブトランジスタのソースとゲートとの間に上記保持容量が接続され、

上記ドライブトランジスタのソースと所定のカソード電位との間に上記有機エレクトロルミネッセンス素子が接続され、

10

上記ドライブトランジスタのソースと第 1 の固定電位との間に上記第 1 の検知トランジスタが接続され、

上記ドライブトランジスタのゲートと第 2 の固定電位との間に上記第 2 の検知トランジスタが接続され、

上記ドライブトランジスタのゲートと上記信号線との間に上記サンプリングトランジスタが接続され、

上記ドライブトランジスタのドレインと所定の電源電位との間に上記スイッチングトランジスタが接続され、

上記サンプリングトランジスタ、上記第 1, 第 2 の検知トランジスタ、及び上記スイッチングトランジスタは、それぞれ対応する走査線によって導通制御されるように構成されているとともに、

20

上記有機エレクトロルミネッセンス素子の 1 発光サイクルにおいて、

上記サンプリングトランジスタのみが導通されることで、上記信号線からの入力信号がサンプリングされて上記保持容量に保持され、

上記スイッチングトランジスタが導通されることで上記電源電位から上記ドライブトランジスタに電流が供給されて、上記ドライブトランジスタは、上記保持容量に保持された信号電位に応じた電流を上記有機エレクトロルミネッセンス素子に供給して発光駆動し、

上記ドライブトランジスタが上記有機エレクトロルミネッセンス素子を発光駆動しているときに、上記第 1 の検知トランジスタが導通されることで、上記有機エレクトロルミネッセンス素子が非発光とされ、

30

上記第 2 の検知トランジスタが導通され、また上記有機エレクトロルミネッセンス素子が非発光とされた後に上記第 1 の検知トランジスタが非導通とされることで、上記ドライブトランジスタの閾値電圧を検知し、その検知した電位を上記保持容量に保持する閾値検出動作が開始され、

上記スイッチングトランジスタが非導通とされることで、上記閾値検出動作が終了されることを特徴とする表示装置。

**【請求項 2】**

上記第 1 の固定電位は、上記有機エレクトロルミネッセンス素子の閾値電圧と、上記カソード電位の和より小さく設定されていることで、上記第 1 の検知トランジスタの導通により、上記有機エレクトロルミネッセンス素子の非発光期間が得られることを特徴とする請求項 1 に記載の表示装置。

40

**【請求項 3】**

上記第 1 の固定電位は負電源電位であることを特徴とする請求項 2 に記載の表示装置。

**【請求項 4】**

上記第 2 の固定電位は、上記ドライブトランジスタの閾値電圧と、上記有機エレクトロルミネッセンス素子の閾値電圧と、上記カソード電圧の和よりも小さく設定されていることで、上記第 1 の検知トランジスタが非導通とされた後において、上記有機エレクトロルミネッセンス素子の非発光期間が得られることを特徴とする請求項 1 に記載の表示装置。

**【請求項 5】**

上記第 2 の固定電位はグランド電位であることを特徴とする請求項 4 に記載の表示装置

50

。

## 【請求項 6】

信号線と所要数の走査線が交差する部分に形成される画素回路がマトリクス状に配置され、上記各画素回路は、有機エレクトロルミネッセンス素子と、保持容量と、サンプリングトランジスタ、ドライブトランジスタ、第 1, 第 2 の検知トランジスタ、及びスイッチングトランジスタからなる 5 個の n チャンネル薄膜トランジスタとを備え、

上記ドライブトランジスタのソースとゲートとの間に上記保持容量が接続され、

上記ドライブトランジスタのソースと所定のカソード電位との間に上記有機エレクトロルミネッセンス素子が接続され、

上記ドライブトランジスタのソースと第 1 の固定電位との間に上記第 1 の検知トランジスタが接続され、 10

上記ドライブトランジスタのゲートと第 2 の固定電位との間に上記第 2 の検知トランジスタが接続され、

上記ドライブトランジスタのゲートと上記信号線との間に上記サンプリングトランジスタが接続され、

上記ドライブトランジスタのドレインと所定の電源電位との間に上記スイッチングトランジスタが接続され、

上記サンプリングトランジスタ、上記第 1, 第 2 の検知トランジスタ、及び上記スイッチングトランジスタは、それぞれ対応する走査線によって導通制御されるように構成されている表示装置の表示方法として、 20

上記サンプリングトランジスタのみを導通させることで、上記信号線からの入力信号をサンプリングし上記保持容量に保持するサンプリングステップと、

上記スイッチングトランジスタを導通させることで上記電源電位から上記ドライブトランジスタに電流を供給し、上記ドライブトランジスタは、上記保持容量に保持された信号電位に応じた電流を上記有機エレクトロルミネッセンス素子に供給して発光駆動する発光駆動ステップと、

上記ドライブトランジスタが上記有機エレクトロルミネッセンス素子を発光駆動しているときに、上記第 1 の検知トランジスタを導通させ、上記有機エレクトロルミネッセンス素子を非発光とする発光停止ステップと、

上記第 2 の検知トランジスタを導通し、また上記有機エレクトロルミネッセンス素子が非発光とされた後に上記第 1 の検知トランジスタを非導通とすることで、上記ドライブトランジスタの閾値電圧を検知し、その検知した電位を上記保持容量に保持する閾値検出動作を開始する閾値検出開始ステップと、 30

上記スイッチングトランジスタを非導通とすることで、上記閾値検出動作を終了させる閾値検出終了ステップと、

が上記有機エレクトロルミネッセンス素子の 1 発光サイクルに実行されることを特徴とする表示方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】 40

本発明は、信号線と所要数の走査線が交差する部分に形成される画素回路がマトリクス状に配置されて成る表示装置であって、特に発光素子として有機エレクトロルミネッセンス素子（有機 EL 素子）を用いた表示装置、表示方法に関する。

## 【背景技術】

## 【0002】

【特許文献 1】特開 2003 - 255856

【特許文献 2】特開 2003 - 271095

## 【0003】

有機 EL 素子を画素に用いた画像表示装置が開発されている。有機 EL 素子は自発光素子であることから、例えば液晶ディスプレイに比べて画像の視認性が高く、バックライト 50

が不要であり、応答速度が速いなどの利点を有する。又、各発光素子の輝度レベル（階調）はそれに流れる電流値によって制御可能である（いわゆる電流制御型）。

有機ELディスプレイにおいては、液晶ディスプレイと同様、その駆動方式として単純マトリクス方式とアクティブマトリクス方式とがある。前者は構造が単純であるものの、大型且つ高精細のディスプレイの実現が難しいなどの問題がある為、現在はアクティブマトリクス方式の開発が盛んに行なわれている。この方式は、各画素回路内部の発光素子に流れる電流を、画素回路内部に設けた能動素子（一般には薄膜トランジスタ：TFT）によって制御するものである。

#### 【0004】

図10に一般的なアクティブマトリクス型有機EL表示装置のブロック図を示す。

10

この表示装置は、画素回路100が $m \times n$ のマトリクス状に配列された画素アレイ部103、水平セレクタ101、ライトスキャナ102、水平セレクタ101により選択され輝度情報に応じた信号が供給される信号線DTL1、DTL2・・・、ライトスキャナ102により選択駆動される走査線WSL1、WSL2・・・を有する。

#### 【0005】

図11には、図10に示した画素回路100の最も単純な構成例を示している。図示するように、この画素回路100は、 $n$ チャンネルTFTによるサンプリングトランジスタTs、保持容量C10、 $p$ チャンネルTFTによるドライブトランジスタTd、有機EL素子1を有する。この画素回路100は、信号線DTLと走査線WSLとの交差部に配され、信号線DTLはサンプリングトランジスタTsのドレインに接続され、走査線WSLはサンプリングトランジスタTsのゲートに接続されている。

20

ドライブトランジスタTd及び有機EL素子1は、電源電位Vccと接地電位GNDの間で直列に接続されている。すなわちドライブトランジスタ1のソースが電源電位Vccに接続される一方、有機EL素子（発光素子）1のカソードが接地電位GNDに接続されている。一般に有機EL素子1は整流性がある為ダイオードの記号で表わしている。一方、サンプリングトランジスタTs及び保持容量C10は、ドライブトランジスタTdのゲートに接続されている。ドライブトランジスタTdのゲート・ソース間電圧をVgsで表わしている。

#### 【0006】

この画素回路100では、まず走査線WSLを選択状態とし、信号線DTLに信号を印加すると、サンプリングトランジスタTsが導通して信号が保持容量C10に書き込まれる。保持容量C10に書き込まれた信号電位がドライブトランジスタTdのゲート電位となる。走査線WSLを非選択状態とすると、信号線DTLとドライブトランジスタTdとは電氣的に切り離されるが、ドライブトランジスタTdのゲート電位Vgsは保持容量C10によって安定に保持される。そして電源電位Vccから接地電位GNDに向かって駆動電流がドライブトランジスタTd及び有機EL素子1を流れる。

30

このときドライブトランジスタTd及び有機EL素子1に流れる電流Idsは、ドライブトランジスタTdのゲート・ソース間電圧Vgsに応じた値となり、有機EL素子1はその電流値に応じた輝度で発光する。

つまりこの画素回路100の場合、保持容量C10に信号線DTLからの信号電位を各込むことによってドライブトランジスタTdのゲート印加電圧を変化させ、これにより有機EL素子1に流れる電流値をコントロールして発色の階調を得る。

40

#### 【0007】

$p$ チャンネルTFTによるドライブトランジスタTdのソースは電源Vccに接続されており、常に飽和領域で動作するように設計されているので、ドライブトランジスタTdは次の式1に示した値を持つ定電流源となる。

$$I_{ds} = (1/2) \cdot \mu \cdot (W/L) \cdot C_{ox} \cdot (V_{gs} - V_{th})^2 \cdots \text{(式1)}$$

但し、Idsは飽和領域で動作するトランジスタのドレイン・ソース間に流れる電流、 $\mu$ は移動度、Wはチャンネル幅、Lはチャンネル長、Coxはゲート容量、Vthはトランジスタの閾値電圧を表わしている。

50

この式 1 から明らかな様に、飽和領域ではトランジスタのドレイン電流  $I_{ds}$  はゲート・ソース間電圧  $V_{gs}$  によって制御される。図 1 1 に示したドライフトランジスタ  $T_d$  は、 $V_{gs}$  が一定に保持される為、定電流源として動作し、有機 EL 素子 1 を一定の輝度で発光させることができる。

#### 【0008】

ここで図 1 2 に、有機 EL 素子の電流 - 電圧 ( $I - V$ ) 特性の経時変化を示す。実線で示す曲線が初期状態時の特性を示し、破線で示す曲線が経時変化後の特性を示している。一般的に、有機 EL 素子の  $I - V$  特性は、図示するように時間が経過すると劣化してしまう。そして図 1 1 の画素回路 1 0 0 においては、有機 EL 素子 1 の経時変化とともに、ドライフトランジスタ  $T_d$  のドレイン電圧が変化してゆく。ところが図 1 1 の画素回路 1 0 0 10

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0009】

ところで図 1 1 に示した画素回路 1 0 0 は、p チャンネル型のドライフトランジスタ  $T_d$  を用いて構成されているが、n チャンネル型の TFT により構成することができれば、TFT 作成において従来のアモルファスシリコン (a-Si) プロセスを用いることが可能になる。これにより、TFT 基板の低コスト化が可能となり、開発が期待されている。

図 1 3 は、図 1 1 に示した画素回路 1 0 0 の p チャンネル TFT であるドライフトランジスタ  $T_d$  を n チャンネル TFT に置き換えた構成を示す回路図である。図示する様に、この場合の画素回路 1 0 0 は、n チャンネル型の TFT としてサンプリングトランジスタ  $T_s$ 、ドライフトランジスタ  $T_d$ 、保持容量  $C_{10}$ 、有機 EL 素子 1 で構成されている。

この画素回路 1 0 0 では、ドライフトランジスタ  $T_d$  のドレイン側が電源電位  $V_{cc}$  に接続され、ソースは有機 EL 素子 1 のアノードに接続されており、ソースフォロワ回路を形成している。

#### 【0010】

ところが、このようにドライフトランジスタ  $T_d$  を n チャンネル TFT に置き換えた場合は、ソースが有機 EL 素子 1 に接続されてしまうため、図 1 2 に示したような有機 EL 素子 1 の経時変化とともにゲート・ソース間電圧  $V_{gs}$  が変化してしまう。これにより、有機 EL 素子 1 に流れる電流量が変化し、その結果発光輝度は変化してしまう。つまり適切な階調制御ができなくなる。

また、アクティブマトリクス型の有機 EL ディスプレイは、有機 EL 素子 1 の特性変動に加え、画素回路 1 0 0 を構成する n チャンネル型 TFT の閾値電圧も経時的に変化する。前述の式 1 から明らかな様に、ドライフトランジスタ  $T_d$  の閾値電圧  $V_{th}$  が変動すると、ドレイン電流  $I_{ds}$  が変化してしまう。これにより、同じゲート電圧  $V_{gs}$  を与えても、閾値電圧  $V_{th}$  の変動により発光輝度が変化してしまう。このため発光輝度も画素ごとに変化してしまう。

n チャンネル TFT により画素回路 1 0 0 を構成した場合、以上のように有機 EL 素子 1 の経時劣化やドライフトランジスタ  $T_d$  の閾値電圧の変動やバラツキにより電流量が変動してしまうことで、表示画像として高品質な画像表示が実現できないという課題があった。

#### 【課題を解決するための手段】

#### 【0011】

そこで本発明では、n チャンネル TFT による画素回路を用いても、高品質な画像表示が可能な表示装置、表示方法を実現することを目的とする。

#### 【0012】

本発明の表示装置は、信号線と所要数の走査線が交差する部分に形成される画素回路がマトリクス状に配置されて成る表示装置であって、各画素回路は、有機エレクトロルミネッセンス素子と、保持容量と、サンプリングトランジスタ、ドライフトランジスタ、第 1 10

10

20

30

40

50

、第2の検知トランジスタ、及びスイッチングトランジスタからなる5個のnチャネル薄膜トランジスタとを備える。そして上記ドライブトランジスタのソースとゲートとの間に上記保持容量が接続され、上記ドライブトランジスタのソースと所定のカソード電位との間に上記有機エレクトロルミネッセンス素子が接続され、上記ドライブトランジスタのソースと第1の固定電位との間に上記第1の検知トランジスタが接続され、上記ドライブトランジスタのゲートと第2の固定電位との間に上記第2の検知トランジスタが接続され、上記ドライブトランジスタのゲートと上記信号線との間に上記サンプリングトランジスタが接続され、上記ドライブトランジスタのドレインと所定の電源電位との間に上記スイッチングトランジスタが接続される。また上記サンプリングトランジスタ、上記第1、第2の検知トランジスタ、及び上記スイッチングトランジスタは、それぞれ対応する走査線によって導通制御されるように構成される。そして上記有機エレクトロルミネッセンス素子の1発光サイクルにおいて、上記サンプリングトランジスタのみが導通されることで、上記信号線からの入力信号がサンプリングされて上記保持容量に保持される。次に上記スイッチングトランジスタが導通されることで上記電源電位から上記ドライブトランジスタに電流が供給されて、上記ドライブトランジスタは、上記保持容量に保持された信号電位に応じた電流を上記有機エレクトロルミネッセンス素子に供給して発光駆動する。次に上記ドライブトランジスタが上記有機エレクトロルミネッセンス素子を発光駆動しているときに、上記第1の検知トランジスタが導通されることで、上記有機エレクトロルミネッセンス素子が非発光とされる。次に上記第2の検知トランジスタが導通され、また上記有機エレクトロルミネッセンス素子が非発光とされた後に上記第1の検知トランジスタが非導通とされることで、上記ドライブトランジスタの閾値電圧を検知し、その検知した電位を上記保持容量に保持する閾値検出動作が開始される。そして上記スイッチングトランジスタが非導通とされることで、上記閾値検出動作が終了される。

#### 【0013】

この構成において、上記第1の固定電位は、上記有機エレクトロルミネッセンス素子の閾値電圧と、上記カソード電位の和より小さく設定されていることで、上記第1の検知トランジスタの導通により、上記有機エレクトロルミネッセンス素子の非発光期間が得られる。この第1の固定電位は例えば負電源電位である。

また上記第2の固定電位は、上記ドライブトランジスタの閾値電圧と、上記有機エレクトロルミネッセンス素子の閾値電圧と、上記カソード電圧の和よりも小さく設定されていることで、上記第1の検知トランジスタが非導通とされた後において、上記有機エレクトロルミネッセンス素子の非発光期間が得られる。この上記第2の固定電位は例えばグラウンド電位である。

#### 【0014】

本発明の表示方法は、上記構成の表示装置において、上記サンプリングトランジスタのみを導通させることで、上記信号線からの入力信号をサンプリングし上記保持容量に保持するサンプリングステップと、上記スイッチングトランジスタを導通させることで上記電源電位から上記ドライブトランジスタに電流を供給し、上記ドライブトランジスタは、上記保持容量に保持された信号電位に応じた電流を上記有機エレクトロルミネッセンス素子に供給して発光駆動する発光駆動ステップと、上記ドライブトランジスタが上記有機エレクトロルミネッセンス素子を発光駆動しているときに、上記第1の検知トランジスタを導通させ、上記有機エレクトロルミネッセンス素子を非発光とする発光停止ステップと、上記第2の検知トランジスタを導通し、また上記有機エレクトロルミネッセンス素子が非発光とされた後に上記第1の検知トランジスタを非導通とすることで、上記ドライブトランジスタの閾値電圧を検知し、その検知した電位を上記保持容量に保持する閾値検出動作を開始する閾値検出開始ステップと、上記スイッチングトランジスタを非導通とすることで、上記閾値検出動作を終了させる閾値検出終了ステップとが上記有機エレクトロルミネッセンス素子の1発光サイクルに実行される。

#### 【0015】

即ち本発明では画素回路は、有機EL素子と、1個の保持容量と、サンプリングトラン

ジスタ、ドライブトランジスタ、スイッチングトランジスタ、第1及び第2の検知トランジスタからなる5個のnチャンネル薄膜トランジスタとで構成されている。そしてこの画素回路は、ドライブトランジスタの閾値電圧の変動と有機EL素子の経時劣化を補償する保持容量のブートストラップ機能(特性変動補償機能)を備えることになるため、電流駆動型の有機EL素子のI-V特性が経時変化しても、発光輝度を一定に保持することができる。また、第1及び第2の検知トランジスタでドライブトランジスタの閾値電圧を検出し、その経時変化を回路的に補償することで、安定して有機EL素子を駆動できる。

その上で、閾値検出動作の開始及び終了を上記のタイミングで行うことで、ブートストラップ機能を安定化させる。つまりドライブトランジスタの閾値検出動作の開始を、第1の検知トランジスタのオフで決定し、また閾値検出動作の終了をドライブトランジスタのドレインと電源電位を接続しているスイッチングトランジスタのオフで決定する。これによって閾値検出動作後にドライブトランジスタが流す電流によって生じる画質不良を回避する。

10

#### 【発明の効果】

##### 【0016】

本発明によれば、画素回路を有機EL素子と、1個の保持容量と、サンプリングトランジスタ、ドライブトランジスタ、スイッチングトランジスタ、第1及び第2の検知トランジスタからなる5個のnチャンネル薄膜トランジスタとで構成し、この画素回路にブートストラップ機能を備えることで、有機EL素子の経時劣化やドライブトランジスタの閾値電圧変動によっても安定して有機EL素子を駆動でき、nチャンネルTFTによる画素回路を用いた表示装置として、表示画像の高画質化を実現できる。

20

また、それにより、トランジスタを全てnチャンネルTFTで構成し、ソースフォロワーが可能となり、アノード接続のできる回路構成を実用化できる。このため一般的なアモルファスシリコンのプロセスを導入することが可能となり、低コスト化が促進できる。

その上で、本発明では、ブートストラップ機能のための閾値検出動作としては、第2の検知トランジスタを導通し、また有機EL素子が非発光とされた後に第1の検知トランジスタを非導通とすることで開始させ、スイッチングトランジスタを非導通とすることで終了させる。即ち第1の検知トランジスタのオフをドライブトランジスタの閾値検出動作の開始タイミングとし、またスイッチングトランジスタのオフを、閾値検出動作の終了タイミングとする。この動作により、閾値検出後にドライブトランジスタのゲート電圧及びソース電圧が変動してしまうことがなくなり、ブートストラップ機能が正常に機能する。

30

もし閾値検出動作後にドライブトランジスタのゲート電圧及びソース電圧が変動してしまうと、保持容量に閾値電圧が反映されていても、閾値変動の補正が正常に機能しない状態となり、これによって表示画面上にいわゆる面ザラや階調つぶれといった現象が発生してしまうが、本発明によりこのような現象は回避され、高画質表示を維持できる。

また本発明の閾値検出動作のタイミングによっては閾値検出動作期間を短くすることができ、有機EL素子の発光期間をより多く取ることができるため、画質劣化なしに高輝度を得ることができるようになる。

#### 【発明を実施するための最良の形態】

##### 【0017】

以下、本発明の表示装置、表示方法の実施の形態を説明するが、説明の都合上、まず実施の形態の表示装置としての構成を述べた後、その表示装置構成において本発明に相当しない参考例としての画素回路の動作を説明し、その後、実施の形態としての画素回路の動作を説明する。即ち以下の順序で説明する。

40

[1. 表示装置の構成]

[2. 画素回路の動作の参考例]

[3. 実施の形態の画素回路の動作]

##### 【0018】

[1. 表示装置の構成]

50

図 1 に実施の形態の表示装置の構成を示す。この表示装置は後述するように、発光素子である有機 EL 素子の特性変動及びドライブトランジスタの閾値電圧変動に対する補償機能であるブートストラップ機能を備えた画素回路を含むものである。

図 1 に示すように、本例の表示装置は、画素回路 10 が  $m$  行  $\times$   $n$  列のマトリクス状に配列された画素アレイ部 20、水平セレクタ 11、ドライブスキャナ 12、ライトスキャナ 13、第 1 AZ スキャナ 14、第 2 AZ スキャナ 15 を備える。

また水平セレクタ 11 により選択され、輝度情報に応じた映像信号を画素 10 に対する入力信号として供給する信号線 DTL1、DTL2・・・が、画素アレイ部 20 に対して列方向に配されている。信号線 DTL1、DTL2・・・は、画素アレイ部 20 においてマトリクス配置された画素回路 10 の列数分だけ配される。

10

また画素アレイ部 20 に対して、行方向に走査線 WSL1, WSL2・・・、走査線 DSL1, DSL2・・・、走査線 AZL1-1, AZL1-2・・・、走査線 AZL2-1, AZL2-2・・・、が配されている。これらの走査線はそれぞれ、画素アレイ部 20 においてマトリクス配置された画素回路 10 の行数分だけ配される。

走査線 WSL (WSL1, WSL2・・・) はライトスキャナ 13 により選択駆動される。

走査線 DSL (DSL1, DSL2・・・) はドライブスキャナ 12 により選択駆動される。

走査線 AZL1 (AZL1-1, AZL1-2・・・) は第 1 AZ スキャナ 14 により選択駆動される。

20

走査線 AZL2 (AZL2-1, AZL2-2・・・) は第 2 AZ スキャナ 15 により選択駆動される。

ドライブスキャナ 12、ライトスキャナ 13、第 1 AZ スキャナ 14、第 2 AZ スキャナ 15 は、それぞれ入力されるスタートパルス  $s_p$  とクロック  $ck$  を基準として、設定された所定のタイミングで各走査線に選択パルスを与える。

#### 【0019】

図 2 に画素回路 10 の構成を示している。なお、図 2 では簡略化のため、信号線 DTL と走査線 WSL, DSL, AZL1, AZL2 が交差する部分に配される 1 つの画素回路 10 のみを示している。

この画素回路 10 は、発光素子である有機 EL 素子 1 と、1 個の保持容量  $C_1$  と、サンプリングトランジスタ  $T_1$ 、ドライブトランジスタ  $T_5$ 、スイッチングトランジスタ  $T_3$ 、第 1 の検知トランジスタ  $T_4$ 、第 2 の検知トランジスタ  $T_2$  からなる 5 個の  $n$  チャネル薄膜トランジスタとで構成されている。

30

#### 【0020】

保持容量  $C_1$  は、一方の端子がドライブトランジスタ  $T_5$  のソースに接続され、他方の端子が同じくドライブトランジスタ  $T_5$  のゲートに接続されている。図では、ドライブトランジスタ  $T_5$  のソースノードをノード  $Nd_1$ 、ドライブトランジスタ  $T_5$  のゲートノードをノード  $Nd_2$  として示している。従って、保持容量  $C_1$  はノード  $Nd_1$  とノード  $Nd_2$  の間に接続されていることになる。

画素回路 10 の発光素子は例えばダイオード構造の有機 EL 素子 1 とされ、アノードとカソードを備えている。有機 EL 素子 1 のアノードはドライブトランジスタ  $T_5$  のソース (ノード  $Nd_1$ ) に接続され、カソードは所定のカソード電位  $V_{cat}$  に接続されている。なお、有機 EL 素子 1 はアノード/カソード間に容量成分を含んでおり、後述する図では、この容量成分を  $C_{el}$  として示す場合がある。

40

#### 【0021】

第 1 の検知トランジスタ  $T_4$  は、そのソースが第 1 の固定電位  $V_{ss}$  に接続され、そのドレインがドライブトランジスタ  $T_5$  のソース (ノード  $Nd_1$ ) に接続され、ゲートが走査線 AZL1 に接続されている。

第 2 の検知トランジスタ  $T_2$  は、そのソースが第 2 の固定電位  $V_{ofs}$  に接続され、そのドレインがドライブトランジスタ  $T_5$  のゲート (ノード  $Nd_2$ ) に接続され、そのゲー

50

トは走査線 A Z L 2 に接続されている。

サンプリングトランジスタ T 1 は、その一端が信号線 D T L に接続され、他端がドライブトランジスタ T 5 のゲート ( ノード N d 2 ) に接続され、そのゲートが走査線 W S L に接続されている。

スイッチングトランジスタ T 3 は、そのドレインが電源電位 V c c に接続され、そのソースがドライブトランジスタ T 5 のドレインに接続され、そのゲートが走査線 D S L に接続されている。

#### 【 0 0 2 2 】

サンプリングトランジスタ T 1 は走査線 W S L によって選択されたときに動作し、信号線 D T L からの入力信号 V s i g をサンプリングしてノード N d 2 を介し保持容量 C 1 に保持させる。 10

ドライブトランジスタ T 5 は、保持容量 C 1 に保持された信号電位に応じて有機 E L 素子 1 を電流駆動する。

スイッチングトランジスタ T 3 は走査線 D S L によって選択されたときに導通して電源電位 V c c からドライブトランジスタ T 5 に電流を供給する。

第 1 , 第 2 の検知トランジスタ T 4 , T 2 は、それぞれ走査線 A Z L 1 , A Z L 2 によって所定のタイミングで選択されることで導通される。これによって有機 E L 素子 1 の電流駆動に先立ってドライブトランジスタ T 5 の閾値電圧 V t h を検知し、あらかじめその影響をキャンセルする為に該検知した閾値電圧を保持容量 C 1 に保持する動作 ( 閾値検出動作 ) が実行される。 20

#### 【 0 0 2 3 】

この画素回路 1 0 の正常な動作を保証する為の条件として、固定電位 V s s は、固定電位 V o f s からドライブトランジスタ T 5 の閾値電圧 V t h を差し引いたレベルよりも低く設定されている。すなわち、 $V s s < V o f s - V t h$  である。

また固定電位 V s s は、有機 E L 素子 1 の閾値電圧 V e l と、カソード電位 V c a t の和より小さく設定されている ( $V s s < V t h e l + V c a t$ ) 。

また固定電位 V o f s は、ドライブトランジスタ T 5 の閾値電圧 V t h と、有機 E L 素子 1 の閾値電圧 V t h e l と、カソード電圧 V c a t の和よりも小さく設定されている ( $V o f s < V t h + V t h e l + V c a t$ ) 。

例えば固定電位 V o f s はグランド電位、固定電位 V s s は負電位とされ、上記各条件を満たすようにされる。 30

#### 【 0 0 2 4 】

##### [ 2 . 画素回路の動作の参考例 ]

ここでは以上の画素回路 1 0 の構成において実行可能な、参考例としての動作を図 3 ~ 図 6 で説明する。

図 3 に走査線 W S L , A Z L 2 , A Z L 1 , D S L のタイミングチャートを示している。これは上記構成からわかるように、それぞれサンプリングトランジスタ T 1 , 検知トランジスタ T 2 , 検知トランジスタ T 4 , スwitchングトランジスタ T 3 のオン / オフタイミングとなる。 40

まず、この走査線 W S L , A Z L 2 , A Z L 1 , D S L のタイミングチャートと、図 5 , 図 6 の等価回路を参照して参考例としての動作を説明する。

#### 【 0 0 2 5 】

図 3 のタイミングチャートは、発光素子である有機 E L 素子 1 が発光駆動される 1 サイクル、例えば画像表示の 1 フレーム期間を表している。1 フレーム期間は、有機 E L 素子 1 の非発光期間と発光期間から成り、例えば時点 t m 1 が、前回の 1 フレームの終了タイミング、かつ今回の 1 フレームの開始タイミングとしている。

#### 【 0 0 2 6 】

図 3 の時点 t m 1 に至るまでの期間、つまり前のフレームの終了直前の期間では、走査線 W S L , A Z L 2 , A Z L 1 がローレベルにある一方、走査線 D S L がハイレベルにあ 50

る。従って図5(a)に示すように、スイッチングトランジスタT3がオン状態にある一方、サンプリングトランジスタT1、及び検知トランジスタT2、T4はオフ状態にある。

このときドライブトランジスタT5は保持容量C1に保持されている電位に応じて駆動電流I<sub>ds</sub>を流し、有機EL素子1を発光させている。このときドライブトランジスタT5のソース電位(ノードNd1の電位)は所定の動作点に保持されている。

図3のタイミングチャートには、ノードNd2、Nd1の電位も示しており、それぞれドライブトランジスタT5のゲート電位及びソース電位の変化を表わしている。

ドライブトランジスタT5は飽和領域で動作するように設定されているため、有機EL素子1に流れる電流I<sub>ds</sub>はドライブトランジスタT5のゲート・ソース間電圧V<sub>gs</sub>に応じて、上述した式1に示される値をとる。

#### 【0027】

時点t<sub>m1</sub>から、1フレーム期間が開始される。このとき、走査線AZL2、AZL1が共にローレベルからハイレベルに立ち上がる。この結果、図5(b)に示すように、検知トランジスタT2、T4が共にオフ状態からオン状態に切り替わる。

これによりノードNd2は急速に固定電位V<sub>ofs</sub>まで下がり、ノードNd1も急速に固定電位V<sub>ss</sub>まで下がる。つまりドライブトランジスタT5のゲート電圧はV<sub>ofs</sub>、ソース電圧はV<sub>ss</sub>という値に充電される。上記のように、V<sub>ss</sub> < V<sub>ofs</sub> - V<sub>th</sub>に設定されている為、ドライブトランジスタT5はオン状態を維持し、ドレイン電流I<sub>ds2</sub>が流れる。

そしてこのときドライブトランジスタT5のゲート・ソース間電圧V<sub>gs</sub>は、V<sub>ofs</sub> - V<sub>ss</sub>という値をとり、それに応じた電流I<sub>ds2</sub>が、図5(b)の破線で示すように、電源V<sub>cc</sub>側から固定電位V<sub>ss</sub>側に流れることになる。

また、有機EL素子1を非発光とするために、上述のように有機EL素子1にかかる電圧V<sub>e1</sub>(=ノードNd1電位)が、有機EL素子1の閾値電圧V<sub>th e1</sub>とカソード電圧V<sub>cat</sub>の和より小さくなるように固定電位V<sub>ofs</sub>、V<sub>ss</sub>の電圧値が設定されているため、有機EL素子1には電流は流れず、従って、非発光状態になる。

なお、この時点t<sub>m1</sub>となった後、検知トランジスタT2、T4はどちらが先にオンしてもよい。

#### 【0028】

時点t<sub>m2</sub>では、ブートストラップ機能のための閾値検出動作が開始される。このため走査線AZL1がハイレベルからローレベルに戻され図5(c)のように検知トランジスタT4がオフ状態とされる。

そして有機EL素子1の等価回路は図5(c)に示されるようにダイオードと容量で表されるため、ノードNd1の電圧V<sub>e1</sub>について、V<sub>e1</sub> = V<sub>cat</sub> + V<sub>th e1</sub>(有機EL素子1のリーク電流がドライブトランジスタT5に流れる電流よりもかなり小さい)である限り、ドライブトランジスタT5の電流は保持容量C1と有機EL素子1の容量C<sub>e1</sub>を充電するために使われる。

このときドライブトランジスタT5を流れるドレイン電流の電流路が遮断される為、有機EL素子1にかかる電圧V<sub>e1</sub>(=ノードNd1電位)は時間と共に図6(d)のように上昇してゆく。

一定時間経過後、ドライブトランジスタT5のゲート・ソース間電圧V<sub>gs</sub>は閾値電圧V<sub>th</sub>をとる。このとき有機EL素子1にかかる電圧V<sub>e1</sub> = V<sub>ofs</sub> - V<sub>th</sub> - V<sub>cat</sub> + V<sub>th e1</sub>となっている。

このときに、ノードNd1とノードNd2の間に現われた電位差V<sub>th</sub>(即ちドライブトランジスタT5の閾値電圧)は保持容量C1に保持されることになる。

このように閾値検出動作として、検知トランジスタT2、T4が走査線AZL2、AZL1によってそれぞれ適切なタイミングで選択された動作することで、ドライブトランジスタT5の閾値電圧V<sub>th</sub>を検知し、これを保持容量C1に保持する。

#### 【0029】

10

20

30

40

50

時点  $t_{m3}$  では、走査線  $AZL2$  がローレベルとされ、図 5 (d) のように検知トランジスタ  $T2$  がオフとされる。この時点で閾値検出動作が終了される。

次に時点  $t_{m4}$  で走査線  $DSL$  がローレベルとされ、図 6 (a) のようにスイッチングトランジスタ  $T3$  がオフとされる。これによりドレイン電流は流れなくなる。

#### 【0030】

時点  $t_{m5}$  では、走査線  $WSL$  がハイレベルとされ、図 6 (b) のようにサンプリングトランジスタ  $T1$  がオンとされて信号線  $DTL$  からの信号電圧  $V_{sig}$  の保持容量  $C1$  への書込が行われる。これによりドライブトランジスタ  $T5$  のゲート電圧が信号線  $DTL$  からの信号電圧  $V_{sig}$  とされる。

このとき、ドライブトランジスタ  $T5$  のゲート・ソース間電圧  $V_{gs}$  は保持容量  $C1$ 、有機  $EL$  素子 1 の寄生容量  $C_{e1}$ 、ドライブトランジスタ  $T5$  の寄生容量  $C2$  によって式 2 のように決定される。

$$V_{gs} = (C_{e1} / (C_{e1} + C1 + C2)) \cdot (V_{sig} - V_{ofs}) + V_{th} \quad \dots (式 2)$$

しかし、寄生容量  $C_{e1}$  は容量  $C1$ 、 $C2$  に比べて大きいために、ドライブトランジスタ  $T5$  のゲート・ソース間電圧  $V_{gs}$  は、ほぼ  $V_{sig} + V_{th}$  となる。

#### 【0031】

信号線  $DTL$  からの信号電圧  $V_{sig}$  の書込が終了した時点  $t_{m6}$  の後に、時点  $t_{m7}$  で走査線  $DSL$  がハイレベルとされ、図 6 (c) のようにスイッチングトランジスタ  $T3$  がオンとされることで、ドライブトランジスタ  $T5$  のドレイン電圧が電源電圧まで上昇される。

保持容量  $C1$  の作用によりドライブトランジスタ  $T5$  のゲート・ソース間電圧  $V_{gs}$  は一定であるので、ドライブトランジスタ  $T5$  は一定電流  $I_{ds3}$  を有機  $EL$  素子 1 に流し、ノード  $Nd1$  の電位は有機  $EL$  素子 1 に電流が流れる電圧まで上昇し、これにより有機  $EL$  素子 1 は発光する。つまり今回のフレームにおける発光期間が開始される。

#### 【0032】

参考例としての動作は以上のようになるが、実施の形態としての図 2 の画素回路 10 においても、有機  $EL$  素子 1 は発光時間が長くなるとその  $I-V$  特性は変化してしまう。そのためノード  $Nd1$  の電位も変化する。

しかしながら、上記動作の場合、ドライブトランジスタ  $T5$  のゲート・ソース間電圧  $V_{gs}$  は一定値に保たれているので有機  $EL$  素子 1 に流れる電流は変化しない。よって有機  $EL$  素子 1 の  $I-V$  特性が劣化しても、一定電流  $I_{ds}$  が常に流れ続け、有機  $EL$  素子 1 の輝度が変化することはない。

#### 【0033】

ただし、上記参考例としての動作では、閾値検出動作の終了後 (時点  $t_{m3}$  以降) において不都合が発生する場合がある。

閾値検出動作終了後の動作としては、時点  $t_{m3}$  で検知トランジスタ  $T2$  をオフすることで、保持容量  $C1$  に充電されている電圧は一定となり、図 5 (d) のようにドライブトランジスタ  $T5$  は電流  $I_{ds2}$  を流し続ける。電流  $I_{ds2}$  が流れ続けることで有機  $EL$  素子 1 にかかるドライブトランジスタ  $T5$  のソース電圧 (ノード  $Nd1$  の電位) は、図 3 に示すように時間とともに上昇していく。

ドライブトランジスタ  $T5$  のゲート・ソース間電圧  $V_{gs}$  は保持容量  $C1$  によって一定に保持されているため、図 3 のようにソース電圧の変化に合わせてゲート電圧も変化してしまう。

このように時点  $t_{m3}$  以降、ドライブトランジスタ  $T5$  のゲート電圧 ( $Nd2$ ) とソース電圧 ( $Nd1$ ) が上昇してしまうが、このときノード  $Nd1$  の電位 (有機  $EL$  素子 1 にかかるソース電圧) である  $V_{e1}$  が  $V_{e1} + V_{thel} + V_{cat}$  となり、図のようにソース電圧 ( $Nd1$ ) が有機  $EL$  素子 1 の閾値電圧  $V_{thel}$  を越えてしまうと、有機  $EL$  素子 1 に電流が流れてしまう。即ち図中  $X$  で示す期間、僅かに発光してしまう。

また、このようにソース電圧 ( $Nd1$ ) が有機  $EL$  素子 1 の閾値電圧  $V_{thel}$  を越え

10

20

30

40

50

てしまうと、時点  $t_{m4}$  でスイッチングトランジスタ  $T_3$  がオフしたときに、ノード  $N_{d1}$  の電位は有機  $EL$  素子 1 に電流が流れなくなる電位までしか低下しないため、ノード  $N_{d1}$  の電位  $V_{e1}$  は、 $V_{e1} = V_{th e1} + V_{c a t}$  となる。そしてゲート電圧 ( $N_{d2}$ ) は  $V_{e1} + V_{t h}$  ( $= V_{th e1} + V_{c a t} + V_{t h}$ ) という値をとることになる。

さらに時点  $t_{m5} \sim t_{m6}$  の書き込み動作において、ゲート電圧は入力信号  $V_{s i g}$  に充電されるので、書き込み後のドライブトランジスタ  $T_5$  のゲート・ソース間電圧  $V_{g s}$  は、 $V_{g s} = V_{s i g} - V_{th e1} - V_{c a t}$  となる。

この式からわかるように、ゲート・ソース間電圧  $V_{g s}$  にドライブトランジスタ  $T_d$  の閾値電圧  $V_{t h}$  が反映されていない状態となり、つまりドライブトランジスタ  $T_d$  の閾値電圧の変動はキャンセルされないものになってしまう。

#### 【0034】

また、時点  $t_{m3}$  以降のドライブトランジスタ  $T_5$  のゲート電圧 ( $N_{d2}$ ) とソース電圧 ( $N_{d1}$ ) が上昇が、 $V_{e1} < V_{th e1} + V_{c a t}$ 、つまりソース電圧が有機  $EL$  素子 1 の閾値電圧  $V_{th e1}$  を越えなかったとしても問題がある。

図 4 は、図 3 と同様のタイミングチャートにおいて、 $V_{e1} < V_{th e1} + V_{c a t}$  となった場合を示しており、時点  $t_{m3}$  以降のノード  $N_{d1}$ 、 $N_{d2}$  の電位上昇があっても、ソース電圧 ( $N_{d1}$ ) が有機  $EL$  素子 1 の閾値電圧  $V_{th e1}$  を越えない場合を示している。

ところが実線の場合と破線の場合とを示すように、ドライブトランジスタ  $T_5$  の駆動能力の違い (個体差) によって電流量がばらつく。つまり或る画素では実線のように変化しても、或る画素では破線のように変化するようなバラツキが生じる。これによって発光期間における各有機  $EL$  素子 1 の発光輝度のバラツキが生じる。

このように各画素回路 10 でのドライブトランジスタ  $T_5$  の特性のバラツキによって表示輝度がばらついてしまい、表示画像上でいわゆる面ザラや階調つぶれが発生してしまう。

この現象の対策としては閾値検出時間を長く取り時点  $t_{m3} \sim t_{m4}$  を小さくすることでドライブトランジスタ  $T_5$  のソース電圧の変異量を小さくするということが考えられるが、閾値検出時間を長く取ることで発光期間が短くなってしまい、所望の輝度が得られないという問題が発生してしまう。

#### 【0035】

##### [ 3 . 実施の形態の画素回路の動作 ]

以上のように参考例としての動作では、特に閾値検出動作を終了した時点  $t_{m3}$  以降の動作において、正常に閾値電圧の変動キャンセル機能が働かないことや、ドライブトランジスタ  $T_5$  の電流駆動能力個体差の影響が生じてしまうことがある。

そこで本実施の形態としては、上記図 1、図 2 の画素回路構成において、以下のように動作するようにしている。

実施の形態の動作を図 7 ~ 図 9 で説明する。

図 7 は、上記図 3 と同様に、発光素子である有機  $EL$  素子 1 が発光駆動される 1 サイクル、例えば画像表示の 1 フレーム期間での走査線  $W S L$ 、 $A Z L 2$ 、 $A Z L 1$ 、 $D S L$  のタイミングチャート、及びドライブトランジスタ  $T_5$  のゲート電圧 (ノード  $N_{d2}$ )、ソース電圧 (ノード  $N_{d1}$ ) の変化を示している。また、図 8、図 9 は各時点の等価回路を示している。

#### 【0036】

図 7 では、時点  $t_{m11}$  から 1 フレーム期間が開始されるとしている。この時点  $t_{m1}$  に至るまでの期間、つまり前のフレームの終了直前の期間では、走査線  $W S L$ 、 $A Z L 2$ 、 $A Z L 1$  がローレベルにある一方、走査線  $D S L$  がハイレベルにある。従って図 8 (a) に示すように、スイッチングトランジスタ  $T_3$  がオン状態にある一方、サンプリングトランジスタ  $T_1$ 、及び検知トランジスタ  $T_2$ 、 $T_4$  はオフ状態にある。

このときドライブトランジスタ  $T_5$  は保持容量  $C_1$  に保持されている電位に応じて駆動

電流  $I_{ds}$  を流し、有機 EL 素子 1 を発光させている。このときドライブトランジスタ T5 のソース電位（ノード Nd1 の電位）は所定の動作点に保持されている。

ドライブトランジスタ T5 は飽和領域で動作するように設定されているため、有機 EL 素子 1 に流れる電流  $I_{ds}$  はドライブトランジスタ T5 のゲート・ソース間電圧  $V_{gs}$  に応じて、上述した式 1 に示される値をとる。

#### 【0037】

時点  $t_{m11}$  から、1 フレーム期間が開始される。このとき、走査線 AZL2、AZL1 が共にローレベルからハイレベルに立ち上がる。この結果、図 8 (b) に示すように、検知トランジスタ T2、T4 が共にオフ状態からオン状態に切り替わる。

これによりノード Nd2 は急速に固定電位  $V_{ofs}$  まで下がり、ノード Nd1 も急速に固定電位  $V_{ss}$  まで下がる。つまりドライブトランジスタ T5 のゲート電圧は  $V_{ofs}$ 、ソース電圧は  $V_{ss}$  という値に充電される。上記のように、 $V_{ss} < V_{ofs} - V_{th}$  に設定されている為、ドライブトランジスタ T5 はオン状態を維持し、ドレイン電流  $I_{ds2}$  が流れる。

そしてこのときドライブトランジスタ T5 のゲート・ソース間電圧  $V_{gs}$  は、 $V_{ofs} - V_{ss}$  という値をとり、それに応じた電流  $I_{ds2}$  が、図 8 (b) の破線で示すように、電源  $V_{cc}$  側から固定電位  $V_{ss}$  側に流れることになる。

また、有機 EL 素子 1 を非発光とするために、上述のように有機 EL 素子 1 にかかる電圧  $V_{el}$  (= ノード Nd1 電位) が、有機 EL 素子 1 の閾値電圧  $V_{thel}$  とカソード電圧  $V_{cat}$  の和より小さくなるように固定電位  $V_{ofs}$ 、 $V_{ss}$  の電圧値が設定されているため、有機 EL 素子 1 には電流は流れず、従って、非発光状態になる。

なお、この時点  $t_{m11}$  となった後、検知トランジスタ T2、T4 はどちらが先にオンしてもよい。

#### 【0038】

時点  $t_{m12}$  では、ブートストラップ機能のための閾値検出動作が開始される。このため走査線 AZL1 がハイレベルからローレベルに戻され図 8 (c) のように検知トランジスタ T4 がオフ状態とされる。

そして有機 EL 素子 1 の等価回路はダイオードと容量で表されるため、 $V_{el} = V_{cat} + V_{thel}$  (有機 EL 素子 1 のリーク電流がドライブトランジスタ T5 に流れる電流よりもかなり小さい) である限り、ドライブトランジスタ T5 の電流は保持容量  $C1$  と有機 EL 素子 1 の容量  $C_{el}$  を充電するために使われる。

このときドライブトランジスタ T5 を流れるドレイン電流の電流路が遮断される為、有機 EL 素子 1 にかかる電圧  $V_{el}$  (= ノード Nd1 電位) は上記参考例と同様図 6 (d) のように、時間と共に上昇してゆく。

一定時間経過後、ドライブトランジスタ T5 のゲート・ソース間電圧  $V_{gs}$  は閾値電圧  $V_{th}$  をとる。このとき有機 EL 素子 1 にかかる電圧  $V_{el} = V_{ofs} - V_{th} - V_{cat} + V_{thel}$  となっている。

このときに、ノード Nd1 とノード Nd2 の間に現われた電位差  $V_{th}$  (即ちドライブトランジスタ T5 の閾値電圧) は保持容量  $C1$  に保持されることになる。つまり上記参考例と同様に、閾値検出動作として、検知トランジスタ T2、T4 及びスイッチングトランジスタ T3 が走査線 AZL2、AZL1 及び DSL によってそれぞれ適切なタイミングで選択されて動作することで、ドライブトランジスタ T5 の閾値電圧  $V_{th}$  を検知し、これを保持容量  $C1$  に保持する。

#### 【0039】

この図 7 の実施の形態の動作では、時点  $t_{m13}$  において、走査線 DSL がローレベルとされ、図 8 (d) のようにスイッチングトランジスタ T3 がオフとされる。これによって電流が流れなくなり、この時点で閾値検出動作が終了される。

その後、時点  $t_{m14}$  で走査線 AZL2 がローレベルとされ、図 9 (a) のように検知トランジスタ T2 がオフとされる。

#### 【0040】

10

20

30

40

50

次に時点  $t_{m15}$  では、走査線  $W S L$  がハイレベルとされ、図 9 ( b ) のようにサンプリングトランジスタ  $T 1$  がオンとされて信号線  $D T L$  からの信号電圧  $V_{sig}$  の保持容量  $C 1$  への書込が行われる。これによりドライブトランジスタ  $T 5$  のゲート電圧が信号線  $D T L$  からの信号電圧  $V_{sig}$  とされる。

このとき、ドライブトランジスタ  $T 5$  のゲート・ソース間電圧  $V_{gs}$  は保持容量  $C 1$ 、有機  $E L$  素子 1 の寄生容量  $C_{e1}$ 、ドライブトランジスタ  $T 5$  の寄生容量  $C 2$  によって上述した式 2 のように決定される。

ただし、寄生容量  $C_{e1}$  は容量  $C 1$ 、 $C 2$  に比べて大きいために、ドライブトランジスタ  $T 5$  のゲート・ソース間電圧  $V_{gs}$  は、ほぼ  $V_{sig} + V_{th}$  となる。

#### 【 0 0 4 1 】

信号線  $D T L$  からの信号電圧  $V_{sig}$  の書込が終了した時点  $t_{m16}$  の後に、時点  $t_{m17}$  で走査線  $D S L$  がハイレベルとされ、図 9 ( c ) のようにスイッチングトランジスタ  $T 3$  がオンとされることで、ドライブトランジスタ  $T 5$  のドレイン電圧が電源電圧まで上昇される。

保持容量  $C 1$  の作用によりドライブトランジスタ  $T 5$  のゲート・ソース間電圧  $V_{gs}$  は一定であるので、ドライブトランジスタ  $T 5$  は一定電流  $I_{ds3}$  を有機  $E L$  素子 1 に流し、ノード  $N d 1$  の電位は有機  $E L$  素子 1 に電流が流れる電圧まで上昇し、これにより有機  $E L$  素子 1 は発光する。つまり今回のフレームにおける発光期間が開始される。

#### 【 0 0 4 2 】

この実施の形態の動作でも、有機  $E L$  素子 1 の  $I - V$  特性は変化は補償される。つまりドライブトランジスタ  $T 5$  のゲート・ソース間電圧  $V_{gs}$  は一定値に保たれているので有機  $E L$  素子 1 に流れる電流は変化しない。よって有機  $E L$  素子 1 の  $I - V$  特性が劣化しても、一定電流  $I_{ds}$  が常に流れ続け、有機  $E L$  素子 1 の輝度が変化することはない。

さらに本実施の形態の動作として、上記参考例と異なる点は、時点  $t_{m13}$  で、スイッチングトランジスタ  $T 3$  をオフすることで閾値検出動作を終了させ、その後に時点  $t_{m14}$  で検知トランジスタ  $T 2$  をオフすることにある。

つまり、閾値検出動作は、時点  $t_{m12}$  で検知トランジスタ  $T 4$  がオフとされることで開始され、時点  $t_{m13}$  でスイッチングトランジスタ  $T 3$  をオフすることで終了される。

スイッチングトランジスタ  $T 3$  をオフする際、検知トランジスタ  $T 2$  はオンしたままであるので、ドライブトランジスタ  $T 5$  のゲート電圧は一定値  $V_{ofs}$  に保持されたままである。

またスイッチングトランジスタ  $T 3$  を先にオフするために、ドライブトランジスタ  $T 5$  のゲート・ソース間電圧  $V_{gs}$  は一定値だが、ドレインはフローティング状態となり電流の供給源がないため電流は流れない。

従って図 7 に示すように、ゲート電圧 ( $N d 2$ ) 及びソース電圧 ( $N d 1$ ) は、時点  $t_{m13}$  から  $t_{m15}$  まで、変動することはなくなり、ドライブトランジスタ  $T 5$  のゲート電圧を  $V_{ofs}$  としたまま時点  $t_{m15}$  からの書き込み動作を行うことができるため、正常に閾値キャンセル動作を行うことができるものとなる。

より詳しく言えば、時点  $t_{m13}$  で閾値検出動作が終了された後、ゲート電圧 ( $N d 2$ ) とともにソース電圧 ( $N d 1$ ) が上昇し、有機  $E L$  素子 1 の閾値電圧  $V_{thel}$  を越えて電流が流れてしまうことがなく、これによって非発光期間で発光してしまったり、ゲート・ソース間電圧  $V_{gs}$  にドライブトランジスタ  $T d$  の閾値電圧  $V_{th}$  が反映されていない状態となることは解消される。

また閾値検出動作終了後にドライブトランジスタ  $T 5$  の駆動能力の差によって電流量がばらつくことも、本例の場合、そもそも時点  $t_{m13}$  以降、ドライブトランジスタ  $T 5$  が電源電圧  $V_{cc}$  から切り離されるため、発生しない。

このため、閾値電圧の変動キャンセル機能は適正に機能し、また画質劣化、階調つぶれのない表示画質を得ることができる。

そして、ドライブトランジスタ  $T 5$  に  $n$  チャンネル  $T F T$  を使用した本例のソースフォロワーとしての画素回路 1 0 において、適正に閾値電圧の変動及び有機  $E L$  素子 1 の経時劣

10

20

30

40

50

化の補償が実現できることで、画素回路 10 のトランジスタを全て n チャンネル化することに問題がなくなり、一般的なアモルファスシリコンのプロセスを導入することが可能となるため、低コスト化が実現できる。

さらに本実施の形態の動作によれば、閾値検出期間を短くすることができ、画質劣化なしに高輝度を得ることも可能である。

【図面の簡単な説明】

【0043】

【図1】本発明の実施の形態の表示装置のブロック図である。

【図2】実施の形態の表示装置の画素回路の回路図である。

【図3】参考例としての動作の説明図である。

10

【図4】参考例としての動作の説明図である。

【図5】参考例の動作における各時点の等価回路図である。

【図6】参考例の動作における各時点の等価回路図である。

【図7】実施の形態の動作の説明図である。

【図8】実施の形態の動作における各時点の等価回路図である。

【図9】実施の形態の動作における各時点の等価回路図である。

【図10】従来の有機EL表示装置のブロック図である。

【図11】従来の有機EL表示装置の画素回路の回路図である。

【図12】有機EL表示の経時変化の説明図である。

【図13】従来の有機EL表示装置の画素回路の回路図である。

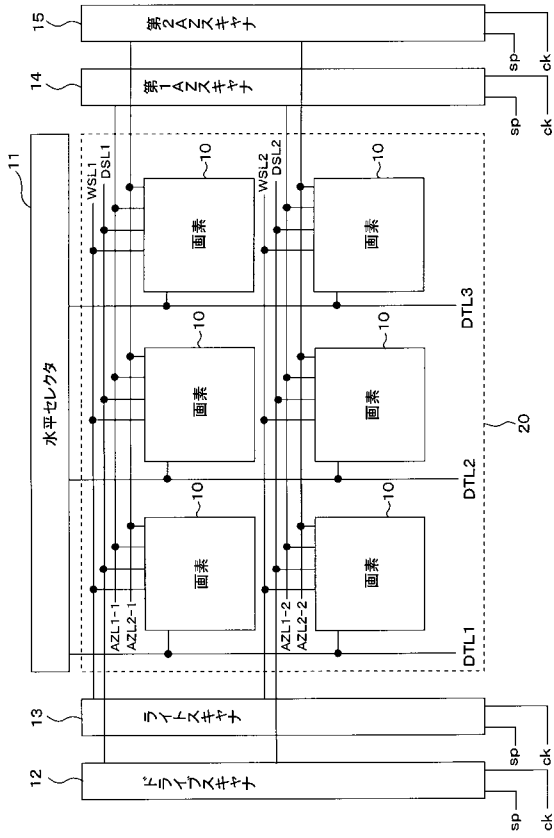
20

【符号の説明】

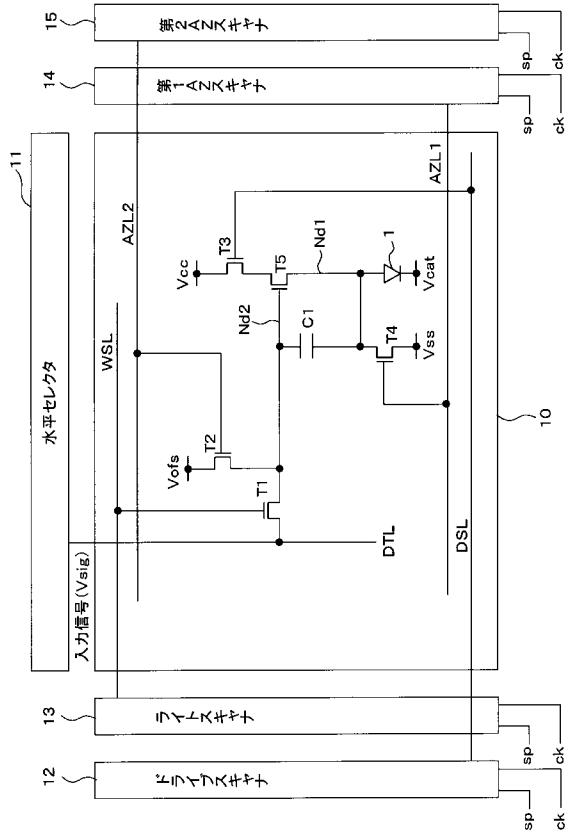
【0044】

1 有機EL素子、10 画素回路、11 水平セレクタ、12 ドライブスキャナ、13 ライトスキャナ、14 第1AZスキャナ、15 第2AZスキャナ、C1 保持容量、T1 サンプリングトランジスタ、T2, T4 検知トランジスタ、T3 スイッチングトランジスタ

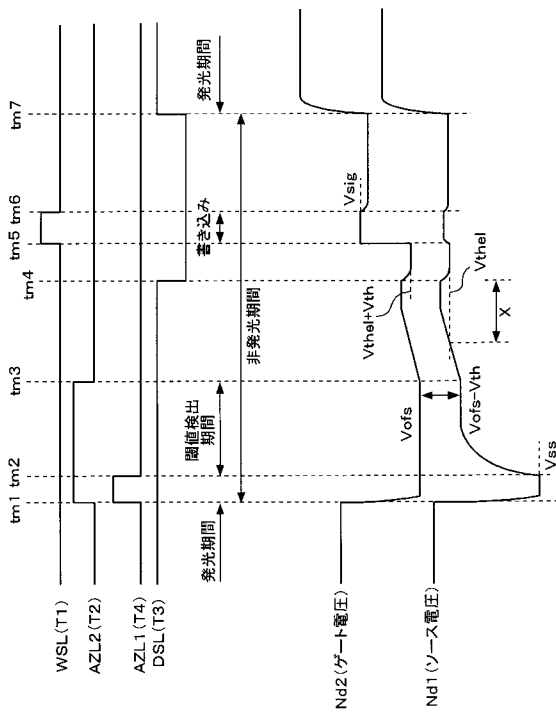
【図 1】



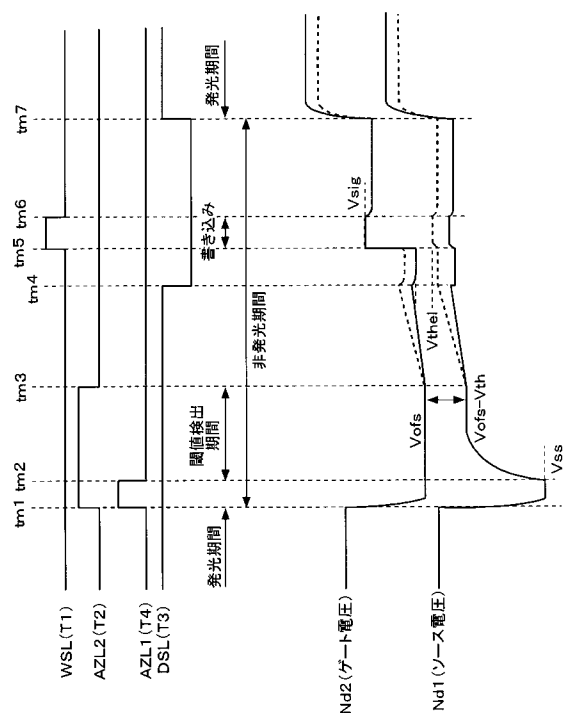
【図 2】



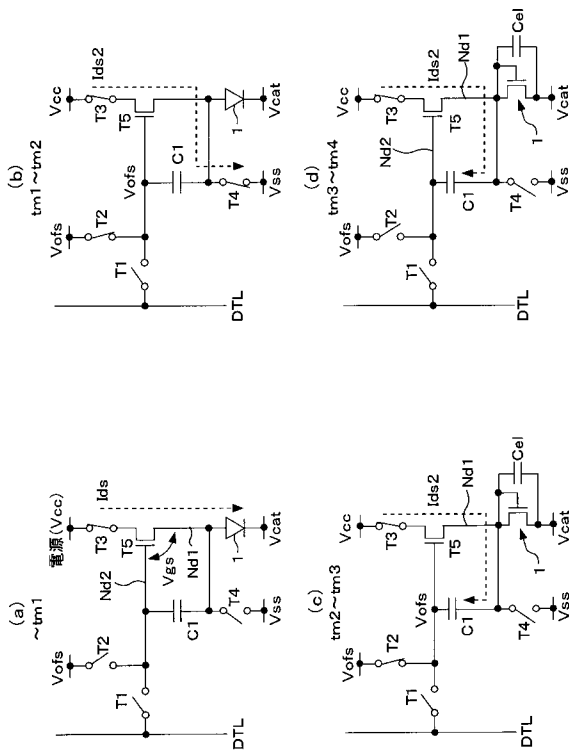
【図 3】



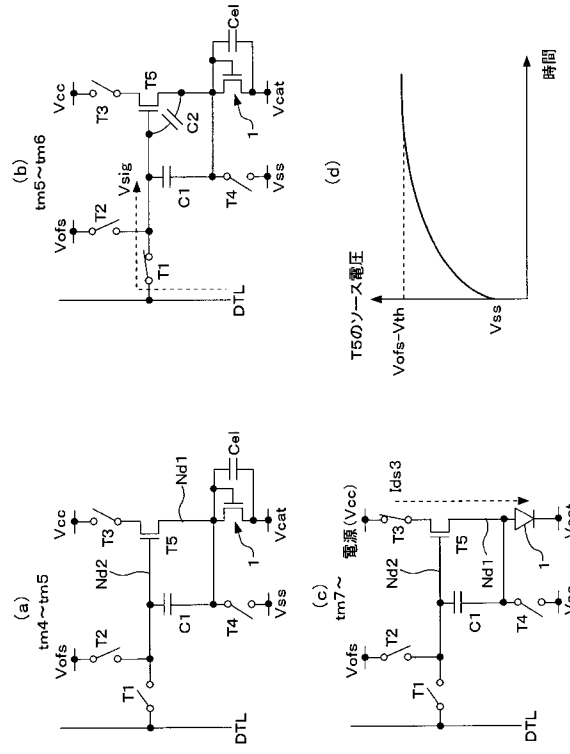
【図 4】



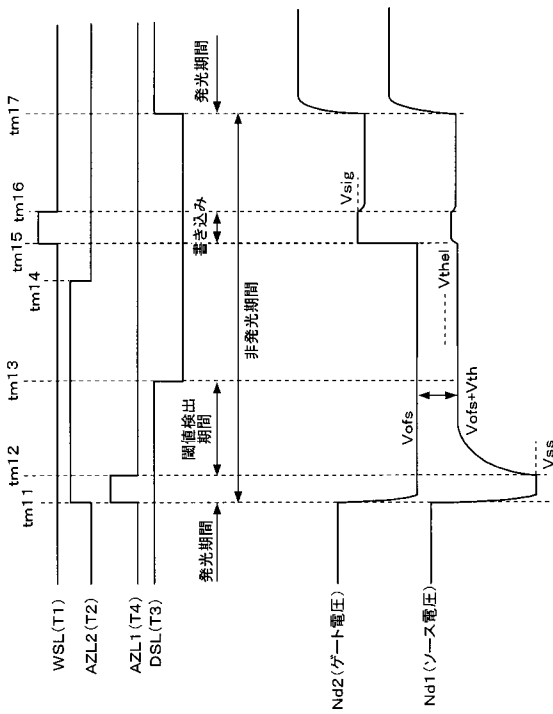
【図5】



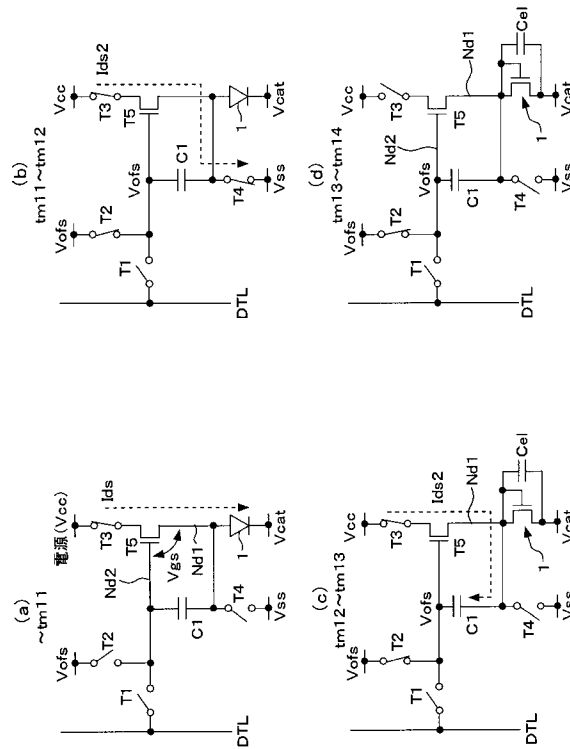
【図6】



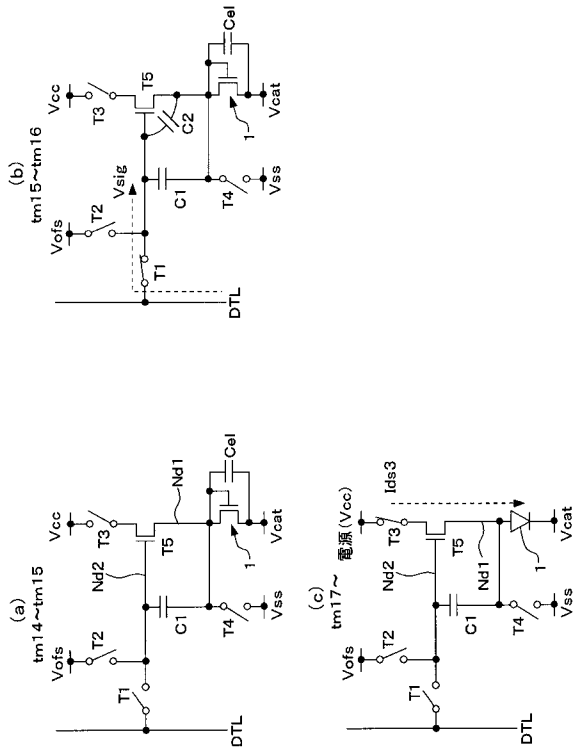
【図7】



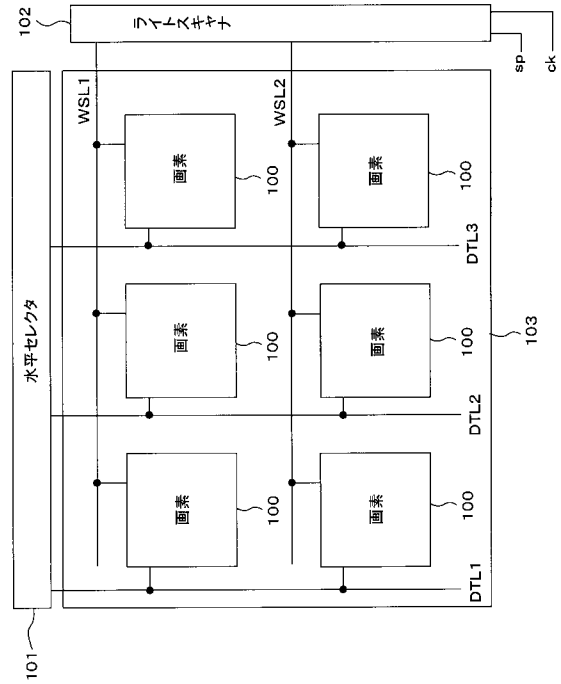
【図8】



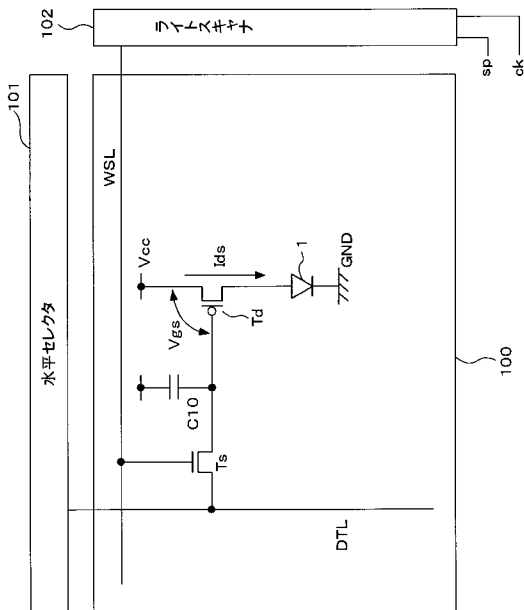
【図9】



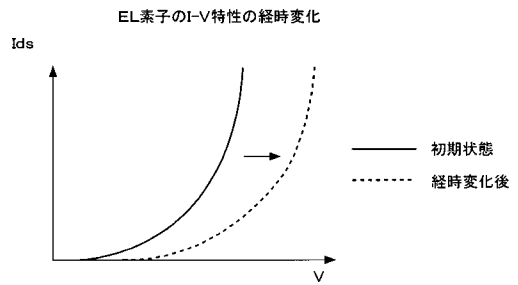
【図10】



【図11】



【図12】





---

フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 4 1 D
	G 0 9 G 3/20	6 4 2 A
	G 0 9 G 3/20	6 4 2 D
	G 0 9 G 3/20	6 7 0 J
	H 0 5 B 33/14	A

(72)発明者 山下 淳一

東京都品川区北品川6丁目7番35号 ソニー株式会社内

Fターム(参考) 3K007 AB02 AB11 AB17 BA06 DB03 GA00 GA04

5C080 AA06 BB05 DD03 DD05 DD29 EE28 EE29 FF11 JJ02 JJ03

JJ04 JJ05

专利名称(译)	表示装置、表示方法		
公开(公告)号	<a href="#">JP2006227238A</a>	公开(公告)日	2006-08-31
申请号	JP2005040093	申请日	2005-02-17
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山本哲郎 内野勝秀 山下淳一		
发明人	山本 哲郎 内野 勝秀 山下 淳一		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.K G09G3/30.J G09G3/20.611.H G09G3/20.621.A G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A G09G3/20.642.D G09G3/20.670.J H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB02 3K007/AB11 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD05 5C080/DD29 5C080/EE28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC33 3K107/EE03 3K107/EE04 3K107/HH02 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB22 5C380/BA36 5C380/BA39 5C380/BB02 5C380/BB21 5C380/BD02 5C380/BD05 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB16 5C380/CB18 5C380/CB31 5C380/CC02 5C380/CC04 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC62 5C380/CC65 5C380/CD012 5C380/CD015 5C380/DA02 5C380/DA06 5C380/DA47 5C380/HA05 5C380/HA06 5C380/HA08 5C380/HA12 5C380/HA13		
代理人(译)	铃木信夫		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

解决的问题：使用n沟道TFT在像素电路中实现高质量的图像显示。像素电路包括五个N沟道薄膜晶体管，包括有机EL元件，一个存储电容器，采样晶体管，驱动晶体管，开关晶体管以及第一和第二检测晶体管。此外，它具有保持电容器自举功能，该功能可补偿驱动晶体管的阈值电压波动和有机EL元件随时间的劣化，并补偿有机EL元件的I-V特性随时间变化和驱动晶体管阈值电压的波动。自举驱动晶体管阈值检测操作的开始通过关闭第一检测晶体管T1来确定，并且阈值检测操作的结束通过关闭连接驱动晶体管的漏极和电源电位的开关晶体管T3来关闭。通过确定，避免了在阈值检测操作之后由流过驱动晶体管的电流引起的图像质量缺陷。 [选择图]图7

