

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002 - 132184

(P2002 - 132184A)

(43)公開日 平成14年5月9日(2002.5.9)

(51) Int. Cl. ⁷	識別記号	F I	テ-マ-コ-ト* (参考)
G 0 9 F 9/30	338	G 0 9 F 9/30	338 3 K 0 0 7
	365		365 Z 5 C 0 9 4
H 0 1 L 21/20		H 0 1 L 21/20	5 F 0 5 2
29/786		H 0 5 B 33/10	5 F 1 1 0
21/336		33/14	A
審査請求 未請求 請求項の数 7 O L (全 7 数) 最終頁に続く			

(21)出願番号 特願2000 - 321247(P2000 - 321247)

(22)出願日 平成12年10月20日(2000.10.20)

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 佐野 景一

大阪府守口市京阪本通2丁目5番5号 三洋電
機株式会社内

(74)代理人 100111383

弁理士 芝野 正雅

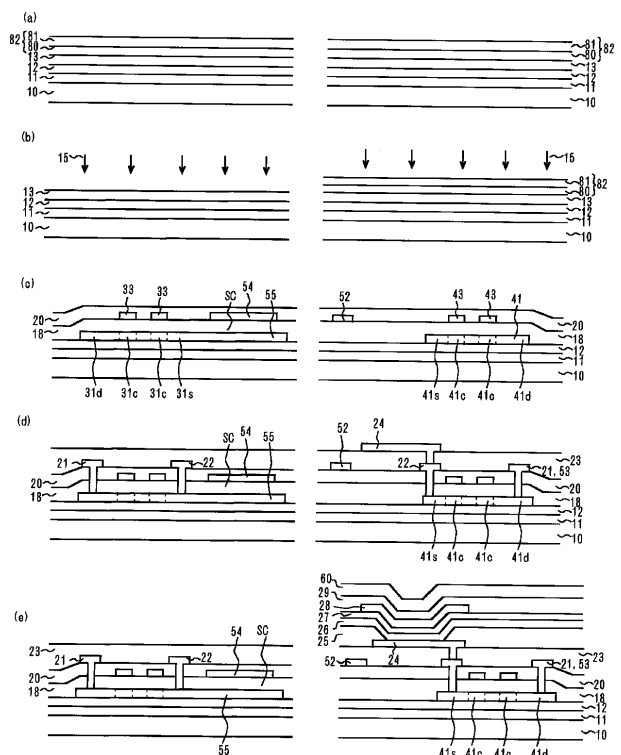
最終頁に続く

(54)【発明の名称】 エレクトロルミネッセンス表示装置及びその製造方法

(57)【要約】

【課題】 高速スイッチング性を有する半導体素子と、特性の均一な半導体素子とを備えたE L表示装置を提供することを目的とする。

【解決手段】 絶縁性基板10上に、ゲート信号を供給する複数のゲート信号線51と、ドレイン信号を供給する複数のドレイン信号線52が配置されており、それらの両信号線51, 52の交差部近傍には、それらの両信号線51, 52に接続されたスイッチング用T F T 30と、ゲート43がT F T 30のソース31sに、ドレイン41dが電源線53に、ソース41sがE L素子90に接続されたE L素子駆動用T F T 40を備えたE L表示装置であって、スイッチング用T F T 30の能動層の半導体膜はレーザ光を照射して多結晶化した多結晶シリコン膜31からなり、E L素子駆動用T F T 40のそれは550 で2時間の加熱処理を施して多結晶化した多結晶シリコン膜41からなる。



【特許請求の範囲】

【請求項 1】 絶縁性基板上に、互いに交差したゲート信号線及びドレイン信号線に接続された第 1 半導体素子、及び該第 1 半導体素子を介して前記ドレイン信号線のドレイン信号に応じてエレクトロルミネッセンス素子に電流を供給する第 2 半導体素子を備えたエレクトロルミネッセンス表示装置の製造方法において、前記絶縁性基板の一主面上に、前記第 1 及び第 2 半導体素子の能動層である非晶質半導体膜を形成する工程と、該半導体膜のうち前記第 2 半導体素子の能動層を覆うように遮光膜を形成した後に、前記絶縁性基板の一主面側にレーザ光を照射して前記第 1 半導体素子の能動層の非晶質半導体膜を多結晶化する工程と、を備えたことを特徴とするエレクトロルミネッセンス表示装置の製造方法。

【請求項 2】 前記第 1 半導体素子の能動層の非晶質半導体膜を多結晶化する工程の後に、前記遮光膜を除去した後加熱処理を施して前記第 2 半導体素子の能動層の非晶質半導体膜を多結晶化することを特徴とする請求項 1 に記載のエレクトロルミネッセンス表示装置の製造方法。

【請求項 3】 前記第 1 及び第 2 の半導体素子は、薄膜トランジスタであることを特徴とする請求項 1 又は 2 に記載のエレクトロルミネッセンス表示装置の製造方法。

【請求項 4】 前記遮光膜は、金属膜であることを特徴とする請求項 1～3 のうちいずれか 1 項に記載のエレクトロルミネッセンス表示装置の製造方法。

【請求項 5】 前記遮光膜と前記非晶質半導体膜との間に保護膜を形成することを特徴とする請求項 1～4 のうちいずれか 1 項に記載のエレクトロルミネッセンス表示装置の製造方法。

【請求項 6】 絶縁性基板上に、互いに交差した複数のゲート信号線及び複数のドレイン信号線に接続された第 1 半導体素子、及び該第 1 半導体素子を介して前記ドレイン信号線のドレイン信号に応じてエレクトロルミネッセンス素子に電流を供給する素子駆動用半導体素子を備えたエレクトロルミネッセンス表示装置において、前記第 1 半導体素子の能動層である非晶質半導体膜はレーザ光を照射して多結晶化した多結晶半導体膜であり、前記第 2 半導体素子の能動層である非晶質半導体膜は加熱処理によって多結晶化した多結晶半導体膜であることを特徴とするエレクトロルミネッセンス表示装置。

【請求項 7】 前記第 1 及び第 2 の半導体素子は、薄膜トランジスタであることを特徴とする請求項 6 に記載のエレクトロルミネッセンス表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ (Thin Film Transistor: 以下、「TFT」と称する。) を備えたエレクトロルミネッセンス (Elecrolumi

nescence、以下、「EL」と称する。) 表示装置に関する。

【0002】

【従来の技術】近年、EL 表示装置は携帯可能な表示装置、例えば携帯用テレビ、携帯電話等が市場ニーズとして要求されており、それに応じて小型化、軽量化、省消費電力化の要求に対応すべく研究開発も盛んである。

【0003】図 2 に EL 表示装置の表示画素近傍の平面図を示し、図 3 の左側半分には図 2 中の A - A 線に沿ったスイッチング用 TFT の製造工程断面図を示し、図 3 の右側半分には図 2 中の B - B 線に沿った EL 素子駆動用 TFT の製造工程断面図を示す。

【0004】図 2 に示すように、絶縁性基板 10 上に、ゲート信号を供給する複数のゲート信号線 51 と、ドレイン信号を供給する複数のドレイン信号線 52 とが互いに交差して配置されている。

【0005】また、ドレイン信号線 52 と並行に有機 EL 素子 90 を駆動するための電流を供給する電源線が配置されており、またゲート信号線 51 と並行にドレイン信号線 52 から供給されたドレイン信号を 1 フィールド期間保持する保持容量 SC の一方の電極である保持容量電極線 54 が配置されている。

【0006】また、それらの両信号線 51, 52 の交差部近傍には、スイッチング用 TFT 30、素子駆動用 TFT 40 及び有機 EL 素子 90 が配置されている。

【0007】スイッチング用 TFT 30 においては、ゲート 33 はゲート信号線 51 に、ドレイン 31d はドレイン信号線 52 に、ソース 31s は保持容量 SC の一方の電極 55 及び素子駆動用 TFT 40 のゲート 43 に接続されており、素子駆動用 TFT 40 においては、ゲート 43 はスイッチング用 TFT 30 のソース 31s 及び保持容量 SC の一方の電極 55 に、ドレイン 41d は有機 EL 素子 90 を駆動するための電流を供給する電源線 53 に、ソース 41s は有機 EL 素子 90 の陽極 24 に接続されている。

【0008】図 3 に基づいて、従来の EL 表示装置の製造方法について説明する。

【0009】工程 1 (図 3 (a)) : 無アルカリガラス、石英ガラス等からなる絶縁性基板 10 上に、CVD 法を用いて SiO₂ 膜 11 及び SiN 膜 12 を順に形成する。その SiN 膜 12 の上に、非晶質シリコン膜 13 を CVD 法を用いて形成する。

【0010】工程 2 (図 3 (b)) : XeCl (波長 308 nm) 等の線状のエキシマレーザ光 15 を約 30 μm ピッチで、基板 10 の一方の辺から他方の辺に向かって走査させて基板全面に照射する。そうして、非晶質シリコン膜 13 を多結晶化する。

【0011】工程 3 (図 1 (c)) : 多結晶シリコン膜 50 を各 TFT の能動層となるようにエッチングして島化する。なお、スイッチング用 TFT 30 の多結晶シリ

コン膜 50 は保持容量 SC を形成するための電極 55 となるため、保持容量電極線 54 と重畳する領域にまで延在させて残しておく。

【0012】 島化した多結晶シリコン膜 50 を覆うように、 SiO_2 膜を CVD 法にて形成してゲート絶縁膜 18 を形成する。その上に、Cr、Ti 等の高融点金属からなりゲート信号線 51 の一部を成すゲート電極 33, 43 を形成する。

【0013】 このゲート電極 33, 43 をマスクとして、スイッチング用 TFT 30 の能動層には P (リン) 等の不純物イオンを注入し、EL 素子駆動用 TFT 40 の能動層には B (ボロン) 等の不純物を注入して、スイッチング用 TFT 30 を n チャネル型 TFT に、EL 素子駆動用 TFT 40 を p チャネル型 TFT にする。

【0014】 イオン注入の後、ゲート電極 33, 43 を覆うように、層間絶縁膜 20 を形成する。この層間絶縁膜 20 は、 SiO_2 膜、SiN 膜及び SiO_2 膜の 3 層からなっている。

【0015】 工程 4 (図 1 (d)) : 各 TFT 30, 40 において、層間絶縁膜 20 のドレイン 33d, 43d に対応した位置、及びソース 33s, 43s に対応した位置に設けたコンタクトホールを形成し、Al 等の金属を充填したドレイン信号線 52 を兼ねたドレイン電極 21 及びソース電極 22 が設けられる。更にソース電極 22、ドレイン電極 21、ドレイン信号線 52 及び層間絶縁膜 20 上の全面に有機樹脂から成り表面を平坦にする平坦化絶縁膜 23 が形成されている。

【0016】 そして、EL 素子駆動用 TFT 40 においては、平坦化絶縁膜 23 のソース電極 22 に対応した位置にコンタクトホールを形成し、このコンタクトホールを介してソース 43s とコンタクトした ITO (Indium Tin Oxide) から成る透明電極、即ち有機 EL 素子の陽極 24 を平坦化絶縁膜 23 上に設けている。

【0017】 工程 5 (図 1 (e)) : 有機 EL 素子 90 は、ITO 等の透明電極から成る陽極 24、MTDATA (4,4',4''-tris(3-methylphenylphenylamino)triphenylamine) などから成る第 1 ホール輸送層 26、及び TPD (N,N'-diphenyl-N,N'-di(3-methylphenyl)-1,1'-biphenyl-4,4'-diamine) などからなる第 2 ホール輸送層 27、キナクリドン (Quinacridone) 誘導体を含む Bebq_2 (10-ベンゾ[h]キノリノール-ベリリウム錯体) などから成る発光層 28、及び Bebq_2 などから成る電子輸送層 29、マグネシウム・インジウム合金などから成る陰極 30 がこの順番で積層形成された構造である。この有機 EL 素子 90 によって表示画素を成している。なお、陽極 24 の周辺には感光性樹脂、 SiO_2 膜等からなる絶縁膜 25 を形成する。

【0018】 有機 EL 素子 90 は、陽極 24 上方の層に設けた陰極 30 との間に有機材料から発光層が形成されており、供給された電流に応じてその発光層が発光す

る。

【0019】 スwitching 用 TFT 30 を介して供給されたドレイン信号が素子駆動用 TFT 40 のゲートに供給され、それに応じた電流が電源線 53 から素子駆動用 TFT 40 を介して有機 EL 素子 90 に供給される。その供給された電流が陽極 24 に供給され、その電流に応じて発光層の発光材料が発光して有機 EL 素子 90 が発光して表示を得ることができる。

【0020】

【発明が解決しようとする課題】ところが、上述のように、スイッチング用 TFT 30 と EL 素子駆動用 TFT 40 の各能動層はいずれも SiN 膜 12 上に形成した非晶質シリコン膜 13 にレーザ光を照射して多結晶化したものである。このときレーザ光は約 $30\text{ }\mu\text{m}$ のピッチで走査させて基板全面に照射するため、このレーザ光の照射エネルギーがばらついていると、照射された非晶質シリコン膜の粒径、及びそれによる移動度のばらつきが生じ、特性の異なる TFT が形成されることになる。そうすると、特に EL 素子駆動用 TFT においては、スイッチング用 TFT を介して供給されるドレイン信号に応じた電流を EL 素子に供給することから、閾値、電流特性がばらつくドレイン信号に応じた電流を EL 素子に供給することができなくなり、良好な表示を得ることができる EL 表示装置を提供することができないという欠点があった。

【0021】 そこで本発明は、上記の従来の欠点に鑑みて為されたものであり、高速スッチング性を有する半導体素子と、特性の均一な半導体素子とを備えた EL 表示装置を提供することを目的とする。

【0022】

【課題を解決するための手段】本発明の EL 表示装置の製造方法は、絶縁性基板上に、互いに交差したゲート信号線及びドレイン信号線に接続された第 1 半導体素子、及び該第 1 半導体素子を介して前記ドレイン信号線のドレイン信号に応じて EL 素子に電流を供給する第 2 半導体素子を備えた EL 表示装置の製造方法において、前記絶縁性基板の一面上に、前記第 1 及び第 2 半導体素子の能動層である非晶質半導体膜を形成する工程と、該半導体膜のうち前記第 2 半導体素子の能動層を覆うように遮光膜を形成した後に、前記絶縁性基板の一面側にレーザ光を照射して前記第 1 半導体素子の能動層の非晶質半導体膜を多結晶化する工程と、を備えたものである。

【0023】 第 1 半導体素子であるスイッチング用 TFT は、ゲート信号線のゲート信号に応じてオンしてドレイン信号線のドレイン信号を、第 2 半導体素子である EL 素子駆動用 TFT に供給するものであり、その EL 素子駆動用 TFT のゲートに印加された電圧に応じた電流が電源線から EL 素子駆動用 TFT を介して EL 素子に供給されるが、このとき各 EL 素子に対応して設けられた EL 素子駆動用 TFT の特性がばらついていると、供

給された電圧に応じた電流を E L 素子に供給することができないことから良好な表示を得ることができなくなってしまうが、スイッチング用 T F T の能動層をレーザ光を照射して多結晶化する際には、遮光膜を E L 素子駆動用 T F T の能動層上に設けているため、レーザ光が反射されて非晶質半導体層に熱が到達しないことから、スイッチング用 T F T の非晶質半導体膜は多結晶化されるが E L 素子駆動用 T F T の非晶質半導体膜は多結晶化されない。そのため、レーザ光エネルギーのばらつきによる多結晶化の度合いがばらついてしまうことが E L 素子駆動用 T F T においては発生しないことから、均一な特性の T F T を得ることができ、良好な表示を提供することができる。

【0024】また、上述の E L 表示装置の製造方法は、前記第 1 半導体素子の能動層の非晶質半導体膜を多結晶化する工程の後に、前記遮光膜を除去した後加熱処理を施して前記第 2 半導体素子の能動層の非晶質半導体膜を多結晶化したものである。

【0025】それによって、更に第 2 半導体素子である E L 素子駆動用 T F T の能動層の非晶質半導体層をレーザ光を照射することなく加熱処理によって多結晶化するのでレーザ光エネルギーのばらつきによる多結晶化の度合いがばらつくことがなく、均一な結晶化が可能となり、それによって E L 素子に供給する電流も所定の電流値が供給できることになり、良好な表示を提供することができる。

【0026】また、上述の E L 表示装置の製造方法は、前記第 1 及び第 2 の半導体素子は、薄膜トランジスタである E L 表示装置の製造方法である。

【0027】これによって、スイッチング用 T F T においては高速のスイッチングが可能となり、また、E L 素子駆動用 T F T においてはスイッチング用 T F T 及び表示画素周辺にありスイッチング用 T F T に信号を供給する周辺駆動回路（周辺ドライバ）とともに同一基板上に一体的に形成することが可能である。

【0028】更にまた、上述の E L 表示装置の製造方法は、前記遮光膜は、金属膜、又は金属膜と保護膜との積層膜である E L 表示装置の製造方法である。

【0029】これによって、特段困難な工程を用いることなく、スパッタ法、CVD 法等によって容易に形成でき、かつ容易に除去することができる。

【0030】なお、金属膜としては、アルミニウム（Al）、チタン（Ti）、クロム（Cr）等を用いることが可能であり、また保護膜としては SiO₂ 膜、SiN 膜を用いることができる。

【0031】更にまた、本発明の E L 表示装置は、絶縁性基板上に、互いに交差した複数のゲート信号線及び複数のドレイン信号線に接続された第 1 半導体素子、及び該第 1 半導体素子を介して前記ドレイン信号線のドレイン信号に応じて E L 素子に電流を供給する素子駆動用半

導体素子を備えた E L 表示装置において、前記第 1 半導体素子の能動層である非晶質半導体膜はレーザ光を照射して多結晶化した多結晶半導体膜であり、前記第 2 半導体素子の能動層である非晶質半導体膜は加熱処理によって多結晶化した多結晶半導体膜である E L 表示装置である。

【0032】これによって、高速性を要求されるスイッチング用 T F T の非晶質半導体膜はレーザ光を照射して多結晶化し、特性の均一性を要求される E L 素子駆動用 T F T の非晶質半導体膜はレーザ光を照射することなく加熱処理によって多結晶化することにより、知れらの各要求を満足させることが可能となる。

【0033】また、上述の E L 表示装置は、前記第 1 及び第 2 の半導体素子は、薄膜トランジスタである表示装置である。

【0034】それによって、表示画素中のスイッチング用 T F T に各信号を供給する周辺駆動回路と一体的に同一の基板上にスイッチング用 T F T 及び E L 素子駆動用 T F T を備えた E L 表示装置を得ることができるとともに、高速スイッチングが可能なスイッチング用 T F T を得ることができる。

【0035】

【発明の実施の形態】本発明の E L 表示装置について以下に説明する。

【0036】図 1 に本発明の E L 表示装置を有機 E L 表示装置に応用した場合の製造工程図を示し、図 2 に有機 E L 表示装置の表示画素近傍の平面図を示す。

【0037】図 1 に示すように、ゲート信号を供給する複数のゲート信号線 5 1 が行方向（水平方向）に配置されており、ドレイン信号を供給する複数のドレイン信号線 5 2 が列方向（垂直方向）に配置されている。また、ドレイン信号線 5 2 と並行に、有機 E L 素子 9 0 に電流を供給する駆動電源線 5 3 が配置されている。

【0038】これらの各信号線に囲まれる表示画素領域に、スイッチング用 T F T 3 0、有機 E L 素子 9 0 に電流を供給する素子駆動用 T F T 4 0 及び有機 E L 素子 9 0 が形成されている。即ち、スイッチング素子 3 0 においては、ゲート 3 3 がゲート信号線 5 1 に、ドレイン 3 3 d がドレイン信号線 5 2 に、ソース 3 3 s が E L 素子駆動用 T F T 4 0 のゲート 4 3 に接続されており、E L 素子駆動用 T F T 4 0 においては、ゲート 4 3 がスイッチング用 T F T 3 0 のソース 3 1 s に、ドレイン 4 1 d が駆動電源線 5 3 に、ソース 4 1 s が有機 E L 素子 9 0 の陽極 2 4 に接続されている。

【0039】また、各表示画素領域をゲート信号線 5 1 と並行に保持容量信号線 5 4 が配置されており、この信号線 5 4 と、スイッチング用 T F T 3 0 の能動層である p - Si 膜を延在させてなる電極との間で保持容量を成し、各表示画素において形成されている。この保持容量は、スイッチング用 T F T 3 0 がオンしたときに供給さ

れるドレイン信号を 1 フィールド期間保持し、順次素子駆動用 TFT 40 に供給するためのものである。

【0040】図 1 に基づいて、本発明の EL 表示装置の製造方法について説明する。

【0041】なお、図 1 において、左側は図 2 中の A - A 線に沿ったスイッチング用 TFT の製造工程断面図を示し、右側は図 2 中の B - B 線に沿った EL 素子駆動用 TFT の製造工程断面図を示す。

工程 1 (図 1 (a)) : 無アルカリガラス、石英ガラス等からなる絶縁性基板 10 上に、CVD 法を用いて SiO₂ 膜 11 及び SiN 膜 12 を順に形成する。その SiN 膜 12 の上に、非晶質シリコン膜 13 を CVD 法を用いて形成する。その後、その非晶質シリコン膜 13 の上に、CVD 法を用いて保護膜 80 である SiO₂ 膜を 1000 Å 形成する。また遮光膜 81 として Al、Ti、Cr 等の金属膜をスパッタ法、CVD 法などを用いて 1000 Å 形成する

工程 2 (図 1 (b)) : 非晶質シリコン膜 13 上に形成した遮光膜 81 と保護膜 80 の積層膜 82 のうち、素子駆動用 TFT 40 の能動層 41 となる領域上の積層膜 82 を残して他の領域の積層膜 82 を除去する。このとき、EL 素子駆動用 TFT 40 の能動層 41 領域にレジスト膜を形成してマスクとしてエッチングし、その後レジスト膜を除去して、EL 素子駆動用 TFT 40 の能動層 17 上に積層膜 82 を残すようにする。

【0042】遮光膜 81 の下層に保護膜 80 を設けることにより、金属からなる遮光膜 81 の成分が非晶質シリコン膜に侵入することを防止できるので、TFT の特性向上が図れることから、保護膜 80 及び遮光膜 81 の 2 層構造とすることが好ましい。

【0043】その後、XeCl (波長 308 nm) 等の線状のエキシマレーザ 15 を基板 10 の一方の辺から他方の辺に向かって約 30 μm ピッチで走査させて基板全面に照射する。そうして、スイッチング用 TFT 30 の能動層である非晶質シリコン膜 13 を多結晶化する。このとき、EL 素子駆動用 TFT 40 の能動層 13 には、照射されるレーザ光が上層に設けた遮光膜 81 によって反射されて届かないため多結晶化はされない。

【0044】工程 3 (図 1 (c)) : EL 素子駆動用 TFT 40 に残した遮光膜 81 を除去して、スイッチング用 TFT 30 の能動層の多結晶シリコン 16 と、素子駆動用 TFT 40 の能動層の非晶質シリコン膜 13 とを各 TFT の能動層 31, 41 となるようにエッチングして島化する。なお、スイッチング用 TFT 30 の多結晶シリコン膜 31 は保持容量 SC を形成するための電極 55 となるため、保持容量電極線 54 と重畳する領域にまで延在させて残しておく。

【0045】島化した非晶質シリコン膜 13 及び多結晶シリコン膜 31 を覆うように、SiO₂ 膜を CVD 法にて形成してゲート絶縁膜 18 を形成する。その上に、C

r、Ti 等の高融点金属からなりゲート信号線 51 の一部を成すゲート電極 33, 43 を形成する。

【0046】このゲート電極 33, 43 をマスクとして、スイッチング用 TFT 30 の能動層 31 には P (リン) 等の不純物イオンを注入し、素子駆動用 TFT 40 の能動層 41 には B (ボロン) 等の不純物を注入して、スイッチング用 TFT 30 を n チャネル型 TFT に、素子駆動用 TFT 40 を p チャネル型 TFT にする。なお、スイッチング用 TFT 30 はソース領域 31s とチャネル領域 31c、及びドレイン領域 31d とチャネル領域 31c との間に低濃度不純物領域を有するいわゆる LDD 構造を有していても良い。

【0047】こうして、イオン注した後に、不純物の活性化のために加熱処理をする。この加熱処理は 550 °C で 2 時間施す。この加熱処理により、非晶質シリコン膜 13 である EL 素子駆動用 TFT 40 の能動層が多結晶化されて多結晶シリコン膜 41 になる。

【0048】このように、EL 素子駆動用 TFT 40 の能動層については、レーザ光照射による多結晶化を行うことなく、加熱処理によって多結晶化を行う。そうすることにより、レーザ光照射時に発生するレーザ光エネルギーのばらつきによる各 TFT の特性の不均一が生じない。そのため、特に電子移動度が高いことによって高移動度を実現するよりも、特性の均一性を要求される EL 素子駆動用 TFT においては極めて効果的な多結晶化の方法である。

【0049】イオン注入の後、ゲート電極 33, 43 を覆うように、層間絶縁膜 20 を形成する。この層間絶縁膜 20 は、SiO₂ 膜、SiN 膜及び SiO₂ 膜の 3 層からなっている。

【0050】工程 4 (図 1 (d)) : 各 TFT 30, 40 において、層間絶縁膜 20 のドレイン 31d, 41d に対応した位置、及びソース 31s, 41s に対応した位置に設けたコンタクトホールを形成し、Al 等の金属を充填したドレイン信号線 52 を兼ねたドレイン電極 21 及びソース電極 22 が設けられる。更にドレイン電極 21、ソース電極 22、ドレイン信号線 52 及び層間絶縁膜 20 上の全面に有機樹脂から成り表面を平坦にする平坦化絶縁膜 23 が形成されている。

【0051】そして、EL 素子駆動用 TFT 40 においては、平坦化絶縁膜 23 のソース電極 21 に対応した位置にコンタクトホールを形成し、このコンタクトホールを介してソース 41s とコンタクトした ITO から成る透明電極、即ち有機 EL 素子の陽極 24 を平坦化絶縁膜 23 上に設けている。

【0052】工程 5 (図 1 (e)) : 有機 EL 素子 90 は、ITO 等の透明電極から成る陽極 24、MTDA T A (4,4',4''-tris(3-methylphenylphenylamino) triphenylamine) などから成る第 1 ホール輸送層 26、及び TPD (N,N'-diphenyl-N,N'-di(3-methylphenyl)-

1,1'-biphenyl-4,4'-diamine) などからなる第2ホール輸送層27、キナクリドン(Quinacridone)誘導体を含むBebq₂(10-ベンゾ[h]キノリノール-ペリリウム錯体)などから成る発光層28、及びBebq₂などから成る電子輸送層29、マグネシウム・インジウム合金などから成る陰極30がこの順番で積層形成された構造である。この有機EL素子90によって表示画素を成している。なお、陽極24の周辺には感光性樹脂、SiO₂膜等からなる絶縁膜25を形成する。即ち、陽極24の中央部に開口部を有するように絶縁膜25を全面に形成する。この絶縁膜25は、陽極24の厚みによる段差部の角と陰極30とが接触することによる短絡を防止するために設けている。

【0053】また有機EL素子は、陽極から注入されたホールと、陰極から注入された電子とが発光層の内部で再結合し、発光層を形成する有機分子を励起して励起子が生じる。この励起子が放射失活する過程で発光層から光が放たれ、この光が透明な陽極から透明絶縁基板を介して外部へ放出されて発光する。

【0054】なお、上述の実施の形態においては、加熱処理をイオン注入した後に施したが、本発明はそれに限定されるものではなく、層間絶縁膜を形成した後に、層間絶縁膜のうちSiN膜中の水素を加熱処理によって能動層中に導入する際に同時に行っても良い。

【0055】また、保護膜80と遮光膜81とを積層した積層膜82をEL素子駆動用TFT40の形成領域に残した場合を示したが、遮光膜81のみを形成してもレーザ光を反射することができることから、遮光膜81の*

*みの形成でも良い。

【0056】

【発明の効果】本発明によれば、高速スイッチング性を有する半導体素子と、特性の均一な半導体素子とを備えたEL表示装置を得ることができる。

【図面の簡単な説明】

【図1】本発明のEL表示装置の製造工程断面図である。

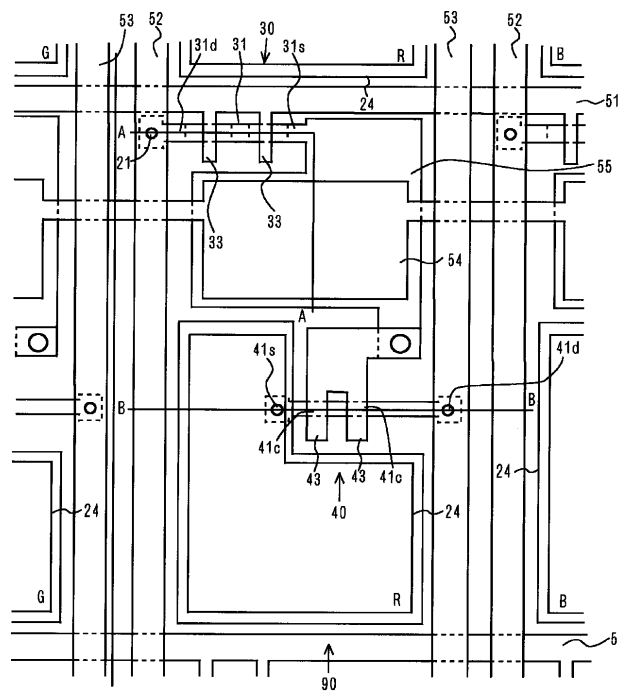
【図2】本発明のEL表示装置の表示画素近傍の平面図である。

【図3】従来のEL表示装置の製造工程断面図である。

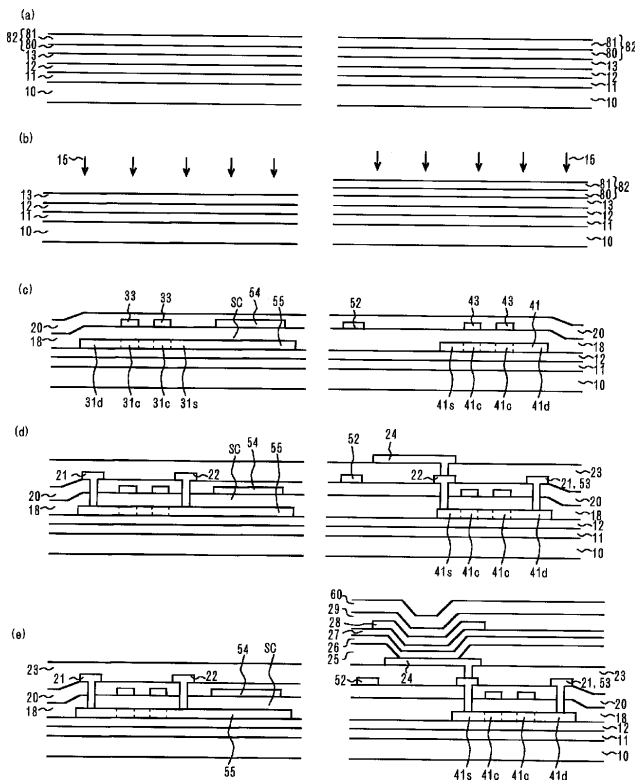
【符号の説明】

10	絶縁性基板
19	ゲート
31s、41s	ソース
31d、41d	ドレイン
14	遮光膜
31	スイッチング用TFTの半導体膜
41	EL素子駆動用TFTの半導体膜
30	スイッチング用TFT
40	EL素子駆動用TFT
51	ゲート信号線
52	ドレイン信号線
24	陽極
60	陰極

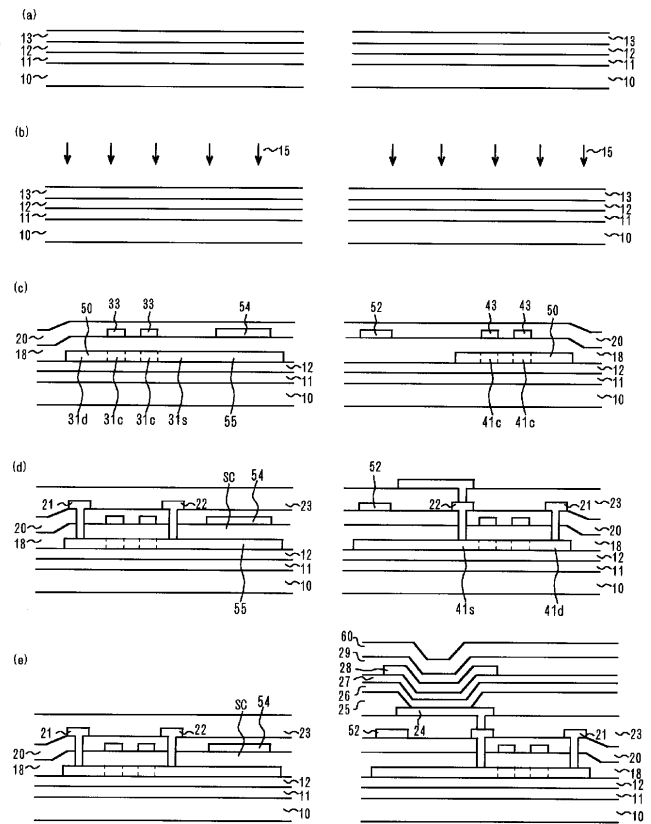
【図2】



【図1】



【図3】



フロントページの続き

(51)Int.Cl.⁷

H 0 5 B 33/10
33/14

識別記号

F I

H 0 1 L 29/78

テ-マ-コ-ト (参考)

6 2 7 G

F タ-ム (参考) 3K007 AB18 BA06 CA01 CB01 DA01
DB03 EB00 FA01 GA04
5C094 AA04 AA07 AA13 AA25 AA42
AA43 AA48 AA53 AA55 BA03
BA27 CA19 CA25 DA09 DA13
DB01 DB04 EA04 EA05 EA10
EB02 FA01 FA02 FB12 FB14
FB15 GA10 GB10
5F052 AA02 BB07 DB01
5F110 AA01 AA30 BB01 CC02 DD02
DD03 DD13 DD14 DD17 EE04
FF02 FF29 GG02 GG13 GG44
HJ01 HJ13 HJ23 HL03 HM15
NN03 NN23 NN24 NN27 NN73
NN78 PP01 PP03 PP04 PP10
PP27 PP29 QQ11 QQ19 QQ23

专利名称(译)	电致发光显示装置及其制造方法		
公开(公告)号	JP2002132184A	公开(公告)日	2002-05-09
申请号	JP2000321247	申请日	2000-10-20
[标]申请(专利权)人(译)	三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社		
[标]发明人	佐野景一		
发明人	佐野 景一		
IPC分类号	H05B33/10 G09F9/30 H01L21/20 H01L21/336 H01L27/32 H01L29/786 H01L51/50 H05B33/14		
FI分类号	G09F9/30.338 G09F9/30.365.Z H01L21/20 H05B33/10 H05B33/14.A H01L29/78.627.G G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB18 3K007/BA06 3K007/CA01 3K007/CB01 3K007/DA01 3K007/DB03 3K007/EB00 3K007/FA01 3K007/GA04 5C094/AA04 5C094/AA07 5C094/AA13 5C094/AA25 5C094/AA42 5C094/AA43 5C094/AA48 5C094/AA53 5C094/AA55 5C094/BA03 5C094/BA27 5C094/CA19 5C094/CA25 5C094/DA09 5C094/DA13 5C094/DB01 5C094/DB04 5C094/EA04 5C094/EA05 5C094/EA10 5C094/EB02 5C094/FA01 5C094/FA02 5C094/FB12 5C094/FB14 5C094/FB15 5C094/GA10 5C094/GB10 5F052/AA02 5F052/BB07 5F052/DB01 5F110/AA01 5F110/AA30 5F110/BB01 5F110/CC02 5F110/DD02 5F110/DD03 5F110/DD13 5F110/DD14 5F110/DD17 5F110/EE04 5F110/FF02 5F110/FF29 5F110/GG02 5F110/GG13 5F110/GG44 5F110/HJ01 5F110/HJ13 5F110/HJ23 5F110/HL03 5F110/HM15 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN73 5F110/NN78 5F110/PP01 5F110/PP03 5F110/PP04 5F110/PP10 5F110/PP27 5F110/PP29 5F110/QQ11 5F110/QQ19 5F110/QQ23 3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC45 3K107/DD90 3K107/EE04 3K107/GG14 5F152/AA03 5F152/AA08 5F152/AA10 5F152/BB02 5F152/CC02 5F152/CC03 5F152/CD13 5F152/CD14 5F152/CE05 5F152/CE12 5F152/CE32 5F152/CE36 5F152/CF02 5F152/CF13 5F152/CF14 5F152/CF17 5F152/CF26 5F152/FF03 5F152/FF21 5F152/FF30 5F152/FF36 5F152/FG23 5F152/FH04		
代理人(译)	柴野Seimiyabi		
其他公开文献	JP4698010B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种EL显示装置，该EL显示装置包括具有高速开关特性的半导体元件和具有均匀特性的半导体元件。 解决方案：在绝缘基板10上布置多条用于提供栅极信号的栅极信号线51和多条用于提供漏极信号的漏极信号线52。在交叉点附近，连接到这两个信号线51和52的开关TFT 30，栅极43s连接到TFT 30的源极31s，漏极41d连接到电源线53，源极41s连接到EL元件90。在包括EL元件驱动TFT 40的EL显示装置中，开关TFT 30的有源层的半导体膜由多晶硅膜31构成，该多晶硅膜31通过照射激光而多晶化。通过在550℃下热处理2小时来使多晶硅膜41多晶化。

