

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-72084  
(P2020-72084A)

(43) 公開日 令和2年5月7日(2020.5.7)

(51) Int.Cl.	F I	テーマコード (参考)
<b>H05B 33/22 (2006.01)</b>	H05B 33/22	Z 3K107
<b>H01L 51/50 (2006.01)</b>	H05B 33/14	A 5C094
<b>H01L 27/32 (2006.01)</b>	H01L 27/32	
<b>H05B 33/12 (2006.01)</b>	H05B 33/12	B
<b>H05B 33/26 (2006.01)</b>	H05B 33/26	Z

審査請求 有 請求項の数 19 O L (全 24 頁) 最終頁に続く

(21) 出願番号 特願2019-153518 (P2019-153518)  
 (22) 出願日 令和1年8月26日 (2019.8.26)  
 (31) 優先権主張番号 10-2018-0133246  
 (32) 優先日 平成30年11月2日 (2018.11.2)  
 (33) 優先権主張国・地域又は機関 韓国 (KR)

(71) 出願人 501426046  
 エルジー ディ스플레이 カンパニー リミテッド  
 大韓民国 ソウル、ヨンドゥンポグ、ヨウィーテロ 128  
 (74) 代理人 110002077  
 園田・小林特許業務法人  
 (72) 発明者 シム, ソンビン  
 大韓民国、10845 キョンギド、パジューシ、ウーロンミョン、エルジーロ 245  
 (72) 発明者 キム, スヒョン  
 大韓民国、10845 キョンギド、パジューシ、ウーロンミョン、エルジーロ 245

最終頁に続く

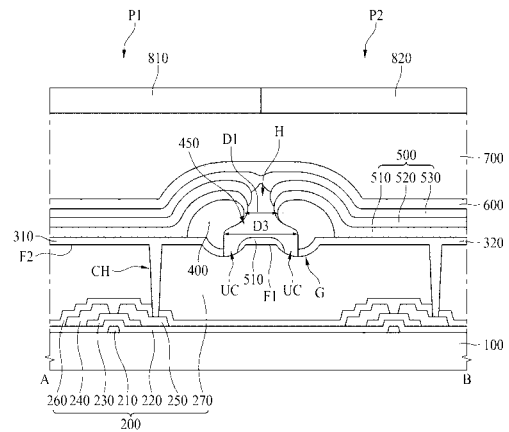
(54) 【発明の名称】 電界発光表示装置

(57) 【要約】 (修正有)

【課題】 漏洩電流に起因する画像品質の低下を軽減する。

【解決手段】 第1サブ画素及び第2サブ画素を備えた基板100、基板100上に備えられた平坦化層270、平坦化層270上で第1サブ画素に備えられた第1電極310、及び第2サブ画素に備えられた第1電極320、第1サブ画素の第1電極310と第2サブ画素の第1電極320の間に備えられたバンク400、第1電極及びバンク400上に備えられた発光層500、および発光層500上に備えられた第2電極600を含んでなり、平坦化層270は、バンク400と重畳する領域に複数個の窪みGが備えられていて、バンク400は、複数個の窪みの中で一部の窪みGと重畳する領域にバンクホール450が備えられていて、バンクホール450は、第1サブ画素と第2サブ画素間の境界に沿って延長されている電界発光表示装置を提供する。

【選択図】 図3



**【特許請求の範囲】****【請求項 1】**

第1サブ画素および第2サブ画素を備えた基板、  
前記基板上に備えられた平坦化層、  
前記平坦化層上で前記第1サブ画素及び前記第2サブ画素にそれぞれ備えられた第1電極

、  
前記第1サブ画素の第1電極と前記第2サブ画素の第1電極の間に備えられたバンク、  
前記第1電極及び前記バンク上に備えられた発光層、および  
前記発光層上に備えられた第2電極を含んでなり、

前記平坦化層は、前記バンクと重畳する領域に複数個の窪みが備えられていて、前記バンクは、前記複数個の窪みの中で一部の窪みと重畳する領域にバンクホールが備えられていて、前記のバンクホールは、前記第1サブ画素と前記第2サブ画素間の境界に沿って延長されている電界発光表示装置。 10

**【請求項 2】**

前記バンクホールが、前記バンクを貫通して延長されていて、前記平坦化層に備えられた一部の窪みは、前記バンクホール内に露出している請求項 1 に記載の電界発光表示装置。

**【請求項 3】**

前記バンクホール入口が、第1幅を有する領域、前記第1幅よりも小さい第2幅を有する領域、および前記第1幅から前記第2幅に漸次的に幅が小さくなる領域を含む請求項 1 に記載の電界発光表示装置。 20

**【請求項 4】**

前記第1幅を有する領域から下方向に延びる前記バンクホールの内部が、前記第1幅よりも大きい第3幅を有し、前記第2幅を有する領域から下方向に延びる前記バンクホールの内部は、前記第2幅よりも大きい第4幅を有する請求項 3 に記載の電界発光表示装置。

**【請求項 5】**

前記バンクホール入口が、その幅が漸次に増加した後、漸次に減少することが繰り返される波動パターン構造からなる請求項 1 に記載の電界発光表示装置。

**【請求項 6】**

前記平坦化層が、前記バンクと重畳する領域において、前記一部の窪みの間に平坦面がさらに備えられていて、前記平坦面の少なくとも一部は、前記バンクホール内に露出している請求項 1 に記載の電界発光表示装置。 30

**【請求項 7】**

前記複数個の窪みは、互いに接するように備えられている請求項 1 に記載の電界発光表示装置。

**【請求項 8】**

前記複数個の窪みが、前記バンクホールの延長方向と同じ方向には一列に配列され、前記バンクホールの延長方向と垂直な方向には一列に配列されない請求項 1 に記載の電界発光表示装置。

**【請求項 9】**

前記複数個の窪みが、前記バンクホールの延長方向と垂直方向に配列された複数個の列の形態を有するように配列され、前記バンクホールは、前記複数個の列のうち少なくとも一つの列と重畳するよう備えられている請求項 1 に記載の電界発光表示装置。 40

**【請求項 10】**

前記バンクが、前記第1電極の端を覆っていて、前記バンクによって覆われずに露出した前記第1電極の露出領域が発光領域を構成し、前記複数個の窪みは、前記発光領域と重畳しない請求項 1 に記載の電界発光表示装置。

**【請求項 11】**

前記第1電極の一部が、前記複数個の窪みのうちのいずれか一つの窪みの内部まで延長されている請求項 1 に記載の電界発光表示装置。 50

## 【請求項 1 2】

前記発光層の少なくとも一部が、前記バンクホールと重畳する領域で断絶している請求項 1 に記載の電界発光表示装置。

## 【請求項 1 3】

前記発光層の少なくとも一部が、前記バンクホール内に露出した一部の窪みの内に備えられている請求項 1 2 に記載の電界発光表示装置。

## 【請求項 1 4】

第1サブ画素および第2サブ画素を備えた基板、

前記第1サブ画素と前記第2サブ画素間の境界に備えられたバンクが位置するバンク領域

、

前記バンク領域によって定義され、前記第1サブ画素及び前記第2サブ画素のそれぞれに備えられた発光領域、

前記第1サブ画素と前記第2サブ画素間の境界に沿って延長され、前記バンクを貫通するバンクホールが位置するバンクホール領域、および

前記バンクホール領域の下で、前記バンクホール領域と重畳し、複数個の窪みを備えた窪み形成領域を含んでなる電界発光表示装置。

## 【請求項 1 5】

前記バンクホール入口の幅が一定ではなく、前記のバンクホール入口から延長される前記バンクホールの内部の幅は、前記バンクホール入口の幅よりも大きい請求項 1 4 に記載の電界発光表示装置。

## 【請求項 1 6】

前記窪み形成領域が、前記バンク領域と重畳する請求項 1 4 に記載の電界発光表示装置

。

## 【請求項 1 7】

前記窪み形成領域が、前記複数個の窪みの間に備えられた平坦面を含み、前記平坦面および前記複数個の窪みは、前記バンクホール内に露出している請求項 1 4 に記載の電界発光表示装置。

## 【請求項 1 8】

前記発光領域に備えられた発光層をさらに含み、前記発光層が、前記バンク領域と重畳し、前記発光層の少なくとも一部は、前記バンクホール領域と重畳する領域で断絶した請求項 1 4 に記載の電界発光表示装置。

## 【請求項 1 9】

前記基板と離隔するレンズアレイ、及び前記基板と前記レンズアレイを収納する収納ケースをさらに含んでなる請求項 1 または請求項 1 4 に記載の電界発光表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、電界発光表示装置に関するものであり、より詳細には、白色光を発光する電界発光表示装置に関するものである。

## 【背景技術】

## 【0002】

電界発光表示装置は、アノード電極とカソード電極の間に発光層が形成された構造からなり、前記二つの電極間の電界により前記発光層が発光することによって画像を表示する装置である。

## 【0003】

前記発光層は、電子と正孔の結合によりエキシトン (exciton) が生成され、生成されたエキシトンが励起状態 (excited state) から基底状態 (ground state) に落ちながら発光する有機物からなり得、量子ドット (Quantum dot) のような無機物からもなり得る。

10

20

30

40

50

## 【0004】

前記発光層は、サブ画素ごとに異なる色、例えば、赤色、緑色、および青色の光を発光するように形成することができ、サブ画素ごとに同じ色、例えば、白色の光を発光するように形成することもできる。

## 【0005】

前記発光層がサブ画素ごとに異なる色の光を発光する場合には、所定のマスクを用いて、サブ画素ごとに異なる発光層を蒸着しなければならないので、マスク工程が追加されるという限界があり、また、マスクを精密にアラインしていない場合、発光層をサブ画素ごとに精密に蒸着することが難しいという問題がある。

## 【0006】

それに対して、前記発光層がサブ画素ごとに同じ色、例えば、白色の光が発光する場合には、前記発光層のパターン形成のためのマスクが必要ないので、マスク工程による問題が発生しない。

## 【0007】

しかし、マスク工程なしに、サブ画素ごとに同じ色の光を発光する発光層を形成する場合において、互いに隣接するサブ画素間で発光層を介して電荷が移動して漏洩電流が発生し、それによって画像品質が低下するという問題がある。

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0008】

本発明は、前述した従来の問題点を解決するために考案されたものであり、本発明は、漏洩電流に起因する画像品質の低下を軽減することができる電界発光表示装置を提供することを目的とする。

## 【課題を解決するための手段】

## 【0009】

前記目的を達成するために、本発明は、第1サブ画素及び第2サブ画素を備えた基板、前記基板上に備えられた平坦化層、前記平坦化層上で前記第1サブ画素及び前記第2サブ画素にそれぞれ備えられた第1電極、前記第1サブ画素の第1電極と前記第2サブ画素の第1電極の間に備えられたバンク、前記第1電極及び前記バンク上に備えられた発光層、および前記発光層上に備えられた第2電極を含んでなり、前記平坦化層は、前記バンクと重畳する領域に複数個の窪みが備えられていて、前記バンクは、前記複数個の窪みの中で、一部の窪みと重畳する領域にバンクホールが備えられていて、前記バンクホールは、前記第1サブ画素と前記第2サブ画素間の境界に沿って延長されている電界発光表示装置を提供する。

## 【0010】

本発明は、また、第1サブ画素及び第2サブ画素を備えた基板、前記第1サブ画素と前記第2サブ画素間の境界に備えられたバンクが位置するバンク領域、前記バンク領域によって定義され、前記第1サブ画素及び前記第2サブ画素のそれぞれに備えられた発光領域、前記第1サブ画素と前記第2サブ画素間の境界に沿って延長され、前記バンクを貫通するバンクホールが位置するバンクホール領域、前記バンクホール領域の下で、前記バンクホール領域と重畳し、複数個の窪みを備えた窪み形成領域を含んでなる電界発光表示装置を提供する。

## 【発明の効果】

## 【0011】

本発明の一実施例に係ると、隣接するサブ画素間の境界領域にバンクホールが備えられ、前記バンクホールの下には、前記複数個の窪みが備えられているので、前記バンクホールと重畳する領域で発光層の少なくとも一部が断絶され得るため、隣接するサブ画素間の漏洩電流の発生を防止することができ、それによって漏洩電流に起因する画像品質低下の問題が解消され得る。

## 【図面の簡単な説明】

10

20

30

40

50

## 【0012】

【図1】本発明の一実施例に係る電界発光表示装置の概略的な平面図である。

【図2】図1のA領域を拡大した図であり、図1に平坦化層を追加で示したものである。

【図3】本発明の一実施例に係る電界発光表示装置の概略的な断面図で、図2のABラインの断面図である。

【図4】本発明の一実施例に係る電界発光表示装置の概略的な断面図で、図2のCDラインの断面図である。

【図5】本発明の他の実施例に係る電界発光表示装置の概略的な平面図で、図1のA領域に該当し、図1に平坦化層を追加で示したものである。

【図6】本発明の他の実施例に係る電界発光表示装置の概略的な断面図で、図5のABラインの断面図である。

10

【図7】本発明の他の実施例に係る電界発光表示装置の概略的な断面図で、これは、図5のCDラインの断面図である。

【図8】本発明のまた他の実施例に係る電界発光表示装置の概略的な平面図で、図1のA領域に該当し、図1に平坦化層を追加で示したものである。

【図9】本発明のまた他の実施例に係る電界発光表示装置の概略的な平面図で、図1のA領域に該当し、図1に平坦化層を追加で示したものである。

【図10a】本発明のまた他の実施例に係る電界発光表示装置に関するものであり、これはヘッドマウント表示(HMD)装置に関するものである。

【図10b】本発明のまた他の実施例に係る電界発光表示装置に関するものであり、これはヘッドマウント表示(HMD)装置に関するものである。

20

【図10c】本発明のまた他の実施例に係る電界発光表示装置に関するものであり、これはヘッドマウント表示(HMD)装置に関するものである。

## 【発明を実施するための形態】

## 【0013】

本発明の利点および特徴、そしてそれらを達成する方法は添付する図面と共に詳細に後述されている実施例を参照すると明確になるだろう。しかし、本発明は、以下で開示される実施形態に限定されるものではなく、異なる多様な形態で具現されるものであり、単に本実施例は、本発明の開示が完全にし、本発明が属する技術分野で通常の知識を有する者に発明の範疇を完全に知らせるために提供されているものであり、本発明は、請求項の範疇によって定義されるだけである。

30

## 【0014】

本発明の実施例を説明するための図に開示された形状、大きさ、比率、角度、数などは例示的なものなので、本発明は、図に示した事項に限定されるものではない。明細書全体にわたって同一参照符号は同一の構成要素を指す。また、本発明を説明するにおいて、関連する公知技術に対する詳細な説明が本発明の要旨を不必要に曖昧にすると判断された場合、その詳細な説明は省略する。本明細書で言及した「含む」、「有する」、「からなる」などが使用されている場合は、「～だけ」が使用されていない限り、他の部分が追加され得る。構成要素を単数表現の場合に特に明示的な記載事項がない限り、複数が含まれる場合を含む。

40

## 【0015】

構成要素を解釈するに当たり、別途の明示的な記載がなくても誤差の範囲を含むものと解釈する。

## 【0016】

位置関係の説明である場合には、例えば、「～の上に」、「～の上部に」、「～の下部に」、「～の隣に」など2つの部分の位置関係が説明されている場合は、「すぐに」または「直接」が使用されていない限り、二つの部分の間に一つ以上の他の部分が位置することもできる。

## 【0017】

時間の関係に対する説明である場合には、例えば、「～の後」、「～に続いて」、「～

50

次の」、「～前に」などで時間的前後関係が説明されている場合は、「すぐに」または「直接」が使用されていない限り、連続していない場合も含むことができる。

【0018】

第1、第2などが多様な構成要素を記述するために使用されるが、これらの構成要素はこれらの用語によって制限されない。これらの用語は、ただ一つの構成要素を他の構成要素と区別するために使用されるものである。したがって、以下に記載されている第1構成要素は、本発明の技術的思想内で第2構成要素であることもある。

【0019】

本発明の一部の実施例のそれぞれの特徴が部分的または全体的に互いに結合または組み合わせ可能で、技術的に多様な連動および駆動が可能であり、各実施例が互いに独立して実施可能であり得、関連の関係で一緒に実施することもできる。

10

【0020】

以下、図を参照して、本発明の好ましい実施例について詳細に説明することにする。

【0021】

図1は、本発明の一実施例に係る電界発光表示装置の概略的な平面図である。

【0022】

図1に示すように、本発明の一実施例に係る電界発光表示装置は、基板100、第1電極310、320、330、およびバンク400を含んでなる。

【0023】

前記基板100上には、複数のサブ画素(P1、P2、P3)が形成されている。

20

【0024】

前記複数のサブ画素(P1、P2、P3)は、第1サブ画素(P1)、第2サブ画素(P2)および第3サブ画素(P3)を含んでなる。前記第1サブ画素(P1)、第2サブ画素(P2)および第3サブ画素(P3)が横方向に順に配列されることで、第1サブ画素(P1)と前記第2サブ画素(P2)は、互いに隣接するように配置され、前記第2サブ画素(P2)と第3サブ画素(P3)も互いに隣接するように配置され得る。前記第1サブ画素(P1)は、赤色(R)、緑色(G)及び青色(B)のうちいずれか一つの光を放出するように備えられ、前記第2サブ画素(P2)は、赤色(R)、緑色(G)及び青色(B)の中で、他の一つの光を放出するように備えられ、前記第3サブ画素(P3)は、赤色(R)、緑色(G)及び青色(B)のうち、残りの一つの光を放出するように備えることができる。

30

【0025】

縦方向には同じ色の光を放出するサブ画素(P1、P2、P3)が一行に配列され得るが、必ずしもそれに限定されるものではない。前記複数のサブ画素(P1、P2、P3)の配列構造は、当業界に公知された多様な構造に変更することができる。

【0026】

前記第1電極310、320、330は、個々のサブ画素(P1、P2、P3)ごとにパターン形成されている。すなわち、第1サブ画素(P1)に一つの第1電極310が形成されていて、第2サブ画素(P2)の他の一つの第1電極320が形成されていて、第3サブ画素(P3)にもう一つの第1電極330が形成されている。前記第1電極310、320、330は、電界発光表示装置の陽極として機能することができる。前記第1電極310、320、330は、四角形の構造からなり得るが、必ずしもそれに限定されるものではなく、当業界に公知された多様な構造に変更することができる。

40

【0027】

前記バンク400は、前記第1電極310、320、330の端を覆いながら、複数のサブ画素(P1、P2、P3)間の境界領域に形成される。前記バンク400は、上下左右に隣接する複数のサブ画素(P1、P2、P3)間の境界領域に形成されることによって、全体的にマトリクス構造で形成することができる。前記バンク400によって、複数のサブ画素(P1、P2、P3)に発光領域(EA)が定義される。すなわち、前記バンク400によって覆われずに露出した前記第1電極310、320、330の露出領域が発光領域(EA)を構成することになる。

50

## 【0028】

前記バンク400には、バンクホール450が備えられている。前記バンクホール450は、前記バンク400の所定の領域が上下方向に貫通して形成され得る。それによって、前記バンクホール450の領域には、前記バンク400を構成する物質が形成されず、前記バンク400の下に形成される平坦化層が露出し得る。

## 【0029】

前記バンクホール450は、前記複数のサブ画素(P1、P2、P3)間の境界領域に形成され、それによって前記バンクホール450は、前記発光領域(EA)と重畳しないように形成され、特に前記第1電極310、320、330と重畳しないように形成することができる。

10

## 【0030】

詳細には、前記バンクホール450は、前記複数のサブ画素(P1、P2、P3)間の境界領域に沿って延長され、前記バンク400と同様に、全体的にマトリクス構造で形成することができる。したがって、前記バンクホール450は、第1方向、例として上下方向に延長された第1バンクホール451、及び第2方向、例として左右方向に延長された第2バンクホール452を含んでなる。前記第1バンクホール451は、互いに隣接する第1サブ画素(P1)と第2サブ画素(P2)の間、および互いに隣接する第2サブ画素(P2)と第3サブ画素(P3)の間に形成することができる。また、前記第2バンクホール452は、互いに隣接する一つの第1サブ画素(P1)と他の一つの第1サブ画素(P1)の間、互いに隣接する一つの第2サブ画素(P2)と他の一つの第2サブ画素(P2)、および互いに隣接する一つの第3サブ画素(P3)と他の一つの第3サブ画素(P3)の間に形成され得る。

20

## 【0031】

前記バンクホール450は、幅が一定ではない。詳細には、前記バンクホール450は、第1幅(D1)を有する領域および第2幅(D2)を有する領域を備えることができる。前記バンクホール450の幅(D1、D2)は、前記バンクホール450の延長方向と垂直方向での距離を意味する。したがって、上下方向に延びる第1バンクホール451の場合には、左右方向の距離に該当する第1幅(D1)及び第2幅(D2)を有することができ、左右方向に延びる第2バンクホール452の場合には、上下方向の距離に該当する第1幅(D1)及び第2幅(D2)を有することができる。ここで、前記第2バンクホール452の幅(D1、D2)は、位置によって異なるように形成される。後述する断面図を介して分かるように、平面図上でバンクホール450の幅(D1、D2)は、前記バンク400の上面に備えられるバンクホール450の入口領域の幅(D1、D2)に該当する。

30

## 【0032】

詳細には、前記バンクホール450の幅(D1、D2)は、相対的に大きな第1幅(D1)および相対的に小さな第2幅(D2)を含む。また、前記バンクホール450は、前記第1幅(D1)から前記第2幅(D2)方向に漸次的に幅が小さくなる領域を備える。特に、前記バンクホール450の幅(D1、D2)を定義することになる前記バンクホール450の一端450aと他端450bはそれぞれ、前記バンクホール450の延長方向に沿って波動柄構造または波柄構造からなり得、それによって前記バンクホール450は、その幅が漸次増加した後、漸次に減少することが繰り返される波動柄構造または波柄構造をなして、サブ画素(P1、P2、P3)間の境界に沿って延長され得る。ここで、前記バンクホール450の一端450aと他端450bが最も近接した位置での前記バンクホール450の幅が前記第2幅(D2)になり、前記バンクホール450の一端450aと他端450bが最も離れた位置での前記バンクホール450の幅が、前記第1幅(D1)になる。

40

## 【0033】

このようなバンクホール450は、隣接するサブ画素(P1、P2、P3)間に漏洩電流が発生することを防止する役割をする。高解像度を実現するために、サブ画素(P1、P2、P3)間の間隔が稠密に構成された場合において、いずれか一つのサブ画素(P1、P2、P3)内の発光層で発光した場合、その発光層内の電荷が隣接する他のサブ画素(P1、P2、P3)内の発光層に移動して漏洩電流が発生する可能性がある。

50

## 【0034】

したがって、本発明の一実施例では、サブ画素（P1、P2、P3）間の境界にバンクホール450を形成することにより、前記バンクホール450と重畳する領域で、前記発光層の一部が断絶するようにして、隣接するサブ画素（P1、P2、P3）間で漏洩電流が発生することを防止することができる。

## 【0035】

図2は図1のA領域を拡大した図であり、図1に平坦化層270を追加で示したものである。

## 【0036】

図2を参照すると、第1サブ画素（P1）に一つの第1電極310が形成されていて、第2サブ画素（P2）に他の一つの第1電極320が形成されていて、前記第1電極310、320の端を覆いながら第1サブ画素（P1）と第2サブ画素（P2）間の境界領域にバンク400が形成されていて、前記バンク400には、バンクホール450が形成されている。

## 【0037】

前記バンク400によって覆われずに露出する第1電極310、320の領域が発光領域（EA）になり、前記バンク400が形成された領域がバンク領域（BA）になり、互いに隣接する一つの第1電極310と、他の一つの第2電極320の間で前記バンク400が形成されない領域がバンクホール領域（BHA）となる。

## 【0038】

前記第1電極310、320と前記バンク400の下には、平坦化層270が形成されている。前記平坦化層270は、窪み形成領域（GA）および窪み未形成領域（NGA）を含んでなる。

## 【0039】

前記窪み形成領域（GA）は、前記バンク領域（BA）及び前記バンクホール領域（BHA）と重畳し、また、前記発光領域（EA）とも一部重畳することができる。前記窪み形成領域（GA）には、前記平坦化層270の上面に複数個の窪み（Groove;G）が形成されている。

## 【0040】

前記複数個の窪み（G）は、前記平坦化層270を上下方向に貫通しないで、前記平坦化層270の上面に凹形態からなり得る。前記複数個の窪み（G）は、平面図上で円形状からなり得るが、必ずしもそれに限定されるものではなく楕円形状からなることもあり、場合によっては、多角形構造からなることもある。

## 【0041】

前記複数個の窪み（G）の間には、前記平坦化層270の上面が平らな複数個の第1平坦面（F1）を備える。したがって、前記窪み形成領域（GA）は、前記複数個の窪み（G）と前記複数個の第1平坦面（F1）が備えられる。

## 【0042】

前記複数個の窪み（G）は、前記バンクホール450の延長方向と垂直方向に配列された（C1、C2、C3、C4、C5）の形態を有するように配置され得る。それぞれの列（C1、C2、C3、C4、C5）には、複数個の窪み（G）を一行に配列することができる。それぞれの列（C1、C2、C3、C4、C5）に配列された複数個の窪み（G）は、互いに接するように配置され得るが、必ずしもそれに限定されるものではない。

## 【0043】

前記窪み形成領域（GA）は、前記バンクホール450と重畳し、前記バンクホール450と重畳する前記窪み形成領域（GA）には、前記複数個の窪み（G）の中で一部の窪み（G）および前記複数個の第1平坦面（F1）の中で、一部の第1平坦面（F1）が位置する。ここで、前記複数個の第1平坦面（F1）の高さは、前記複数個の窪み（G）の高さよりも高くなるので、前記複数個の第1平坦面（F1）より前記複数個の窪み（G）領域でより深い空隙を得ることができる。これは後述する断面図を参照すると、より容易に理解できるだろう。前記バンクホール450と重畳する領域で深い空隙が形成されることが前記発光層の少なくとも一部を断絶させるのに好ましいことがあり得る。したがって、前記複数個の窪み（

10

20

30

40

50

G)が、互いに離隔していることより、前記複数個の窪み(G)が互いに重畳していることが、前記バンクホール450と重畳する領域で深い空隙を形成するにおいてより好ましいことがあり得るが、必ずしもそれに限定されるものではない。同様の理由から、前記窪み形成領域(GA)で前記複数個の窪み(G)の領域が前記第1平坦面(F1)の領域よりも広いことが好ましいことがあり得る。

#### 【0044】

本発明の一実施例に係ると、前記複数個の窪み(G)が前記複数個の列(C1、C2、C3、C4、C5)の間で互いに行き違う配列構造からなり得る。例えば、前記複数個の窪み(G)が前記バンクホール450の延長方向と同じ縦方向には一列に配列されるが、前記バンクホール450の延長方向と垂直な横方向には一列に配列されず、ジグザグに配列され得る。それによって、いずれか一つの列(C1、C2、C3、C4、C5)に備えられた一つの窪み(G)は、それと隣接する他の一つの列(C1、C2、C3、C4、C5)に備えられた複数の窪み(G)のうち二つの窪み(G)と接することができる。

10

#### 【0045】

このように、前記複数個の窪み(G)が前記複数個の列(C1、C2、C3、C4、C5)の間で互いに行き違う配列構造からなる場合には、ABライン、CDラインそれぞれで第1平坦面(F1)と窪み(G)が交互に形成され、前記バンクホール450と重畳する領域で深い空隙が形成され得、それによって前記発光層の少なくとも一部が容易に断絶され得るが、これは後述する断面図を参照すると容易に理解されるだろう。

#### 【0046】

前記窪み未形成の領域(NGA)は、前記発光領域(EA)と重畳する。前記窪み未形成の領域(NGA)には、前記平坦化層270の上面が平らな第2平坦面(F2)を備える。ただし、前記窪み未形成の領域(NGA)において、前記平坦化層270の上面全体が平坦なものではなく、前記窪み未形成の領域(NGA)には、前記第1電極310、320を駆動薄膜トランジスタと接続するためのコンタクトホールが備えられ得、前記コンタクトホールの領域では、前記平坦化層270の上面が平らな構造からならない。前記コンタクトホールは、前記平坦化層270を上下方向に貫通して前記平坦化層270の下に備えられた駆動薄膜トランジスタのソース電極またはドレイン電極を露出させるものである。

20

#### 【0047】

以下では、断面構造を介して、本発明の一実施例に係る電界発光表示装置についてより詳細に説明することにする。

30

#### 【0048】

図3は、本発明の一実施例に係る電界発光表示装置の概略的な断面図であって、これは、図2のAB線の断面図である。

#### 【0049】

図3に示すように、本発明の一実施例に係る電界発光表示装置は、基板100、回路素子層200、第1電極310、320、バンク400、発光層500、第2電極600、封止層700、およびカラーフィルタ層810、820を含んでなる。

#### 【0050】

前記基板100は、ガラスやプラスチックからなり得るが、必ずしもそれに限定されるものではなく、シリコンウエハのような半導体物質からなり得る。前記基板100は、透明な材料からなり得、不透明な材料からなり得る。前記基板100上に第1サブ画素(P1)及び第2サブ画素(P2)が備えられている。

40

#### 【0051】

本発明の一実施例に係る電界発光表示装置は、発光した光が上部に向かって放出される、いわゆる上部発光(Top emission)方式からなり、したがって、前記基板100の材料としては、透明な材料だけでなく、不透明な材料も用いられ得る。

#### 【0052】

前記回路素子層200は、前記基板100上に形成されている。

#### 【0053】

50

前記回路素子層 200 には、各種の信号配線、薄膜トランジスタ、及びコンデンサなどを含む回路素子がサブ画素 (P1、P2) ごとに備えられている。

【0054】

前記信号配線は、ゲート配線、データ配線、電源配線、および基準配線を含んでなり得、前記薄膜トランジスタは、スイッチング薄膜トランジスタ、駆動薄膜トランジスタおよびセンシング薄膜トランジスタを含んでなり得る。

【0055】

前記スイッチング薄膜トランジスタは、前記ゲート配線に供給されるゲート信号によってスイッチングされ、前記データ配線から供給されるデータ電圧を駆動薄膜トランジスタに供給する役割をする。

【0056】

前記駆動薄膜トランジスタは、前記スイッチング薄膜トランジスタから供給されるデータ電圧によってスイッチングされ、前記電源配線から供給される電源からのデータ電流を生成して前記第1電極 310、320 に供給する役割をする。

【0057】

前記センシング薄膜トランジスタは、画質劣化の原因となる前記駆動薄膜トランジスタの閾値電圧の偏差をセンシングする役割をするものであり、前記ゲート配線または別のセンシング配線から供給されるセンシング制御信号に応答して前記駆動薄膜トランジスタの電流を前記基準配線に供給する。

【0058】

前記コンデンサは、前記駆動薄膜トランジスタに供給されるデータ電圧を一フレームの間、維持させる役割をするものであり、前記駆動薄膜トランジスタのゲート端子とソース端子にそれぞれ接続する。

【0059】

前記スイッチング薄膜トランジスタ、駆動薄膜トランジスタおよびセンシング薄膜トランジスタのそれぞれは、前記基板 100 上に備えられたゲート電極 210、前記ゲート電極 210 上に備えられたゲート絶縁膜 220、前記ゲート絶縁膜 220 上に備えられた半導体層 230、及び前記半導体層 230 上で互いに向い合うように備えられたソース電極 240 およびドレイン電極 250 を含んでなり得る。このようなスイッチング薄膜トランジスタ、駆動薄膜トランジスタおよびセンシング薄膜トランジスタは、ボトムゲート (Bottom Gate) 構造以外に、トップゲート (Top Gate) 構造からなり得、当業界に公知された多様な構造に変更することができる。

【0060】

前記回路素子層 200 は、前記ソース電極 240 およびドレイン電極 250 上に備えられたパッシベーション層 260 及び前記パッシベーション層 260 上に備えられた平坦化層 270 をさらに含むことができる。前記パッシベーション層 260 は、前記スイッチング薄膜トランジスタ、駆動薄膜トランジスタおよびセンシング薄膜トランジスタを保護する役割をするものであって、無機絶縁物からなり得るが、必ずしもそれに限定されるものではない。前記平坦化層 270 は、前記基板 100 の上面を平坦化する役割をするものであり、有機絶縁物からなり得るが、必ずしもそれに限定されるものではない。

【0061】

前記平坦化層 270 の上面には、複数個の窪み (G) が形成されていて、前記複数個の窪み (G) の間の領域に第1平坦面 (F1) が形成されている。前記複数個の窪み (G) は、凹面レンズ形状からなり得る。また、発光領域 (EA) と重畳する前記平坦化層 270 の上面には、第2平坦面 (F2) が形成されている。前記第1平坦面 (F1) と前記第2平坦面 (F2) は、互いに同じ高さに形成される。前記平坦化層 270 に備えられた複数個の窪み (G) は、露光及び現像を利用したフォトリソグラフィ工程などのように、当業界に公知された多様なパターンニング工程を経て形成され得る。

【0062】

前記第1電極 310、320 は、前記回路素子層 200、より詳細には、前記平坦化層

10

20

30

40

50

270上でサブ画素(P1、P2)ごとにパターン形成されている。前記第1電極310、320の一部は、前記平坦化層270の上面に形成されたいずれかの窪み(G)の内部まで延長することができる。すなわち、前記第1電極310、320の一部は、前記平坦化層270の上面に形成された複数個の窪み(G)の一部と重畳することができる。前記第1サブ画素(P1)に備えられた第1電極310と前記第2サブ画素(P2)に備えられた第1電極320は、互いに離間して、特に、前記平坦化層270の上面に形成された第1平坦面(F1)を挟んで互いに離隔され得る。

【0063】

前記第1電極310、320は、前記回路素子層200に備えられた駆動薄膜トランジスタと接続している。詳細には、前記第1電極310、320は、前記のパッシベーション層260と、前記平坦化層270に備えられたコンタクトホール(CH)を介して前記駆動薄膜トランジスタのドレイン電極250と接続している。ただし、前記第1電極310、320が、前記パッシベーション層260と、前記平坦化層270に備えられたコンタクトホール(CH)を介して前記駆動薄膜トランジスタのソース電極240と接続することもできる。したがって、前記コンタクトホール(CH)は、前記パッシベーション層260と、前記平坦化層270を貫通するように形成され、前記駆動薄膜トランジスタのソース電極240またはドレイン電極250を露出させる。

10

【0064】

前記バンク400は、前記第1電極310、320上に形成されている。特に、前記バンク400は、前記第1電極310、320の端の上面を覆うように形成され、前記第1電極310、320の端の側面は、前記バンク400によって覆われずに露出し得る。ただし、必ずしもそれに限定されるものではなく、第1電極310、320の端の側面が、前記バンク400によって覆われることもある。

20

【0065】

前記バンク400には、バンクホール450が形成されていて、前記バンクホール450の下の部分に、前記平坦化層270の複数個の窪み(G)及び第1平坦面(F1)が位置することができる。

【0066】

前記バンクホール450の入口は、第1幅(D1)を有して、前記第1幅(D1)を有するバンクホール450の入口から下方向に延びる前記バンクホール450の内部は、第3幅(D3)を有するが、第3幅(D3)が、前記第1幅(D1)よりも大きい。前記バンクホール450は、前記バンク400の所定の領域を露光した後、エッチングする工程を経て形成され得るが、ここで、前記バンク400の下部に露光されない領域が発生し得、それによって前記バンクホール450と接する前記バンク400の一側下部に過食刻が発生し、アンダーカット(uc)が生じるようになる。このようにアンダーカット(uc)が生じることで前記バンクホール450内部の第3幅(D3)が、前記バンクホール450の入口の第1幅(D1)より大きくなる。また、前記バンクホール450内部の第3幅(D3)が、前記バンクホール450の入口の第1幅(D1)より大きくなるにつれて、前記バンクホール450の内部で前記複数の窪み(G)が露出し得、それによって前記バンクホール450の深さがより深くなるようになって発光層500の少なくとも一部が前記バンクホール450と重畳する領域でより簡単に断絶し得る。このように、前記バンク400の下部に露光されない領域を形成して前記アンダーカット(uc)の構造を得るために、前記バンク400は、光を吸収する物質、例としてブラック物質を含むことができるが、必ずそれに限定されるものではない。

30

40

【0067】

前記発光層500は、前記第1電極310、320及び前記バンク400上に形成される。前記発光層500は、複数のサブ画素(P1、P2)間の境界領域にも形成することができる。即ち、前記発光層500は、発光領域(EA)に具備され、バンク領域(BA)とも重畳するように形成される。

【0068】

50

前記発光層500は、白色(W)光を発光するように備えることができる。そのために、前記発光層500は、互いに異なる色の光を発光する複数のスタック(stack)を含んでなり得る。詳細には、前記発光層500は、第1スタック510、第2スタック530、及び前記第1スタック510と第2スタック530の間に備えられた電荷生成層(Charge generation layer; CGL)520を含んでなり得る。

#### 【0069】

前記発光層500は、前記バンクホール450の内部及び前記バンクホール450の上部に形成され得る。本発明の一実施例によれば、前記発光層500の少なくとも一部が前記バンクホール450の内部又は前記バンクホール450の上部で断絶することにより、隣接するサブ画素(P1、P2)の間で漏洩電流の発生を防止することができる。

10

#### 【0070】

前記第1スタック510は、前記バンクホール450内部の側面に形成され、前記バンクホール450内部の下面にも形成することができる。それによって、前記第1スタック510は、前記平坦化層270の第1平坦面(F1)上に形成され得、場合によっては、前記平坦化層270の複数個の窪み(G)内にも形成することができる。ここで、前記バンクホール450内部の側面に形成された第1スタック510の一部と、前記バンクホール450内部の下面に形成された第1スタック510の一部は、相互に接続せず、断絶され得る。したがって、前記バンクホール450内部の左側面に形成された第1スタック510の一部は、前記バンクホール450内部の右側面に形成された第1スタック510の一部と接続せず、断絶し得る。これにより、前記バンクホール450を挟んで隣接するように配置されたサブ画素(P1、P2)の間では、前記第1スタック510を介して電荷が移動することはできない。

20

#### 【0071】

また、前記電荷生成層520は、前記バンクホール450内部の側面で前記第1スタック510上に形成されるか、または、前記バンクホール450の内部まで延長されずに前記バンクホール450の上部で前記第1スタック510上に形成され得る。ここで、前記バンクホール450内部の左側面と、前記バンクホール450内部の右側面の間、又は前記バンクホール450の左側上部と前記バンクホール450の右側上部の間で電荷生成層520は接続せず、断絶し得る。これにより、前記バンクホール450を挟んで隣接するように配置されたサブ画素(P1、P2)の間では、前記電荷生成層520を介して電荷が移動することはない。

30

#### 【0072】

また、前記第2スタック530は、前記電荷生成層520上で、前記バンクホール450を挟んで隣接するように配置されたサブ画素(P1、P2)の間で断絶されずに、互いに接続することができる。したがって、前記バンクホール450を挟んで隣接するように配置されたサブ画素(P1、P2)の間では、前記第2スタック530を介して電荷が移動することはできる。ただし、必ずしもそれに限定されるものではなく、前記バンクホール450の形状および発光層500の蒸着工程を適切に調節することにより、前記第2スタック530も前記バンクホール450を間に置いて隣接するように配置されたサブ画素(P1、P2)の間で断絶するように構成することもできる。特に、前記電荷生成層520と隣接する前記第2スタック530の下部の一部分だけがサブ画素(P1、P2)間の領域で断絶し得る。

40

#### 【0073】

以上のような第1スタック510、電荷生成層520、及び第2スタック530によって、前記バンクホール450の内部及び前記バンクホール450の上部領域には、空隙(H)が形成される。前記空隙(H)は、前記平坦化層270、前記バンク400、及び前記発光層500によって定義され得、前記バンクホール450を含んでなり、前記バンクホール450より大きなサイズで形成される。前記空隙(H)も隣接するように配置されたサブ画素(P1、P2)間の境界に形成される。

#### 【0074】

50

前記第1スタック510は、正孔注入層(Hole Injecting Layer; HIL)、正孔輸送層(Hole Transporting Layer; HTL)、青色(B)発光層(Emitting Layer; EML(B))、および電子輸送層(Electron Transporting Layer; ETL)が順番に積層された構造からなり得るが、必ずしもそれに限定されるものではない。

【0075】

前記電荷生成層520は、前記第1スタック510及び前記第2スタック530の間に形成されて前記第1スタック510及び第2スタック530に電荷を供給する役割をする。前記電荷生成層520は、前記第1スタック510に電子(electron)を供給するためのN型電荷生成層及び前記第2スタック530に正孔(hole)を供給するためのP型電荷生成層を含んでなり得る。前記N型電荷生成層は、金属物質をドーパントとして含んでなり得る。

10

【0076】

前記電荷生成層520を構成するN型電荷生成層は、金属物質を含んでなり得るので、前記電荷生成層520は、前記第1スタック510及び前記第2スタック530に比べて導電性が大きい。したがって、互いに隣接するように配置されたサブ画素(P1、P2)間での電荷の移動は主に電荷生成層520を介してなされ、前記第2スタック530を介してなされる電荷の移動量は非常に少ない。したがって、本発明の一実施例によれば、前記電荷生成層520を、前記バンクホール450と重畳する領域で断絶するように構成することにより、互いに隣接するように配置されたサブ画素(P1、P2)間での電荷の移動を遮断して漏洩電流の発生を防止することができる。

【0077】

20

前記第2スタック530は、前記電荷生成層520上に具備され、正孔輸送層(HTL)、黄緑色(YG)発光層(Emitting Layer; EML(YG))、電子輸送層(ETL)、および電子注入層(Electron Injecting Layer; EIL)が順番に積層された構造からなり得るが、必ずしもそれに限定されるものではない。

【0078】

本発明では、前記第1スタック510と前記第2スタック530の積層構造および、前記第1スタック510と前記第2スタック530のそれぞれから放出される光の波長は、当業界に公知された多様な構造に変更することができる。

【0079】

前記第2電極600は、前記発光層500上に形成されている。前記第2電極600は、電界発光表示装置の陰極(Cathode)として機能することができる。前記第2電極600は、それぞれのサブ画素(P1、P2)および、それらの間の境界領域にも形成される。

30

【0080】

本発明の一実施例に係る電界発光表示装置は、上部発光方式からなるので、前記第2電極600は、前記発光層500で発光した光を上部に向かって透過させるために、透明な導電物質を含んでなり得る。また、前記第2電極600は、半透明電極からなり得、それによって、サブ画素(P1、P2)別にマイクロキャビティ(Micro Cavity)の効果を得ることができる。前記第2電極600が半透明電極からなる場合、前記第2電極600と、前記第1電極310、320間で光の反射と再反射が繰り返され、マイクロキャビティ効果を得ることができ、発光効率を向上することができる。

40

【0081】

前記封止層700は、前記第2電極600上に形成されて前記発光層500に外部の水分が浸透することを防止する役割をする。このような封止層700は、無機絶縁物からなり得、無機絶縁と有機絶縁物が交互に積層された構造からなり得るが、必ずしもそれに限定されるものではない。

【0082】

前記カラーフィルタ層810、820は、前記封止層700上に形成されている。前記カラーフィルタ層810、820は、第1サブ画素(P1)に備えられた第1カラーフィルタ810、及び第2サブ画素(P2)に備えられた第2カラーフィルタ820を含んでなる。図に示していないが、第2サブ画素(P2)と隣接するように第3サブ画素が配置され、前記第

50

3サブ画素には、第3カラーフィルタが備えられ得る。前記第1カラーフィルタ810は、赤色(R)、緑色(G)及び青色(B)のうちいずれか一つのカラーフィルタからなり、前記第2カラーフィルタ820は、赤色(R)、緑色(G)および青色(B)の中で、他の一つのカラーフィルタからなり、前記第3カラーフィルタは、赤色(R)、緑色(G)及び青色(B)のうち、残りの一つのカラーフィルタからなり得る。一方、図に示していないが、前記のカラーフィルタ層810、820の間にブラックマトリクスをさらに形成して、サブ画素(P1、P2)間の境界で光が漏洩することを防止することができる。

【0083】

図4は、本発明の一実施例に係る電界発光表示装置の概略的な断面図であって、これは、図2のCDラインの断面図である。

10

【0084】

図4に示すように、基板100上に回路素子層200が形成され、前記回路素子層200上に第1電極310、320が形成され、前記第1電極310、320上にバンク400が形成され、前記第1電極310、320およびバンク400上に発光層500が形成され、前記発光層500上に第2電極600が形成され、前記第2電極600上に封止層700が形成され、前記封止層700上にカラーフィルタ層810、820が形成される。

【0085】

前記回路素子層200は、前述した図3の場合と同様であるので、便宜上、図4では、回路素子層200の詳細な構成は省略した。ただし、薄膜トランジスタと回路配線などの場合において、図2のCDラインでの回路素子層200の断面構造は、図2のABラインでの回路素子層200の断面構造とは異なるようになるだろう。一方、図4の場合には、回路素子層200の上面、すなわち、平坦化層270の上面に窪み(G)と第1平坦面(F1)が交互に配置され得る。

20

【0086】

前記第1電極310、320の一部は、前記回路素子層200の上面に形成された窪み(G)及び第1平坦面(F1)まで延長することができ、第1サブ画素(P1)に備えられた第1電極310と前記第2サブ画素(P2)に備えられた第1電極320は、前記窪み(G)を挟んで互いに離隔され得る。

【0087】

前記バンク400は、前記第1電極310、320の端の上面および端の側面の両方を覆うように形成され得る。また、前記バンク400に備えられたバンクホール450の下の部分には、前記回路素子層200の窪み(G)が位置することができ、それによって、前記バンクホール450の深さを深くすることができ、発光層500の少なくとも一部が前記バンクホール450と重畳する領域で、より簡単に断絶し得る。

30

【0088】

前記バンクホール450の入口は、第2幅(D2)を有し、前記第2幅(D2)を有するバンクホール450の入口から下方向に延びる前記バンクホール450の内部は、第4幅(D4)を有するが、第4幅(D4)が前記第2幅(D2)より大きい。これは、前述した図3の場合と同様に、前記バンクホール450と接する前記バンク400の一側下部に過食刻が発生し、アンダーカット(uc)が生じるからである。このようにアンダーカット(uc)が生じることによって前記バンクホール450内部の第4幅(D4)が前記第2幅(D2)より大きくなって発光層500の少なくとも一部が前記バンクホール450と重畳する領域でより簡単に断絶させることができる。

40

【0089】

前記発光層500は、前述した図3と類似に、構成され得る。

【0090】

詳細には、第1スタック510は、前記バンクホール450内部の側面と下面に形成され得、それによって、前記平坦化層270の窪み(G)内に形成され得る。ここで、前記バンクホール450内部の側面に形成された第1スタック510の一部と、前記バンクホール450内部の下面に形成された第1スタック510の一部は、相互に接続せず、断絶

50

し得、したがって、前記バンクホール450を挟んで隣接するように配置されたサブ画素(P1、P2)の間では、前記第1スタック510を介して電荷が移動することはできない。

【0091】

また、前記電荷生成層520は、前記バンクホール450内部の左側面と、前記バンクホール450内部の右側面の間、又は前記バンクホール450の左側上部と前記バンクホール450の右側上部の間で接続せず、断絶し得、したがって、前記バンクホール450を挟んで隣接するように配置されたサブ画素(P1、P2)の間では、前記電荷生成層520を介して電荷が移動することはできない。

【0092】

また、前記第2スタック530は、前記電荷生成層520上で、前記バンクホール450を挟んで隣接するように配置されたサブ画素(P1、P2)の間で断絶されず、互いに接続し得るが、必ずしもそれに限定されるものではなく、前記電荷生成層520と隣接する前記第2スタック530の下部の一部がサブ画素(P1、P2)の間の領域で断絶し得る。

10

【0093】

前記第2電極600、前記封止層700、及び前記カラーフィルタ層810、820は、前述した図3の場合と同様であるので反復する説明は省略する。

【0094】

図5は、本発明の他の実施例に係る電界発光表示装置の概略的な平面図であり、これは、前述した図1のA領域に該当し、図1に平坦化層270を追加で示したものである。

【0095】

図5による電界発光表示装置は、平坦化層270の窪み形成領域(GA)の構成を変更したことを除いて前述した図2による電界発光表示装置と同じである。したがって、同一の構成に対しては同一の符号を付与し、以下では、異なる構成についてのみ説明することにする。

20

【0096】

図5に示すように、平坦化層270の窪み形成領域(GA)には、複数個の窪み(G)及び複数個の第1平坦面(F1)が備えられ、前記複数個の窪み(G)は、複数個の列(C1、C2、C3、C4、C5)の形態を有するように配置され得る。

【0097】

ここで、前記複数個の窪み(G)が前記複数個の列(C1、C2、C3、C4、C5)のそれぞれで、互いに同じ配列構造からなり、それによって、前記複数個の窪み(G)が前記複数個の列(C1、C2、C3、C4、C5)の間で相互に一列に配列することができる。例えば、前記複数個の窪み(G)が前記バンクホール450の延長方向と同じ縦方向に一列に配列されて、前記バンクホール450の延長方向と垂直な横方向にも一列に配列され得る。それによって、いずれか一つの列(C1、C2、C3、C4、C5)に備えられた一つの窪み(G)は、その隣接する他の一つの列(C1、C2、C3、C4、C5)に備えられた複数の窪み(G)の中から一つの窪み(G)と接することができる。

30

【0098】

このように、前記複数個の窪み(G)が前記複数個の列(C1、C2、C3、C4、C5)の間で相互に一列に配列される構造からなる場合には、ABラインでバンクホール450と重畳する領域とCDラインでバンクホール450と重畳する領域が互いに異なるように構成され得るが、これについて図6及び図7の断面図を介して詳細に説明することにする。

40

【0099】

図6は、本発明の他の実施例に係る電界発光表示装置の概略的な断面図であって、これは、図5のABラインの断面図である。

【0100】

図6に示すように、本発明の他の実施例に係る電界発光表示装置は、基板100、回路素子層200、第1電極310、320、バンク400、発光層500、第2電極600、封止層700、およびカラーフィルタ層810、820を含んでなる。

【0101】

50

前記基板 1 0 0、前記第2電極 6 0 0、前記封止層 7 0 0、及び前記カラーフィルタ層 8 1 0、8 2 0は、前述した図3と同じなので、以下では、異なる構成についてのみ説明することにする。

【0 1 0 2】

前記回路素子層 2 0 0は、平坦化層 2 7 0の構成を除いて、前述した図3と同様である。前記平坦化層 2 7 0の上面には、複数個の窪み (G) が形成されず、バンク 4 0 0と重畳する第1平坦面 (F1) および発光領域 (EA) と重畳する第2平坦面 (F2) が形成される。

【0 1 0 3】

前記第1電極 3 1 0、3 2 0は、前記平坦化層 2 7 0の上面に形成され、特に、前記第1平坦面 (F1) および前記第2平坦面 (F2) 上に形成される。

10

【0 1 0 4】

前記バンク 4 0 0は、前記第1電極 3 1 0、3 2 0の端の上面および端の側面を覆うように形成され得る。前記バンク 4 0 0には、バンクホール 4 5 0が形成されていて、前記バンクホール 4 5 0の下の部分に、前記平坦化層 2 7 0の第1平坦面 (F1) が位置することができる。

【0 1 0 5】

前記バンクホール 4 5 0の入口は、第1幅 (D1) を有し、前記バンクホール 4 5 0の内部は、第3幅 (D3) を有するが、第3幅 (D3) が、前記第1幅 (D1) より大きいことがあり得る。これは、前記バンクホール 4 5 0と接する前記バンク 4 0 0の一侧下部に過食刻が発生し、アンダーカット (uc) が生じ得るからである。

20

【0 1 0 6】

ただし、前述した図3とは異なり、図6の場合には、前記バンクホール 4 5 0の下の部分に窪み (G) が位置しないで第1平坦面 (F1) だけが位置するので、前記の過食刻の程度が小さく、アンダーカット (uc) の大きさが減少し得、それによって、図6の第3幅 (D3) は、図3の第3幅 (D3) より小さくなり得る。また、図6の場合には、前記バンクホール 4 5 0の下の部分に窪み (G) が位置していないので、図3の場合に比べて、前記バンクホール 4 5 0の深さが浅くなる。したがって、前記バンクホール 4 5 0の深さを深くして発光層 5 0 0の少なくとも一部を、前記バンクホール 4 5 0と重畳する領域で、より簡単に断絶させるために、前記バンク 4 0 0の高さを図3の場合よりも高くすることが好ましい。

【0 1 0 7】

30

前記発光層 5 0 0は、前述した図3と同様に、前記バンクホール 4 5 0の内部又は前記バンクホール 4 5 0の上部で断絶することにより、隣接するサブ画素 (P1、P2) の間で漏洩電流の発生を防止することができる。すなわち、第1スタック 5 1 0と電荷生成層 5 2 0のそれぞれは、前記バンクホール 4 5 0と重畳する領域で断絶し得、したがって、前記バンクホール 4 5 0を挟んで隣接するように配置されたサブ画素 (P1、P2) の間では、前記第1スタック 5 1 0および電荷生成層 5 2 0を介して電荷が移動することはない。それに対して、第2スタック 5 3 0は、前記バンクホール 4 5 0を挟んで隣接するように配置されたサブ画素 (P1、P2) の間で断絶されず、互いに接続することができるが、必ずしもそれに限定されるものではなく、前記電荷生成層 5 2 0と隣接する前記第2スタック 5 3 0の下部の一部がサブ画素 (P1、P2) の間の領域で断絶し得る。

40

【0 1 0 8】

図7は、本発明の他の実施例に係る電界発光表示装置の概略的な断面図であって、これは、図5のCDラインの断面図である。

【0 1 0 9】

図7は、回路素子層 2 0 0の上面が変更され、それによって第1電極 3 1 0、3 2 0とバンク 4 0 0の構成が変更されたことを除いて前述した図4と同じなので、以下では、回路素子層 2 0 0の上面、第1電極 3 1 0、3 2 0およびバンク 4 0 0についてのみ説明することにする。

【0 1 1 0】

図7から分かるように、回路素子層 2 0 0の上面、すなわち、平坦化層 2 7 0の上面に

50

は、バンク400と重畳する複数個の窪み(G)が互いに隣接して配置され、発光領域(EA)と重畳する第2平坦面(F2)が形成される。

【0111】

それによって、第1電極310、320の一部は、前記回路素子層200の上面に形成された窪み(G)まで延長することができ、第1サブ画素(P1)に備えられた第1電極310と前記第2サブ画素(P2)に備えられた第1電極320は、前記窪み(G)を挟んで互いに離隔され得る。

【0112】

前記バンク400は、前記第1電極310、320の端の上面および端の側面の両方を覆うように形成され、前記回路素子層200の窪み(G)内に形成され得る。また、前記バンク400に備えられたバンクホール450の下の部分には、前記回路素子層200の窪み(G)が位置することができる。図には、前記バンクホール450の下の部分に一つの窪み(G)のみが位置する例を示したが、複数個の窪み(G)が位置することもできる。

10

【0113】

前記バンクホール450の入口は、第2幅(D2)を有し、前記バンクホール450の内部は、第4幅(D4)を有するが、第4幅(D4)が前記第2幅(D2)より大きい。特に、前記バンクホール450の下に複数個の窪み(G)が隣接して配列されているので、過食刻によってアンダーカット(uc)の大きさが大きくなり得、図7の第4幅(D4)が図4の第4幅(D4)より大きくなることもあり得る。

【0114】

図8は、本発明の他の実施例に係る電界発光表示装置の概略的な平面図であり、これは、前述した図1のA領域に該当し、図1に平坦化層270を追加で示したものである。

20

【0115】

図8による電界発光表示装置は、バンクホール450の構成が変更されたことを除いて前述した図2による電界発光表示装置と同じである。したがって、同一の構成に対して同一の符号を付与し、以下では、異なる構成についてのみ説明することにする。

【0116】

前述した図2の場合には、バンクホール450が平坦化層270に備えられた複数個の窪み(G)が配列された複数個の列(C1、C2、C3、C4、C5)の中からいずれか一つの列(C3)と重畳するように形成されている。それに対して、図8の場合には、バンクホール450が平坦化層270に備えられた複数個の窪み(G)が配列された複数個の列(C1、C2、C3、C4、C5)の中から、複数個の列(C2、C3、C4)と重畳するように形成されている。特に、前記バンクホール450は、いずれか一つの列(C3)とは、全体的に重畳して、他の列(C2、C4)とは、一部が重畳するように形成することができる。したがって、図8のバンクホール450の幅(D1、D2)は、図2のバンクホール450の幅(D1、D2)より大きく形成され得る。

30

【0117】

前記バンクホール450の幅(D1、D2)の幅が小さ過ぎると、前記バンクホール450と重畳する領域で発光層500の少なくとも一部が断絶されないで漏洩電流が発生することがあり得、前記バンクホール450の幅(D1、D2)が大き過ぎると、前記バンクホール450と重畳する領域で第2電極600が断絶され、サブ画素(P1、P2)で発光が起きないことがあり得る。したがって、前記バンクホール450の幅(D1、D2)は、前記バンクホール450と重畳する領域で発光層500の少なくとも一部が断絶され、第2電極600は、断絶されないように適切に調節する必要があり、これを考慮すると、前記バンクホール450の幅(D1、D2)は、0.1 $\mu$ m~0.2 $\mu$ mの範囲であり得るが、必ずしもそれに限定されるものではない。

40

【0118】

前記バンクホール450が、前記複数個の列(C2、C3、C4)と重畳するように形成されるために、前記平坦化層270に備えられた窪み(G)の直径は、前記バンクホール450の第1幅(D1)よりも小さいことがあり得る。

50

## 【0119】

前記バンクホール450が、複数個の列(C2、C3、C4)と重畳するように形成される場合には、前記バンクホール450と重畳する領域で窪み(G)と第1平坦面(F1)が交互に繰り返し形成され得、発光層500の少なくとも一部が効果的に断絶し得る。

## 【0120】

図9は、本発明のまた他の実施例に係る電界発光表示装置の概略的な平面図であり、これは、前述した図1のA領域に該当し、図1に平坦化層270を追加で示したものである。

## 【0121】

図9による電界発光表示装置は、平坦化層270に備えられた複数個の窪み(G)の配列構造が変更されたことを除いて、前述した図2による電界発光表示装置と同じである。したがって、同一の構成に対して同一の符号を付与し、以下では、異なる構成についてのみ説明することにする。

10

## 【0122】

前述した図2の場合には、平坦化層270に備えられた窪み(G)が発光領域(EA)と一部重畳するように形成されている。それに対して、図9の場合には、平坦化層270に備えられた窪み(G)が発光領域(EA)と重畳しないように形成されている。つまり、窪み形成領域(GA)は、バンク領域(BA)およびバンクホール領域(BHA)とは重畳するが、発光領域(EA)とは重畳せず、窪み未形成の領域(NGA)が前記発光領域(EA)と重畳する。

## 【0123】

このように、前記窪み(G)が発光領域(EA)と重畳しないように形成される場合には、前記発光領域(EA)に備えられた平坦化層270の上面が平坦になり得、前記発光領域(EA)で発光層500の表面をより均一にすることができる。

20

## 【0124】

図10a~図10cは、本発明の他の実施例に係る電界発光表示装置に関するものであり、これはヘッドマウント表示(HMD)装置に関するものである。図10aは概略的な斜視図であり、図10bは、VR(Virtual Reality)構造の概略的な平面図であり、図10cは、AR(Augmented Reality)構造の概略的な断面図である。

## 【0125】

図10aから分かるように、本発明に係るヘッドマウント表示装置は、収納ケース10、とヘッド装着バンド30を含んでなる。

30

## 【0126】

前記収納ケース10は、その内部に表示装置、レンズアレイ、および接眼レンズなどの構成を収納している。

## 【0127】

前記ヘッド装着バンド30は、前記収納ケース10に固定される。前記ヘッド装着バンド30は、使用者の頭の上表面と両側面を囲むように形成された例を示したが、これに限定されない。前記ヘッド装着バンド30は、使用者の頭にヘッドマウントディスプレイを固定するためのものであり、メガネフレーム形態やヘルメット形態の構造物に代替することができる。

40

## 【0128】

図10bから分かるように、本発明に係るVR(Virtual Reality)構造のヘッドマウントディスプレイは、左眼用表示装置12と右眼用表示装置11、レンズアレイ13、および左眼接眼レンズ20aと右眼接眼レンズ20bを含んでなる。

## 【0129】

前記左眼用表示装置12と右眼用表示装置11は、前記レンズアレイ13、及び前記左眼接眼レンズ20aと右眼接眼レンズ20bは、前述した収納ケース10に収納される。

## 【0130】

前記左眼用表示装置12と右眼用表示装置11は、同じ映像を表示することができ、この場合、使用者は、2D映像を視聴することができる。または、前記左眼用表示装置12は

50

、左眼映像を表示して、前記右眼用表示装置 11 は、右眼映像を表示することができ、この場合、使用者は、立体映像を視聴することができる。前記左眼用表示装置 12 と前記右眼用表示装置 11 のそれぞれは、前述した図1～図9による電界発光表示装置からなり得る。ここで、図1～図9に画像が表示される面に該当する上側の部分、例として、カラーフィルタ層 810、820 が、前記レンズアレイ 13 と向き合うことになる。

【0131】

前記レンズアレイ 13 は、前記左眼接眼レンズ 20a と前記左眼用表示装置 12 のそれぞれと離隔し、前記左眼接眼レンズ 20a と前記左眼用表示装置 12 の間に備えることができる。すなわち、前記レンズアレイ 13 は、前記左眼接眼レンズ 20a の前方及び前記左眼用表示装置 12 の後方に位置することができる。また、前記レンズアレイ 13 は、前記右眼接眼レンズ 20b と前記右眼用表示装置 11 のそれぞれと離隔し、前記右眼接眼レンズ 20b と前記右眼用表示装置 11 の間に備えることができる。すなわち、前記レンズアレイ 13 は、前記右眼接眼レンズ 20b の前方及び前記右眼用表示装置 11 の後方に位置することができる。

10

【0132】

前記レンズアレイ 13 は、マイクロレンズアレイ (Micro Lens Array) であり得る。前記レンズアレイ 13 は、ピンホールアレイ (Pin Hole Array) に代替することができる。前記レンズアレイ 13 により、左眼用表示装置 12 または右眼用表示装置 11 に表示される映像は、使用者に拡大して見え得る。

20

【0133】

前記左眼接眼レンズ 20a には、使用者の左眼 (LE) が位置し、前記右眼接眼レンズ 20b には、使用者の右眼 (RE) が位置することができる。

【0134】

図10cから分かるように、本発明に係るAR (Augmented Reality) 構造のヘッドマウントディスプレイは、左眼用表示装置 12、レンズアレイ 13、左眼接眼レンズ 20a、透過反射部 14、および透過窓 15 を含んでなる。図10cは便宜上、左内側の構成だけを示し、右内側の構成も左内側の構成と同じである。

【0135】

前記左眼用表示装置 12、レンズアレイ 13、左眼接眼レンズ 20a、透過反射部 14、および透過窓 15 は、前述した収納ケース 10 に収納される。

30

【0136】

前記左眼用表示装置 12 は、前記透過窓 15 を覆わずに、前記の透過反射部 14 の一側、例として上側に位置することができる。これにより、前記左眼用表示装置 12 が前記透過窓 15 を介して見える外部の背景を遮らずに、前記透過反射部 14 に映像を提供することができる。

【0137】

前記左眼用表示装置 12 は、前述した図1～図9による電界発光表示装置からなり得る。ここで、図1～図9に画像が表示される面に該当する上側の部分、例として、カラーフィルタ層 810、820 が、前記透過反射部 14 と向き合うことになる。

【0138】

前記レンズアレイ 13 は、前記の左眼接眼レンズ 20a と前記透過反射部 14 の間に備えることができる。

40

【0139】

前記左眼接眼レンズ 20a には、使用者の左眼が位置する。

【0140】

前記透過反射部 14 は、前記レンズアレイ 13 と前記透過窓 15 の間に配置される。前記透過反射部 14 は、光の一部を透過させ、光の他の一部を反射させる反射面 14a を含むことができる。前記反射面 14a は、前記左眼用表示装置 12 に示される映像が、前記レンズアレイ 13 に進むように形成される。したがって、使用者は、前記透過窓 15 を介して、外部の背景と前記左眼用表示装置 12 によって表示される映像の両方を見ることが

50

できる。つまり、使用者は現実の背景と仮想の映像を重ねて一つの映像として見ることができるので、拡張現実（Augmented Reality,AR）を具現することができる。

【0141】

前記透過窓15は、前記透過反射部14の前方に配置されている。

【0142】

以上、添付した図面を参照して、本発明の実施例をさらに詳細に説明したが、本発明は、必ずしもこのような実施例で限定されるわけではなく、本発明の技術思想を逸脱しない範囲内で多様に変形実施することができる。したがって、本発明に開示した実施例は、本発明の技術思想を限定するためのものではなく説明するためのものであり、このような実施例により、本発明の技術思想の範囲が限定されるものではない。従って、以上で記述した実施例は、すべての面で例示的なものであり限定的ではないと理解されなければならない。本発明の保護範囲は、特許請求の範囲によって解釈されなければならない、それと同等の範囲内にあるすべての技術思想は、本発明の権利範囲に含まれるものと解釈されなければならない。

10

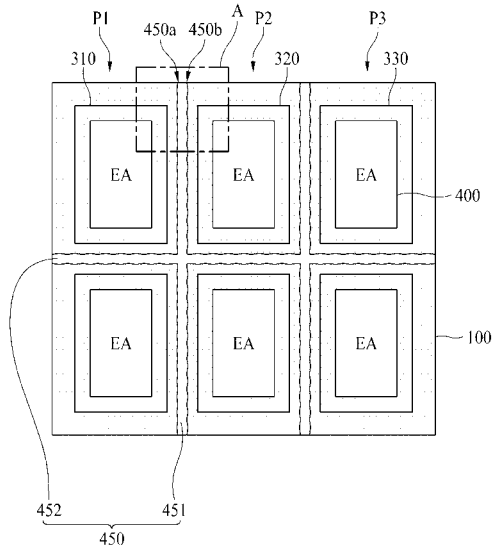
【符号の説明】

【0143】

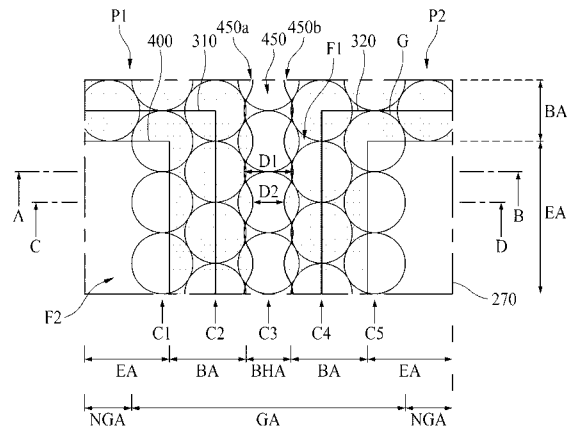
- 100：基板
- 200：回路素子層
- 270：平坦化層
- 310、320：第1電極
- 400：バンク
- 500：発光層
- 600：第2電極
- 700：封止層
- 810、820：カラーフィルタ層

20

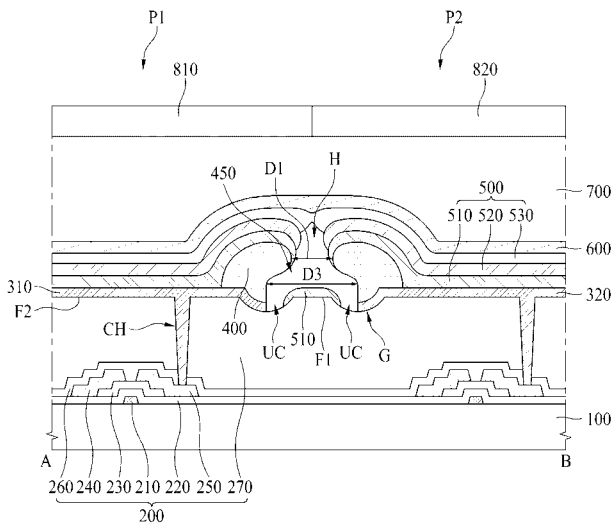
【 図 1 】



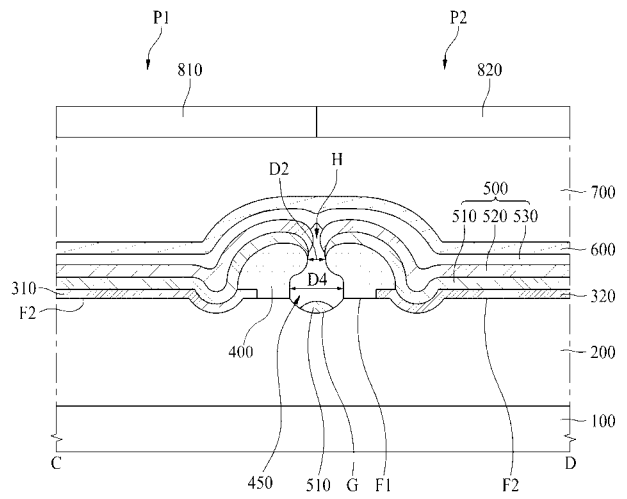
【 図 2 】



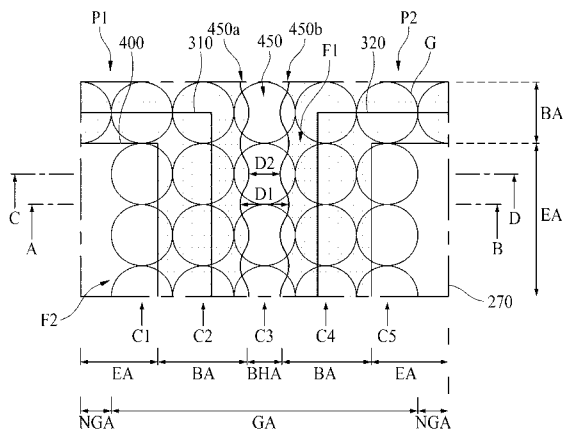
【 図 3 】



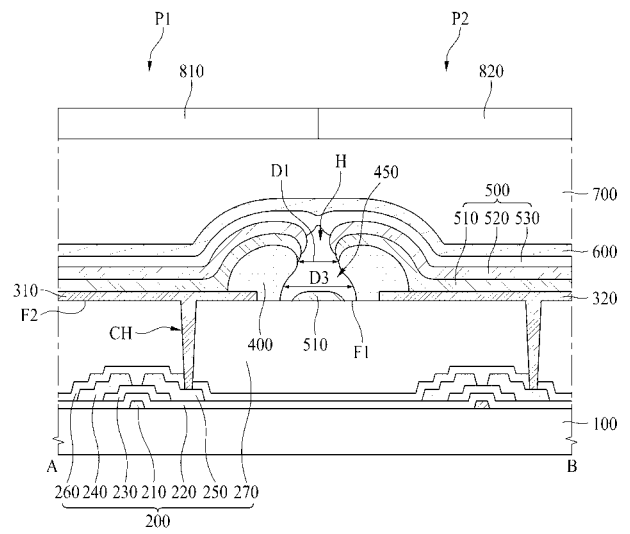
【 図 4 】



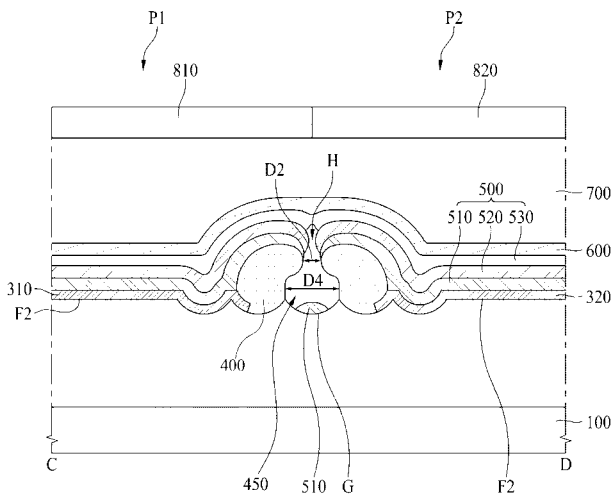
【 図 5 】



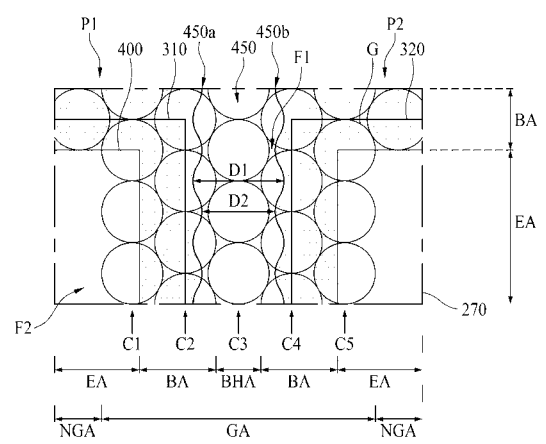
【 図 6 】



【 図 7 】



【 図 8 】





## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
<b>H 0 5 B 33/28 (2006.01)</b>	H 0 5 B 33/28	
G 0 9 F 9/30 (2006.01)	G 0 9 F 9/30	3 4 9 Z
	G 0 9 F 9/30	3 6 5

(72)発明者 ヤン, ユチョル

大韓民国、1 0 8 4 5 キョンギ - ド、パジュ - シ、ウーロン - ミョン、エルジー - ロ 2 4 5

Fターム(参考) 3K107 AA01 BB01 CC09 CC33 DD03 DD10 DD23 DD27 DD89 DD90

EE61 EE63 FF15

5C094 AA08 AA25 BA27 DA13 DA15 ED01 FA02 FA04

专利名称(译)	电致发光显示器		
公开(公告)号	<a href="#">JP2020072084A</a>	公开(公告)日	2020-05-07
申请号	JP2019153518	申请日	2019-08-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
发明人	シム, ソンビン キム, スヒョン ヤン, ユチョル		
IPC分类号	H05B33/22 H01L51/50 H01L27/32 H05B33/12 H05B33/26 H05B33/28 G09F9/30		
CPC分类号	H01L27/3246 H01L27/3258 H01L51/5209 H01L51/5056 H01L51/5206 H01L51/5221		
FI分类号	H05B33/22.Z H05B33/14.A H01L27/32 H05B33/12.B H05B33/26.Z H05B33/28 G09F9/30.349.Z G09F9/30.365		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC09 3K107/CC33 3K107/DD03 3K107/DD10 3K107/DD23 3K107/DD27 3K107/DD89 3K107/DD90 3K107/EE61 3K107/EE63 3K107/FF15 5C094/AA08 5C094/AA25 5C094/BA27 5C094/DA13 5C094/DA15 5C094/ED01 5C094/FA02 5C094/FA04		
优先权	1020180133246 2018-11-02 KR		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

电致发光显示装置可以包括：包括第一子像素和第二子像素的基板；在基板上的平坦化层；在第一子像素和平坦化层上的第二子像素的每一个中的第一电极；以及在第一子像素和第二子像素之间的堤。第一子像素和第二子像素的第一电极，位于第一电极和堤岸上的发光层以及位于发光层上的第二电极。平坦化层在与堤重叠的区域中包括多个凹槽，堤在与多个凹槽中的一些重叠的区域中包括堤孔，并且堤孔沿着第一子像素和第二子像素之间的边界延伸。

