

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-26518

(P2015-26518A)

(43) 公開日 平成27年2月5日(2015.2.5)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/10 (2006.01)	H05B 33/10	3K107
H01L 51/50 (2006.01)	H05B 33/14	A
H05B 33/02 (2006.01)	H05B 33/02	
H05B 33/22 (2006.01)	H05B 33/22	Z

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号	特願2013-155605 (P2013-155605)	(71) 出願人	502356528
(22) 出願日	平成25年7月26日 (2013.7.26)		株式会社ジャパンディスプレイ
			東京都港区西新橋三丁目7番1号
		(74) 代理人	110000154
			特許業務法人はるか国際特許事務所
		(72) 発明者	大岡 浩
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		(72) 発明者	佐藤 敏浩
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		Fターム(参考)	3K107 AA01 BB01 CC45 DD18 DD88
			EE03 EE27 GG02 GG28 GG33

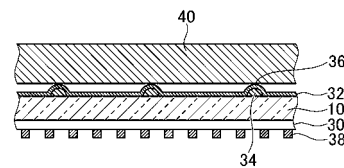
(54) 【発明の名称】 有機エレクトロルミネッセンス表示パネルの製造方法

(57) 【要約】

【課題】基板の帯電を低減するとともに安定的に電荷を放出することを目的としている。

【解決手段】回路層30が一方の面に形成され、回路層30が形成された面とは反対側の面に、凹凸の表面を有する導電膜32が積層された絶縁基板10を用意する。シャドウマスク38に回路層30を対向させるように、絶縁基板10を配置する。シャドウマスク38を使用した真空成膜プロセスによって、回路層30に有機エレクトロルミネッセンス素子を形成する。真空成膜プロセスで、接地された押さえ板40を、導電膜32の凹凸の凸部36に押さえ付けて、回路層30をシャドウマスク38に密着させる。押さえ板40は、凸部36で導電膜32と電氣的に接続する。

【選択図】 図5



【特許請求の範囲】**【請求項 1】**

回路層が一方の面に形成され、前記回路層が形成された前記面とは反対側の面に、凹凸の表面を有する導電膜が積層された絶縁基板を用意する工程と、

シャドウマスクに前記回路層を対向させるように、前記絶縁基板を配置する工程と、

前記シャドウマスクを使用した真空成膜プロセスによって、前記回路層に有機エレクトロルミネッセンス素子を形成する工程と、

を含み、

前記真空成膜プロセスで、接地された押さえ板を、前記導電膜の前記凹凸の凸部に押さえ付けて、前記回路層を前記シャドウマスクに密着させ、

前記押さえ板は、前記凸部で前記導電膜と電氣的に接続することを特徴とする有機エレクトロルミネッセンス表示パネルの製造方法。

10

【請求項 2】

請求項 1 に記載された有機エレクトロルミネッセンス表示パネルの製造方法において、

前記絶縁基板と前記導電膜との間に樹脂部が介在し、前記樹脂部によって、前記導電膜に前記凸部が形成されることを特徴とする有機エレクトロルミネッセンス表示パネルの製造方法。

【請求項 3】

請求項 1 又は 2 に記載された有機エレクトロルミネッセンス表示パネルの製造方法において、

20

前記絶縁基板と前記導電膜との間に、可視光を吸収する光吸収層が介在していることを特徴とする有機エレクトロルミネッセンス表示パネルの製造方法。

【請求項 4】

請求項 1 から 3 のいずれか 1 項に記載された有機エレクトロルミネッセンス表示パネルの製造方法において、

前記導電膜は、マトリクス状に配列された複数の前記凸部を有することを特徴とする有機エレクトロルミネッセンス表示パネルの製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

30

本発明は、有機エレクトロルミネッセンス表示パネルの製造方法に関する。

【背景技術】**【0002】**

現在、有機エレクトロルミネッセンス表示パネルは、低分子材料を用いた真空一貫プロセスで製造することが主流になっている。真空一貫プロセスでは、基板が帯電することがある。帯電が発生するのは、蒸着マスクを基板に密着させるために、押さえ板を基板に接触させたり脱離させたりを繰り返すからである。帯電が発生すると、着膜パターン異常や搬送トラブルなどが起きるが、真空一貫プロセスではプロセス槽内に残留ガス（分子）が少ないことから、イオナイザや軟 X 線等の既存の除電技術を適用することができず、除電が困難である。そこで、基板の帯電を防止する方法又は電荷を逃がす方法が必要である。

40

【先行技術文献】**【特許文献】****【0003】**

【特許文献 1】特開平 4 - 2 7 3 1 6 6 号公報

【特許文献 2】特開 2 0 0 4 - 4 7 1 7 9 号公報

【発明の概要】**【発明が解決しようとする課題】****【0004】**

特許文献 1 には、基板の裏面に導電膜を形成することで、帯電する静電気を一様化し、薄膜トランジスタにおける電位差の発生を防止することが開示されている。特許文献 2 に

50

は、薄膜トランジスタと有機発光層と電極とを有する基板の裏面に帯電防止膜を形成することが開示されている。これらによれば、基板に電荷が誘起された場合でも、導電膜又は帯電防止膜を設備筐体（アース）に接触させることにより、電荷を放出することができる。

【 0 0 0 5 】

しかし、平坦な基板の裏面全域で良好なコンタクトを得ることは難しく、生産性向上のためには短時間でより安定的に電荷の放出を行うための工夫が必要である。

【 0 0 0 6 】

本発明は、基板の帯電を低減するとともに安定的に電荷を放出することを目的としている。

10

【課題を解決するための手段】

【 0 0 0 7 】

（１）本発明に係る有機エレクトロルミネッセンス表示パネルの製造方法は、回路層が一方の面に形成され、前記回路層が形成された前記面とは反対側の面に、凹凸の表面を有する導電膜が積層された絶縁基板を用意する工程と、シャドウマスクに前記回路層を対向させるように、前記絶縁基板を配置する工程と、前記シャドウマスクを使用した真空成膜プロセスによって、前記回路層に有機エレクトロルミネッセンス素子を形成する工程と、を含み、前記真空成膜プロセスで、接地された押さえ板を、前記導電膜の前記凹凸の凸部に押さえ付けて、前記回路層を前記シャドウマスクに密着させ、前記押さえ板は、前記凸部で前記導電膜と電氣的に接続することを特徴とする。本発明によれば、押さえ板によって回路層をシャドウマスクに密着させるが、押さえ板は導電膜の凸部を押さえるので、導電膜の全面を押さえるときよりも接触面積が小さくなり、接触による絶縁基板の帯電を低減することができる。また、絶縁基板に誘起された電荷は、導電膜の凸部を介して、押さえ板から放出することができる。

20

【 0 0 0 8 】

（２）（１）に記載された有機エレクトロルミネッセンス表示パネルの製造方法において、前記絶縁基板と前記導電膜との間に樹脂部が介在し、前記樹脂部によって、前記導電膜に前記凸部が形成されることを特徴としてもよい。

【 0 0 0 9 】

（３）（１）又は（２）に記載された有機エレクトロルミネッセンス表示パネルの製造方法において、前記絶縁基板と前記導電膜との間に、可視光を吸収する光吸収層が介在していることを特徴としてもよい。

30

【 0 0 1 0 】

（４）（１）から（３）のいずれか１項に記載された有機エレクトロルミネッセンス表示パネルの製造方法において、前記導電膜は、マトリクス状に配列された複数の前記凸部を有することを特徴としてもよい。

【図面の簡単な説明】

【 0 0 1 1 】

【図１】本実施形態に係る有機エレクトロルミネッセンス表示パネルの製造方法で使用する絶縁基板を示す断面図である。

40

【図２】凹凸の表面を有する導電膜を示す平面図である。

【図３】本実施形態に係る有機エレクトロルミネッセンス表示パネルの製造方法で使用する製造装置を説明するための図である。

【図４】本実施形態に係る有機エレクトロルミネッセンス表示パネルの製造方法を説明するための図である。

【図５】図４に示す構造の一部を拡大した図である。

【図６】真空成膜プロセスで形成された有機エレクトロルミネッセンス素子を示す図である。

【図７】本発明を適用した実施形態の変形例１を説明する図である。

50

【図８】本発明を適用した実施形態の変形例２を説明する図である。

【発明を実施するための形態】**【0012】**

以下、本発明の実施形態について、図面を参照して説明する。

【0013】

図1は、本実施形態に係る有機エレクトロルミネッセンス表示パネルの製造方法で使用する絶縁基板を示す断面図である。

【0014】

絶縁基板10は、ガラスからなる。絶縁基板10の一方の面には、絶縁基板10からの不純物に対するバリアとなるアンダーコート層12が形成され、その上に半導体層14が形成されている。半導体層14を覆ってゲート絶縁膜16が形成されている。ゲート絶縁膜16の上にはゲート電極18が形成され、ゲート電極18を覆って層間絶縁膜20が形成されている。層間絶縁膜20上には画素電極22が形成されている。画像を表示するための複数の画素を構成するための複数の画素電極22が画像表示領域に配置されている。画素電極22は、層間絶縁膜20を貫通して、半導体層14上のソース電極24及びドレイン電極26の一方に電氣的に接続している。また、ソース電極24及びドレイン電極26の他方は、層間絶縁膜20を貫通してその上に形成された電源供給配線（図示せず）に電氣的に接続されている。層間絶縁膜20、画素電極22及び電源供給配線上に、絶縁層28が形成されている。絶縁層28は、画素電極22の一部を開口させるように形成されている。絶縁層28によって、画素電極22の一部を囲むバンクが形成される。

10

【0015】

絶縁基板10の一方の面には回路層30が形成されている。画素電極22は回路層30の一部である。回路層30は、半導体層14、ソース電極24、ドレイン電極26及びゲート電極18によって構成される薄膜トランジスタを含む。本実施形態では、多面取りのパネル製造方法が想定されており、絶縁基板10から複数のパネルが切り出される。

20

【0016】

絶縁基板10の回路層30が形成された面とは反対側の面には、導電膜32が積層されている。絶縁基板10と導電膜32との間に樹脂部34が介在している。樹脂部34は、印刷又はフォトリソグラフィを適用した加工方法で形成することができる。樹脂部34によって、導電膜32に凸部36が形成され、凸部36の無い部分（図1では平坦部）が相対的に凹部になり、導電膜32は凹凸の表面を有する。

30

【0017】

図2は、凹凸の表面を有する導電膜32を示す平面図である。導電膜32は、マトリクス状に配列された複数の凸部36を有する。変形例として、レール状（凸条）になるように凸部を設けてもよい。凸部36は、複数のパネルに切り出される絶縁基板10の切断線を避けて設けられる。したがって、凸部36は、完成品のパネルに残ることになる。

【0018】

図3は、本実施形態に係る有機エレクトロルミネッセンス表示パネルの製造方法で使用する製造装置を説明するための図である。

【0019】

本実施形態では、シャドウマスク38を使用した真空成膜プロセス（蒸着・スパッタリングなど）を行って低分子の材料を成膜する。図3に示すように、シャドウマスク38に回路層30を対向させるように、絶縁基板10を配置する。シャドウマスク38とは反対側には、押さえ板40が配置されており、絶縁基板10をシャドウマスク38の方向に押し付けて両者を密着させるようになっている。なお、押さえ板40の上（絶縁基板10とは反対側）にはマグネット42が備えてあり、磁力でシャドウマスク38を吸着することで密着力が増強される。押さえ板40は、接地（アース）されている。

40

【0020】

図4は、本実施形態に係る有機エレクトロルミネッセンス表示パネルの製造方法を説明するための図である。シャドウマスク38を使用した真空成膜プロセス（蒸着・スパッタリングなど）では、図4に示すように、押さえ板40によって絶縁基板10（詳しくは回

50

路層 30) をシャドウマスク 38 に密着させる。回路層 30 とシャドウマスク 38 が密着することでシャドウイングの効果が得られる。

【0021】

ただし、絶縁基板 10 とシャドウマスク 38 の接触及び剥離によって絶縁基板 10 が帯電する。接触及び剥離は、製造プロセスにおいて 10 ~ 20 回が行われる。絶縁基板 10 が帯電すると、シャドウマスク 38 が絶縁基板 10 に貼りついてしまい、完全に剥離しないまま（一部が接触したまま）、シャドウマスク 38 と絶縁基板 10 とが摺り動くことになり、絶縁基板 10 に傷を付けるおそれがある。あるいは、絶縁基板 10 の搬送トラブルの原因にもなり、帯電によって異物を吸着することもあり得る。そこで、本実施形態では、接地（アース）された押さえ板 40 で電荷を放出するようになっている。

10

【0022】

図 5 は、図 4 に示す構造の一部を拡大した図である。図 5 に示すように、押さえ板 40 は、導電膜 32 の凹凸の凸部 36 を押さえる。押さえ板 40 は、接地（アース）されており、凸部 36 で導電膜 32 と電氣的に接続するので、導電膜 32 を介して絶縁基板 10 に誘起された電荷を放出することができる。導電膜 32 は、凸部 36 を有するので、相対的な凹部（例えば平坦部）と押さえ板 40 との間に隙間が形成される。隙間があることで、異物の挟み込みを防止することができる。

【0023】

本実施形態によれば、押さえ板 40 によって回路層 30 をシャドウマスク 38 に密着させるが、押さえ板 40 は導電膜 32 の凸部 36 を押さえるので、導電膜 32 の全面を押さえるときよりも接触面積が小さくなり、接触による絶縁基板 10 の帯電を低減することができる。また、絶縁基板 10 に誘起された電荷は、導電膜 32 の凸部 36 を介して、押さえ板 40 から放出することができる。そして、シャドウマスク 38 を使用した真空成膜プロセス（蒸着・スパッタリングなど）を行う。

20

【0024】

図 6 は、真空成膜プロセスで形成された有機エレクトロルミネッセンス素子を示す図である。有機エレクトロルミネッセンス素子は、少なくとも発光層 44 を含み、さらに、電子輸送層 46、正孔輸送層 48、電子注入層 50 及び正孔注入層 52 のうち少なくとも一層を含んでもよい。有機エレクトロルミネッセンス素子を構成する少なくとも一層は、有機材料からなる。その後、公知のプロセスを経て、有機エレクトロルミネッセンス表示パネルを製造することができる。

30

【0025】

図 7 は、本発明を適用した実施形態の変形例 1 を説明する図である。この変形例では、絶縁基板 110 と導電膜 132 との間に、可視光を吸収する光吸収層 154 が介在している。有機エレクトロルミネッセンス素子の下には画素電極 22（図 6 参照）があり、画素電極 22 の下に図示しない反射膜があるが、反射膜は、全面にあるわけではなく、絶縁層 28 の下には反射膜がない。そのため、光が漏れるのを防止するため、図 7 に示す例では光吸収層 154 を設けてある。光吸収層 154 の材料は、例えば、ブラックマトリクス材料であってもよく、金属であってもよいし、黒色の顔料が分散された樹脂であってもよい。光吸収層 154 は、光を反射するのではなく、可視光を吸収するので、光が反射して隣の画素に入射して混色が発生することがない。

40

【0026】

図 8 は、本発明を適用した実施形態の変形例 2 を説明する図である。この変形例では、導電膜 232 は、その周縁に沿って一列で並ぶ複数の凸部 236 を有する。言い換えると、導電膜 232 は、周縁部のみに凸部 236 が形成され、中央部には凸部 236 が形成されないようになっている。

【0027】

本発明は、上述した実施形態に限定されるものではなく種々の変形が可能である。例えば、実施形態で説明した構成は、実質的に同一の構成、同一の作用効果を奏する構成又は同一の目的を達成することができる構成で置き換えることができる。

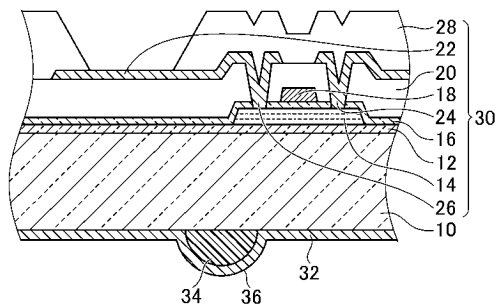
50

【符号の説明】

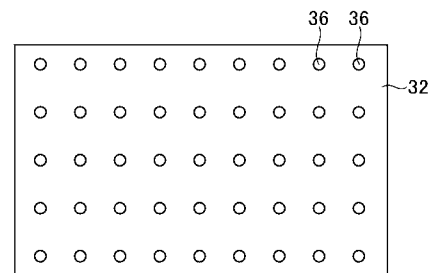
【0028】

10 絶縁基板、12 アンダーコート層、14 半導体層、16 ゲート絶縁膜、18 ゲート電極、20 層間絶縁膜、22 画素電極、24 ソース電極、26 ドレイン電極、28 絶縁層、30 回路層、32 導電膜、34 樹脂部、36 凸部、38 シェドウマスク、40 押さえ板、42 マグネット、44 発光層、46 電子輸送層、48 正孔輸送層、50 電子注入層、52 正孔注入層、110 絶縁基板、132 導電膜、154 光吸収層、232 導電膜、236 凸部。

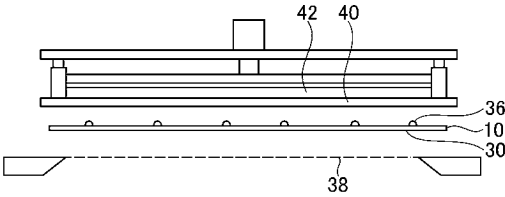
【図1】



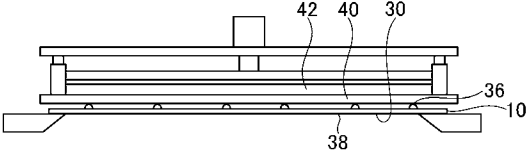
【図2】



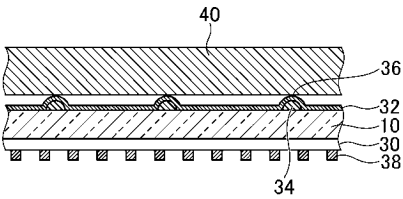
【 図 3 】



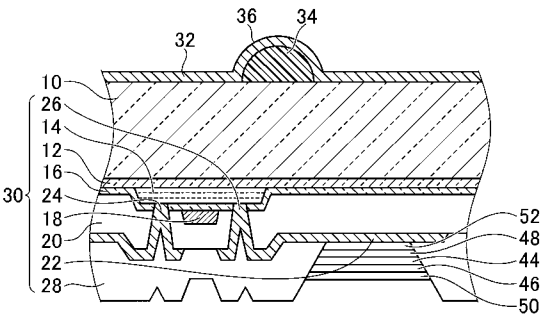
【 図 4 】



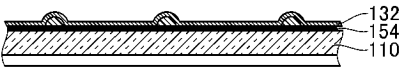
【 図 5 】



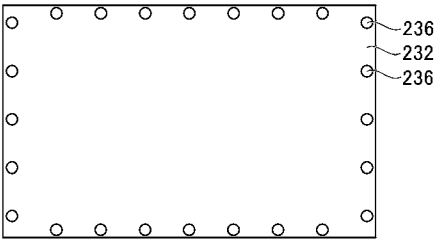
【 図 6 】



【 図 7 】



【 図 8 】



专利名称(译)	制造有机电致发光显示板的方法		
公开(公告)号	JP2015026518A	公开(公告)日	2015-02-05
申请号	JP2013155605	申请日	2013-07-26
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	大岡浩 佐藤敏浩		
发明人	大岡 浩 佐藤 敏浩		
IPC分类号	H05B33/10 H01L51/50 H05B33/02 H05B33/22		
FI分类号	H05B33/10 H05B33/14.A H05B33/02 H05B33/22.Z		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC45 3K107/DD18 3K107/DD88 3K107/EE03 3K107/EE27 3K107/GG02 3K107/GG28 3K107/GG33		
外部链接	Espacenet		

摘要(译)

要解决的问题：减少基板上的电荷并稳定地放电。 解决方案：制备绝缘基板10，其中在一个表面上形成电路层30，并且具有带有凸起和凹陷的表面的导电膜32层叠在与形成电路层30的表面相对的表面上。绝缘基板10布置成使得电路层30面对荫罩38。通过使用荫罩38的真空膜形成工艺在电路层30中形成有机电致发光元件。在真空膜形成过程中，接地压板40压靠导电膜32的凹凸部分的凸起部分36，以使电路层30与荫罩38紧密接触。保持板40通过突起36电连接到导电膜32。 点域5

