

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-77031

(P2008-77031A)

(43) 公開日 平成20年4月3日(2008.4.3)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	5C080
G09G 3/20 (2006.01)	G09G 3/20 623F	
	G09G 3/20 623G	
	G09G 3/20 612F	
審査請求 有 請求項の数 21 O L (全 14 頁) 最終頁に続く		

(21) 出願番号 特願2006-308207 (P2006-308207)
 (22) 出願日 平成18年11月14日 (2006.11.14)
 (31) 優先権主張番号 10-2006-0092492
 (32) 優先日 平成18年9月22日 (2006.9.22)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 590002817
 三星エスディアイ株式会社
 大韓民国京畿道水原市靈通区▲しん▼洞 5
 75番地
 (74) 代理人 100089037
 弁理士 渡邊 隆
 (74) 代理人 100064908
 弁理士 志賀 正武
 (74) 代理人 100108453
 弁理士 村山 靖彦
 (72) 発明者 朴 鎔盛
 大韓民国京畿道水原市靈通区▲シン▼洞 5
 75
 Fターム(参考) 3K107 AA01 BB01 CC31 CC43 EE04
 HH04 HH05

最終頁に続く

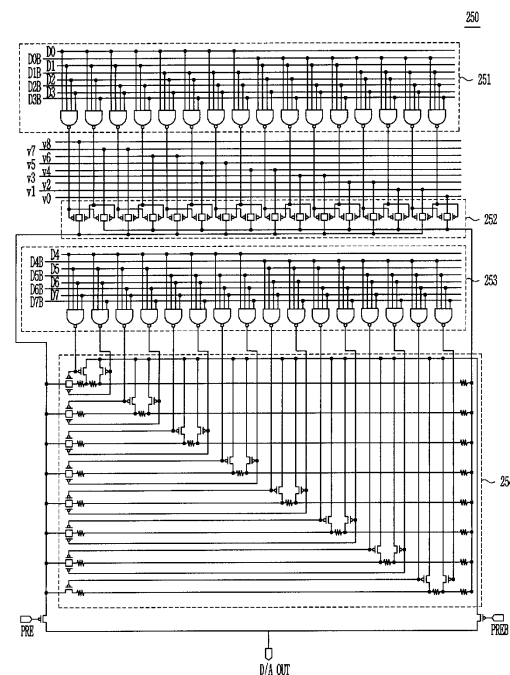
(54) 【発明の名称】 駆動回路及びこれを利用した有機電界発光表示装置

(57) 【要約】

【課題】アナログスイッチで発生する電圧降下を防止して線形性を高めるようにして階調誤差を減らすようにした駆動回路及びこれを利用した有機電界発光表示装置を提供する。

【解決手段】データ電圧を生成する駆動回路において、デジタルデータ信号の上位ビットを利用して複数の第1デコーディング信号を出力する第1デコーダと、前記複数の第1デコーディング信号に対応して複数の基準電圧の中で第1基準電圧と第2基準電圧を選択するスイッチ部と、デジタルデータ信号の下位ビットを利用して複数の第2デコーディング信号を出力する第2デコーダと、選択された前記第1基準電圧と前記第2基準電圧の伝達を受けて電圧分配をする複数の電圧分配部を含み、一つの電圧分配部は二つの第2デコーディング信号の伝達を受けて前記データ電圧を生成するデータ電圧生成部とを含む。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

データ電圧を生成する駆動回路において、

デジタルデータ信号の上位ビットを利用して複数の第 1 デコーディング信号を出力する第 1 デコーダと、

前記複数の第 1 デコーディング信号に対応して複数の基準電圧の中で第 1 基準電圧と前記第 1 基準電圧より低い電圧を持つ第 2 基準電圧を選択し、かつ前記複数の第 1 デコーディング信号の中で、二つの第 1 デコーディング信号が同一の第 1 基準電圧と同一の第 2 基準電圧を選択するスイッチ部と、

デジタルデータ信号の下位ビットを利用して複数の第 2 デコーディング信号を出力する第 2 デコーダと、

選択された前記第 1 基準電圧と前記第 2 基準電圧の伝達を受けて電圧分配をする複数の電圧分配部を含み、一つの電圧分配部は二つの第 2 デコーディング信号の伝達を受けて前記データ電圧を生成するデータ電圧生成部と、

を含むことを特徴とする駆動回路。

10

【請求項 2】

前記スイッチ部は、

9 本の基準電圧線中 2 本の基準電圧線を選択して第 1 基準電圧と前記第 1 基準電圧より低い第 2 基準電圧を選択することを特徴とする請求項 1 に記載の駆動回路。

【請求項 3】

20

前記スイッチ部は、同一の第 1 基準電圧と同一の第 2 基準電圧を選択する二つの前記第 1 デコーディング信号のうちで、

一番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で第 1 基準電圧をスイッチングする第 1 トランジスタと、

二番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で前記第 1 基準電圧をスイッチングする第 2 トランジスタと、

前記一番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で第 2 基準電圧をスイッチングする第 3 トランジスタと、

前記二番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で前記第 2 基準電圧をスイッチングする第 4 トランジスタと、

30

を含むことを特徴とする請求項 1 に記載の駆動回路。

【請求項 4】

前記一番目の第 1 デコーディング信号と前記二番目の第 1 デコーディング信号は異なる時間に伝達されることを特徴とする請求項 3 に記載の駆動回路。

【請求項 5】

前記データ電圧生成部は、

前記第 1 基準電圧と前記第 2 基準電圧の伝達を受けて複数の階調電圧を生成する電圧分配部を含むが、前記電圧分配部は抵抗比を利用して四つの階調電圧を生成することを特徴とする請求項 1 に記載の駆動回路。

【請求項 6】

40

前記データ電圧生成部は、

前記 2 つの第 2 デコーディング信号の中で一番目の第 2 デコーディング信号に対応して前記第 1 基準電圧をスイッチングする第 5 トランジスタと、

前記 2 つの第 2 デコーディング信号の中で二番目の第 2 デコーディング信号に対応して前記第 1 基準電圧をスイッチングする第 6 トランジスタと、

第 1、第 2 及び第 3 抵抗が直列に連結されて前記第 1 基準電圧と前記第 2 基準電圧の間に形成される抵抗列と、

前記第 1 及び第 2 抵抗の間に連結されて前記一番目の第 2 デコーディング信号に対応してデータ信号の階調電圧を出力する第 7 トランジスタと、

前記第 2 及び第 3 抵抗の間に連結されて前記二番目の第 2 デコーディング信号に対応し

50

てデータ信号の階調電圧を出力する第 8 トランジスタと、
を含むことを特徴とする請求項 1 に記載の駆動回路。

【請求項 7】

前記一番目の第 2 デコーディング信号と前記二番目の第 2 デコーディング信号は異なる時間に伝達されることを特徴とする請求項 6 に記載の駆動回路。

【請求項 8】

順次に制御信号を出力するシフトレジスタ部と、
前記制御信号に対応して直列に入力されるデジタルデータ信号を並列に出力するラッチ部と、

前記デジタルデータ信号をデータ電圧に切り替える D / A コンバータ部と、

前記データ電圧を入力するバッファ部を含み、

前記 D / A コンバータ部は、

デジタルデータ信号の上位ビットを利用して複数の第 1 デコーディング信号を出力する第 1 デコーダと、

前記複数の第 1 デコーディング信号に対応して複数の基準電圧の中で第 1 基準電圧と前記第 1 基準電圧より低い電圧を持つ第 2 基準電圧を選択し、かつ前記複数の第 1 デコーディング信号の中で、二つの第 1 デコーディング信号が同一の第 1 基準電圧と同一の第 2 基準電圧を選択するスイッチ部と、

デジタルデータ信号の下位ビットを利用して複数の第 2 デコーディング信号を出力する第 2 デコーダと、

選択された前記第 1 基準電圧と前記第 2 基準電圧の伝達を受けて電圧分配をする複数の電圧分配部を含み、一つの電圧分配部は二つの第 2 デコーディング信号の伝達を受けて前記データ電圧を生成するデータ電圧生成部と、

を含むことを特徴とするデータ駆動部。

【請求項 9】

前記スイッチ部は、

9 本の基準電圧線中 2 本の基準電圧線を選択して第 1 基準電圧と前記第 1 基準電圧より低い第 2 基準電圧を選択することを特徴とする請求項 8 に記載のデータ駆動部。

【請求項 10】

前記スイッチ部は、同一の第 1 基準電圧と同一の第 2 基準電圧を選択する 2 つの前記第 1 デコーディング信号のうちで、

一番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で第 1 基準電圧をスイッチングする第 1 トランジスタと、

二番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で前記第 1 基準電圧をスイッチングする第 2 トランジスタと、

前記一番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で第 2 基準電圧をスイッチングする第 3 トランジスタと、

前記二番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で前記第 2 基準電圧をスイッチングする第 4 トランジスタと、

を含むことを特徴とする請求項 8 に記載のデータ駆動部。

【請求項 11】

前記一番目の第 1 デコーディング信号と前記二番目の第 1 デコーディング信号は異なる時間に伝達されることを特徴とする請求項 10 に記載のデータ駆動部。

【請求項 12】

前記データ電圧生成部は、

前記第 1 基準電圧と前記第 2 基準電圧の伝達を受けて複数の階調電圧を生成する電圧分配部を含み、前記電圧分配部は抵抗比を利用して四つの階調電圧を生成することを特徴とする請求項 8 に記載のデータ駆動部。

【請求項 13】

前記データ電圧生成部は、

10

20

30

40

50

前記 2 つの第 2 デコーディング信号の中で一番目の第 2 デコーディング信号に対応して前記第 1 基準電圧をスイッチングする第 5 トランジスタと、

前記 2 つの第 2 デコーディング信号の中で二番目の第 2 デコーディング信号に対応して前記第 1 基準電圧をスイッチングする第 6 トランジスタと、

第 1、第 2 及び第 3 抵抗が直列に連結されて前記第 1 基準電圧と前記第 2 基準電圧の間に形成される抵抗列と、

前記第 1 及び第 2 抵抗の間に連結されて前記一番目の第 2 デコーディング信号に対応してデータ信号の階調電圧を出力する第 7 トランジスタと、

前記第 2 及び第 3 抵抗の間に連結されて前記二番目の第 2 デコーディング信号に対応してデータ信号の階調電圧を出力する第 8 トランジスタと、

を含むことを特徴とする請求項 8 に記載のデータ駆動部。

10

【請求項 14】

前記一番目の第 2 デコーディング信号と前記二番目の第 2 デコーディング信号は異なる時間に伝達されることを特徴とする請求項 13 に記載のデータ駆動部。

【請求項 15】

データ電圧と走査信号の伝達を受けて画像を表現する画素部と、

前記データ電圧を生成するデータ駆動部と、

前記走査信号を生成する走査駆動部を含み、

前記データ駆動部は、

デジタルデータ信号の上位ビットを利用して複数の第 1 デコーディング信号を出力する第 1 デコーダと、

20

前記複数の第 1 デコーディング信号に対応して複数の基準電圧の中で第 1 基準電圧と前記第 1 基準電圧より低い電圧を持つ第 2 基準電圧を選択し、かつ前記複数の第 1 デコーディング信号の中で、二つの第 1 デコーディング信号が同一の第 1 基準電圧と同一の第 2 基準電圧を選択するスイッチ部と、

デジタルデータ信号の下位ビットを利用して複数の第 2 デコーディング信号を出力する第 2 デコーダと、

選択された前記第 1 基準電圧と前記第 2 基準電圧の伝達を受けて電圧分配をする複数の電圧分配部を含み、一つの電圧分配部は二つの第 2 デコーディング信号の伝達を受けて前記データ電圧を生成するデータ電圧生成部と、

30

を含むことを特徴とする有機電界発光表示装置。

【請求項 16】

前記スイッチ部は、

9 本の基準電圧線中 2 本の基準電圧線を選択して第 1 基準電圧と前記第 1 基準電圧より低い第 2 基準電圧を選択することを特徴とする請求項 15 に記載の有機電界発光表示装置。

【請求項 17】

前記スイッチ部は、同一の第 1 基準電圧と同一の第 2 基準電圧を選択する 2 つの前記第 1 デコーディング信号のうちで、

一番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で第 1 基準電圧をスイッチングする第 1 トランジスタと、

40

二番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で前記第 1 基準電圧をスイッチングする第 2 トランジスタと、

前記一番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で第 2 基準電圧をスイッチングする第 3 トランジスタと、

前記二番目の第 1 デコーディング信号の伝達を受けて前記基準電圧の中で前記第 2 基準電圧をスイッチングする第 4 トランジスタと、

を含むことを特徴とする請求項 15 に記載の有機電界発光表示装置。

【請求項 18】

前記一番目の第 1 デコーディング信号と前記二番目の第 1 デコーディング信号は異なる

50

時間に伝達されることを特徴とする請求項 17 に記載の有機電界発光表示装置。

【請求項 19】

前記データ電圧生成部は、

前記第 1 基準電圧と前記第 2 基準電圧の伝達を受けて複数の階調電圧を生成する電圧分配部を含むが、前記電圧分配部は抵抗比を利用して四つの階調電圧を生成することを特徴とする請求項 15 に記載の有機電界発光表示装置。

【請求項 20】

前記データ電圧生成部は、

前記 2 つの第 2 デコーディング信号の中で一番目の第 2 デコーディング信号に対応して前記第 1 基準電圧をスイッチングする第 5 トランジスタと、

前記 2 つの第 2 デコーディング信号の中で二番目の第 2 デコーディング信号に対応して前記第 1 基準電圧をスイッチングする第 6 トランジスタと、

第 1、第 2 及び第 3 抵抗が直列に連結されて前記第 1 基準電圧と前記第 2 基準電圧の間に形成される抵抗列と、

前記第 1 及び第 2 抵抗の間に連結されて前記一番目の第 2 デコーディング信号に対応してデータ信号の階調電圧を出力する第 7 トランジスタと、

前記第 2 及び第 3 抵抗の間に連結されて前記二番目の第 2 デコーディング信号に対応してデータ信号の階調電圧を出力する第 8 トランジスタを含むことを特徴とする請求項 15 に記載の有機電界発光表示装置。

【請求項 21】

前記一番目の第 2 デコーディング信号と前記二番目の第 2 デコーディング信号は異なる時間に伝達されることを特徴とする請求項 20 に記載の有機電界発光表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は駆動回路及びこれを利用した有機電界発光表示装置に関し、より詳細には、アナログスイッチで発生する電圧降下を防止して線形性を高めるようにして階調誤差を減らすようにした駆動回路及びこれを利用した有機電界発光表示装置に関する。

【背景技術】

【0002】

平板表示装置は基板上にマトリックス形態で複数の画素を配置して表示領域とし、各画素に走査線とデータ線を連結して画素にデータ信号を選択的に印加してディスプレイをする。

【0003】

平板表示装置は画素の駆動方式によってパッシブ (Passive) マトリックス型発光表示装置とアクティブ (Active) マトリックス型発光表示装置に仕分けされ、解像度、コントラスト、動作速度の観点から単位画素ごとに選択して点燈するアクティブマトリックス型が主類になっている。

【0004】

このような平板表示装置はパーソナルコンピューター、携帯電話、PDA などの携帯情報端末などの表示装置や各種情報機器のモニターとして使われており、液晶パネルを利用した LCD、有機電界発光素子を利用した有機電界発光表示装置、プラズマパネルを利用した PDP などが知られている。

【0005】

近年、陰極線管に比べて重さと体積の小さい各種発光表示装置が開発されており、特に発光効率、輝度及び視野角がすぐれて応答速度の速い有機電界発光表示装置が注目されている。

【0006】

図 1 は、一般的な有機電界発光表示装置の構造を示す構造図である。図 1 を参照して説明すれば、有機電界発光表示装置は画素部 100、データ駆動部 200、走査駆動部 30

10

20

30

40

50

0を含む。

【0007】

画素部100は、複数のデータ線D1、D2、... Dm-1、Dmと複数の走査線S1、S2... Sn-1、Snを含んでおり、複数のデータ線D1、D2、... Dm-1、Dmと複数の走査線S1、S2、... Sn-1、Snによって定義される領域に形成される複数の画素を含む。

【0008】

画素101は画素回路と有機電界発光素子を含んで、画素回路から複数のデータ線D1、D2、... Dm-1、Dmを通じて伝達されるデータ信号と複数の走査線S1、S2、... Sn-1、Snを通じて伝達される走査信号によって画素に流れる画素電流を生成して有機電界発光素子に流れるようにする。

10

【0009】

データ駆動部200は、複数のデータ線D1、D2、... Dm-1、Dmと連結されてデータ信号を生成して一行分のデータ信号を順次に複数のデータ線D1、D2、... Dm-1、Dmに伝達する。そして、データ駆動部200はD/Aコンバータを具備してデジタル信号をアナログ信号に切り替えた階調電圧を生成してデータ線D1、D2、... Dm-1、Dmに伝達する。

【0010】

走査駆動部300は、複数の走査線S1、S2... Sn-1、Snと連結されて走査信号を生成して複数の走査線S1、S2... Sn-1、Snに伝達する。走査信号によって特定の行が選択されて、選択された行に位置する画素101にデータ信号が伝達されて画素はデータ信号に対応する電流が生成される。

20

【0011】

図2は、図1に示された有機電界発光表示装置のデータ駆動部に採用されたD/Aコンバータで階調電圧を生成する抵抗部を示す回路図である。

【0012】

図2を参照して説明すれば、抵抗部は8個の階調電圧を生成するようにしたものを想定する。8個の階調電圧を生成するために8本の抵抗が直列に連結されて、直列に連結された抵抗の両端に高電圧である第1基準電圧と低電圧である第2基準電圧が伝達され、第1基準電圧と第2基準電圧が8本の抵抗によって分配された電圧がデータ電圧となる。

30

【0013】

上記のように構成されたD/Aコンバータは8本の抵抗によって分配された8個のデータ電圧、すなわち、3ビットのデータ電圧を生成することができる。したがって、上記のように構成されたD/Aコンバータで8ビットのデータを表現するためには256本の抵抗が必要になる。したがって、D/Aコンバータの大きさが大きくなってデータ駆動部の大きさが大きくなるという問題点がある。

【特許文献1】特開平8-234697号明細書

【特許文献2】特開平9-252240号明細書

【発明の開示】

【発明が解決しようとする課題】

40

【0014】

したがって、本発明は前記従来技術の問題点を解決するために創出されたもので、その目的はD/Aコンバータの面積を減らしてデータ駆動部のサイズを小さくして、非発光面積の小さい有機電界発光表示装置を提供することである。

【課題を解決するための手段】

【0015】

前記目的を果たすための本発明の第1側面は、データ電圧を生成する駆動回路において、デジタルデータ信号の上位ビットを利用して複数の第1デコーディング信号を出力する第1デコーダと、前記複数の第1デコーディング信号に対応して複数の基準電圧の中で第1基準電圧と前記第1基準電圧より低い電圧を持つ第2基準電圧を選択し、かつ前記複数

50

の第 1 デコーディング信号の中で、二つの第 1 デコーディング信号が同一の第 1 基準電圧と同一の第 2 基準電圧を選択するスイッチ部と、デジタルデータ信号の下位ビットを利用して複数の第 2 デコーディング信号を出力する第 2 デコーダと、選択された前記第 1 基準電圧と前記第 2 基準電圧の伝達を受けて電圧分配をする複数の電圧分配部を含み、一つの電圧分配部は二つの第 2 デコーディング信号の伝達を受けて前記データ電圧を生成するデータ電圧生成部と、を含む駆動回路を提供する。

【 0 0 1 6 】

前記目的を果たすための本発明の第 2 側面は、順次に制御信号を出力するシフトレジスタ部と、前記制御信号に対応して直列に入力されるデジタルデータ信号を並列に出力するラッチ部と、前記デジタルデータ信号をデータ電圧に切り替える D / A コンバータ部と、前記データ電圧を入力するバッファ部を含み、前記 D / A コンバータ部はデジタルデータ信号の上位ビットを利用して複数の第 1 デコーディング信号を出力する第 1 デコーダと、前記複数の第 1 デコーディング信号に対応して複数の基準電圧の中で第 1 基準電圧と前記第 1 基準電圧より低い電圧を持つ第 2 基準電圧を選択し、かつ前記複数の第 1 デコーディング信号の中で、二つの第 1 デコーディング信号が同一の第 1 基準電圧と同一の第 2 基準電圧を選択するスイッチ部と、デジタルデータ信号の下位ビットを利用して複数の第 2 デコーディング信号を出力する第 2 デコーダと、選択された前記第 1 基準電圧と前記第 2 基準電圧の伝達を受けて電圧分配をする複数の電圧分配部を含み、一つの電圧分配部は二つの第 2 デコーディング信号の伝達を受けて前記データ電圧を生成するデータ電圧生成部と、を含むデータ駆動部を提供する。

【 0 0 1 7 】

前記目的を果たすための本発明の第 3 側面は、データ電圧と走査信号の伝達を受けて画像を表現する画素部と、前記データ電圧を生成してデータ駆動部と、前記走査信号を生成して走査駆動部を含むが、前記データ駆動部はデジタルデータ信号の上位ビットを利用して複数の第 1 デコーディング信号を出力する第 1 デコーダと、前記複数の第 1 デコーディング信号に対応して複数の基準電圧の中で第 1 基準電圧と前記第 1 基準電圧より低い電圧を持つ第 2 基準電圧を選択するが、前記複数の第 1 デコーディング信号の中で、二つの第 1 デコーディング信号が同一の第 1 基準電圧と同一の第 2 基準電圧を選択するスイッチ部と、デジタルデータ信号の下位ビットを利用して複数の第 2 デコーディング信号を出力する第 2 デコーダと、選択された前記第 1 基準電圧と前記第 2 基準電圧の伝達を受けて電圧分配をする複数の電圧分配部を含み、一つの電圧分配部は二つの第 2 デコーディング信号の伝達を受けて前記データ電圧を生成するデータ電圧生成部と、を含む有機電界発光表示装置を提供する。

【 発明の効果 】

【 0 0 1 8 】

以上のように、本発明による駆動回路及びこれを利用した有機電界発光表示装置によれば、8 階調のデータ信号を生成するための基準電圧の配線数を減らして D / A コンバータの面積を減らすことができ、それによるデータ駆動部の大きさを減らすことができる。

【 0 0 1 9 】

また、データ駆動部のサイズが小さくなることによって有機電界発光表示装置の非発光領域の面積を減らすことができる。

【 発明を実施するための最良の形態 】

【 0 0 2 0 】

以下、本発明の実施例を添付した図面を参照して説明する。

図 3 は、本発明による有機電界発光表示装置で採用されたデータ駆動部を示す構造図である。

【 0 0 2 1 】

図 3 を参照して説明すれば、データ駆動部 2 0 0 はシフトレジスタ 2 1 0、サンプリングラッチ 2 2 0、ホルディングラッチ 2 3 0、レベルシフタ 2 4 0、D / A コンバータ 2 5 0 及びバッファ部 2 6 0 を含む。

【0022】

シフトレジスタ210は複数のフリップフロップで構成され、クロック信号CLKと同期信号Hsyncに対応してサンプリングラッチ220を制御する。

【0023】

サンプリングラッチ220はシフトレジスタ210の制御信号にしたがって一行分のデータ信号を順次入力して並列的に出力する。順次に入力して並列的に出力する方式をSIPPO(Serial In Parallel Out)と言う。そして、ホルディングラッチ230は信号を並列的に入力して再度並列的に出力する。並列に入力して並列に出力する方式をPIPO(Parallel In Parallel Out)と言う。

【0024】

レベルシフタ240はホルディングラッチ230から出力された信号をシステムの動作電圧にレベルを変更してD/Aコンバータ250に伝達する。

【0025】

D/Aコンバータ250はデジタル信号に伝達される信号をアナログ信号に伝達して該階調電圧を選択してバッファ部260に伝達し、バッファ部260は階調電圧を増幅してデータ線に伝達する。

【0026】

図4は、本発明によるD/Aコンバータの構造を示す構造図である。

図4を参照して説明すれば、D/Aコンバータ250は、第1デコーダ251、スイッチ部252、第2デコーダ253及びデータ電圧生成部254を含む。D/Aコンバータ250は256階調を表現するためにデータ信号は8ビット信号で構成される。

【0027】

第1デコーダ251はデータ信号の上位4ビットを利用して16個の第1デコーディング信号を生成する。第1デコーダ251は16個のNANDゲートを含み、データ信号の上位4ビットの信号とその副信号を利用して16個の第1デコーディング信号を生成して16個のNANDゲートの中で一つのNANDゲートを選択して第1デコーディング信号を出力する。便宜上一番左側にあるNANDゲートから順に、第1NANDゲート、第2NANDゲート、...、第16NANDゲートとする。

【0028】

スイッチ部252は全部で9本の基準電圧線V0、V1、...、V8の中で二つの基準電圧線を選択して複数の基準電圧の中で第1基準電圧と第1基準電圧より低い第2基準電圧を選択する。スイッチ部252は全部で32個のトランジスタで構成されて、32個のトランジスタはそれぞれ二つのトランジスタがペアを成して16個のペアを形成する。一番左側に位置する一つのペアを形成するトランジスタを第1トランジスタと第2トランジスタとし、その隣にあるペアを形成するトランジスタを第3トランジスタと第4トランジスタとする。そして、ペアを成した二つのトランジスタはそれぞれソース端に9本の基準電圧線のうちの基準電圧線に連結されてゲートはそれぞれ第(2n+1)NANDゲートと第(2n+2)NANDゲート(n=0、1、...、7)が連結される。したがって、第1NANDゲートを通じて第1デコーディング信号が出力されれば第1トランジスタと第3トランジスタがオン状態になって、第1基準電圧と第2基準電圧を選択してデータ電圧生成部に伝達する。

【0029】

第2デコーダ253はデータ信号の下位4ビットを利用して16個の第2デコーディング信号を生成する。第2デコーダ253は16個のNANDゲートを含み、データ信号の下位4ビットの信号とその副信号を利用して16個の第2デコーディング信号を生成して16個のNANDゲートのうち一つのNANDゲートを選択して第2デコーディング信号を出力する。便宜上一番左側にあるNANDゲートから第17NANDゲート、第18NANDゲート、...、第32NANDゲートとする。

【0030】

データ電圧生成部254は8個の電圧分配部を含み、各電圧分配部は4個のトランジス

10

20

30

40

50

タと3本の抵抗からなる抵抗列で構成される。4個のトランジスタの中で2個のトランジスタはソースを通じて第1基準電圧の伝達を受けて、ドレインは抵抗列の一方端に連結されてゲートはそれぞれ第 $(2n+17)$ NANDゲートと第 $(2n+18)$ NANDゲート $(n=0, 1, \dots, 7)$ に連結される。そして、残りの2個のトランジスタは、ソースは3本の抵抗列の中で中央に位置した抵抗の両端にそれぞれ連結されて、ドレインは出力端に連結されてゲートは前記第 $(2n+17)$ NANDゲートと前記第 $(2n+18)$ NANDゲートにそれぞれ連結される。

【0031】

そして、出力線にはプリセット信号PREとプリセットバー信号PREBによって動作するトランジスタがそれぞれ連結されて動作する。

10

【0032】

そして、第1基準電圧RefHと第2基準電圧RefLの選択は第1デコーダ251によって16通り存在し、データ電圧も同様に第2デコーダ254によって16通り存在するので、256階調を表現することができる。

【0033】

図5は、本発明によるD/Aコンバータでスイッチ部とデータ電圧生成部の連結を示す回路図である。

【0034】

図5を参照して説明すれば、スイッチ部は第1基準電圧RefHをスイッチングする第1トランジスタM1と第2トランジスタM2、第2基準電圧RefLをスイッチングする第3トランジスタM3と第4トランジスタM4を含み、データ電圧生成部は第1基準電圧RefHをスイッチングする第5トランジスタM5と第6トランジスタM6、第1、第2及び第3抵抗r1、r2、r3が直列に連結された抵抗列、第1抵抗r1と第2抵抗r2の間に連結されて出力端に信号を伝達する第7トランジスタM7、及び第2抵抗r2と第3抵抗r3の間に連結されて出力端に信号を伝達する第8トランジスタM8を含む。

20

【0035】

そして、第1トランジスタM1の抵抗をRa、第2トランジスタM2の抵抗をRc、第3トランジスタM3の抵抗をRb、第4トランジスタM4の抵抗をRd、第5トランジスタM5の抵抗をRf、第6トランジスタM6の抵抗をReとする。

【0036】

30

そして、第1トランジスタM1と第3トランジスタM3が同一のゲート電圧により制御されて、第2トランジスタM2と第4トランジスタM4が同一のゲート電圧により制御されて、第5トランジスタM5と第8トランジスタM8が同一のゲート電圧により制御されて、第6トランジスタM6と第7トランジスタM7が同一のゲート電圧により制御される。

【0037】

そして、各トランジスタ等のスイッチング動作によってデータ電圧生成部は図6に示されているようにそれぞれの四つの抵抗列に表現されうる。すなわち、一つの第1基準電圧Ref1と第2基準電圧Ref2によって四つの階調電圧が出力されるようになる。

【0038】

40

したがって、一つのデータ電圧生成部から四つの階調電圧を生成することができ、8個の電圧分配部は全部で32階調の階調電圧を生成することができる。

【0039】

図7は、図5に示された電圧分配部と第1選択部で階調電圧を生成する概念を示すグラフである。

【0040】

図7を参照して説明すれば、第1基準電圧と第2基準電圧が選択された状態で第1階調電圧と第2階調電圧を16段階で区分した後、各段階で中間値を捜して全部で32個の階調電圧を生成する。この時、データ信号が6ビットの場合には、16段階のみ区分して全部で16個の階調電圧を生成し、7ビットまたは8ビットの場合32個の階調電圧すべて

50

を生成する。

【 0 0 4 1 】

図 8 は、図 1 に示された有機電界発光表示装置に採用された画素の一例を示す回路図である。

【 0 0 4 2 】

図 8 を参照して説明すれば、画素はデータ線 D_m 、走査線 S_n 及び画素電源線 E_{LVd} に連結されて第 1 トランジスタ T_1 、第 2 トランジスタ T_2 、キャパシタ C_{st} 及び有機電界発光素子 $OLED$ を含む。

【 0 0 4 3 】

第 1 トランジスタ T_1 のソースは画素電源線 E_{LVd} に連結されてドレインは有機電界発光素子 $OLED$ のアノードに連結され、ゲートは第 1 ノード N_1 に連結される。第 2 トランジスタ T_2 のソースはデータ線 D_m に連結されてドレインは第 1 ノード N_1 に連結され、ゲートは走査線 S_n に連結される。

【 0 0 4 4 】

キャパシタ C_{st} は第 1 ノード N_1 と画素電源線 E_{LVd} の間に連結されて所定時間の間第 1 ノード N_1 と画素電源線 E_{LVd} の間の電圧を維持させる。

【 0 0 4 5 】

有機発光素子 $OLED$ はアノード電極とカソード電極及び発光層を含み、アノード電極が第 1 トランジスタ T_1 のドレインに連結されてカソード電極が低電位の電源 E_{LVs} に連結され、第 1 トランジスタ T_1 のゲートに印加される電圧に対応して有機電界発光素子 $OLED$ アノード電極からカソード電極へ電流が流れれば、発光層から光を発光して電流の量に対応して明るさが調節される。

【 0 0 4 6 】

以上添付した図面を参照して本発明について詳細に説明したが、これは例示的なものに過ぎず、当該技術分野における通常の知識を有する者であれば、多様な変形及び均等な他の実施例が可能であるということを理解することができる。

【図面の簡単な説明】

【 0 0 4 7 】

【図 1】一般的な有機電界発光表示装置の構造を示す構造図である。

【図 2】図 1 に示された有機電界発光表示装置のデータ駆動部に採用された D/A コンバータで階調電圧を生成する抵抗部を示す回路図である。

【図 3】本発明による有機電界発光表示装置で採用されたデータ駆動部を示す構造図である。

【図 4】本発明による D/A コンバータの構造を示す構造図である。

【図 5】本発明による D/A コンバータでスイッチ部とデータ電圧生成部の連結を示す回路図である。

【図 6 a】階調電圧を生成する抵抗列の等価回路図である。

【図 6 b】階調電圧を生成する抵抗列の等価回路図である。

【図 6 c】階調電圧を生成する抵抗列の等価回路図である。

【図 6 d】階調電圧を生成する抵抗列の等価回路図である。

【図 7】図 5 に示された電圧分配部と第 1 選択部で階調電圧を生成する概念を示すグラフである。

【図 8】図 1 に示された有機電界発光表示装置に採用された画素の一例を示す回路図である。

【符号の説明】

【 0 0 4 8 】

- 2 1 0 シフトレジスタ
- 2 2 0 サンプリングラッチ
- 2 3 0 ホルディングラッチ
- 2 4 0 レベルシフタ

10

20

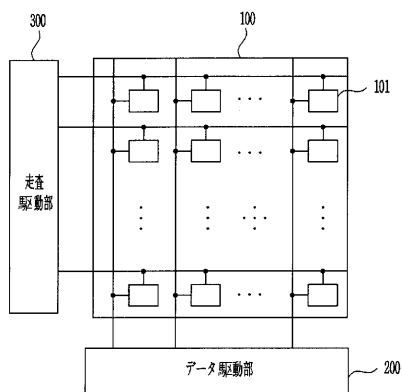
30

40

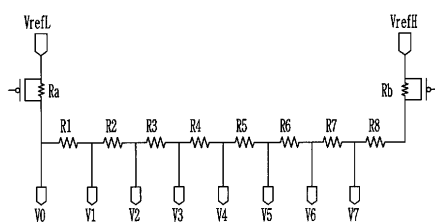
50

250 D/Aコンバータ
260 バッファ部

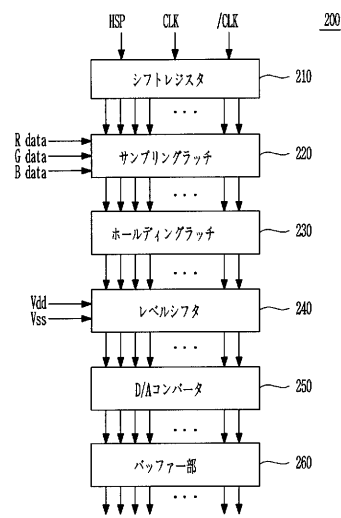
【図1】



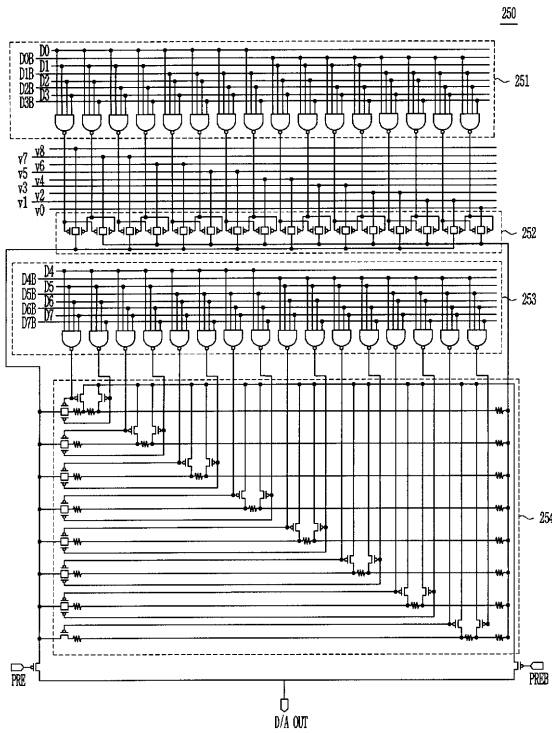
【図2】



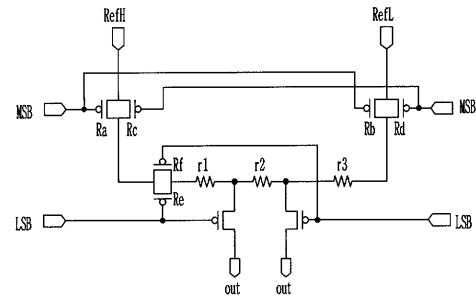
【図3】



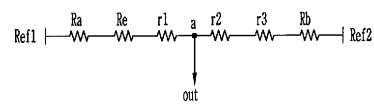
【図 4】



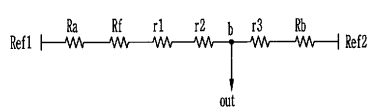
【図 5】



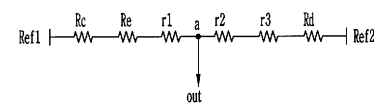
【図 6 a】



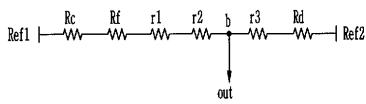
【図 6 b】



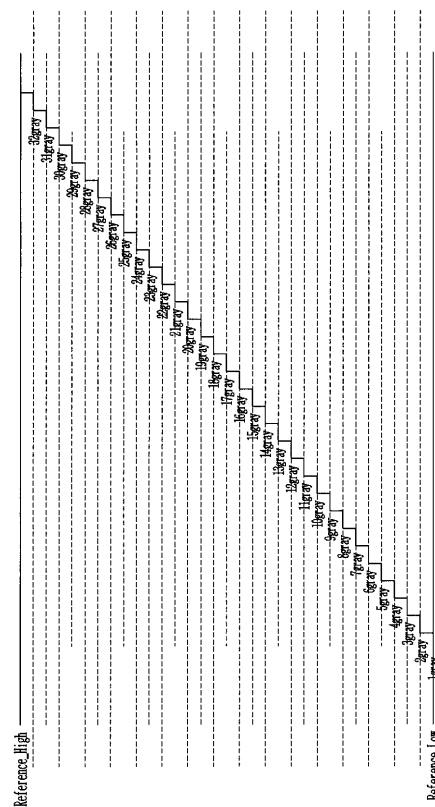
【図 6 c】



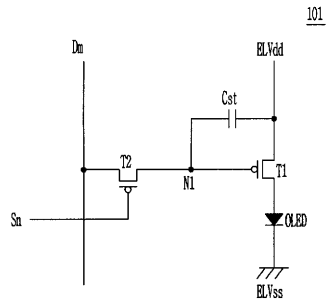
【図 6 d】



【図 7】



【 図 8 】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 3 B
	G 0 9 G 3/20	6 2 1 L
	G 0 9 G 3/20	6 2 3 H

F ターム(参考) 5C080 AA06 BB05 DD22 EE29 FF11 JJ02 JJ03

专利名称(译)	驱动电路和使用其的有机电致发光显示装置		
公开(公告)号	JP2008077031A	公开(公告)日	2008-04-03
申请号	JP2006308207	申请日	2006-11-14
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
[标]发明人	朴鎔盛		
发明人	朴 鎔盛		
IPC分类号	G09G3/30 H01L51/50 G09G3/20		
CPC分类号	H03M1/682 G09G3/3208 G09G3/3233 G09G2310/027 G09G2310/0289 G09G2320/0233 H03M1/765		
FI分类号	G09G3/30.J H05B33/14.A G09G3/20.623.F G09G3/20.623.G G09G3/20.612.F G09G3/20.623.B G09G3/20.621.L G09G3/20.623.H G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC43 3K107/EE04 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD22 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C380/AA01 5C380/AB06 5C380/AB34 5C380/AC08 5C380/AC11 5C380/AC12 5C380/BA11 5C380/BA12 5C380/BA17 5C380/CA04 5C380/CA05 5C380/CA08 5C380/CA12 5C380/CA16 5C380/CA17 5C380/CA26 5C380/CA33 5C380/CB01 5C380/CC02 5C380/CC26 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CF07 5C380/CF09 5C380/CF10 5C380/CF22 5C380/CF24 5C380/CF32 5C380/CF41 5C380/CF48 5C380/CF51 5C380/CF64 5C380/DA02 5C380/DA06 5C380/DA38		
代理人(译)	渡边 隆 村山彦		
优先权	1020060092492 2006-09-22 KR		
其他公开文献	JP5020602B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种通过防止模拟开关上引起的电压降来改善线性度来降低灰度误差的驱动电路，以及使用该驱动电路的有机电致发光显示装置。解决方案：产生数据电压的驱动电路包括：第一解码器，适于使用数字数据信号的高位输出多个第一解码信号；开关单元，用于选择与所述多个第一解码信号对应的第一参考电压和第二参考电压；第二解码器，适于使用数字数据信号的低位输出多个第二解码信号；数据电压发生单元，包括多个电压分配单元，适于接收和分配所选择的第一和第二参考电压，其中一个电压分配单元适于接收两个第二解码信号以产生数据电压。Z

