

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-11429

(P2006-11429A)

(43) 公開日 平成18年1月12日(2006.1.12)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 J	3K007
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 621M	5C080
<b>H01L 51/50 (2006.01)</b>	G09G 3/20 624B	
	G09G 3/20 670A	
	H05B 33/14 A	

審査請求 有 請求項の数 16 O L (全 20 頁)

(21) 出願番号 特願2005-173683 (P2005-173683)  
 (22) 出願日 平成17年6月14日 (2005.6.14)  
 (31) 優先権主張番号 10-2004-0048648  
 (32) 優先日 平成16年6月26日 (2004.6.26)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 590002817  
 三星エスディアイ株式会社  
 大韓民国京畿道水原市靈通区▲しん▼洞5  
 75番地  
 (74) 代理人 100095957  
 弁理士 亀谷 美明  
 (74) 代理人 100096389  
 弁理士 金本 哲男  
 (72) 発明者 姜 泰旭  
 大韓民国京畿道城南市盆唐区盆唐洞 (番地  
 なし) セッピョルマウル友邦アパート3  
 02-1103  
 (72) 発明者 金 昌樹  
 大韓民国京畿道水原市靈通区靈通洞963  
 -2番地 進興アパート522-1004  
 最終頁に続く

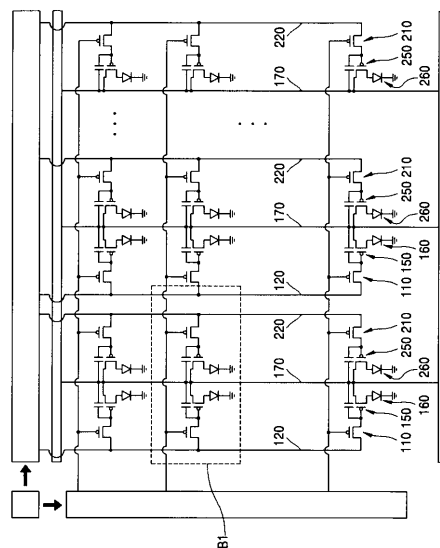
(54) 【発明の名称】 アクティブマトリクス型電界発光ディスプレイ装置

(57) 【要約】

【課題】 隣接した副画素における電源配線とデータ配線間の短絡発生を防止することが可能なアクティブマトリクス型電界発光ディスプレイ装置を提供する。

【解決手段】 本発明のアクティブマトリクス型電界発光ディスプレイ装置は、電源配線170と、電源配線170の一方側に配置され、電源配線170に電氣的に接続される第1トランジスタ150と、電源配線170の他方側に配置され、電源配線170に電氣的に接続される第2トランジスタ250と、第1トランジスタ150及び第2トランジスタ250にそれぞれ電氣的に接続される電界発光素子160、260とを備える。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

電源配線と；

前記電源配線の一方側に配置され、前記電源配線に電氣的に接続される第 1 トランジスタと；

前記電源配線の他方側に配置され、前記電源配線に電氣的に接続される第 2 トランジスタと；

前記第 1 トランジスタ及び前記第 2 トランジスタにそれぞれ電氣的に接続される電界発光素子とを備えることを特徴とする、アクティブマトリクス型電界発光ディスプレイ装置。

10

## 【請求項 2】

さらに、

前記第 1 トランジスタに電氣的に接続される第 3 トランジスタと；

前記第 2 トランジスタに電氣的に接続される第 4 トランジスタと；を備えたことを特徴とする、請求項 1 に記載のアクティブマトリクス型電界発光ディスプレイ装置。

## 【請求項 3】

さらに、

前記第 3 トランジスタに電氣的に接続した第 1 配線と；

前記第 4 トランジスタに電氣的に接続した第 2 配線と；を備えたことを特徴とする請求項 2 に記載のアクティブマトリクス型電界発光ディスプレイ装置。

20

## 【請求項 4】

前記第 1 トランジスタ、前記第 1 トランジスタに電氣的に接続された電界発光素子、及び前記第 3 トランジスタからなる第 1 副画素は前記電源配線と前記第 1 配線との間に配置し、

前記第 2 トランジスタ、前記第 2 トランジスタに電氣的に接続された電界発光素子、及び前記第 4 トランジスタからなる第 2 副画素は前記電源配線と前記第 2 配線との間に配置したことを特徴とする請求項 3 に記載のアクティブマトリクス型電界発光ディスプレイ装置。

## 【請求項 5】

前記第 1 副画素と前記第 2 副画素はその構造が前記電源配線を基準として略線対称であることを特徴とする、請求項 4 に記載のアクティブマトリクス型電界発光ディスプレイ装置。

30

## 【請求項 6】

前記第 1 トランジスタと前記第 2 トランジスタは互いに異なるサイズの半導体層を具備することを特徴とする請求項 1 ~ 請求項 5 のいずれか 1 項記載の能動駆動形電界発光ディスプレイ装置。

## 【請求項 7】

前記第 1 トランジスタに電氣的に接続されている電界発光素子のサイズと前記第 2 トランジスタに電氣的に接続されている電界発光素子のサイズが異なることを特徴とする請求項 1 乃至 5 のいずれか一つの請求項に記載の能動形電界発光ディスプレイ装置。

40

## 【請求項 8】

第 1 電源配線と；

前記第 1 電源配線と平行な第 2 電源配線と；

前記第 1 電源配線の前記第 2 電源配線に対する反対側に配置され、前記第 1 電源配線に電氣的に接続される第 1 トランジスタと；

前記第 2 電源配線の前記第 1 電源配線に対する反対側に配置され、前記第 2 電源配線に電氣的に接続される第 2 トランジスタと；

前記第 1 トランジスタ及び第 2 トランジスタにそれぞれ電氣的に接続される電界発光素子と；を備えることを特徴とする、アクティブマトリクス型電界発光ディスプレイ装置。

50

## 【請求項 9】

さらに、

前記第 1 トランジスタに電氣的に接続される第 3 トランジスタと；

前記第 2 トランジスタに電氣的に接続される第 4 トランジスタと；を備えることを特徴とする、請求項 8 に記載のアクティブマトリクス型電界発光ディスプレイ装置。

## 【請求項 10】

さらに、

前記第 3 トランジスタに電氣的に接続された第 1 配線と；

前記第 4 トランジスタに電氣的に接続された第 2 配線と；を備えたことを特徴とする請求項 9 に記載のアクティブマトリクス型電界発光ディスプレイ装置。

10

## 【請求項 11】

前記第 1 トランジスタ、前記第 1 トランジスタに電氣的に接続された電界発光素子、及び前記第 3 トランジスタからなる第 1 副画素は前記第 1 電源配線と前記第 1 配線との間に配置し、

前記第 2 トランジスタ、前記第 2 トランジスタに電氣的に接続された電界発光素子、及び前記第 4 トランジスタからなる第 2 副画素は前記第 2 電源配線と前記第 2 配線との間に配置したことを特徴とする、請求項 10 に記載のアクティブマトリクス型電界発光ディスプレイ装置。

## 【請求項 12】

前記第 1 副画素と前記第 2 副画素はその構造が前記第 1 電源配線及び前記第 2 電源配線を基準として略線対称であることを特徴とする、請求項 11 に記載のアクティブマトリクス型電界発光ディスプレイ装置。

20

## 【請求項 13】

前記第 1 トランジスタと前記第 2 トランジスタは互いに異なるサイズの半導体層を具備することを特徴とする請求項 8 ~ 請求項 12 のいずれか 1 項記載の能動駆動形電界発光ディスプレイ装置。

## 【請求項 14】

前記第 1 トランジスタに電氣的に接続されている電界発光素子のサイズと前記第 2 トランジスタに電氣的に接続されている電界発光素子のサイズは互いに異なることを特徴とする請求項 8 乃至 12 のいずれか一つの請求項に記載の能動駆動形電界発光ディスプレイ装置。

30

## 【請求項 15】

複数のトランジスタを備えた副画素をマトリクス状に多数備えるアクティブマトリクス型電界発光ディスプレイ装置において：

前記副画素の境界につき一つおきに電源配線を配置し；

前記電源配線の両側に配置された前記副画素に 1 つの電源配線から電源を供給し；

前記電源配線のない前記副画素の境界に、該境界の両側の副画素に信号を送るための第 1 配線及び第 2 配線を配置したことを特徴とするアクティブマトリクス型電界発光ディスプレイ装置。

## 【請求項 16】

複数のトランジスタを備えた副画素をマトリクス状に多数備えるアクティブマトリクス型電界発光ディスプレイ装置において：

前記副画素の境界につき一つおきに 2 つの平行な第 1 電源配線および第 2 電源配線を配置し；

前記第 1 及び第 2 電源配線の両側に配置された前記副画素にそれぞれの電源配線から電源を供給し；

前記第 1 及び第 2 電源配線のない前記副画素の境界に、該境界の両側の副画素に信号を送るための第 1 配線及び第 2 配線を配置したことを特徴とするアクティブマトリクス型電界発光ディスプレイ装置。

40

## 【発明の詳細な説明】

50

## 【技術分野】

## 【0001】

本発明は、アクティブマトリクス型電界発光ディスプレイ装置に係り、より詳しくは、隣接した副画素における電源配線とデータ配線間の短絡発生を防止することが可能なアクティブマトリクス型電界発光ディスプレイ装置に関するものである。なお副画素とは、複数の各色の副画素が集まって一つの画素を構成するための単位表示部である。

## 【背景技術】

## 【0002】

図1は従来 of アクティブマトリクス型電界発光ディスプレイ装置の回路を概略的に示す回路図、図2は図1のA部分を示す要部拡大図、図3は図1のA部分を概略的に示すアクティブマトリクス型電界発光ディスプレイ装置の平面図である。 10

## 【0003】

図1に示すように、ディスプレイ装置には縦横方向に複数のデータ配線20、スキャン配線30、電源配線70を張り巡らせ、各ラインに複数の副画素を配列配列している。

## 【0004】

図2に示すように、各副画素において、スキンドライバー（図示せず）に接続されたスキャン配線30にはスイッチングトランジスタ10のゲート電極11が接続されている。スイッチングトランジスタ10の一方の電極12はデータドライバー（図示せず）に接続されたデータ配線20に接続され、スイッチングトランジスタ10の他方の電極13はドライビングトランジスタ50のゲート電極51とスイッチングキャパシタ40の第1キャパシタ電極41に接続されている。電源配線70にはスイッチングキャパシタ40の第2キャパシタ電極42及びドライビングトランジスタ50の一方の電極52が接続されている。ドライビングトランジスタ50の他方の電極53は電界発光素子60の画素電極61に接続されている。 20

## 【0005】

上記のような構造において、スキャン配線30の中から選択された行にスキャン信号が印加されると、そのスキャン配線30に接続された全ての副画素においてスイッチングトランジスタ10のゲート電極11に電圧が印加されることとなり、各スイッチングトランジスタ10の電極12から電極13へ電流が流れることが可能となる。そして選択されたデータ配線20に電流を供給することにより、選択されたデータ配線20とスキャン配線30の交点の副画素を発光させることができる。 30

## 【0006】

この場合において発光する各副画素に流れる電流は電源配線70を介して供給されるので、この電源配線70には常時一定の電圧が印加され、前述したような選択回路によって選択された副画素にのみ電源配線70から電流が供給される。

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0007】

しかし、上述した従来 of 構造においては、データ配線20と電源配線70が常に隣接した対として配置されるので、データ配線20と電源配線70間の短絡が発生しやすい。データ配線20と電源配線70間の短絡が起きると、電源配線70には常時一定の電圧が印加されて電流が流れるため、その電流が、電源配線70と短絡しているデータ配線20に流れ込む。その結果、前述したような発光する副画素の選択において誤動作を引き起こし、結果的に発光してはならない副画素が発光するおそれがあった。 40

## 【0008】

そこで本発明は、隣接した副画素における電源配線とデータ配線間の短絡発生を防止することが可能なアクティブマトリクス型電界発光ディスプレイ装置を提供することを目的としている。

## 【課題を解決するための手段】

## 【0009】

上記課題を解決するために、本発明に係るアクティブマトリクス型電界発光ディスプレイ装置の代表的な構成は、電源配線と；上記電源配線の一方側に配置され、上記電源配線に電氣的に接続される第1トランジスタと；上記電源配線の他方側に配置され、上記電源配線に電氣的に接続される第2トランジスタと；上記第1トランジスタ及び上記第2トランジスタにそれぞれ電氣的に接続される電界発光素子とを備えることを特徴とする。

【0010】

さらに上記第1トランジスタに電氣的に接続される第3トランジスタと；上記第2トランジスタに電氣的に接続される第4トランジスタと；を備えていてもよい。また、上記第3トランジスタに電氣的に接続した第1配線と；上記第4トランジスタに電氣的に接続した第2配線と；を備えていてもよい。

【0011】

上記第1トランジスタ、上記第1トランジスタに電氣的に接続された電界発光素子、及び上記第3トランジスタからなる第1副画素は上記電源配線と上記第1配線との間に配置し、上記第2トランジスタ、上記第2トランジスタに電氣的に接続された電界発光素子、及び上記第4トランジスタからなる第2副画素は上記電源配線と上記第2配線との間に配置することでもよい。また、上記第1副画素と上記第2副画素はその構造が上記電源配線を基準として略線対称とすることでもよい。

【0012】

また、上記第1トランジスタと第2トランジスタは互いに異なるサイズの半導体層を具備することでもよい。また、上記第1トランジスタに電氣的に接続されている電界発光素子のサイズと上記第2トランジスタに電氣的に接続されている電界発光素子のサイズが互いに異なることでもよい。

【0013】

本発明に係るアクティブマトリクス型電界発光ディスプレイ装置の他の代表的な構成は、第1電源配線と；上記第1電源配線と平行な第2電源配線と；上記第1電源配線の上記第2電源配線に対する反対側に配置され、上記第1電源配線に電氣的に接続される第1トランジスタと；上記第2電源配線の上記第1電源配線に対する反対側に配置され、上記第2電源配線に電氣的に接続される第2トランジスタと；上記第1トランジスタ及び第2トランジスタにそれぞれ電氣的に接続される電界発光素子と；を備えることを特徴とする。

【0014】

さらに、上記第1トランジスタに電氣的に接続される第3トランジスタと；上記第2トランジスタに電氣的に接続される第4トランジスタと；を備えていてもよい。また、上記第3トランジスタに電氣的に接続された第1配線と；上記第4トランジスタに電氣的に接続された第2配線と；を備えていてもよい。

【0015】

上記第1トランジスタ、上記第1トランジスタに電氣的に接続された電界発光素子、及び上記第3トランジスタからなる第1副画素は上記第1電源配線と上記第1配線との間に配置し、上記第2トランジスタ、上記第2トランジスタに電氣的に接続された電界発光素子、及び上記第4トランジスタからなる第2副画素は上記第2電源配線と上記第2配線との間に配置することでもよい。また、上記第1副画素と上記第2副画素はその構造が上記第1電源配線及び上記第2電源配線を基準として略線対称とすることでもよい。

【0016】

また、上記第1トランジスタと上記第2トランジスタが互いに異なるサイズの半導体層を具備することでもよい。また、上記第1トランジスタに電氣的に接続された電界発光素子のサイズと上記第2トランジスタに電氣的に接続された電界発光素子のサイズが互いに異なることでもよい。

【0017】

本発明に係るアクティブマトリクス型電界発光ディスプレイ装置の他の代表的な構成は、複数のトランジスタを備えた副画素をマトリクス状に多数備えるアクティブマトリッ

10

20

30

40

50

クス型電界発光ディスプレイ装置において：上記副画素の境界につき一つおきに電源配線を配置し；上記電源配線の両側に配置された上記副画素内のトランジスタを上記電源配線に対する略線対称に配置して，1つの電源配線から両側の副画素に電源を供給し；上記電源配線のない上記副画素の境界に，該境界の両側の副画素に信号を送るための第1配線及び第2配線を配置したことを特徴とする。

【0018】

本発明に係るアクティブマトリクス型電界発光ディスプレイ装置の他の代表的な構成は，複数のトランジスタを備えた副画素をマトリクス状に多数備えるアクティブマトリクス型電界発光ディスプレイ装置において：上記副画素の境界につき一つおきに2つの平行な第1電源配線および第2電源配線を配置し；上記第1及び第2電源配線の両側に配置された上記副画素内のトランジスタをこれらの電源配線に対する略線対称に配置し；上記第1及び第2電源配線のない上記副画素の境界に，該境界の両側の副画素に信号を送るための第1配線及び第2配線を配置したことを特徴とする。

10

【発明の効果】

【0019】

本発明に係るアクティブマトリクス型電界発光ディスプレイ装置によれば，隣接した2つの副画素が1本の電源配線を共有するようにすることにより，電源配線とデータ配線のような他の種類の配線との短絡が発生することを防止することができる。従って，選択されていない副画素が発光するなどの誤作動を防止して，原画像をより正確に実現することができる。さらに，隣接した2つの副画素が1本の電源配線を共有するようにすることにより，電源配線の数をも半分に減らして配線の単純化等を図ることができる。

20

【0020】

同様に，隣接した2つの副画素がそれぞれ異なる電源配線に接続されるようにし，かつ電源配線を互いに隣接するように配置することにより，電源配線とデータ配線のような他の種類の配線との短絡が発生することを防止することができる。

【発明を実施するための最良の形態】

【0021】

以下に添付図面を参照しながら，本発明の好適な実施の形態について詳細に説明する。なお，本明細書及び図面において，実質的に同一の機能構成を有する構成要素については，同一の符号を付することにより重複説明を省略する。

30

【0022】

[第1実施形態]

図4は本発明の好適な第1実施形態に係るアクティブマトリクス型電界発光ディスプレイ装置の回路を概略的に示す回路図，図5は図4のB部分を示す回路図，図6は図4のB1部分を概略的に示すアクティブマトリクス型電界発光ディスプレイ装置の平面図，図7は図6のP1～P12に沿って切り取って示したアクティブマトリクス型電界発光ディスプレイ装置の断面図である。

【0023】

電界発光ディスプレイ装置は，発光層における発光色相に沿って様々な画素パターンを備えるが，例えば各画素は赤色，緑色及び青色の副画素を備える。このような電界発光ディスプレイ装置に備えられた各副画素は，電流駆動方式の電界発光素子であって，上記素子を構成する両電極間の電流量に応じて赤色，緑色または青色の光を発光して所定の画像を実現する。

40

【0024】

上記電界発光素子は，簡略に説明すると，画素電極と，上記画素電極の上部に備えられる少なくとも発光層を含む中間層と，上記中間層の上部に備えられる対向電極とから構成される。本発明は，必ずしも上記のような構造に限定されず，様々な電界発光素子の構造がそのまま適用できる。

【0025】

図5を参照すると，電源配線170が備えられており，電源配線170の一方側（図5

50

では左側)にはその電源配線170に接続される第1トランジスタ150が備えられており、電源配線170の他方側(図5では右側)にはその電源配線170に接続される第2トランジスタ250が備えられている。第1トランジスタ150に電界発光素子160が電氣的に接続されており、第2トランジスタ250にも電界発光素子260が電氣的に接続されている。すなわち、上記電源配線170と交差する方向にお互い隣接した(電源配線の両側に配置された)2つの副画素が1本の電源配線170を共有している構造である。

#### 【0026】

このように2つの副画素が1本の電源配線170を共有するようにすることにより、電源配線170が各副画素を選択するために備えられた他の配線と隣接しなくなり、結果として電源配線170と他の配線との短絡を防止して副画素の誤作動を防止することができる。

10

#### 【0027】

一方、図5を参照すると、電源配線170の第1トランジスタ150に電氣的に接続される第3トランジスタ110がさらに備えられている。さらに第2トランジスタ250にも第4トランジスタ210が電氣的に接続されている。そして、第1トランジスタ150及び第3トランジスタ110に電氣的に接続された第1ストレージキャパシタ140がさらに備えられ、第2トランジスタ250及び第4トランジスタ210に電氣的に接続された第2ストレージキャパシタ240がさらに備えられている。また、第1配線120、第2配線220及び第3配線130がさらに備えられ、第1配線120は第3トランジスタ

20

#### 【0028】

上記構造をさらに詳しく説明すると、第3トランジスタ110の第5電極112は第1配線120によって駆動回路(図示せず)に接続され、第3トランジスタ110の第3ゲート電極111は第3配線130によって駆動回路(図示せず)に接続され、第3トランジスタ110の第6電極113は第1ストレージキャパシタ140の第1キャパシタ電極141及び第1トランジスタ150の第1ゲート電極151に接続される。

#### 【0029】

一方、第4トランジスタ210の第7電極212は第2配線220によって駆動回路に接続され、第4トランジスタ210の第4ゲート電極211は第3配線130によって駆動回路に接続され、第4トランジスタ210の第8電極213は第2ストレージキャパシタ240の第1キャパシタ電極241及び第2トランジスタ250の第2ゲート電極251に接続される。

30

#### 【0030】

上記のような構成においては、第1配線120及び第2配線220がデータを伝送するデータラインに、第3配線130がスキャンラインにそれぞれ該当することができる。この場合、第3トランジスタ110及び第4トランジスタ210がスイッチングトランジスタの役割を行い、第1トランジスタ150及び第2トランジスタ250がドライビングトランジスタの役割を行う。勿論、上記のような回路において各副画素、すなわち各電界発光素子に2つ以上のトランジスタが電氣的に接続されてもよい。

40

#### 【0031】

次に、各電界発光素子にスイッチングトランジスタとドライビングトランジスタの2つのトランジスタが接続された場合について説明する。

#### 【0032】

第1ストレージキャパシタ140の第2キャパシタ電極142と第1トランジスタ150の第1電極152は電源配線170に接続され、第1トランジスタ150の第2電極153は電界発光素子160の画素電極161に接続される。図7から分かるように、電界発光素子160の対向電極162は画素電極161と隔てて対向配置され、この画素電極161と対向電極162との間には少なくとも発光層を含む中間層187が備えられる。

50

## 【0033】

一方、第2ストレージキャパシタ240の第2キャパシタ電極242と第2トランジスタ250の第3電極252は電源配線170に接続され、第2トランジスタ250の第4電極253は電界発光素子260の画素電極261に接続される。電界発光素子260の概略的な構造は上述したとおりである。

## 【0034】

図6及び図7には図4のB1部分の物理的な構造が概略的に示されている。参考として、図6には図7に示していない第1配線120及び第2配線220、第3ゲート電極111、第5電極112、第6電極113、第4ゲート電極211、第7電極212、第8電極213及び第3配線130が示されており、図7には図6に示していない構成要素、すなわち基板181、バッファ層182、ゲート絶縁膜183、層間絶縁膜184、第1保護膜185、対向電極162及び第2保護膜189が示されている。

10

## 【0035】

駆動回路によって第3ゲート電極111にスキャン信号が印加されると、第5電極112と第6電極113とを接続させる半導体層にチャンネルが形成され、このチャンネルを介して第1配線120からデータ信号が第1ストレージキャパシタ140及び第1トランジスタ150に伝達される。これにより、第1電極152と第2電極153とを接続させる半導体層にチャンネルが形成され、このチャンネルを介して電源配線170からの信号が電界発光素子160の画素電極161に印加される。

## 【0036】

一方、駆動回路によって第4ゲート電極211にスキャン信号が印加されると、第7電極212と第8電極213とを接続する半導体層に導電チャンネルが形成され、この導電チャンネルを介して第2配線220からデータ信号が第2ストレージキャパシタ240及び第2トランジスタ250に伝達される。これにより、第3電極252と第4電極253とを接続させる半導体層にチャンネルが形成され、このチャンネルを介して電源配線170からの信号が電界発光素子260の画素電極261に印加される。

20

## 【0037】

次に、図7を参照して上記副画素部の具体的な構成について説明する。

図7において、P1～P2及びP11～P12には電界発光素子160、260が示されており、P2～P3及びP10～P11にはそれぞれ第1トランジスタ150と第2トランジスタ250が示されており、P3～P6及びP7～P10にはそれぞれ第1ストレージキャパシタ140と第2ストレージキャパシタ240が示されている。

30

## 【0038】

図7に示した基板181上には、基板181から半導体層180、280への不純物浸透防止及び上記基板181の平滑性のために全面的にバッファ層182を形成している。バッファ層182が形成される場合、このバッファ層182上に第1トランジスタ150及び第2トランジスタ250が備えられる。第1トランジスタ150及び第2トランジスタ250を覆うように第1保護膜185が形成され、この第1保護膜185の第2電極153及び第4電極253に対応する部分にはコンタクトホールが形成される。コンタクトホールの形成された領域を含む領域に画素電極161、261が形成される。この画素電極161、261は、第1保護膜185に形成されたコンタクトホールを介して、第1トランジスタ150の第2電極153及び第2トランジスタ250の第4電極253とそれぞれ接続される。

40

## 【0039】

画素電極161、261上には少なくとも発光層を含む中間層187、287が形成され、中間層187、287上には対向電極162、262が形成される。対向電極162、262の上部には必要に応じて第2保護膜189が形成されてもよい。

## 【0040】

電界発光素子が背面発光型の場合には、基板181、バッファ層182、ゲート絶縁膜183、層間絶縁膜184、第1保護膜185及び画素電極161、261は透明な素材

50

で形成され、対向電極 162 は光反射率に優れた金属素材で形成される。電界発光素子が前面発光型の場合には、画素電極 161、261 は光反射率に優れた金属素材で形成され、対向電極 162 及び第 2 保護膜 189 は透明な素材で形成できる。本発明に係る電界発光素子は背面発光型であってもよく、前面発光型または両面発光型であってもよいなど、電界発光素子で生成された光は画素電極 161、261 及び対向電極 162 の少なくとも一つ以上を介して外部に射出できる。

【0041】

画素電極 161、261 は、透明な素材で形成される場合には、ITO、IZO、ZnO または  $\text{In}_2\text{O}_3$  で形成できる。画素電極は、反射型電極として用いられる場合には、Ag、Mg、Al、Pt、Pd、Au、Ni、Nd、Ir、Cr またはこれらの化合物などで反射膜を形成した後、その上に ITO、IZO、ZnO または  $\text{In}_2\text{O}_3$  で形成できる。画素電極のパターンは図 4 ~ 図 7 に示すように画素に対応する形で形成できる。

10

【0042】

対向電極 162 が透明素材で形成される場合には、Li、Ca、LiF/Ca、LiF/Al、Al、Ag、Mg またはこれらの化合物を後述の中間層を向かうように蒸着した後、その上に ITO、IZO、ZnO または  $\text{In}_2\text{O}_3$  などの透明な物質で補助電極またはバス電極ラインが備えられるようにすることができる。対向電極が反射型電極として用いられる場合には、Li、Ca、LiF/Ca、LiF/Al、Al、Ag、Mg またはこれらの化合物を全面蒸着して形成する。ところが、必ずしもこれに限定されるのではなく、画素電極及び対向電極として伝導性ポリマーなどの有機物を使用することもできる。対向電極 162 は、全体画素を覆うように、あるいは各画素に対応するように備えられる。

20

【0043】

一方、各電界発光素子 160、260 は、第 1 トランジスタ 150 の第 2 電極 153 または第 2 トランジスタ 250 の第 4 電極 253 に電氣的に接続された画素電極 161、261 と、それに対向する対向電極 162 との間に、少なくとも発光層を含む中間層 187、287 を備える。この中間層の種類によって、電界発光素子が有機電界発光素子または無機電界発光素子に区分できる。

【0044】

有機電界発光素子の場合には低分子有機膜または高分子有機膜を使用する。

30

【0045】

低分子有機膜を使用する場合、上記中間層はホール注入層 (HIL: hole injection layer)、ホール輸送層 (HTL: hole transport layer)、発光層 (EML: emission layer)、電子輸送層 (ETL: electron transport layer) 及び電子注入層 (EIL: electron injection layer) などが単一あるいは複合の構造で積層されて形成でき、使用可能な有機材料も銅フタロシアニン (CuPc: copper phthalocyanine)、N,N'-ジ(ナフタレン-1-イル)-N,N'-ジフェニル-ベンジジン (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB)、トリス-8-ヒドロキシキノリンアルミニウム (tris-8-hydroxyquinoline aluminum: Alq3) などを始めとして様々に適用可能である。

【0046】

このような低分子有機膜は、真空中で有機物を加熱して蒸着する方式で形成できる。勿論、上記中間層の構造は必ずしもこれに限定されるのではなく、必要に応じて様々な層で構成することができる。

40

【0047】

高分子有機膜を使用する場合には、上記中間層は一般にホール輸送層 HTL と発光層 EML から構成できる。上記高分子ホール輸送層は、ポリエチレンジヒドロキシチオフェン (PEDOT: poly-(2,4)-ethylene-dihydroxythiophene、またはポリアニリン (PAN: polyaniline) などを用いてインクジェットプリンティングまたはスピンコーティングの方法によって形成できる。上記高分子有機発光層は、PPV、Soluble PPV's、Cyano-PPV またはポリフルオレン (Polyfluoren) などから構成でき、インクジェットプリンティングまたは

50

スピンコーティングまたはレーザを用いた熱転写方式などの通常の方法でカラーパターンを形成することができる。勿論、このような高分子有機層の場合にも、上記中間層の構造は必ずしもこれに限定されるのではなく、必要に応じて様々な層で構成することができる。

#### 【0048】

無機電界発光素子の場合には、上記中間層は無機膜から構成される。これは発光層及び上記発光層と電極との間に介在した絶縁層から構成できる。勿論、上記中間層の構造は必ずしもこれに限定されるのではなく、必要に応じて様々な層で構成することができる。

#### 【0049】

無機電界発光素子の場合、上記発光層は、ZnS, SrS, CaSなどの金属硫化物またはCaGa<sub>2</sub>S<sub>4</sub>, SrGa<sub>2</sub>S<sub>4</sub>などのアルカリ土類カリウム硫化物、及びMn, Ce, Tb, Eu, Tm, Er, Pr, Pbなどを含む遷移金属またはアルカリ希土類金属といった物質から構成できる。

#### 【0050】

一方、第1ストレージキャパシタ140は、第1キャパシタ電極141と第2キャパシタ電極142を備えるが、第1キャパシタ電極141は第1ゲート電極151と一体に形成でき、第2キャパシタ電極142は第1電極152と一体に形成できる。また、第2ストレージキャパシタ240も、第1キャパシタ電極241と第2キャパシタ電極242を備えるが、第1キャパシタ電極241は第2ゲート電極251と一体に形成でき、第2キャパシタ電極242は第3電極252と一体に形成できる。本実施形態においては、電源配線170と交差する方向に隣り合った2つの副画素が1本の電源配線170を共有している。したがって、第1ストレージキャパシタ140の第2キャパシタ電極142と第2ストレージキャパシタ240の第2キャパシタ電極242は、図6及び図7に示すように一体に形成してもよい。このようなストレージキャパシタ140, 240は画素電極161, 261への信号を維持させる機能を行う。

#### 【0051】

上記のような構造において、電界発光素子160, 260は、画素定義膜186によって区分される。画素定義膜186は、図7に示すように、画素電極161, 261の間に備えられるものであって、発光領域を定義する役割以外にも、画素電極161, 261のエッジ部分で、発光層を含む中間層187が切れる現象または電界が集中する現象を防止することにより、画素電極161, 261と対向電極162との短絡を防止する役割などをする。

#### 【0052】

上述したような構造において、電源配線170と交差する方向に隣り合った2つの副画素が1本の電源配線170を共有するようにすることにより、電源配線170が各副画素を選択するために備えられた他の配線、特にデータラインになれる第1配線120及び第2配線220と隣接しないようにすることができる。これにより、電源配線170と他の配線、特に第1配線120及び上記第2配線220との短絡を防止して副画素の誤作動を防止することができる。また、上記のような構造を取ることで、既存のアクティブマトリックス型電界発光ディスプレイ装置の電源配線よりその数が半分に減るため、配線の単純化などを図ることもできる。

#### 【0053】

一方、第1トランジスタ150, 第3トランジスタ110, 及び第1トランジスタ150に電気的に接続された電界発光素子160からなる第1副画素は、電源配線170と第1配線120との間に備えられるようにすることができる。そして、第2トランジスタ250, 第4トランジスタ210, 及び第2トランジスタ250に接続された電界発光素子260からなる第2副画素も、電源配線170と第2配線220との間に備えられるようにすることができる。この場合、第1副画素と第2副画素は、その構造が、図6及び図7に示すように、電源配線170を基準として線対称となるようにすることができる。勿論、第1副画素及び第2副画素は、これとは異なる配置とすることもでき、線対称でない構

10

20

30

40

50

造とすることもできる。

【0054】

[第2実施形態]

図8は図5に示した回路の変形例を概略的に示した回路図であり、図9は図8に示したアクティブマトリクス型電界発光ディスプレイ装置の断面図である。

【0055】

図8及び図9に示す回路が図5及び図7に示す回路と違う点は、第1トランジスタ150と第2トランジスタ250のサイズが違うことである。電界発光素子160、260は赤色、緑色または青色のライトを発生させて画像を具現するが、各色相によってその発光効率が異なる。したがって、発光効率の高低によってドライビングトランジスタのサイズを変化させることで、輝度などに均一度を高める。

10

【0056】

図10は図7に示したアクティブマトリクス型電界発光ディスプレイ装置の断面図の変形例を概略的に示した図である。

【0057】

図10と図7の違いは、第1トランジスタ150に電氣的に接続されている電界発光素子160のサイズと、第2トランジスタ250に電氣的に接続されている電界発光素子260のサイズが互いに異なることである。このような発光効率によって電界発光素子のサイズを変化させることで、上記のような各色相の発光効率の差異を補正することができる。

20

【0058】

上記の図8～図10のような変形は、次の実施形態にも適用できる。

【0059】

図11は本発明の好適な第2実施形態に係るアクティブマトリクス型電界発光ディスプレイ装置の回路を概略的に示す回路図、図12は図11のB2部分を示す回路図、図13は図11のB2部分を概略的に示す平面図、図14は図13のQ1～Q13に沿って切り取って示したアクティブマトリクス型電界発光ディスプレイ装置の副画素部の断面図である。

【0060】

図11を参照すると、第1電源配線370と第2電源配線470が平行に備えられている。第1電源配線370の第2電源配線470方向の反対方向には、第1電源配線370に電氣的に接続される第1トランジスタ350が備えられている。第2電源配線470の第1電源配線370方向の反対方向には、第2電源配線470に電氣的に接続された第2トランジスタ450が備えられている。また、第1トランジスタ350及び第2トランジスタ450にそれぞれ電氣的に接続される電界発光素子360、460が備えられている。すなわち、2つの副画素に接続される電源配線370、470が互いに向かい合うように隣接して備えられる構造である。

30

【0061】

このように2つの副画素に接続される電源配線370、470がお互いに向かい合うように隣接して備えられるようにすることにより、電源配線370、470が各副画素を選択するために備えられた他の配線と隣接しなくなり、結果として電源配線370、470と他の配線との短絡を防止して副画素の誤作動を防止することができる。なお、上記のような構造において電源配線370、470には常時一定の電圧が印加されているので、電源配線370、470間の短絡による誤作動のおそれはない。

40

【0062】

一方、図11及び図12を参照すると、第1トランジスタ350に電氣的に接続される第3トランジスタ310、第2トランジスタ450に電氣的に接続される第4トランジスタ410が備えられている。さらに、第1トランジスタ350及び第3トランジスタ310に電氣的に接続された第1ストレージキャパシタ340、第2トランジスタ450及び第4トランジスタ410に電氣的に接続された第2ストレージキャパシタ440が備えら

50

れている。また、第1配線320、第2配線420及び第3配線330がさらに備えられるが、第1配線320は第3トランジスタ310に接続され、第2配線420は第4トランジスタ410に接続されている。

【0063】

図12及び図13を参照して上記構造をさらに詳しく説明すると、第3トランジスタ310の第5電極312は第1配線320によって駆動回路(図示せず)に接続され、第3トランジスタ310の第3ゲート電極311は第3配線330によって駆動回路(図示せず)に接続され、第3トランジスタ310の第6電極313は第1ストレージキャパシタ340の第1キャパシタ電極341及び第1トランジスタ350の第1ゲート電極351と電氣的に接続される。

10

【0064】

一方、第4トランジスタ410の第7電極412は、第2配線420によって駆動回路(図示せず)に接続され、第4トランジスタ410の第4ゲート電極411は第3配線330によって駆動回路に接続され、第4トランジスタ410の第8電極413は第2ストレージキャパシタ440の第1キャパシタ電極441及び第2トランジスタ450の第2ゲート電極451に接続される。

【0065】

上記のような構成において、第1配線320及び第2配線420がデータを伝送するデータラインに、第3配線330がスキャンラインにそれぞれ該当するようにすることができる。この場合、第3トランジスタ310及び第4トランジスタ410がスイッチングトランジスタの役割を、第1トランジスタ350及び第2トランジスタ450がドライビングトランジスタの役割をそれぞれ行う。勿論、上記のような回路において、各副画素、すなわち各電界発光素子に2つ以上のトランジスタが電氣的に接続されてもよい。

20

【0066】

次に、各電界発光素子にスイッチングトランジスタとドライビングトランジスタとが接続された場合について説明する。

【0067】

第1ストレージキャパシタ304の第2キャパシタ電極342と第1トランジスタ350の第1電極352は第1電源配線370に接続され、第1トランジスタ350の第2電極353は電界発光素子360の画素電極361に接続される。図14に示すように、電界発光素子360の対向電極362は画素電極361と隔てて対向配置され、この画素電極361と対向電極362との間には、少なくとも発光層を含む中間層387が備えられる。

30

【0068】

一方、第2ストレージキャパシタ440の第2キャパシタ電極442と第2トランジスタ450の第3電極452は第2電源配線470に接続され、第2トランジスタ450の第4電極453は電界発光素子460の画素電極461に接続される。電界発光素子460の概略的な構造は前述した第1実施形態と同様である。各副画素の駆動原理も前述した第1実施形態と同様である。

【0069】

次に、図14を参照して上記副画素部の具体的な構成について簡略に説明する。Q1～Q2及びQ12～Q13には副画素部の電界発光素子360、460が示されており、Q2～Q3及びQ11～Q12にはそれぞれ第1トランジスタ350と第2トランジスタ450が示されており、Q3～Q7及びQ7～Q11にはそれぞれ第1ストレージキャパシタ340と第2ストレージキャパシタ440が示されている。

40

【0070】

本実施形態では、前述した第1実施形態とは異なり、隣接した2つの副画素が1本の電源配線を共有するのではなく、それぞれ異なる電源配線に接続されている。したがって、前述した第1実施形態に係るアクティブマトリクス型電界発光ディスプレイ装置の断面を示した図7とは異なり、第2実施形態に係るアクティブマトリクス型電界発光ディス

50

プレイ装置の断面を示した図14では、第1ストレージキャパシタ340の第2キャパシタ電極342と第2ストレージキャパシタ440の第2キャパシタ電極442とが一体になっておらず、お互い離隔して備えられている。それ以外の構造は、前述した第1実施形態に係るアクティブマトリクス型電界発光ディスプレイ装置と同様である。

【0071】

上述したように2つの副画素に接続される電源配線370、470がお互い向かい合うように並んで備えられるようにすることで、電源配線370、470が各副画素を選択するために備えられた他の配線と隣接しなくなる。よって、電源配線370、470と他の配線との短絡を防止して副画素の誤作動を防止することができる。一方、このような構造において、電源配線370、470には常時一定の電圧が印加されているので、電源配線370、470間の短絡による誤作動のおそれはない。

10

【0072】

一方、第1トランジスタ350、第3トランジスタ310、及び第1トランジスタ350に電氣的に接続された電界発光素子360からなる第1副画素は、第1電源配線370と第1配線320との間に備えられ、第2トランジスタ450、第4トランジスタ410、及び第2トランジスタ450に電氣的に接続された電界発光素子460からなる第2副画素も、第2電源配線470と第2配線420との間に備えられている。この場合、第1副画素と第2副画素は、その構造が第1電源配線370及び第2電源配線470を基準として線対称となるようにすることができる。勿論、第1副画素及び第2副画素は、これと異なる配置とすることもでき、線対称とならないようにしてもよい。

20

【0073】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されないことはいうまでもない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到しうることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【0074】

一方、図4乃至図14は電界発光素子に電氣的に接続されているトランジスタはp形トランジスタの場合を示しているが、本発明はこれに限定されることはない。即ち、図15～図18に示されたようにn形トランジスタが使用される場合にも適用されるし、勿論p形トランジスタとn形トランジスタが同時に使用される場合にも適用されるなど、変形が可能である。

30

【産業上の利用可能性】

【0075】

本発明は、アクティブマトリクス型電界発光ディスプレイ装置に適用可能であり、より詳しくは、隣接した副画素における電源配線とデータ配線間の短絡発生を防止することが可能なアクティブマトリクス型電界発光ディスプレイ装置に適用可能である。

【図面の簡単な説明】

【0076】

【図1】従来技術に係るアクティブマトリクス型電界発光ディスプレイ装置の回路を概略的に示す回路図である。

40

【図2】図1のA部分を示す回路図である。

【図3】図1のA部分を概略的に示すアクティブマトリクス型電界発光ディスプレイ装置の平面図である。

【図4】第1実施形態に係るアクティブマトリクス型電界発光ディスプレイ装置の回路を概略的に示す回路図である。

【図5】図4のB1部分を示す回路図である。

【図6】図4のB1部分を概略的に示すアクティブマトリクス型電界発光ディスプレイ装置の平面図である。

【図7】図6のP1～P12に沿って切り取って示したアクティブマトリクス型電界発光ディスプレイ装置の断面図である。

50

【図 8】図 5 に示した回路の変形例を概略的に示す回路図である。

【図 9】図 8 に示したアクティブマトリクス型電界発光ディスプレイ装置の断面図である。

【図 10】図 7 に示したアクティブマトリクス型電界発光ディスプレイ装置の断面図の変形例を概略的に示した図である。

【図 11】第 2 実施形態に係るアクティブマトリクス型電界発光ディスプレイ装置の回路を概略的に示す回路図である。

【図 12】図 11 の B 2 部分を示す回路図である。

【図 13】図 11 の B 2 部分を概略的に示すアクティブマトリクス型電界発光ディスプレイ装置の平面図である。

【図 14】図 13 の Q 1 ~ Q 3 に沿って切り取って示すアクティブマトリクス型電界発光ディスプレイ装置の断面図である。

【図 15】図 4 に示したアクティブマトリクス型電界発光ディスプレイ装置の回路図の変形例を概略的に示す図である。

【図 16】図 15 の B 3 部分を示す回路図である。

【図 17】図 11 に示したアクティブマトリクス型電界発光ディスプレイ装置の回路図の変形例を概略的に示す図である。

【図 18】図 17 の B 4 部分を示す回路図である。

【符号の説明】

【 0 0 7 7 】

1 1 0 ... 第 3 トランジスタ

1 1 1 ... 第 3 ゲート電極

1 1 2 ... 第 5 電極

1 1 3 ... 第 6 電極

1 2 0 ... 第 1 配線

1 3 0 ... 第 3 配線

1 4 0 ... 第 1 ストレージキャパシタ

1 4 1 ... 第 1 キャパシタ電極

1 4 2 ... 第 2 キャパシタ電極

1 5 0 ... 第 1 トランジスタ

1 5 1 ... 第 1 ゲート電極

1 5 2 ... 第 1 電極

1 5 3 ... 第 2 電極

1 6 0 ... 電界発光素子

1 6 1 ... 画素電極

1 6 2 ... 対向電極

1 7 0 ... 電源配線

1 8 0 ... 半導体層

1 8 1 ... 基板

1 8 2 ... バッファ層

1 8 3 ... ゲート絶縁膜

1 8 4 ... 層間絶縁膜

1 8 5 ... 第 1 保護膜

1 8 6 ... 画素定義膜

1 8 7 ... 中間層

1 8 9 ... 第 2 保護膜

2 1 0 ... 第 4 トランジスタ

2 1 1 ... 第 4 ゲート電極

2 1 2 ... 第 7 電極

2 1 3 ... 第 8 電極

10

20

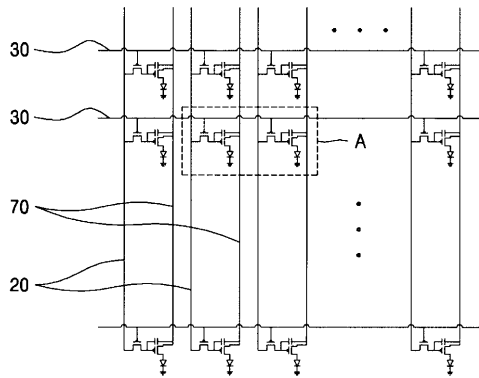
30

40

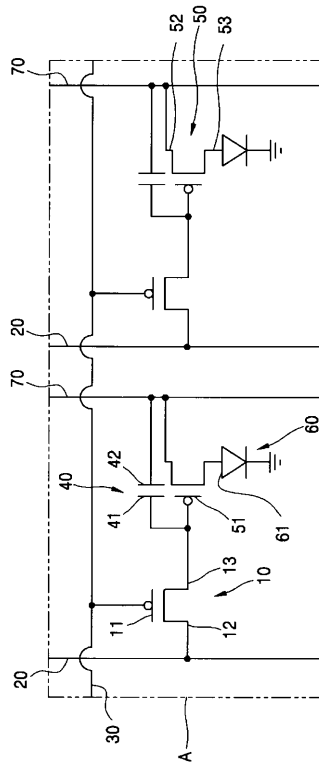
50

- 2 2 0 ... 第 2 配線
- 2 4 0 ... 第 2 ストレージキャパシタ
- 2 4 1 ... 第 1 キャパシタ電極
- 2 4 2 ... 第 2 キャパシタ電極
- 2 5 0 ... 第 2 トランジスタ
- 2 5 1 ... 第 2 ゲート電極
- 2 5 2 ... 第 3 電極
- 2 5 3 ... 第 4 電極
- 2 6 0 ... 電界発光素子
- 2 6 1 ... 画素電極
- 2 6 2 ... 対向電極
- 2 8 0 ... 半導体層
- 2 8 7 ... 中間層

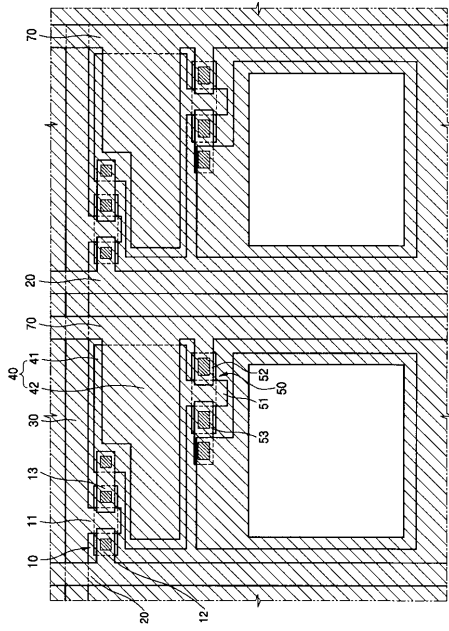
【 図 1 】



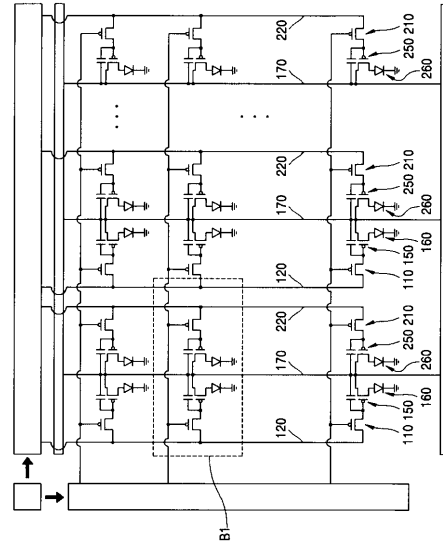
【 図 2 】



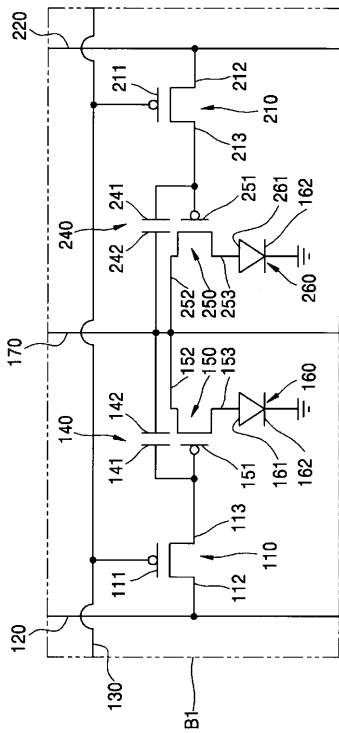
【 図 3 】



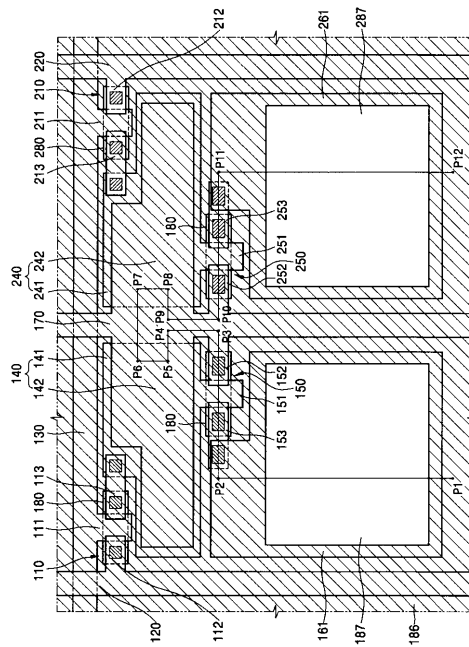
【 図 4 】



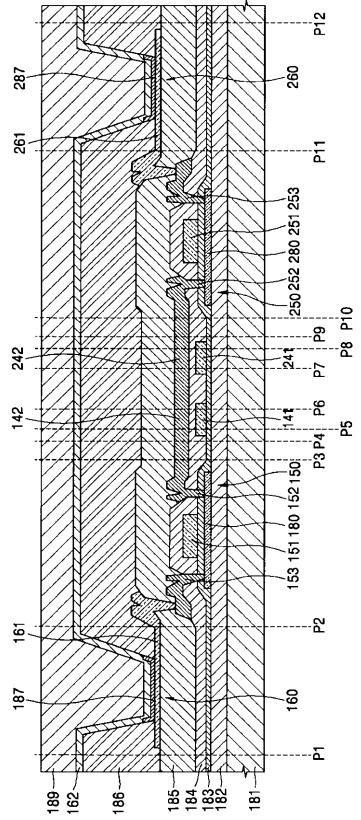
【 図 5 】



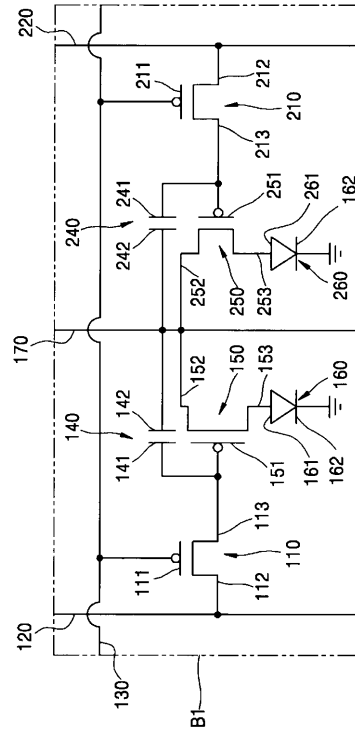
【 図 6 】



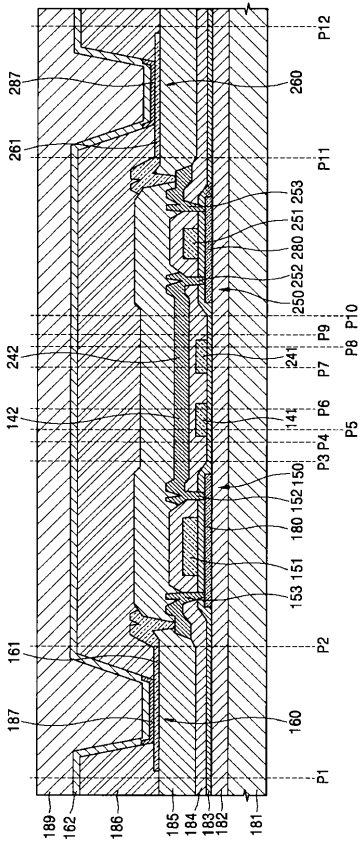
【 図 7 】



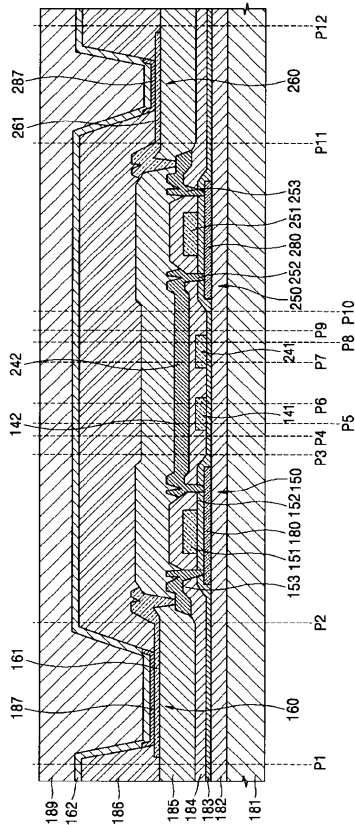
【 図 8 】



【 図 9 】

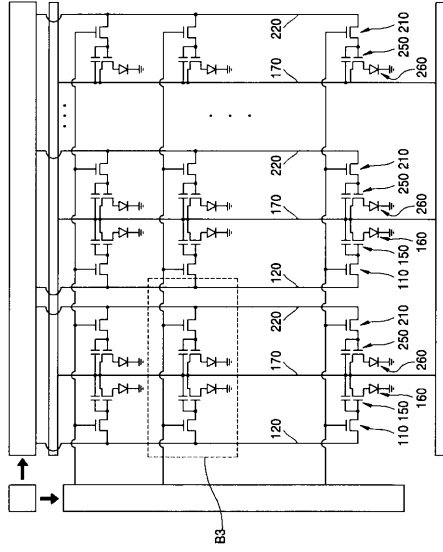


【 図 10 】

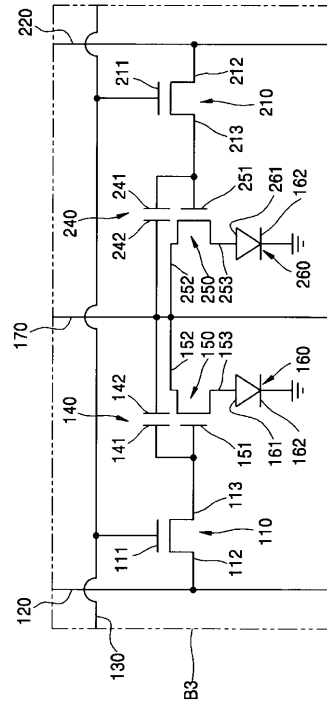




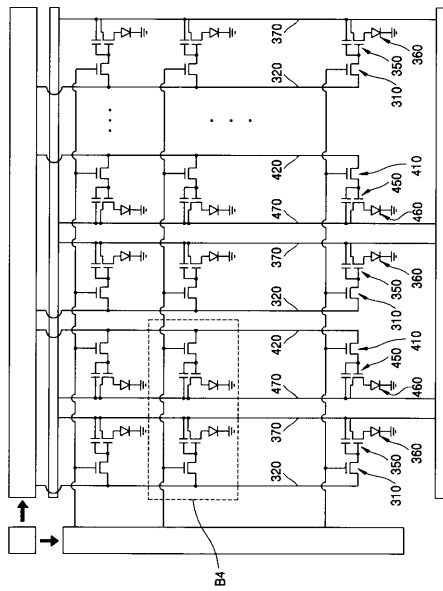
【 図 1 5 】



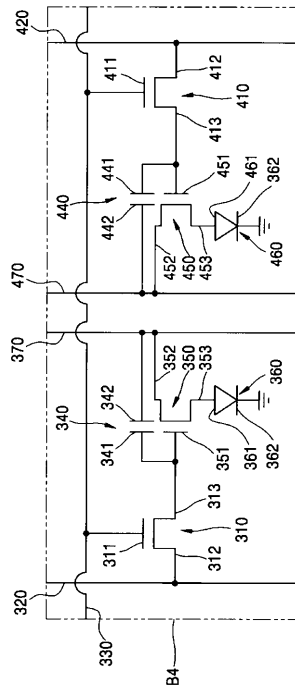
【 図 1 6 】



【 図 1 7 】



【 図 1 8 】



---

フロントページの続き

(72)発明者 鄭 倉龍

大韓民国京畿道水原市靈通区靈通洞1043-8番地 301号

Fターム(参考) 3K007 AB08 BA06 DB03 GA04

5C080 AA06 BB05 DD09 DD19 FF11 JJ03 JJ06

专利名称(译)	有源矩阵电致发光显示装置		
公开(公告)号	<a href="#">JP2006011429A</a>	公开(公告)日	2006-01-12
申请号	JP2005173683	申请日	2005-06-14
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
[标]发明人	姜泰旭 金昌樹 鄭倉龍		
发明人	姜泰旭 金昌樹 鄭倉龍		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 H05B33/08 G09G3/32		
CPC分类号	H01L27/3276 G09G3/32 G09G2300/0439 G09G2300/0809 G09G2330/08		
FI分类号	G09G3/30.J G09G3/20.621.M G09G3/20.624.B G09G3/20.670.A H05B33/14.A G09G3/3233		
F-TERM分类号	3K007/AB08 3K007/BA06 3K007/DB03 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD09 5C080/DD19 5C080/FF11 5C080/JJ03 5C080/JJ06 3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC29 3K107/CC33 3K107/DD39 3K107/EE03 3K107/EE07 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AA02 5C380/AB06 5C380/AB11 5C380/AB12 5C380/AB13 5C380/AB34 5C380/AB46 5C380/BA12 5C380/BB05 5C380/BB12 5C380/BB17 5C380/CC02 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC62 5C380/CC77 5C380/CD012 5C380/DA02		
优先权	1020040048648 2004-06-26 KR		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

有源矩阵电致发光显示装置能够防止相邻子像素中的电源线 and 数据线之间的短路。根据本发明的有源矩阵电致发光显示装置包括电源线，设置在电源线170的一侧并电连接到电源线170的第一晶体管150和电源线170。第二晶体管250电连接到电源线170，电致发光元件160和260分别电连接到第一晶体管150和第二晶体管250。 [选择图]图4

