

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-192925

(P2004-192925A)

(43) 公開日 平成16年7月8日(2004.7.8)

(51) Int.Cl.⁷

H05B 33/12
G09F 9/00
G09F 9/30
H05B 33/10
H05B 33/14

F I

H05B 33/12 Z
G09F 9/00 352
G09F 9/30 365Z
H05B 33/10
H05B 33/14 A

テーマコード (参考)

3K007
5C094
5G435

審査請求 未請求 請求項の数 4 O L (全 12 頁)

(21) 出願番号 特願2002-358694 (P2002-358694)

(22) 出願日 平成14年12月10日 (2002.12.10)

(71) 出願人 302020207

東芝松下ディスプレイテクノロジー株式会
社

東京都港区港南4-1-8

(74) 代理人 110000040

特許業務法人池内・佐藤アンドパートナ
ーズ

(72) 発明者 南野 裕

東京都港区港南四丁目1番8号 東芝松下
ディスプレイテクノロジー株式会社内

Fターム(参考) 3K007 AB05 AB18 CC00 DB03 GA00

5C094 AA43 AA44 BA27 CA19 EA03

FB01 FB20

5G435 AA17 BB05 CC09 KK05

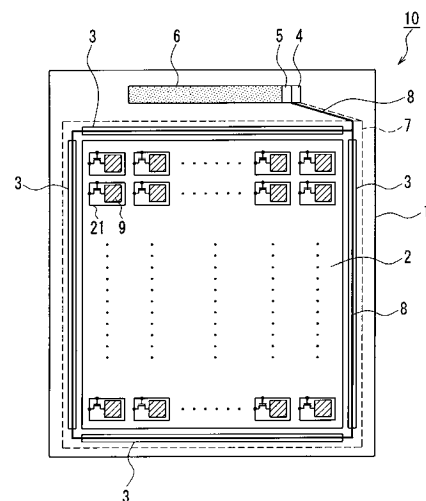
(54) 【発明の名称】 有機EL表示パネル及びその検査方法

(57) 【要約】

【課題】 有機EL表示パネルの製造に要するコストと所要時間とを削減し、高い生産性を有する有機EL表示パネルを提供する。

【解決手段】 基板1と、画像表示部2と、画像表示部2にマトリクス状に配列された複数の画素電極9と、基板の全面を覆い配設された共通電極7と、画像表示部2の近傍に配設され、共通電極7と接続された共通電極端子4と、画像表示部2の近傍に配設され、共通電極端子4との間に検査電圧を印加するための外部端子5と、検査EL素子部3に配設され、一方の端子が共通電極端子4と接続され、他方の端子が外部端子5と接続された複数の検査EL素子とを備えた有機EL表示パネル10である。共通電極端子4と外部端子5との間に検査電圧を印加して各検査EL素子を発光させ、検査電圧と予め設定したしきい電圧とを比較することで各画素EL素子21の発光特性の良不良を判定する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板と、
前記基板上に設けられた画像表示部と、
前記画像表示部にマトリクス状に配列された複数の画素電極と、
各画素電極と対向して配設された共通電極と、
それぞれが所定の間隔を空けて垂直方向に沿って配設され、各画素電極へ信号電圧を印加するための複数の信号線と、
各画素電極と各信号線との間にそれぞれ配置され、各画素電極への前記信号電圧の印加をそれぞれオン・オフ操作する複数の薄膜トランジスタと、
それぞれが所定の間隔を空けて水平方向に沿って配設され、各薄膜トランジスタへオン・オフ操作のための制御電圧をそれぞれ印加するための複数の走査線と、
それぞれが所定の間隔を空けて水平方向又は垂直方向に沿って配設され、各画素電極へ電源電圧を印加するための複数の電源線と、
各画素電極と前記共通電極との間にそれぞれ配置され、各電源線を介して、各薄膜トランジスタと前記共通電極との間に前記電源電圧が印加されることで発光する複数の画素 E L 素子とを備えた有機 E L 表示パネルであって、
前記画像表示部の近傍に配設され、前記共通電極と接続された共通電極端子と、
前記画像表示部の近傍に配設され、前記共通電極端子との間に前記電源電圧と略同等の検査電圧を印加するための外部端子と、
前記画像表示部の近傍に配設され、かつ、一方の端子が前記共通電極端子と接続され、他方の端子が前記外部端子と接続された複数の検査 E L 素子とをさらに備え、
前記画素 E L 素子と前記検査 E L 素子は、実質的に同一の有機 E L 素子によって構成されており、前記共通電極端子と前記外部端子との間に前記検査電圧を印加して各検査 E L 素子を発光させ、前記検査電圧と予め設定したしきい電圧とを比較することで各画素 E L 素子の発光特性の良不良を判定するように構成されたことを特徴とする有機 E L 表示パネル。

【請求項 2】

前記検査電圧が前記しきい電圧未満の場合は、各画素 E L 素子の発光特性を良と判定し、
前記検査電圧が前記しきい電圧以上の場合は、各画素 E L 素子の発光特性を不良と判定するように構成された請求項 1 に記載の有機 E L 表示パネル。

【請求項 3】

請求項 1 に記載の有機 E L 表示パネルの検査方法であって、前記共通電極と前記外部端子との間に前記検査電圧を印加して各検査 E L 素子を発光させ、その発光の際に前記検査電圧と前記しきい電圧とを比較することで各画素 E L 素子の発光特性の良不良を判定する有機 E L 表示パネルの検査方法。

【請求項 4】

前記検査電圧が前記しきい電圧未満の場合は、各画素 E L 素子の発光特性を良と判定し、
前記検査電圧が前記しきい電圧以上の場合は、各画素 E L 素子の発光特性を不良と判定する請求項 3 に記載の有機 E L 表示パネルの検査方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、有機 E L 表示パネル及びその検査方法に関する。

【0002】

【従来の技術】

液晶表示パネルに代わり、高品質な表示が可能な表示パネルとして、有機 E L (エレクトロルミネッセンス) 素子を用いた有機 E L 表示パネルが注目されている。

【0003】

有機 E L 表示パネルには、陽極と陰極との単純マトリクス構成となり、陽極と陰極の交点

における有機ＥＬ素子が発光するパッシブ方式と、薄膜トランジスタ（ＴＦＴ；Thin-Film-Transistor）を用いて有機ＥＬ素子に供給する直流電流を制御するアクティブ方式とがある。

【０００４】

図５は従来のアクティブ方式による有機ＥＬ表示パネルの製造工程を示すフローチャートである。

【０００５】

以下、従来の有機ＥＬ表示パネルの製造方法について図５を参照しながら説明する。まず、アクティブマトリクスアレイ基板製造工程Ｓ１において、マトリクス状に配列された複数の単位画素を備える画像表示部と、各単位画素を駆動するための周辺回路部を同一の基板上に集積化したアクティブマトリクスアレイ基板を製造する。アレイ基板製造工程Ｓ１から後述するＥＬ薄膜蒸着工程Ｓ３までは、複数の有機ＥＬ表示パネルがアクティブマトリクスアレイ基板上で集合した状態で同時に形成される。そして、パネル切断工程Ｓ４で個々の有機ＥＬ表示パネルに分離する。

【０００６】

次にアクティブマトリクスアレイ周辺回路検査工程Ｓ２において、アレイ基板の周辺回路部の動作が良好かどうかを検査する。その結果、周辺回路部の動作が良好であり、合格（ＹＥＳ）と判定されたアレイ基板は、次のＥＬ薄膜蒸着工程Ｓ３に移送する。一方、周辺回路部の動作が不良であり、不合格（ＮＯ）と判定されたアレイ基板は製造ラインから外す（ステップＳ９）。

【０００７】

次いでＥＬ薄膜蒸着工程Ｓ３において、アレイ基板上に蒸着又はスパッタリングによりＩＴＯ薄膜を形成し、形成されたＩＴＯ薄膜をエッチングにより単位画素毎に分離した画素電極（陽極）を形成する。形成された複数の画素電極を覆うように真空蒸着法により発光層を含むＥＬ薄膜を形成する。ＥＬ薄膜は、各単位画素上において画素ＥＬ素子となる。続いて、形成されたＥＬ薄膜の上に真空蒸着法により金属の合金からなる共通電極（陰極）を形成する。以上の工程により複数の有機ＥＬ表示パネル１０が集合したアクティブマトリクスアレイ基板を形成する。

【０００８】

続いてパネル切断工程Ｓ４において、有機ＥＬ表示パネルを製品化するサイズに分離する。次にＦＰＣ実装工程Ｓ５において、ＦＰＣ（Flexible Printed Circuit）を有機ＥＬ表示パネルに実装する。ここで、ＦＰＣを有機ＥＬ表示パネルに実装するのは、次のＦＰＣ検査工程Ｓ６において、画像表示部の発光輝度や消費電力を検査するために、ＦＰＣを用いて画像表示部に配置された各画素ＥＬ素子に直流電流を通じて各画素ＥＬ素子を発光させるためである。

【０００９】

次いでＦＰＣ検査工程Ｓ６において、ＦＰＣを用いて画像表示部に配置された各画素ＥＬ素子に直流電流を通じて各画素ＥＬ素子を発光させる。そして、画像表示部に配置された各単位画素から光を出射させ、画像表示部の発光輝度と消費電力とを検査する。ここで、発光輝度が所定の輝度以上であり、かつ消費電力が所定の電力値以下のものを合格（ＹＥＳ）と判定する。それ以外のものは、不合格（ＮＯ）と判定する。この結果、合格と判定された有機ＥＬ表示パネルは、次のＥＬパネル完成品検査工程Ｓ７に移送し、不合格と判定された有機ＥＬ表示パネルは製造ラインから外す（ステップＳ１０）。

【００１０】

その後、ＥＬパネル完成品検査工程Ｓ７において、パネル上に形成されたＥＬ薄膜と共通電極との上から封止をする。そして、アクティブマトリクスアレイ周辺回路検査工程Ｓ２とＦＰＣ検査工程Ｓ６とにおける検査によって画像表示部又は周辺回路部に異常を生じた有機ＥＬ表示パネルを検出する。その結果、画像表示部又は周辺回路部に異常がなく、合格（ＹＥＳ）と判定された有機ＥＬ表示パネルを製品化する（ステップＳ８）。一方、画像表示部又は周辺回路部に異常があり、不合格（ＮＯ）と判定された有機ＥＬ表示パネル

10

20

30

40

50

は製造ラインから外す（ステップ S 1 1 ）。

【 0 0 1 1 】

【 特 許 文 献 1 】

特 開 2 0 0 1 — 1 3 5 1 9 号 公 報

【 0 0 1 2 】

【 発 明 が 解 決 し よ う と す る 課 題 】

しかし、上述した従来の有機 E L 表示パネルの製造工程では、F P C 実装工程 S 5 において、F P C の実装及び検査に多大なコストと所要時間とを要し、これが主な原因となって有機 E L 表示パネルの生産コストの低下を招いていた。

【 0 0 1 3 】

本発明は、係る問題を解決するためになされたものであり、その目的は、有機 E L 表示パネルの製造に要するコストと所要時間とを削減し、高い生産性を有する有機 E L 表示パネルを提供することにある。

【 0 0 1 4 】

【 課 題 を 解 決 す る た め の 手 段 】

本発明の有機 E L 表示パネルは、次の構成を有する。即ち、基板と、前記基板上に設けられた画像表示部と、前記画像表示部にマトリクス状に配列された複数の画素電極と、各画素電極と対向して配設された共通電極と、それぞれが所定の間隔を空けて垂直方向に沿って配設され、各画素電極へ信号電圧を印加するための複数の信号線と、各画素電極と各信号線との間にそれぞれ配置され、各画素電極への前記信号電圧の印加をそれぞれオン・オフ操作する複数の薄膜トランジスタと、それぞれが所定の間隔を空けて水平方向に沿って配設され、各薄膜トランジスタへオン・オフ操作のための制御電圧をそれぞれ印加するための複数の走査線と、それぞれが所定の間隔を空けて水平方向又は垂直方向に沿って配設され、各画素電極へ電源電圧を印加するための複数の電源線と、各画素電極と前記共通電極との間にそれぞれ配置され、各電源線を介して、各薄膜トランジスタと前記共通電極との間に前記電源電圧が印加されることで発光する複数の画素 E L 素子とを備える。前記画像表示部の近傍に配設され、前記共通電極と接続された共通電極端子と、前記画像表示部の近傍に配設され、前記共通電極端子との間に前記電源電圧と略同等の検査電圧を印加するための外部端子と、前記画像表示部の近傍に配設され、かつ、一方の端子が前記共通電極端子と接続され、他方の端子が前記外部端子と接続された複数の検査 E L 素子とをさらに備え、前記画素 E L 素子と前記検査 E L 素子は、実質的に同一の有機 E L 素子によって構成されており、前記共通電極端子と前記外部端子との間に前記検査電圧を印加して各検査 E L 素子を発光させ、前記検査電圧と予め設定したしきい電圧とを比較することで各画素 E L 素子の発光特性の良不良を判定するように構成されたことを特徴とする。

【 0 0 1 5 】

この構成により、有機 E L 表示パネルの製造に要するコストと所要時間を削減し、高い生産性を有する有機 E L 表示パネルを提供することができる。

【 0 0 1 6 】

ここで、前記検査電圧が前記しきい電圧未満の場合は、各画素 E L 素子の発光特性を良と判定し、前記検査電圧が前記しきい電圧以上の場合は、各画素 E L 素子の発光特性を不良と判定するように構成されたことが好ましい。

【 0 0 1 7 】

また、本発明の有機 E L 表示パネルの検査方法は、次の構成を有する。即ち、前記した有機 E L 表示パネルの検査方法であって、前記共通電極と前記外部端子との間に前記検査電圧を印加して各検査 E L 素子を発光させ、その発光の際に前記検査電圧と前記しきい電圧とを比較することで各画素 E L 素子の発光特性の良不良を判定することを特徴とする。

【 0 0 1 8 】

この構成により、画像表示部における各画素 E L 素子の発光特性が不良であるために、画像表示部の発光輝度や消費電力が不良となっている有機 E L 表示パネルを特定することができる。

10

20

30

40

50

【 0 0 1 9 】

ここで、前記検査電圧が前記しきい電圧未満の場合は、各画素 E L 素子の発光特性を良と判定し、前記検査電圧が前記しきい電圧以上の場合は、各画素 E L 素子の発光特性を不良と判定することが好ましい。

【 0 0 2 0 】

【 発明の実施の形態 】

図 1 に、本実施の形態における有機 E L 表示パネル 1 0 の平面図を示す。図 1 を参照して、有機 E L 表示パネル 1 0 は、ガラス基板 1 を備える。ガラス基板 1 のほぼ中央部に画像を表示するための略長形状をした画像表示部 2 が設けられている。画像表示部 2 の周縁部に沿ったガラス基板 1 上の 4 個所の領域に検査 E L 素子部 3 がそれぞれ設けられている。画像表示部 2 の周囲のガラス基板 1 上に検査配線 8 が配設されている。検査配線 8 は、各検査 E L 素子部 3 を通過し、画像表示部 2 の上部におけるガラス基板 1 上に配置された外部端子 5 と接続されている。共通電極（陰極）7 が画像表示部 2 と検査 E L 素子部 3 とを覆うようにガラス基板 1 上に設けられている。共通電極 7 は、画像表示部 2 の上部におけるガラス基板 1 上に配置された共通電極端子 4 と接続されている。

【 0 0 2 1 】

画像表示部 2 において、複数の単位画素 2 1 がマトリクス状に配設されている。各単位画素において、共通電極（陰極）7 と対向して画素電極（陽極）9 がそれぞれ設けられている。また、画像表示部 2 の上部におけるガラス基板 1 上に、画像表示部 2 の発光輝度と消費電力とを検査するために用いる F P C (F l e x i b l e P r i n t e d C i r c u i t) を実装するための F P C 実装部 6 が共通電極端子 4 及び外部端子 5 に隣接して配置されている。

【 0 0 2 2 】

図 2 は画像表示部 2 と検査 E L 素子部 3 との回路構成を示す平面図である。図 2 を参照して、ほぼ中央部に図 1 に示した画像表示部 2 が設けられている。また、画像表示部 2 の周縁部に沿った 4 個所の領域（2 点鎖線で囲んだ領域）に、図 1 に示した検査 E L 素子部 3 がそれぞれ設けられている。図 1 に示した検査配線 8 が画像表示部 2 の周囲に配設されている。

【 0 0 2 3 】

以下、画像表示部 2 と検査 E L 素子部 3 との回路構成及び動作について図面を参照しながら説明する。

【 0 0 2 4 】

まず、画像表示部 2 の回路構成について説明する。図 2 を参照して、画像表示部 2 において、複数の信号線 1 8 と複数の電源線 1 9 とがそれぞれ垂直方向に沿って所定の間隔をおいて配設され、複数の走査線 2 0 が水平方向に沿って所定の間隔をおいて配設されている。画像表示部 2 において、複数の単位画素 2 1 が、信号線 1 8、電源線 1 9、及び 2 本の走査線 2 0 に囲まれた複数の領域内にそれぞれ形成され、マトリクス状に配置されている。各単位画素 2 1 は、信号線 1 8、電源線 1 9、及び走査線 2 0 とそれぞれ接続されている。各信号線 1 8 は、信号線駆動回路 1 7 と接続されており、各単位画素 2 1 の画素電極 9 に信号電圧を供給するように構成されている。各電源線 1 9 は、信号線駆動回路 1 7 と接続されており、各単位画素 2 1 の画素電極 9 に電源電圧を供給するように構成されている。各走査線 2 0 は、走査線駆動回路 1 6 と接続されており、各単位画素 2 1 に制御電圧を供給するように構成されている。画像表示部 2 に配置されている単位画素 2 1 の回路構成を図 3 に示す。スイッチング用 T F T 1 2 のゲート部は、走査線 2 0 と接続されている。E L 駆動用 T F T 1 3 のゲート部は、スイッチング用 T F T 1 2 を介して信号線 1 8 と接続されている。信号線 1 8 から E L 駆動用 T F T 1 3 のゲート部に供給される信号電圧は、走査線 2 0 からスイッチング用 T F T 1 2 のゲート部に供給される制御電圧によってオン・オフ操作される。スイッチング用 T F T 1 2 がオンの場合は E L 駆動用 T F T 1 3 のゲート部に信号電圧が供給され、その信号電圧が閾値を超えると E L 駆動用 T F T 1 3 がオンとなる。画素 E L 素子 1 1 が図 1 に示した画素電極 9 と共通電極 7 との間に配設さ

れている。画素 E L 素子 1 1 の一方の端子は共通電極 7 と接続され、他方の端子は画素電極 9 と接続されている。E L 駆動用 T F T 1 3 がオンとなると、E L 駆動用 T F T 1 3 を介して電源線 1 9 と画素電極 9 とが電氣的に接続される。そして、電源線 1 9 を介して E L 駆動用 T F T 1 3 と共通電極 7 との間に電源電圧が印加され、画素 E L 素子 1 1 に直流電流が供給される。そして、画素 E L 素子 1 1 が発光し、単位画素 2 1 から光が出射する。一方、スイッチング用 T F T 1 2 がオフの場合は E L 駆動用 T F T 1 3 のゲート部に信号電圧が供給されず、E L 駆動用 T F T 1 3 がオフとなって、電源線 1 9 と画素電極 9 とが絶縁される。このため、画素 E L 素子 1 1 が発光しない。また、蓄積容量 2 2 において、画素 E L 素子 1 1 が発光するために要する電流量が設定される。

【 0 0 2 5 】

次に、画像表示部 2 の動作について説明する。図 2 を参照して、同一の走査線 2 0 と接続されて横一線に並んだ複数の単位画素 2 1 が同時に動作するように選択され、各走査線 2 0 と接続されたスイッチング用 T F T 1 2 に制御電圧が供給される。そして、信号線 1 8 からの信号電圧によって各単位画素 2 1 のオンオフ状態が設定され、オンの場合に共通電極 7 と電源線 1 9 との間に直流電圧が印加され、各単位画素 2 1 から光が出射する。信号線 1 8 からの信号電圧は、画像情報に伴って変化するため、画像情報に応じて各単位画素 2 1 から出射される光の状態が変化。そして、順次下方の走査線 2 0 が選択され、一巡して画像表示部 2 の全体を覆うことによって、画像表示部 2 において画像が表示される。

【 0 0 2 6 】

次いで、検査 E L 素子部 3 の回路構成について説明する。図 1 及び図 2 を参照して、各検査 E L 素子部 3 において、複数の検査 E L 素子 1 1 a が共通電極 7 と検査配線 8 との間に配設されている。各検査 E L 素子 1 1 a の一方の端子は共通電極 7 を介して共通電極端子 4 と接続され、他方の端子は検査配線 8 を介して外部端子 5 と接続されている。

【 0 0 2 7 】

次に、検査 E L 素子部 3 の動作について説明する。図 1 及び図 2 を参照して、共通電極端子 4 と外部端子 5 との間、即ち、共通電極 7 と検査配線 8 との間に、画像表示部 2 における各画素 E L 素子 1 1 を発光させるために必要な電源電圧とほぼ同じ大きさの直流電圧（以下、検査電圧という。）を印加する。画像表示部 2 では、図 3 を参照して、電源線 1 9 を介して E L 駆動用 T F T 1 3 と共通電極 7 との間に電源電圧が印加されるのに対して、検査 E L 素子部 3 では、図 2 を参照して、共通電極 7 と検査配線 8 との間に直接、検査電圧が印加される。そして、各検査 E L 素子 1 1 a に直流電流が供給され、各検査 E L 素子 1 1 a が発光する。

【 0 0 2 8 】

以下、本実施の形態における有機 E L 表示パネルの検査方法について図面を参照しながら説明する。

【 0 0 2 9 】

本実施の形態における有機 E L 表示パネルの検査方法においては、図 1 及び図 2 を参照して、有機 E L 表示パネル 1 0 を用い、共通電極端子 4 と外部端子 5 との間に、検査電圧を印加して各検査 E L 素子 1 1 a を発光させる。そして、予め設定したしきい電圧と検査電圧とを比較することで各画素 E L 素子 1 1 の発光特性の良不良を判定する。ここで、「発光特性」とは、有機 E L 素子の発光輝度や消費電力に代表される素子信頼性を表現する特性である。

【 0 0 3 0 】

図 1 及び図 2 を参照して、共通電極端子 4 と外部端子 5 との間に検査電圧を印加すると、共通電極 7 と検査配線 8 との間に検査電圧が印加される。そして、各検査 E L 素子 1 1 a に直流電流が供給されて、各検査 E L 素子 1 1 a が発光する。ここで、検査電圧が低い場合は、各検査 E L 素子 1 1 a に同じ発光輝度を得るために低い消費電力で済む。これは各検査 E L 素子 1 1 a の発光特性が良であることを意味する。一方、検査電圧が高い場合は、各検査 E L 素子 1 1 a に同じ発光輝度を得るために高い消費電力が必要となる。これは

10

20

30

40

50

各検査EL素子11aの発光特性が不良であることを意味する。よって、しきい電圧を各検査EL素子11aの消費電力を評価する指標として予め所定の電圧値に設定しておき、検査電圧としきい電圧とを比較することで、検査電圧がしきい電圧未満の場合は、各検査EL素子11aの発光特性を良と判定することができ、検査電圧がしきい電圧以上の場合は、各検査EL素子11aの発光特性を不良と判定することができる。

【0031】

後述するように、画像表示部2における各画素EL素子11と検査EL素子部3における各検査EL素子11aとは、真空蒸着法により同時に形成されるため、互いに実質的に同一の素子となり、それら素子の発光特性も実質的に同一である。

【0032】

したがって、各検査EL素子11aの発光特性を良と判定した場合は、各画素EL素子11の発光特性を良と判定することができる。また、各検査EL素子11aの発光特性を不良と判定した場合は、各画素EL素子11の発光特性を不良と判定することができる。

【0033】

一般に、有機EL表示パネル10において、画像表示部2の発光輝度や消費電力が不良となる原因としては、以下の3つのパターンが考えられる。

▲1▼各画素EL素子11の発光特性が不良であり、かつ各画素EL素子11を駆動するEL駆動用TF T13の発光特性が良である場合。

▲2▼各画素EL素子11の発光特性が良であり、かつEL駆動用TF T13の発光特性が不良である場合。

▲3▼各画素EL素子11の発光特性とEL駆動用TF T13の発光特性との双方が不良である場合。

【0034】

なお、各画素EL素子11の発光特性とEL駆動用TF T13の発光特性との双方が良である場合は、画像表示部2の発光輝度や消費電力は良となる。

【0035】

本実施の形態における有機EL表示パネルの検査方法によれば、検査EL素子部3に配置された各検査EL素子11aの発光特性を良と判定した場合は、画像表示部2に配置された各画素EL素子11の発光特性を良と判定することができ、各検査EL素子11aの発光特性を不良と判定した場合は、各画素EL素子11の発光特性を不良と判定することができる。各画素EL素子11の発光特性が不良であると、少なくとも前述した▲1▼の場合に相当し、また、▲3▼の場合に相当しうるから、画像表示部2の発光輝度や消費電力が不良となる。したがって、本実施の形態における有機EL表示パネルの検査方法によれば、上記した▲1▼又は▲3▼の場合に、画像表示部2の発光輝度や消費電力が不良となっている有機EL表示パネル10を特定することができる。

【0036】

図4は本実施の形態における有機EL表示パネル10の製造工程を示すフローチャートである。

【0037】

以下、図4及びその他の図面を参照しながら、本実施の形態における有機EL表示パネル10の製造方法の一例について説明するとともに、本実施の形態における有機EL表示パネル10の検査方法について説明する。

【0038】

まず、アクティブマトリクスアレイ基板製造工程S1において、図1及び図2を参照して、画像表示部2と、検査EL素子部3と、各画素を駆動するための周辺回路部(走査線駆動回路16と信号線駆動回路17)とを同一のガラス基板1上に集積化したアクティブマトリクスアレイ基板を製造する。このアレイ基板製造工程S1から後述するEL薄膜蒸着工程S3までは、複数個の有機EL表示パネル10がアクティブマトリクスアレイ基板上で集合した状態で同時に形成される。そして、パネル切断工程S4で個々の有機EL表示パネル10に分離する。

10

20

30

40

50

【 0 0 3 9 】

次にアクティブマトリクスアレイ周辺回路検査工程 S 2 において、アレイ基板上の周辺回路部の動作が良好かどうかを検査する。その結果、周辺回路部の動作が良好であり、合格 (Y E S) と判定されたアレイ基板は、次の E L 薄膜蒸着工程 S 3 に移送する。一方、周辺回路部の動作が良好であり、不合格 (N O) と判定されたアレイ基板は製造ラインから外す (ステップ S 9) 。

【 0 0 4 0 】

次いで E L 薄膜蒸着工程 S 3 において、図 1 及び図 2 を参照して、画像表示部 2 において、アレイ基板上に蒸着又はスパッタリングにより I T O 薄膜を形成し、形成された I T O 薄膜をエッチングにより単位画素毎に分離した画素電極 (陽極) 9 を形成する。これと同時に、検査 E L 素子部 3 において、アレイ基板上に検査配線 8 を形成する。検査配線 8 は外部端子 5 と接続する。さらに、画像表示部 2 と検査 E L 素子部 3 とにおいて、形成された画素電極 9 と検査配線 8 とを覆うように、真空蒸着法により発光層を含む E L 薄膜を形成する。E L 薄膜は、画像表示部 2 において画素 E L 素子 1 1 となり、検査 E L 素子部 3 において検査 E L 素子 1 1 a となる。このように、画素 E L 素子 1 1 と検査 E L 素子 1 1 a とは、同時に形成されるため、互いに実質的に同一の素子となり、それら素子の発光特性も実質的に同一となる。続いて、形成された複数の画素 E L 素子 1 1 と複数の検査 E L 素子 1 1 a との上に真空蒸着法により金属の合金からなる共通電極 (陰極) 7 を形成する。共通電極 7 は共通電極端子 4 と接続する。さらに、各画素 E L 素子 1 1 の一方の端子は共通電極 7 と接続し、他方の端子は画素電極 9 と接続する。これと同時に、各検査 E L 素子 1 1 a の一方の端子は共通電極 7 と接続し、他方の端子は検査配線 8 と接続する。以上の工程により複数個の有機 E L 表示パネル 1 0 が集合したアクティブマトリクスアレイ基板を形成する。

【 0 0 4 1 】

続いてパネル切断工程 S 4 において、有機 E L 表示パネル 1 0 を製品化するサイズに分離する。

【 0 0 4 2 】

次に E L パネル検査工程 S 4 A において、本実施の形態における有機 E L 表示パネルの検査方法によって、有機 E L 表示パネル 1 0 を検査する。即ち、図 1 ~ 図 3 を参照して、共通電極端子 4 と外部端子 5 との間に検査電圧を印加し、検査 E L 素子部 3 における各検査 E L 素子 1 1 a を発光させ、検査電圧と予め設定したしきい電圧とを比較する。そして、検査電圧がしきい電圧未満の場合は、各画素 E L 素子 1 1 の発光特性を良と判定し、検査電圧がしきい電圧以上の場合は、各画素 E L 素子 1 1 の発光特性を不良と判定する。前述したように、各画素 E L 素子 1 1 の発光特性が不良であると、少なくとも ▲ 1 ▼ の場合に相当し、また、▲ 3 ▼ の場合に相当しうるから、画像表示部 2 の発光輝度や消費電力が不良となる。したがって、検査電圧がしきい電圧未満の場合は、合格 (Y E S) と判定し、検査電圧がしきい電圧以上の場合は、不合格 (N O) と判定することができる。この結果、合格と判定された有機 E L 表示パネル 1 0 は、次の F P C 実装工程 S 5 に移送し、不合格と判定された有機 E L 表示パネル 1 0 は製造ラインから外す (ステップ S 9 a) 。

【 0 0 4 3 】

本実施の形態における有機 E L 表示パネルの検査方法によって、前述したように、▲ 1 ▼ 各画素 E L 素子 1 1 の発光特性が不良であり、かつ各画素 E L 素子 1 1 を駆動する E L 駆動用 T F T 1 3 の発光特性が良である場合、又は、▲ 3 ▼ 各画素 E L 素子 1 1 の発光特性と E L 駆動用 T F T 1 3 の発光特性との双方が不良である場合に、有機 E L 表示パネル 1 0 における画像表示部 2 の発光輝度や消費電力が不良となっている有機 E L 表示パネル 1 0 が特定される。

【 0 0 4 4 】

係る有機 E L 表示パネル 1 0 は、不合格 (N O) と判定され、製造ラインから外されるため、次の F P C 実装工程 S 5 において F P C を実装して検査をすることが不要となる。一方、前述した、▲ 2 ▼ 各画素 E L 素子 1 1 の発光特性が良であり、かつ E L 駆動用 T F T

10

20

30

40

50

13の発光特性が不良である場合と、各画素EL素子11の発光特性とEL駆動用TF T 13の発光特性との双方が良である場合は、有機EL表示パネル10は合格(Y E S)と判定され、次のF P C実装工程S 5に移送される。

【0045】

次にF P C実装工程S 5において、図1及び図2を参照して、F P Cを有機EL表示パネル10のF P C実装部6に実装する。F P Cを有機EL表示パネル10に実装するのは、次のF P C検査工程S 6で、画像表示部2の発光輝度や消費電力を検査するために、電源線19に直流電圧を供給し、さらに各画素EL素子11に直流電流を通じて各画素EL素子11を発光させるのに必要となるためである。F P C実装工程S 5において、F P C実装部6が実装される有機EL表示パネル10は、前述したように、▲2▼各画素EL素子11の発光特性が良であり、かつEL駆動用TF T 13の発光特性が不良である場合と、各画素EL素子11の発光特性とEL駆動用TF T 13の発光特性との双方が良である場合のいずれかに限られる。

10

【0046】

次いでF P C検査工程S 6において、図2を参照して、F P Cから電源線19に直流電圧を供給し、さらに各画素EL素子11に直流電流を通じて各画素EL素子11を発光させる。そして、各単位画素21から光を出射させ、画像表示部2の発光輝度と消費電力とを検査する。ここで、発光輝度が所定の輝度以上であり、かつ消費電力が所定の電力値以下のものを合格(Y E S)と判定する。それ以外のものは、不合格(N O)と判定する。この結果、合格と判定された有機EL表示パネル10は、次のELパネル完成品検査工程S 7に移送し、不合格と判定された有機EL表示パネル10は製造ラインから外す(ステップS 10)。

20

【0047】

その後、ELパネル完成品検査工程S 7において、図1及び図2を参照して、ガラス基板1上に形成されたEL薄膜と共通電極7との上から封止をする。そして、アクティブマトリクスアレイ周辺回路検査工程S 2における検査、又は、F P C検査工程S 6における検査によって画像表示部又は周辺回路部に異常を生じた有機EL表示パネル10を検出する。その結果、画像表示部又は周辺回路部に異常がなく、合格(Y E S)と判定された有機EL表示パネル10を製品化する(ステップS 8)。一方、画像表示部又は周辺回路部に異常があり、不合格(N O)と判定された有機EL表示パネル10は製造ラインから外す(ステップS 11)。

30

【0048】

本実施の形態における有機EL表示パネル及びその検査方法によれば、有機EL表示パネルにおいて、画像表示部に配置された各画素EL素子の発光特性が不良であり、かつ各画素EL素子を駆動するEL駆動用TF Tの発光特性が良である場合、又は、各画素EL素子の発光特性とEL駆動用TF Tの発光特性との双方が不良である場合には、F P Cを実装して検査をすることが不要となるため、有機EL表示パネルの検査に要するコストと所要時間が削減される。その結果、有機EL表示パネルの製造に要するコストと所要時間を削減することができる。

【0049】

なお、本実施の形態における有機EL表示パネルでは、図2を参照して、電源線5は、画像表示部2において垂直方向に沿って配設されているが、電源線19を走査線20と兼用することで、画像表示部2において水平方向に沿って配設されていても良い。

40

【0050】

【発明の効果】

本発明によれば、有機EL表示パネルの製造に要するコストと所要時間とを削減し、高い生産性を有する有機EL表示パネルを提供することができる。

【図面の簡単な説明】

【図1】本実施の形態における有機EL表示パネルの構成を示す平面図である。

【図2】本実施の形態における有機EL表示パネルに設けられた画面表示部及び検査EL

50

素子部の回路構成を示す平面図である。

【図 3】本実施の形態における有機 E L 表示パネルの画面表示部に配置された単位画素の回路構成を示す回路図である。

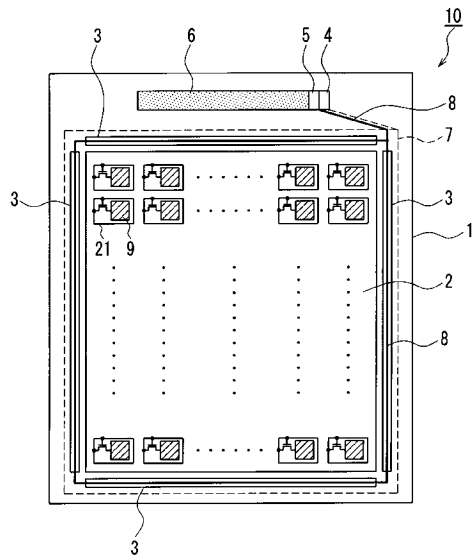
【図 4】本実施の形態における有機 E L 表示パネルの製造工程を示すフローチャートである。

【図 5】従来例における有機 E L 表示パネルの製造工程を示すフローチャートである。

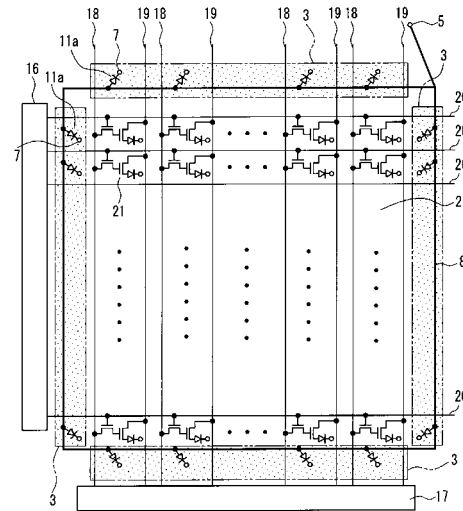
【符号の説明】

1	ガラス基板	
2	画像表示部	
3	検査 E L 素子部	10
4	共通電極端子	
5	外部端子	
6	F P C 実装部	
7	共通電極	
8	検査配線	
9	画素電極	
1 0	有機 E L 表示パネル	
1 1	画素 E L 素子	
1 1 a	検査 E L 素子	
1 2	スイッチング用 T F T	20
1 3	E L 駆動用 T F T	
1 6	走査線駆動回路	
1 7	信号線駆動回路	
1 8	信号線	
1 9	電源線	
2 0	走査線	
2 1	単位画素	
2 2	蓄積容量	

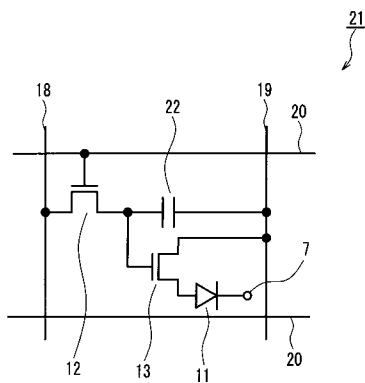
【図 1】



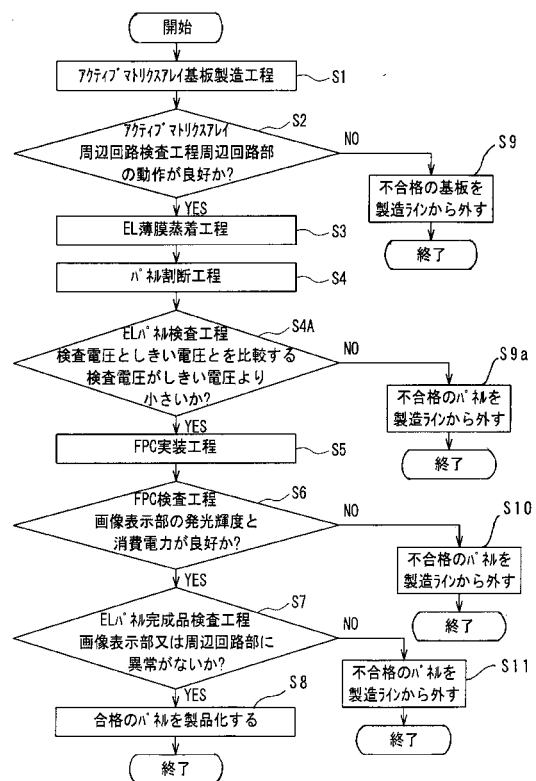
【図 2】



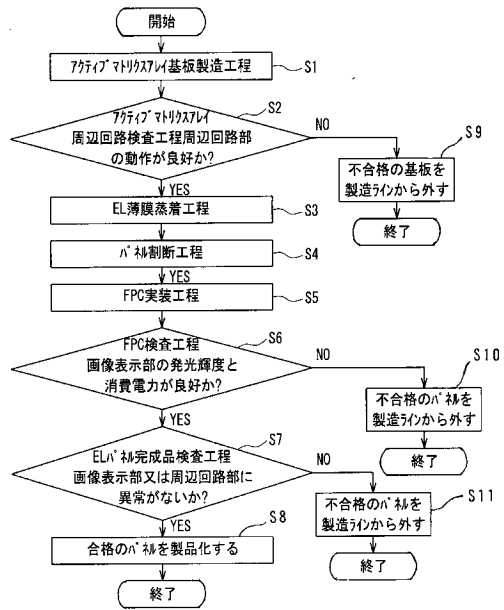
【図 3】



【図 4】



【図 5】



专利名称(译)	有机EL显示面板及其检查方法		
公开(公告)号	JP2004192925A	公开(公告)日	2004-07-08
申请号	JP2002358694	申请日	2002-12-10
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	南野裕		
发明人	南野 裕		
IPC分类号	H05B33/12 G09F9/00 G09F9/30 H01L27/32 H01L51/50 H05B33/10 H05B33/14		
FI分类号	H05B33/12.Z G09F9/00.352 G09F9/30.365.Z H05B33/10 H05B33/14.A G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB05 3K007/AB18 3K007/CC00 3K007/DB03 3K007/GA00 5C094/AA43 5C094/AA44 5C094/BA27 5C094/CA19 5C094/EA03 5C094/FB01 5C094/FB20 5G435/AA17 5G435/BB05 5G435/CC09 5G435/KK05 3K107/AA01 3K107/BB01 3K107/CC45 3K107/EE03 3K107/GG56		
外部链接	Espacenet		

摘要(译)

解决的问题：通过减少制造有机EL显示面板所需的成本和时间来提供具有高生产率的有机EL显示面板。基板1，图像显示单元2，在图像显示单元2上以矩阵形式布置的多个像素电极9，被布置为覆盖基板的整个表面的公共电极7以及图像显示单元2设置在公共电极7附近并连接到公共电极7的公共电极端子4，以及设置在图像显示单元2附近的用于在公共电极端子4和公共电极端子4之间施加检查电压的外部端子5。。在公共电极端子4和外部端子5之间施加检查电压以使每个检查EL元件发光，并且比较检查电压和预设阈值电压以确定每个像素EL元件21的发光特性。确定好坏。[选型图]图1

