

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02013/069233

発行日 平成27年4月2日 (2015.4.2)

(43) 国際公開日 平成25年5月16日 (2013.5.16)

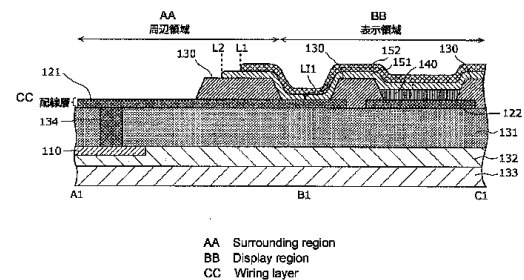
(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/26 (2006.01)	H05B 33/26 Z	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	
H05B 33/12 (2006.01)	H05B 33/12 B	
H05B 33/22 (2006.01)	H05B 33/22 Z	
	H05B 33/22 C	
審査請求 未請求 予備審査請求 未請求 (全 36 頁)		

出願番号	特願2013-542827 (P2013-542827)	(71) 出願人	000005821
(21) 国際出願番号	PCT/JP2012/007012		パナソニック株式会社
(22) 国際出願日	平成24年11月1日 (2012.11.1)		大阪府門真市大字門真1006番地
(31) 優先権主張番号	特願2011-243567 (P2011-243567)	(74) 代理人	100109210
(32) 優先日	平成23年11月7日 (2011.11.7)		弁理士 新居 広守
(33) 優先権主張国	日本国 (JP)	(72) 発明者	小野 晋也
			日本国大阪府門真市大字門真1006番地
			パナソニック株式会社内
		(72) 発明者	戎野 浩平
			日本国大阪府門真市大字門真1006番地
			パナソニック株式会社内
		Fターム (参考)	3K107 AA01 BB01 CC33 CC45 DD37
			DD71 DD89 DD96 EE04 FF04
			FF15
最終頁に続く			

(54) 【発明の名称】 有機EL表示パネル及び有機EL表示装置

(57) 【要約】

隔壁(130)の上方において、複数の陰極電極(122)に対向して形成された陽極電極(152)と、隔壁(130)に形成された複数の開口部に亘って各有機発光層(140)に対して共通して形成された電荷機能層(151)とを備える。表示領域(R10)の中央から前記陽極電極(152)の端までの距離は、前記表示領域(R10)の中央から前記電荷機能層(151)の端までの距離より短い。



【特許請求の範囲】**【請求項 1】**

基板上の表示領域内に複数配置された陰極電極と、
前記表示領域の周辺領域及び前記表示領域内に配置され且つ前記表示領域内では前記陰極電極と分離して配置された補助配線と、
前記表示領域において前記陰極電極又は前記補助配線上に形成された開口部が複数形成された隔壁と、
前記隔壁の上方において、複数の前記陰極電極に対向して形成された陽極電極と、
前記隔壁における前記陰極電極上に形成された各前記開口部内であって前記陽極電極と前記陰極電極との間に形成された有機発光層と、
前記陽極電極と前記隔壁との間において、前記複数の開口部に亘って各前記有機発光層に対して共通して形成された電荷機能層と、
前記周辺領域に設けられ、前記陽極電極に電源供給するための電源配線と、を具備し、
前記表示領域の中央から前記陽極電極の端までの距離は、前記表示領域の中央から前記電荷機能層の端までの距離より短く、
前記陽極電極は、少なくとも前記電荷機能層を介して前記電源配線から電源供給を受ける、
有機 E L 表示パネル。

10

【請求項 2】

前記陽極電極は、前記陽極電極の全領域において少なくとも前記電荷機能層を介して前記電源配線から電源供給を受ける、
請求項 1 に記載の有機 E L 表示パネル。

20

【請求項 3】

前記電源配線は、前記表示領域の周辺領域に配置された前記補助配線と電氣的に接続され、
前記表示領域の周辺領域に配置された前記補助配線は、前記表示領域と前記表示領域の周辺領域との境界付近に位置する前記隔壁の下方を介して前記表示領域内に配置された前記補助配線と接続され、
前記陽極電極は、前記電荷機能層を介して前記表示領域内に配置された前記補助配線と接続される、
請求項 1 又は 2 に記載の有機 E L 表示パネル。

30

【請求項 4】

さらに、駆動 T F T (Thin Film Transistor) としての P 型 T F T を含む T F T 層と、
前記 T F T 層上に形成された層間絶縁膜と、を具備し、
前記陰極電極は、前記層間絶縁膜上に形成され、
前記 P 型 T F T のソース電極は、前記陰極電極と電氣的に接続され、
前記有機発光層は、発光期間において前記 P 型 T F T のゲート電極と前記ソース電極との間の電圧に応じた電流が前記陽極電極から前記陰極電極に流れることにより発光する、
請求項 3 に記載の有機 E L 表示パネル。

40

【請求項 5】

前記 P 型 T F T の前記ゲート電極と前記 P 型 T F T のドレイン電極との間には寄生容量が存在する、
請求項 4 に記載の有機 E L 表示パネル。

【請求項 6】

前記表示領域の周辺領域に配置された前記補助配線は、前記表示領域の周辺領域では前記陽極電極と直接接続されていない、
請求項 3 乃至請求項 5 のいずれか 1 項に記載の有機 E L 表示パネル。

【請求項 7】

前記陽極電極のシート抵抗の値は、前記補助配線のシート抵抗の値より大きい、
請求項 1 乃至請求項 6 のいずれか 1 項に記載の有機 E L 表示パネル。

50

【請求項 8】

前記表示領域の中央領域における単位面積当たりの前記陽極電極と前記補助配線との接続抵抗を $R_{cont}(pix)$ とし、前記表示領域の周縁領域における単位面積当たりの前記陽極電極と前記補助配線との接続抵抗を $R_{cont}(EDGE)$ とし、前記陽極電極の抵抗を R_{ANO} とし、前記補助配線の抵抗を R_{BUS} とした場合、

$$R_{cont}(EDGE) + R_{ANO} \leq R_{cont}(pix) + R_{BUS}$$

なる関係式が満たされる、

請求項 1 乃至請求項 7 のいずれか 1 項に記載の有機 EL 表示パネル。

【請求項 9】

前記陰極電極と前記補助配線とは、前記層間絶縁膜上の同一配線層において形成されている、

請求項 1 乃至請求項 8 のいずれか 1 項に記載の有機 EL 表示パネル。

【請求項 10】

前記陽極電極の端部及び前記電荷機能層の端部は、前記表示領域と前記表示領域の周辺領域との境界付近に位置する前記隔壁の上方まで延設されている、

請求項 1 乃至請求項 9 のいずれか 1 項に記載の有機 EL 表示パネル。

【請求項 11】

前記電荷機能層は、少なくとも正孔注入層又は正孔輸送層からなる、

請求項 1 乃至請求項 10 のいずれか 1 項に記載の有機 EL 表示パネル。

【請求項 12】

前記隔壁は、有機材料により構成され、前記隔壁の表面は撥液処理がなされている、

請求項 1 乃至請求項 11 に記載の有機 EL 表示パネル。

【請求項 13】

前記隔壁は、撥液性を有する有機材料により構成されている、

請求項 11 に記載の有機 EL 表示パネル。

【請求項 14】

請求項 1 乃至請求項 13 のいずれか 1 項に記載の有機 EL 表示パネルを備えた有機 EL 表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 EL (Electro Luminescence) 素子を用いた有機 EL 表示パネル及び有機 EL 表示装置に関する。

【背景技術】

【0002】

従来、この種の有機 EL 表示パネル及び有機 EL 表示装置としては、表示パネルの大画面化に伴い、表示パネル面内の中央部分での電圧降下を防止するため補助電極を設ける構成が知られている (特許文献 1 の図 4 参照)。以下においては、特許文献 1 に示される技術を、従来技術 A ともいう。

【0003】

この従来技術 A では、層間絶縁膜上に画素電極としての第 1 電極を複数配置し、この複数の画素電極間を隔壁で区画し、この隔壁で区画された領域に発光機能層を形成している。前記隔壁によって区画されたすべての発光機能層を覆って共通電極としての第 2 電極が共通に形成されている。そして、前記共通電極用の電源供給源としての第 2 電極用電源線が有効領域の周辺領域に設けられている。

【0004】

上述した補助電極は、前記層間絶縁膜上であって、画素電極間に設けられている。補助電極は、有効領域内では、前記第 2 電極と電氣的に接続されている。これにより、前記補助電極を介して前記第 2 電極に電源供給がなされ、有効領域内の電圧降下を防いでいる。

【0005】

10

20

30

40

50

尚、従来技術 A には、発光素子を駆動する駆動 T F T (Thin Film Transistor) として、P 型の T F T が開示されている (特許文献 1 の図 2、段落 0 0 1 8 参照)。

【先行技術文献】

【特許文献】

【0 0 0 6】

【特許文献 1】特開 2 0 0 8 - 2 1 8 3 9 5 号公報 (図 4、図 2、段落 0 0 1 8)

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 7】

しかし、上記従来技術 A では、以下のような問題が生じていた。

10

【0 0 0 8】

即ち、上記従来技術 A において、前記発光機能層は、有機 E L 物質 (有機発光層)、正孔注入層、正孔輸送層、電子輸送層、電子注入層、正孔ブロック層及び電子ブロック層の一部又は全部を含むものであるが、発光素子毎にパターニングされた構成である。そのため、前記発光機能層に含まれる各層毎にパターニングする工程が必要であり、そのための設備が必要となつて、製造工程が複雑でコスト高を招来していた。

【0 0 0 9】

また、有効領域 (表示領域) において発光素子の共通電極の電圧分布の不均衡が生じることで、表示の不均一 (表示劣化) が発生するという問題があった。

【0 0 1 0】

20

そこで、本発明は、上記課題に鑑みてなされたものであって、共通電極の電圧分布の不均衡を改善し、表示劣化を抑制できる有機 E L 表示パネル及び有機 E L 表示装置を提供することを目的とする。

【課題を解決するための手段】

【0 0 1 1】

上記課題を解決するためには、本発明の一態様に係る有機 E L 表示パネルは、基板上的表示領域内に複数配置された陰極電極と、前記表示領域の周辺領域及び前記表示領域内に配置され且つ前記表示領域内では前記陰極電極と分離して配置された補助配線と、前記表示領域において前記陰極電極又は前記補助配線上に形成された開口部が複数形成された隔壁と、前記隔壁の上方において、複数の前記陰極電極に対向して形成された陽極電極と、前記隔壁における前記陰極電極上に形成された各前記開口部内であつて前記陽極電極と前記陰極電極との間に形成された有機発光層と、前記陽極電極と前記隔壁との間において、前記複数の開口部に亘つて各前記有機発光層に対して共通して形成された電荷機能層と、前記周辺領域に設けられ、前記陽極電極に電源供給するための電源配線と、を具備し、前記表示領域の中央から前記陽極電極の端までの距離は、前記表示領域の中央から前記電荷機能層の端までの距離より短く、前記陽極電極は、少なくとも前記電荷機能層を介して前記電源配線から電源供給を受ける。

30

【発明の効果】

【0 0 1 2】

本発明により、共通電極の電圧分布の不均衡を改善し、表示劣化を抑制できる。

40

【図面の簡単な説明】

【0 0 1 3】

【図 1】図 1 は、本発明の実施の形態 1 に係る表示装置の構成を示すブロック図である。

【図 2】図 2 は、表示領域の構成を示す図である。

【図 3】図 3 は、画素部の構成の一例を示す図である。

【図 4】図 4 は、サブ画素部の回路構成例を示す図である。

【図 5】図 5 は、本発明の実施の形態 1 に係るサブ画素部の動作を説明するためのタイミングチャートである。

【図 6 A】図 6 A は、表示領域の端部付近の領域を拡大した図である。

【図 6 B】図 6 B は、本発明の実施の形態 1 に係る表示パネルの一部の断面図である。

50

【図 7】図 7 は、陽極電極及び補助配線に関する式の一部を説明するための図である。

【図 8】図 8 は、表示領域における特性の一例を示す図である。

【図 9】図 9 は、サブ画素部の回路構成の他の例を示す図である。

【図 10】図 10 は、サブ画素部の動作を説明するためのタイミングチャートである。

【図 11】図 11 は、表示領域の端部付近の領域を拡大した図である。

【図 12】図 12 は、本発明の実施の形態 1 の変形例 1 に係る表示パネルの一部の断面図である。

【図 13】図 13 は、表示領域の端部付近の領域を拡大した図である。

【図 14】図 14 は、本発明の実施の形態 1 の変形例 2 に係る表示パネルの一部の断面図である。

10

【図 15】図 15 は、表示領域の端部付近の領域を拡大した図である。

【図 16】図 16 は、本発明の実施の形態 1 の変形例 3 に係る表示パネルの一部の断面図である。

【図 17】図 17 は、表示パネルを備える表示装置の外観図である。

【図 18】図 18 は、有機 EL 表示パネルの表示領域の端部付近を拡大した図である。

【図 19 A】図 19 A は、電荷機能層を各発光素子にわたって共通して形成した構成を示す図である。

【図 19 B】図 19 B は、電荷機能層を各発光素子にわたって共通して形成した他の構成を示す図である。

【図 20】図 20 は、N 型の TFT を用いたサブ画素部の回路構成の一例を示す図である。

20

【図 21】図 21 は、サブ画素部の動作を説明するためのタイミングチャートである。

【図 22】図 22 は、サブ画素部の動作を説明するための図である。

【図 23】図 23 は、表示領域の輝度の状態を説明するための図である。

【発明を実施するための形態】

【0014】

P 型 TFT を有機発光素子の駆動 TFT として用い、P 型 TFT のソース電極が、前記有機発光素子に含まれる陰極電極と電気的に接続されている。また、前記有機発光素子に含まれる有機発光層は、発光期間において前記 P 型 TFT の前記ソース電極と前記ゲート電極との間の電圧に応じた電流が前記陽極電極から陰極電極に流れることにより発光する。

30

【0015】

ここで、画素としての駆動回路内のコンデンサに電位差を設定する書込期間から、前記コンデンサに設定された電位差に応じた電流に基づいて前記有機発光層を発光させるための発光期間に移行すると、陽極電位が下降する。これに基づき、前記コンデンサの他方の電極の電位が押し下げられる。一方で、前記 P 型 TFT のゲート電極と前記 P 型 TFT のドレイン電極との間の寄生容量の存在により、前記コンデンサの一方の電極の電位の押し下げは抑制される。その結果、書込期間から発光期間への移行により、コンデンサに設定された電位差が圧縮されるという現象が生ずる。

【0016】

40

陽極電圧 (VDD) の下降が表示領域内で均一であれば、表示領域内の各コンデンサに設定された電位差の圧縮率も同程度になるので、表示バラツキへの影響は小さい。

【0017】

しかし、上記のように、表示領域内では、共通電極としての陽極電極と補助配線との間に少なくとも電荷機能層が介在するためコンタクト抵抗が生ずる。一方、表示領域の周辺領域において、陽極電極と補助配線とが直接接続されコンタクト抵抗が生じない構成では、陽極電圧 (VDD) の下降率は、表示領域の中央領域の方が、表示領域の周縁領域より高くなる。

【0018】

そのため、前記有機発光層の陽極電位の下降する量は、陽極電圧 (VDD) に依存する

50

。これにより、陽極電圧（VDD）の下降率が周縁領域より高い中央領域では、前記P型TFTのゲート電極すなわち前記コンデンサの一方の電極の電位の押し下げ量も大きくなり、コンデンサに設定された電位差の圧縮率も、中央領域の方が周縁領域より高くなる。従って、周縁領域と中央領域との前記コンデンサは、書込期間において同じ電圧を保持していたとしても、発光期間において保持された電圧が異なってしまう。

【0019】

そこで、本発明の一態様に係る有機EL表示パネルは、基板上の表示領域内に複数配置された陰極電極と、前記表示領域の周辺領域及び前記表示領域内に配置され且つ前記表示領域内では前記陰極電極と分離して配置された補助配線と、前記表示領域において前記陰極電極又は前記補助配線上に形成された開口部が複数形成された隔壁と、前記隔壁の上方において、複数の前記陰極電極に対向して形成された陽極電極と、前記隔壁における前記陰極電極上に形成された各前記開口部内であって前記陽極電極と前記陰極電極との間に形成された有機発光層と、前記陽極電極と前記隔壁との間において、前記複数の開口部に亘って各前記有機発光層に対して共通して形成された電荷機能層と、前記周辺領域に設けられ、前記陽極電極に電源供給するための電源配線と、を具備し、前記表示領域の中央から前記陽極電極の端までの距離は、前記表示領域の中央から前記電荷機能層の端までの距離より短く、前記陽極電極は、少なくとも前記電荷機能層を介して前記電源配線から電源供給を受ける。

10

【0020】

すなわち、本発明の一態様に係る有機EL表示パネルでは、共通電極を陽極電極とした場合、前記表示領域の中央から前記陽極電極の端までの距離は、前記表示領域の中央から前記電荷機能層の端までの距離より短く、前記陽極電極は、少なくとも前記電荷機能層を介して前記電源配線から電源供給を受けるようにした。

20

【0021】

これにより、表示領域の周辺領域において陽極電極と補助配線とが直接接続される領域を無くすることができる。そのため、前記表示領域の周辺領域において、前記電荷機能層を介さないで前記陽極電極と前記補助配線との間を電流が流れることがなくなる。即ち、前記陽極電極と前記補助配線との間を流れる電流は、前記電荷機能層によるコンタクト抵抗を介することになる。従って、表示領域の中央領域と周縁領域とで各画素から補助配線への電流経路を画一化することができ、表示領域の中央領域及び周縁領域で生じる陽極電圧（VDD）の電位差をより均一化できる。

30

【0022】

その結果、共通電極を陽極電極とした場合においても、共通電極としての陽極電極の電圧分布の不均衡を改善することができる。そのため、書込期間から発光期間への移行による、コンデンサに設定された電位差の圧縮率を、表示領域において均一化させ表示劣化を抑制することができる。

【0023】

また、本発明の一態様に係る有機EL表示パネルにおいて、前記電源配線は、前記表示領域の周辺領域に配置された前記補助配線と電氣的に接続され、前記表示領域の周辺領域に配置された前記補助配線は、前記表示領域と前記表示領域の周辺領域との境界付近に位置する前記隔壁の下方を介して前記表示領域内に配置された前記補助配線と接続され、前記陽極電極は、前記電荷機能層を介して前記表示領域内に配置された前記補助配線と接続される、としてもよい。

40

【0024】

また、本発明の一態様に係る有機EL表示パネルは、さらに、駆動TFTとしてのP型TFTを含むTFT層と、前記TFT層上に形成された層間絶縁膜と、を具備し、前記陰極電極は、前記層間絶縁膜上に形成され、前記P型TFTのソース電極は、前記陰極電極と電氣的に接続され、前記有機発光層は、発光期間において前記P型TFTのゲート電極と前記ソース電極との間の電圧に応じた電流が前記陽極電極から前記陰極電極に流れることにより発光する。

50

【 0 0 2 5 】

これにより、有機発光素子の駆動 T F T として P 型 T F T を用いた場合であって、かつ、共通電極を陽極電極とした場合においても、共通電極としての陽極電極の電圧分布の不均衡を改善することができる。そのため、書込期間から発光期間への移行による、コンデンサに設定された電位差の圧縮率を、表示領域において均一化させ表示劣化を抑制することができる。

【 0 0 2 6 】

また、本発明の一態様に係る有機 E L 表示パネルにおいて、前記 P 型 T F T の前記ゲート電極と前記 P 型 T F T のドレイン電極との間には寄生容量が存在する、としてもよい。

【 0 0 2 7 】

前記書込期間から前記発光期間に移行した場合、陽極電圧 (V D D) の電位の下降により前記コンデンサの他方の電極の電位が、表示領域の中央領域よりも周縁領域において、より押し下げられる。一方で、前記 P 型 T F T の前記ゲート電極と前記 P 型 T F T のドレイン電極との間の寄生容量の存在により、前記コンデンサの一方の電極の電位の押し下げは抑制される。

【 0 0 2 8 】

その結果、書込期間から発光期間への移行により、コンデンサに設定された電位差が圧縮されるという現象が生ずる。

【 0 0 2 9 】

また、本発明の一態様に係る有機 E L 表示パネルにおいて、前記表示領域の周辺領域に配置された前記補助配線は、前記表示領域の周辺領域では前記陽極電極と直接接続されていない、としてもよい。

【 0 0 3 0 】

本態様によると、前記表示領域の周辺領域に配置された補助配線は、前記表示領域の周辺領域では前記陽極電極と直接接続されていない。

【 0 0 3 1 】

そのため、前記表示領域の周辺領域において前記陽極電極の電圧と、前記表示領域における前記陽極電極の電圧とは、共に前記補助配線に設定された電圧に対応して前記電荷機能層を介した電圧となる。その結果、前記共通電極としての陽極電極の電圧分布の不均衡を抑制し、表示劣化を防止できる。

【 0 0 3 2 】

また、本発明の一態様に係る有機 E L 表示パネルにおいて、前記表示領域の中央領域における単位面積当たりの前記陽極電極と前記補助配線との接続抵抗を $R_{cont(pix)}$ とし、前記表示領域の周縁領域における単位面積当たりの前記陽極電極と前記補助配線との接続抵抗を $R_{cont(EDGE)}$ とし、前記陽極電極の抵抗を R_{ANO} とし、前記補助配線の抵抗を R_{BUS} とした場合、 $R_{cont(EDGE)} + R_{ANO} < R_{cont(pix)} + R_{BUS}$ なる関係式が満たされる、としてもよい。

【 0 0 3 3 】

これにより、表示領域内のうち、画素に流れる電流が、高抵抗である前記陽極電極よりも低抵抗である前記補助配線に優先的に流れる。そのため、抵抗による電圧降下量を低減し、前記陽極電極の電圧分布が均一化される。よって、表示領域内での表示ムラを低減できる。

【 0 0 3 4 】

また、本発明の一態様に係る有機 E L 表示パネルにおいて、前記陰極電極と前記補助配線とは、前記層間絶縁膜上の同一配線層において形成されている、としてもよい。

【 0 0 3 5 】

また、本発明の一態様に係る有機 E L 表示パネルにおいて、前記陽極電極の端部及び前記電荷機能層の端部は、前記表示領域と前記表示領域の周辺領域との境界付近に位置する前記隔壁の上方まで延設されている、としてもよい。

【 0 0 3 6 】

また、本発明の一態様に係る有機ＥＬ表示パネルにおいて、前記電荷機能層は、少なくとも正孔注入層又は正孔輸送層からなる、としてもよい。

【００３７】

また、本発明の一態様に係る有機ＥＬ表示パネルにおいて、前記隔壁は、有機材料により構成され、前記隔壁の表面は撥液処理がなされている、としてもよい。

【００３８】

また、本発明の一態様に係る有機ＥＬ表示パネルにおいて、前記隔壁は、撥液性を有する有機材料により構成されている、としてもよい。

【００３９】

前記有機発光層を塗布方式により形成する場合、画素を区分けする前記隔壁の表面は撥液性を有しなければ、前記隔壁は画素を区分けする機能を果たさない。そのため、前記隔壁は、撥液性を有する有機材料により構成されている。

10

【００４０】

本発明の一態様に係る有機ＥＬ表示装置は、前記有機ＥＬ表示パネルを備える。

【００４１】

なお、この本発明の他の一態様に係る有機ＥＬ表示パネルについては、上記本発明の一態様に係る有機ＥＬ表示パネルの好ましい例を適用することができ、本発明の他の一態様に係る有機ＥＬ表示パネルと好ましい例とは適宜組み合わせることができる。

【００４２】

（本発明に至った経緯）

20

本発明の実施の形態の説明に先立ち、本発明に至った経緯及び本発明が解決しようとする課題について詳細に説明する。

【００４３】

上述のとおり、上記従来技術Ａにおいて、前記発光機能層は、有機ＥＬ物質（有機発光層）、正孔注入層、正孔輸送層、電子輸送層、電子注入層、正孔ブロック層及び電子ブロック層の一部又は全部を含むものであるが、発光素子毎にパターンニングされた構成である。そのため、前記発光機能層に含まれる各層毎にパターンニングする工程が必要であり、そのための設備が必要となつて、製造工程が複雑でコスト高を招来していた。

【００４４】

仮に、発光機能層に含まれる、例えば、正孔注入層及び正孔輸送層の少なくとも一方から構成される電荷機能層を、各発光素子にわたって共通で形成するとした場合、発光素子毎に電荷機能層をパターンニングする工程を省くことができ、製造工程を簡略化し、コスト低減を図ることができる。

30

【００４５】

図１８は、有機ＥＬ表示パネルの表示領域の端部付近を拡大した図である。

【００４６】

図１９Ａは、電荷機能層を各発光素子にわたって共通して形成した構成を示す図である。図１９Ａは、図１８に示される表示領域の端部付近の断面図である。具体的には、図１９Ａは、図１８のＡ９－Ｃ９線に沿った、表示領域の端部付近の断面図である。Ａ９－Ｃ９線は、図１８のＢ９の位置を経由する線である。

40

【００４７】

図１９Ａにおいて、基板１３３Ｊ上には、ＴＦＴ層１３２Ｊが形成される。ＴＦＴ層１３２Ｊ内には、電源配線１１０Ｊが設けられている。ＴＦＴ層１３２Ｊ上には、層間絶縁膜１３１Ｊが形成される。層間絶縁膜１３１Ｊ上には、補助配線１２１Ｊと、画素電極としての陽極電極１２２Ｊとが形成される。この陽極電極１２２Ｊは、層間絶縁膜１３１Ｊに形成されるコンタクトホール（図示しない）を介してＴＦＴ層１３２ＪのＴＦＴと電氣的に接続される。補助配線１２１Ｊは、コンタクトプラグ１３４Ｊにより、電源配線１１０Ｊと電氣的に接続される。

【００４８】

また、層間絶縁膜１３１Ｊの上方には、隔壁１３０Ｊが形成される。有効領域としての

50

表示領域において、隔壁 130 J に形成された各開口部内には、有機発光層 140 J が形成される。

【0049】

電荷機能層 151 J は、隔壁 130 J に形成された複数の開口部に亘って形成される。陰極電極 152 J は、電荷機能層 151 J 上に形成される。すなわち、陰極電極 152 J は、複数の発光素子のアノードとして共通して使用される共通電極である。

【0050】

図 18 の線 L11 は、表示領域の周辺領域における、陰極電極 152 J の端の位置を示す。図 18 の線 L12 は、表示領域の周辺領域における、電荷機能層 151 J の端の位置を示す。本明細書において、表示領域の周辺領域とは、表示領域外の領域であって、かつ、表示領域の周辺の領域である。以下においては、表示領域の周辺領域を、単に、周辺領域ともいう。

10

【0051】

しかし、図 19 A のような構成を想定した場合、有効領域としての表示領域内では、前記共通電極としての陰極電極 152 J と前記補助配線 121 J とは、少なくとも前記電荷機能層 151 J を介して電氣的に接続されることになる。一方、周辺領域では、前記陰極電極 152 J は、電源配線 110 J に電氣的に接続される補助配線 121 J と、前記電荷機能層 151 J を介在することなく、直接接続されることになる。

【0052】

この場合であっても、上記従来技術 A では、発光素子を駆動する駆動 T F T として、P 型の T F T を用いている場合は、問題は生じない。

20

【0053】

即ち、P 型 T F T を駆動 T F T とした用いた場合であって、かつ、陰極電極 152 J が共通電極である場合、P 型 T F T のドレイン電極が有機 E L 素子に接続され、静電保持容量は P 型 T F T のソース・ゲート電極間に配置される。この場合、書込期間から発光期間への切替えに際して有機 E L 素子の下部電極の電位（アノードの電位）が有機 E L 素子のオフ電圧からオン電圧へと押し上げられるに伴い、駆動 T F T のゲート電極の電圧が連動して押し上げられるという現象（ブートストラップ現象）が生じない。

【0054】

そのため、書込期間から発光期間への切替えに際して陽極電極 122 J において電圧変動が生じて、P 型 T F T のゲート電極の電圧が変動せず、有機 E L 素子に流れる電流に変動はない。

30

【0055】

しかし、発光素子を駆動する駆動 T F T として、P 型の T F T を用いた場合であっても、陽極電極が共通電極である場合には、以下のようにブートストラップ現象が生ずる。ここで、従来技術 A の発光素子の極性を反転させた場合について説明する。また、以下説明のため、図 19 B において、共通電極である陽極電極を 152 J' とし、画素電極である陰極電極を 122 J' とする。

【0056】

図 20 は、P 型の T F T を用いたサブ画素部 P X 9 の回路構成の一例を示す図である。サブ画素部 P X 9 は、1 つの画素部を構成する 3 つのサブ画素部のうちの 1 つのサブ画素部である。

40

【0057】

図 20 に示すように、サブ画素部 P X 9 には、走査線 521 と、制御線 522 と、信号線 511 とが対応づけて設けられる。

【0058】

サブ画素部 P X 9 は、駆動トランジスタ T1 と、スイッチングトランジスタ T2, T3, T4 と、コンデンサ C10 と、発光素子 E L 9 と、負側電源となる陰極電源線と、正側電源となる電源配線とを含む。当該陰極電源線は、陰極電圧 V E E を供給する。当該電源配線は、電圧 V D D を供給する。

50

【 0 0 5 9 】

駆動トランジスタ T 1 は、P 型の T F T である。発光素子 E L 9 は、有機 E L 素子である。

【 0 0 6 0 】

図 2 1 は、サブ画素部 P X 9 の動作を説明するためのタイミングチャートである。図 2 1 は、制御線 5 2 2、走査線 5 2 1 及び信号線 5 1 1 の各々で発生する電圧の波形を示す。

【 0 0 6 1 】

図 2 2 は、サブ画素部 P X 9 の動作を説明するための図である。

【 0 0 6 2 】

図 2 0 ~ 図 2 2 を参照して、駆動回路としてのサブ画素部 P X 9 内のコンデンサ C 1 0 に電位差を設定する書込期間においては、陽極電圧 (V D D) が変動しないため、駆動トランジスタ T 1 はオフ状態にある (図 2 1、図 2 2 (a) 参照)。

【 0 0 6 3 】

図 2 2 (a) において、V g (0) は、発光開始直前の駆動トランジスタ T 1 のゲート電圧である。V s (0) は、発光開始直前の駆動トランジスタ T 1 のソース電圧である。V s g (0) は、発光開始直前の駆動トランジスタ T 1 のソース - ゲート間電圧である。

【 0 0 6 4 】

前記コンデンサ C 1 0 に設定された電位差に応じた電流に基づいて前記有機発光層 1 4 0 J を発光させる発光期間に移行すると、有機 E L 素子のカソード電圧が下降する。これに基づき、有機 E L 素子に接続される前記コンデンサ C 1 0 の他方の電極の電位 V s が押し下げられる。

【 0 0 6 5 】

この場合、発光開始直後の駆動トランジスタ T 1 のソース - ゲート間電圧は、式 1 に示される V s g となる。また、駆動トランジスタ T 1 の画素電流 i p i x e l は、以下の式 2 に示される値となる。

【 0 0 6 6 】

【 数 1 】

$$\begin{aligned} V_{sg} &= V_{sg}(1) \\ &= V_s(0) - V_g(0) + \frac{C_1}{C_1 + C_{para}} (V_s(1) - V_s(0)) \\ &= \frac{C_{para}}{C_1 + C_{para}} V_s(0) + \frac{C_1}{C_1 + C_{para}} V_s(1) - V_g(0) \end{aligned} \quad \left. \vphantom{\begin{aligned} V_{sg} &= V_{sg}(1) \\ &= V_s(0) - V_g(0) + \frac{C_1}{C_1 + C_{para}} (V_s(1) - V_s(0)) \\ &= \frac{C_{para}}{C_1 + C_{para}} V_s(0) + \frac{C_1}{C_1 + C_{para}} V_s(1) - V_g(0) \end{aligned}} \right\} \dots (式1)$$

【 0 0 6 7 】

式 1 において、C p a r a は、駆動トランジスタ T 1 の寄生容量 C 0 を含む、駆動トランジスタ T 1 のゲート電極に接続された全ての容量成分から、駆動トランジスタ T 1 のソース・ゲート電極間の容量成分 (駆動トランジスタ T 1 の寄生容量を含む) を除いた値である。C 1 は、容量成分であるコンデンサ C 1 0 の容量を示す。V s g (1) は、発光時における駆動トランジスタ T 1 のソース - ゲート間電圧である。V s (1) は、発光時における駆動トランジスタ T 1 のソース電圧である。

【 0 0 6 8 】

【 数 2 】

$$\begin{aligned} i_{pixel} &= \frac{\beta}{2} (V_{sg} - V_{T(TFT)})^2 \\ &= \frac{\beta}{2} \left(\frac{C_{para}}{C_1 + C_{para}} V_s(0) + \frac{C_1}{C_1 + C_{para}} V_s(1) - V_g(0) - V_{T(TFT)} \right)^2 \\ &= \frac{\beta}{2} \left(\frac{C_{para}}{C_1 + C_{para}} [V_{DD} - V_{EL}(0)] + \frac{C_1}{C_1 + C_{para}} [V_{DD} - V_{EL}(1)] - V_g(0) - V_{T(TFT)} \right)^2 \\ &= \frac{\beta}{2} \left(V_{DD} - \frac{C_{para}}{C_1 + C_{para}} V_{EL}(0) - \frac{C_1}{C_1 + C_{para}} V_{EL}(1) - V_g(0) - V_{T(TFT)} \right)^2 \end{aligned} \quad \left. \vphantom{\begin{aligned} i_{pixel} &= \frac{\beta}{2} (V_{sg} - V_{T(TFT)})^2 \\ &= \frac{\beta}{2} \left(\frac{C_{para}}{C_1 + C_{para}} V_s(0) + \frac{C_1}{C_1 + C_{para}} V_s(1) - V_g(0) - V_{T(TFT)} \right)^2 \\ &= \frac{\beta}{2} \left(\frac{C_{para}}{C_1 + C_{para}} [V_{DD} - V_{EL}(0)] + \frac{C_1}{C_1 + C_{para}} [V_{DD} - V_{EL}(1)] - V_g(0) - V_{T(TFT)} \right)^2 \\ &= \frac{\beta}{2} \left(V_{DD} - \frac{C_{para}}{C_1 + C_{para}} V_{EL}(0) - \frac{C_1}{C_1 + C_{para}} V_{EL}(1) - V_g(0) - V_{T(TFT)} \right)^2 \end{aligned}} \right\} \dots (式2)$$

10

20

30

40

50

【 0 0 6 9 】

図 2 2 (b) 及び式 2 において、 $V_{T(TFT)}$ は、駆動トランジスタ T 1 の閾値電圧である。また、 V_{DD} は、 V_{DD} に相当する。 $V_{S(1)}$ は画素電流 i_{pixel} に応じた発光素子 E L 9 のオン電圧を V_{DD} から減算した電圧である。式 2 により、画素電流 i_{pixel} は V_{DD} の関数であることが分かる。すなわち、表示領域内において、各発光素子 E L 9 の陽極電圧 (V_{DD}) が、当該発光素子 E L 9 を含む画素の位置によって大きく変動する場合、当該発光素子 E L 9 に流れる画素電流 i_{pixel} の変動も大きくなる (図 2 2 (b) 参照)。この場合、表示領域内の各発光素子 E L 9 の発光量にばらつきが生じる。

【 0 0 7 0 】

一方で、駆動トランジスタ T 1 のゲート電極と駆動トランジスタ T 1 のドレイン電極との間の寄生容量 C_0 を含む、駆動トランジスタ T 1 のゲート電極に接続された容量成分の存在により、駆動トランジスタ T 1 のゲート電極に接続される前記コンデンサ C_{10} の一方の電極の電位の押し下げは抑制される。その結果、書込期間から発光期間への移行により、書込期間にコンデンサ C_{10} に設定された電位差に対して発光期間の電位差が圧縮されるという現象が生ずる。この圧縮量は式 2 に示されるように陽極電圧 (V_{DD}) に依存するため、陽極電圧 (V_{DD}) の下降が表示領域内で均一であれば、当該表示領域内の各コンデンサ C_{10} に設定された電位差の圧縮率も同程度になるので、表示バラツキは小さい。

【 0 0 7 1 】

一方で、P 型の TFT を駆動トランジスタ T 1 に用い、かつ陽極電極が共通電極である場合において、前記有効領域としての表示領域内では、前記補助配線 1 2 1 J は、少なくとも前記電荷機能層 1 5 1 J を介して、共通電極である陽極電極 1 5 2 J ' と電気的に接続されることになるため、前記電荷機能層 1 5 1 J によるコンタクト抵抗が発生する。一方、表示領域の周辺領域では、前記補助配線 1 2 1 J は、電荷機能層 1 5 1 J を介在することなく、前記共通電極としての陽極電極 1 5 2 J ' と直接接続されることになる。そのため、前記電荷機能層 1 5 1 J によるコンタクト抵抗は発生しない。

【 0 0 7 2 】

このように、図 1 9 B において、表示領域内では、共通電極としての陽極電極 1 5 2 J ' と補助配線 1 2 1 J との間に電荷機能層 1 5 1 J が介在してコンタクト抵抗が生じる。一方、表示領域の周辺領域では、共通電極としての陽極電極 1 5 2 J ' と補助配線 1 2 1 J とは直接接続されるためコンタクト抵抗が生じない。

【 0 0 7 3 】

そのため、図 1 9 B の構成を想定した場合には、発光素子 E L 9 の陽極電圧 (V_{DD}) の下降率が、特に表示領域の周縁領域において低くなり中央領域で高くなる。本明細書において、表示領域の周縁領域とは、表示領域内の領域であって、かつ、表示領域の端部の領域である。そのため、コンデンサ C_{10} に設定された電位差の圧縮率も、周辺領域よりも中央領域の方が高くなる。その結果、図 2 3 (a) 及び (b) のように、周縁領域から中央領域に向かって表示輝度が急に暗くなり (例えば、図 2 3 (b) の領域 R 1)、表示バラツキへの影響が大きくなる。図 2 3 (a) は、表示領域の輝度 (相対輝度) の状態を示す図である。図 2 3 (b) は、図 2 3 (a) の X 1 - X 2 線に沿った輝度 (相対輝度) の状態を示す図である。

【 0 0 7 4 】

従って、前記有効領域としての表示領域の周辺領域において前記補助配線 1 2 1 J と前記共通電極としての陽極電極 1 5 2 J ' との間に流れる電流量は、前記表示領域内において前記補助配線 1 2 1 J と前記陽極電極 1 5 2 J ' との間に流れる電流量より相対的に大きくなることを意味する。すなわち、図 1 9 B において、周辺領域での電流経路 L I 2 に流れる電流量は、電流経路 L I 1 に流れる電流量より相対的に大きい。

【 0 0 7 5 】

その結果、前記表示領域の周縁領域においては、表示領域の中央付近より多くの電流が

流れ、前記共通電極としての陽極電極 152J' の電圧分布の不均衡が生じ、表示領域において表示の不均一（表示劣化）が発生するという問題があった。本発明は、このような課題に鑑みてなされたものである。

【0076】

以下、図面を参照しつつ、本発明の実施の形態について説明する。以下の説明では、同一の構成要素には同一の符号を付してある。それらの名称及び機能も同じである。従って、それらについての詳細な説明を省略する場合がある。

【0077】

なお、実施の形態において例示される各構成要素の寸法、材質、形状、それらの相対配置などは、本発明が適用される装置の構成や各種条件により適宜変更されるものであり、本発明はそれらの例示に限定されるものではない。また、各図における各構成要素の寸法は、実際の寸法と異なる場合がある。

10

【0078】

< 実施の形態 1 >

図1は、本発明の実施の形態1に係る表示装置1000の構成を示すブロック図である。図1に示されるように、表示装置1000は、表示パネル100と、走査線駆動回路200と、データ線駆動回路300とを備える。

【0079】

表示パネル100は、有機発光素子である有機EL（Electro Luminescence）素子を使用した有機EL表示パネルである。すなわち、有機EL表示パネルである表示パネル100を備える表示装置1000は、有機EL表示装置である。

20

【0080】

表示パネル100は、画素部ごとに薄膜トランジスタを備えたアクティブマトリクス方式の表示パネルである。表示パネル100は、トップエミッション方式の表示パネルである。なお、表示パネル100は、ボトムエミッション方式の表示パネルであってもよい。

【0081】

表示パネル100は、画像を表示するための表示領域R10を含む。表示領域R10は、後述の基板133上に形成される。

【0082】

図2は、表示領域R10の構成を示す図である。図2において、位置CPは、表示領域R10の中央の位置である。

30

【0083】

表示パネル100の表示領域R10には、複数の画素部PX10が配置される。すなわち、表示パネル100は、複数の画素部PX10を含む。当該複数の画素部PX10は、行列状に配置される。複数の画素部PX10の各々は、外部から供給される信号に応じて発光する。

【0084】

図3は、画素部PX10の構成の一例を示す図である。

【0085】

図3に示すように、画素部PX10は、サブ画素部PX・R、PX・G、PX・Bから構成される。サブ画素部PX・R、PX・G、PX・Bは、それぞれ、赤、緑及び青色の光を発する画素部である。

40

【0086】

サブ画素部PX・R、PX・G、PX・Bは、それぞれ、発光領域LR1・1、LR1・2、LR1・3を含む。発光領域LR1・1、LR1・2、LR1・3は、それぞれ、赤、緑及び青色の光を発する領域である。

【0087】

以下においては、サブ画素部PX・R、PX・G、PX・Bの各々を、単に、サブ画素部PXとも表記する。また、以下においては、発光領域LR1・1、LR1・2、LR1・3の各々を、単に、発光領域LR1とも表記する。

50

【 0 0 8 8 】

なお、画素部 P X 1 0 は、R G B の 3 原色のサブ画素部に限定されず、例えば、R G B W や R G B Y といった 4 原色、さらに原色を追加しそれぞれに対応したサブ画素部から構成されてもよい。また、例えば、R G と B G とを組み合わせるとしてマトリクス配置されたペンタイル配置のサブ画素部から構成されてもよい。

【 0 0 8 9 】

図 4 は、サブ画素部 P X の回路構成例を示す図である。

【 0 0 9 0 】

図 4 に示すように、サブ画素部 P X には、走査線 2 2 1 と、制御線 2 2 2 と、信号線 3 1 1 とが対応づけて設けられる。

10

【 0 0 9 1 】

サブ画素部 P X は、駆動トランジスタ T 1 と、スイッチングトランジスタ T 2 , T 3 , T 4 と、コンデンサ C 1 0 と、発光素子 E L 1 とを含む。

【 0 0 9 2 】

駆動トランジスタ T 1 は、P 型の薄膜トランジスタ (T F T) である。

【 0 0 9 3 】

スイッチングトランジスタ T 2 , T 3 , T 4 の各々は、P 型の薄膜トランジスタ (T F T) である。なお、スイッチングトランジスタ T 2 , T 3 , T 4 の各々は、P 型の T F T に限定されることなく、N 型の T F T であってもよい。

【 0 0 9 4 】

発光素子 E L 1 は、有機 E L 素子である。有機 E L 素子は、当該有機 E L 素子自体に供給される電流が大きいほど、明るい光を発する。

20

【 0 0 9 5 】

以下の説明において、信号及び信号線の 2 値的な高電圧状態及び低電圧状態を、それぞれ、「H レベル」及び「L レベル」とも称する。また、以下においては、各トランジスタのゲート電極、ドレイン電極及びソース電極を、それぞれ、ゲート、ドレイン及びソースともいう。

【 0 0 9 6 】

図 4 に示されるように、スイッチングトランジスタ T 2 , T 3 の各々のゲートは、走査線 2 2 1 と電氣的に接続される。

30

【 0 0 9 7 】

スイッチングトランジスタ T 2 のドレイン及びソースの一方は、信号線 3 1 1 と接続される。スイッチングトランジスタ T 2 のドレイン及びソースの他方は、ノード N 3 に接続される。

【 0 0 9 8 】

スイッチングトランジスタ T 3 のドレイン及びソースの一方は、電源線 P L 3 と接続される。電源線 P L 3 は、参照電圧 V r e f を供給する。スイッチングトランジスタ T 3 のドレイン及びソースの他方は、ノード N 1 と接続される。ノード N 1 と、ノード N 3 との間には、コンデンサ C 1 0 が設けられる。

【 0 0 9 9 】

スイッチングトランジスタ T 4 のゲートは、制御線 2 2 2 と接続される。スイッチングトランジスタ T 4 のドレイン及びソースの一方は、ノード N 3 と接続される。スイッチングトランジスタ T 4 のドレイン及びソースの他方は、ノード N 2 と接続される。

40

【 0 1 0 0 】

駆動トランジスタ T 1 のゲートは、ノード N 1 と接続される。駆動トランジスタ T 1 のドレインは、低電源である電圧 V E E を供給する電源線 P L 2 と接続される。駆動トランジスタ T 1 のソースは、ノード N 2 と接続される。P 型の駆動トランジスタ T 1 のゲート電極と駆動トランジスタ T 1 のドレイン電極との間には寄生容量 C 0 が存在する。

【 0 1 0 1 】

発光素子 E L 1 のカソードは、ノード N 2 と接続される。発光素子 E L 1 のアノードは

50

、高電源である電圧V D Dを供給する電源線P L 1と接続される。

【0102】

表示パネル100に含まれる複数のサブ画素部P Xの各々には、走査線221、制御線222及び信号線311とが対応づけて設けられる。すなわち、表示パネル100は、複数の走査線221と、複数の制御線222と、複数の信号線311とを含む。

【0103】

図1及び図4を参照して、走査線駆動回路200は、複数のコネクタ210により、表示パネル100と接続される。走査線駆動回路200は、複数のコネクタ210を介して、複数の走査線221及び制御線222と接続される。走査線駆動回路200は、複数の走査線221及び制御線222を制御する。

10

【0104】

データ線駆動回路300は、複数のコネクタ310により、表示パネル100と接続される。データ線駆動回路300は、複数のコネクタ310を介して、複数の信号線311と接続される。データ線駆動回路300は、複数の信号線311を制御する。

【0105】

図5は、本発明の実施の形態1に係るサブ画素部P Xの動作を説明するためのタイミングチャートである。図5は、制御線222、走査線221及び信号線311の各々で発生する電圧の波形を示す。

【0106】

書込期間において、サブ画素部P Xに対応する制御線222、走査線221及び信号線311は、図5に示す波形のように制御されることにより、信号線311からコンデンサC10にデータ電圧が書き込まれる。このデータ電圧は、発光期間に発光素子E L 1に流す電流を決める電圧である。

20

【0107】

また、発光期間において、サブ画素部P Xに対応する制御線222及び走査線221は、図5に示す波形のように制御線222がLレベルになり、スイッチングトランジスタT4がオン状態になる。その結果、駆動トランジスタT1のゲート-ソース間にデータ電圧が印加され、データ電圧に対応した電流が流れる。これにより、発光素子E L 1は発光する。

【0108】

再び、図1を参照して、表示領域R10の周辺領域には、リング状の電源配線110が設けられる。以下、本明細書において、表示領域R10の周辺領域とは、表示領域R10外の領域である。

30

【0109】

電源配線110は、表示領域R10の周辺領域の内部に設けられる。

【0110】

表示領域R10には、複数の補助配線121が格子状に配置される。補助配線121は、導電性の材料で構成される。複数の補助配線121は、電源配線110と電氣的に接続される。各補助配線121は、表示領域R10内の中央部分における電圧V D Dを供給する電源線P L 1の電圧降下を低減するための電極である。

40

【0111】

なお、図1には、図の簡略化のために、表示領域R10の周辺領域に配置される補助配線121は示していない。

【0112】

図6Aは、表示領域R10の端部付近の領域R20を拡大した図である。領域R20は、図1に示される領域である。

【0113】

図6Aでは、図の簡略化のために、表示領域内で水平方向に沿って配置される補助配線121、後述の陽極電極152等は図示していない。

【0114】

50

図 6 A の水平方向において各隣り合う 2 つの補助配線 1 2 1 の間には、垂直方向に並ぶ複数の画素部 P X 1 0 が配置される。各画素部 P X 1 0 は、サブ画素部 P X . R , P X . G , P X . B から構成される。図 6 A に示される発光領域 L R 1 . 1 , L R 1 . 2 , L R 1 . 3 は、図 3 に示す 1 つの画素部 P X 1 0 内の発光領域 L R 1 . 1 , L R 1 . 2 , L R 1 . 3 である。

【 0 1 1 5 】

図 6 B は、本発明の実施の形態 1 に係る表示パネル 1 0 0 の一部の断面図である。具体的には、図 6 B は、図 6 A の A 1 - C 1 線に沿った、表示領域 R 1 0 の端部付近の断面図である。A 1 - C 1 線は、図 6 A の B 1 の位置を経由する線である。なお、図 6 B では、図の簡略化のために、表示領域 R 1 0 内において、後述の陽極電極 1 5 2 の上方に形成される構成要素（例えば、樹脂層、封止ガラス等）は示していない。図示されない当該樹脂層は、高抵抗な材料で形成される。例えば、当該樹脂層は、後述の陽極電極 1 5 2 及び当該陽極電極 1 5 2 が形成されていない部分を覆うように形成されてもよい。

10

【 0 1 1 6 】

なお、図 6 A 及び図 6 B に示す構成は、図 1 の表示領域 R 1 0 の上端部だけに適用される構成ではない。表示領域 R 1 0 の下端部、左端部及び右端部付近の構成も、図 6 A 及び図 6 B に示す構成である。すなわち、表示領域 R 1 0 の周縁領域付近の構成は、図 6 A 及び図 6 B に示す構成である。表示領域 R 1 0 の周縁領域とは、表示領域 R 1 0 内の領域であって、かつ、表示領域 R 1 0 の端部の領域である。

【 0 1 1 7 】

20

図 6 B に示すように、表示パネル 1 0 0 は、基板 1 3 3 と、T F T 層 1 3 2 と、層間絶縁膜 1 3 1 と、電源配線 1 1 0 と、補助配線 1 2 1 と、陰極電極 1 2 2 と、隔壁 1 3 0 と、電荷機能層 1 5 1 と、陽極電極 1 5 2 と、有機発光層 1 4 0 とを備える。

【 0 1 1 8 】

基板 1 3 3 上には、T F T 層 1 3 2 が形成される。T F T 層 1 3 2 には、表示領域 R 1 0 内の各画素部 P X 1 0 に含まれるトランジスタ等の素子が形成される。すなわち、T F T 層 1 3 2 は、P 型の駆動トランジスタ T 1 を含む。言い換えれば、T F T 層 1 3 2 は、駆動 T F T としての P 型 T F T を含む。また、T F T 層 1 3 2 内には、電源配線 1 1 0 が形成される。

【 0 1 1 9 】

30

層間絶縁膜 1 3 1 は、T F T 層 1 3 2 上に形成される。

【 0 1 2 0 】

陰極電極 1 2 2 は、発光素子 E L 1 のカソードに相当する電極である。すなわち、陰極電極 1 2 2 は、発光素子 E L 1 の下部電極である。陰極電極 1 2 2 は、層間絶縁膜 1 3 1 上に形成される。陰極電極 1 2 2 は、表示領域 R 1 0 内の各サブ画素部 P X に対応して設けられる。すなわち、陰極電極 1 2 2 は、前記層間絶縁膜 1 3 1 上の表示領域 R 1 0 内に複数配置される。

【 0 1 2 1 】

また、層間絶縁膜 1 3 1 上には、補助配線 1 2 1 が形成される。補助配線 1 2 1 は、前記表示領域 R 1 0 の周辺領域及び前記表示領域 R 1 0 内に配置される。表示領域 R 1 0 の周辺領域に配置された補助配線 1 2 1 は、コンタクトプラグ 1 3 4 により、電源配線 1 1 0 と電氣的に接続される。

40

【 0 1 2 2 】

なお、補助配線 1 2 1 と電源配線 1 1 0 との接続において、補助配線 1 2 1 及び電源配線 1 1 0 を別層に設け、コンタクトプラグ 1 3 4 により電氣的に接続されている態様に限定されない。例えば、電源配線 1 1 0 と補助配線 1 2 1 は同層で形成されていてもよい。その場合、別部材を設け補助配線 1 2 1 と電源配線 1 1 0 とを電氣的に接続する。

【 0 1 2 3 】

また、補助配線 1 2 1 は、前記表示領域 R 1 0 内では前記陰極電極 1 2 2 と分離して配置される。つまり、補助配線 1 2 1 は、各陰極電極 1 2 2 と直接接続されない。各陰極電

50

極 1 2 2 は、層間絶縁膜 1 3 1 に形成されるコンタクトホール（図示しない）を介して T F T 層 1 3 2 の各画素部 P X 1 0 の駆動トランジスタ T 1 と電氣的に接続される。

【 0 1 2 4 】

前記陰極電極 1 2 2 と前記補助配線 1 2 1 とは、前記層間絶縁膜 1 3 1 上の同一配線層において形成されていてもよい。

【 0 1 2 5 】

層間絶縁膜 1 3 1 の上方には、少なくとも前記陽極電極 1 5 2 の端を覆うように隔壁 1 3 0 が形成される。前記隔壁 1 3 0 は、有機材料により構成される。また、前記隔壁 1 3 0 の表面は撥液処理がなされている。撥液処理は、例えば、フッ素プラズマ等による撥液処理である。

10

【 0 1 2 6 】

なお、隔壁 1 3 0 を構成する有機材料は、撥液性を有していてもよい。この場合、前記隔壁 1 3 0 の表面は撥液処理がなされず、前記隔壁 1 3 0 は、撥液性を有する有機材料により構成されている。撥液性を有する有機材料は、例えば、フッ素樹脂を含むことを特徴とする。隔壁 1 3 0（バンク）に含まれるフッ素樹脂は、その高分子繰り返し単位のうち、少なくとも一部の繰り返し単位のフッ素原子を有するものであればよく特に限定されない。フッ素樹脂の例には、フッ素化ポリオレフィン系樹脂、フッ素化ポリイミド樹脂、フッ素化ポリアクリル樹脂などが含まれる。

【 0 1 2 7 】

隔壁 1 3 0 には、複数の開口部が形成される。当該複数の開口部は、図 6 A に示すように、開口部 H 1 0 又は開口部 H 1 1 である。

20

【 0 1 2 8 】

開口部 H 1 0 は、電荷機能層 1 5 1 が形成されるより前の工程において、補助配線 1 2 1 を露出させる。開口部 H 1 0 は、補助配線 1 2 1 上に形成される。

【 0 1 2 9 】

開口部 H 1 1 は、各サブ画素部 P X に対応づけて設けられる。開口部 H 1 1 は、電荷機能層 1 5 1 および有機発光層 1 4 0 が形成されるより前の工程において、陰極電極 1 2 2 を露出させる。開口部 H 1 1 は、陰極電極 1 2 2 上に形成される。つまり、隔壁 1 3 0 には、前記表示領域 R 1 0 において前記陰極電極 1 2 2 又は前記補助配線 1 2 1 上に形成された開口部が複数形成される。

30

【 0 1 3 0 】

陽極電極 1 5 2 は、表示領域 R 1 0 内の各発光素子 E L 1 のアノードとして共通して使用される共通電極である。陽極電極 1 5 2 は、後述の電荷機能層 1 5 1 上に形成される。陽極電極 1 5 2 は、表示領域 R 1 0 内の各サブ画素部 P X に対して共通して形成される。すなわち、陽極電極 1 5 2 は、前記隔壁 1 3 0 の上方において、複数の前記補助配線 1 2 1 及び前記陰極電極 1 2 2 に対向して形成される。

【 0 1 3 1 】

電源配線 1 1 0 は、陽極電圧（V D D）を、最終的に陽極電極 1 5 2 に供給するための配線である。電源配線 1 1 0 は、少なくとも表示領域 R 1 0 の周辺領域に設けられる。すなわち、表示領域 R 1 0 の前記周辺領域には、前記陽極電極 1 5 2 に電源供給するための電源配線 1 1 0 が設けられる。

40

【 0 1 3 2 】

前記電源配線 1 1 0 は、コンタクトプラグ 1 3 4 により、前記表示領域 R 1 0 の周辺領域に配置された補助配線 1 2 1 と電氣的に接続される。前記陽極電極 1 5 2 は、表示領域 R 1 0 内において、コンタクトプラグ 1 3 4、前記補助配線 1 2 1 及び前記電荷機能層 1 5 1 を介して前記電源配線 1 1 0 から電源（陽極電圧（V D D））の供給を受ける。すなわち、前記陽極電極 1 5 2 は、表示領域 R 1 0 内において、少なくとも前記電荷機能層 1 5 1 を介して前記電源配線 1 1 0 から電源供給を受ける。言い換えれば、前記陽極電極 1 5 2 は、前記陽極電極 1 5 2 の全領域において少なくとも前記電荷機能層 1 5 1 を介して前記電源配線 1 1 0 から電源供給を受ける。

50

【 0 1 3 3 】

また、図 6 B に示すように、前記表示領域 R 1 0 の周辺領域に配置された前記補助配線 1 2 1 は、前記表示領域 R 1 0 と前記表示領域 R 1 0 の周辺領域との境界付近に位置する隔壁 1 3 0 の下方を介して前記表示領域 R 1 0 内に配置された前記補助配線 1 2 1 と接続される。言い換えれば、補助配線 1 2 1 のうち表示領域 R 1 0 の周辺領域に位置する部分は、表示領域 R 1 0 と表示領域 R 1 0 の周辺領域との境界付近に位置する隔壁 1 3 0 の下方を介して、補助配線 1 2 1 のうち表示領域 R 1 0 内に位置する部分と接続される。表示領域 R 1 0 と表示領域 R 1 0 の周辺領域との境界付近に位置する隔壁 1 3 0 とは、隔壁 1 3 0 のうち、表示領域 R 1 0 と表示領域 R 1 0 の周辺領域との境界付近に位置する部分、すなわち、隔壁 1 3 0 の一部である。

10

【 0 1 3 4 】

また、前記表示領域 R 1 0 の周辺領域に配置された前記補助配線 1 2 1 は、前記表示領域 R 1 0 の周辺領域では前記陽極電極 1 5 2 と直接接続されていない。

【 0 1 3 5 】

図 6 B の B 1 の位置付近において、陽極電極 1 5 2 は、前記電荷機能層 1 5 1 を介して前記表示領域 R 1 0 内に配置された補助配線 1 2 1 と接続される。なお、電荷機能層 1 5 1 は、高抵抗な材料で形成される。そのため、電源配線 1 1 0 と、表示領域 R 1 0 の周縁部に位置するサブ画素部 P X 内の有機発光層 1 4 0 との間に流れる電流は、電流経路 L I 1 を経由して流れる。すなわち、当該電流は、高抵抗な電荷機能層 1 5 1 を経由する必要がある。補助配線 1 2 1 の配線抵抗は陽極電極 1 5 2 の配線抵抗よりも小さくなるよう設置されているため、陽極電極 1 5 2 の電位変動の主要因は補助配線 1 2 1 の配線抵抗となり、陽極電極 1 5 2 の電位の分布を大幅に均一化することができる。

20

【 0 1 3 6 】

有機発光層 1 4 0 は、正孔と電子とが再結合することにより発光する有機発光材料を主成分とする層である。有機発光層 1 4 0 は、発光素子 E L 1 の一部に相当する。有機発光層 1 4 0 は、各サブ画素部 P X に対応する開口部 H 1 1 内に形成される。有機発光層 1 4 0 は、陰極電極 1 2 2 上に形成される。すなわち、隔壁 1 3 0 に形成された複数の開口部 H 1 1 の各々には、有機発光層 1 4 0 が形成される。言い換えれば、有機発光層 1 4 0 は、前記隔壁 1 3 0 における前記陰極電極 1 2 2 上に形成された各前記開口部 H 1 1 内であって前記陰極電極 1 2 2 と前記陽極電極 1 5 2 との間に形成される。

30

【 0 1 3 7 】

電荷機能層 1 5 1 は、正孔輸送層、もしくは正孔注入層、もしくは正孔輸送層及び正孔注入層がこの順で積層された層である。すなわち、電荷機能層 1 5 1 は、導電層である陰極電極 1 2 2 や陽極電極 1 5 2 よりも高抵抗材料である。すなわち、前記電荷機能層 1 5 1 は、少なくとも正孔注入層又は正孔輸送層からなる。

【 0 1 3 8 】

電荷機能層 1 5 1 は、隔壁 1 3 0 に形成された複数の開口部を覆うように形成される。すなわち、電荷機能層 1 5 1 は、表示領域 R 1 0 内の各サブ画素部 P X に対応する有機発光層 1 4 0 の上部を覆うように形成される。すなわち、電荷機能層 1 5 1 は、複数の開口部 H 1 1 にそれぞれ形成される複数の有機発光層 1 4 0 に対して共通して形成される。また、電荷機能層 1 5 1 は、陽極電極 1 5 2 と隔壁 1 3 0 との間に形成される。すなわち、電荷機能層 1 5 1 は、前記陽極電極 1 5 2 と前記隔壁 1 3 0 との間において、前記複数の開口部に亘って各前記有機発光層 1 4 0 に対して共通して形成される。

40

【 0 1 3 9 】

また、P 型の駆動トランジスタ T 1 のソース電極は、発光素子 E L 1 のカソード（陰極電極 1 2 2 ）と電氣的に接続される。すなわち、前記 P 型 T F T （駆動トランジスタ T 1 ）のソース電極は、前記陰極電極 1 2 2 と電氣的に接続される。

【 0 1 4 0 】

前記有機発光層 1 4 0 は、例えば、図 5 の発光期間において前記 P 型 T F T （駆動トランジスタ T 1 ）の前記ソース電極とゲート電極との間の電圧（ V_{sg} ）に応じた電流が前

50

記陽極電極 1 5 2 から前記陰極電極 1 2 2 に流れることにより発光する。

【0141】

なお、前記表示領域 R 1 0 の中央領域における単位面積当たりの前記陽極電極 1 5 2 と前記補助配線 1 2 1 との接続抵抗を $R_{cont}(pix)$ とし、前記表示領域 R 1 0 の周縁領域における単位面積当たりの前記陽極電極 1 5 2 と前記補助配線 1 2 1 との接続抵抗を $R_{cont}(EDGE)$ とし、前記陽極電極 1 5 2 の抵抗を R_{ANO} とし、補助配線 1 2 1 の抵抗を R_{BUS} とした場合、下記式 3 の関係式が満たされる。

【0142】

$$R_{cont}(EDGE) + R_{ANO} \leq R_{cont}(pix) + R_{BUS} \quad \cdots (式3)$$

10

【0143】

式 3 の R_{ANO} 及び R_{BUS} は、それぞれ、以下の式 4 および式 5 により表現される。

【0144】

$$R_{ANO} = R_{\square}(ANO) \times n \quad \cdots (式4)$$

$$R_{BUS} = R_{\square}(BUS) \times L_{PIX} / W_{BUS} \times m \quad \cdots (式5)$$

【0145】

式 4 の $R_{\square}(ANO)$ は、カソードとしての陽極電極 1 5 2 のシート抵抗である。シート抵抗とは、陽極電極 1 5 2 の抵抗率を、陽極電極 1 5 2 の膜厚で除した値である。式 5 の $R_{\square}(BUS)$ は、補助配線 1 2 1 のシート抵抗である。補助配線 1 2 1 のシート抵抗は、補助配線 1 2 1 の抵抗率を、補助配線 1 2 1 の膜厚で除した値である。

20

【0146】

L_{PIX} は、画素ピッチである。すなわち、 L_{PIX} は、隣り合う 2 つの画素部 P X 1 0 の間の距離である。 W_{BUS} は、補助配線 1 2 1 の短手方向の幅である。

【0147】

また、前記補助配線 1 2 1 のシート抵抗と前記陽極電極 1 5 2 のシート抵抗を比較した場合、前記補助配線 1 2 1 を設置した効果を得るためには、下記式 6 の関係式が満たされる。

【0148】

$$R_{\square}(ANO) > R_{\square}(BUS) \quad \cdots (式6)$$

【0149】

すなわち、前記陽極電極 1 5 2 のシート抵抗の値は、前記補助配線 1 2 1 のシート抵抗の値より大きい。

30

【0150】

次に、式 4 の n 及び式 5 の m について説明する。

【0151】

図 7 は、陽極電極 1 5 2 及び補助配線 1 2 1 に関する式の一部を説明するための図である。図 7 (a) は、実施の形態 1 に係る電源配線 1 1 0 および補助配線 1 2 1 の構成を示す図である。電源配線 1 1 0 には、複数の補助配線 1 2 1 が電氣的に接続される。

【0152】

以下においては、表示領域 R 1 0 の上端の画素部 P X 1 0 を上端画素ともいう。また、以下においては、表示領域 R 1 0 の下端の画素部 P X 1 0 を下端画素ともいう。また、以下においては、表示領域 R 1 0 の左端の画素部 P X 1 0 を左端画素ともいう。また、以下においては、表示領域 R 1 0 の右端の画素部 P X 1 0 を右端画素ともいう。上端画素、下端画素、左端画素及び右端画素は、電源配線 1 1 0 に近接する画素である。

40

【0153】

以下においては、表示領域 R 1 0 内のある画素部 P X 1 0 を画素 A という。

【0154】

また、以下においては、画素 A から当該画素 A に最も近い上端画素までに配置される画素 (画素部 P X 1 0) の数を、上画素数という。また、以下においては、画素 A から当該画素 A に最も近い下端画素までに配置される画素の数を、下画素数という。また、以下に

50

おいては、画素 A から当該画素 A に最も近い左端画素までに配置される画素の数を、左画素数という。また、以下においては、画素 A から当該画素 A に最も近い右端画素までに配置される画素の数を、右画素数という。

【0155】

式 4 の n は、上画素数、下画素数、左画素数及び右画素数のうち、最小の数（整数）である。式 5 の m は、当該画素 A に最も近い補助配線 121 から当該補助配線 121 に沿って数えた際の上画素数、下画素数、左画素数及び右画素数のうち、最小の数（整数）である。なお、図 7 (a) の領域 R31 内に画素 A がある場合、 $m = n$ である。

【0156】

式 3 の関係式が満たされることにより、表示領域 R10 内のうち、画素に流れる電流が、高抵抗である前記陽極電極 152 よりも低抵抗である補助配線 121 に優先的に流れる。そのため、抵抗による電圧降下量を低減し、前記陽極電極 152 の電圧分布が均一化される。よって、表示領域 R10 内での表示ムラを低減できる。

【0157】

以下においては、表示領域 R10 の周辺領域を、単に、周辺領域 A ともいう。周辺領域 A は、表示領域 R10 外の領域である。

【0158】

図 6 A 及び図 6 B の線 L1 は、周辺領域 A における、陽極電極 152 の端の位置を示す。図 6 A 及び図 6 B の線 L2 は、周辺領域 A における、電荷機能層 151 の端の位置を示す。

【0159】

本実施の形態では、図 6 B に示すように、前記陽極電極 152 の端部及び前記電荷機能層 151 の端部は、前記表示領域 R10 と前記表示領域 R10 の周辺領域との境界付近に位置する前記隔壁 130 の上方に設けられている。

【0160】

具体的には、前記電荷機能層 151 の端部は、前記表示領域 R10 と前記表示領域 R10 の周辺領域との境界付近に位置する前記隔壁 130 上に設けられている。また、前記陽極電極 152 の端部は、前記電荷機能層 151 上に設けられている。すなわち、前記陽極電極 152 の端部は、前記表示領域 R10 と前記表示領域 R10 の周辺領域との境界付近に位置する前記隔壁 130 の上方に設けられている。言い換えれば、前記陽極電極 152 の端部及び前記電荷機能層 151 の端部は、前記表示領域 R10 と前記表示領域 R10 の周辺領域との境界付近に位置する前記隔壁 130 の上方まで延設されている。

【0161】

これにより、表示領域 R10 の周辺領域において陽極電極 152 と補助配線 121 とが直接接続される領域を無くすることができる。そのため、前記表示領域 R10 の周辺領域において、前記電荷機能層 151 を介さないで前記陽極電極 152 と前記補助配線 121 との間を電流が流れることがなくなる。即ち、前記陽極電極 152 と前記補助配線 121 との間を流れる電流は、前記電荷機能層 151 によるコンタクト抵抗を介することになる。

【0162】

ここで、電荷機能層 151 によるコンタクト抵抗とは、補助配線 121 と電荷機能層 151 とが接合された界面に生じる抵抗、陽極電極 152 と電荷機能層 151 とが接合された界面に生じる抵抗、および、電荷機能層 151 の電気抵抗である。

【0163】

従って、補助配線 121 の配線抵抗を陽極電極 152 の配線抵抗よりも小さくなるよう設定することにより、陽極電極 152 の電位変動の主要因を補助配線 121 の配線抵抗とすることができる。これにより、陽極電極 152 の電位の分布を大幅に均一化することができ、表示領域 R10 の中央領域及び周縁領域で生じる電流量の差を小さくできる。

【0164】

その結果、有機発光素子（発光素子 EL1）の駆動 TFT として P 型 TFT を用いた場合であって、かつ、共通電極を陽極電極とした場合においても、書込期間から発光期間へ

10

20

30

40

50

の移行による、コンデンサ C 1 0 に設定された電位差の圧縮率を、表示領域 R 1 0 の周縁領域および中央領域において同程度とすることができる。これにより、表示均一性への影響を小さく抑制できる。すなわち、共通電極としての陽極電極 1 5 2 の電圧分布の不均衡を改善し、表示劣化を抑制できる。

【 0 1 6 5 】

また、前記表示領域 R 1 0 の中央（図 2 の位置 C P）から前記陽極電極 1 5 2 の端までの距離は、前記表示領域 R 1 0 の中央から前記電荷機能層 1 5 1 の端までの距離より短い。

【 0 1 6 6 】

以下、具体的に説明する。ここで、表示領域 R 1 0 の面上において図 2 の位置 C P を通過する直線を直線 A という。直線 A 上における位置 C P から陽極電極 1 5 2 の端までの距離は、直線 A 上における位置 C P から当該陽極電極 1 5 2 の端の近傍に位置する、電荷機能層 1 5 1 の端までの距離より短い。すなわち、表示領域 R 1 0 の中央（位置 C P）を通過する直線 A 上における該中央から陽極電極 1 5 2 の端までの距離は、該直線 A 上における該中央から当該陽極電極 1 5 2 の端の近傍に位置する、電荷機能層 1 5 1 の端までの距離より短い。言い換えれば、直線 A 上における前記陽極電極 1 5 2 の端部は、当該陽極電極 1 5 2 の端部の近傍に位置する、直線 A 上における前記電荷機能層 1 5 1 の端部より前記表示領域 R 1 0 の中央（位置 C P）から近い位置に配置される。

【 0 1 6 7 】

また、前述したように、P 型の駆動トランジスタ T 1 のゲート電極と駆動トランジスタ T 1 のドレイン電極との間には少なくとも寄生容量 C 0 が存在する。すなわち、P 型 T F T（駆動トランジスタ T 1）のゲート電極と前記 P 型 T F T のドレイン電極との間には寄生容量 C 0 が存在する。

【 0 1 6 8 】

前記書込期間から前記発光期間に移行した場合、陽極電圧（V D D）の電位の下降により前記コンデンサ C 1 0 の他方の電極の電位が、表示領域 R 1 0 の中央領域よりも周縁領域においてより押し下げられ、前記 P 型 T F T（駆動トランジスタ T 1）のゲート電極と前記 P 型 T F T のドレイン電極との間の寄生容量 C 0 の存在により、前記コンデンサ C 1 0 の一方の電極の電位の押し下げは抑制される。

【 0 1 6 9 】

その結果、書込期間から発光期間への移行により、コンデンサ C 1 0 に設定された電位差が圧縮されるという現象が生ずる。

【 0 1 7 0 】

このような場合であっても、陽極電圧（V D D）の電位分布は補助配線によって決定され、より均一となっているため、コンデンサ C 1 0 に設定された電位差の圧縮率を、表示領域において均一化させ、表示劣化を抑制できる。

【 0 1 7 1 】

また、前述したように、前記表示領域 R 1 0 の周辺領域に配置された補助配線 1 2 1 は、前記表示領域 R 1 0 の周辺領域では前記陽極電極 1 5 2 と直接接続されていない。

【 0 1 7 2 】

そのため、前記表示領域 R 1 0 の周辺領域において前記陽極電極 1 5 2 の電圧と、前記表示領域 R 1 0 における前記陽極電極 1 5 2 の電圧は、共に高抵抗な前記電荷機能層 1 5 1 を介した電圧となる。

【 0 1 7 3 】

その結果、前記共通電極としての陽極電極 1 5 2 の電圧分布の不均衡を抑制し、表示劣化を防止できる。

【 0 1 7 4 】

また、前述したように、前記表示領域 R 1 0 の中央領域における単位面積当たりの前記陽極電極 1 5 2 と前記補助配線 1 2 1 との接続抵抗を $R_{cont(pixel)}$ とし、前記表示領域 R 1 0 の周縁領域における単位面積当たりの前記陽極電極 1 5 2 と前記補助配線 1

10

20

30

40

50

21との接続抵抗を $R_{cont(EDGE)}$ とし、前記陽極電極152の抵抗を R_{ANO} とし、補助配線121の抵抗を R_{BUS} とした場合、式3の関係式が満たされる。

【0175】

これにより、表示領域R10内のうち、画素に流れる電流が、高抵抗である前記陽極電極152よりも低抵抗である補助配線121に優先的に流れる。そのため、特に陽極電極152の抵抗による表示領域R10の周縁領域における電圧降下量の急激な変化を低減し、前記陽極電極152の電圧分布が均一化される。よって、表示領域R10内での表示ムラを低減できる。

【0176】

なお、前記有機発光層140を塗布方式により形成する場合、画素を区別する前記隔壁130の表面は撥液性を有しなければ、前記隔壁130は画素を区別する機能を果たさない。そのため、前述したように、前記隔壁130は、有機材料により構成される。また、前記隔壁130の表面は撥液処理がなされている。すなわち、前記隔壁130の表面は撥液性を有している。

【0177】

そのため、各色で異なるインク種を塗布する際に、インクが前記隔壁から溢れる最小量を大きくすることができ、隣接する色のインク同士が混ざって混色することを防止することができる。また、有機発光層140を塗布方式により形成する場合、塗布された有機発光層140の膜厚を均一に形成することができる。

【0178】

また、前述したように、隔壁130を構成する材料は、撥液性を有する有機材料であってもよい。この場合、前記隔壁130の表面は撥液処理がなされず、前記隔壁130は、撥液性を有する有機材料により構成されている。

【0179】

このように隔壁130が撥液性を有する有機材料によって構成されている場合でも、各色で異なるインク種を塗布する際に、インクが前記隔壁から溢れる最小量を大きくすることができ、隣接する色のインク同士が混ざって混色することを防止することができる。また、有機発光層140を塗布方式により形成する場合、塗布された有機発光層140の膜厚を均一に形成することができる。

【0180】

図8は、表示領域における特性の一例を示す図である。

【0181】

図8(a)の V_{drop} とは、陽極電圧 V_{DD} の、表示端電圧 V_{DD0} に対する表示領域内の電圧変動量である。すなわち、表示領域内の陽極電圧は、 $V_{DD0} + V_{drop}$ で表わされる。図8(a)の横軸は、表示領域R10における水平方向(行方向)の1ライン(以下、測定ラインともいう)に対応する。また、表示領域R10の垂直方向(列方向)においても、図8と同様の形状を持った電圧・電流分布となっている。

【0182】

すなわち、図8(a)は、測定ラインに対応する各発光素子EL1の降下電圧の変化を示す図である。表示端とは、表示領域R10の水平方向(行方向)における端を示す。表示中央とは、図2の位置CPに相当する。なお、図8(b)及び(c)の横軸も、図8(a)の横軸と同様である。

【0183】

特性線L21は、図19Bで説明した構成を有する比較技術(以下、比較技術Aともいう)の特性を示す。特性線L22は、本実施の形態の構成における特性を示す。

【0184】

図8(a)に示すように、本実施の形態は、比較技術Aよりも、表示端と表示中央とにおける降下電圧の変化量が小さいことがわかる。

【0185】

図8(b)は、測定ラインに対応する各駆動トランジスタT1のソース・ゲート間電圧

10

20

30

40

50

$V_s g$ の変化量の特性を示す図である。特性線 L 3 1 は、比較技術 A の特性を示す。特性線 L 3 2 は、本実施の形態の構成における特性を示す。図 8 (b) に示すように、本実施の形態は、比較技術 A よりも、表示端と表示中央とにおけるソース - ゲート間電圧の変化量の差が小さいことがわかる。

【 0 1 8 6 】

図 8 (c) は、測定ラインに対応する各サブ画素部 P X に流れる電流の特性を示す図である。特性線 L 4 1 は、比較技術 A の特性を示す。特性線 L 4 2 は、本実施の形態の構成における特性を示す。図 8 (c) に示すように、本実施の形態は、比較技術 A よりも、表示端と表示中央とにおけるサブ画素部に流れる電流の変化量が小さいことがわかる。

【 0 1 8 7 】

すなわち、図 8 により、本実施の形態は、比較技術 A よりも、表示バラツキが抑制されることがわかる。

【 0 1 8 8 】

なお、サブ画素部 P X の回路構成は、図 4 に示す構成に限定されない。例えば、サブ画素部 P X の回路構成は、図 9 に示す回路構成であってもよい。

【 0 1 8 9 】

図 9 の回路構成は、図 4 の回路構成と比較して、さらに制御線 2 2 3 , 2 2 4 がサブ画素部 P X に対応づけて設けられる点と、コンデンサ C 2 0 がさらに設けられる点異なる。なお、図 9 の回路は、駆動トランジスタ T 1 の閾値電圧 V_T を補償するための回路である。

【 0 1 9 0 】

図 9 に示す回路は、図 1 0 に示すタイミングチャートに従って動作する。

【 0 1 9 1 】

サブ画素部 P X の回路構成が、図 9 の回路構成であっても、表示領域 R 1 0 の端部付近の構成が、比較技術 A の構成である場合、前述したものと同様な課題が生じる。

【 0 1 9 2 】

しかしながら、本実施の形態では、サブ画素部 P X の回路構成が、図 9 の回路構成であっても、表示領域 R 1 0 の端部付近の構成を、図 6 B の構成とすることで、前述した効果を得ることができる。

【 0 1 9 3 】

なお、電源配線 1 1 0 及び補助配線 1 2 1 の構成は、図 7 (a) の構成に限定されない。例えば、図 7 (b) のように、表示パネル 1 0 0 に含まれる複数の補助配線 1 2 1 は、垂直方向のみに沿って配置されてもよい。この構成においても、前述の式 3 は満たされる。この場合、図 7 (b) の領域 R 3 2 内に画素 A がある場合、 $m \neq n$ である。

【 0 1 9 4 】

また、例えば、図 7 (c) のように、2 本の電源配線 1 1 0 が、表示領域 R 1 0 の 2 つの長辺を挟むように配置された構成であってもよい。なお、2 本の電源配線 1 1 0 は、垂直方向に沿った複数の補助配線 1 2 1 により、電氣的に接続される。この構成においても、前述の式 3 は満たされる。この場合、図 7 (c) の領域 R 3 3 内に画素 A がある場合、 $m = n$ である。

【 0 1 9 5 】

また、例えば、図 7 (d) のように、1 本の電源配線 1 1 0 が、表示領域 R 1 0 の 2 つの長辺のうちの一方の近傍に配置された構成であってもよい。なお、電源配線 1 1 0 には、垂直方向に沿った複数の補助配線 1 2 1 が電氣的に接続される。この構成においても、前述の式 3 は満たされる。この場合、図 7 (d) の領域 R 3 4 内に画素 A がある場合、 $m = n$ である。

【 0 1 9 6 】

< 実施の形態 1 の変形例 1 >

次に、実施の形態 1 の変形例 1 に係る構成について説明する。

【 0 1 9 7 】

10

20

30

40

50

図 1 1 は、表示領域 R 1 0 の端部付近の領域 R 2 0 を拡大した図である。

【 0 1 9 8 】

図 1 2 は、本発明の実施の形態 1 の変形例 1 に係る表示パネル 1 0 0 の一部の断面図である。具体的には、図 1 2 は、図 1 1 の A 1 - C 1 線に沿った、表示領域 R 1 0 の端部付近の断面図である。図 1 1 及び図 1 2 の線 L 1 は、周辺領域 A における、陽極電極 1 5 2 の端の位置を示す。図 1 1 及び図 1 2 の線 L 2 は、周辺領域 A における、電荷機能層 1 5 1 の端の位置を示す。

【 0 1 9 9 】

図 1 2 に示すように、実施の形態 1 の変形例 1 において、陽極電極 1 5 2 及び電荷機能層 1 5 1 の構成は、実施の形態 1 の図 6 B の構成と同様である。すなわち、前記表示領域 R 1 0 の中央（図 2 の位置 C P ）から前記陽極電極 1 5 2 の端までの距離は、前記表示領域 R 1 0 の中央から前記電荷機能層 1 5 1 の端までの距離より短い。具体的には、前述したように、表示領域 R 1 0 の中央（位置 C P ）を通過する直線 A 上における該中央から陽極電極 1 5 2 の端までの距離は、該直線 A 上における該中央から当該陽極電極 1 5 2 の端の近傍に位置する、電荷機能層 1 5 1 の端までの距離より短い。

【 0 2 0 0 】

また、前記陽極電極 1 5 2 の端部は、前記表示領域 R 1 0 と前記表示領域 R 1 0 の周辺領域との境界付近に位置する隔壁 1 3 0 の上方に設けられている。

【 0 2 0 1 】

また、電荷機能層 1 5 1 の端部は、前記表示領域 R 1 0 と前記表示領域 R 1 0 の周辺領域との境界付近に位置する隔壁 1 3 0 全体を覆うように延設されている。すなわち、表示領域 R 1 0 の周辺領域において、電荷機能層 1 5 1 の端部は、補助配線 1 2 1 と接続される。なお、表示領域 R 1 0 の周辺領域において、陽極電極 1 5 2 の端部は、補助配線 1 2 1 と接続されていない。

【 0 2 0 2 】

なお、図 1 2 の上記以外の構成は、図 6 B と同様なので詳細な説明は繰り返さない。

【 0 2 0 3 】

この実施の形態 1 の変形例 1 に係る構成においても、実施の形態 1 と同様な効果を得ることができる。すなわち、共通電極としての陽極電極 1 5 2 の電圧分布の不均衡を改善し、表示劣化を抑制できる。また、前記電荷機能層 1 5 1 の端部近傍において、前記電荷機能層 1 5 1 が前記陰極電極 1 5 2 に覆われている部分と覆われていない部分とが混在していても、同様の効果を得ることができる。

【 0 2 0 4 】

< 実施の形態 1 の変形例 2 >

次に、実施の形態 1 の変形例 2 に係る構成について説明する。

【 0 2 0 5 】

図 1 3 は、表示領域 R 1 0 の端部付近の領域 R 2 0 を拡大した図である。

【 0 2 0 6 】

図 1 4 は、本発明の実施の形態 1 の変形例 2 に係る表示パネル 1 0 0 の一部の断面図である。具体的には、図 1 4 は、図 1 3 の A 1 - C 1 線に沿った、表示領域 R 1 0 の端部付近の断面図である。図 1 3 及び図 1 4 の線 L 1 は、表示領域 R 1 0 の周縁領域における、陽極電極 1 5 2 の端の位置を示す。図 1 3 及び図 1 4 の線 L 2 は、表示領域 R 1 0 の周縁領域における、電荷機能層 1 5 1 の端の位置を示す。

【 0 2 0 7 】

図 1 4 に示すように、実施の形態 1 の変形例 2 において、陽極電極 1 5 2 及び電荷機能層 1 5 1 の構成は、実施の形態 1 の構成と同様である。すなわち、前記表示領域 R 1 0 の中央（図 2 の位置 C P ）から前記陽極電極 1 5 2 の端までの距離は、前記表示領域 R 1 0 の中央から前記電荷機能層 1 5 1 の端までの距離より短い。具体的には、前述したように、表示領域 R 1 0 の中央（位置 C P ）を通過する直線 A 上における該中央から陽極電極 1 5 2 の端までの距離は、該直線 A 上における該中央から当該陽極電極 1 5 2 の端の近傍に

位置する、電荷機能層 151 の端までの距離より短い。

【0208】

また、前記陽極電極 152 の端部及び前記電荷機能層 151 の端部は、表示領域 R10 の端部（周縁領域）に設けられている。

【0209】

なお、表示領域 R10 の端部（周縁領域）において、陽極電極 152 の端部は、補助配線 121 と接続されていない。

【0210】

なお、図 14 の上記以外の構成は、図 6B と同様なので詳細な説明は繰り返さない。

【0211】

この実施の形態 1 の変形例 2 に係る構成においても、実施の形態 1 と同様な効果を得ることができる。すなわち、共通電極としての陽極電極 152 の電圧分布の不均衡を改善し、表示劣化を抑制できる。また、前記電荷機能層 151 の端部近傍において、前記電荷機能層 151 が前記陰極電極 152 に覆われている部分と覆われていない部分とが混在していても、同様の効果を得ることができる。

【0212】

< 実施の形態 1 の変形例 3 >

次に、実施の形態 1 の変形例 3 に係る構成について説明する。

【0213】

図 15 は、表示領域 R10 の端部付近の領域 R20 を拡大した図である。

【0214】

図 16 は、本発明の実施の形態 1 の変形例 3 に係る表示パネル 100 の一部の断面図である。具体的には、図 16 は、図 15 の A1 - C1 線に沿った、表示領域 R10 の端部付近の断面図である。図 15 及び図 16 の線 L1 は、周辺領域 A における、陽極電極 152 の端の位置を示す。図 15 及び図 16 の線 L2 は、周辺領域 A における、電荷機能層 151 の端の位置を示す。

【0215】

図 16 に示すように、実施の形態 1 の変形例 3 において、陽極電極 152 及び電荷機能層 151 の構成は、実施の形態 1 の構成と同様である。すなわち、前記表示領域 R10 の中央（図 2 の位置 CP）から前記陽極電極 152 の端までの距離は、前記表示領域 R10 の中央から前記電荷機能層 151 の端までの距離より短い。具体的には、前述したように、表示領域 R10 の中央（位置 CP）を通過する直線 A 上における該中央から陽極電極 152 の端までの距離は、該直線 A 上における該中央から当該陽極電極 152 の端の近傍に位置する、電荷機能層 151 の端までの距離より短い。

【0216】

また、前記陽極電極 152 の端部及び前記電荷機能層 151 の端部は、前記表示領域 R10 と前記表示領域 R10 の周辺領域との境界付近に位置する隔壁 130 全体を覆うように延設されている。

【0217】

なお、表示領域 R10 の周辺領域において、陽極電極 152 の端部は、補助配線 121 と接続されていない。

【0218】

なお、図 16 の上記以外の構成は、図 6B と同様なので詳細な説明は繰り返さない。

【0219】

この実施の形態 1 の変形例 3 に係る構成においても、実施の形態 1 と同様な効果を得ることができる。すなわち、共通電極としての陽極電極 152 の電圧分布の不均衡を改善し、表示劣化を抑制できる。

【0220】

また、前記表示領域 R10 の周辺領域に配置された補助配線 121 は、前記表示領域 R10 の周辺領域では前記陽極電極 152 と直接接続されていない。

10

20

30

40

50

【 0 2 2 1 】

そのため、前記表示領域 R 1 0 の周辺領域において前記補助配線 1 2 1 と前記陽極電極 1 5 2 との間に設定される電圧と、前記表示領域 R 1 0 において前記補助配線 1 2 1 と前記陽極電極 1 5 2 との間に設定される電圧とは、共に前記電荷機能層 1 5 1 を介した電圧となる。その結果、前記共通電極としての陽極電極 1 5 2 の電圧分布の不均衡を抑制し、表示劣化を防止できる。また、前記電荷機能層 1 5 1 の端部近傍において、前記電荷機能層 1 5 1 が前記陰極電極 1 5 2 に覆われている部分と覆われていない部分とが混在していても、同様の効果を得ることができる。

【 0 2 2 2 】

(表示装置の外観図)

10

図 1 7 は、表示パネル 1 0 0 を備える表示装置 1 0 0 0 の外観図である。

【 0 2 2 3 】

以上、本発明における表示装置について、実施の形態に基づいて説明したが、本発明は、これらの実施の形態に限定されるものではなく、例えば、電荷機能層 1 5 1 及び前記陽極電極 1 5 2 の端部の位置は、上記実施の形態およびその変形例の組合せであってもよい。本発明の趣旨を逸脱しない限り、当業者が思いつく各種変形を本実施の形態に施したものの、あるいは異なる実施の形態における構成要素を組み合わせる構築される形態も、本発明の範囲内に含まれる。

【 0 2 2 4 】

また、本発明は共通電極の電圧分布の不均衡により、画素電流が変動するような画素構成であれば適用が可能である。例えば、駆動 T F T が N 型 T F T であっても成立する。N 型 T F T が飽和領域動作している場合でも、画素電流は駆動 T F T のソース・ドレイン間の電圧に依存し、共通電極の電圧分布の不均衡は駆動 T F T のソース・ドレイン間の電圧を変動させ、結果として画素電流を不均一化させる。よって共通電極の電圧分布の均一性を改善すれば、画素電流を均一化させることが可能となり、表示品位を改善することができる。

20

【 0 2 2 5 】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

30

【 産業上の利用可能性 】

【 0 2 2 6 】

本発明は、共通電極の電圧分布の不均衡を改善し、表示劣化を抑制できる有機 E L 表示パネル及び有機 E L 表示装置として、利用することができる。

【 符号の説明 】

【 0 2 2 7 】

1 0 0 表示パネル
 1 1 0 , 1 1 0 J 電源配線
 1 2 1 , 1 2 1 J 補助配線
 1 2 2 , 1 2 2 J ' , 1 5 2 J 陰極電極
 1 2 2 J , 1 5 2 , 1 5 2 J ' 陽極電極
 1 3 0 , 1 3 0 J 隔壁
 1 3 1 , 1 3 1 J 層間絶縁膜
 1 3 2 , 1 3 2 J T F T 層
 1 3 3 , 1 3 3 J 基板
 1 3 4 , 1 3 4 J コンタクトプラグ
 1 4 0 , 1 4 0 J 有機発光層
 1 5 1 , 1 5 1 J 電荷機能層
 1 5 2 陽極電極
 2 0 0 走査線駆動回路

40

50

300 データ線駆動回路

1000 表示装置

C0 寄生容量

C10 コンデンサ

EL1, EL9 発光素子

H10, H11 開口部

PX, PX.R, PX.G, PX.B, PX9 サブ画素部

PX10 画素部

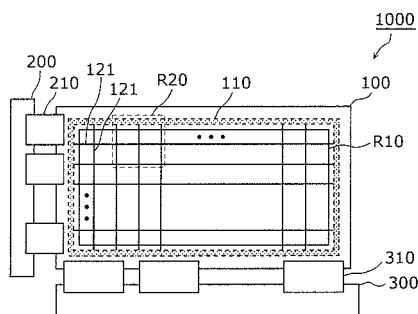
R10 表示領域

T1 駆動トランジスタ

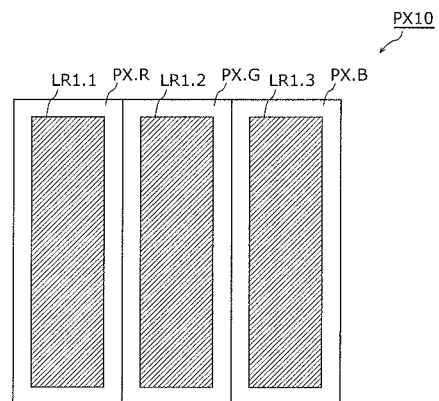
T2, T3, T4 スイッチングトランジスタ

10

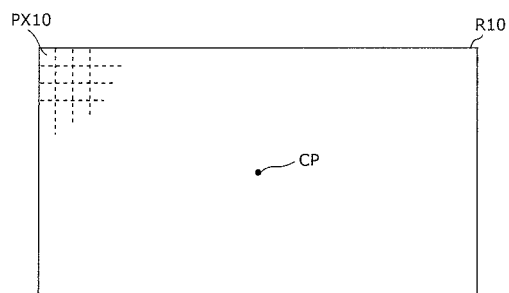
【図1】



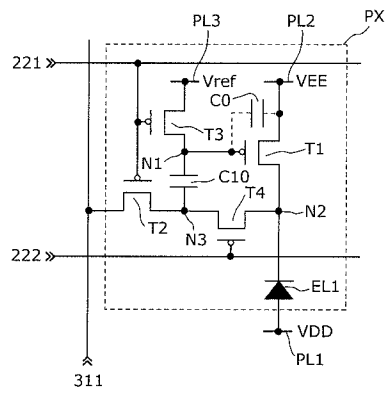
【図3】



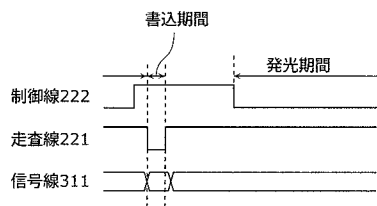
【図2】



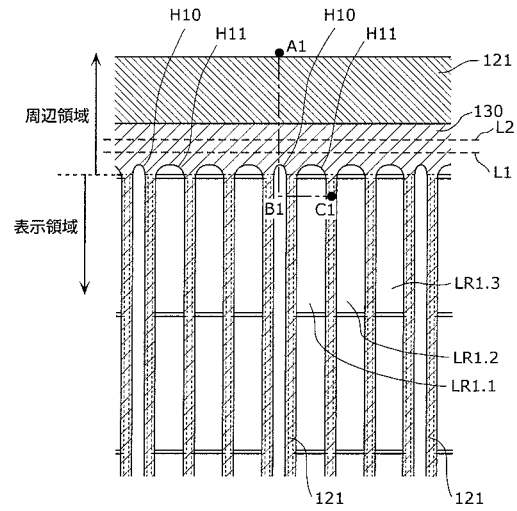
【図 4】



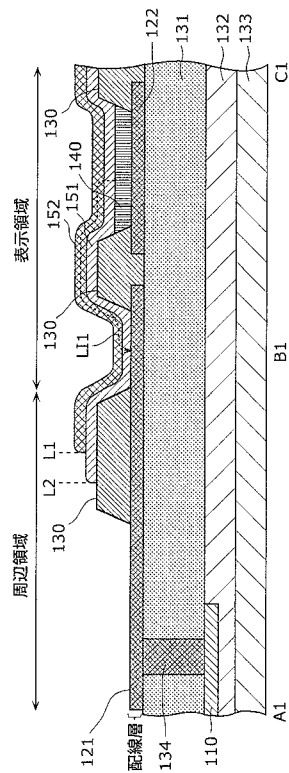
【図 5】



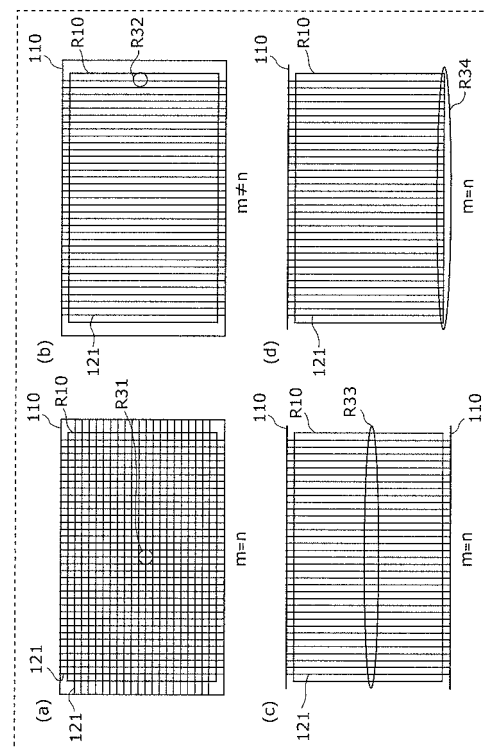
【図 6 A】



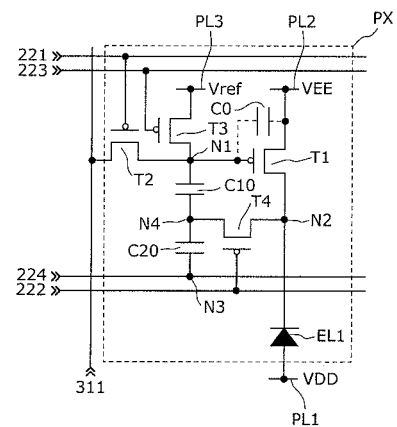
【図 6 B】



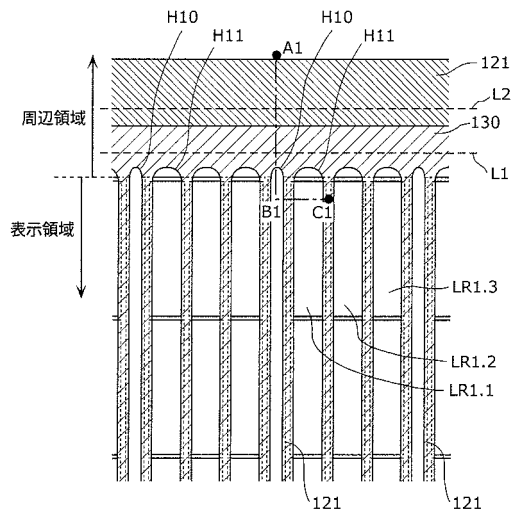
【図 7】



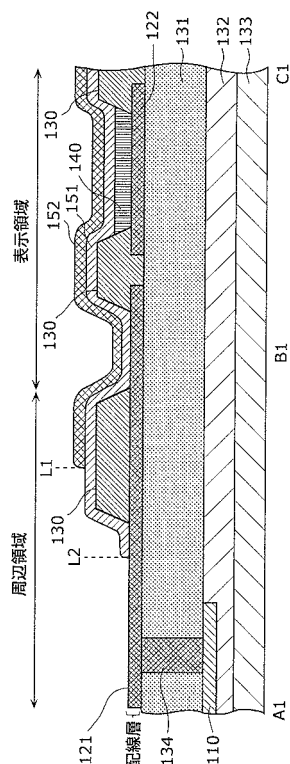
【 図 9 】



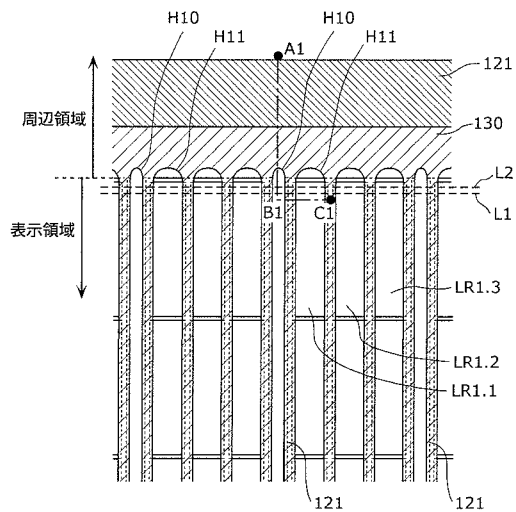
【 ㊦ 1 1 】



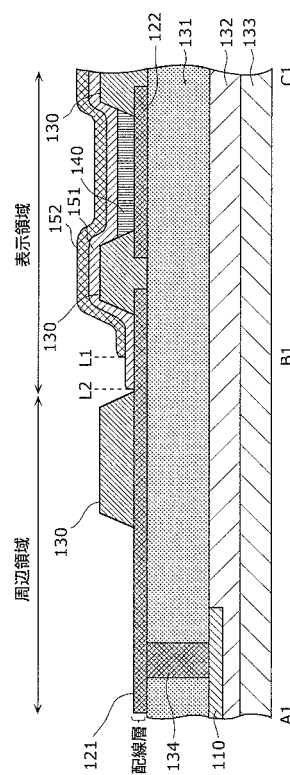
【 図 1 2 】



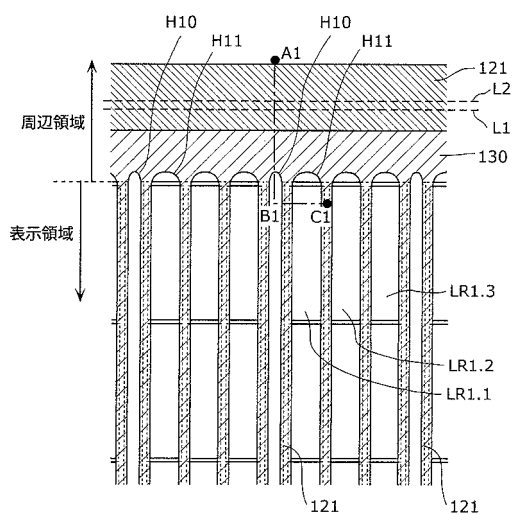
【 図 1 3 】



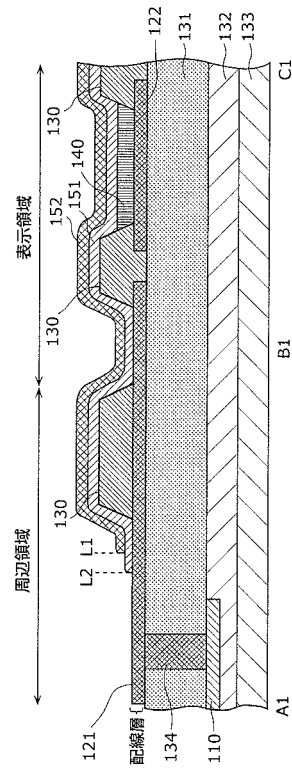
【 図 1 4 】



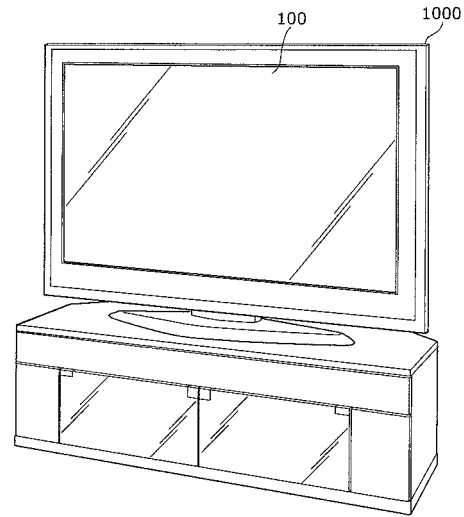
【 図 1 5 】



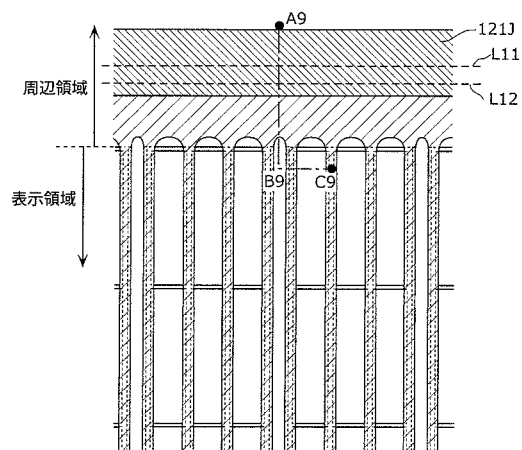
【図 16】



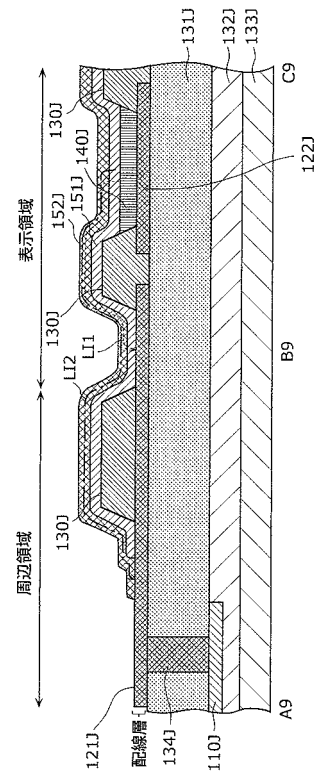
【図 17】



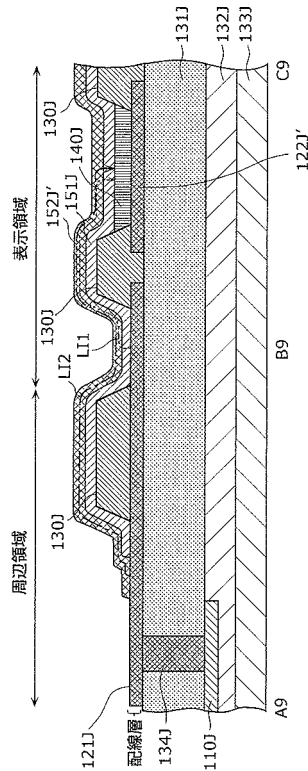
【図 18】



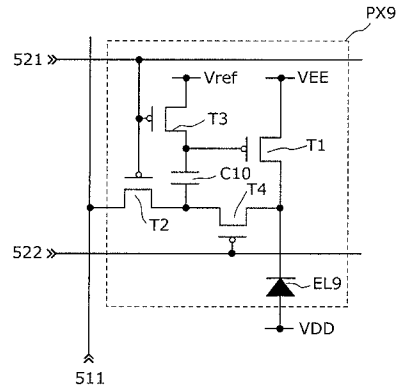
【図 19 A】



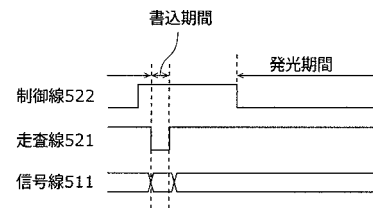
【 図 1 9 B 】



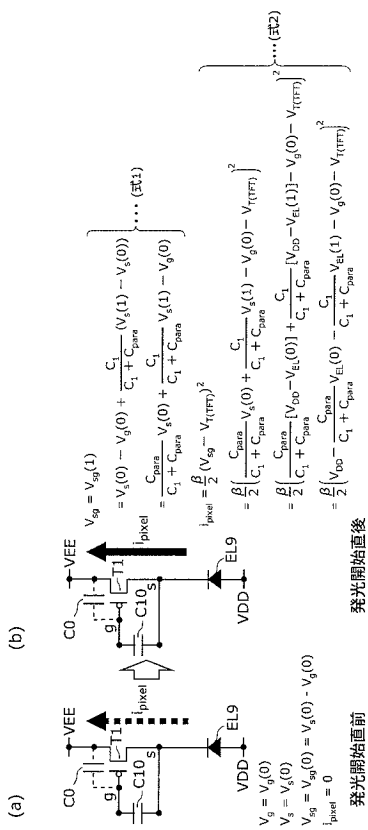
【 図 2 0 】



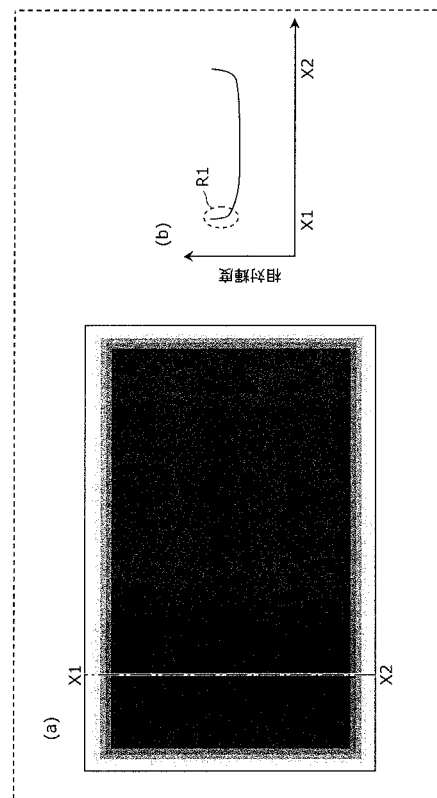
【 図 2 1 】



【 図 2 2 】



【 図 2 3 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/007012

A. CLASSIFICATION OF SUBJECT MATTER

H01L51/50(2006.01) i, G09F9/30(2006.01) i, H01L27/32(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L51/50, G09F9/30, H01L27/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-29208 A (Semiconductor Energy Laboratory Co., Ltd.),	1-3, 6-8, 10,
Y	10 February 2011 (10.02.2011), paragraphs [0022], [0083], [0084]; fig. 5 & US 2005/0012454 A1 & US 2007/0205718 A1 & US 2009/0286445 A1	11, 14 4, 5, 9, 12, 13
Y	JP 2003-91260 A (Semiconductor Energy Laboratory Co., Ltd.), 28 March 2003 (28.03.2003), paragraphs [0092], [0093] & US 2003/0011584 A1 & US 2006/0066530 A1 & TW 554558 B & KR 10-2003-0007203 A & CN 1397922 A & SG 119161 A & SG 148032 A	4, 5

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
21 December, 2012 (21.12.12)Date of mailing of the international search report
08 January, 2013 (08.01.13)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/007012

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-55116 A (Seiko Epson Corp.), 11 March 2010 (11.03.2010), paragraphs [0073], [0074] & US 2004/0095338 A1 & US 2006/0290617 A1 & US 2010/0123707 A1 & TW 232423 B & KR 10-2004-0019915 A & KR 10-2006-0004615 A & KR 10-2006-0110245 A & KR 10-2007-0029769 A & CN 1494048 A	4, 5
Y	JP 2004-207217 A (Sony Corp.), 22 July 2004 (22.07.2004), paragraph [0014]; fig. 1 & US 2004/0160170 A1 & US 2007/0190887 A1 & TW 232702 B & KR 10-2004-0051524 A & CN 1535085 A	9
Y	JP 2011-171134 A (Panasonic Corp.), 01 September 2011 (01.09.2011), paragraph [0040] (Family: none)	12, 13
A	JP 2007-73499 A (Semiconductor Energy Laboratory Co., Ltd.), 22 March 2007 (22.03.2007), fig. 1 & US 2007/0029929 A1 & EP 1753029 A2 & CN 1913171 A	1-14
A	WO 2010/070798 A1 (Panasonic Corp.), 24 June 2010 (24.06.2010), fig. 1B & US 2010/0302221 A1 & CN 101911832 A & KR 10-2010-0095518 A	1-14

国際調査報告		国際出願番号 PCT/J P 2 0 1 2 / 0 0 7 0 1 2	
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. H01L51/50(2006.01)i, G09F9/30(2006.01)i, H01L27/32(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. H01L51/50, G09F9/30, H01L27/32			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2012年 日本国実用新案登録公報 1996-2012年 日本国登録実用新案公報 1994-2012年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
X	J P 2 0 1 1 - 2 9 2 0 8 A (株式会社半導体エネルギー研究所) 2 0 1 1 . 0 2 . 1 0、段落【0022】、【0083】、【0084】、図5 & US 2005/0012454 A1 & US 2007/0205718 A1 & US 2009/0286445 A1	1-3、6-8、 10、11、1 4	
Y		4、5、9、1 2、13	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 21.12.2012		国際調査報告の発送日 08.01.2013	
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 中山 佳美 電話番号 03-3581-1101 内線 3271	

国際調査報告		国際出願番号 PCT/J P 2012/007012
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	J P 2003-91260 A (株式会社半導体エネルギー研究所) 2003.03.28、段落【0092】、【0093】 & US 2003/0011584 A1 & US 2006/0066530 A1 & TW 554558 B & KR 10-2003-0007203 A & CN 1397922 A & SG 119161 A & SG 148032 A	4、5
Y	J P 2010-55116 A (セイコーエプソン株式会社) 2010.03.11、段落【0073】、【0074】 & US 2004/0095338 A1 & US 2006/0290617 A1 & US 2010/0123707 A1 & TW 232423 B & KR 10-2004-0019915 A & KR 10-2006-0004615 A & KR 10-2006-0110245 A & KR 10-2007-0029769 A & CN 1494048 A	4、5
Y	J P 2004-207217 A (ソニー株式会社) 2004.07.22、段落【0014】、図1 & US 2004/0160170 A1 & US 2007/0190887 A1 & TW 232702 B & KR 10-2004-0051524 A & CN 1535085 A	9
Y	J P 2011-171134 A (パナソニック株式会社) 2011.09.01、段落【0040】 (ファミリーなし)	12、13
A	J P 2007-73499 A (株式会社半導体エネルギー研究所) 2007.03.22、図1 & US 2007/0029929 A1 & EP 1753029 A2 & CN 1913171 A	1-14
A	WO 2010/070798 A1 (パナソニック株式会社) 2010.06.24、図1B & US 2010/0302221 A1 & CN 101911832 A & KR 10-2010-0095518 A	1-14

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	有机EL显示面板和有机EL显示装置		
公开(公告)号	JPWO2013069233A1	公开(公告)日	2015-04-02
申请号	JP2013542827	申请日	2012-11-01
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	小野 晋也 戎野 浩平		
发明人	小野 晋也 戎野 浩平		
IPC分类号	H05B33/26 H01L51/50 H05B33/12 H05B33/22		
CPC分类号	H01L27/32 H01L27/3246 H01L27/3276 H01L51/5212		
FI分类号	H05B33/26.Z H05B33/14.A H05B33/12.B H05B33/22.Z H05B33/22.C		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC45 3K107/DD37 3K107/DD71 3K107/DD89 3K107/DD96 3K107/EE04 3K107/FF04 3K107/FF15		
代理人(译)	新居 広守		
优先权	2011243567 2011-11-07 JP		
外部链接	Espacenet		

摘要(译)

在分隔壁 (130) 上方, 形成为与多个阴极电极 (122) 面对的阳极 (152) 和穿过分隔壁 (130) 中形成的多个开口面对的每个有机发光层 (140)。) 和共同形成的电荷功能层 (151)。从显示区域 (R10) 的中心到阳极电极 (152) 的端部的距离比从显示区域 (R10) 的中心到电荷功能层 (151) 的端部的距离短。

