

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2019-526896

(P2019-526896A)

(43) 公表日 令和1年9月19日(2019.9.19)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/26 (2006.01)	H05B 33/26 Z	3K107
G09F 9/30 (2006.01)	G09F 9/30 336	5C080
G09G 3/20 (2006.01)	G09F 9/30 365	5C094
G09G 3/3225 (2016.01)	G09G 3/20 680H	5C380
H01L 51/50 (2006.01)	G09G 3/20 624B	
審査請求 有 予備審査請求 未請求 (全 18 頁) 最終頁に続く		

(21) 出願番号 特願2019-510633 (P2019-510633)
 (86) (22) 出願日 平成29年9月12日 (2017.9.12)
 (85) 翻訳文提出日 平成31年2月21日 (2019.2.21)
 (86) 国際出願番号 PCT/US2017/051156
 (87) 国際公開番号 W02018/057348
 (87) 国際公開日 平成30年3月29日 (2018.3.29)
 (31) 優先権主張番号 62/398,749
 (32) 優先日 平成28年9月23日 (2016.9.23)
 (33) 優先権主張国・地域又は機関
 米国 (US)
 (31) 優先権主張番号 15/370,297
 (32) 優先日 平成28年12月6日 (2016.12.6)
 (33) 優先権主張国・地域又は機関
 米国 (US)

(71) 出願人 503260918
 アップル インコーポレイテッド
 Apple Inc.
 アメリカ合衆国 95014 カリフォル
 ニア州 クパチーノ アップル パーク
 ウェイ ワン
 One Apple Park Way,
 Cupertino, Californ
 ia 95014, U. S. A.
 (74) 代理人 100076428
 弁理士 大塚 康徳
 (74) 代理人 100115071
 弁理士 大塚 康弘
 (74) 代理人 100112508
 弁理士 高柳 司郎

最終頁に続く

(54) 【発明の名称】 電源メッシュを有するディスプレイ

(57) 【要約】

有機発光ダイオードディスプレイが、画素のアレイを有することができる。画素はそれぞれ、それぞれのアノードを備えた有機発光ダイオードを有することができ、基板上に形成された薄膜トランジスタ回路から形成することができる。電源電圧を薄膜回路へ分散させるために、メッシュ状の経路を使用することができる。メッシュ状の経路は、交差する水平に延びる線及び垂直に延びる線を有することができる。水平に延びる線は、アノードに重畳しないジグザグの金属線とすることができる。垂直に延びる線は、アノードに重畳するまっすぐな垂直の金属線とすることができる。これらの画素は、異なる色の画素を含むことができる。異なる色の画素のアノードが垂直に延びる線に類似の量だけ重畳することによって、ディスプレイ色の角度に依存する偏移を最小にすることができる。

【選択図】 図6

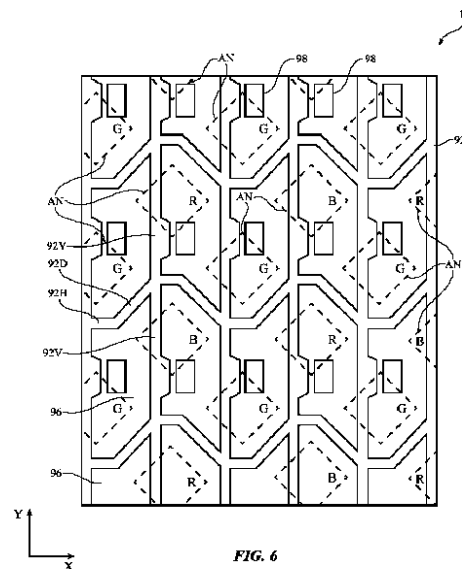


FIG. 6

【特許請求の範囲】

【請求項 1】

基板と、

前記基板上に位置している画素のアレイであって、各画素が電源電圧を受信するように構成されており、各画素がアノードを備えた発光ダイオードを有している、画素のアレイと、

前記アノードが形成された平坦化層と、

水平に延びるジグザグの金属線及び垂直に延びる線から形成されたメッシュ状の電源分配経路と、を備えており、前記アノードが前記垂直に延びる線に重畳している、有機発光ダイオードディスプレイ。

10

【請求項 2】

各画素が、正電源端子及び接地電源端子を有しており、前記メッシュ状の電源分配経路が、前記画素の前記正電源端子に結合された正電源分配経路である、請求項 1 に記載の有機発光ダイオードディスプレイ。

【請求項 3】

各アノードが、前記垂直に延びる線に対して対角線的に延びている縁部を備えたダイヤモンドの形状を有している、請求項 2 に記載の有機発光ダイオードディスプレイ。

【請求項 4】

前記垂直に延びる線がそれぞれ、それぞれの垂直に延びるまっすぐな金属線である、請求項 3 に記載の有機発光ダイオードディスプレイ。

20

【請求項 5】

前記画素が、異なる色の画素を含んでおり、前記画素がそれぞれ、前記垂直に延びるまっすぐな金属線とのそれぞれの重畳面積を特徴とし、前記異なる色の画素の前記重畳面積が、20%未満だけ異なる、請求項 4 に記載の有機発光ダイオードディスプレイ。

【請求項 6】

前記異なる色の画素の前記重畳面積が、10%未満だけ異なる、請求項 5 に記載の有機発光ダイオードディスプレイ。

【請求項 7】

前記水平に延びるジグザグの金属線が、どのアノードにも重畳していない、請求項 5 に記載の有機発光ダイオードディスプレイ。

30

【請求項 8】

前記基板上に位置している薄膜トランジスタを更に備えており、前記薄膜トランジスタが、第 1 の金属層から形成されたソースドレイン端子を有しており、ポリマー層が前記第 1 の金属層に重畳しており、前記メッシュ状の電力分配経路が、前記ポリマー層と前記平坦化層との間に介在している、請求項 1 に記載の有機発光ダイオードディスプレイ。

【請求項 9】

前記水平に延びるジグザグの金属線が、前記アノードに重畳していない、請求項 1 に記載の有機発光ダイオードディスプレイ。

【請求項 10】

それぞれの水平に延びるジグザグの金属線が、1 対の前記アノードの対向する対角線縁部間に少なくとも 1 つの対角線セグメントを有している、請求項 9 に記載の有機発光ダイオードディスプレイ。

40

【請求項 11】

基板と、

前記基板上に位置している画素のアレイであって、各画素が電源電圧を受信するように構成されており、各画素がアノードを備えた発光ダイオードを有している、画素のアレイと、

第 1 及び第 2 のポリマー層と、

前記第 1 のポリマー層と前記第 2 のポリマー層との間に位置しており、前記電源電圧を前記画素のアレイへ分散させるメッシュ状の正電源分配経路とを備えており、各アノード

50

が、前記メッシュ状の正電源分配経路とのそれぞれの重畳面積を特徴とし、前記画素の前記重畳面積が30%未満だけ異なる、有機発光ダイオードディスプレイ。

【請求項12】

前記画素が、異なる色の画素を含んでおり、前記異なる色の画素の前記重畳面積が、10%未満だけ異なる、請求項11に記載の有機発光ダイオードディスプレイ。

【請求項13】

前記メッシュ状の電源分配経路が、交差する水平に延びる金属線及び垂直に延びる金属線を含んでいる、請求項11に記載の有機発光ダイオードディスプレイ。

【請求項14】

前記アノードが、前記垂直に延びる金属線に重畳しており、前記水平に延びる金属線に重畳していない、請求項13に記載の有機発光ダイオードディスプレイ。

10

【請求項15】

前記垂直に延びる金属線が、垂直に延びるまっすぐな金属線である、請求項14に記載の有機発光ダイオードディスプレイ。

【請求項16】

前記水平に延びる金属線が、前記垂直に延びるまっすぐな金属線に対してゼロでない角度で延びる対角線セグメントを含んでいる、請求項15に記載の有機発光ダイオードディスプレイ。

【請求項17】

前記アノードが、ダイヤモンド形の金属領域から形成されており、前記対角線セグメントがそれぞれ、1対の前記ダイヤモンド形の金属領域の対向する対角線縁部間に延びている、請求項16に記載の有機発光ダイオードディスプレイ。

20

【請求項18】

基板と、

前記基板上に位置している薄膜回路と、

前記薄膜回路上に位置している第1及び第2のポリマー平坦化層と、

前記第1のポリマー平坦化層と前記第2のポリマー平坦化層との間に位置しており、正電源電圧を前記薄膜回路へ分散させるメッシュ状の正電源分配経路を形成しているパターン化した金属層と、

有機発光ダイオードのアレイであって、各有機発光ダイオードが前記第2のポリマー平坦化層上にそれぞれのアノードを有している、有機発光ダイオードのアレイと、を備えた有機発光ダイオードディスプレイ。

30

【請求項19】

前記メッシュ状の正電源分配経路が、交差する前記アノードに重畳していない水平に延びる線及び前記アノードに重畳している垂直に延びる線の格子を有している、請求項18に記載の有機発光ダイオードディスプレイ。

【請求項20】

前記水平に延びる線がジグザグの金属線であり、前記垂直に延びる線がまっすぐな金属線である、請求項19に記載の有機発光ダイオードアレイ。

【発明の詳細な説明】

40

【技術分野】

【0001】

本出願は、全体として参照により本明細書に組み込まれている、2016年12月6日出願の米国特許出願公開第15/370,297号及び2016年9月23日出願の米国特許仮出願第62/398,749号の優先権を主張する。

本出願は、概して、電子デバイスに関し、より詳細には、有機発光ダイオードディスプレイを有する電子デバイスに関する。

【背景技術】

【0002】

電子デバイスは、多くの場合、ディスプレイを含む。例えば、電子デバイスは、有機発

50

光ダイオード画素に基づく有機発光ダイオードディスプレイを有することができる。各画素は、それぞれの発光ダイオードを含む画素回路を有することができる。画素回路内の薄膜トランジスタ回路を使用して、その画素内の発光ダイオードへの電流の印加を制御することができる。薄膜トランジスタ回路は、駆動トランジスタを含むことができる。画素回路内の駆動トランジスタ及び発光ダイオードは、正電源と接地電源との間に直列結合することができる。

【0003】

電源信号などの有機発光ダイオードディスプレイ内の信号は、これらの信号を分散させるために使用される導電経路内の抵抗損失による望ましくない電圧降下を受けることがある。注意が払われなかった場合、これらの電圧降下は、有機発光ダイオードディスプレイの満足のいく動作の妨げになる可能性がある。また、満足のいくディスプレイ性能を確実にしながらディスプレイ内で信号を分散させるように経路を構成する上でも、難題が生じる可能性がある。

【発明の概要】

【0004】

有機発光ダイオードディスプレイは、画素のアレイを有することができる。これらの画素は、有機発光ダイオードから形成することができる。各発光ダイオードは、アノード及びカソードを有することができる。

【0005】

電源電圧を薄膜回路へ分散させるために、メッシュ状の経路を使用することができる。メッシュ状の経路は、交差する水平に延びる線及び垂直に延びる線を有することができる。水平に延びる線は、発光ダイオードのアノードに重畳しないジグザグの金属線とすることができる。垂直に延びる線は、アノードに重畳するまっすぐな垂直の金属線とすることができる。

【0006】

これらの画素は、異なる色の画素を含むことができる。異なる色の画素のアノードが垂直に延びる線に類似の量だけ重畳することを確実にすることによって、視野角に応じたディスプレイ色の偏移を最小にすることができる。

【図面の簡単な説明】

【0007】

【図1】一実施形態によるディスプレイを有する例示的な電子デバイスの図である。

【0008】

【図2】一実施形態による例示的な有機発光ダイオード画素回路の図である。

【0009】

【図3】一実施形態による例示的な有機発光ダイオードディスプレイの図である。

【0010】

【図4】一実施形態による例示的な有機発光ダイオードディスプレイの活性領域の一部分の側断面図である。

【0011】

【図5】一実施形態による画素の一部分の側断面図である。

【0012】

【図6】一実施形態によるディスプレイ内の電源分配経路に使用することができる例示的なメッシュパターンを示す図である。

【発明を実施するための形態】

【0013】

有機発光ダイオードディスプレイを備えることができるタイプの例示的な電子デバイスが、図1に示されている。電子デバイス10は、ラップトップコンピュータ、組み込み型コンピュータを含むコンピュータモニタ、タブレットコンピュータ、セルラー電話機、メディアプレーヤ、又は他のハンドヘルド型若しくはポータブル型の電子デバイスなどのコンピューティングデバイス、腕時計型デバイス、ペンダント型デバイス、ヘッドホン型若

10

20

30

40

50

しくはイヤホン型デバイス、眼鏡若しくはユーザの頭部に装着される他の機器内に組み込まれたデバイス、又は他のウェアラブル若しくは小型のデバイスなどのより小さいデバイス、ディスプレイ、組み込み型コンピュータを含むコンピュータディスプレイ、組み込み型コンピュータを含まないコンピュータディスプレイ、ゲーミングデバイス、ナビゲーションデバイス、キオスク若しくは自動車内にディスプレイを有する電子機器が取り付けられたシステムなどの組み込み型システム、あるいは他の電子機器とすることができる。

【0014】

図1に示すように、電子デバイス10は、制御回路16を有することができる。制御回路16は、デバイス10の動作を支持する記憶及び処理回路を含むことができる。記憶及び処理回路は、ハードディスクドライブ記憶、不揮発性メモリ（例えば、フラッシュメモリ又はソリッドステートドライブを形成するように構成された他の電氣的プログラマブル読出し専用メモリ）、揮発性メモリ（例えば、静的又は動的ランダムアクセスメモリ）などの記憶を含むことができる。制御回路16内の処理回路は、デバイス10の動作を制御するために使用することができる。処理回路は、1つ以上のマイクロプロセッサ、マイクロコントローラ、デジタル信号プロセッサ、ベースバンドプロセッサ、電力管理ユニット、音声チップ、特定用途向け集積回路などに基づくことができる。

【0015】

入出力デバイス12などのデバイス10内の入出力回路は、デバイス10へデータを供給することを可能にし、デバイス10から外部デバイスへデータを提供することを可能にするために使用することができる。入出力デバイス12は、ボタン、ジョイスティック、スクロールホイール、タッチパッド、キーパッド、キーボード、マイクロフォン、スピーカ、トーンジェネレータ、振動器、カメラ、センサ、発光ダイオード、及び他の状態標識、データポートなどを含むことができる。ユーザは、入出力デバイス12を介してコマンドを供給することによってデバイス10の動作を制御することができ、入出力デバイス12の出力リソースを使用してデバイス10からの状態情報及び他の出力を受信することができる。

【0016】

入出力デバイス12は、ディスプレイ14などの1つ以上のディスプレイを含むことができる。ディスプレイ14は、ユーザからのタッチ入力を集めるタッチセンサを含むタッチスクリーンディスプレイとすることができ、又はディスプレイ14は、タッチセンシティブでなくてもよい。ディスプレイ14に対するタッチセンサは、容量性タッチセンサ電極のアレイ、音響タッチセンサ構造、抵抗性タッチ構成要素、力ベースのタッチセンサ構造、光ベースのタッチセンサ、又は他の好適なタッチセンサ配置に基づくことができる。ディスプレイ14に対するタッチセンサは、ディスプレイ14の画素を有する共通のディスプレイ基板上に形成された電極から形成することができ、又はディスプレイ14の画素に重畳する別個のタッチセンサパネルから形成することができる。所望であれば、ディスプレイ14は、タッチセンシティブでなくてもよい（すなわち、タッチセンサを省略することができる）。

【0017】

制御回路16は、オペレーティングシステムコード及びアプリケーションなどのソフトウェアをデバイス10上で走らせるために使用することができる。デバイス10の動作中、制御回路16上で走っているソフトウェアは、ディスプレイ14上に画像を表示することができる。

【0018】

ディスプレイ14は、有機発光ダイオードディスプレイとすることができる。有機発光ダイオードディスプレイ内で、各画素は、それぞれの有機発光ダイオードを含む。例示的な有機発光ダイオード画素の概略図が、図2に示されている。図2に示すように、画素22は、発光ダイオード38を含むことができる。正電源端子34に正電源電圧ELVDDを供給することができ、接地電源端子36に接地電源電圧ELVSSを供給することができる。ダイオード38は、アノード（端子AN）及びカソード（端子CD）を有する。駆

10

20

30

40

50

動トランジスタ 32 の状態が、ダイオード 38 を流れる電流の量、したがってディスプレイ画素 22 から放出される光 40 の量を制御する。ダイオード 38 のカソード C D は、接地端子 36 に結合されており、したがってダイオード 38 のカソード端子 C D を、場合によりダイオード 38 に対する接地端子と呼ぶことができる。

【0019】

連続するデータフレーム間でトランジスタ 32 が所望の状態に保持されることを確実にするために、ディスプレイ画素 22 は、蓄積キャパシタ C s t などの蓄積キャパシタを含むことができる。蓄積キャパシタ C s t の第 1 の端子は、ノード A でトランジスタ 32 のゲートに結合することができ、蓄積キャパシタ C s t の第 2 の端子は、ノード B でダイオード 38 のアノード A N に結合することができる。蓄積キャパシタ C s t にかかる電圧は、ノード A でトランジスタ 32 のゲートに印加されて、トランジスタ 32 を制御する。スイッチングトランジスタ 30 などの 1 つ以上のスイッチングトランジスタを使用して、蓄積キャパシタ C s t へデータをロードすることができる。スイッチングトランジスタ 30 がオフのとき、データ線 D が蓄積キャパシタ C s t から遮断され、ノード A にかかるゲート電圧は、蓄積キャパシタ C s t 内に記憶されているデータ値（すなわち、ディスプレイ 14 上に表示されている以前のディスプレイデータフレームからのデータ値）に等しくなる。ディスプレイ画素 22 に関連付けられた行内のゲート線 G（場合により、走査線と呼ばれる）がアサートされたとき、スイッチングトランジスタ 30 がオンになり、データ線 D 上の新しいデータ信号が蓄積キャパシタ C s t へロードされる。キャパシタ C s t 上の新しい信号は、ノード A でトランジスタ 32 のゲートに印加され、それによってトランジスタ 32 の状態を調整し、発光ダイオード 38 によって放出される対応する光 40 の量を調整する。

【0020】

所望であれば、ディスプレイ 14 内の画素 22 に対する発光ダイオードの動作を制御する回路（例えば、図 2 のディスプレイ画素回路などのディスプレイ画素回路内のトランジスタ、キャパシタなど）は、図 2 の構成以外の構成（例えば、駆動トランジスタ 32 内の閾値電圧変動を補償する回路を含む構成、放出イネーブルトランジスタが駆動トランジスタ 32 と直列に結合される構成、複数のスイッチングトランジスタが複数のそれぞれの走査線によって制御される構成、複数のキャパシタを有する構成など）を使用して形成することができる。画素 22 内の薄膜トランジスタは、シリコン薄膜トランジスタ（例えば、ポリシリコン活性領域を有するトランジスタ）とすることができ、半導体－酸化物薄膜トランジスタ（例えばインジウムガリウム酸化亜鉛トランジスタ）とすることができ、n チャンネル金属酸化物－半導体トランジスタとすることができ、p チャンネル金属酸化物－半導体トランジスタとすることができ、かつ／又は他の薄膜回路を含むことができる。図 2 の画素 22 の回路は単なる例示である。

【0021】

図 3 に示すように、ディスプレイ 14 は、基板層 24 などの層を含むことができる。基板 24、及び所望であればディスプレイ 14 内の他の層は、ガラス層、ポリマー層（例えば、ポリイミド又は他の可撓性ポリマーの可撓性シート）などの材料層から形成することができる。基板 24 は、平面とすることができ、かつ／又は 1 つ以上の曲線状の部分を含むことができる。基板 24 は、左及び右の垂直縁部並びに上及び下の水平縁部を含む長方形の形状を有することができ、又は長方形でない形状を有することができる。基板 24 が 4 つの隅部を含む長方形の形状を有する構成において、これらの隅部は、所望であれば丸くすることができる。ディスプレイ基板 24 は、所望であれば、テール部 24 T などのテール部分を有することができる。

【0022】

ディスプレイ 14 は、画素 22 のアレイを有することができる。画素 22 は、ユーザに対して画像を表示するディスプレイ 14 の活性領域 A A を形成する。基板 24 の縁部のうちの 1 つ以上に沿って位置する不活性領域 I A などのディスプレイ 14 の不活性の境界部分は、画素 22 を含まず、ユーザに対して画像を表示しない（すなわち、不活性領域 I A

には画素 2 2 がない)。

【0023】

各画素 2 2 は、図 2 の有機発光ダイオード 3 8 などの発光ダイオードと、関連する薄膜トランジスタ回路 (例えば、図 2 の画素回路又は他の好適な画素回路) とを有することができる。画素 2 2 のアレイは、画素構造 (例えば、基板 2 4 などのディスプレイ層上の薄膜回路から形成された画素) の行及び列から形成することができる。画素 2 2 のアレイ内には、任意の好適な数 (例えば、10 以上、100 以上、又は 1000 以上) の行及び列が存在することができる。ディスプレイ 1 4 は、異なる色の画素 2 2 を含むことができる。一例として、ディスプレイ 1 4 は、赤色光を放出する赤色画素と、緑色光を放出する緑色画素と、青色光を放出する青色画素とを含むことができる。所望であれば、他の色の画素を含むディスプレイ 1 4 に対する構成を使用することもできる。赤色画素、緑色画素、及び青色画素を有する画素配置の使用は単なる例示である。

10

【0024】

図 3 の例に示すように、ディスプレイ基板 2 4 は、基板 2 4 のうち活性領域 A A を含む部分より狭い幅を有するテール部 2 4 T などのテール部分を有することができる。この配置は、テール部 2 4 T をデバイス 1 0 のハウジング内に収容するのを助ける。テール部 2 4 T は、所望であれば、ディスプレイ 1 4 を電子デバイスハウジング内に取り付けるとき、ディスプレイ 1 4 の残り部分の下へ曲げることができる。

【0025】

ディスプレイ 1 4 に対するディスプレイドライバ回路 2 0 を、テール部分 2 4 T に結合されたプリント回路基板上に取り付けることができ、又はテール部分 2 4 T 上に取り付けることができる。信号経路 2 6 などの信号経路によって、ディスプレイドライバ回路 2 0 を制御回路 1 6 に結合することができる。回路 2 0 は、1 つ以上のディスプレイドライバ集積回路及び／又は薄膜トランジスタ回路を含むことができる。動作中、デバイス 1 0 の制御回路 (例えば、図 1 の制御回路 1 6) は、ディスプレイドライバ回路 2 0 などの回路に、ディスプレイ 1 4 上に表示される画像に関する情報を供給することができる。ディスプレイ画素 2 2 上に画像を表示するために、ディスプレイドライバ回路 2 0 は、対応する画像データをデータ線 D に供給しながら、ゲートドライバ回路 1 8 などの支持ディスプレイドライバ回路へクロック信号及び他の制御信号を発行することができる。ゲートドライバ回路 1 8 は、画素 2 2 に対してゲート線信号 (場合により、走査信号、放出イネーブル信号などと呼ばれる) 又は他の制御信号を生成することができる。ゲート線信号は、ゲート線 G などの線を使用して画素 2 2 へ伝達することができる。画素 2 2 の 1 行につき 1 つ以上のゲート線が存在することができる。ゲートドライバ回路 1 8 は、集積回路及び／又は薄膜トランジスタ回路を含むことができ、ディスプレイ 1 4 の縁部に沿って (例えば、図 3 に示すように、ディスプレイ 1 4 の左及び／若しくは右の縁部に沿って) 位置することができる、又はディスプレイ 1 4 内の他の場所に (例えば、テール部 2 4 T 上に回路 2 0 の一部として、ディスプレイ 1 4 の下縁部に沿ってなど) 位置することができる。図 3 の構成は単なる例示である。

20

30

【0026】

ディスプレイドライバ回路 2 0 は、複数の対応するデータ線 D 上へデータ信号を供給することができる。図 3 の例示的な配置では、データ線 D は、ディスプレイ 1 4 に沿って垂直に走っている。データ線 D は、画素 2 2 のそれぞれの列に関連付けられる。

40

【0027】

図 3 の例示的な構成では、ゲート線 G (場合により、走査線、放出線などと呼ばれる) は、ディスプレイ 1 4 を通って水平に走っている。各ゲート線 G は、ディスプレイ画素 2 2 のそれぞれの行に関連付けられる。所望であれば、画素 2 2 の各行に関連付けられたゲート線 G など、複数の水平制御線が存在することができる。ゲートドライバ回路 1 8 は、ディスプレイ 1 4 内のゲート線 G 上のゲート線信号をアサートすることができる。例えば、ゲートドライバ回路 1 8 は、ディスプレイドライバ回路 2 0 からクロック信号及び他の制御信号を受信することができ、受信した信号に応答して、ゲート線 G 上のゲート信号を

50

順にアサートし、ディスプレイ画素 22 の第 1 の行でゲート線信号 G を開始することができる。各ゲート線がアサートされると、データ線 D からのデータがディスプレイ画素の対応する行内へロードされる。このようにして、ディスプレイドライバ回路 20 などのデバイス 10 内の制御回路は、ディスプレイ 14 上に所望の画像を表示する光を生成するように画素 22 に指示する信号を画素 22 に提供することができる。

【0028】

画素 22 の回路、並びに所望であれば回路 18 及び／又は 20 などのディスプレイドライバ回路は、薄膜トランジスタ回路を使用して形成することができる。ディスプレイ 14 内の薄膜トランジスタは、概して、任意の好適なタイプの薄膜トランジスタ技術（例えば、ポリシリコン薄膜トランジスタなどのシリコントランジスタ、インジウムガリウム酸化亜鉛トランジスタなどの半導体－酸化物トランジスタなど）を使用して形成することができる。

【0029】

導電経路（例えば、1 つ以上の信号線、ブランケット導電膜、メッシュ状の導電層、及び他のパターン化した導電構造）をディスプレイ 14 内に設けて、データ信号 D 並びに正電源信号 ELVDD 及び接地電源信号 ELVSS などの電力信号を画素 22 へ送信することができる。図 3 に示すように、これらの信号は、信号送信経路 P を使用して、活性領域 AA 内の画素 22 へ提供することができる。経路 P は、ディスプレイ 14 のテール部分 24 T から信号 D、ELVDD、及び ELVSS を受信する金属線及び／又は他の導電構造から形成することができる。

【0030】

画素 22 を形成するために使用することができる例示的な構成を示すディスプレイ 14 の活性領域 AA の一部分の側断面図が、図 4 に示されている。図 4 に示すように、ディスプレイ 14 は、基板 24 などの基板を有することができる。基板 24 上に、薄膜トランジスタ、キャパシタ、及び他の薄膜トランジスタ回路 50（例えば、図 2 の例示的な画素回路などの薄膜回路）を形成することができる。画素 22 は、有機発光ダイオード 38 を含むことができる。ダイオード 38 のアノード AN を、金属層 58（場合により、アノード金属層と呼ばれる）から形成することができる。各ダイオード 38 は、カソード層 60 などの導電カソード構造から形成されたカソード CD を有することができる。層 60 は、例えば、10～18 nm、8 nm 超、25 nm 未満などの厚さを有するマグネシウム銀層などの薄い金属層とすることができる。層 60 は、ディスプレイ 14 の活性領域 AA 内の画素 22 をすべて覆うことができ、ディスプレイ 14 の不活性領域 IA 内へ延びる部分を有することができる（例えば、その結果、層 60 は、層 60 に接地電源電圧 ELVSS を供給する接地電源経路に結合される）。

【0031】

各ダイオード 38 は、放出層 56 などの有機発光放出層（場合により、放出材料又は放出層構造と呼ばれる）を有する。放出層 56 は、ダイオード 38 を通って印加される電流に応答して光 40 を放出するエレクトロルミネッセント有機層である。カラーディスプレイでは、ディスプレイ内の画素のアレイ内の放出層 56 は、赤色画素内で赤色光を放出する赤色放出層と、緑色画素内で緑色光を放出する緑色放出層と、青色画素内で青色光を放出する青色放出層とを含む。各ダイオード 38 内の放出有機層に加えて、各ダイオード 38 は、電子注入層、電子輸送層、正孔輸送層、及び正孔注入層などのダイオード性能を強化する追加の層を含むことができる。これらのような層は、有機材料（例えば、層 56 内のエレクトロルミネッセント材料の上面及び下面上の材料）から形成することができる。

【0032】

層 52（場合により、画素定義層と呼ばれる）は、層 56 の放出材料のそれぞれの部分を含む開口部のアレイを有する。これらの開口部のそれぞれの底部にアノード AN が形成され、放出層 56 によって重畳される。したがって、画素定義層 52 内のダイオード開口部の形状は、ダイオード 38 に対する発光領域の形状を画定する。

【0033】

10

20

30

40

50

画素定義層 52 は、フォトリソグラフィでパターン化したフォトイメージャブル材料（例えば、フォトイメージャブルポリイミド、フォトイメージャブルポリアクリレートなどのフォトリソグラフィで画定された開口部を形成するように処理することができる誘電体材料）から形成することができ、シャドーマスクを通して堆積させた材料から形成することができ、又は他の方法で基板 24 上へパターン化した材料から形成することができる。画素定義層 52 内のダイオード開口部の壁は、所望であれば、図 4 に傾斜した側壁 64 によって示すように、傾斜させることができる。

【0034】

薄膜回路 50 は、例示的なトランジスタ 32 などのトランジスタを含むことができる。図 4 の例示的な薄膜トランジスタ 32 などの薄膜トランジスタ回路は、層 70 などのパターン化した半導体層から形成された活性領域（チャンネル領域）を有することができる。層 70 は、ポリシリコン層などの半導体の層、又は半導体－酸化物材料（例えば、インジウムガリウム酸化亜鉛）の層から形成することができる。ソースドレイン端子 72 が、半導体層 70 の両端に接触することができる。ゲート 76 は、パターン化したゲート金属層又は他の導電層から形成することができ、半導体 70 に重畳することができる。ゲート 76 と半導体層 70 との間には、ゲート絶縁体 78 が介在することができる。基板 24 上には、シールド 74 の下に、誘電体層 84 などのバッファ層を形成することができる。誘電体層 82 などの誘電体層は、シールド 74 を覆うことができる。ゲート 76 とソースドレイン端子 72 との間には、誘電体層 80 を形成することができる。層 84、82、78、及び 80 などの層は、酸化ケイ素、窒化ケイ素、他の無機誘電体材料、又は他の誘電体などの誘電体から形成することができる。トランジスタ 32 の構造などの薄膜トランジスタ構造内には、ポリマー平坦化層 PLN1 及び PLN2 又は他の有機平坦化層などの追加の誘電体層を含むことができ、追加の誘電体層は、ディスプレイ 14 を平坦化するのを助けることができる。

【0035】

ディスプレイ 14 は、画素 22 を通って信号を送信する金属層などのディスプレイ 14 の誘電体層内に組み込まれた複数の導電材料層を有することができる。シールド層 74 を第 1 の金属層から形成することができる（一例）。ゲート層 76 を第 2 の金属層から形成することができる。端子 72 などのソースドレイン端子及び信号線 86 などの他の構造は、金属層 SD1 などの第 3 の金属層の部分から形成することができる。金属層 SD1 は、誘電体層 80 上に形成することができ、平坦化誘電体層 PLN1 で覆うことができる。ダイオードビア部分 88、信号線 90、及び経路 92 などの電源経路（例えば、メッシュ状の ELVD 層）を形成する際に、金属層 SD2 などの第 4 の金属層を使用することができる。活性領域 AA では、アノード金属層 58 などの第 5 の金属層が、ダイオード 38 のアノード AN を形成することができる。各画素内の第 5 の金属層は、ビア部分 88 に結合されたビア部分 58P などの一部分を有することができ、それによってトランジスタ 32 のソースドレイン端子のうちの 1 つをダイオード 38 のアノード AN に結合することができる。発光ダイオード 38 に対するカソード CD を形成する際に、カソード金属層 60 などの第 6 の金属層（例えば、ブランケット膜）を使用することができる。金属層 SD2 とカソード層 60 との間には、アノード層 58 が介在することができる。層 58、SD2、SD1、76、及び 74 などの層は、基板 24 上に支持されたディスプレイ 14 の誘電体層内に組み込むことができる。所望であれば、ディスプレイ 14 内に設けられる金属層をより少なくすることができ、又はディスプレイ 14 はより多くの金属層を有することができる。図 4 の構成は単なる例示である。

【0036】

ディスプレイ 14 が効率的に動作し、ディスプレイ 14 全体で均一な輝度を有する画像を生成することを確実にするために、電力信号を画素 22 へ分散させるとき、抵抗損（場合により、IR 損と呼ばれる）を最小にすることが望ましい。抵抗損は、ディスプレイ 14 に低抵抗の信号経路を組み込むことによって最小にすることができる。

【0037】

10

20

30

40

50

例えば、正電源 E L V D D を分散させるために使用される電源経路を考慮されたい。この経路に関連付けられた抵抗が高すぎる場合、I R 損により、E L V D D が供給されるディスプレイ 1 4 の下縁部付近の画素 2 2 の正電源電圧の大きさが、ディスプレイ 1 4 の中央に位置する画素 2 2 の正電源電圧より大きくなる可能性がある。これにより、画素輝度の望ましくない変動が生じる可能性がある。

【0038】

望ましくない I R 損を最小にするために、電源電圧 E L V D D (場合により、正電源経路、正電源分配経路などと呼ばれる) を分散させる際に使用される導電経路は、メッシュ状のパターンの導電材料 (例えば、金属) を使用して形成することができる。例えば、図 4 の電源経路 9 2 は、ビア及び他の薄膜構造 (例えば、ビア部分 5 8 P、信号線 9 0 など参照) を収容する開口部のアレイを有する相互接続された金属線の格子から形成することができる。このタイプのメッシュ状の電源分配経路は、低いシート抵抗及び最小の I R 損を呈し、それによってディスプレイ輝度の均一性を強化することができる。

【0039】

図 5 に示すように、金属層 5 8 のうちアノード A N を形成する少なくとも一部は、電源分配経路 9 2 に重畳することができる。平坦化層 P L N 2 は、経路 9 2 を覆うことができる、アノード A N は、層 P L N 2 の上面 9 4 に形成することができる。経路 9 2 を形成する金属層 (S D 2) の厚さ H は、例えば、0.7 ミクロン、0.5 ~ 0.9 ミクロン、0.2 ~ 1.2 ミクロン、0.2 ミクロン超、0.9 ミクロン未満、又は他の好適な厚さとすることができる。平坦化層 P L N 2 の厚さ T は、例えば、0.9 ミクロン、0.7 ~ 1.1 ミクロン、0.5 ミクロン超、1.5 ミクロン未満、又は任意の他の好適な厚さとする

【0040】

平坦化層 P L N 2 の全体的な厚さを制限することが望ましいであろう (例えば、層 P L N 2 のポリマーからのガス抜けを最小にするため)。層 P L N 2 の厚さが制限されているとき、平坦化層 P L N 2 の上面 9 4 は、経路 9 2 の存在のため、アノード A N の一部の下で傾斜させることができる。表面 9 4 の傾斜部分 9 4' は、表面 9 4 の傾斜していない (平面の) 部分の面法線 n に対してゼロでない角度に向けられた面法線 n s を有することができる (すなわち、傾斜部分 9 4' の面法線 n s は、ディスプレイ 1 4 の面法線に対してゼロでない角度に向けることができる)。

【0041】

画素 2 2 内の傾斜部分 9 4' の存在 (及び特に異なる色の画素内の傾斜部分 9 4' の異なる量) のため、ディスプレイ 1 4 が視野角に応じて色の変化を呈するというリスクが存在する。各画素 2 2 が類似の量の傾斜面積を含むアノード A N を有するディスプレイ 1 4 に対する構成では、ディスプレイ 1 4 は、視野角の変化に応じて低減された色偏移を呈する。例えば、ディスプレイ 1 4 の白色点が、ディスプレイ 1 4 が見られる角度の変化に応じて、低減された色偏移を呈する。

【0042】

これらを考慮すると、各画素 2 2 内のアノード A N の総表面積に対する傾斜面積 (部分 9 4') の量を制限すること、及び/又は異なる色の画素間の各画素の傾斜面積の変動量を制限することが望ましいであろう。一例として、ディスプレイ 1 4 の赤色画素、緑色画素、及び青色画素内の重畳面積 (傾斜部分 9 4' によって消費される面積) は、互いから 30 % 未満、20 % 未満、15 % 未満、10 % 未満、5 % 未満、又は 2 % 未満だけ変動することが望ましいであろう。

【0043】

ディスプレイ 1 4 がメッシュ状の電源分配経路 9 2 を有するディスプレイ 1 4 に対する例示的な構成が、図 6 に示されている。図 6 に示すように、ディスプレイ 1 4 は、それぞれのアノード A N を有する赤色画素 R、緑色画素 G、及び青色画素 B を含むことができる。図 6 の例では、アノード A N はダイヤモンドの形状を有する。所望であれば、アノード A N は、円形の形状、六角形の形状、アノードの縁部が水平及び垂直に走る長方形の形状

、三角形の形状、又は他の好適な形状を有することができる。図6の例に示すように、ダイヤモンド形のアノードANは、垂直寸法Yに対して対角線的に延びる縁部（並びに画素定義層52内の対応するダイヤモンド形の開口部及び放出層56の対応するダイヤモンド形の領域）を有することができる。所望であれば、他の形状のアノードを使用することができる。

【0044】

緑色画素GのアノードANは、ディスプレイ14にわたって行をなして水平に延びることができる。交互の赤色画素R及び青色画素Bの行が、緑色画素行の各対間に介在することができる。例えば、ディスプレイ14の第1の行及び第3の行は緑色画素のみを含み、ディスプレイ14の第2の行は赤色画素及び青色画素を含むことができる。所望であれば、画素色の他のパターンを使用することができる。例えば、ディスプレイ14の画素22のアレイの偶数（又は奇数）行は、交互の緑色画素及び青色画素を含むことができ、ディスプレイ14の画素22のアレイの奇数（又は偶数）行は、交互の赤色画素及び緑色画素を含むことができる（一例）。図6の画素色パターンの使用は単なる例示である。

【0045】

電源分配経路92は、交差する水平に延びる金属線及び垂直に延びる金属線のネットワークから形成されたメッシュ形状（格子形状）を有することができる。図6に示すように、メッシュ状の経路92は、開口部96のアレイを有するパターン化した金属層（例えば、金属層SD2）から形成されている相互接続された金属線の格子を有することができる。開口部96は、行及び列をなして配置することができ、赤色画素R、緑色画素G、及び青色画素Bと位置合わせすることができる。コンタクト98を、開口部96内のビア部分58P及び88から形成することができる（例えば、図4参照）。

【0046】

電源分配経路92のメッシュ形状は、画素22へ電力を分散させるとき（例えば、正電源電圧ELVDDを分散させるとき）に、IR損を低減させるのを助けることができる。図6に示すように、経路92の格子は、ディスプレイ14にわたって寸法Xに沿って水平に延びる水平線から形成することができる。メッシュ状の経路92内の各水平線は、水平に（水平寸法Xに対して平行に）延びるセグメント92Hと、対角線的に走る挿入された対角線セグメント92Dとを有することができる。対角線セグメント92Dはそれぞれ、1対のアノードの対向する対角線縁部間に位置する。したがって、経路92の水平に延びる部分（線）は、ジグザグの金属線形状を呈し、それにより経路92のこれらの部分がどのアノードANとも交差することを回避することが可能になる。経路92内でのジグザグの水平線の使用は、経路92の水平に延びる部分（水平格子線）がアノードANに重畳することを防止するのを助けるため、図6の配置は、アノードANが経路92の水平部分に重畳するアノードANの傾斜部分の形成を防止するのを助ける。その結果、アノードANは、経路92の垂直部分のみに重畳することができ、類似の重畳面積を呈することができる。

【0047】

電源電流は、ディスプレイ14を通して垂直に（例えば、テール部24Tから画素22の列へ上方に）流れることができる。その結果、経路92の垂直に延びる部分を形成するとき、ジグザグのない格子線を使用することが望ましいであろう。図6の例に示すように、経路92のそれぞれの垂直に延びる部分（経路92の各垂直格子線）は、寸法Yに対して平行に走るまっすぐな垂直線92Vから形成することができる。経路92内での垂直線92Vの使用は、垂直線の長さを最小にすることによって、IR損を最小にするのを助けることができ、経路92のレイアウトが設計規則を満たすことを可能にすることができる（例えば、経路92と隣接する構造との間に十分な間隔を供給することによる）。

【0048】

垂直線92Vの使用は、図6に示すように、経路92の垂直線92VとアノードANとの間の重畳を引き起こすことができる。アノードANは、垂直線92Vに対して対角線的に（ゼロでない角度で）延びる縁部を有するダイヤモンドの形状を有することができる。

図 5 に関連して説明したように、各重畳領域のサイズ（すなわち、各画素内で経路 9 2 に重畳するアノード面積の量）が赤色画素 R、青色画素 B、及び緑色画素 G に対して実質上同じであることを確実にすることによって、角度に依存する色偏移を最小にすることができる。例えば、各画素 R のアノード A N と経路 9 2 との間の重畳が面積 O R を特徴とし、各緑色画素 G のアノード A N と経路 9 2 との間の重畳が面積 O G を特徴とし、各青色画素 B のアノード A N と経路 9 2 との間の重畳が面積 O B を特徴とする場合、O R、O G、及び O B がすべて互いの 30 % の範囲内、互いの 20 % の範囲内、互いの 15 % の範囲内、互いの 10 % の範囲内、互いの 5 % の範囲内、互いの 2 % の範囲内、互いの 1 ~ 40 % の範囲内などであることを確実にすることによって、ディスプレイ 1 4 に対する視野角に応じたディスプレイの色合いの変化を最小にすることができる。

10

【0049】

一実施形態によれば、基板と、基板上に位置している画素のアレイであって、各画素が電源電圧を受信するように構成されており、各画素がアノードを備えた発光ダイオードを有している、画素のアレイと、アノードが形成された平坦化層と、水平に延びるジグザグの金属線及び垂直に延びる線から形成されたメッシュ状の電源分配経路とを含んでおり、アノードが垂直に延びる線に重畳している、有機発光ダイオードディスプレイが提供される。

【0050】

別の実施形態によれば、各画素は、正電源端子及び接地電源端子を有しており、メッシュ状の電源分配経路は、画素の正電源端子に結合された正電源分配経路である。

20

【0051】

別の実施形態によれば、各アノードは、垂直に延びる線に対して対角線的に延びている縁部を備えたダイヤモンドの形状を有している。

【0052】

別の実施形態によれば、垂直に延びる線はそれぞれ、それぞれの垂直に延びるまっすぐな金属線である。

【0053】

別の実施形態によれば、画素は、異なる色の画素を含んでおり、画素はそれぞれ、垂直に延びるまっすぐな金属線とのそれぞれの重畳面積を特徴とし、異なる色の画素の重畳面積は、20 % 未満だけ異なる。

30

【0054】

別の実施形態によれば、異なる色の画素の重畳面積は、10 % 未満だけ異なる。

【0055】

別の実施形態によれば、水平に延びるジグザグの金属線は、どのアノードにも重畳していない。

【0056】

別の実施形態によれば、有機発光ダイオードディスプレイは、基板上に位置している薄膜トランジスタを含んでおり、薄膜トランジスタは、第 1 の金属層から形成されたソースドレイン端子を有しており、ポリマー層が第 1 の金属層に重畳しており、メッシュ状の電力分配経路が、ポリマー層と平坦化層との間に介在している。

40

【0057】

別の実施形態によれば、水平に延びるジグザグの金属線は、アノードに重畳していない。

【0058】

別の実施形態によれば、それぞれの水平に延びるジグザグの金属線は、1 対のアノードの対向する対角線縁部間に少なくとも 1 つの対角線セグメントを有している。

【0059】

一実施形態によれば、基板と、基板上に位置している画素のアレイであって、各画素が電源電圧を受信するように構成されており、各画素がアノードを備えた発光ダイオードを有している、画素のアレイと、第 1 及び第 2 のポリマー層と、第 1 のポリマー層と第 2 の

50

ポリマー層との間に位置しており、電源電圧を画素のアレイへ分散させるメッシュ状の正電源分配経路とを含んでおり、各アノードが、メッシュ状の正電源分配経路とのそれぞれの重畳面積を特徴とし、画素の重畳面積が30%未満だけ異なる、有機発光ダイオードディスプレイが提供される。

【0060】

別の実施形態によれば、画素は、異なる色の画素を含んでおり、異なる色の画素の重畳面積は、10%未満だけ異なる。

【0061】

別の実施形態によれば、メッシュ状の電源分配経路は、交差する水平に延びる金属線及び垂直に延びる金属線を含んでいる。

【0062】

別の実施形態によれば、アノードは、垂直に延びる金属線に重畳しており、水平に延びる金属線に重畳していない。

【0063】

別の実施形態によれば、垂直に延びる金属線は、垂直に延びるまっすぐな金属線である。

【0064】

別の実施形態によれば、水平に延びる金属線は、垂直に延びるまっすぐな金属線に対してゼロでない角度で延びる対角線セグメントを含んでいる。

【0065】

別の実施形態によれば、アノードは、ダイヤモンド形の金属領域から形成されており、対角線セグメントはそれぞれ、1対のダイヤモンド形の金属領域の対向する対角線縁部に延びている。

【0066】

一実施形態によれば、基板と、基板上に位置している薄膜回路と、薄膜回路上に位置している第1及び第2のポリマー平坦化層と、第1のポリマー平坦化層と第2のポリマー平坦化層との間に位置しており、正電源電圧を薄膜回路へ分散させるメッシュ状の正電源分配経路を形成しているパターン化した金属層と、有機発光ダイオードのアレイであって、各有機発光ダイオードが第2のポリマー平坦化層上にそれぞれのアノードを有している、有機発光ダイオードのアレイとを含んだ有機発光ダイオードディスプレイが提供される。

【0067】

別の実施形態によれば、メッシュ状の正電源分配経路は、交差するアノードに重畳していない水平に延びる線及びアノードに重畳している垂直に延びる線の格子を有している。

【0068】

別の実施形態によれば、水平に延びる線はジグザグの金属線であり、垂直に延びる線はまっすぐな金属線である。

【0069】

上記は単なる例示であり、様々な修正を記載の実施形態に加えることができる。上記の実施形態は、個別に又は任意の組合せで実施することができる。

10

20

30

【図 1】

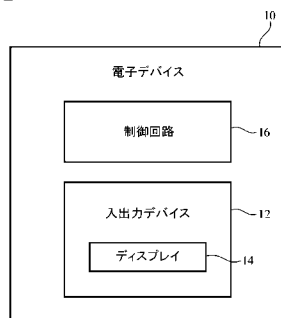


FIG. 1

【图 2】

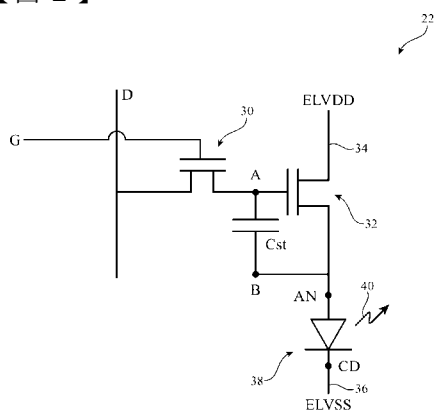


FIG. 2

【図 3】

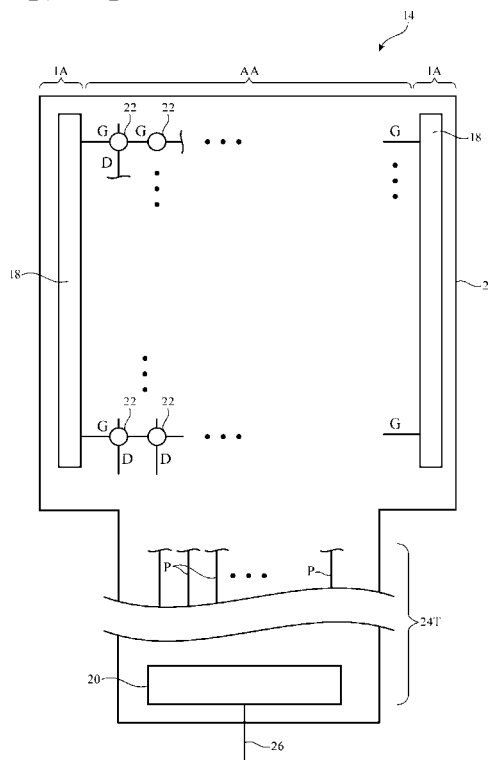


FIG. 3

【図 4】

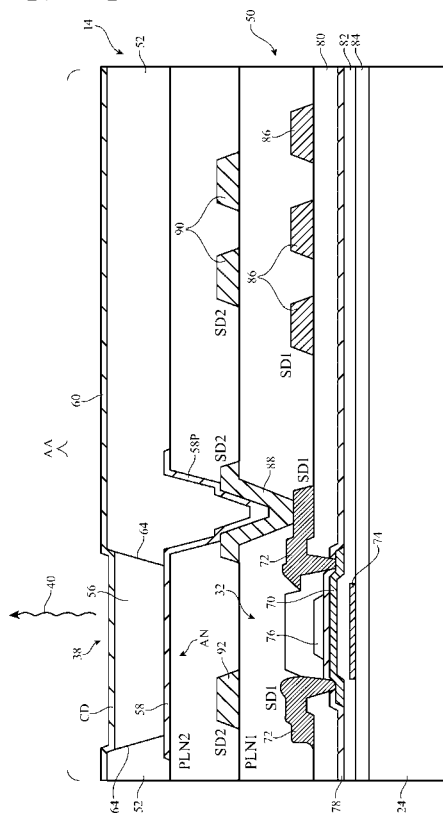


FIG. 4

【図 5】

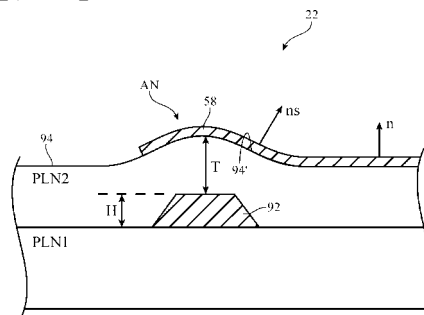
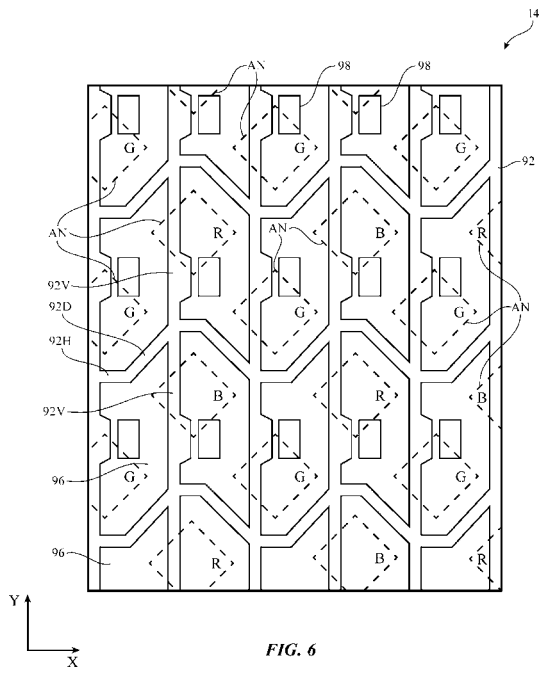


FIG. 5

【図 6】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No

PCT/US2017/051156

A. CLASSIFICATION OF SUBJECT MATTER

INV. G09G3/3225 H01L27/32
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	US 6 456 013 B1 (KOMIYA NAOAKI [JP] ET AL) 24 September 2002 (2002-09-24) column 3, line 59 - column 3, line 67 column 5, line 33 - column 6, line 63 column 7, lines 22-41 column 8, lines 18-37 column 10, lines 23-27 figures 3,4a-4c -----	1-3,8, 11-13,18 4-7,9, 10, 14-17, 19,20
Y	US 2015/379921 A1 (LEE JUNGMIN [US] ET AL) 31 December 2015 (2015-12-31) paragraphs [0001], [0026], [0041] - [0047], [0054] -----	1,2,8, 11-13,18
Y	US 2015/270317 A1 (LEE JUNGMIN [US] ET AL) 24 September 2015 (2015-09-24) paragraphs [0040], [0043]; figure 8 -----	3

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

14 November 2017

Date of mailing of the international search report

24/11/2017

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Taron, Laurent

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2017/051156

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 6456013	B1	24-09-2002	JP 4497596 B2 07-07-2010
			JP 2001102595 A 13-04-2001
			KR 20010067258 A 12-07-2001
			TW 484339 B 21-04-2002
			US 6456013 B1 24-09-2002

US 2015379921	A1	31-12-2015	NONE

US 2015270317	A1	24-09-2015	NONE

フロントページの続き

(51)Int.Cl.		F I		テーマコード (参考)
H 0 5 B	33/02	(2006.01)	G 0 9 G 3/3225	
H 0 1 L	27/32	(2006.01)	H 0 5 B 33/14	A
			H 0 5 B 33/02	
			H 0 1 L 27/32	

(81)指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT

(74)代理人 100116894
弁理士 木村 秀二

(74)代理人 100130409
弁理士 下山 治

(74)代理人 100134175
弁理士 永川 行光

(72)発明者 リュートルールイ, ウォーレン, エス.
アメリカ合衆国 カリフォルニア州 9 5 0 1 4, クパチーノ, インフィニット ループ 1
, エム/エス 8 9-2 ピーピーオー

(72)発明者 チャン, ティンクオ
アメリカ合衆国 カリフォルニア州 9 5 0 1 4, クパチーノ, インフィニット ループ 1
, エム/エス 8 9-2 ピーピーオー

(72)発明者 チェン, チェイウエイ
アメリカ合衆国 カリフォルニア州 9 5 0 1 4, クパチーノ, インフィニット ループ 1
, エム/エス 8 9-2 ピーピーオー

(72)発明者 ユー, チェンホー
アメリカ合衆国 カリフォルニア州 9 5 0 1 4, クパチーノ, インフィニット ループ 1
, エム/エス 8 9-2 ピーピーオー

F ターム(参考) 3K107 AA01 BB01 CC06 CC33 CC37 DD37 DD39 DD44Z DD90 DD96
EE03 FF15
5C080 AA06 BB05 CC03 FF11 KK02 KK07 KK43 KK47
5C094 BA03 BA27 DA13 DB01 EA10 FB12 HA03 HA08 JA01
5C380 AA01 AB06 AB34 AB46 AC08 AC11 AC12 BA19 CC27 CC33
CC62 CD012 DA02

专利名称(译)	带有电源网的显示器		
公开(公告)号	JP2019526896A	公开(公告)日	2019-09-19
申请号	JP2019510633	申请日	2017-09-12
[标]申请(专利权)人(译)	苹果公司		
申请(专利权)人(译)	苹果公司		
发明人	リュートル-ルイ, ウォーレン, エス. チャン, ティン-クオ チェン, チェイ-ウェイ ユー, チェン-ホー		
IPC分类号	H05B33/26 G09F9/30 G09G3/20 G09G3/3225 H01L51/50 H05B33/02 H01L27/32		
CPC分类号	H01L27/3206 H01L27/323 H01L27/3276 G09G3/3225 G09G2300/0426 G09G2320/0223 G09G2320/0242 G09G2330/00 H01L27/3218 H01L27/3262 H01L51/5209		
FI分类号	H05B33/26.Z G09F9/30.336 G09F9/30.365 G09G3/20.680.H G09G3/20.624.B G09G3/3225 H05B33/14.A H05B33/02 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC06 3K107/CC33 3K107/CC37 3K107/DD37 3K107/DD39 3K107/DD44Z 3K107/DD90 3K107/DD96 3K107/EE03 3K107/FF15 5C080/AA06 5C080/BB05 5C080/CC03 5C080/FF11 5C080/KK02 5C080/KK07 5C080/KK43 5C080/KK47 5C094/BA03 5C094/BA27 5C094/DA13 5C094/DB01 5C094/EA10 5C094/FB12 5C094/HA03 5C094/HA08 5C094/JA01 5C380/AA01 5C380/AB06 5C380/AB34 5C380/AB46 5C380/AC08 5C380/AC11 5C380/AC12 5C380/BA19 5C380/CC27 5C380/CC33 5C380/CC62 5C380/CD012 5C380/DA02		
代理人(译)	大冢康弘 下山 治 永川 行光		
优先权	62/398749 2016-09-23 US 15/370297 2016-12-06 US		
其他公开文献	JP6619538B2		
外部链接	Espacenet		

摘要(译)

有机发光二极管显示器可以具有像素阵列。每个像素可以具有带有相应阳极的有机发光二极管，并且可以由形成在基板上的薄膜晶体管电路形成。网状路径可用于将电源电压分配给薄膜电路。网格状路径可以具有相交的水平线和垂直线。水平延伸线可以是不与阳极重叠的之字形金属线。垂直延伸线可以是覆盖阳极的直的垂直金属线。这些像素可以包括不同颜色的像素。通过确保不同颜色的像素的阳极与垂直延伸的线重叠相似的量，可以最小化取决于角度的显示颜色的偏移。[选择图]图6

