

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-12257

(P2019-12257A)

(43) 公開日 平成31年1月24日(2019.1.24)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/3233 (2016.01)	G09G 3/3233	5C080
G09G 3/20 (2006.01)	G09G 3/20 611H	5C380
	G09G 3/20 621A	
	G09G 3/20 622D	
	G09G 3/20 622P	
審査請求 有 請求項の数 6 O L (全 14 頁) 最終頁に続く		

(21) 出願番号	特願2017-240372 (P2017-240372)	(71) 出願人	501426046
(22) 出願日	平成29年12月15日 (2017.12.15)		エルジー ディスプレイ カンパニー リ
(31) 優先権主張番号	10-2017-0083711		ミテッド
(32) 優先日	平成29年6月30日 (2017.6.30)		大韓民国 ソウル、ヨンドゥンポグ、ヨ
(33) 優先権主張国	韓国 (KR)		ウィーテロ 128
		(74) 代理人	110002077
			園田・小林特許業務法人
		(72) 発明者	キム, テフン
			大韓民国、10845 キョンギード、パ
			ジューシ、ウーロンーミョン、エルジーー
			ロ 245
		(72) 発明者	グウォン, キタエ
			大韓民国、10845 キョンギード、パ
			ジューシ、ウーロンーミョン、エルジーー
			ロ 245
		最終頁に続く	

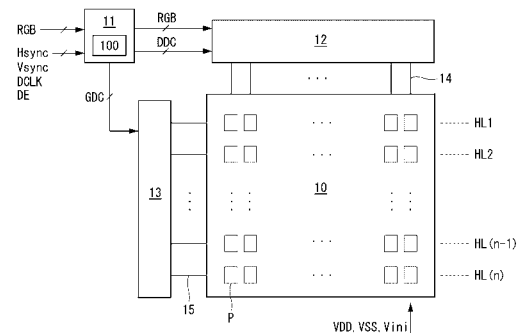
(54) 【発明の名称】 有機発光ダイオード表示装置

(57) 【要約】

【課題】アクティブマトリックス型の有機発光ダイオード表示装置を提供する。

【解決手段】表示パネルと、ゲート駆動部と、データ駆動部とを含む有機発光ダイオード表示装置とする。表示パネルは、有機発光ダイオード及び有機発光ダイオードを駆動する駆動トランジスタを含み、複数のゲートライン及びデータラインと接続されるピクセルが配置される。ゲート駆動部は、ゲートラインにゲート信号を供給する。データ駆動部は、映像データを受け、映像データ電圧または映像データ電圧より大きい値に設定される補償データ電圧を生成する。そして、データ駆動部は、第1サンプリング期間に補償データ電圧をデータラインに供給し、第2サンプリング期間に映像データ電圧をデータラインに供給する。

【選択図】図1



【特許請求の範囲】

【請求項 1】

有機発光ダイオード及び前記有機発光ダイオードを駆動する駆動トランジスタを含み、ゲートライン及びデータラインと接続されるピクセルが配置される表示パネルと、

前記ゲートラインにゲート信号を供給するゲート駆動部と、

映像データを受け、映像データ電圧または前記映像データ電圧より大きい値に設定される補償データ電圧を生成し、前記映像データ電圧または補償データ電圧を前記データラインに供給するデータ駆動部とを含み、

前記データ駆動部は、

第 1 サンプルング期間に、前記補償データ電圧を前記データラインに供給し、

10

第 2 サンプルング期間に、前記映像データ電圧を前記データラインに供給する有機発光ダイオード表示装置。

【請求項 2】

前記第 1 及び第 2 サンプルング期間において、

前記駆動トランジスタのゲート電極とドレイン電極は、フローティング状態で互いにダイオード接続され、前記駆動トランジスタのソース電極は、前記映像データ電圧または前記補償データ電圧の入力を受け、

前記駆動トランジスタの前記ゲート電極は、前記ソース電極から前記ドレイン電極に流れる駆動電流によって電圧レベルが上昇する請求項 1 に記載の有機発光ダイオード表示装置。

20

【請求項 3】

全体のピクセルラインが n 個であり、フレームレートが k (Hz) である場合に、前記第 1 及び第 2 サンプルング期間は、「 $1 / (n \times k)$ 」で定義される 1 水平期間内で実行される請求項 2 に記載の有機発光ダイオード表示装置。

【請求項 4】

前記データ駆動部は、

前記映像データの入力を受けてラッチするラッチ部と、

前記ラッチ部からの前記映像データを前記映像データ電圧に変換する第 1 デジタルアナログコンバータと、

前記ラッチ部と前記第 1 デジタルアナログコンバータとを選択的にスイッチングする第 1 スイッチと、

30

前記ラッチ部から前記映像データを受け、前記補償データ電圧を生成する補償データ生成部と、

前記補償データ生成部からの前記補償データをラッチする補償ラッチ部と、

前記補償ラッチ部からの前記補償データの入力を受け、前記補償データ電圧を生成する第 2 デジタルアナログコンバータと、

前記補償ラッチ部と前記第 2 デジタルアナログコンバータとを選択的にスイッチングする第 2 スイッチとを含む請求項 2 に記載の有機発光ダイオード表示装置。

【請求項 5】

前記第 1 スイッチは、前記第 2 サンプルング期間にターンオンされ、

40

前記第 2 スイッチは、前記第 1 サンプルング期間にターンオンされる請求項 4 に記載の有機発光ダイオード表示装置。

【請求項 6】

前記補償データ生成部は、

前記映像データに補償値を乗じて前記補償データを生成し、

前記補償値は、 V_{sat} / V_{sam} で算定され、

前記 V_{sat} は前記映像データ電圧によって前記駆動トランジスタのゲート電極が理想的に飽和される値であり、

前記 V_{sam} は 1 水平期間に、前記映像データ電圧によって前記駆動トランジスタのゲート電極が飽和される測定値である請求項 5 に記載の有機発光ダイオード表示装置。

50

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、アクティブマトリックス型の有機発光ダイオード表示装置に関する。

【背景技術】**【0002】**

アクティブマトリックス型の有機発光ダイオード表示装置は、自発光する有機発光ダイオード（Organic Light Emitting Diode：OLED）を含み、応答速度が速く、発光効率、輝度及び視野角が大きい長所がある。

【0003】

10

自発光素子である有機発光ダイオードは、アノード電極及びカソード電極と、これらの間に形成された有機化合物層（HIL、HTL、EML、ETL、EIL）を含む。この有機化合物層は、正孔注入層（Hole Injection layer：HIL）、正孔輸送層（Hole transport layer：HTL）、発光層（Emission layer、EML）、電子輸送層（Electron transport layer：ETL）及び電子注入層（Electron Injection layer：EIL）からなる。アノード電極とカソード電極の間に駆動電圧が印加されると正孔輸送層（HTL）を通過した正孔及び電子輸送層（ETL）を通過した電子が、発光層（EML）に移動して励起子を形成し、その結果、発光層（EML）が可視光を発生するようになる。

【0004】

20

有機発光ダイオード表示装置は、有機発光ダイオードに流れる駆動電流を制御するために、駆動トランジスタとして薄膜トランジスタ（Thin Film Transistor）を含む。しきい値電圧、移動度などのような駆動トランジスタの電気的特性は、すべてのピクセル（pixel：画素）において同じように設計されるのが望ましいが、実際には、工程条件、駆動環境等によりピクセルごとに駆動トランジスタの電気的特性は、不均一である。このような理由から、同一のデータ電圧に応じた駆動電流は、ピクセルごとに異なり、その結果、ピクセルの間の輝度ばらつきが発生することになる。これを解決するために、各ピクセルから駆動トランジスタの特性パラメータ（しきい値電圧、移動度）をセンシングし、センシング結果に応じて入力データを適切に補正することにより、輝度不均一を減少させる画質補償技術が知られている。

【0005】

30

画質補償技術の内、内部補償方式は、有機発光ダイオードが発光する間、駆動トランジスタの電気的特性を排除させるように、ピクセル構造と駆動タイミングを制御する。内部補償方式は、基本的に駆動トランジスタのゲート電圧をソースフォロワ方式で上昇させて一定のレベルに飽和（saturation）させるサンプリング動作を実行する。内部補償方式で駆動トランジスタのゲート電圧を所望のレベルに飽和させるためには十分な時間が必要である。しかし、表示パネルが大画面化され、解像度が高くなり、更には1つのピクセルラインをサンプリングするための時間が短くなり、サンプリング動作が円滑に行われない問題が発生している。

【発明の概要】**【発明が解決しようとする課題】**

40

【0006】

本発明の目的は、短い時間内でサンプリング動作を正確に行うことができる有機発光ダイオード表示装置を提供することにある。

【課題を解決するための手段】**【0007】**

本発明に係る有機発光ダイオード表示装置は、表示パネルと、ゲート駆動部と、データ駆動部とを含む。表示パネルは、有機発光ダイオード及び有機発光ダイオードを駆動する駆動トランジスタを含み、複数のゲートライン及びデータラインと接続されるピクセルが配置される。ゲート駆動部は、ゲートラインにゲート信号を供給する。データ駆動部は、映像データを受け、映像データ電圧または映像データ電圧より大きい値に設定される補償

50

データ電圧を生成する。そして、データ駆動部は、第 1 サンプリング期間に補償データ電圧をデータラインに供給し、第 2 サンプリング期間に映像データ電圧をデータラインに供給する。

【発明の効果】

【0008】

本発明に係る有機発光ダイオード表示装置は、第 1 サンプリング期間にオーバードライビングをし、第 2 サンプリング期間に実際の映像データに基づいて駆動することにより、短い時間内に正確なサンプリング動作を実行することができる。特に、本発明は、駆動周波数を上げずに二段階のサンプリング動作を実行することができる。

【図面の簡単な説明】

【0009】

【図 1】本発明の第 1 実施形態に係る有機発光ダイオード表示装置を示す図である。

【図 2】本発明の第 1 実施形態に係る有機発光ダイオード表示装置のピクセル構造の一例を示す図である。

【図 3】本発明の第 1 実施形態において、内部補償動作を実行するピクセルの一例を示す図である。

【図 4】図 3 に示されたピクセルを駆動するためのゲート信号のタイミングを示す図である。

【図 5】図 3 に示されたピクセルにおいて、第 1 ノードの電圧変化を示す図である。

【図 6】本発明の第 1 実施形態におけるデータ駆動部を示す図である。

【図 7】図 6 に示された第 1 及び第 2 制御信号のタイミングを示す図である。

【図 8】本発明の第 1 実施形態において、イニシャル期間とサンプリング期間での第 1 ノードの電圧変化を示す図である。

【図 9】本発明の第 2 実施形態におけるデータ駆動部を示す図である。

【図 10】本発明の第 3 実施形態におけるデータ駆動部を示す図である。

【発明を実施するための形態】

【0010】

以下、添付した図面を参照して本発明に係る好ましい実施形態を詳細に説明する。明細書の全体に亘って同一の参照番号は実質的に同一の構成要素を意味する。以下の説明において、本発明と関連した公知機能または構成に対する具体的な説明が本発明の要旨を曖昧にすることがあると判断される場合、その詳細な説明を省略する。

【0011】

以下、図を参照して、本発明の実施形態について説明する。

【0012】

図 1 は、本発明の第 1 実施形態に係る有機発光ダイオード表示装置を示す図である。

【0013】

図 1 を参照すると、本発明の実施形態に係る有機発光ダイオード表示装置は、表示パネル 10、データ駆動部 12、ゲート駆動部 13 及びタイミングコントローラ 11 を備える。

【0014】

表示パネル 10 では、複数のデータライン部 14 と複数のゲートライン部 15 とが交差し、この交差領域ごとにピクセル（画素 P）がマトリックス形態で配置される。ピクセル（P）のそれぞれは、図示しない電源発生部から高電位駆動電圧（VDD）と低電位駆動電圧（VSS）の供給を受ける。

【0015】

タイミングコントローラ 11 は、垂直同期信号（Vsync）、水平同期信号（Hsync）、ドットクロック信号（DCLK）及びデータイネーブル信号（DE）などのタイミング信号に基づいて、データ駆動部 12 の動作タイミングを制御するためのデータ制御信号（DDC）と、ゲート駆動部 13 の動作タイミングを制御するためのゲート制御信号（GDC）とを発生する。

10

20

30

40

50

【0016】

また、タイミングコントローラ11は、補償値設定部100を含む。補償値設定部100は、データ駆動部12が出力する補償データ電圧の倍率を算定する。補償データ電圧はサンプリング期間に駆動トランジスタのしきい値電圧をセンシングする過程でオーバードライビング(Over Driving)するためのものであり、詳細な説明は後述する。

【0017】

データ駆動部12は、補償期間に、センシング用データ電圧をピクセル(P)に供給し、データライン部14を介して表示パネル10から入力されるセンシング電圧をデジタル値に変換して、タイミングコントローラ11に供給する。データ駆動部12は、画像表示期間に、画像表示用のデータ電圧をデータライン部14に供給する。

10

【0018】

ゲート駆動部13は、タイミングコントローラ11からのゲート制御信号(GDC)に基づいてゲート信号を発生し、ゲート信号は、スキャン信号とエミッション信号とを含むことができる。ピクセル構造によって、ゲート信号は異なり、また、補償期間に印加されるゲート信号及び画像表示期間に印加されるゲート信号のタイミングも異なる。ゲート駆動部13は、GIP(Gate-driver In Panel)の形で表示パネル10に直接形成することができる。

【0019】

図2(a),(b)は、本発明の第1実施形態に係る有機発光ダイオード表示装置のピクセル構造の一例を示す図である。

20

【0020】

図2(a)を参照すると、1つのピクセルは、スイッチングトランジスタ(SW)、駆動トランジスタ(DT)、補償回路(CC)及び有機発光ダイオード(OLED)を含む。有機発光ダイオード(OLED)は、駆動トランジスタ(DT)によって生成された駆動電流に応じて発光するように動作する。

【0021】

スイッチングトランジスタ(SW)は、第1ゲートライン(GL1)を介して供給されたゲート信号にตอบสนองして、第1データライン(DL1)を介して供給されるデータ信号がキャパシタ(Cst)にデータ電圧として蓄積されるようにスイッチング動作する。駆動トランジスタ(DT)は、キャパシタ(Cst)に蓄積されたデータ電圧に応じて高電位駆動電圧(VDD)の電源ラインと低電位駆動電圧(GND)の電源ラインとの間に駆動電流が流れるように動作する。補償回路(CC)は、駆動トランジスタ(DT)のしきい電圧などを補償するための回路である。また、スイッチングトランジスタ(SW)や駆動トランジスタ(DT)に接続されたキャパシタ(Cst)は、補償回路(CC)の内部に位置することができる。

30

【0022】

補償回路(CC)は、複数の薄膜トランジスタとキャパシタで構成される。補償回路(CC)の構成は、補償方法に応じて非常に多様であるため、これに対する具体的な例示と説明は省略する。

【0023】

また、図2(b)に示すように、補償回路(CC)が含まれた場合、ピクセルには補償用の薄膜トランジスタを駆動するとともに、特定の信号や電源を供給するための信号ラインと電源線などがさらに含まれる。追加された信号ラインは、ピクセルに含まれた補償用の薄膜トランジスタを駆動するための第1-2ゲートライン(GL1b)と定義することができる(既設のゲートラインは第1-1ゲートライン(GL1a)とする)。そして追加された電源ラインは、ピクセルの特定のノードを特定の電圧に初期化するための初期化電源ライン(Iini)と定義することができる。しかし、これは一例であり、これに限定されない。

40

【0024】

図3は、本発明の第1実施形態において、内部補償動作を実行するピクセルの一例を示

50

す図である。図 3 に示されたピクセルを中心に、内部補償方法は次の通りである。

【0025】

図 3 を参照すると、実施形態に係るピクセルは、駆動トランジスタ、第 1 ～ 第 6 トランジスタ ($T_1 \sim T_6$) 及びストレージキャパシタ (C_{st}) を含む。

【0026】

駆動トランジスタ ($D T$) は、ソースゲート間電圧 (V_{gs}) に基づいて、有機発光素子 ($O L E D$) に供給される駆動電流を制御する。駆動トランジスタ ($D T$) のゲート電極は第 1 ノード (N_1) に接続され、ソース電極は第 3 ノード (N_3) に接続され、ドレイン電極は第 2 ノード (N_2) に接続される。第 1 トランジスタ (T_1) は、第 n スキャン信号 ($S C A N (n)$) に応答して、第 1 ノード (N_1) と第 2 ノード (N_2) とを接続させる。第 2 トランジスタ (T_2) は、第 n スキャン信号 ($S C A N (n)$) に応答して、データライン部 14 ($V d a t a$) と第 3 ノード (N_3) とを接続させる。第 3 トランジスタ (T_3) は、第 n エミッション信号 ($E M (n)$) に応答して、第 3 ノード (N_3) と高電位駆動電圧 ($V D D$) の入力端とを接続させる。第 4 トランジスタ (T_4) は、第 n エミッション信号 ($E M (n)$) に応答して、第 2 ノード (N_2) と第 4 ノード (N_4) を接続させる。第 5 トランジスタ (T_5) は、第 $n - 1$ スキャン信号 ($S C A N (n - 1)$) に応答して、第 1 ノード (N_1) と初期化電圧 ($V i n i t$) の入力端を接続させる。第 6 トランジスタ (T_6) は、第 n スキャン信号 ($S C A N (n)$) に応答して、初期化電圧 ($V i n i t$) の入力端と第 4 ノード (N_4) を接続させる。また、ストレージキャパシタ (C_{st}) は、第 1 ノード (N_1) と高電位駆動電圧 ($V D D$) の入力端との間に接続される。

10

20

【0027】

図 4 は、図 3 に示されたピクセルを駆動するためのゲート信号のタイミングを示す図である。図 3 及び図 4 を参照して、ピクセルの駆動は以下の通りである。

【0028】

イニシャル期間 (T_i) において、第 5 トランジスタ (T_5) は、第 $n - 1$ スキャン信号 ($S C A N (n - 1)$) に応答して、第 1 ノード (N_1) と初期化電圧 ($V i n i t$) の入力端を接続させる。その結果、第 1 ノード (N_1) は、初期化電圧 ($V i n i t$) に初期化される。初期化電圧 ($V i n i t$) は、有機発光ダイオード ($O L E D$) の動作電圧より十分に低い電圧範囲内で選択され、低電位駆動電圧 ($V S S$) と同じか、低電位駆動電圧 ($V S S$) より低く設定することができる。

30

【0029】

サンプリング期間 (T_s) において、第 n スキャン信号 ($S C A N (n)$) に応答して、第 1 トランジスタ (T_1) 及び第 2 トランジスタ (T_2) はターンオンされる。その結果、第 1 トランジスタ (T_1) は、第 1 ノード (N_1) 及び第 2 ノード (N_2) をダイオード接続 (diode connection) させる。第 2 トランジスタ (T_2) は、データライン ($D L_1$) から供給されるデータ電圧 ($V d a t a$) を第 3 ノード (N_3) に充電する。第 6 トランジスタ (T_6) は、初期化電圧 ($V i n i t$) を第 4 ノード (N_4) に充電する。

【0030】

サンプリング期間 (T_s) において、駆動トランジスタ ($D T$) のソースドレイン間には電流 ($I d s$) が流れ、これにより、第 2 ノード (N_2) の電圧は、データ電圧 ($V d a t a$) から駆動トランジスタ ($D T$) のしきい値電圧 (V_{th}) の絶対値を引いた値 ($V d a t a - | V_{th} |$) となる。第 1 ノード (N_1) は、第 2 ノード (N_2) と同じ電圧になる。

40

【0031】

エミッション期間 (T_e) において、第 3 トランジスタ (T_3) は、第 n エミッション信号 ($E M (n)$) に応答して、高電位駆動電圧 ($V D D$) を第 2 ノード (N_2) に供給する。そして、第 4 トランジスタ (T_4) もターンオンして、第 2 ノード (N_2) と第 4 ノード (N_4) が接続される。エミッション期間 (T_e) において、駆動トランジスタ ($D T$) のゲートソース間にセッティングされた電圧に応じて、第 3 ノード (N_3) で第 2

50

ノード (N 2) を経由する電流が発生する。

【 0 0 3 2 】

エミッション期間 (T e) から有機発光ダイオード (O L E D) に流れる駆動電流 (I o l e d) の関係式は、下記式 (1) のようになる。

【 0 0 3 3 】

$$I o l e d = k / 2 (V g s - V t h) ^ 2 = k / 2 (V g - V s - V t h) ^ 2 = k / 2 \{ (V d a t a - | V t h |) - V D D - V t h \} ^ 2 \dots (1)$$

【 0 0 3 4 】

このとき、 V t h < 0 であるので、上記式 (1) は、結局「 k / 2 (V d a t a - V D D) ^ 2 」になる。

【 0 0 3 5 】

上記式 (1) において、 k / 2 は、駆動トランジスタ (D T) の電子移動度、寄生キャパシタンスとチャネル容量などによって決定される比例定数を示す。結局、発光期間 (T e) の間、有機発光ダイオード (O L E D) に流れる駆動電流は、駆動トランジスタ (D T) のしきい値電圧 (V t h) の影響を受けない。

【 0 0 3 6 】

このような内部補償回路の動作で発光期間 (T e) に駆動トランジスタ (D T) のしきい値電圧 (V t h) の影響を排除するためには、サンプリング期間 (T s) の間に第 1 ノードが「 V d a t a - | V t h | 」の値で十分飽和 (saturation) するようにしなければならない。

【 0 0 3 7 】

しかしながら、表示パネル 1 0 の解像度が高くなり、 1 つのピクセルラインを駆動するための 1 水平期間 (1 H) が短くなり、それに応じてサンプリング期間 (T s) もまた短くなる。図 5 は、図 3 に示されたピクセルにおいて、第 1 ノードの電圧変化を示す図である。もし、図 5 のように、 1 水平期間 (1 H) のサンプリング期間 (T s) の間に第 1 ノード (n 1) の値が十分な値に飽和されないのであれば、サンプリング偏差 (Δ V) が発生し、内部補償に誤差が発生する。

【 0 0 3 8 】

補償値設定部 1 0 0 及びデータ駆動部 1 2 は、短いサンプリング期間内で駆動トランジスタのしきい値電圧をさらに正確にサンプリングすることができる。これを説明すると以下の通りである。

【 0 0 3 9 】

タイミングコントローラ 1 1 の補償値設定部 1 0 0 は、補償データ電圧を生成するのに利用される補償値 (α) を設定する。補償値 (α) は、サンプリング期間 (T s) を十分に長くしたときに、第 1 ノード (N 1) が飽和される電圧値 (V s a t) に対する、 1 水平期間 (1 H) のサンプリング期間 (T s) に第 1 ノード (n 1) に充電される電圧値 (V s a m) の割合で算定することができる。つまり、補償値 (α) は、「 V s a t / V s a m 」で算定される。 1 水平期間 (1 H) の間に第 1 ノード (N 1) に充電される電圧値 (V s a m) は、第 1 ノード (N 1) が飽和される電圧値 (V s a t) より同じまたは小さいので、補償値 (α) は、 1 より大きい値になる。補償値 (α) は、すべての階調に対して同様に適用されるか、または階調ごとに異なるように設定されることもできる。

【 0 0 4 0 】

図 1 において補償値設定部 1 0 0 は、タイミングコントローラ 1 1 に属する実施形態を示しているが、補償値設定部 1 0 0 は、別の集積回路によって実現することもできる。

【 0 0 4 1 】

図 6 は、本発明の第 1 実施形態におけるデータ駆動部を示す図である。図 6 には、 1 つのデータラインにデータ電圧を出力する構成を示している。

【 0 0 4 2 】

図 6 を参照すると、第 1 実施形態におけるデータ駆動部 1 2 は、ラッチ部 (L a t c h 1 , L a t c h 2) 、第 1 スイッチ (S W 1) 、第 1 デジタルアナログコンバータ (D A

10

20

30

40

50

C 1)、補償データ生成部 120、補償ラッチ部 (MLatch1, MLatch2)、第 2 スイッチ (SW2)、第 2 デジタルアナログコンバータ (DAC2) 及び出力バッファ (BF) を含む。ラッチ部 (Latch1, Latch2) は、第 1 ラッチ (Latch1) 及び第 2 ラッチ (Latch2) を含み、補償ラッチ部 (MLatch1, MLatch2) は、第 1 補償ラッチ (MLatch1) 及び第 2 補償ラッチ (MLatch2) を含む。

【0043】

第 1 ラッチ (Latch1) は、タイミングコントローラ 11 からのデジタル形式の映像データ (Data) をサンプリングしてラッチし、ラッチしたデータを同時に出力する。第 2 ラッチ (Latch2) は、第 1 ラッチ (Latch1) からの映像データ (Data) をラッチして、他のソースドライバの第 2 ラッチ (Latch2) と同期してラッチした映像データ (Data) を同時に出力する。

10

【0044】

第 1 スイッチ (SW1) は、第 1 制御信号 (S1) に応答して、第 2 ラッチ (Latch2) と第 1 デジタルアナログコンバータ (DAC1) とを接続させる。

【0045】

第 1 デジタルアナログコンバータ (DAC1) は、第 2 ラッチ (Latch2) から入力される映像データ (Data) をアナログ形態であるデータ電圧 (Vdata) に変換する。

【0046】

20

補償データ生成部 120 は、第 1 ラッチ (Latch1) からのデータに補償値 (α) を適用して補償データ (Mdata) を生成する。補償データ (Mdata) は、データ (Data) に補償値 (α) を乗算することにより生成できる。補償データ生成部 120 は、補償データ (Mdata) を第 1 補償ラッチ (MLatch1) に出力する。

【0047】

第 1 補償ラッチ (MLatch1) は補償データ生成部 120 からの補償データ (Mdata) をサンプリングしてラッチし、ラッチしたデータを同時に出力する。

【0048】

第 2 補償ラッチ (MLatch2) は、第 1 補償ラッチ (MLatch1) からの補償データ (Mdata) をラッチし、他のソースドライバの第 2 補償ラッチ (MLatch2) と同期してラッチした補償データを同時に出力する。

30

【0049】

第 2 スイッチ (SW2) は、第 2 制御信号 (S2) に応答して、第 2 補償ラッチ (MLatch2) と第 2 デジタルアナログコンバータ (DAC2) とを接続させる。

【0050】

第 2 デジタルアナログコンバータ (DAC2) は、第 2 補償ラッチ (MLatch2) から入力される補償データ (Mdata) をアナログ形態である補償データ電圧 (MVdata) に変換する。

【0051】

出力部 (BF) は、第 1 デジタルアナログコンバータ (DAC1) または第 2 デジタルアナログコンバータ (DAC2) からのデータ電圧 (Vdata) または補償データ電圧 (MVdata) をデータライン (DL1) に供給する。

40

【0052】

図 7 は、図 6 に示された第 1 及び第 2 制御信号のタイミングを示す図である。図 8 は、本発明の第 1 実施形態において、イニシャル期間とサンプリング期間での第 1 ノードの電圧変化を示す図である。第 1 実施形態において、ピクセルを駆動するためのゲート信号は、比較例と同じである。すなわち、図 3 に示されたピクセルを駆動するために、図 4 に示されたゲート信号を利用することができる。

【0053】

図 3 及び図 4 と、図 6 ~ 図 8 を参照して、補償データ電圧を利用したサンプリング動作

50

を説明すると、以下の通りである。

【0054】

イニシャル期間 (T_i) において、第5トランジスタ (T₅) は、第n-1スキャン信号 (SCAN (n-1)) に応答して、第1ノード (N₁) と初期化電圧 (V_{init}) の入力端を接続させる。その結果、第1ノード (N₁) は、初期化電圧 (V_{init}) に初期化される。初期化電圧 (V_{init}) は、有機発光ダイオード (OLED) の動作電圧より十分に低い電圧範囲内で選択され、低電位駆動電圧 (V_{SS}) と同じか、低電位駆動電圧 (V_{SS}) より低く設定することができる。

【0055】

第1サンプリング期間 (T_{s1}) 及び第2サンプリング期間 (T_{s2}) において、第nスキャン信号 (SCAN (n)) に応答して、第1トランジスタ (T₁)、第2トランジスタ (T₂) 及び第6トランジスタ (T₆) はターンオンされる。その結果、第1トランジスタ (T₁) は、第1ノード (N₁) 及び第2ノード (N₂) をダイオード接続 (diode connection) させる。 10

【0056】

第1サンプリング期間 (T_{s1}) に第2制御信号 (S₂) は、ターンオン電圧となる。その結果、データ駆動部12の第2デジタルアナログコンバータ (DAC2) は、第2補償ラッチ (MLatch2) から補償データ (MData) を受け、補償データ電圧 (MVdata) を生成する。出力部 (BF) は、第1サンプリング期間 (T_{s1}) に補償データ電圧 (MVdata) をデータライン (DL1) に出力する。 20

【0057】

第2トランジスタ (T₂) は、データライン (DL1) から供給されるデータ電圧 (Vdata) を第3ノード (N₃) に充電する。補償データ電圧 (MVdata) は、データ電圧 (Vdata) より大きい値であるので、第1サンプリング期間 (T_{s1}) で第3ノード (N₃) は、データ電圧 (Vdata) より大きい値に充電される。その結果、第1サンプリング期間 (T_{s1}) で第1ノード (N₁) の電圧は、オーバードライビングの効果で第3ノード (N₃) にデータ電圧 (Vdata) が充電されるよりもさらに大きい値まで充電される。

【0058】

第2サンプリング期間 (T_{s2}) に、第2制御信号 (S₂) は、ターンオフ電圧となり、第1制御信号 (S₁) は、ターンオン電圧となる。その結果、データ駆動部12の第1デジタルアナログコンバータ (DAC1) は、第1ラッチ (Latch1) から映像データ (Data) を受け、映像データ電圧 (Vdata) を生成する。出力部 (BF) は、第2サンプリング期間 (T_{s2}) に、映像データ電圧 (Vdata) をデータライン (DL1) に出力する。 30

【0059】

第2トランジスタ (T₂) は、データライン (DL1) から供給されるデータ電圧 (Vdata) を第3ノード (n3) に充電する。映像データ電圧 (Vdata) は補償データ電圧 (MVdata) より小さい値であるので、第2サンプリング期間 (T_{s2}) に、第1ノード (N₁) の電圧が充電される速度は小さくなる。特に、映像データ電圧 (Vdata) は、タイミングコントローラ11が入力を受けた映像データ (data) に対応する電圧であるため、第2サンプリング期間 (T_{s2}) の後に、第1ノード (N₁) は、所望の階調表現に対応する大きさの電圧値 (Vdata - |V_{th}|) で正確にサンプリングすることができる。 40

【0060】

エミッション期間 (T_e) においては、駆動トランジスタ (DT) のゲートソース間にセッティングされた電圧に応じて、第3ノード (N₃) で第2ノード (N₂) を経由する電流が発生し、有機発光ダイオード (OLED) は、所望の階調で発光する。

【0061】

上記のように、本発明に係るデータ駆動部11は、第1サンプリング期間 (T_{s1}) の 50

間、補償値 (α) が適用された補償データ電圧 ($MVdata$) を利用して、サンプリング動作を実行することにより、サンプリング動作を速くすることができる。従って、1 水平期間 ($1H$) が短くなっても所望のサンプリング期間にしきい値電圧が反映された正確な大きさの電圧 ($Vsat$) で駆動トランジスタ (DT) のゲートソース電圧をサンプリングすることができる。つまり、1 水平期間 ($1H$) が短くなると、サンプリング期間 ($Ts1$, $Ts2$) の間に第 1 ノード ($N1$) は、「 $Vsam$ 」の電圧レベルに充電されてサンプリング動作が正確ではないことがある。しかし、本発明によれば、第 1 サンプリング期間 ($Ts1$) のオーバードライビング駆動によってで 1 水平期間 ($1H$) 内でしきい値電圧が反映された正確な大きさの電圧 ($Vsat$) に第 1 ノード ($n1$) の電圧をサンプリングすることができる。

10

【0062】

特に、本発明は、駆動周波数を上げずに、オーバードライビング効果を行うことができる。したがって、単純にデータ電圧を大きくして、サンプリング動作を実行すると、サンプリングされる電圧値が所望の大きさを超える。これを防止するためには、サンプリング期間に印加されるデータ電圧を、最終的に入力映像データに対応する大きさに制御しなければならない。しかしながら、有機発光ダイオード表示装置でサンプリング期間を決定するスキャン信号のパルス幅の長さは、少なくとも 1 水平期間に該当するので、サンプリング動作を 2 回行うためには、駆動周波数を高めなければならない。

【0063】

対して、本発明では、データ駆動部 11 において映像データ ($Data$) を利用した映像データ電圧 ($Vdata$) と補償値 (α) が反映された補償データ電圧 ($MVdata$) の出力を 1 水平期間 ($1H$) 内で分割して出力する。したがって、駆動周波数を高くすることなく、スキャン信号のタイミングを可変にすることなく、オーバードライビング駆動を行うことができる。

20

【0064】

図 9 は、本発明の第 2 実施形態におけるデータ駆動部を示す図である。

【0065】

図 9 を参照すると、第 2 実施形態におけるデータ駆動部 12 は、ラッチ部 ($Latch1$)、第 1 スイッチ ($SW1$)、第 1 デジタルアナログコンバータ ($DAC1$)、補償データ生成部 120、補償ラッチ部 ($MLatch1$)、第 2 スイッチ ($SW2$)、第 2 デジタルアナログコンバータ ($DAC2$) 及び出力バッファ (BF) を含む。すなわち、第 2 実施形態におけるラッチ部及び補償ラッチ部は、それぞれ 1 つのラッチで構成される。第 1 及び第 2 実施形態に区分されるラッチ部 ($Latch$) の数は、タイミングコントローラまたはデータ駆動部の設計に応じて変えることができる。第 2 実施形態において、補償ラッチ部 ($MLatch$) の動作は、前述した第 1 実施形態と同一であり、データ駆動部が補償データ電圧を出力するタイミングもまた、第 1 実施形態と同様である。

30

【0066】

図 10 は、本発明の第 3 実施形態におけるデータ駆動部を示す図である。

【0067】

図 10 を参照すると、第 3 実施形態におけるデータ駆動部 12 は、ラッチ部 ($Latch1$, $Latch2$)、第 1 スイッチ ($SW1$)、補償データ生成部 120、補償ラッチ部 ($MLatch1$, $MLatch2$)、第 2 スイッチ ($SW2$)、デジタルアナログコンバータ (DAC) 及び出力バッファ (BF) を含む。ラッチ部 ($Latch1$, $Latch2$) は、第 1 ラッチ ($Latch1$) 及び第 2 ラッチ ($Latch2$) を含み、補償ラッチ部 ($MLatch1$, $MLatch2$) は、第 1 補償ラッチ ($MLatch1$) 及び第 2 補償ラッチ ($MLatch2$) を含む。デジタルアナログコンバータ (DAC) は、第 1 スイッチ ($SW1$) のターンオン時に、第 2 ラッチ ($Latch2$) から入力される映像データ ($Data$) をアナログ形態であるデータ電圧 ($Vdata$) に変換する。デジタルアナログコンバータ (DAC) は、第 2 スイッチ ($SW2$) のターンオン時に、第 2 補償ラッチ ($MLatch2$) から入力される映像データ ($Mdata$) をアナログ

40

50

形態である補償データ電圧 (V_{data}) に変換する。

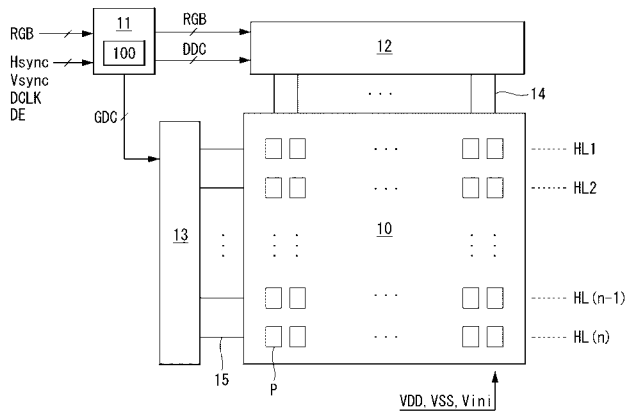
【 0 0 6 8 】

このように、第 3 実施形態では、 1 つのデジタルアナログコンバータ (DAC) を利用して映像データ電圧 (V_{data}) または補償データ電圧 (MV_{data}) を選択的に生成して出力することができる。

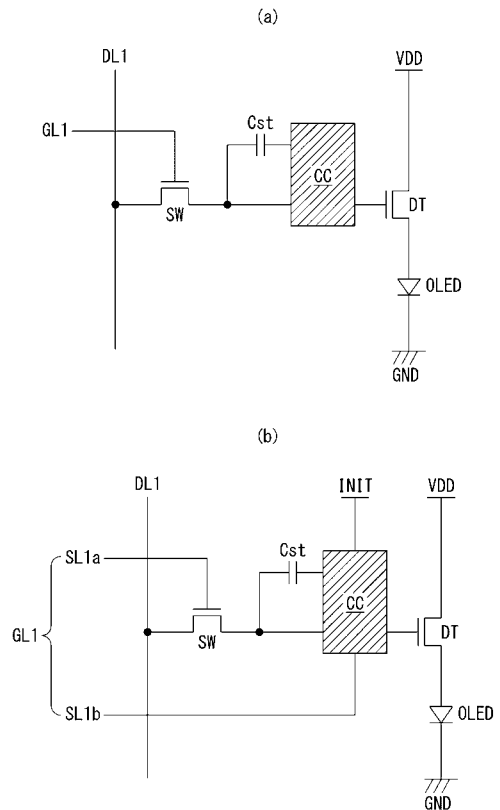
【 0 0 6 9 】

図 1 0 に示されたラッチ部と補償ラッチ部は第 2 実施形態と同様に 1 つのラッチによって実現されてもよい。

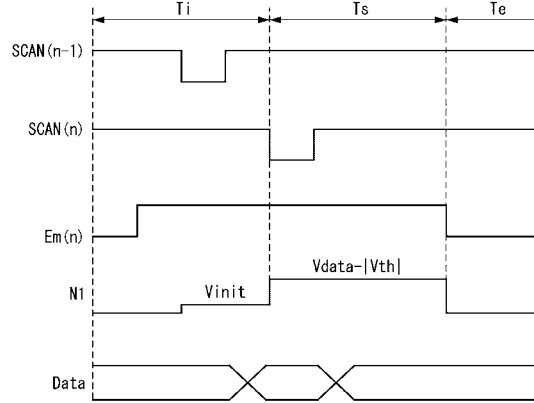
【 図 1 】



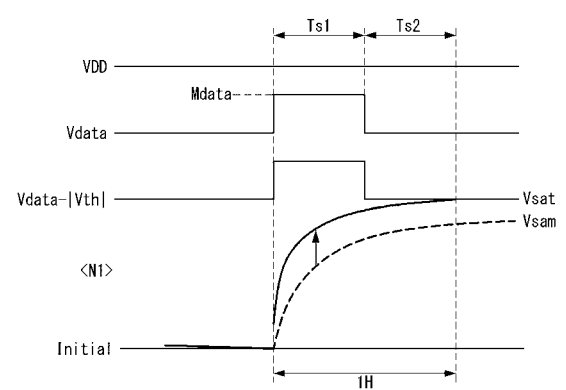
【 図 2 】



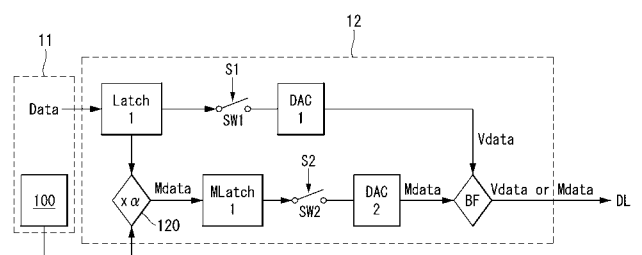
【 図 4 】



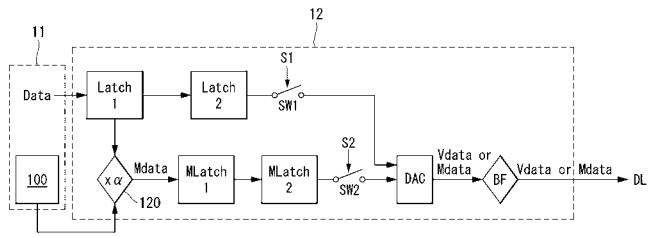
【 図 8 】



【图 9】



【図 10】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 2 3 G
G 0 9 G	3/20	6 2 3 F

(72)発明者 キム, キュジン

大韓民国、1 0 8 4 5 キョンギ - ド、パジュ - シ、ウーロン - ミョン、エルジー - ロ 2 4 5

(72)発明者 キム, ジア

大韓民国、1 0 8 4 5 キョンギ - ド、パジュ - シ、ウーロン - ミョン、エルジー - ロ 2 4 5

F ターム(参考) 5C080 AA07 BB05 DD05 DD08 EE29 FF11 JJ02 JJ03 JJ04

5C380 AA01 AB06 AB18 BA39 BB02 BB03 CA12 CA17 CA32 CA53

CC06 CC07 CC26 CC33 CC39 CC64 CD017 CF09 CF22 CF48

DA02 DA06

专利名称(译)	有机发光二极管显示装置		
公开(公告)号	JP2019012257A	公开(公告)日	2019-01-24
申请号	JP2017240372	申请日	2017-12-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	キムテフン グウォンキタエ キムキュジン キムジア		
发明人	キム, テフン グウォン, キタエ キム, キュジン キム, ジア		
IPC分类号	G09G3/3233 G09G3/20		
CPC分类号	G09G3/3275 G09G3/3291 G09G3/3233 G09G2300/0814 G09G2300/0819 G09G2310/0251 G09G2310/027 G09G2320/0233 G09G2320/0295 G09G2320/045 G09G3/3258		
FI分类号	G09G3/3233 G09G3/20.611.H G09G3/20.621.A G09G3/20.622.D G09G3/20.622.P G09G3/20.623.C G09G3/20.623.D G09G3/20.642.A G09G3/20.623.G G09G3/20.623.F		
F-TERM分类号	5C080/AA07 5C080/BB05 5C080/DD05 5C080/DD08 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/AB18 5C380/BA39 5C380/BB02 5C380/BB03 5C380/CA12 5C380/CA17 5C380/CA32 5C380/CA53 5C380/CC06 5C380/CC07 5C380/CC26 5C380/CC33 5C380/CC39 5C380/CC64 5C380/CD017 5C380/CF09 5C380/CF22 5C380/CF48 5C380/DA02 5C380/DA06		
优先权	1020170083711 2017-06-30 KR		
其他公开文献	JP6494734B2		
外部链接	Espacenet		

摘要(译)

提供一种有源矩阵型有机发光二极管显示装置。提供一种有机发光二极管显示装置，包括显示面板，栅极驱动单元和数据驱动单元。显示面板包括用于驱动有机发光二极管和有机发光二极管的驱动晶体管，并且布置连接到多条栅极线和数据线的像素。栅极驱动器向栅极线提供栅极信号。数据驱动器接收图像数据并产生设置为大于图像数据电压或图像数据电压的值的补偿数据电压。数据驱动器在第一采样周期期间将补偿数据电压提供给数据线，并在第二采样周期期间将图像数据电压提供给数据线。点域1

