

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-122183

(P2005-122183A)

(43) 公開日 平成17年5月12日(2005.5.12)

(51) Int.Cl.⁷

F I

テーマコード (参考)

G09G 3/30

G09G 3/30

H

3K007

G09F 9/00

G09F 9/00

348Z

5C080

G09F 9/30

G09F 9/30

338

5C094

G09G 3/20

G09F 9/30

365Z

5G435

H05B 33/14

G09G 3/20

621E

審査請求 有 請求項の数 20 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願2004-300582 (P2004-300582)

(22) 出願日 平成16年10月14日 (2004.10.14)

(31) 優先権主張番号 2003-071497

(32) 優先日 平成15年10月14日 (2003.10.14)

(33) 優先権主張国 韓国 (KR)

(71) 出願人 596066770

エルジー エレクトロニクス インコーポ
レーテッド大韓民国 ソウル ヨンドンボク ヨード
ードン 20

(74) 代理人 100068618

弁理士 萼 経夫

(74) 代理人 100104145

弁理士 宮崎 嘉夫

(74) 代理人 100080908

弁理士 館石 光雄

(74) 代理人 100109690

弁理士 小野塚 薫

(74) 代理人 100131266

弁理士 ▲高▼ 昌宏

最終頁に続く

(54) 【発明の名称】 エレクトロルミネセンス表示装置

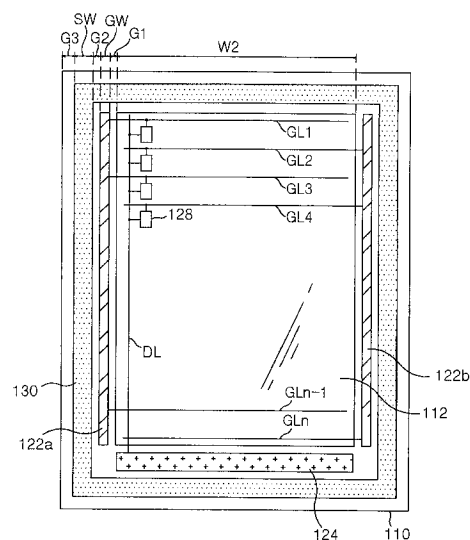
(57) 【要約】

【課題】 E L表示装置において、一定の大きさの基板上に形成される画像表示部の面積を最大化させる。

【解決手段】

E L表示装置は、基板110と、前記基板上に形成されるゲートラインとデータラインの交差した領域ごとに配列された画素128を持つE L表示部と、前記E L表示部の左側に隣接した前記基板上の左側領域に形成されて前記ゲートラインの中の奇数番目のゲートラインを駆動する第1ゲートドライバ122aと、前記E L表示部の右側に隣接した前記基板上の右側領域に形成されて前記ゲートラインの中の偶数番目のゲートラインを駆動する第2ゲートドライバ122bと、前記E L表示部の上側及び下側のいずれかに隣接した前記基板上に形成されて前記データラインを駆動するデータドライバ124と、を備える。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

基板と、前記基板上に形成されるゲートラインとデータラインの交差で画定された領域ごとに配列された画素を持つエレクトロルミネセンス表示部と、前記エレクトロルミネセンス表示部外の左側に形成されて前記ゲートラインの中から一部ゲートラインを駆動する第 1 ゲートドライバと、前記エレクトロルミネセンス表示部外の右側に形成されて前記ゲートラインの中から前記一部ゲートラインを除いた他のゲートラインを駆動する第 2 ゲートドライバと、前記エレクトロルミネセンス表示部外の上側及び下側の中からいずれかに形成されて前記データラインを駆動するデータドライバと、を具備することを特徴とするエレクトロルミネセンス表示装置。

10

【請求項 2】

前記ゲートドライバ、前記エレクトロルミネセンス表示部及び前記データドライバの外側に塗布されるシーリング剤を具備することを特徴とする請求項 1 記載のエレクトロルミネセンス表示装置。

【請求項 3】

前記第 1 及び第 2 ゲートドライバのそれぞれは、スタートパルスを順次的にシフトさせて、前記ゲートラインを順次的に駆動させるためのゲートパルス生成する多数のシフトレジスタを具備することを特徴とする請求項 2 記載のエレクトロルミネセンス表示装置。

【請求項 4】

前記第 1 ゲートドライバのシフトレジスタのそれぞれは、前記奇数ゲートラインの一侧空間と、その上または下に配置された偶数ゲートラインの一侧空間に形成される回路素子を含むことを特徴とする請求項 3 記載のエレクトロルミネセンス表示装置。

20

【請求項 5】

前記第 2 ゲートドライバのシフトレジスタのそれぞれは、前記偶数ゲートラインの他側空間と、その上または下に配置された奇数ゲートラインの他側空間に形成される回路素子を含むことを特徴とする請求項 3 記載のエレクトロルミネセンス表示装置。

【請求項 6】

基板上に多数の電極と前記電極を駆動するための駆動回路が形成されたエレクトロルミネセンス表示装置において、前記多数の電極の中から第 1 電極群を駆動して前記基板の第 1 位置に形成される第 1 駆動回路と、前記多数の電極の中から第 2 電極群を駆動して前記基板の第 2 位置に形成される第 2 駆動回路と、を具備することを特徴とするエレクトロルミネセンス表示装置。

30

【請求項 7】

前記多数の電極は、多数のデータ電極と、前記データ電極と交差する多数のゲート電極と、を具備することを特徴とする請求項 6 記載のエレクトロルミネセンス表示装置。

【請求項 8】

前記第 1 電極群は、前記多数のゲート電極の中から一部電極を具備することを特徴とする請求項 7 記載のエレクトロルミネセンス表示装置。

【請求項 9】

前記第 2 電極群は、前記多数のゲート電極の中から前記一部電極を除いた他の電極を具備することを特徴とする請求項 8 記載のエレクトロルミネセンス表示装置。

40

【請求項 10】

前記第 1 電極群は、前記多数のデータ電極の中から一部電極を具備することを特徴とする請求項 7 記載のエレクトロルミネセンス表示装置。

【請求項 11】

前記第 2 電極群は、前記多数のデータ電極の中から前記一部電極を除いた他の電極を具備することを特徴とする請求項 10 記載のエレクトロルミネセンス表示装置。

【請求項 12】

多数のデータライン、多数のゲートライン、前記データラインを駆動するためのデータ

50

駆動回路、前記ゲートラインを駆動するためのゲート駆動回路を持つルミネセンス表示装置において、前記基板上に形成されるゲートラインとデータラインの交差で画定された領域ごとに配列された画素を持つエレクトロルミネセンス表示部と、前記ゲートラインの中から第1ゲート電極群に接続されて前記エレクトロルミネセンス表示部外の第1側に形成される第1ゲートドライバと、前記ゲートラインの中から第2ゲート電極群に接続されて前記エレクトロルミネセンス表示部外の第2側に形成される第2ゲートドライバと、前記データラインの中から第1データ電極群に接続されて前記エレクトロルミネセンス表示部外の第3側に形成される第1データドライバと、前記データラインの中から第2データ電極群に接続されて前記エレクトロルミネセンス表示部外の第4側に形成される第2データドライバと、を具備することを特徴とするエレクトロルミネセンス表示装置。

10

【請求項13】

前記第1ゲート電極群は、奇数番目のゲート電極を具備することを特徴とする請求項12記載のエレクトロルミネセンス表示装置。

【請求項14】

前記第2ゲート電極群は、偶数番目のゲート電極を具備することを特徴とする請求項13記載のエレクトロルミネセンス表示装置。

【請求項15】

前記第1データ電極群は、奇数番目のデータ電極を具備することを特徴とする請求項12記載のエレクトロルミネセンス表示装置。

【請求項16】

前記第2データ電極群は、偶数番目のデータ電極を具備することを特徴とする請求項15記載のエレクトロルミネセンス表示装置。

20

【請求項17】

前記第1側は、前記エレクトロルミネセンス表示部の左側であることを特徴とする請求項12記載のエレクトロルミネセンス表示装置。

【請求項18】

前記第2側は、前記エレクトロルミネセンス表示部の右側であることを特徴とする請求項17記載のエレクトロルミネセンス表示装置。

【請求項19】

前記第3側は、前記エレクトロルミネセンス表示部の上側であることを特徴とする請求項18記載のエレクトロルミネセンス表示装置。

30

【請求項20】

前記第4側は、前記エレクトロルミネセンス表示部の下側であることを特徴とする請求項19記載のエレクトロルミネセンス表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はエレクトロルミネセンス表示装置に関するもので、特に一定の大きさの基板上に形成される画像表示部の面積を最大化させることができるようにしたエレクトロルミネセンス表示装置に関するものである。

40

【背景技術】

【0002】

陰極線管(Cathode Ray Tube)の短所である重さと嵩を減らすことができる各種平板表示装置(フラットパネルディスプレイ装置)が注目をあびている。このような平板表示装置としては、液晶表示装置(Liquid Crystal Display)、電界放出表示装置(Field Emission Display)、プラズマ表示パネル(Plasma Display Panel)及びエレクトロルミネセンス(Electro-Luminescence: 以下、"EL"という)表示装置などがある。

【0003】

50

これらの中でEL表示装置は、電子と正孔の再結合で蛍光体を発光させる自発光素子であり、蛍光体として無機化合物を使う無機EL表示装置と有機化合物を使う有機EL表示装置に大別される。このようなEL表示装置は、低電圧駆動、自分発光、薄膜型、広い視野角、早い回答速度、高いコントラストなどの多くの長所を持っていて、次世代表示装置として期待されている。

【0004】

有機EL素子は、通常、陰極と陽極の間に積層された電子注入層、電子輸送層、発光層、正孔輸送層、正孔注入層から構成される。このような有機EL素子では、陽極と陰極の間に所定の電圧を印加する場合、陰極から発生された電子が電子注入層及び電子輸送層を通じて発光層の方に移動して、陽極から発生された正孔が正孔注入層及び正孔輸送層を通じて発光層の方に移動する。これによって、発光層では電子輸送層と正孔輸送層から供給された電子と正孔が再結合することによって光を放出するようになる。

10

【0005】

図1を参照すると、従来のEL表示装置は基板10と、ゲートライン(GL)とデータライン(DL)の交差で画定された領域ごとに配列された画素28を含むEL表示部12と、基板10上の一側に形成されてEL表示部12のゲートライン(GL)を駆動するゲートドライバ22と、基板10上の下端に形成されてEL表示部12のデータライン(DL)を駆動するデータドライバ24と、を具備する。

【0006】

画素28のそれぞれは、ゲートライン(GL)にゲートパルスが供給される時、データライン(DL)からのデータ信号を供給受けてそのデータ信号に相応する光を発生するようになる。このような、画素28から構成されるEL表示部12は解像度によって一定の面積及び幅(W1)を持つように基板10上に形成される。

20

【0007】

ゲートドライバ22はEL表示部12の一側に所定の距離を置いて基板10上に形成されてゲートライン(GL)のそれぞれに接続される。このような、ゲートドライバ22はゲートライン(GL)にゲートパルスを供給してゲートライン(GL)を順次的に駆動するようになる。この時、ゲートドライバ22は図2に図示されたところのようにゲートライン(GL)のそれぞれを駆動するための多数のゲートシフトレジスタ23により、所定の幅(GW)を持つように形成される。

30

【0008】

多数のゲートシフトレジスタ23のそれぞれは、入力されるクロック信号(CLK)につれて外部から入力端子(IN)に入力されるスタートパルス(SP)をシフトさせてゲートパルスを生成して、出力端子(OUT)を通じて生成されたゲートパルスをゲートライン(GL)に供給するようになる。この時、多数のゲートシフトレジスタ23のそれぞれはスタートパルス(SP)をシフトさせてゲートパルスを生成するための図示しない多数の薄膜トランジスタを含む回路素子から構成される。このような、多数のゲートシフトレジスタ23のそれぞれの回路素子は、隣接したゲートライン(GL)の間隔により水平方向に長く、すなわち直四角形形態の面積を持つように形成される。すなわち、多数のゲートシフトレジスタ23のそれぞれの回路素子は引接したゲートライン(GL)の間隔が狭いからゲートライン(GL)のそれぞれの側方空間にだけ形成される。これによって、ゲートドライバ22の幅(GW)は一つのゲートライン(GL)を駆動するゲートシフトレジスタ23の回路素子によりX軸方向に長くなるようになる。

40

【0009】

データドライバ24は、EL表示部12の下側に所定の距離を置いてデータライン(DL)のそれぞれに接続される。このような、データドライバ24は外部から入力されたデジタルデータ信号をガンマ電圧を利用してアナログデータ信号に変換する。及びデータドライバ24はアナログデータ信号をゲートパルスが供給される度にデータライン(DL)に供給する。

【0010】

50

また、EL表示装置は、EL表示部 12 を酸素及び水気から保護するために基板 10 と結合される図示しないパッケージング板を具備する。このような、パッケージング板と基板 10 を結合するために、ゲートドライバ 22 とデータドライバ 24 及びEL表示部 12 の外側には、定の幅(SW)を持つシーリング剤 20 が塗布される。

【0011】

一方、従来のEL表示装置は製造工程の時、工程マージンを確保するために、ゲートドライバ 22 とEL表示部 12 の間の第1ギャップ(G1)と、ゲートドライバ 22 とシーリング剤 30 の間の第2ギャップ(G2)と、EL表示装置を基板 10 上から分離するためのスクライビングラインとシーリング剤 30 の間の第3ギャップ(G3)と、を含む。また、EL表示装置は完成された EL表示装置のEL表示部 12 が、基板 10 の中央部に位置するように、EL表示部 12 とシーリング剤 30 の間(ゲートドライバ 22 が形成されないEL表示部 12 の右側とシーリング剤 30)に用意されるダミー空間 62 をさらに具備する。ダミー空間 62 の幅は、ゲートドライバ 22 の幅(GW)、第1及び第2ギャップ(G1, G2)と対応される。

【0012】

したがって、従来のEL表示装置は、EL表示部 12 の解像度によって基板 10 上に一定の大きさに形成されるから、ゲートドライバ 22 の幅(GW)、第1乃至第3ギャップ(G1, G2, G3)と、ダミー空間 62 により、EL表示部 12 の面積を増加させることができない。また、従来のEL表示装置は一定の解像度を持つEL表示部 12 の面積を増加させる場合、基板 10 の大きさを増加させなければならない。

【0013】

一方、従来のEL表示装置は一定の基板 10 上に形成されるEL表示部 12 の解像度を増加させる場合、ゲートドライバ 22 の幅(GW)が増加することによって基板 10 の大きさを増加させなければならない問題点がある。

【発明の開示】

【発明が解決しようとする課題】

【0014】

したがって、本発明の目的は、一定の大きさの基板上に形成される画像表示部の面積を最大化させることができるようにしたエレクトロルミネセンス表示装置を提供するのにある。

【課題を解決するための手段】

【0015】

上記目的を達成するために、本発明のエレクトロルミネセンス表示装置は基板と、前記基板上に形成されるゲートラインとデータラインの交差で画定された領域ごとに配列された画素を持つエレクトロルミネセンス表示部と、前記エレクトロルミネセンス表示部の左側に隣接した前記基板上の左側領域に形成されて、前記ゲートラインの中の奇数番目のゲートラインを駆動する第1ゲートドライバと、前記エレクトロルミネセンス表示部の右側に隣接した前記基板上の右側領域に形成されて前記ゲートラインの中の偶数番目のゲートラインを駆動する第2ゲートドライバと、前記エレクトロルミネセンス表示部の上側及び下側の中からいずれかに隣接した前記基板上に形成されて前記データラインを駆動するデータドライバと、を具備することを特徴とする。

【0016】

前記エレクトロルミネセンス表示装置は、前記ゲートドライバ、前記エレクトロルミネセンス表示部及び前記データドライバの外側に塗布されるシーリング剤を具備することを特徴とする。

【0017】

前記エレクトロルミネセンス表示装置において、前記第1及び第2ゲートドライバのそれぞれは、スタートパルスを順次的にシフトさせて、前記ゲートラインを順次的に駆動させるためのゲートパルスを生成する多数のシフトレジスタを具備することを特徴とする。

【0018】

10

20

30

40

50

前記エレクトロルミネセンス表示装置において、前記第 1 ゲートドライバのシフトレジスタのそれぞれは、前記奇数のゲートラインの側方空間と、その上または下に配置された偶数のゲートラインの側方空間に形成される回路素子を含むことを特徴とする。

【 0 0 1 9 】

前記エレクトロルミネセンス表示装置において、前記第 2 ゲートドライバのシフトレジスタのそれぞれは前記偶数のゲートラインの側方空間と、その上または下に配置された奇数のゲートラインの側方空間に形成される回路素子を、含むことを特徴とする。

【 発明の効果 】

【 0 0 2 0 】

上述したように、本発明のエレクトロルミネセンス表示装置は、ゲートドライバをエレクトロルミネセンス表示部の左側及び右側に形成することによって、エレクトロルミネセンス表示部の幅を増加させることができる。したがって、本発明は解像度によって、一定の大きさを持つ基板上に形成されるエレクトロルミネセンス表示部の面積を最大化させることができる。

【 発明を実施するための最良の形態 】

【 0 0 2 1 】

以下、本発明の望ましい実施の形態を、図 3 乃至図 8 を参照して説明する。

図 3 において本発明のエレクトロルミネセンス(Electro-Luminescence : 以下、ELという)表示装置は、基板 1 1 0 と、ゲートライン(GL)とデータライン(DL)の交差で画定された領域ごとに、配列された画素 1 2 8 を含むEL表示部 1 1 2 と、基板 1 1 0 上の左側領域に形成されてゲートライン(GL)中の奇数番目のゲートライン(GL 1 , GL 3 乃至GLn- 1)を駆動する第 1 ゲートドライバ(1 2 2 a)と、基板 1 1 0 上の右側領域に形成されてゲートライン(GL)中の偶数番目のゲートライン(GL 2 , GL 4 乃至GLn)を駆動する第 2 ゲートドライバ(1 2 2 b)と、基板 1 1 0 上の下端に形成されてEL表示部 1 1 2 のデータライン(DL)を駆動するデータドライバ 1 2 4 と、を具備する。

【 0 0 2 2 】

画素 1 2 8 のそれぞれは、陰極であるゲートライン(GL)にゲート信号が印加される時に選択されて陽極であるデータライン(DL)に供給される画素信号、すなわち電流信号に相應する光を発生する。

【 0 0 2 3 】

さらに、具体的に画素 1 2 8 のそれぞれは、等価的にデータライン(DL)とゲートライン(GL)の間に接続されたダイオードとして表現される。このような画素 1 2 8 のそれぞれは、ゲートライン(GL)にゲート信号がイネーブルになる時に駆動されて、データライン(DL)上のデータ信号の大きさに相應する光を発生する。

【 0 0 2 4 】

このために、画素 1 2 8 のそれぞれは、図 4 に図示されるように電圧供給ライン(VDD)と、供給電圧ライン(VDD)と基底電圧源(GND)の間に接続された発光セル(OEL)と、データライン(DL)とゲートライン(GL)のそれぞれから供給される駆動信号につれて発光セル(OEL)を駆動させるための発光セルの駆動回路 1 3 5 と、を具備する。

【 0 0 2 5 】

発光セル(OEL)は、図示しない陰極と陽極の間に積層された電子注入層、電子輸送層、発光層、正孔輸送層、正孔注入層を具備する。このような、発光セル(OEL)は、透明電極である陽極と金属電極である陰極の間に電圧を印加すると、陰極から発生された電子が電子注入層及び電子輸送層を通じて発光層の方に移動して、陽極から発生された正孔が正孔注入層及び正孔輸送層を通じて発光層の方に移動する。これによって、発光層においては電子輸送層と正孔輸送層から供給されられた電子と正孔が衝突して再結合することによって光が発生し、この光は透明電極である陽極を通じて外部に放出されて画像が表示される。

【 0 0 2 6 】

発光セルの駆動回路 1 3 5 は、ゲートライン(GL)とデータライン(DL)の間に接続された

10

20

30

40

50

スイッチング用薄膜トランジスタ(Thin Film Transistor ; 以下 "TFT"という)(T1)と、第1スイッチング用TFT(T1)と発光セル(OEL)の間に接続された駆動用TFT(T2)と、スイッチング用TFT(T1)と駆動用TFT(T2)の間の第1ノード(n1)と電圧供給ライン(VDD)に接続された駆動用TFT(T2)のソース端子の間に接続されたキャパシタ(Cst)と、を具備する。

【0027】

スイッチング用TFT(T1)のゲート端子は、ゲートライン(GL)に接続され、ソース端子はデータライン(DL)に接続され、ドレイン端子は第1ノード(n1)を経由して駆動用薄膜トランジスタ(T2)のゲート端子に接続される。このような、スイッチング用TFT(T1)はゲートライン(GL)にゲートパルスが供給されると、ターン-オンされてデータライン(DL)に供給されたデータ信号を第1ノード(n1)に供給する。第1ノード(n1)に供給されたデータ信号は、キャパシタ(Cst)に充電されると同時に駆動用TFT(T2)のゲート端子に供給される。

10

【0028】

駆動用TFT(T2)のゲート端子は、第1ノード(n1)を経由してスイッチング用TFT(T1)のドレイン端子に接続され、ドレイン端子は、発光セル(OEL)に接続される。このような、駆動用TFT(T2)はゲート端子に供給されるデータ信号に応答して電圧供給ライン(VDD)から発光セル(OEL)に供給される電流量を制御することによって発光セル(OEL)の発光量を調節する。そして、スイッチング用TFT(T1)がターン-オフされても、キャパシタ(Cst)でデータ信号が放電するので、駆動用TFT(T2)は次のフレームのデータ信号が供給されるまで、電圧供給ライン(VDD)からの電流を発光セル(OEL)に供給して、発光セル(OEL)が発光を維持する。

20

【0029】

一方、画素28のそれぞれは、図5に図示されるように、4個のTFT(DT, MT, ST1, ST2)から構成された発光セル駆動回路235から構成することができる。

【0030】

さらに、発光セル駆動回路235は電圧供給ライン(VDD)と発光セル(OEL)の間に接続された駆動TFT(DT)と、ゲートライン(GL)とデータライン(DL)に接続された第1スイッチングTFT(ST1)と、第1スイッチングTFT(ST1)とゲートライン(GL)に接続された第2スイッチングTFT(ST2)と、第1及び第2スイッチングTFT(ST1, ST2)の間の第1ノード(n1)と電圧供給ライン(VDD)の間に接続されて駆動TFT(DT)と電流ミラー(Current Mirror)回路を形成して電流を電圧に変換する変換TFT(MT)と、駆動TFT(DT)と変換TFT(MT)のそれぞれのゲート端子の間の第2ノード(n2)と電圧供給ライン(VDD)の間に接続されたキャパシタ(Cst)と、を具備する。ここで、TFTはPタイプ電子金属酸化膜半導体電界効果トランジスタ(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)である。

30

【0031】

駆動TFT(DT)のゲート端子は、変換TFT(MT)のゲート端子に接続され、ソース端子は、電圧供給ライン(VDD)に接続されると同時に、ドレイン端子は発光セル(OEL)に接続される。

【0032】

変換TFT(MT)のソース端子は、電圧供給ライン(VDD)に接続され、ドレイン端子は、第1スイッチングTFT(ST1)のドレイン端子と第2スイッチングTFT(ST2)のソース端子に接続される。第1スイッチングTFT(ST1)のソース端子は、データライン(DL)に接続されてドレイン端子は第2スイッチングTFT(ST2)のソース端子に接続される。第2スイッチングTFT(ST2)のドレイン端子は、駆動TFT(DT)及び変換TFT(MT)のそれぞれのゲート端子及びキャパシタ(Cst)に接続される。第1及び第2スイッチングTFT(ST1, ST2)のそれぞれのゲート端子は、ゲートライン(GL)に接続される。一方、変換TFT(MT)と駆動TFT(DT)は電流ミラー回路を形成するように隣接されるように形成されるから、同一な特性を持つことと仮定する場合、変換TFT(MT)と駆動TFT(DT)を同一な大きさに形成すると、変換TFT(MT)と駆動TFT(DT)に流れる電流の量は同一になる。

40

【0033】

50

上記発光セル駆動回路 2 3 5 の駆動を説明すると、次のようである。まず、ゲートライン (GL) にオン (ON) 状態のゲートパルスが供給されると、第 1 及び第 2 スイッチング TFT (ST 1, ST 2) がターン-オンされる。第 1 及び第 2 スイッチング TFT (ST 1, ST 2) がターン-オンされることによって、データライン (DL) から第 1 及び第 2 スイッチング TFT (ST 1, ST 2) を経由して供給されるデータ信号により、駆動 TFT (DT) 及び変換 TFT (MT) のそれぞれはターン-オンされる。これによって、駆動 TFT (DT) は自分のゲート端子に供給されるデータ信号につれて、電圧供給ライン (VDD) から供給される自分のソース端子とドレイン端子間の電流を調節して、発光セル (OEL) に供給することによって、発光セル (OEL) をデータ信号に対応される明るさに発光させるようになる。

【 0 0 3 4 】

10

反対に、ゲートライン (GL) にオフ (OFF) 状態のゲートパルスが供給されると、第 1 及び第 2 スイッチング TFT (ST 1, ST 2) がターン-オフされる。第 1 及び第 2 スイッチング TFT (ST 1, ST 2) がターン-オフされることによって、キャパシタ (Cst) は保存された電圧を利用して、駆動 TFT (DT) を駆動させるようになる。これによって、駆動 TFT (DT) は次のフレームのデータ信号が供給されるまで電圧供給ライン (VDD) からの電流を発光セル (OEL) に供給して発光セル (OEL) が発光を維持するようにする。

【 0 0 3 5 】

上記画素 1 2 8 から構成される EL 表示部 1 1 2 は、解像度によって一定の面積及び幅 (W 2) を持つように基板 1 1 0 上に形成される。

【 0 0 3 6 】

20

第 1 ゲートドライバ (1 2 2 a) は、EL 表示部 1 1 2 の一側に所定の距離を置いて基板 1 1 0 上の左側領域に形成され、ゲートライン (GL) 中の奇数番目のゲートライン (GL 1, GL 2 乃至 GLn-1) のそれぞれに接続される。このような、第 1 ゲートドライバ (1 2 2 a) は、奇数番目のゲートライン (GL 1, GL 2 乃至 GLn-1) にゲートパルスを供給し、ゲートライン (SL) を順次的に駆動する。この時、第 1 ゲートドライバ (1 2 2 a) は、図 6 に図示されるように、奇数番目のゲートライン (GL 1, GL 2 乃至 GLn-1) のそれぞれを駆動するための多数のゲートシフトレジスタ 1 2 3 により、所定の幅 (GW) を持つように形成される。

【 0 0 3 7 】

第 1 ゲートドライバ (1 2 2 a) のゲートシフトレジスタ 1 2 3 のそれぞれは、入力されるクロック信号 (CLK) につれて外部から入力端子 (IN) に入力されるスタートパルス (SP) をシフトさせてゲートパルスを生成して、出力端子 (OUT) を通じて生成されたゲートパルスをゲートライン (GL) に供給する。このために、第 1 ゲートドライバ (1 2 2 a) のゲートシフトレジスタ 1 2 3 のそれぞれは、スタートパルス (SP) をシフトさせて、ゲートパルスを生成するための図示しない多数の薄膜トランジスタを含む回路素子から構成される。これによって、第 1 ゲートドライバ (1 2 2 a) の幅 (GW) は、一つのゲートライン (GL) を駆動するために、多数のゲートシフトレジスタ 1 2 3 を構成する薄膜トランジスタの個数によって決まる。この時、多数の薄膜トランジスタは隣接した奇数番目のゲートライン (GL 1, GL 2 乃至 GLn-1) の間の距離が、従来より広い (従来の 2 倍) 直四角形形態から正四角形形態に形成される。例えば、従来、多数の薄膜トランジスタが X 軸方向で構成されたら、本発明は多数の薄膜トランジスタが X 軸及び Y 軸方向で構成される。言い換えれば、第 1 ゲートドライバ (1 2 2 a) のゲートシフトレジスタのそれぞれの回路素子は、奇数番目のゲートライン (GL 1, GL 2 乃至 GLn-1) の側方空間と、その上または下に配置された偶数のゲートライン (GL 2, GL 4 乃至 GLn) の側方空間に形成される。これによって、多数のゲートシフトレジスタ 1 2 3 のそれぞれが形成された領域の面積は、従来のゲートシフトレジスタと同一な反面に、幅は減少するようになる。

【 0 0 3 8 】

したがって、第 1 ゲートドライバ (1 2 2 a) の幅 (GW) は、従来のゲートドライバの幅より減少するようになる。例えば、第 1 ゲートドライバ (1 2 2 a) の幅は、n 個のゲートライン (GL) 中、半分のゲートライン (GL) を駆動するから、従来のゲートドライバの幅より半分程度減少される。

50

【0039】

第2ゲートドライバ(122b)は、EL表示部112の一侧に所定の距離を置いて基板110上の右側領域に形成され、ゲートライン(GL)中の偶数番目のゲートライン(GL2, GL4乃至GLn)のそれぞれに接続される。言い換えれば、第2ゲートドライバ(122b)は、従来のEL表示装置の基板上に用意されたダミー空間上に形成される。このような、第2ゲートドライバ(122b)は、偶数番目のゲートライン(GL2, GL4乃至GLn)にゲートパルスを提供して、ゲートライン(SL)を順次的に駆動する。この時、第2ゲートドライバ(122b)は、前述の第1ゲートドライバ(122a)と同一な構成を持つので、それに対する説明を第1ゲートドライバ(122a)の説明で代わりをする事にする。

【0040】

データドライバ124は、EL表示部112の下側に所定の距離を置いてデータライン(DL)のそれぞれに接続される。データドライバ124は、外部から入力されたデジタルデータ信号を、ガンマ電圧を利用してアナログデータ信号に変換する。及び、データドライバ124は、アナログデータ信号をゲートパルスが供給される度に、データライン(DL)に供給するようになる。

【0041】

また、EL表示装置は、EL表示部112を酸素及び水気から保護するために基板110と合着される図示しないパッケージング板を具備する。このような、パッケージング板と基板110を結合するために、ゲートドライバ122とデータドライバ124及びEL表示部112の外側に、所定の幅(SW)を持つシーリング剤130が塗布される。

【0042】

一方、本発明のEL表示装置は、製造工程の時に工程マージンを確保するために、第1ゲートドライバ(122a)とEL表示部112の間の第1ギャップ(G1)と、第1ゲートドライバ(122a)とシーリング剤130の間の第2ギャップ(G2)と、EL表示装置を基板110上に分離するためのスクライピングラインとシーリング剤130の間の第3ギャップ(G3)を含む。このような、第1乃至第3ギャップ(G1, G2, G3)及びシーリング剤130の幅(SW)は従来のEL表示装置と同一になる。

【0043】

このような、本発明のEL表示装置は、ゲートドライバを半分に分けて、EL表示部112を中心に基板110上の左側及び右側領域にそれぞれ形成する。これによって、本発明のEL表示装置は、従来のゲートドライバより小さな幅(GW)を持つ第1ゲートドライバ(122a)により、従来よりも減少したゲートドライバの幅位を、EL表示部112の幅(W2)を左側に増加させることができるだけでなく、第1ゲートドライバ(122b)の幅(GW)程度に、EL表示部112の幅(W2)を、従来のEL表示装置のダミー空間の方に増加させることができる。したがって、本発明のEL表示部112と従来のEL表示部を同一な大きさの基板110上に形成する場合、本発明のEL表示部112の幅(W2)は、従来のEL表示部の幅(W1)より増加される。結果的に、本発明のEL表示装置は、基板110の大きさを増加させない範囲内で、EL表示部112の左右側幅(W2)を増加させ、EL表示部112の面積を最大に増加させることができる。

【0044】

一方、本発明のEL表示装置のデータドライバ124は、図7に図示されるように、EL表示部112の上側(上端)に形成することができる。

【0045】

また、本発明のEL表示装置のデータドライバ124は、図8に図示されるように、表示部外の基板110上の上側及び下側領域に形成される第1及び第2データドライバ(124a)を具備することができる。

【0046】

第1データドライバ(124a)は、基板110上の上側領域に形成され、データライン(DL)の中に奇数番目のデータライン(DL1, DL3, 乃至DLn-1)を駆動して、一方、第2データドライバ(124b)は、基板110上の下側領域に形成され、データライン(DL)中の

10

20

30

40

50

偶数番目のデータライン(DL2, DL4, 乃至DLn)を駆動する。

【0047】

以上説明した内容を通じて当業者であれば、本発明の技術思想を一脱しない範囲で多様な変更及び修正ができる。したがって、本発明の技術的範囲は明細書の詳細な説明に記載した内容に限定されるのではなく特許請求の範囲により決められなければならない。

【図面の簡単な説明】

【0048】

【図1】従来のエレクトロルミネセンスパネルを示す平面図である。

【図2】図1に図示されたゲートドライバのシフトレジスタを示す図面である。

【図3】本発明の実施形態に係るエレクトロルミネセンス表示装置を示す平面図である。

10

【図4】図3に示された2個の薄膜トランジスタから構成される画素を、等価的に示す回路図である。

【図5】図3に示された4個の薄膜トランジスタから構成される画素を、等価的に示す回路図である。

【図6】図3に示された第1及び第2ゲートドライバのシフトレジスタを示す図面である。

【図7】本発明の他の実施形態に係るエレクトロルミネセンス表示装置を示す平面図である。

【図8】本発明の他の実施形態に係るエレクトロルミネセンス表示装置を示す平面図である。

20

【符号の説明】

【0049】

10、110:基板

12、112:EL表示部

22、122a、122b:ゲートドライバ

23、123:シフトレジスタ

24、124:データドライバ

28、128:画素

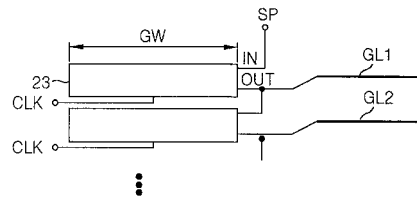
30、130:シーリング剤

62:ダミー空間

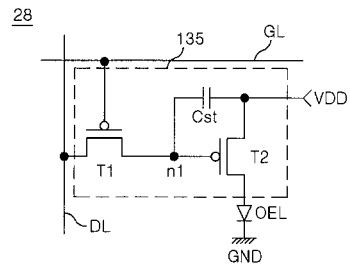
30

135、235:発光セル駆動回路

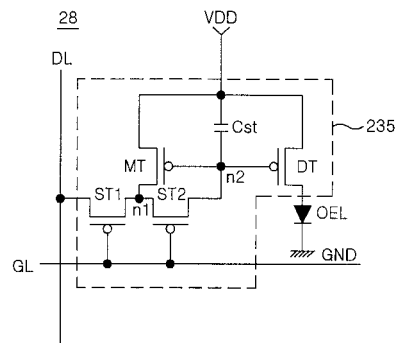
【 図 2 】



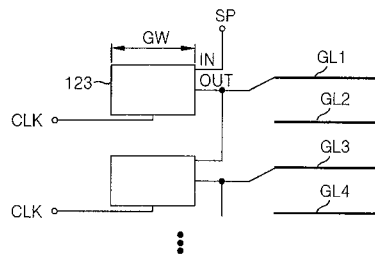
【 図 4 】



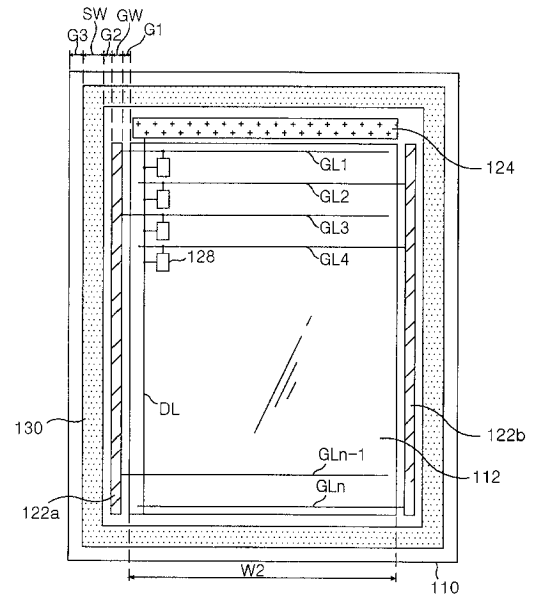
【 図 5 】



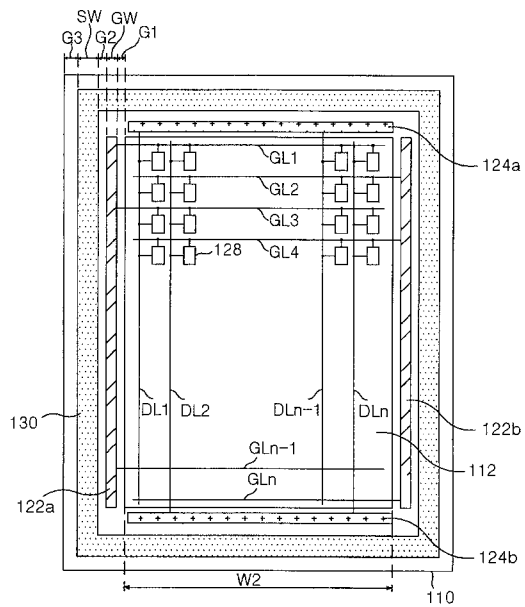
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

(51) Int.Cl. ⁷	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 1 M
	G 0 9 G 3/20	6 2 2 E
	G 0 9 G 3/20	6 2 2 M
	G 0 9 G 3/20	6 8 0 G
	H 0 5 B 33/14	A

(74)代理人 100093193
弁理士 中村 壽夫

(74)代理人 100104385
弁理士 加藤 勉

(74)代理人 100093414
弁理士 村越 祐輔

(74)代理人 100131141
弁理士 小宮 知明

(72)発明者 ハ スー キム
大韓民国 ソウル カンブク - ク ミア 7 - ドン エスケー ブクハサン シティ アパートメ
ント ナンバー 1 4 3 - 9 0 3

(72)発明者 ウォン キュ ハ
大韓民国 キョンサンブク - ド ヨンドク - グン ガング - ミュン オーポ 2 - リ 4 9 - 8

F ターム(参考) 3K007 BA06 CB00 CC00 DB03 GA00
5C080 AA06 BB05 DD22 FF01 FF11 HH09 JJ02 JJ03 JJ06
5C094 AA15 BA03 BA29 CA19 DA07 EA10
5G435 AA18 BB05 CC09 EE37 HH13

专利名称(译)	电致发光显示装置		
公开(公告)号	JP2005122183A	公开(公告)日	2005-05-12
申请号	JP2004300582	申请日	2004-10-14
申请(专利权)人(译)	Eruji电子公司		
[标]发明人	ハスーキム ウォンキュハ		
发明人	ハスーキム ウォンキュハ		
IPC分类号	H01L51/50 G09F9/00 G09F9/30 G09G3/20 G09G3/30 G09G3/32 H01L27/32 H05B33/14		
CPC分类号	G09G3/3266 G09G3/3233 G09G3/3241 G09G3/3275 G09G2300/0842 G09G2310/0224		
FI分类号	G09G3/30.H G09F9/00.348.Z G09F9/30.338 G09F9/30.365.Z G09G3/20.621.E G09G3/20.621.M G09G3/20.622.E G09G3/20.622.M G09G3/20.680.G H05B33/14.A G09F9/30.365 G09G3/3241 G09G3/3266 G09G3/3275 H01L27/32		
F-TERM分类号	3K007/BA06 3K007/CB00 3K007/CC00 3K007/DB03 3K007/GA00 5C080/AA06 5C080/BB05 5C080/DD22 5C080/FF01 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ06 5C094/AA15 5C094/BA03 5C094/BA29 5C094/CA19 5C094/DA07 5C094/EA10 5G435/AA18 5G435/BB05 5G435/CC09 5G435/EE37 5G435/HH13 3K107/AA01 3K107/BB01 3K107/CC43 3K107/DD39 3K107/EE03 3K107/EE59 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB19 5C380/AB45 5C380/BA11 5C380/BA21 5C380/BB23 5C380/BC01 5C380/CA04 5C380/CA08 5C380/CA32 5C380/CA45 5C380/CA48 5C380/CB25 5C380/CB26 5C380/CC02 5C380/CC14 5C380/CC26 5C380/CC33 5C380/CC62 5C380/CC77 5C380/CD012 5C380/CD014 5C380/CF07 5C380/DA02 5C380/DA06		
代理人(译)	加藤 勉		
优先权	1020030071497 2003-10-14 KR		
外部链接	Espacenet		

摘要(译)

解决的问题：在EL显示装置中，使形成在一定尺寸的基板上的图像显示部的面积最大化。[解决方案] 该EL显示装置包括：基板110；在基板上形成有在栅极线和数据线彼此相交的每个区域中布置有像素128的像素的EL显示单元；以及与EL显示单元的左侧相邻的基板。第一栅极驱动器122a形成在左上区域中，以驱动栅极线中的奇数编号的栅极线，以及栅极形成在与EL显示单元的右侧相邻的基板上的右侧区域中。第二栅极驱动器122b，用于驱动线中偶数编号的栅极线，以及数据驱动器124，用于驱动形成在与EL显示单元的上侧或下侧相邻的基板上的数据线。和[选择图]图3

