

(19) 日本国特許庁(JP)

再 公 表 特 許(A1)

(11) 国際公開番号

W02014/162792

発行日 平成29年2月16日(2017.2.16)

(43) 国際公開日 平成26年10月9日(2014.10.9)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611A	5C080
G09F 9/30 (2006.01)	G09G 3/20 670J	5C094
H01L 27/32 (2006.01)	G09G 3/20 641E	5C380
G09F 9/302 (2006.01)	G09G 3/20 611B	
審査請求 有 予備審査請求 未請求 (全 59 頁) 最終頁に続く		

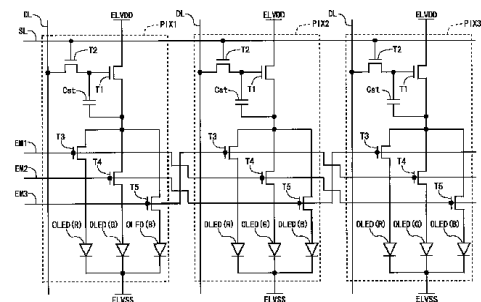
出願番号	特願2015-509947 (P2015-509947)	(71) 出願人	000005049
(21) 国際出願番号	PCT/JP2014/054013		シャープ株式会社
(22) 国際出願日	平成26年2月20日(2014.2.20)		大阪府堺市堺区匠町1番地
(31) 優先権主張番号	特願2013-76856 (P2013-76856)	(74) 代理人	100104695
(32) 優先日	平成25年4月2日(2013.4.2)		弁理士 島田 明宏
(33) 優先権主張国	日本国(JP)	(74) 代理人	100121348
			弁理士 川原 健児
		(74) 代理人	100114247
			弁理士 奥田 邦廣
		(74) 代理人	100148459
			弁理士 河本 悟
		(72) 発明者	小原 将紀
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		最終頁に続く	

(54) 【発明の名称】 表示装置およびその駆動方法

(57) 【要約】

電流で駆動される自発光型表示素子を有し時分割駆動を採用する表示装置において、従来よりも消費電力を低減する。

エミッション線(EM1~EM3)の各々は、走査信号線(SL)が延びる方向に並んで配置されている3つの画素回路(PIX1~PIX3)において互いに異なる発光色の有機EL素子(OLEDD)に対応する発光制御トランジスタのゲート端子に接続される。このような構成において、時分割駆動モード中に所定期間以上の期間を通じて画像の内容に変化がなかった場合、動作モードが休止駆動モードに切り替えられる。休止駆動モード中には、エミッションドライバが第1エミッション線(EM1)のみを選択状態とすることによって、時分割駆動モード中の表示画像の3分の1の解像度の静止画像が表示部に表示される。休止駆動モード中の休止期間にはゲートドライバ等の周辺ドライバは休止状態となる。



【特許請求の範囲】

【請求項 1】

複数の行および複数の列を構成するようマトリクス状に配置された画素回路を含む表示部を備えた表示装置であって、

前記画素回路は、互いに異なる発光色の j 個 (j は 3 以上の整数) の電気光学素子を含み、

1 フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示が行われる時分割駆動モードと、前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示が行われる休止駆動モードとの間で、動作モードが切り替え可能に構成され、

動作モードが前記休止駆動モードであるときには、 j 個の画素回路を 1 つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の j 分の 1 以下の解像度の静止画像が前記表示部に表示されることを特徴とする、表示装置。

【請求項 2】

前記画素回路は、

前記 j 個の電気光学素子と 1 対 1 で対応するように設けられた j 個の発光制御トランジスタと、

前記 j 個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを更に含み、

前記表示部は、各行につき j 本の発光制御線を含み、

前記画素回路において、

前記 j 個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され、

前記 j 個の発光制御トランジスタの第 1 導通端子は、前記駆動電流制御部に接続され、

前記 j 個の発光制御トランジスタの第 2 導通端子は、それぞれ対応する電気光学素子に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

動作モードが前記時分割駆動モードであるときには、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

動作モードが前記休止駆動モードであるときには、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされることを特徴とする、請求項 1 に記載の表示装置。

【請求項 3】

各行に対応するように前記表示部に配設された走査信号線と、

各列に対応するように前記表示部に配設されたデータ線と、

前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と

前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と

前記走査信号線を駆動する走査信号線駆動回路と、

前記データ線を駆動するデータ線駆動回路と、

前記発光制御線を駆動する発光制御線駆動回路と
を更に備え、

前記駆動電流制御部は、

前記第 1 電源線と前記第 2 電源線との間に前記 j 個の発光制御トランジスタの各々と直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、

前記駆動トランジスタの制御端子と前記データ線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの制御端子と前記データ線とを電氣的に接続する入力トランジスタと、

前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に設けられたコンデンサと

10

を含み、

前記リフレッシュ期間には、

前記発光制御線駆動回路は、各行について前記 j 本の発光制御線のうちの 1 本のみを選択状態とし、

前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状態とし、

前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印加し、

前記休止期間には、

20

前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、

前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴とする、請求項 2 に記載の表示装置。

【請求項 4】

各行に対応するように前記表示部に配設された走査信号線と、

各列に対応するように前記表示部に配設されたデータ線と、

前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と

、

前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と

30

、

前記画素回路に所定の参照電圧を供給する、前記表示部に配設された参照電圧線と、

前記走査信号線を駆動する走査信号線駆動回路と、

前記データ線を駆動するデータ線駆動回路と、

前記発光制御線を駆動する発光制御線駆動回路と

を更に備え、

前記駆動電流制御部は、

前記第 1 電源線と前記第 2 電源線との間に前記 j 個の発光制御トランジスタの各々と直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、

前記駆動トランジスタの制御端子と前記参照電圧線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの制御端子と前記参照電圧線とを電氣的に接続する参照電圧供給制御トランジスタと、

40

前記駆動トランジスタの一方の導通端子と前記データ線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの一方の導通端子と前記データ線とを電氣的に接続する入力トランジスタと、

前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に設けられたコンデンサと

を含み、

前記リフレッシュ期間には、

前記発光制御線駆動回路は、各行について前記 j 本の発光制御線のうちの 1 本のみを

50

選択状態とし、

前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状態とし、

前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印加し、

前記休止期間には、

前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、

前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴とする、請求項 2 に記載の表示装置。

10

【請求項 5】

前記駆動トランジスタ、前記入力トランジスタ、および前記 j 個の発光制御トランジスタは、酸化半導体によりチャネル層が形成された薄膜トランジスタであることを特徴とする、請求項 3 または 4 に記載の表示装置。

【請求項 6】

前記酸化半導体の主成分は、インジウム (In)、ガリウム (Ga)、亜鉛 (Zn)、および酸素 (O) から成ることを特徴とする、請求項 5 に記載の表示装置。

【請求項 7】

前記リフレッシュ期間の前に、前記画素回路に含まれる前記 j 個の電気光学素子を消灯状態にするとともに前記画素回路に黒色に相当する画像データを書き込む黒色表示期間が設けられていることを特徴とする、請求項 1 に記載の表示装置。

20

【請求項 8】

動作モードが前記休止駆動モードであるときには、1つのグループに含まれる j 個の画素回路によって1つの画素が形成され、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の j 分の1の解像度の静止画像が前記表示部に表示されることを特徴とする、請求項 1 に記載の表示装置。

【請求項 9】

動作モードが前記休止駆動モードであるときには、連続する k 行 (k は 2 以上の整数) に対応する k 個のグループに含まれる $k \times j$ 個の画素回路によって1つの画素が形成され、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の ($k \times j$) 分の1の解像度の静止画像が前記表示部に表示されることを特徴とする、請求項 1 に記載の表示装置。

30

【請求項 10】

前記 k の値は、動作モードが前記休止駆動モードであるときの各画素の形状が正方形となるように定められていることを特徴とする、請求項 9 に記載の表示装置。

【請求項 11】

各行に対応する j 本の発光制御線に着目したとき、動作モードが前記休止駆動モードであるときに選択状態とされる発光制御線が適宜変更されることを特徴とする、請求項 2 に記載の表示装置。

40

【請求項 12】

動作モードが前記時分割駆動モードから前記休止駆動モードに切り替わる毎に、動作モードが前記休止駆動モードであるときに選択状態とされる発光制御線が変更されることを特徴とする、請求項 11 に記載の表示装置。

【請求項 13】

前記画素回路に含まれる前記 j 個の電気光学素子は、赤色の発光色、緑色の発光色、および青色の発光色を有する3個の有機エレクトロルミネッセンス素子であることを特徴とする、請求項 1 に記載の表示装置。

【請求項 14】

前記画素回路に含まれる前記 j 個の電気光学素子は、赤色の発光色、緑色の発光色、青

50

色の発光色，および白色の発光色を有する４個の有機エレクトロルミネッセンス素子であることを特徴とする、請求項１に記載の表示装置。

【請求項１５】

互いに異なる発光色の j 個（ j は３以上の整数）の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

１フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップと

を備え、

前記休止駆動ステップでは、 j 個の画素回路を１つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の j 分の１以下の解像度の静止画像が前記表示部に表示されることを特徴とする、駆動方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、表示装置に関し、より詳しくは、有機ＥＬ表示装置などの電流で駆動される自発光型表示素子を備えた表示装置およびその駆動方法に関する。

【背景技術】

【０００２】

従来より、表示装置が備える表示素子としては、印加される電圧によって輝度が制御される電気光学素子と流れる電流によって輝度が制御される電気光学素子とがある。印加される電圧によって輝度が制御される電気光学素子の代表例としては液晶表示素子が挙げられる。一方、流れる電流によって輝度が制御される電気光学素子の代表例としては有機Ｅ

【０００３】

有機ＥＬ表示装置の駆動方式として、パッシブマトリクス方式（単純マトリクス方式とも呼ばれる。）とアクティブマトリクス方式とが知られている。パッシブマトリクス方式を採用した有機ＥＬ表示装置は、構造は単純であるものの、大型化および高精細化が困難である。これに対して、アクティブマトリクス方式を採用した有機ＥＬ表示装置（以下「

【０００４】

アクティブマトリクス型の有機ＥＬ表示装置には、複数の画素回路がマトリクス状に形成されている。アクティブマトリクス型の有機ＥＬ表示装置の画素回路は、典型的には、画素を選択する入力トランジスタと、有機ＥＬ素子への電流の供給を制御する駆動トランジスタとを含んでいる。なお、以下においては、駆動トランジスタから有機ＥＬ素子に流れる電流のことを「駆動電流」という場合がある。

【０００５】

ところで、アクティブマトリクス型の一般的な有機ＥＬ表示装置においては、１個の画

10

20

30

40

50

素は3個のサブ画素（赤色を表示するRサブ画素，緑色を表示するGサブ画素，および青色を表示するBサブ画素）で構成されている。図33は、1個のサブ画素を構成する従来の一般的な画素回路91の構成を示す回路図である。この画素回路91は、表示部に配設されている複数のデータ線DLと複数の走査信号線SLとの各交差点に対応して設けられている。図33に示すように、この画素回路91は、2個のトランジスタT1，T2と、1個のコンデンサCstと、1個の有機EL素子OLEDとを備えている。トランジスタT1は駆動トランジスタであり、トランジスタT2は入力トランジスタである。なお、図33に示す例では、トランジスタT1，T2は、nチャネル型の薄膜トランジスタ（TFET）である。

【0006】

トランジスタT1は、有機EL素子OLEDと直列に設けられている。そのトランジスタT1に関し、ゲート端子はトランジスタT2のドレイン端子に接続され、ドレイン端子はハイレベル電源電圧ELVDDを供給する電源線（以下「ハイレベル電源線」といい、ハイレベル電源電圧と同じ符号ELVDDを付す。）に接続され、ソース端子は有機EL素子OLEDのアノード端子に接続されている。トランジスタT2は、データ線DLとトランジスタT1のゲート端子との間に設けられている。そのトランジスタT2に関し、ゲート端子は走査信号線SLに接続され、ドレイン端子はトランジスタT1のゲート端子に接続され、ソース端子はデータ線DLに接続されている。コンデンサCstについては、トランジスタT1のゲート端子に一端が接続され、トランジスタT1のソース端子に他端が接続されている。有機EL素子OLEDのカソード端子は、ローレベル電源電圧ELVSSを供給する電源線（以下「ローレベル電源線」といい、ローレベル電源電圧と同じ符号ELVSSを付す。）に接続されている。以下、トランジスタT1のゲート端子と、コンデンサCstの一端と、トランジスタT2のドレイン端子との接続点のことを便宜上「ゲートノード」という。ゲートノードの電位には符号VGを付す。なお、一般的には、ドレインとソースのうち電位の高い方がドレインと呼ばれているが、本明細書の説明では、一方をドレイン，他方をソースと定義するので、ドレイン電位よりもソース電位の方が高くなることもある。

【0007】

図34は、図33に示す画素回路91の動作を説明するためのタイミングチャートである。時刻t91以前には、走査信号線SLは非選択状態となっている。従って、時刻t91以前には、トランジスタT2がオフ状態になっており、ゲートノードの電位VGは初期レベル（例えば、1つ前のフレームでの書き込みに応じたレベル）を維持している。時刻t91になると、走査信号線SLが選択状態となり、トランジスタT2がターンオンする。これにより、データ線DLおよびトランジスタT2を介して、この画素回路91が形成する画素（サブ画素）の輝度に対応するデータ電圧Vdataがゲートノードに供給される。その後、時刻t92までの期間に、ゲートノードの電位VGがデータ電圧Vdataに応じて変化する。このとき、コンデンサCstは、ゲートノードの電位VGとトランジスタT1のソース電位との差であるゲート-ソース間電圧Vgsに充電される。時刻t92になると、走査信号線SLが非選択状態となる。これにより、トランジスタT2がターンオフし、コンデンサCstが保持するゲート-ソース間電圧Vgsが確定する。トランジスタT1は、コンデンサCstが保持するゲート-ソース間電圧Vgsに応じて有機EL素子OLEDに駆動電流を供給する。その結果、駆動電流に応じた輝度で有機EL素子OLEDが発光する。

【0008】

ところで、図33に示す画素回路91は、1個のサブ画素に対応する回路である。従って、3個のサブ画素からなる1個の画素に対応する画素回路910の構成は、図35に示すようなものとなる。図35に示すように、1個の画素を構成する画素回路910は、Rサブ画素用の画素回路91（R）とGサブ画素用の画素回路91（G）とBサブ画素用の画素回路91（B）とによって構成されている。図35に示す構成によれば、画素回路内に多くの回路素子が必要とされるので、高精細化が困難である。

10

20

30

40

50

【0009】

そこで、日本の特開2005-148749号公報には、図36に示すように、1個の画素に必要とされるトランジスタおよびコンデンサの数を従来よりも少なくした構成の画素回路920が開示されている。この画素回路920は、駆動手段921と、順次制御手段922と、3個の有機EL素子OLED(R), OLED(G), およびOLED(B)とによって構成されている。駆動手段921は、駆動トランジスタT11と、入力トランジスタT12と、コンデンサCst1とによって構成されている。順次制御手段922は、赤色用の有機EL素子OLED(R)の発光を制御するためのトランジスタT13(R)と、緑色用の有機EL素子OLED(G)の発光を制御するためのトランジスタT13(G)と、青色用の有機EL素子OLED(B)の発光を制御するためのトランジスタT13(B)とによって構成されている。また、トランジスタT13(R), T13(G), およびT13(B)のオン/オフを制御するための配線としてエミッション線EM1, EM2, およびEM3が画素回路920を通過するように設けられている。

10

【0010】

以上のような構成において、1フレーム期間が3つのサブフレームに分割される。具体的には、1フレーム期間は、赤色の発光を行うための第1サブフレームと緑色の発光を行うための第2サブフレームと青色の発光を行うための第3サブフレームとに分割される。そして、順次制御手段922において、第1サブフレームにはトランジスタT13(R)のみがオン状態とされ、第2サブフレームにはトランジスタT13(G)のみがオン状態とされ、第3サブフレームにはトランジスタT13(B)のみがオン状態とされる。これにより、1フレーム期間をかけて有機EL素子OLED(R), 有機EL素子OLED(G), および有機EL素子OLED(B)が順次に発光し、所望のカラー画像が表示される。このように、日本の特開2005-148749号公報に開示された有機EL表示装置では、いわゆる「時分割駆動」が行われている。

20

【0011】

なお、日本の特開2005-148750号公報には、図37に示す構成の画素回路930を用いて時分割駆動を行う有機EL表示装置の発明が開示されている。

【先行技術文献】

【特許文献】

【0012】

30

【特許文献1】日本の特開2005-148749号公報

【特許文献2】日本の特開2005-148750号公報

【発明の概要】

【発明が解決しようとする課題】

【0013】

ところが、有機EL表示装置において上述したような時分割駆動を採用した場合、時分割駆動ではない従来の一般的な駆動方法(ここでは「一般的駆動」という。)を採用している場合に比べて消費電力が増大する。これについて、図38および図39を参照しつつ以下に説明する。

【0014】

40

時分割駆動においては、発光期間と帰線期間とが交互に繰り返される。発光期間は3色のうちのいずれか1色の発光を行うための期間である。発光期間には、有機EL素子を所望の輝度で発光させるために、ソースドライバ(データ線を駆動する回路), ゲートドライバ(走査信号線を駆動する回路), およびエミッションドライバ(エミッション線を駆動する回路)の動作がオン状態となる(図38参照)。発光期間の長さは帰線期間の長さよりも極めて長いが、各発光期間には、先頭行に含まれる有機EL素子から最終行に含まれる有機EL素子までを一般的駆動における1フレーム期間のほぼ3分の1の長さの期間で順次に発光させなければならない。このため、時分割駆動を採用した場合、一般的駆動を採用している場合に比べて駆動周波数(駆動速度)が約3倍になる。周辺ドライバの消費電力Pは、寄生容量をCとし、電圧振幅をVとし、駆動周波数をfとすると、次式(1

50

)で表される。

【数 1】

$$P = C \times V^2 \times f \quad \cdots (1)$$

【0015】

上式(1)より、周辺ドライバの消費電力Pは駆動周波数fに比例することが把握される。従って、図39に示すように、時分割駆動を採用した場合における各周辺ドライバの消費電力は、一般的駆動を採用している場合の消費電力の3倍になる。これに関し、例えば携帯電話における待ち受け画面のような静止画像を表示する場合にも、周辺ドライバを高周波数で動作させる必要があるため、消費電力は大きくなる。なお、本明細書における周辺ドライバとは、画素回路を動作させるために表示部の周辺領域に設けられている駆動回路のことを意味する。また、図39に関し、第1～第3エミッションドライバはそれぞれ図36におけるエミッション線EM1～EM3を駆動するための回路である。

10

【0016】

そこで、本発明は、電流で駆動される自発光型表示素子を有し時分割駆動を採用する表示装置において、従来よりも消費電力を低減することを目的とする。

【課題を解決するための手段】

【0017】

本発明の第1の局面は、複数の行および複数の列を構成するようマトリクス状に配置された画素回路を含む表示部を備えた表示装置であって、

20

前記画素回路は、互いに異なる発光色のj個(jは3以上の整数)の電気光学素子を含み、

1フレーム期間をj個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示が行われる時分割駆動モードと、前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示が行われる休止駆動モードとの間で、動作モードが切り替え可能に構成され、

30

動作モードが前記休止駆動モードであるときには、j個の画素回路を1つのグループとし各グループに含まれるj個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像のj分の1以下の解像度の静止画像が前記表示部に表示されることを特徴とする。

【0018】

本発明の第2の局面は、本発明の第1の局面において、

前記画素回路は、

前記j個の電気光学素子と1対1で対応するように設けられたj個の発光制御トランジスタと、

40

前記j個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを更に含み、

前記表示部は、各行につきj本の発光制御線を含み、

前記画素回路において、

前記j個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され、

前記j個の発光制御トランジスタの第1導通端子は、前記駆動電流制御部に接続され、

前記j個の発光制御トランジスタの第2導通端子は、それぞれ対応する電気光学素子

50

に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

動作モードが前記時分割駆動モードであるときには、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

動作モードが前記休止駆動モードであるときには、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされることを特徴とする。

【0019】

10

本発明の第 3 の局面は、本発明の第 2 の局面において、

各行に対応するように前記表示部に配設された走査信号線と、

各列に対応するように前記表示部に配設されたデータ線と、

前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と

、

前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と

、

前記走査信号線を駆動する走査信号線駆動回路と、

前記データ線を駆動するデータ線駆動回路と、

前記発光制御線を駆動する発光制御線駆動回路と

20

を更に備え、

前記駆動電流制御部は、

前記第 1 電源線と前記第 2 電源線との間に前記 j 個の発光制御トランジスタの各々と直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、

前記駆動トランジスタの制御端子と前記データ線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの制御端子と前記データ線とを電気的に接続する入力トランジスタと、

前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に設けられたコンデンサと

を含み、

30

前記リフレッシュ期間には、

前記発光制御線駆動回路は、各行について前記 j 本の発光制御線のうちの 1 本のみを選択状態とし、

前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状態とし、

前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印加し、

前記休止期間には、

前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、

40

前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴とする。

【0020】

本発明の第 4 の局面は、本発明の第 2 の局面において、

各行に対応するように前記表示部に配設された走査信号線と、

各列に対応するように前記表示部に配設されたデータ線と、

前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と

、

前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と

50

、
前記画素回路に所定の参照電圧を供給する、前記表示部に配設された参照電圧線と、
前記走査信号線を駆動する走査信号線駆動回路と、
前記データ線を駆動するデータ線駆動回路と、
前記発光制御線を駆動する発光制御線駆動回路と
を更に備え、

前記駆動電流制御部は、

前記第 1 電源線と前記第 2 電源線との間に前記 j 個の発光制御トランジスタの各々と直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、

前記駆動トランジスタの制御端子と前記参照電圧線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの制御端子と前記参照電圧線とを電氣的に接続する参照電圧供給制御トランジスタと、

前記駆動トランジスタの一方の導通端子と前記データ線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの一方の導通端子と前記データ線とを電氣的に接続する入力トランジスタと、

前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に設けられたコンデンサと

を含み、

前記リフレッシュ期間には、

前記発光制御線駆動回路は、各行について前記 j 本の発光制御線のうちの 1 本のみを選択状態とし、

前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状態とし、

前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印加し、

前記休止期間には、

前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、

前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴とする。

【 0 0 2 1 】

本発明の第 5 の局面は、本発明の第 3 または第 4 の局面において、

前記駆動トランジスタ，前記入力トランジスタ，および前記 j 個の発光制御トランジスタは、酸化物半導体によりチャネル層が形成された薄膜トランジスタであることを特徴とする。

【 0 0 2 2 】

本発明の第 6 の局面は、本発明の第 5 の局面において、

前記酸化物半導体の主成分は、インジウム (I n) ，ガリウム (G a) ，亜鉛 (Z n) ，および酸素 (O) から成ることを特徴とする。

【 0 0 2 3 】

本発明の第 7 の局面は、本発明の第 1 の局面において、

前記リフレッシュ期間の前に、前記画素回路に含まれる前記 j 個の電気光学素子を消灯状態にするとともに前記画素回路に黒色に相当する画像データを書き込む黒色表示期間が設けられていることを特徴とする。

【 0 0 2 4 】

本発明の第 8 の局面は、本発明の第 1 の局面において、

動作モードが前記休止駆動モードであるときには、1 つのグループに含まれる j 個の画素回路によって 1 つの画素が形成され、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の j 分の 1 の解像度の静止画像が前記表示部に表示されるこ

10

20

30

40

50

とを特徴とする。

【0025】

本発明の第9の局面は、本発明の第1の局面において、

動作モードが前記休止駆動モードであるときには、連続する k 行（ k は2以上の整数）に対応する k 個のグループに含まれる $k \times j$ 個の画素回路によって1つの画素が形成され、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の（ $k \times j$ ）分の1の解像度の静止画像が前記表示部に表示されることを特徴とする。

【0026】

本発明の第10の局面は、本発明の第9の局面において、

前記 k の値は、動作モードが前記休止駆動モードであるときの各画素の形状が正方形となるように定められていることを特徴とする。

10

【0027】

本発明の第11の局面は、本発明の第2の局面において、

各行に対応する j 本の発光制御線に着目したとき、動作モードが前記休止駆動モードであるときに選択状態とされる発光制御線が適宜変更されることを特徴とする。

【0028】

本発明の第12の局面は、本発明の第11の局面において、

動作モードが前記時分割駆動モードから前記休止駆動モードに切り替わる毎に、動作モードが前記休止駆動モードであるときに選択状態とされる発光制御線が変更されることを特徴とする。

20

【0029】

本発明の第13の局面は、本発明の第1の局面において、

前記画素回路に含まれる前記 j 個の電気光学素子は、赤色の発光色、緑色の発光色、および青色の発光色を有する3個の有機エレクトロルミネッセンス素子であることを特徴とする。

【0030】

本発明の第14の局面は、本発明の第1の局面において、

前記画素回路に含まれる前記 j 個の電気光学素子は、赤色の発光色、緑色の発光色、青色の発光色、および白色の発光色を有する4個の有機エレクトロルミネッセンス素子であることを特徴とする。

30

【0031】

本発明の第15の局面は、互いに異なる発光色の j 個（ j は3以上の整数）の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

1フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップと

40

を備え、

前記休止駆動ステップでは、 j 個の画素回路を1つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の j 分の1以下の解像度の静止画像が前記表示部に表示されることを特徴とする。

【発明の効果】

【0032】

本発明の第1の局面によれば、 j 個の画素回路を1つのグループとし各グループに含ま

50

れる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることが可能になっている。このため、1回の垂直走査で通常の画像の j 分の1以下の解像度の静止画像を表示することができる。これにより、時分割駆動が行われている表示装置において、休止駆動を採用することが可能となり、従来よりも消費電力が低減される。

【0033】

本発明の第2の局面によれば、各行に対応している j 本の発光制御線のうちの1本を選択するだけで、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることができる。このため、休止駆動モード中における発光制御線の駆動による消費電力が極めて小さくなる。

【0034】

本発明の第3の局面によれば、電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部が駆動トランジスタと入力トランジスタとコンデンサとによって構成されている表示装置において、休止期間には、走査信号線駆動回路およびデータ線駆動回路は休止状態となり、発光制御線駆動回路では直流電流による電力のみが消費される。これにより、時分割駆動が行われている表示装置に関し、確実に従来よりも消費電力を低減することが可能となる。

【0035】

本発明の第4の局面によれば、電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部が駆動トランジスタと入力トランジスタと参照電圧供給制御トランジスタとコンデンサとによって構成されている表示装置において、休止期間には、走査信号線駆動回路およびデータ線駆動回路は休止状態となり、発光制御線駆動回路では直流電流による電力のみが消費される。これにより、時分割駆動が行われている表示装置に関し、確実に従来よりも消費電力を低減することが可能となる。

【0036】

本発明の第5の局面によれば、画素回路内のトランジスタでのオフリーク電流が極めて小さくなる。このため、表示画像に応じた電圧を画素回路内のコンデンサに従来よりも長時間保持することが可能となる。従って、休止駆動モードの際の休止期間の長さを長くしてリフレッシュレートを低くすることにより、消費電力を従来よりも大幅に低減することが可能となる。

【0037】

本発明の第6の局面によれば、チャネル層を形成する酸化物半導体として酸化インジウムガリウム亜鉛を用いることにより、本発明の第5の局面の効果を確実に達成することができる。

【0038】

本発明の第7の局面によれば、休止駆動モード中の静止画表示のための書き込みが行われる前に、黒色表示に相当するデータの書き込みが行われる。このため、前回の書き込みに応じた輝度で電気光学素子が発光することが防止される。これにより、休止駆動モード中に表示される静止画像の表示品位が高められる。

【0039】

本発明の第8の局面によれば、動作モードが時分割駆動モードから休止駆動モードに切り替わったときの解像度の低下をできるだけ小さくしつつ、本発明の第1の局面と同様の効果を得ることが可能となる。

【0040】

本発明の第9の局面によれば、リフレッシュ期間には、各列について連続する k 行で同じデータの書き込みが行われれば良い。このため、リフレッシュ期間における画像データの書き込みによる消費電力が低減される。

【0041】

本発明の第10の局面によれば、より自然な静止画像が休止駆動モード中に表示部に表示される。

【0042】

本発明の第 1 1 の局面によれば、画素回路内でトランジスタの劣化や電気光学素子の劣化の程度に偏りが生じることが防止される。

【 0 0 4 3 】

本発明の第 1 2 の局面によれば、本発明の第 1 1 の局面と同様、画素回路内でトランジスタの劣化や電気光学素子の劣化の程度に偏りが生じることが防止される。

【 0 0 4 4 】

本発明の第 1 3 の局面によれば、赤色の発光色、緑色の発光色、および青色の発光色を有する 3 個の有機エレクトロルミネッセンス素子を電気光学素子として用いた表示装置において、本発明の第 1 の局面と同様の効果が得られる。

【 0 0 4 5 】

本発明の第 1 4 の局面によれば、赤色の発光色、緑色の発光色、青色の発光色、および白色の発光色を有する 4 個の有機エレクトロルミネッセンス素子を電気光学素子として用いた表示装置において、本発明の第 1 の局面と同様の効果が得られる。

【 0 0 4 6 】

本発明の第 1 5 の局面によれば、本発明の第 1 の局面と同様の効果を表示装置の駆動方法において奏することができる。

【図面の簡単な説明】

【 0 0 4 7 】

【図 1】本発明の一実施形態に係るアクティブマトリクス型の有機 E L 表示装置における 1 つのグループに含まれる 3 つの画素回路の構成を示す回路図である。

【図 2】上記実施形態において、有機 E L 表示装置の全体構成を示すブロック図である。

【図 3】上記実施形態において、表示部の構成について説明するための図である。

【図 4】上記実施形態において、ソースドライバの構成を示すブロック図である。

【図 5】上記実施形態において、ゲートドライバの構成を示すブロック図である。

【図 6】上記実施形態において、ゲートドライバの動作について説明するためのタイミングチャートである。

【図 7】上記実施形態において、第 1 エミッションドライバの構成を示すブロック図である。

【図 8】上記実施形態における画素回路の構成を示す回路図である。

【図 9】上記実施形態における駆動方法の概要について説明するための図である。

【図 1 0】上記実施形態において、動作モードが時分割駆動モードであるときの走査信号および発光制御信号の波形を示すタイミングチャートである。

【図 1 1】上記実施形態において、1 つのグループに含まれる 3 つの画素回路内の有機 E L 素子についての時分割駆動モード中の各サブフレームにおける発光状態の推移を示す図である。

【図 1 2】上記実施形態において、動作モードが時分割駆動モードであるときの第 1 サブフレームの発光状態を示す図である。

【図 1 3】上記実施形態において、動作モードが時分割駆動モードであるときの第 2 サブフレームの発光状態を示す図である。

【図 1 4】上記実施形態において、動作モードが時分割駆動モードであるときの第 3 サブフレームの発光状態を示す図である。

【図 1 5】上記実施形態において、動作モードが時分割駆動モードから休止駆動モードに切り替わるときの走査信号および発光制御信号の波形を示すタイミングチャートである。

【図 1 6】上記実施形態において、動作モードが休止駆動モードであるときの走査信号および発光制御信号の波形を示すタイミングチャートである。

【図 1 7】上記実施形態において、1 つのグループに含まれる 3 つの画素回路内の有機 E L 素子についての休止駆動モード中における発光状態の推移を示す図である。

【図 1 8】上記実施形態において、休止駆動モード中の表示画像について説明するための図である。

【図 1 9】上記実施形態における効果について説明するための図である。

10

20

30

40

50

【図 20】上記実施形態における効果について説明するための図である。

【図 21】上記実施形態における効果について説明するための図である。

【図 22】上記実施形態の第 1 の変形例において、休止駆動モード中における 1 つの画素の形成の仕方について説明するための図である。

【図 23】上記実施形態の第 1 の変形例において、データ線が延びる方向に連続する 2 つの行に含まれる 6 個の画素回路によって 1 つの画素を形成した場合について説明するための図である。

【図 24】上記実施形態の第 1 の変形例において、データ線が延びる方向に連続する 3 つの行に含まれる 9 個の画素回路によって 1 つの画素を形成した場合について説明するための図である。

10

【図 25】上記実施形態の第 1 の変形例におけるデータ線の駆動方法について説明するためのタイミングチャートである。

【図 26】上記実施形態の第 2 の変形例において、有機 EL 表示装置の全体構成を示すブロック図である。

【図 27】上記実施形態の第 2 の変形例において、表示部の構成について説明するための図である。

【図 28】上記実施形態の第 2 の変形例における画素回路の構成を示す回路図である。

【図 29】上記実施形態の第 2 の変形例において、1 つのグループに含まれる 3 つの画素回路の構成を示す回路図である。

【図 30】上記実施形態の第 3 の変形例におけるエミッションドライバの動作について説明するための図である。

20

【図 31】上記実施形態の第 4 の変形例における画素回路の構成を示す回路図である。

【図 32】上記実施形態の第 4 の変形例において、4 つの画素回路に含まれるトランジスタ T3 ~ T6 のゲート端子と第 1 ~ 第 4 エミッション線 EM1 ~ EM4 との接続関係について説明するための図である。

【図 33】1 個のサブ画素を構成する従来の一般的な画素回路の構成を示す回路図である。

【図 34】図 33 に示す画素回路の動作を説明するためのタイミングチャートである。

【図 35】従来例における 1 個の画素に対応する画素回路の構成を示す回路図である。

【図 36】日本の特開 2005 - 148749 号公報に開示された例における 1 個の画素に対応する画素回路の構成を示す回路図である。

30

【図 37】日本の特開 2005 - 148750 号公報に開示された例における 1 個の画素に対応する画素回路の構成を示す回路図である。

【図 38】従来の有機 EL 表示装置における時分割駆動について説明するための図である。

【図 39】従来例において、一般的駆動を採用した場合と時分割駆動を採用した場合の各周辺ドライバの消費電力の違いを説明するための図である。

【発明を実施するための形態】

【0048】

以下、添付図面を参照しつつ、本発明の一実施形態について説明する。なお、以下においては、 m および n は 2 以上の整数であると仮定する。また、各トランジスタに関し、ゲート端子は制御端子に相当し、ドレイン端子は第 1 導通端子に相当し、ソース端子は第 2 導通端子に相当する。

40

【0049】

< 1. 全体構成および動作概要 >

図 2 は、本発明の一実施形態に係るアクティブマトリクス型の有機 EL 表示装置 1 の全体構成を示すブロック図である。この有機 EL 表示装置 1 は、表示制御回路 100、ソースドライバ（データ線駆動回路）200、ゲートドライバ（走査信号線駆動回路）300、第 1 ~ 第 3 エミッションドライバ（第 1 ~ 第 3 発光制御線駆動回路）401 ~ 403、および表示部 500 を備えている。以下、第 1 ~ 第 3 エミッションドライバ 401 ~ 40

50

3を総称して単に「エミッションドライバ」ともいう。エミッションドライバは、表示部500内に設けられている有機EL素子の発光を制御するための配線（後述するエミッション線）用の駆動回路である。なお、本実施形態においては、表示部500を含む有機ELパネル7内にゲートドライバ300および第1～第3エミッションドライバ401～403が形成されている。すなわち、ゲートドライバ300およびエミッションドライバはモノリシック化されている。また、この有機EL表示装置1には、有機ELパネル7に各種電源電圧を供給するための構成要素として、ロジック電源600，有機EL用ハイレベル電源610，および有機EL用ローレベル電源620が設けられている。

【0050】

ところで、本実施形態における有機EL表示装置1では、通常時には、1フレーム期間を3つのサブフレームに分割する時分割駆動が行われる。また、時分割駆動中に或る定められた期間以上の期間を通じて画像の内容に変化がなかった場合には、周辺ドライバの動作を休止する期間（休止期間）を設ける休止駆動が行われる。すなわち、この有機EL表示装置1では、時分割駆動モードと休止駆動モードとの間で動作モードの切り替えが行われる。

10

【0051】

ロジック電源600から有機ELパネル7には、ゲートドライバ300および第1～第3エミッションドライバ401～403の動作に必要とされるハイレベル電源電圧VDDおよびローレベル電源電圧VSSが供給される。有機EL用ハイレベル電源610から有機ELパネル7には、定電圧であるハイレベル電源電圧ELVDDが供給される。有機EL用ローレベル電源620から有機ELパネル7には、定電圧であるローレベル電源電圧ELVSSが供給される。

20

【0052】

図3は、本実施形態における表示部500の構成について説明するための図である。表示部500には、図3に示すように、m本のデータ線DL(1)～DL(m)とn本の走査信号線SL(1)～SL(n)とが互いに交差するように配設されている。データ線DL(1)～DL(m)と走査信号線SL(1)～SL(n)との各交差点に対応して画素回路40が設けられている。すなわち、表示部500には、複数の行（n行）および複数の列（m列）を構成するように画素回路40がマトリクス状に配置されている。また、表示部500には、n本の走査信号線SL(1)～SL(n)と対応するように、n本の第1エミッション線EM1(1)～EM1(n)，n本の第2エミッション線EM2(1)～EM2(n)，およびn本の第3エミッション線EM3(1)～EM3(n)が配設されている。さらに、表示部500には、ハイレベル電源線ELVDDおよびローレベル電源線ELVSSが配設されている。本実施形態においては、ハイレベル電源線ELVDDによって第1電源線が実現され、ローレベル電源線ELVSSによって第2電源線が実現されている。画素回路40の詳しい構成については後述する。

30

【0053】

なお、以下においては、m本のデータ線DL(1)～DL(m)を互いに区別する必要がない場合にはデータ線を単に符号DLで表す。同様に、走査信号線，第1エミッション線，第2エミッション線，および第3エミッション線を、それぞれ単に符号SL，EM1，EM2，およびEM3で表す。また、第1～第3エミッション線EM1～EM3を総称して単に「エミッション線」ともいい、エミッション線には符号EMを付す。本実施形態においては、このエミッション線EMによって発光制御線が実現されている。

40

【0054】

図2に示すように、表示制御回路100には、動作モード切替制御回路110，解像度切替制御回路120，ソース制御回路130，およびゲート制御回路140が含まれている。動作モード切替制御回路110は、この有機EL表示装置1の動作モードを時分割駆動モードと休止駆動モードとの間で切り替えるための動作モード切替信号Smを、解像度切替制御回路120，ソース制御回路130，およびゲート制御回路140に与える。解像度切替制御回路120は、時分割駆動モードと休止駆動モードとで表示画像の解像度を

50

切り替えるための解像度切替信号 S_r をソース制御回路 130 に与えるとともに、各エミッション線 EM の選択の可否を制御するためのエミッション線イネーブル信号 S_e をゲート制御回路 140 に与える。ソース制御回路 130 は、動作モード切替信号 S_m と解像度切替信号 S_r とに基づいて、表示データ DA と、ソースドライバ 200 の動作を制御するためのソーススタートパルス信号 SSP 、ソースクロック信号 CLK 、およびラッチストロープ信号 LS とを出力する。ゲート制御回路 140 は、動作モード切替信号 S_m に基づいて、ゲートドライバ 300 の動作を制御するためのゲートスタートパルス信号 GSP 、ゲートクロック信号 GCK 、および全オン信号 ALL_ON を出力する。ゲート制御回路 140 は、また、動作モード切替信号 S_m とエミッション線イネーブル信号 S_e とに基づいて、第 1 ~ 第 3 エミッションドライバ 401 ~ 403 の動作を制御するための第 1 ~ 第 3 エミッションドライバ制御信号 $EMCTL1 \sim EMCTL3$ を出力する。また、表示制御回路 100 から有機 EL 用ハイレベル電源 610 および有機 EL 用ローレベル電源 620 には、電源のオン/オフを制御する制御信号 $S1$ および制御信号 $S2$ がそれぞれ与えられる。

10

【0055】

ソースドライバ 200 は、表示制御回路 100 から送られる表示データ DA 、ソーススタートパルス信号 SSP 、ソースクロック信号 CLK 、およびラッチストロープ信号 LS を受け取り、データ線 $DL(1) \sim DL(m)$ に駆動用映像信号を印加する。

【0056】

図 4 は、ソースドライバ 200 の構成を示すブロック図である。ソースドライバ 200 は、 m ビットのシフトレジスタ 21、レジスタ 22、ラッチ回路 23、および m 個の D/A 変換器 (DAC) 24 を含んでいる。シフトレジスタ 21 は、縦続接続された m 個のレジスタ (不図示) を有している。シフトレジスタ 21 は、ソースクロック信号 CLK に基づき、初段のレジスタに供給されるソーススタートパルス信号 SSP のパルスを入力端から出力端へと順次に転送する。このパルスの転送に応じてシフトレジスタ 21 から各データ線 DL に対応するタイミングパルス $DL P$ が出力される。そのタイミングパルス $DL P$ に基づいて、レジスタ 22 は、表示データ DA を記憶する。ラッチ回路 23 は、レジスタ 22 に記憶された 1 行分の表示データ DA をラッチストロープ信号 LS に応じて取り込んで保持する。 D/A 変換器 24 は、各データ線 DL に対応するように設けられている。 D/A 変換器 24 は、ラッチ回路 23 に保持された表示データ DA をアナログ電圧に変換する。その変換されたアナログ電圧は、駆動用映像信号として全てのデータ線 $DL(1) \sim DL(m)$ に一斉に印加される。

20

30

【0057】

ゲートドライバ 300 は、表示制御回路 100 から送られるゲートスタートパルス信号 GSP とゲートクロック信号 GCK とに基づいて、 n 本の走査信号線 $SL(1) \sim SL(n)$ に順次にアクティブな走査信号を印加する。ゲートドライバ 300 は、また、表示制御回路 100 から送られる全オン信号 ALL_ON に基づいて、 n 本の走査信号線 $SL(1) \sim SL(n)$ に対して一斉にアクティブな走査信号を印加する。なお、走査信号線 SL に関し、アクティブな走査信号が印加されている状態のことを「選択状態」という。これについては、エミッション線 EM についても同様である。走査信号線 SL が選択状態になっている時に、当該走査信号線 SL に対応して設けられている画素回路 40 でデータの書き込みが行われる。なお、本明細書においては、本来の映像データとは別に黒色表示に相当するデータを画素回路に書き込むことを「黒挿入」という。

40

【0058】

図 5 は、本実施形態におけるゲートドライバ 300 の構成を示すブロック図である。このゲートドライバ 300 は、 n 個のフリップフロップ回路 31 からなるシフトレジスタ 310 と黒挿入の制御を行うための黒挿入制御部 320 とによって構成されている。シフトレジスタ 310 については、ゲートスタートパルス信号 GSP は 1 段目のフリップフロップ回路 31 に与えられ、ゲートクロック信号 GCK は全てのフリップフロップ回路 31 に共通的に与えられるように構成されている。黒挿入制御部 320 には、シフトレジスタ 3

50

10 内のフリップフロップ回路 31 と 1 対 1 で対応するように、 n 個の OR 回路 32 が設けられている。OR 回路 32 には、フリップフロップ回路 31 からの出力信号と全オン信号 ALL_ON とが入力される。また、OR 回路 32 からの出力信号は、走査信号として走査信号線 SL に与えられる。

【0059】

以上のような構成において、全オン信号 ALL_ON がハイレベルになっているときには、全ての OR 回路 32 にハイレベルの信号が与えられる。これにより、図 6 の時点 t_1 ~ 時点 t_2 の期間のように、 n 本の走査信号線 $SL(1) \sim SL(n)$ が一斉に選択状態となる。全オン信号 ALL_ON がローレベルになっているときにシフトレジスタ 310 の 1 段目のフリップフロップ回路 31 にゲートスタートパルス信号 GSP のパルスが与えられ、ゲートクロック信号 GCK に基づき、ゲートスタートパルス信号 GSP に含まれるパルスが 1 段目のフリップフロップ回路 31 から n 段目のフリップフロップ回路 31 へと順次に転送される。そして、このパルスの転送に応じて、1 ~ n 段目のフリップフロップ回路 31 からの出力信号が順次にハイレベルとなる。これにより、図 6 の時点 t_2 ~ 時点 t_3 の期間のように、 n 本の走査信号線 $SL(1) \sim SL(n)$ が所定期間ずつ順次に選択状態となる。

【0060】

以上のように、本実施形態においては、 n 本の走査信号線 $SL(1) \sim SL(n)$ を一斉に選択状態にすることおよび n 本の走査信号線 $SL(1) \sim SL(n)$ を所定期間ずつ順次に選択状態にすることの双方が可能ないように、ゲートドライバ 300 が構成されている。

【0061】

第 1 エミッションドライバ 401 は、表示制御回路 100 から送られる第 1 エミッションドライバ制御信号 EMCTL1 に基づいて、 n 本の第 1 エミッション線 $EM1(1) \sim EM1(n)$ に第 1 発光制御信号を印加する。なお、第 1 エミッションドライバ制御信号 EMCTL1 は、エミッションスタートパルス信号 ESP、エミSSIONクロック信号 ECK、全オン信号 ALL_ON、および全オフ信号 ALL_OFF からなる。

【0062】

図 7 は、本実施形態における第 1 エミッションドライバ 401 の構成を示すブロック図である。この第 1 エミッションドライバ 401 は、 n 個のフリップフロップ回路 41 からなるシフトレジスタ 410 と、全ての第 1 エミッション線 $EM1(1) \sim EM1(n)$ を選択状態にするための全オン制御部 420 と、インバータ 430 と、全ての第 1 エミッション線 $EM1(1) \sim EM1(n)$ を非選択状態にするための全オフ制御部 440 とによって構成されている。第 1 エミッションドライバ 401 内のシフトレジスタ 410 および全オン制御部 420 は、それぞれゲートドライバ 300 内のシフトレジスタ 310 および黒挿入制御部 320 と同様の構成となっている。インバータ 430 は、全オフ信号 ALL_OFF の論理レベルを反転する。全オフ制御部 440 には、全オン制御部 420 内の OR 回路 42 と 1 対 1 で対応するように、 n 個の AND 回路 44 が設けられている。AND 回路 44 には、インバータ 430 からの出力信号（全オフ信号 ALL_OFF の論理反転信号）と OR 回路 42 からの出力信号とが入力される。また、AND 回路 44 からの出力信号は、第 1 発光制御信号として第 1 エミッション線 $EM1$ に与えられる。

【0063】

以上のような構成において、全オフ信号 ALL_OFF がハイレベルになっているときには、全ての AND 回路 44 にインバータ 430 から出力されるローレベルの信号が与えられる。これにより、全ての第 1 エミッション線 $EM1(1) \sim EM1(n)$ が非選択状態となる。全オフ信号 ALL_OFF がローレベルになっているときに全オン信号 ALL_ON がハイレベルにされると、AND 回路 44 の 2 つの入力端子の双方にハイレベルの信号が与えられる。これにより、全ての第 1 エミッション線 $EM1(1) \sim EM1(n)$ が選択状態となる。全オフ信号 ALL_OFF および全オン信号 ALL_ON の双方がローレベルになっているときには、エミッションスタートパルス信号 ESP とゲートクロック

ク信号 G C K とに基づいて、n 本の第 1 エミッション線 E M 1 (1) ~ E M 1 (n) が順次に選択状態となる。

【 0 0 6 4 】

なお、第 2 エミッションドライバ 4 0 2 および第 3 エミッションドライバ 4 0 3 の構成および動作については、第 1 エミッションドライバ 4 0 1 と同様であるので説明を省略する。

【 0 0 6 5 】

以上のようにして、m 本のデータ線 D L (1) ~ D L (m) に駆動用映像信号が印加され、n 本の走査信号線 S L (1) ~ S L (n) に走査信号が印加され、n 本の第 1 エミッション線 E M 1 (1) ~ E M 1 (n) に第 1 発光制御信号が印加され、n 本の第 2 エミッション線 E M 2 (1) ~ E M 2 (n) に第 2 発光制御信号が印加され、n 本の第 3 エミッション線 E M 3 (1) ~ E M 3 (n) に第 3 発光制御信号が印加されることにより、表示部 5 0 0 への画像表示が行われる。なお、以下においては、第 1 ~ 第 3 発光制御信号を総称して単に「発光制御信号」ともいう。

10

【 0 0 6 6 】

< 2 . 画素回路の構成 >

図 8 は、本実施形態における画素回路 4 0 の構成を示す回路図である。図 8 に示す画素回路 4 0 は、通常時の 1 個の画素を形成する。この画素回路 4 0 は、表示部 5 0 0 に配設されている m 本のデータ線 D L (1) ~ D L (m) と n 本の走査信号線 S L (1) ~ S L (n) との各交差点に対応して設けられている。図 8 に示すように、この画素回路 4 0 は、5 個のトランジスタ T 1 ~ T 5 と、1 個のコンデンサ C s t と、3 個の有機 E L 素子 O L E D (R) , O L E D (G) , および O L E D (B) とを備えている。トランジスタ T 1 は駆動トランジスタであり、トランジスタ T 2 は入力トランジスタである。トランジスタ T 3 , T 4 , および T 5 は、それぞれ有機 E L 素子 O L E D (R) , O L E D (G) , および O L E D (B) への駆動電流の供給を制御して発光の制御を行う発光制御トランジスタとして機能する。有機 E L 素子 O L E D (R) は、赤色光を発する電気光学素子として機能する。有機 E L 素子 O L E D (G) は、緑色光を発する電気光学素子として機能する。有機 E L 素子 O L E D (B) は、青色光を発する電気光学素子として機能する。以下においては、3 個の有機 E L 素子 O L E D (R) , O L E D (G) , および O L E D (B) を総称して単に「有機 E L 素子 O L E D」ともいう。

20

30

【 0 0 6 7 】

なお、本実施形態においては、トランジスタ T 1 とトランジスタ T 2 とコンデンサ C s t とによって、有機 E L 素子 O L E D を発光状態にするための駆動電流を制御する駆動電流制御部 4 5 が実現されている。

【 0 0 6 8 】

図 8 に示すように、トランジスタ T 1 は、トランジスタ T 3 ~ T 5 の各々と直列に、かつ、有機 E L 素子 O L E D (R) , O L E D (G) , および O L E D (B) の各々と直列に設けられている。換言すれば、トランジスタ T 1 と有機 E L 素子 O L E D (R) とはトランジスタ T 3 を介して直列に接続され、トランジスタ T 1 と有機 E L 素子 O L E D (G) とはトランジスタ T 4 を介して直列に接続され、トランジスタ T 1 と有機 E L 素子 O L E D (B) とはトランジスタ T 5 を介して直列に接続されている。トランジスタ T 1 に関し、ゲート端子はトランジスタ T 2 のドレイン端子に接続され、ドレイン端子はハイレベル電源線 E L V D D に接続され、ソース端子はトランジスタ T 3 ~ T 5 のドレイン端子に接続されている。トランジスタ T 2 は、データ線 D L とトランジスタ T 1 のゲート端子との間に設けられている。そのトランジスタ T 2 に関し、ゲート端子は走査信号線 S L に接続され、ドレイン端子はトランジスタ T 1 のゲート端子に接続され、ソース端子はデータ線 D L に接続されている。コンデンサ C s t については、トランジスタ T 1 のゲート端子に一端が接続され、トランジスタ T 1 のソース端子に他端が接続されている。トランジスタ T 3 については、ドレイン端子はトランジスタ T 1 のソース端子に接続され、ソース端子は有機 E L 素子 O L E D (R) のアノード端子に接続されている。トランジスタ T 4 に

40

50

ついては、ドレイン端子はトランジスタT1のソース端子に接続され、ソース端子は有機EL素子OLED(G)のアノード端子に接続されている。トランジスタT5については、ドレイン端子はトランジスタT1のソース端子に接続され、ソース端子は有機EL素子OLED(B)のアノード端子に接続されている。トランジスタT3～T5のゲート端子はそれぞれ第1～第3エミッション線EM1～EM3のいずれかに接続されている。但し、第1～第3エミッション線EM1～EM3とトランジスタT3～T5のゲート端子との詳しい接続関係については後述する。有機EL素子OLED(R), OLED(G), およびOLED(B)のカソード端子は、有機EL用ローレベル電源線ELVSSに接続されている。

【0069】

本実施形態においては、走査信号線SLが延びる方向に並んで配置されている3つの画素回路40が1つのグループとされる。列の数はmであるので、各行につき(m/3)個のグループが形成される。そして、動作モードが休止駆動モードであるときには、各グループに含まれる3つの画素回路40によって1個の画素が形成される。なお、どのようにして3つの画素回路40によって1個の画素が形成されるのかについては後述する。

【0070】

図1は、1つのグループに含まれる3つの画素回路PIX1～PIX3の構成を示す回路図である。各々の画素回路の構成は上述したとおりである(図8参照)。ここでは、第1～第3エミッション線EM1～EM3と3つの画素回路PIX1～PIX3に含まれるトランジスタT3～T5のゲート端子との接続関係について説明する。第1エミッション線EM1は、画素回路PIX1内のトランジスタT3のゲート端子、画素回路PIX2内のトランジスタT4のゲート端子、および画素回路PIX3内のトランジスタT5のゲート端子に接続されている。第2エミッション線EM2は、画素回路PIX1内のトランジスタT4のゲート端子、画素回路PIX2内のトランジスタT5のゲート端子、および画素回路PIX3内のトランジスタT3のゲート端子に接続されている。第3エミッション線EM3は、画素回路PIX1内のトランジスタT5のゲート端子、画素回路PIX2内のトランジスタT3のゲート端子、および画素回路PIX3内のトランジスタT4のゲート端子に接続されている。このように、第1～第3エミッション線EM1～EM3の各々は、3つの画素回路PIX1～PIX3において互いに異なる発光色の有機EL素子OLEDに対応するトランジスタのゲート端子に接続されている。

【0071】

ところで、本実施形態においては、画素回路40内のトランジスタT1～T5はnチャネル型のTFET(薄膜トランジスタ)である。また、本実施形態においては、トランジスタT1～T5には、酸化物TFET(酸化物半導体をチャネル層に用いた薄膜トランジスタ)が採用されている。具体的には、インジウム(In), ガリウム(Ga), 亜鉛(Zn), および酸素(O)を主成分とする酸化物半導体であるIn-Ga-Zn-O(酸化インジウムガリウム亜鉛)によりチャネル層が形成されたTFET(以下、「In-Ga-Zn-O-TFET」という。)が採用されている。なお、In-Ga-Zn-O-TFETなどの酸化物TFETは、特に、画素回路40に含まれるnチャネル型のトランジスタとして採用する場合に有効である。ただし、本発明は、pチャネル型の酸化物TFETの使用を排除するものではない。また、In-Ga-Zn-O(酸化インジウムガリウム亜鉛)以外の酸化物半導体をチャネル層に用いたトランジスタを採用することもできる。例えば、インジウム, ガリウム, 亜鉛, 銅(Cu), シリコン(Si), 錫(Sn), アルミニウム(Al), カルシウム(Ca), ゲルマニウム(Ge), および鉛(Pb)のうち少なくとも1つを含む酸化物半導体をチャネル層に用いたトランジスタを採用した場合にも同様の効果が得られる。さらにまた、本発明は、酸化物半導体をチャネル層に用いたトランジスタ以外のトランジスタの使用を排除するものでもない。

【0072】

< 3. 駆動方法 >

次に、本実施形態における駆動方法について説明する。

10

20

30

40

50

【 0 0 7 3 】

< 3 . 1 概要 >

図 9 は、本実施形態における駆動方法の概要について説明するための図である。上述したように、本実施形態に係る有機 E L 表示装置 1 では、時分割駆動モードと休止駆動モードとの間で動作モードの切り替えが行われる。通常時の動作モードは時分割駆動モードである。時分割駆動モードのときには、1 フレーム期間を 3 つのサブフレーム S F 1 ~ S F 3 に分割する時分割駆動を行うことによって、動画表示もしくは静止画表示が行われる。より詳しくは、時分割駆動モードのときには、1 フレーム期間を 3 つのサブフレーム S F 1 ~ S F 3 に分割して各画素回路 4 0 への画像データの書き込みをサブフレーム毎に行うとともに各画素回路 4 0 においてサブフレーム毎に異なる発光色の有機 E L 素子 O L E D を発光状態にすることによって、表示部 5 0 0 への画像（動画もしくは静止画）の表示が行われる。時分割駆動モードで動作中に或る定められた期間以上の期間を通じて画像の内容に変化がなかった場合、動作モードが時分割駆動モードから休止駆動モードに切り替えられる。休止駆動モードのときには、画素回路 4 0 への画像データの書き込みが行われるリフレッシュ期間と画素回路 4 0 への画像データの書き込みが休止状態にされる休止期間とが繰り返される。これにより、休止駆動モードのときには、リフレッシュ期間における画像データの書き込みに基づいて、時分割駆動モードのときよりも低いリフレッシュレートで表示部 5 0 0 への静止画の表示が行われる。なお、時分割駆動モードのときにも休止駆動モードのときにも黒挿入を行う黒色表示期間が存在するが、図 9 では黒色表示期間を省略している。

10

20

【 0 0 7 4 】

< 3 . 2 時分割駆動モードのときの動作 >

まず、動作モードが時分割駆動モードであるときの動作について説明する。図 1 0 は、動作モードが時分割駆動モードであるときの走査信号および発光制御信号の波形を示すタイミングチャートである。図 1 0 に示すように、連続する 2 つのサブフレームの間の帰線期間は黒色表示期間となっている。黒色表示期間には、エミッションドライバは、全てのエミッション線 E M を非選択状態にし、ゲートドライバ 3 0 0 は、全ての走査信号線 S L (1) ~ S L (n) を選択状態にする。そのような状態で、ソースドライバ 2 0 0 は、黒色に相当するアナログ電圧を駆動用映像信号として全てのデータ線 D L (1) ~ D L (m) に印加する。これにより、表示部 5 0 0 内の全ての画素回路 4 0 に、黒色に相当する画像データが書き込まれる。また、全てのエミッション線 E M が非選択状態となることによって表示部 5 0 0 内の全ての有機 E L 素子 O L E D が消灯状態となるので、黒色の画面が表示部 5 0 0 に表示される。以上のように黒色表示期間（帰線期間）に黒色に相当する画像データの書き込みを行うことによって、各サブフレームにおいて 1 つ前のサブフレームでの書き込みに応じた輝度で有機 E L 素子 O L E D が発光することが防止される。

30

40

50

【 0 0 7 5 】

第 1 サブフレーム S F 1 には、まず、1 行目に関し、エミッションドライバは、第 1 エミッション線 E M 1 (1) を選択状態にし、かつ、第 2 エミッション線 E M 2 (1) および第 3 エミッション線 E M 3 (1) を非選択状態にする。これにより、1 行目において、画素回路 P I X 1 ではトランジスタ T 3 はオン状態かつトランジスタ T 4 , T 5 はオフ状態となり、画素回路 P I X 2 ではトランジスタ T 4 はオン状態かつトランジスタ T 3 , T 5 はオフ状態となり、画素回路 P I X 3 ではトランジスタ T 5 はオン状態かつトランジスタ T 3 , T 4 はオフ状態となる（図 1 参照）。以上のような状態において、ゲートドライバ 3 0 0 は、走査信号線 S L (1) を選択状態にする。これにより、1 行目の各画素回路 4 0 において、トランジスタ T 2 がオン状態となる。その結果、1 行目の各画素回路 4 0 において、データ線 D L に印加されているデータ電圧に基づいてコンデンサ C s t が充電される。ゲートドライバ 3 0 0 が走査信号線 S L (1) を非選択状態にすると、1 行目の各画素回路 4 0 において、トランジスタ T 2 がオフ状態となる。これにより、コンデンサ C s t が保持するゲート - ソース間電圧 V g s が確定する。1 行目の各画素回路 4 0 では、このゲート - ソース間電圧 V g s の大きさに応じた駆動電流がトランジスタ T 1 のドレ

イン・ソース間を流れる。ところで、上述したように、第1エミッション線EM1(1)は、画素回路PIX1内のトランジスタT3のゲート端子、画素回路PIX2内のトランジスタT4のゲート端子、および画素回路PIX3内のトランジスタT5のゲート端子に接続されている。従って、画素回路PIX1ではトランジスタT3を介して有機EL素子OLED(R)に駆動電流が供給され、画素回路PIX2ではトランジスタT4を介して有機EL素子OLED(G)に駆動電流が供給され、画素回路PIX3ではトランジスタT5を介して有機EL素子OLED(B)に駆動電流が供給される。その結果、画素回路PIX1では有機EL素子OLED(R)が発光し、画素回路PIX2では有機EL素子OLED(G)が発光し、画素回路PIX3では有機EL素子OLED(B)が発光する。エミSSIONドライバは、1サブフレームに相当する期間、第1エミッション線EM1(1)を選択状態で維持する。

10

【0076】

以上のような動作が2～n行目において順次に行われる。更に、第2サブフレームSF2および第3サブフレームSF3においても、第1サブフレームSF1と同様の動作が行われる。但し、第2サブフレームSF2には、エミSSIONドライバは、n本の第2エミッション線EM2(1)～EM2(n)を順次を選択状態にし、第3サブフレームSF3には、エミSSIONドライバは、n本の第3エミッション線EM3(1)～EM3(n)を順次を選択状態にする。

【0077】

以上より、1つのグループに含まれる3つの画素回路PIX1～PIX3内の有機EL素子OLEDについての時分割駆動モード中の各サブフレームにおける発光状態の推移は次のようになる(図11参照)。画素回路PIX1では、第1サブフレームSF1には赤色用の有機EL素子OLED(R)のみが発光状態となり、第2サブフレームSF2には緑色用の有機EL素子OLED(G)のみが発光状態となり、第3サブフレームSF3には青色用の有機EL素子OLED(B)のみが発光状態となる。画素回路PIX2では、第1サブフレームSF1には緑色用の有機EL素子OLED(G)のみが発光状態となり、第2サブフレームSF2には青色用の有機EL素子OLED(B)のみが発光状態となり、第3サブフレームSF3には赤色用の有機EL素子OLED(R)のみが発光状態となる。画素回路PIX3では、第1サブフレームSF1には青色用の有機EL素子OLED(B)のみが発光状態となり、第2サブフレームSF2には赤色用の有機EL素子OLED(R)のみが発光状態となり、第3サブフレームSF3には緑色用の有機EL素子OLED(G)のみが発光状態となる。その結果、3行×3列の画素回路40に着目すると、第1サブフレームSF1には図12に示すような発光状態となり、第2サブフレームSF2には図13に示すような発光状態となり、第3サブフレームSF3には図14に示すような発光状態となる。時分割駆動モード中には、以上のような発光状態が繰り返されることにより、1個の画素が1個の画素回路40で形成されているという状態のカラー画像が表示部500に表示される。

20

30

【0078】

< 3.3 時分割駆動モードから休止駆動モードに切り替わるときの動作 >

次に、動作モードが時分割駆動モードから休止駆動モードに切り替わるときの動作について説明する。図15は、動作モードが時分割駆動モードから休止駆動モードに切り替わるときの走査信号および発光制御信号の波形を示すタイミングチャートである。動作モードが時分割駆動モードから休止駆動モードに切り替わる時点において、エミSSIONドライバは、全てのエミッション線EMを非選択状態にする。また、ゲートドライバ300は、全ての走査信号線SL(1)～SL(n)を一斉に選択状態にする。そのような状態で、ソースドライバ200は、黒色に相当するアナログ電圧を駆動用映像信号として全てのデータ線DL(1)～DL(m)に印加する。これにより、時分割駆動モードの際の連続する2つのサブフレームの間の帰線期間と同様、表示部500内の全ての画素回路40に黒色に相当する画像データが書き込まれるとともに、表示部500内の全ての有機EL素子OLEDが消灯状態となることによって黒色の画面が表示部500に表示される。以上

40

50

のように、動作モードが時分割駆動モードから休止駆動モードに切り替わる際には黒挿入が行われる。このようにして黒挿入が行われることにより、時分割駆動モード中の状態がリセットされる。そして、黒挿入後のリフレッシュ期間に、休止駆動モード中に表示すべき画像に応じて、画素回路40への画像データの書き込みが行われる。

【0079】

< 3.4 休止駆動モードのときの動作 >

次に、動作モードが休止駆動モードであるときの動作について説明する。図16は、動作モードが休止駆動モードであるときの走査信号および発光制御信号の波形を示すタイミングチャートである。図16に示すように、休止駆動モードのときには、黒色表示期間、リフレッシュ期間、および休止期間が繰り返される。このように、黒挿入は、時分割駆動モードから休止駆動モードに切り替わるときに行われるだけでなく、休止駆動モード中に休止期間からリフレッシュ期間に切り替わるときにも行われる。

10

【0080】

休止駆動モードにおいては、黒色表示期間が終了するとリフレッシュ期間になる。時分割駆動モードから休止駆動モードに切り替わった直後のリフレッシュ期間には、今から表示しようとする静止画像のデータの書き込みが行われる。休止駆動モード中の2回目以降のリフレッシュ期間には、表示すべき画像に変化がない場合には前回のリフレッシュ期間に書き込んだ静止画像のデータと同じデータの書き込みが行われ、表示すべき画像に変化がある場合には新たな静止画像のデータの書き込みが行われる。

【0081】

20

図16に示すように、リフレッシュ期間には、エミッションドライバは、全ての第1エミッション線EM1(1)~EM(n)を選択状態にし、かつ、全ての第2エミッション線EM2(1)~EM2(n)および全ての第3エミッション線EM3(1)~EM3(n)を非選択状態にする。なお、全ての第1エミッション線EM1(1)~EM1(n)は、次の黒色表示期間の開始時点まで選択状態で維持される。すなわち、動作モードが休止駆動モードになると、リフレッシュ期間および休止期間を通じて、全ての第1エミッション線EM1(1)~EM1(n)が選択状態で維持される。また、リフレッシュ期間には、ゲートドライバ300は、n本の走査信号線SL(1)~SL(n)を所定期間ずつ順次を選択状態にする。以上のような状態において、ソースドライバ200は、各走査信号線SLが選択状態になるのに応じて、休止駆動モード中に表示しようとする画像に応じたデータ電圧を駆動用映像信号としてデータ線DLに印加する。ここで、上述したように、第1エミッション線EM1(1)は、画素回路PIX1内のトランジスタT3のゲート端子、画素回路PIX2内のトランジスタT4のゲート端子、および画素回路PIX3内のトランジスタT5のゲート端子に接続されている。従って、画素回路PIX1では、トランジスタT3を介して有機EL素子OLED(R)に駆動電流が供給され、画素回路PIX2では、トランジスタT4を介して有機EL素子OLED(G)に駆動電流が供給され、画素回路PIX3では、トランジスタT5を介して有機EL素子OLED(B)に駆動電流が供給される。その結果、リフレッシュ期間には、画素回路PIX1では有機EL素子OLED(R)が発光し、画素回路PIX2では有機EL素子OLED(G)が発光し、画素回路PIX3では有機EL素子OLED(B)が発光する。

30

40

【0082】

休止期間には、エミッションドライバは、全ての第1エミッション線EM1(1)~EM1(n)を選択状態で維持し、全ての第2エミッション線EM2(1)~EM2(n)および全ての第3エミッション線EM3(1)~EM3(n)を非選択状態で維持する。これにより、画素回路PIX1ではトランジスタT3がオン状態で維持され、画素回路PIX2ではトランジスタT4がオン状態で維持され、画素回路PIX3ではトランジスタT5がオン状態で維持される。このため、各画素回路40内の有機EL素子OLEDは、リフレッシュ期間と同様の発光状態を維持する。すなわち、リフレッシュ期間と同様、画素回路PIX1では有機EL素子OLED(R)が発光し、画素回路PIX2では有機EL素子OLED(G)が発光し、画素回路PIX3では有機EL素子OLED(B)が発

50

光する。以上より、リフレッシュ期間に表示された静止画像が引き続き休止期間にも表示される。

【0083】

以上より、1つのグループに含まれる3つの画素回路PIX1～PIX3内の有機EL素子OLEDについての休止駆動モードにおける発光状態の推移は次のようになる(図17参照)。黒色表示期間には、表示部500内の全ての有機EL素子OLEDは消灯状態となる。画素回路PIX1では、リフレッシュ期間および休止期間を通じて、赤色用の有機EL素子OLED(R)のみが発光状態となる。画素回路PIX2では、リフレッシュ期間および休止期間を通じて、緑色用の有機EL素子OLED(G)のみが発光状態となる。画素回路PIX3では、リフレッシュ期間および休止期間を通じて、青色用の有機EL素子OLED(B)のみが発光状態となる。以上のような状態が、動作モードが休止駆動モードになっている期間に繰り返される。すなわち、休止駆動モードにおいては、時分割駆動モードとは異なり、各画素回路40において複数の色用の有機EL素子OLEDが順次が発光することがない。以上より、休止駆動モード中には、1つの画素が1つのグループに含まれる3個の画素回路PIX1～PIX3で形成されているという状態の画像が表示部500に表示される。すなわち、図18に示すように、時分割駆動モードにおける1画素は休止駆動モードにおける1サブ画素に相当し、休止駆動モードにおける1画素は時分割駆動モードにおける3画素に相当する。このようにして、動作モードが休止駆動モードであるときには、動作モードが時分割駆動モードであるときに表示される画像の3分の1の解像度の画像が表示部500に表示される。

10

20

【0084】

ところで、休止期間には、全ての走査信号線SL(1)～SL(n)は非選択状態で維持される。また、休止期間には、ソースドライバ200からデータ線DLにデータ電圧は印加されない。すなわち、休止期間には、ゲートドライバ300およびソースドライバ200は休止状態となる。このため、休止期間中におけるゲートドライバ300およびソースドライバ200での消費電力はゼロとなる。

【0085】

なお、上述の例では、リフレッシュ期間および休止期間に第1エミッション線EM1のみが選択状態にされているが、本発明はこれに限定されない。リフレッシュ期間および休止期間に第2エミッション線EM2のみが選択状態にされても良いし、リフレッシュ期間および休止期間に第3エミッション線EM3のみが選択状態にされても良い。

30

【0086】

<4. 効果>

本実施形態によれば、時分割駆動を採用している有機EL表示装置1において休止駆動(周辺ドライバの動作を休止する期間を設ける駆動方法)を行うことが可能となる。これについて以下に説明する。時分割駆動が行われる従来の構成によれば、1回の垂直走査において、表示部全体でいずれか1つの色用の有機EL素子のみを発光状態にすることが可能となっている。このため、仮に休止駆動を採用しても、複数の色用の有機EL素子を同時に発光状態にすることができないので、所望のカラー画像を表示することができない。この点、本実施形態においては、それぞれが赤色用の有機EL素子OLED(R)、緑色用の有機EL素子OLED(G)、および青色用の有機EL素子OLED(B)を含む3個の画素回路PIX1～PIX3によって1つのグループが形成されている。そして、各グループに含まれる3個の画素回路PIX1～PIX3において互いに異なる発光色の有機EL素子OLEDを発光状態にすることが可能なように、それら3個の画素回路PIX1～PIX3が構成されている。このため、解像度を時分割駆動モードのときの3分の1にして1回の垂直走査中に赤色用の有機EL素子OLED(R)、緑色用の有機EL素子OLED(G)、および青色用の有機EL素子OLED(B)を発光状態にすることによって、所望のカラー画像を表示することができる。このように1回の垂直走査で所望のカラー画像を表示することができるので、静止画表示の際に休止駆動を行うことが可能となる。以上のように、本実施形態においては、時分割駆動を採用している有機EL表示装置

40

50

1 において休止駆動を行うことが可能となっている。

【0087】

ところで、上述したように、従来技術によれば、時分割駆動を採用した場合における各周辺ドライバの消費電力は、一般的駆動を採用している場合の消費電力の3倍になっていた(図39参照)。これに対し、本実施形態によれば、上述したように休止駆動を行うことが可能になっているので、時分割駆動を採用することに起因する消費電力の増加を効果的に抑制することができる。これについて以下に説明する。

【0088】

動作モードが休止駆動モードであるとき、黒色表示期間、リフレッシュ期間、および休止期間における各構成要素の状態は図19に示すようなものとなる。図19から把握されるように、リフレッシュ期間には、ソースドライバ200の動作、ゲートドライバ300の走査動作(走査信号線SLを1本ずつ順次に選択状態にする動作)、およびエミッションドライバの走査動作(エミッション線EMを1本ずつ順次に選択状態にする動作)がオン状態となっている。但し、リフレッシュ期間における駆動周波数は、時分割駆動モード中の駆動周波数の3分の1になっている。また、休止期間には、ソースドライバ200の動作、ゲートドライバ300の走査動作、およびエミッションドライバの走査動作がオフ状態となっている。以上より、図20に示すように、仮に時分割駆動モード中の周辺ドライバの消費電力の大きさを「9」(単位は任意単位である)とすると、休止駆動モード中のリフレッシュ期間における周辺ドライバの消費電力の大きさは「3」となり、休止駆動モード中の休止期間における周辺ドライバの消費電力の大きさはほぼ「0」となる。図21は、時分割駆動モード中の周辺ドライバの駆動周波数および消費電力と休止駆動モード中の休止期間における周辺ドライバの駆動周波数および消費電力とを示す図である。時分割駆動モード中は一般的駆動を採用している場合に比べて消費電力が3倍になるが、図21より、休止駆動を採用することによって周辺ドライバの消費電力を大きく低減できることが把握される。なお、第1エミッションドライバ401については、リフレッシュ期間および休止期間には全ての第1エミッション線EM1(1)~EM1(n)を選択状態で維持するので直流電流による電力のみが消費される。

【0089】

以上のように、本実施形態によれば、表示画像が静止画像である場合に休止駆動を行うことによって、周辺ドライバの動作を停止することが可能となる。これにより、時分割駆動を採用する有機EL表示装置1において、従来よりも消費電力を低減することが可能となる。

【0090】

また、本実施形態においては、画素回路40内のトランジスタには、In-Ga-Zn-O-TFTなどの酸化物TFT(酸化物半導体をチャネル層に用いた薄膜トランジスタ)が採用されている。酸化物TFTは、低温ポリシリコンやアモルファスシリコンなどをチャネル層に用いた薄膜トランジスタに比べてオフリーク電流(オフ状態時に流れる電流)が極めて小さい。例えば、In-Ga-Zn-O-TFTにおけるオフリーク電流はLTPTS-TFT(低温ポリシリコンをチャネル層に用いた薄膜トランジスタ)におけるオフリーク電流の1000分の1以下である。このため、In-Ga-Zn-O-TFTなどの酸化物TFTを採用する本実施形態によれば、トランジスタT1(図8参照)のゲート-ソース間電圧Vgsを従来よりも長時間保持することが可能である。従って、休止駆動モードの際の休止期間の長さを長くしてリフレッシュレートを低くすることにより、消費電力を従来よりも大幅に低減することが可能となる。

【0091】

<5. 変形例>

以下、上記実施形態の変形例について説明する。

【0092】

<5.1 第1の変形例>

上記実施形態においては、走査信号線SLが延びる方向に並んで配置されている3個の

画素回路 40 によって 1 つのグループが形成されて休止駆動モード中には各グループに含まれる 3 個の画素回路 40 によって 1 つの画素が形成されることを前提に説明していた。しかしながら、本発明はこれに限定されず、休止駆動モード中にはデータ線 DL が延びる方向に連続する k 行に対応する $k \times 3$ 個の画素回路 40 によって 1 つの画素が形成されるようにしても良い。これについて以下に説明する。

【0093】

上記実施形態においては、休止駆動モード中における 1 つの画素は、図 22 で符号 71 で示すように、1 つの行の 3 個の画素回路 40 によって形成されていた。しかしながら、休止駆動モード中における 1 つの画素を以下のように形成しても良い。例えば、図 22 で符号 72 で示すように、データ線 DL が延びる方向に連続する 2 つの行に含まれる 6 個の画素回路 40 によって 1 つの画素を形成しても良い。この場合、図 23 に示すように、休止駆動モードにおける 1 画素は時分割駆動モードにおける 6 画素に相当する。これにより、休止駆動モードのときには、時分割駆動モードのときに表示される画像の 6 分の 1 の解像度の画像が表示部 500 に表示される。また、例えば、図 22 で符号 73 で示すように、データ線 DL が延びる方向に連続する 3 つの行に含まれる 9 個の画素回路 40 によって形成されても良い。この場合、図 24 に示すように、休止駆動モードにおける 1 画素は時分割駆動モードにおける 9 画素に相当する。これにより、休止駆動モードのときには、時分割駆動モードのときに表示される画像の 9 分の 1 の解像度の画像が表示部 500 に表示される。なお、図 22 に示す例では、3 つの行に含まれる 9 個の画素回路 40 によって 1 つの画素が形成されるときに、画素の形状が正方形になっている。このように休止駆動モードのときの画素の形状を正方形にすることによって、より自然な静止画像が休止駆動モード中に表示部 500 に表示される。

【0094】

ところで、データ線 DL が延びる方向に連続する k 行に対応する $k \times 3$ 個の画素回路 40 によって 1 つの画素を形成した場合、上述したリフレッシュ期間には、k 本の走査信号線 SL が順次に選択状態とされる期間中、ソースドライバ 200 は各データ線 DL に印加するデータ電圧を変化させる必要がない。例えば、データ線 DL が延びる方向に連続する 2 つの行に含まれる 6 個の画素回路 40 によって 1 つの画素を形成した場合、ソースドライバ 200 は、図 25 に示すように、2 本の走査信号線 SL が選択される毎に各データ線 DL に印加するデータ電圧の大きさを変化させれば良い。これにより、リフレッシュ期間におけるソースドライバ 200 の消費電力を低減することができる。

【0095】

< 5.2 第 2 の変形例 >

上記実施形態においては、画素回路 40 は図 8 に示す構成となっていた。しかしながら、本発明はこれに限定されない。例えば、トランジスタ T1 のゲート端子に所定の定電圧である参照電圧が与えられる構成（本変形例の構成）を採用することもできる。

【0096】

図 26 は、本変形例に係るアクティブマトリクス型の有機 EL 表示装置 2 の全体構成を示すブロック図である。図 26 に示すように、本変形例においては、有機 EL 表示装置 2 には、上記実施形態（図 2 参照）における構成要素に加えて、参照電圧用電源 630 が設けられている。参照電圧用電源 630 は、有機 EL パネル 7 に参照電圧 VREF を供給する。なお、以下においては、参照電圧 VREF を供給する電源線のことを「参照電圧線」といい、参照電圧線には符号 REF を付す。

【0097】

図 27 は、本変形例における表示部 501 の構成について説明するための図である。図 27 に示すように、本変形例においては、表示部 501 には、上記実施形態（図 3 参照）における構成要素に加えて、参照電圧線 REF が配設されている。この参照電圧線 REF によって、表示部 501 内の全ての画素回路 46 に共通の参照電圧 VREF が供給される。

【0098】

10

20

30

40

50

図28は、本変形例における画素回路46の構成を示す回路図である。図28に示す画素回路46は、通常時の1個の画素を形成する。この画素回路46は、表示部501に配設されているm本のデータ線DL(1)~DL(m)とn本の走査信号線SL(1)~SL(n)との各交差点に対応して設けられている。図28に示すように、この画素回路46は、6個のトランジスタT1~T5、T7と、1個のコンデンサCstと、3個の有機EL素子OLED(R)、OLED(G)、およびOLED(B)とを備えている。上記実施形態と同様、トランジスタT1は駆動トランジスタであり、トランジスタT2は入力トランジスタである。トランジスタT7は、トランジスタT1のゲート端子への参照電圧VREFの供給を制御する参照電圧供給制御トランジスタとして機能する。トランジスタT3~T5、有機EL素子OLED(R)、OLED(G)、およびOLED(B)については上記実施形態と同様であるので説明を省略する。

10

【0099】

なお、本変形例においては、トランジスタT1とトランジスタT2とトランジスタT7とコンデンサCstとによって、有機EL素子OLEDを発光状態にするための駆動電流を制御する駆動電流制御部47が実現されている。

【0100】

トランジスタT1については、ゲート端子はトランジスタT7のソース端子に接続され、ドレイン端子はハイレベル電源線ELVDDに接続され、ソース端子はトランジスタT3~T5のドレイン端子に接続されている。トランジスタT2については、ゲート端子は走査信号線SLに接続され、ドレイン端子はトランジスタT1のソース端子に接続され、ソース端子はデータ線DLに接続されている。トランジスタT7は、参照電圧線VREFとトランジスタT1のゲート端子との間に設けられている。そのトランジスタT7に関し、ゲート端子は走査信号線SLに接続され、ドレイン端子は参照電圧線REFに接続され、ソース端子はトランジスタT1のゲート端子に接続されている。コンデンサCstについては、トランジスタT1のゲート端子に一端が接続され、トランジスタT1のソース端子に他端が接続されている。

20

【0101】

上記実施形態と同様、本変形例においても、走査信号線SLが延びる方向に並んで配置されている3つの画素回路46が1つのグループとされる。そして、動作モードが休止駆動モードであるときには、各グループに含まれる3つの画素回路46によって1個の画素が形成される。図29は、本変形例において、1つのグループに含まれる3つの画素回路PIX1~PIX3の構成を示す回路図である。第1~第3エミッション線EM1~EM3と3つの画素回路PIX1~PIX3に含まれるトランジスタT3~T5のゲート端子との接続関係は、上記実施形態と同様である。

30

【0102】

以上のような構成において、全体的には上記実施形態と同様の動作が行われる。但し、画素回路46への書き込みが行われる際の動作が上記実施形態とは異なる。これについて以下に説明する(図28参照)。走査信号線SLが非選択状態になっているときには、トランジスタT2およびトランジスタT7はオフ状態になっている。従って、前回の書き込みに応じたゲート-ソース間電圧VgsがコンデンサCstに保持された状態となっている。走査信号線SLが選択状態になると、トランジスタT2およびトランジスタT7がオン状態となる。トランジスタT2がオン状態となることによって、データ線DLからトランジスタT1のソース端子にトランジスタT2を介してデータ電圧Vdataが供給される。また、トランジスタT7がオン状態となることによって、参照電圧線REFからトランジスタT1のゲート端子にトランジスタT7を介して参照電圧VREFが供給される。走査信号線SLが非選択状態になると、トランジスタT2およびトランジスタT7がオフ状態となる。これにより、コンデンサCstが保持するゲート-ソース間電圧Vgsが確定する。具体的には、参照電圧VREFとデータ電圧Vdataとの差に相当する電圧がゲート-ソース間電圧Vgsとなる。このゲート-ソース間電圧Vgsの大きさに応じた駆動電流がトランジスタT1のドレイン-ソース間を流れる。そして、トランジスタT3

40

50

がオン状態になっていれば駆動電流に基づいて有機ＥＬ素子ＯＬＥＤ（Ｒ）が発光し、トランジスタＴ４がオン状態になっていれば駆動電流に基づいて有機ＥＬ素子ＯＬＥＤ（Ｇ）が発光し、トランジスタＴ５がオン状態になっていれば駆動電流に基づいて有機ＥＬ素子ＯＬＥＤ（Ｂ）が発光する。

【０１０３】

< ５．３ 第３の変形例 >

上記実施形態においては、動作モードが休止駆動モードであるときに選択状態とされるエミッション線ＥＭは、第１～第３エミッション線ＥＭ１～ＥＭ３のうち第１エミッション線ＥＭ１で固定されていた。この場合、例えば図１における画素回路ＰＩＸ１では、時間の経過とともに、トランジスタＴ３の劣化の程度がトランジスタＴ４、Ｔ５の劣化の程度よりも大きくなり、また、有機ＥＬ素子ＯＬＥＤ（Ｒ）の劣化の程度が有機ＥＬ素子ＯＬＥＤ（Ｇ）、ＯＬＥＤ（Ｂ）の劣化の程度よりも大きくなる。そこで、本変形例においては、画素回路内でトランジスタの劣化や有機ＥＬ素子の劣化の程度に偏りが生じるのを防ぐため、動作モードが休止駆動モードであるときに選択状態とされるエミッション線ＥＭが適宜変更される構成となっている。

10

【０１０４】

本変形例においては、例えば、図３０に示すように、エミッションドライバは、時分割駆動モードから休止駆動モードへの切り替えが行われる都度、休止駆動モード中に選択状態にするエミッション線ＥＭを変更する。また、例えば、装置の電源オンの都度、休止駆動モード中に選択状態にするエミッション線ＥＭを変更するようにしても良い。以上のようにして、本変形例によれば、画素回路内でトランジスタの劣化や有機ＥＬ素子の劣化の程度に偏りが生じることが防止される。

20

【０１０５】

< ５．４ 第４の変形例 >

上記実施形態においては、各画素回路４０には３個の有機ＥＬ素子ＯＬＥＤ（Ｒ）、ＯＬＥＤ（Ｇ）、およびＯＬＥＤ（Ｂ）が含まれ、時分割駆動モードの際には１フレーム期間が３つのサブフレームに分割されていた。しかしながら、本発明はこれに限定されない。図３１に示すように、各画素回路４８に４個の有機ＥＬ素子ＯＬＥＤ（Ｒ）、ＯＬＥＤ（Ｇ）、ＯＬＥＤ（Ｂ）、およびＯＬＥＤ（Ｗ）が含まれ、時分割駆動モードの際に１フレーム期間が４つのサブフレームに分割される場合にも、本発明を適用することができる。なお、有機ＥＬ素子ＯＬＥＤ（Ｗ）は白色光を発する電気光学素子として機能する。

30

【０１０６】

図３１に示すように、本変形例においては、各画素回路４８には、有機ＥＬ素子ＯＬＥＤ（Ｗ）への駆動電流の供給を制御して発光の制御を行う発光制御トランジスタとしてトランジスタＴ６が設けられている。また、第１～第３エミッション線ＥＭ１～ＥＭ３に加えて第４エミッション線ＥＭ４が表示部に配設されている。

【０１０７】

本変形例においては、走査信号線ＳＬが延びる方向に並んで配置されている４つの画素回路４８が１つのグループとされる。列の数はｍであるので、各行につき（ｍ／４）個のグループが形成される。そして、動作モードが休止駆動モードであるときには、各グループに含まれる４つの画素回路４８によって１個の画素が形成される。

40

【０１０８】

図３２は、本変形例において、４つの画素回路ＰＩＸ１～ＰＩＸ４に含まれるトランジスタＴ３～Ｔ６のゲート端子と第１～第４エミッション線ＥＭ１～ＥＭ４との接続関係について説明するための図である。各画素回路に着目すると、トランジスタＴ３～Ｔ６のゲート端子は互いに異なるエミッション線ＥＭに接続されている。また、４つの画素回路ＰＩＸ１～ＰＩＸ４と第１～第４エミッション線ＥＭ１～ＥＭ４とに着目したとき、各エミッション線ＥＭは、４つの画素回路ＰＩＸ１～ＰＩＸ４において互いに異なる発光色の有機ＥＬ素子ＯＬＥＤに対応する発光制御トランジスタのゲート端子に接続されている。

【０１０９】

50

以上のような構成において上記実施形態と同様に周辺ドライバを動作させることによって、各画素回路 48 に 4 個の有機 EL 素子 O L E D (R) , O L E D (G) , O L E D (B) , および O L E D (W) が含まれる構成の有機 EL 表示装置においても、従来よりも消費電力を低減することが可能となる。

【 0 1 1 0 】

なお、上記第 1 の変形例と同様にして、休止駆動モードの際、データ線 D L が延びる方向に連続する k 行に対応する $k \times 4$ 個の画素回路によって 1 つの画素が形成されるようにしても良い。更に一般化すると、連続する k 行 (k は 2 以上の整数) に対応する k 個のグループに含まれる $k \times j$ 個 (j は 3 以上の整数) の画素回路によって 1 つの画素が形成されるようにしても良い。この場合、動作モードが時分割駆動モードであるときに表示部に表示される画像の ($k \times j$) 分の 1 の解像度の静止画像が表示部に表示される。

10

【 0 1 1 1 】

< 6 . その他 >

本発明は、上述の実施形態および変形例に限定されるものではなく、本発明の趣旨を逸脱しない範囲で種々変形して実施することができる。例えば、上述の実施形態および変形例においては有機 EL 表示装置を例に挙げて説明したが、電流で駆動される自発光型表示素子を備えた表示装置であれば、有機 EL 表示装置以外の表示装置にも本発明を適用することができる。

【 0 1 1 2 】

また、上述の実施形態および変形例では、画素回路 40 , 46 , および 48 (図 8 , 図 28 , および図 31 を参照) 内のトランジスタとして n チャネル型のトランジスタを使用しているが、 p チャネル型のトランジスタを使用しても良い。

20

【 符号の説明 】

【 0 1 1 3 】

- 1 , 2 ... 有機 EL 表示装置
- 7 ... 有機 EL パネル
- 40 , 46 , 48 ... 画素回路
- 45 , 47 ... 駆動電流制御部
- 100 ... 表示制御回路
- 110 ... 動作モード切替制御回路
- 120 ... 解像度切替制御回路
- 130 ... ソース制御回路
- 140 ... ゲート制御回路
- 200 ... ソースドライバ
- 300 ... ゲートドライバ
- 401 ~ 403 ... 第 1 ~ 第 3 エミッションドライバ
- 500 , 501 ... 表示部
- T1 ... 駆動トランジスタ
- T2 ... 入力トランジスタ
- T3 ~ T6 ... 発光制御トランジスタ
- T7 ... 参照電圧供給制御トランジスタ
- C s t ... コンデンサ
- O L E D (R) ... 赤色用の有機 EL 素子 (電気光学素子)
- O L E D (G) ... 緑色用の有機 EL 素子 (電気光学素子)
- O L E D (B) ... 青色用の有機 EL 素子 (電気光学素子)
- D L , D L (1) ~ D L (m) ... データ線
- S L , S L (1) ~ S L (n) ... 走査信号線
- E M ... エミッション線
- E M 1 , E M 1 (1) ~ E M 1 (n) ... 第 1 エミッション線
- E M 2 , E M 2 (1) ~ E M 2 (n) ... 第 2 エミッション線

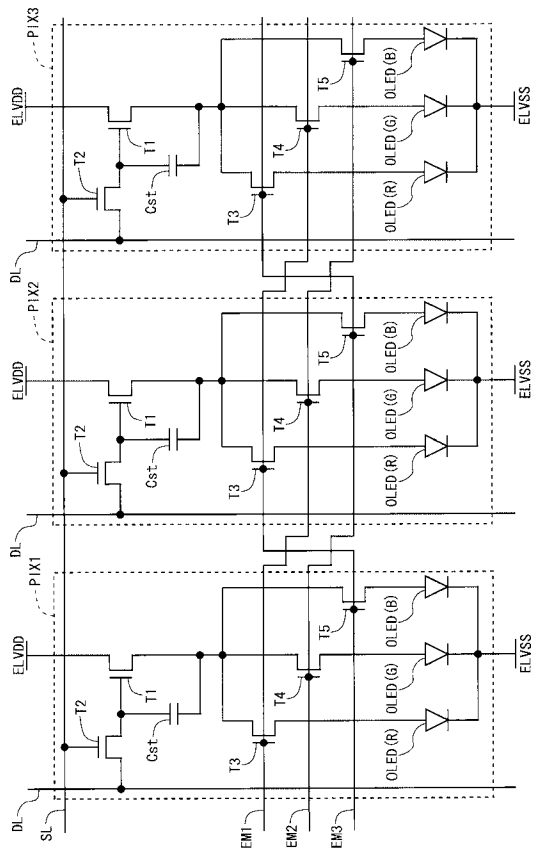
30

40

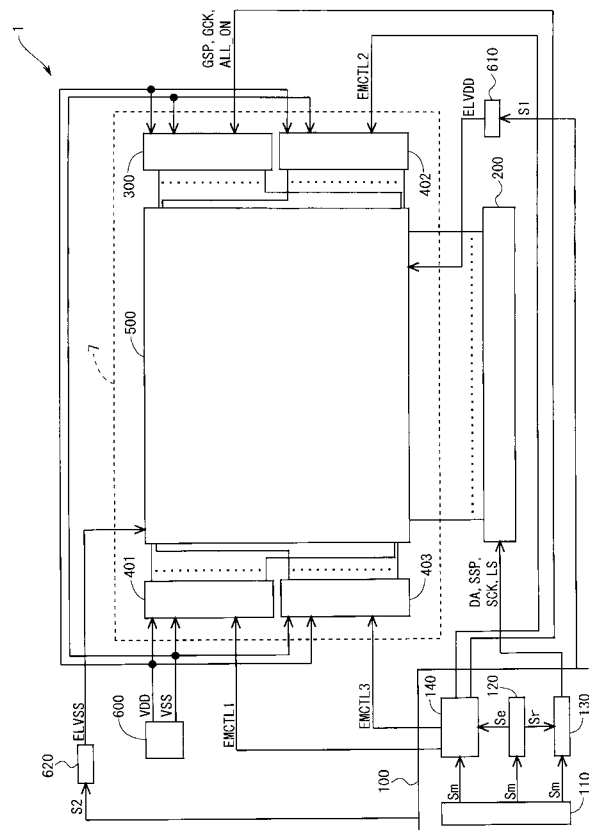
50

EM3, EM3(1) ~ EM3(n) ... 第3エミッション線
 ELVDD ... ハイレベル電源電圧、ハイレベル電源線
 ELVSS ... ローレベル電源電圧、ローレベル電源線

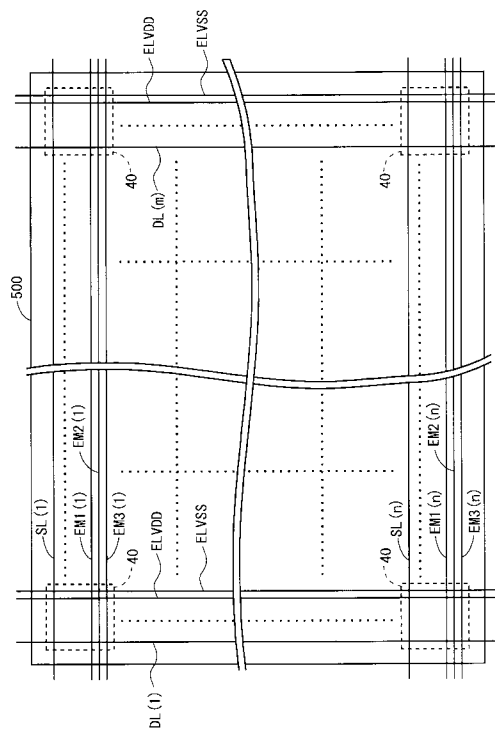
【図1】



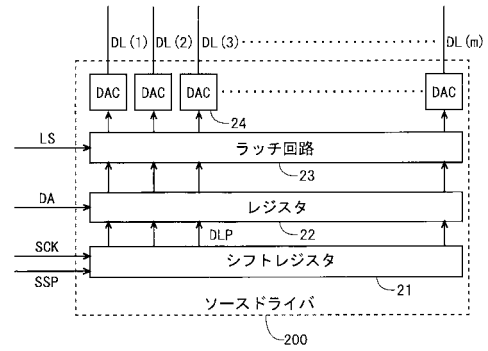
【図2】



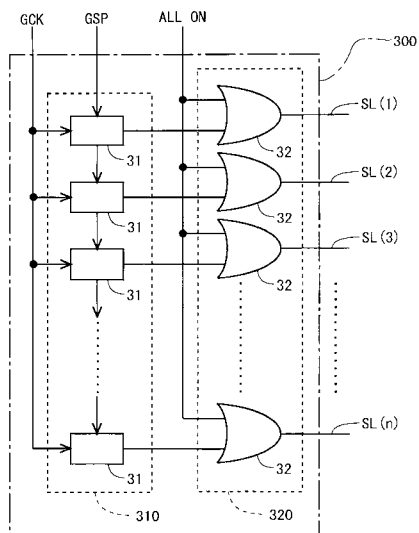
【図 3】



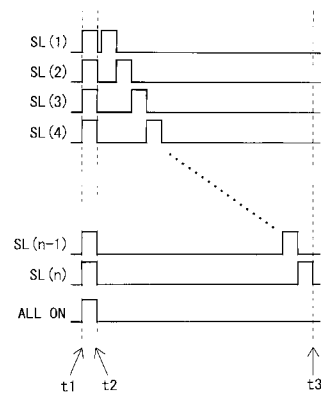
【図 4】



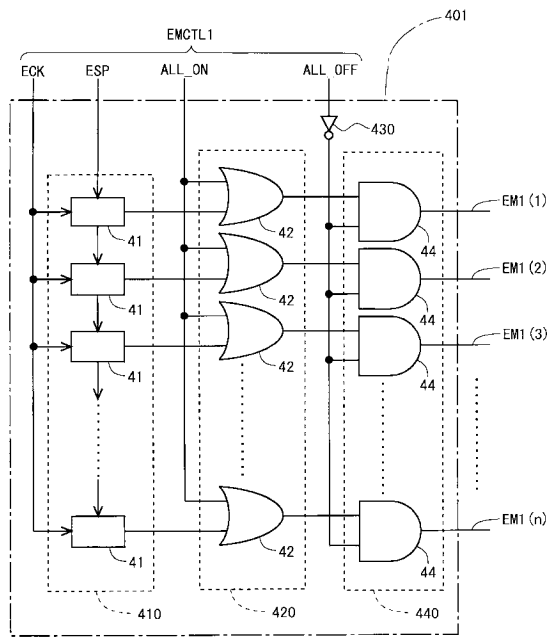
【図 5】



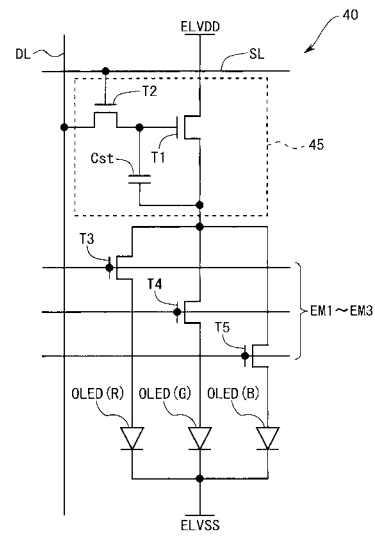
【図 6】



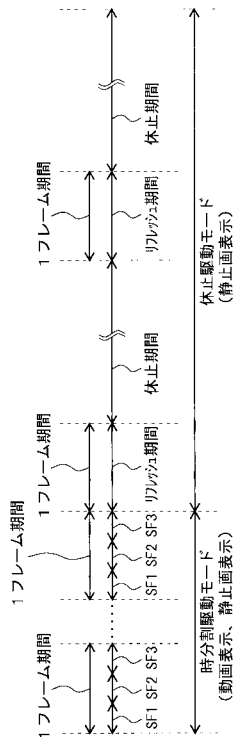
【図 7】



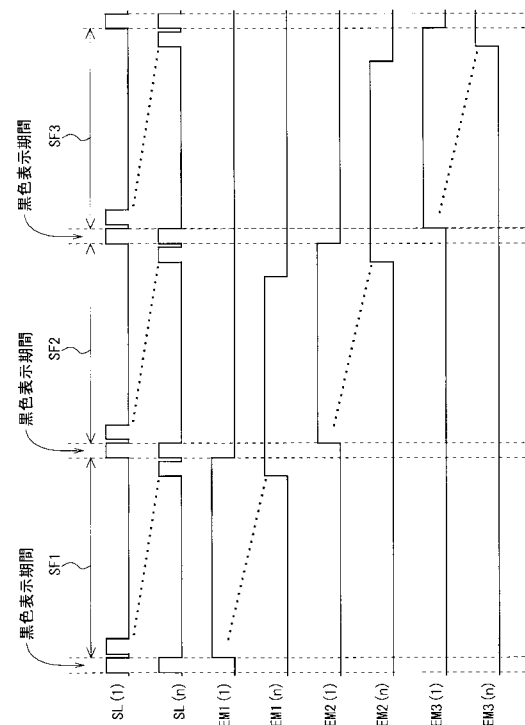
【図 8】



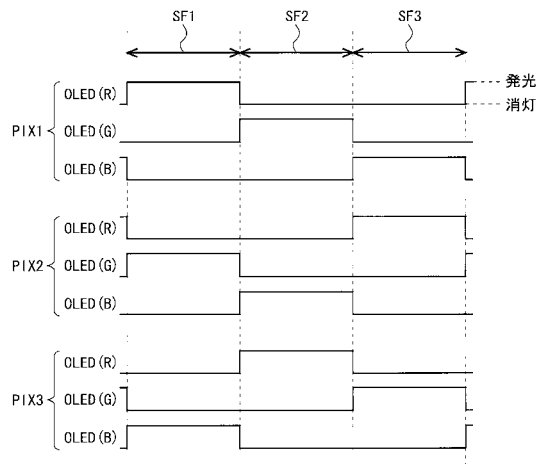
【図 9】



【図 10】



【図 1 1】



【図 1 2】

R		G		B
R		G		B
R		G		B

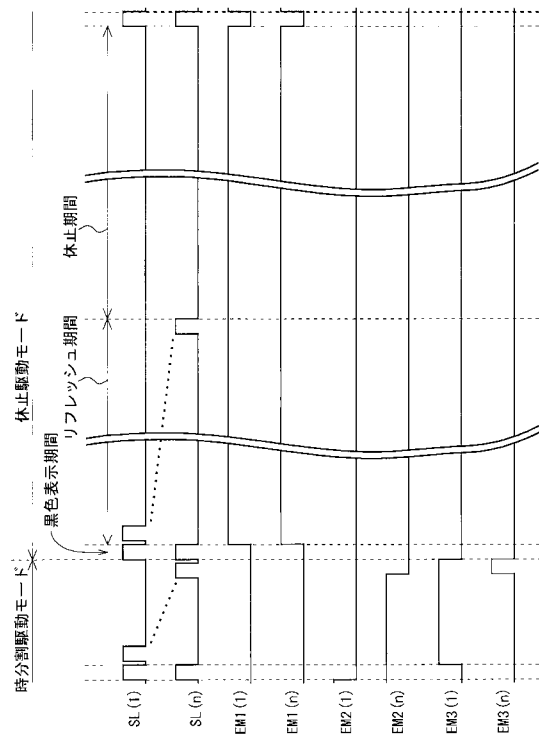
【図 1 3】

G		B	R	
G		B	R	
G		B	R	

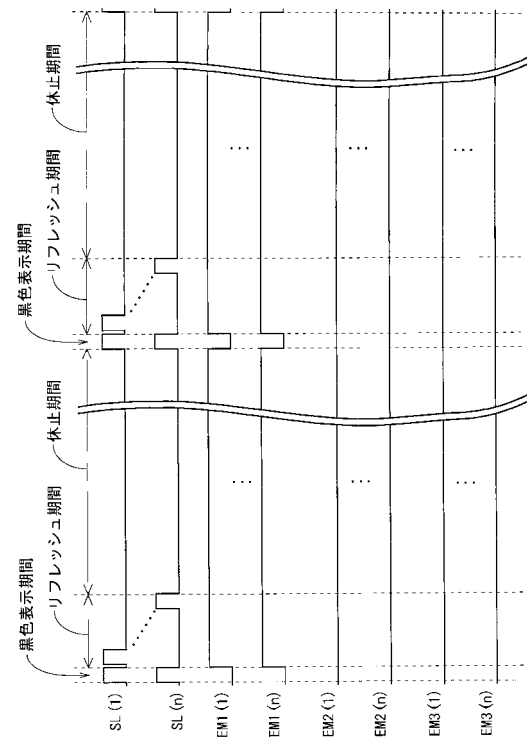
【図 1 4】

	B	R		G
	B	R		G
	B	R		G

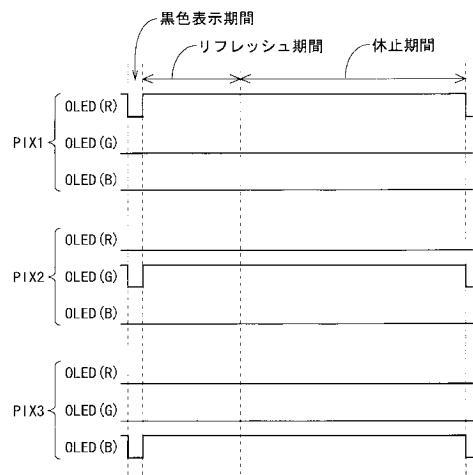
【図 1 5】



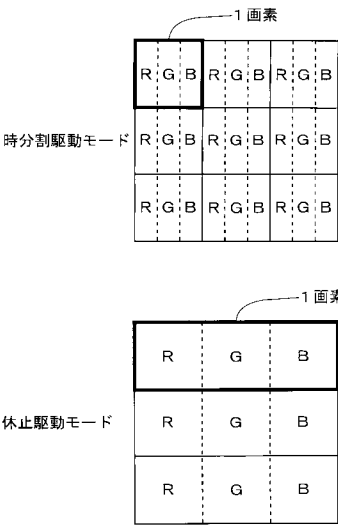
【図 1 6】



【図 1 7】



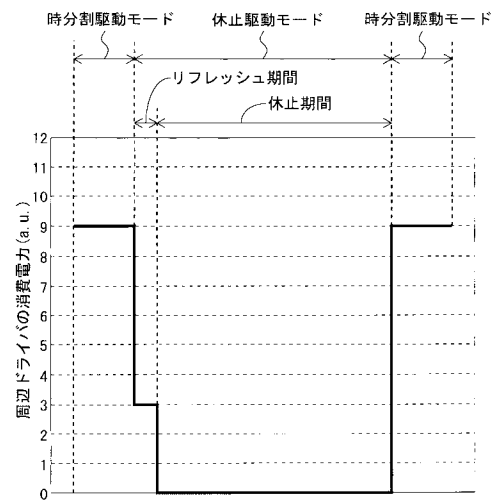
【図 1 8】



【図 1 9】

	黒色表示期間	リフレッシュ期間	休止期間	黒色表示期間
PIX1	全て消灯	R発光	R発光	全て消灯
PIX2	全て消灯	G発光	G発光	全て消灯
PIX3	全て消灯	B発光	B発光	全て消灯
ELVDD	ON	ON	ON	ON
ELVSS	ON	ON	ON	ON
ソースドライバ	OFF	ON	OFF	OFF
ゲートドライバ (走査動作)	OFF	ON	OFF	OFF
エミッションドライバ (定査動作)	OFF	ON	OFF	OFF
EM1	非選択状態	選択状態	選択状態	非選択状態
EM2	非選択状態	非選択状態	非選択状態	非選択状態
EM3	非選択状態	非選択状態	非選択状態	非選択状態

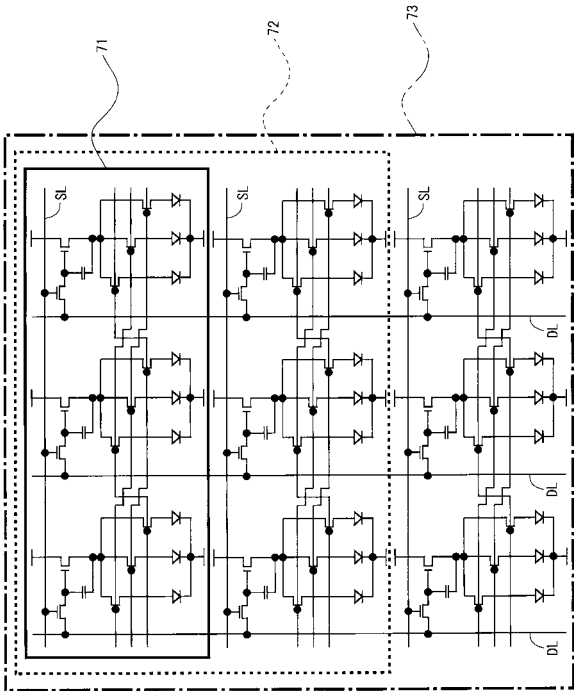
【図 2 0】



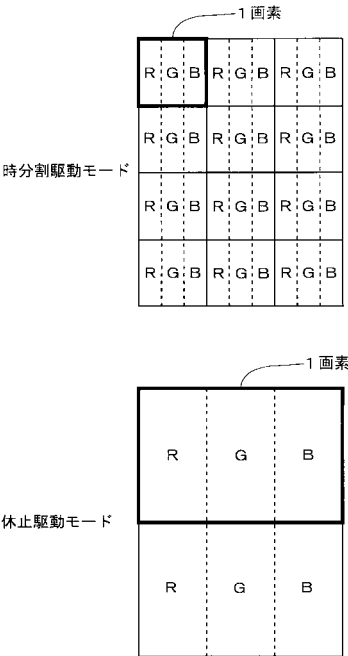
【図 2 1】

ドライバ	時分割駆動		休止駆動 (休止期間)	
	駆動周波数(Hz)	消費電力(W)	駆動周波数(Hz)	消費電力(W)
ゲートドライバ	$3 \times f_1$	$3 \times C_1(V_1)^2 f_1$	0	0
第1エミッタショントドライバ	$3 \times f_2$	$3 \times C_2(V_2)^2 f_2$	0	直流電流成分のみ
第2エミッタショントドライバ	$3 \times f_3$	$3 \times C_3(V_3)^2 f_3$	0	0
第3エミッタショントドライバ	$3 \times f_4$	$3 \times C_4(V_4)^2 f_4$	0	0
ソースドライバ	$3 \times f_5$	$3 \times C_5(V_5)^2 f_5$	0	0

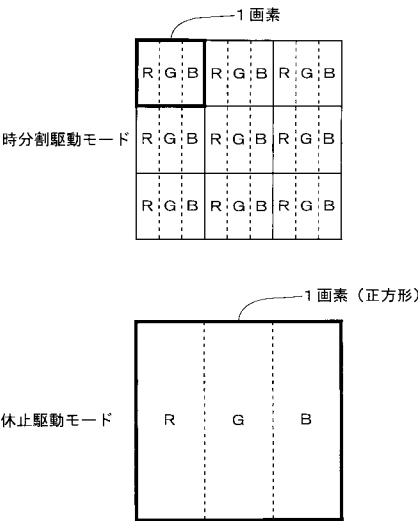
【図 2 2】



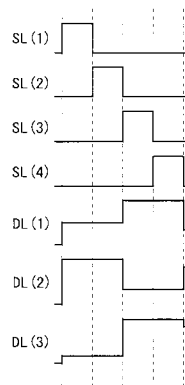
【図 2 3】



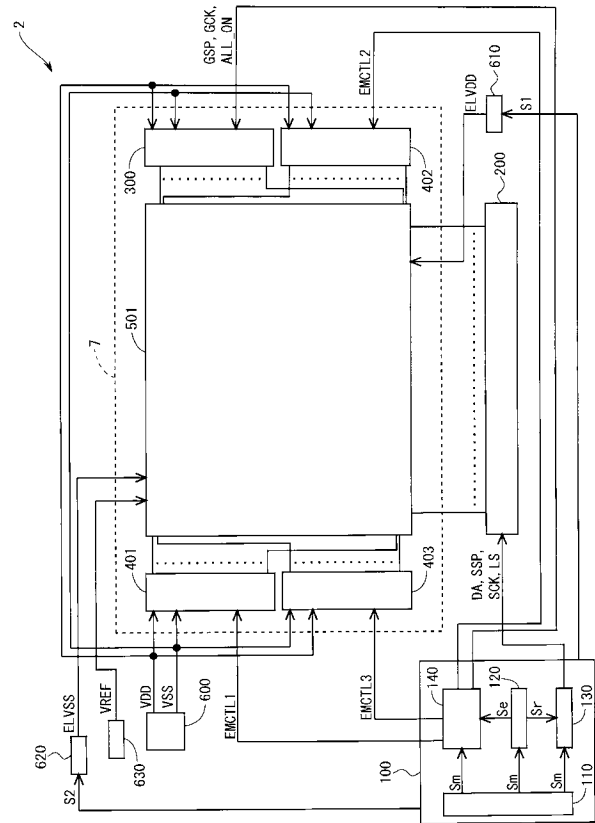
【図 2 4】



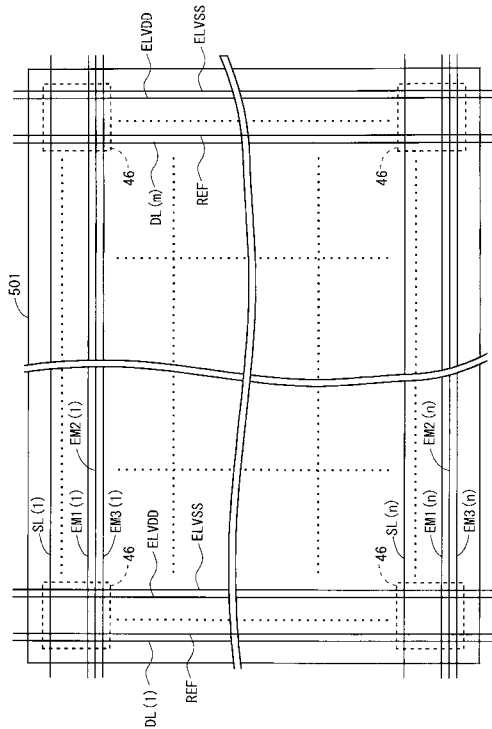
【図 25】



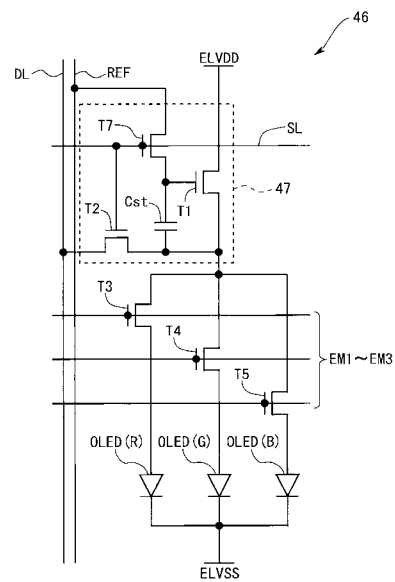
【図 26】



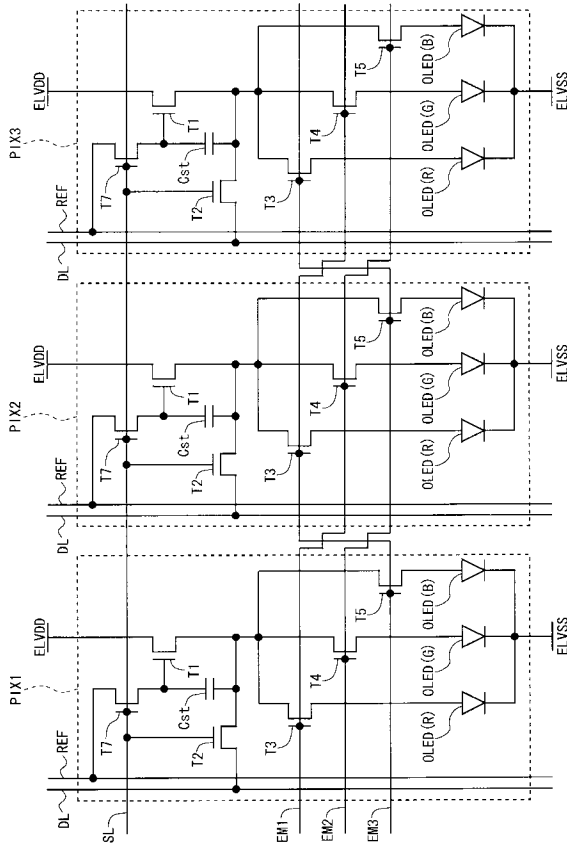
【図 27】



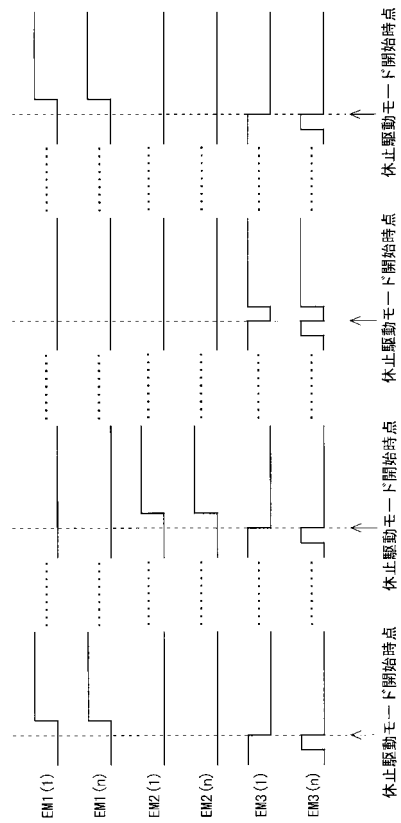
【図 28】



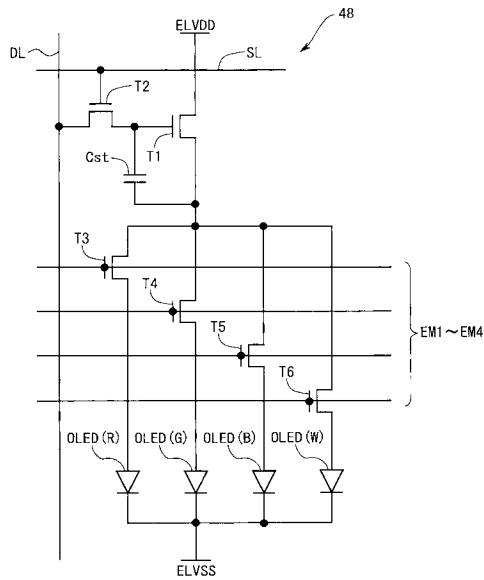
【図 29】



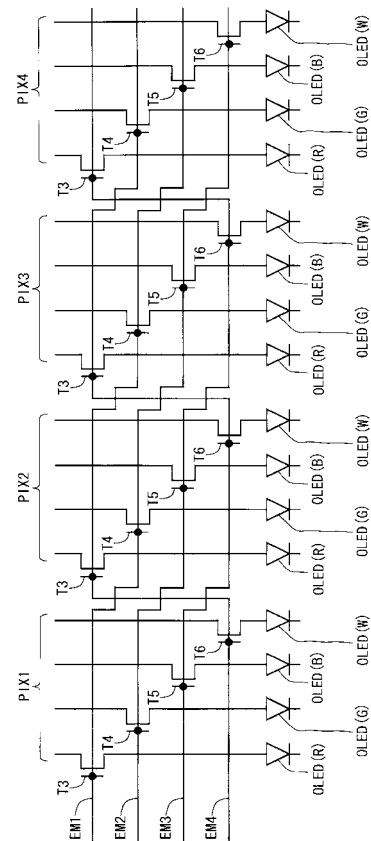
【図 30】



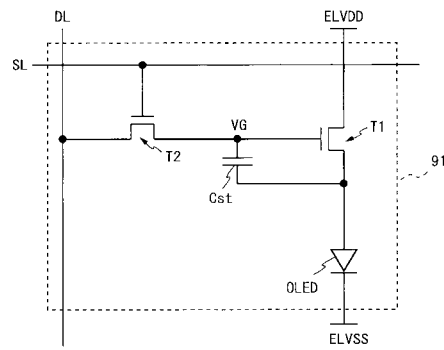
【図 31】



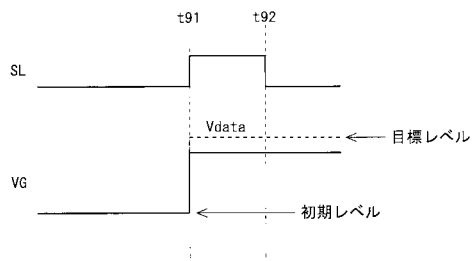
【図 32】



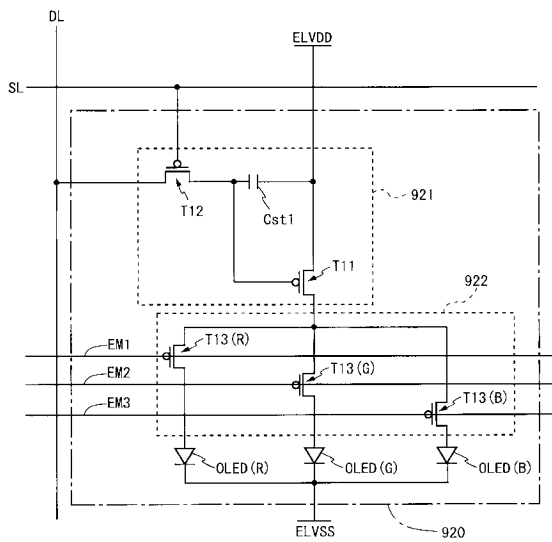
【図 3 3】



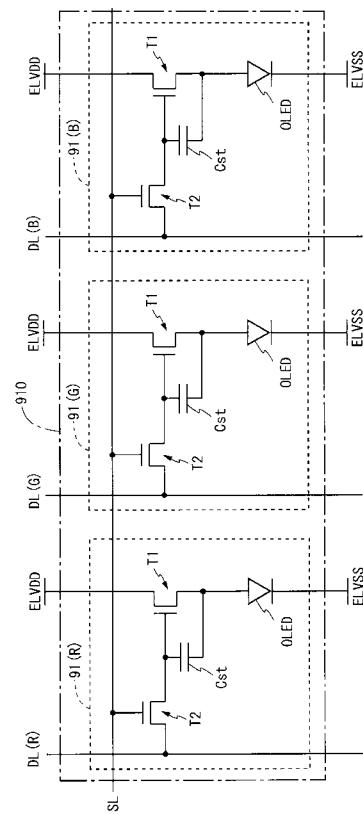
【図 3 4】



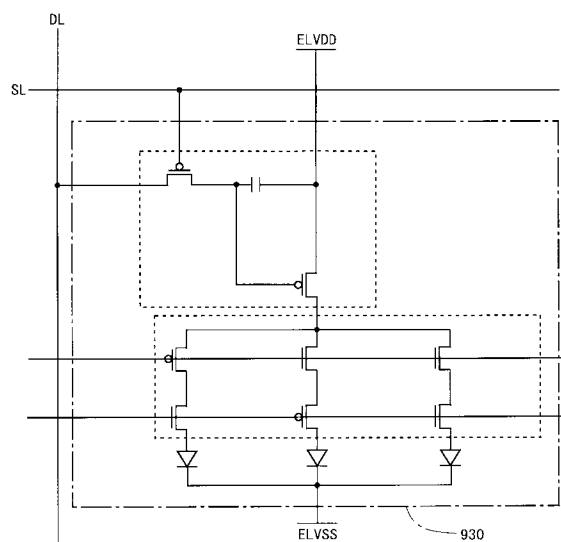
【図 3 6】



【図 3 5】



【図 3 7】



【図 38】

1 フレーム期間											
	第1サブフレーム			第2サブフレーム			第3サブフレーム				
	燃焼期間	発光期間	燃焼期間	発光期間	燃焼期間	発光期間	燃焼期間	発光期間	燃焼期間	発光期間	発光期間
点灯状態	全て消灯	R発光	全て消灯	G発光	全て消灯	B発光	全て消灯	全て消灯	全て消灯	全て消灯	日発光
駆動電流	OFF	ON	OFF	ON	OFF	ON	OFF	ON	OFF	ON	ON
ELVDD	ON	ON	ON	ON	ON	ON	ON	ON	ON	ON	ON
ELVSS	ON	ON	ON	ON	ON	ON	ON	ON	ON	ON	ON
ソースドライバ	OFF	ON	OFF	ON	OFF	ON	OFF	ON	OFF	ON	ON
ゲートドライバ	OFF	ON	OFF	ON	OFF	ON	OFF	ON	OFF	ON	ON
エミジョンドライバ (定電流動作)	OFF	ON	OFF	ON	OFF	ON	OFF	ON	OFF	ON	ON
EM1	非選択状態	選択状態	非選択状態	選択状態	非選択状態	選択状態	非選択状態	選択状態	非選択状態	選択状態	非選択状態
EM2	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態
EM3	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	非選択状態	選択状態

【図 39】

	一般的駆動				時分割駆動	
	周波数(Hz)	電圧振幅(V)	寄生容量(F)	電力(W)	周波数(Hz)	電力(W)
ドライバ						
ゲートドライバ	f1	V1	C1	$C1(V1)^2f1$	3×f1	$3\times C1(V1)^2f1$
第1エミッションドライバ	f2	V2	C2	$C2(V2)^2f2$	3×f2	$3\times C2(V2)^2f2$
第2エミッションドライバ	f3	V3	C3	$C3(V3)^2f3$	3×f3	$3\times C3(V3)^2f3$
第3エミッションドライバ	f4	V4	C4	$C4(V4)^2f4$	3×f4	$3\times C4(V4)^2f4$
ソースドライバ	f5	V5	C5	$C5(V5)^2f5$	3×f5	$3\times C5(V5)^2f5$

【手続補正書】

【提出日】平成27年9月1日(2015.9.1)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項15

【補正方法】変更

【補正の内容】

【請求項15】

互いに異なる発光色の j 個 (j は3以上の整数) の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

1フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動ステップのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップと

を備え、

前記休止駆動ステップでは、 j 個の画素回路を1つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の j 分の1以下の解像度の静止画像が前記表示部に表示されることを特徴とする、駆動方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0031

【補正方法】変更

【補正の内容】

【0031】

本発明の第15の局面は、互いに異なる発光色の j 個(j は3以上の整数)の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

1フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動ステップのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップと

を備え、

前記休止駆動ステップでは、 j 個の画素回路を1つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の j 分の1以下の解像度の静止画像が前記表示部に表示されることを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0081

【補正方法】変更

【補正の内容】

【0081】

図16に示すように、リフレッシュ期間には、エミッションドライバは、全ての第1エミッション線 $EM1(1) \sim EM1(n)$ を選択状態にし、かつ、全ての第2エミッション線 $EM2(1) \sim EM2(n)$ および全ての第3エミッション線 $EM3(1) \sim EM3(n)$ を非選択状態にする。なお、全ての第1エミッション線 $EM1(1) \sim EM1(n)$ は、次の黒色表示期間の開始時点まで選択状態で維持される。すなわち、動作モードが休止駆動モードになると、リフレッシュ期間および休止期間を通じて、全ての第1エミッション線 $EM1(1) \sim EM1(n)$ が選択状態で維持される。また、リフレッシュ期間には、ゲートドライバ300は、 n 本の走査信号線 $SL(1) \sim SL(n)$ を所定期間ずつ順次を選択状態にする。以上のような状態において、ソースドライバ200は、各走査信号線 SL が選択状態になるのに応じて、休止駆動モード中に表示しようとする画像に応じたデータ電圧を駆動用映像信号としてデータ線 DL に印加する。ここで、上述したように、第1エミッション線 $EM1(1)$ は、画素回路 $PIX1$ 内のトランジスタ $T3$ のゲート端子、画素回路 $PIX2$ 内のトランジスタ $T4$ のゲート端子、および画素回路 $PIX3$ 内のトランジスタ $T5$ のゲート端子に接続されている。従って、画素回路 $PIX1$ では、トランジスタ $T3$ を介して有機EL素子 $OLED(R)$ に駆動電流が供給され、画素回路 $PIX2$ では、トランジスタ $T4$ を介して有機EL素子 $OLED(G)$ に駆動電流が供給され、画素回路 $PIX3$ では、トランジスタ $T5$ を介して有機EL素子 $OLED(B)$ に駆動電流が供給される。その結果、リフレッシュ期間には、画素回路 $PIX1$ では有機EL素子 $OLED(R)$ が発光し、画素回路 $PIX2$ では有機EL素子 $OLED(G)$ が発光し、画素回路 $PIX3$ では有機EL素子 $OLED(B)$ が発光する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0100

【補正方法】変更

【補正の内容】

【0100】

トランジスタT1については、ゲート端子はトランジスタT7のソース端子に接続され、ドレイン端子はハイレベル電源線ELVDに接続され、ソース端子はトランジスタT3～T5のドレイン端子に接続されている。トランジスタT2については、ゲート端子は走査信号線SLに接続され、ドレイン端子はトランジスタT1のソース端子に接続され、ソース端子はデータ線DLに接続されている。トランジスタT7は、参照電圧線REFとトランジスタT1のゲート端子との間に設けられている。そのトランジスタT7に関し、ゲート端子は走査信号線SLに接続され、ドレイン端子は参照電圧線REFに接続され、ソース端子はトランジスタT1のゲート端子に接続されている。コンデンサCstについては、トランジスタT1のゲート端子に一端が接続され、トランジスタT1のソース端子に他端が接続されている。

【手続補正書】

【提出日】平成28年10月19日(2016.10.19)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の行および複数の列を構成するようマトリクス状に配置された画素回路を含む表示部を備えた表示装置であって、

前記画素回路は、互いに異なる発光色の j 個(j は3以上の整数)の電気光学素子を含み、

1フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示が行われる時分割駆動モードと、前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示が行われる休止駆動モードとの間で、動作モードが切り替え可能に構成され、

動作モードが前記休止駆動モードであるときには、 j 個の画素回路を1つのグループとし、連続する k 行(k は2以上の整数)に対応する k 個のグループに含まれる $k \times j$ 個の画素回路によって1つの画素が形成され、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の $(k \times j)$ 分の1の解像度の静止画像が前記表示部に表示されることを特徴とする、表示装置。

【請求項2】

複数の行および複数の列を構成するようマトリクス状に配置された画素回路を含む表示部を備えた表示装置であって、

前記画素回路は、互いに異なる発光色の j 個(j は3以上の整数)の電気光学素子と、前記 j 個の電気光学素子と1対1で対応するように設けられた j 個の発光制御トランジスタと、前記 j 個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを含み、

前記表示部は、各行につき j 本の発光制御線を含み、

前記画素回路において、

前記 j 個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され

前記 j 個の発光制御トランジスタの第 1 導通端子は、前記駆動電流制御部に接続され

前記 j 個の発光制御トランジスタの第 2 導通端子は、それぞれ対応する電気光学素子に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

1 フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示が行われる時分割駆動モードと、前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示が行われる休止駆動モードとの間で、動作モードが切り替え可能に構成され、

動作モードが前記休止駆動モードであるときには、 j 個の画素回路を 1 つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の j 分の 1 以下の解像度の静止画像が前記表示部に表示され、

動作モードが前記時分割駆動モードであるときには、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

動作モードが前記休止駆動モードであるときには、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされ、

各行に対応する j 本の発光制御線に着目したとき、動作モードが前記時分割駆動モードから前記休止駆動モードに切り替わる毎に、動作モードが前記休止駆動モードであるときに選択状態とされる発光制御線が変更されることを特徴とする、表示装置。

【請求項 3】

前記画素回路は、

前記 j 個の電気光学素子と 1 対 1 で対応するように設けられた j 個の発光制御トランジスタと、

前記 j 個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを更に含み、

前記表示部は、各行につき j 本の発光制御線を含み、

前記画素回路において、

前記 j 個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され、

前記 j 個の発光制御トランジスタの第 1 導通端子は、前記駆動電流制御部に接続され、

前記 j 個の発光制御トランジスタの第 2 導通端子は、それぞれ対応する電気光学素子に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

動作モードが前記時分割駆動モードであるときには、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

動作モードが前記休止駆動モードであるときには、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされることを特徴とする、請求項 1 に記載の表示装置。

【請求項 4】

各行に対応するように前記表示部に配設された走査信号線と、
各列に対応するように前記表示部に配設されたデータ線と、
前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と

、
前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と

、
前記走査信号線を駆動する走査信号線駆動回路と、
前記データ線を駆動するデータ線駆動回路と、
前記発光制御線を駆動する発光制御線駆動回路と

を更に備え、

前記駆動電流制御部は、

前記第 1 電源線と前記第 2 電源線との間に前記 j 個の発光制御トランジスタの各々と直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、

前記駆動トランジスタの制御端子と前記データ線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの制御端子と前記データ線とを電氣的に接続する入力トランジスタと、

前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に設けられたコンデンサと

を含み、

前記リフレッシュ期間には、

前記発光制御線駆動回路は、各行について前記 j 本の発光制御線のうちの 1 本のみを選択状態とし、

前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状態とし、

前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印加し、

前記休止期間には、

前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、

前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴とする、請求項 2 または 3 に記載の表示装置。

【請求項 5】

各行に対応するように前記表示部に配設された走査信号線と、
各列に対応するように前記表示部に配設されたデータ線と、
前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と

、
前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と

、
前記画素回路に所定の参照電圧を供給する、前記表示部に配設された参照電圧線と、

前記走査信号線を駆動する走査信号線駆動回路と、

前記データ線を駆動するデータ線駆動回路と、

前記発光制御線を駆動する発光制御線駆動回路と

を更に備え、

前記駆動電流制御部は、

前記第 1 電源線と前記第 2 電源線との間に前記 j 個の発光制御トランジスタの各々と直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、

前記駆動トランジスタの制御端子と前記参照電圧線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタ

の制御端子と前記参照電圧線とを電氣的に接続する参照電圧供給制御トランジスタと、

前記駆動トランジスタの一方の導通端子と前記データ線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの一方の導通端子と前記データ線とを電氣的に接続する入力トランジスタと、

前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に設けられたコンデンサと

を含み、

前記リフレッシュ期間には、

前記発光制御線駆動回路は、各行について前記 j 本の発光制御線のうちの 1 本のみを選択状態とし、

前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状態とし、

前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印加し、

前記休止期間には、

前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、

前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴とする、請求項 2 または 3 に記載の表示装置。

【請求項 6】

前記駆動トランジスタ、前記入力トランジスタ、および前記 j 個の発光制御トランジスタは、酸化物半導体によりチャネル層が形成された薄膜トランジスタであることを特徴とする、請求項 4 または 5 に記載の表示装置。

【請求項 7】

前記酸化物半導体の主成分は、インジウム (In)、ガリウム (Ga)、亜鉛 (Zn)、および酸素 (O) から成ることを特徴とする、請求項 6 に記載の表示装置。

【請求項 8】

前記リフレッシュ期間の前に、前記画素回路に含まれる前記 j 個の電気光学素子を消灯状態にするとともに前記画素回路に黒色に相当する画像データを書き込む黒色表示期間が設けられていることを特徴とする、請求項 1 または 2 に記載の表示装置。

【請求項 9】

動作モードが前記休止駆動モードであるときには、1つのグループに含まれる j 個の画素回路によって1つの画素が形成され、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の j 分の1の解像度の静止画像が前記表示部に表示されることを特徴とする、請求項 2 に記載の表示装置。

【請求項 10】

前記 k の値は、動作モードが前記休止駆動モードであるときの各画素の形状が正方形となるように定められていることを特徴とする、請求項 1 に記載の表示装置。

【請求項 11】

各行に対応する j 本の発光制御線に着目したとき、動作モードが前記休止駆動モードであるときに選択状態とされる発光制御線が適宜変更されることを特徴とする、請求項 3 に記載の表示装置。

【請求項 12】

前記画素回路に含まれる前記 j 個の電気光学素子は、赤色の発光色、緑色の発光色、および青色の発光色を有する3個の有機エレクトロルミネッセンス素子であることを特徴とする、請求項 1 または 2 に記載の表示装置。

【請求項 13】

前記画素回路に含まれる前記 j 個の電気光学素子は、赤色の発光色、緑色の発光色、青色の発光色、および白色の発光色を有する4個の有機エレクトロルミネッセンス素子であ

ることを特徴とする、請求項 1 または 2 に記載の表示装置。

【請求項 1 4】

互いに異なる発光色の j 個 (j は 3 以上の整数) の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

1 フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動ステップのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップと

を備え、

前記休止駆動ステップでは、 j 個の画素回路を 1 つのグループとし、連続する k 行 (k は 2 以上の整数) に対応する k 個のグループに含まれる $k \times j$ 個の画素回路によって 1 つの画素が形成され、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の $(k \times j)$ 分の 1 の解像度の静止画像が前記表示部に表示されることを特徴とする、駆動方法。

【請求項 1 5】

互いに異なる発光色の j 個 (j は 3 以上の整数) の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

1 フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動ステップのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップと

を備え、

前記画素回路は、互いに異なる発光色の j 個 (j は 3 以上の整数) の電気光学素子と、前記 j 個の電気光学素子と 1 対 1 で対応するように設けられた j 個の発光制御トランジスタと、前記 j 個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを含み、

前記表示部は、各行につき j 本の発光制御線を含み、

前記画素回路において、

前記 j 個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され

、

前記 j 個の発光制御トランジスタの第 1 導通端子は、前記駆動電流制御部に接続され

、

前記 j 個の発光制御トランジスタの第 2 導通端子は、それぞれ対応する電気光学素子に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

前記休止駆動ステップでは、 j 個の画素回路を 1 つのグループとし各グループに含まれ

る j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の j 分の 1 以下の解像度の静止画像が前記表示部に表示され、

前記時分割駆動ステップでは、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

前記休止駆動ステップでは、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされ、

各行に対応する j 本の発光制御線に着目したとき、前記時分割駆動ステップから前記休止駆動ステップに切り替わる毎に、前記休止駆動ステップの際に選択状態とされる発光制御線が変更されることを特徴とする、駆動方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

本発明の第 1 の局面は、複数の行および複数の列を構成するようマトリクス状に配置された画素回路を含む表示部を備えた表示装置であって、

前記画素回路は、互いに異なる発光色の j 個 (j は 3 以上の整数) の電気光学素子を含み、

1 フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示が行われる時分割駆動モードと、前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示が行われる休止駆動モードとの間で、動作モードが切り替え可能に構成され、

動作モードが前記休止駆動モードであるときには、 j 個の画素回路を 1 つのグループとし、連続する k 行 (k は 2 以上の整数) に対応する k 個のグループに含まれる $k \times j$ 個の画素回路によって 1 つの画素が形成され、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の $(k \times j)$ 分の 1 の解像度の静止画像が前記表示部に表示されることを特徴とする。

本発明の第 2 の局面は、複数の行および複数の列を構成するようマトリクス状に配置された画素回路を含む表示部を備えた表示装置であって、

前記画素回路は、互いに異なる発光色の j 個 (j は 3 以上の整数) の電気光学素子と、前記 j 個の電気光学素子と 1 対 1 で対応するように設けられた j 個の発光制御トランジスタと、前記 j 個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを含み、

前記表示部は、各行につき j 本の発光制御線を含み、

前記画素回路において、

前記 j 個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され

、

前記 j 個の発光制御トランジスタの第 1 導通端子は、前記駆動電流制御部に接続され

、

前記 j 個の発光制御トランジスタの第 2 導通端子は、それぞれ対応する電気光学素子に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接

続され、

1 フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示が行われる時分割駆動モードと、前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示が行われる休止駆動モードとの間で、動作モードが切り替え可能に構成され、

動作モードが前記休止駆動モードであるときには、 j 個の画素回路を 1 つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の j 分の 1 以下の解像度の静止画像が前記表示部に表示され、

動作モードが前記時分割駆動モードであるときには、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

動作モードが前記休止駆動モードであるときには、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされ、

各行に対応する j 本の発光制御線に着目したとき、動作モードが前記時分割駆動モードから前記休止駆動モードに切り替わる毎に、動作モードが前記休止駆動モードであるときに選択状態とされる発光制御線が変更されることを特徴とする。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

本発明の第 3 の局面は、本発明の第 1 の局面において、

前記画素回路は、

前記 j 個の電気光学素子と 1 対 1 で対応するように設けられた j 個の発光制御トランジスタと、

前記 j 個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを更に含み、

前記表示部は、各行につき j 本の発光制御線を含み、

前記画素回路において、

前記 j 個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され

、

前記 j 個の発光制御トランジスタの第 1 導通端子は、前記駆動電流制御部に接続され

、

前記 j 個の発光制御トランジスタの第 2 導通端子は、それぞれ対応する電気光学素子に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

動作モードが前記時分割駆動モードであるときには、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

動作モードが前記休止駆動モードであるときには、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされることを特徴とする。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】 0 0 1 9

【補正方法】 変更

【補正の内容】

【 0 0 1 9 】

本発明の第 4 の局面は、本発明の第 2 または第 3 の局面において、
各行に対応するように前記表示部に配設された走査信号線と、
各列に対応するように前記表示部に配設されたデータ線と、
前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と
、
前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と
、
前記走査信号線を駆動する走査信号線駆動回路と、
前記データ線を駆動するデータ線駆動回路と、
前記発光制御線を駆動する発光制御線駆動回路と
を更に備え、
前記駆動電流制御部は、
前記第 1 電源線と前記第 2 電源線との間に前記 j 個の発光制御トランジスタの各々と
直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、
前記駆動トランジスタの制御端子と前記データ線との間に設けられ、対応する走査信
号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの
制御端子と前記データ線とを電氣的に接続する入力トランジスタと、
前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に
設けられたコンデンサと
を含み、
前記リフレッシュ期間には、
前記発光制御線駆動回路は、各行について前記 j 本の発光制御線のうちの 1 本のみを
選択状態とし、
前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状
態とし、
前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動
モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印
加し、
前記休止期間には、
前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選
択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、
前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴
とする。

【手続補正 5】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 2 0

【補正方法】 変更

【補正の内容】

【 0 0 2 0 】

本発明の第 5 の局面は、本発明の第 2 または第 3 の局面において、
各行に対応するように前記表示部に配設された走査信号線と、
各列に対応するように前記表示部に配設されたデータ線と、
前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と
、
前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と
、

前記画素回路に所定の参照電圧を供給する、前記表示部に配設された参照電圧線と、
前記走査信号線を駆動する走査信号線駆動回路と、
前記データ線を駆動するデータ線駆動回路と、
前記発光制御線を駆動する発光制御線駆動回路と
を更に備え、

前記駆動電流制御部は、

前記第1電源線と前記第2電源線との間に前記j個の発光制御トランジスタの各々と直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、

前記駆動トランジスタの制御端子と前記参照電圧線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの制御端子と前記参照電圧線とを電氣的に接続する参照電圧供給制御トランジスタと、

前記駆動トランジスタの一方の導通端子と前記データ線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの一方の導通端子と前記データ線とを電氣的に接続する入力トランジスタと、

前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に設けられたコンデンサと

を含み、

前記リフレッシュ期間には、

前記発光制御線駆動回路は、各行について前記j本の発光制御線のうちの1本のみを選択状態とし、

前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状態とし、

前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印加し、

前記休止期間には、

前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、

前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴とする。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

本発明の第6の局面は、本発明の第4または第5の局面において、

前記駆動トランジスタ，前記入力トランジスタ，および前記j個の発光制御トランジスタは、酸化物半導体によりチャネル層が形成された薄膜トランジスタであることを特徴とする。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正の内容】

【0022】

本発明の第7の局面は、本発明の第6の局面において、

前記酸化物半導体の主成分は、インジウム（In），ガリウム（Ga），亜鉛（Zn），および酸素（O）から成ることを特徴とする。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正の内容】

【0023】

本発明の第8の局面は、本発明の第1または第2の局面において、

前記リフレッシュ期間の前に、前記画素回路に含まれる前記 j 個の電気光学素子を消灯状態にするとともに前記画素回路に黒色に相当する画像データを書き込む黒色表示期間が設けられていることを特徴とする。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正の内容】

【0024】

本発明の第9の局面は、本発明の第2の局面において、

動作モードが前記休止駆動モードであるときには、1つのグループに含まれる j 個の画素回路によって1つの画素が形成され、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の j 分の1の解像度の静止画像が前記表示部に表示されることを特徴とする。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】削除

【補正の内容】

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正の内容】

【0026】

本発明の第10の局面は、本発明の第1の局面において、

前記 k の値は、動作モードが前記休止駆動モードであるときの各画素の形状が正方形となるように定められていることを特徴とする。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0027

【補正方法】変更

【補正の内容】

【0027】

本発明の第11の局面は、本発明の第3の局面において、

各行に対応する j 本の発光制御線に着目したとき、動作モードが前記休止駆動モードであるときに選択状態とされる発光制御線が適宜変更されることを特徴とする。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0028

【補正方法】削除

【補正の内容】

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】 0 0 2 9

【補正方法】 変更

【補正の内容】

【 0 0 2 9 】

本発明の第 1 2 の局面は、本発明の第 1 の局面において、

前記画素回路に含まれる前記 j 個の電気光学素子は、赤色の発光色、緑色の発光色、および青色の発光色を有する 3 個の有機エレクトロルミネッセンス素子であることを特徴とする。

【手続補正 1 5】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 3 0

【補正方法】 変更

【補正の内容】

【 0 0 3 0 】

本発明の第 1 3 の局面は、本発明の第 1 の局面において、

前記画素回路に含まれる前記 j 個の電気光学素子は、赤色の発光色、緑色の発光色、青色の発光色、および白色の発光色を有する 4 個の有機エレクトロルミネッセンス素子であることを特徴とする。

【手続補正 1 6】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 3 1

【補正方法】 変更

【補正の内容】

【 0 0 3 1 】

本発明の第 1 4 の局面は、互いに異なる発光色の j 個 (j は 3 以上の整数) の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

1 フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動ステップのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップと

を備え、

前記休止駆動ステップでは、 j 個の画素回路を 1 つのグループとし、連続する k 行 (k は 2 以上の整数) に対応する k 個のグループに含まれる $k \times j$ 個の画素回路によって 1 つの画素が形成され、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の $(k \times j)$ 分の 1 の解像度の静止画像が前記表示部に表示されることを特徴とする。

本発明の第 1 5 の局面は、互いに異なる発光色の j 個 (j は 3 以上の整数) の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

1 フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画

像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動ステップのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップと

を備え、

前記画素回路は、互いに異なる発光色の j 個 (j は 3 以上の整数) の電気光学素子と、前記 j 個の電気光学素子と 1 対 1 で対応するように設けられた j 個の発光制御トランジスタと、前記 j 個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを含み、

前記表示部は、各行につき j 本の発光制御線を含み、

前記画素回路において、

前記 j 個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され

、

前記 j 個の発光制御トランジスタの第 1 導通端子は、前記駆動電流制御部に接続され

、

前記 j 個の発光制御トランジスタの第 2 導通端子は、それぞれ対応する電気光学素子に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

前記休止駆動ステップでは、 j 個の画素回路を 1 つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の j 分の 1 以下の解像度の静止画像が前記表示部に表示され、

前記時分割駆動ステップでは、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

前記休止駆動ステップでは、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされ、

各行に対応する j 本の発光制御線に着目したとき、前記時分割駆動ステップから前記休止駆動ステップに切り替わる毎に、前記休止駆動ステップの際に選択状態とされる発光制御線が変更されることを特徴とする。

【手続補正 17】

【補正対象書類名】明細書

【補正対象項目名】0032

【補正方法】変更

【補正の内容】

【0032】

本発明の第 1 の局面によれば、 j 個の画素回路を 1 つのグループとし、連続する k 行 (k は 2 以上の整数) に対応する k 個のグループに含まれる $k \times j$ 個の画素回路によって 1 つの画素が形成され、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることが可能になっている。このため、1 回の垂直走査で通常の画像の ($k \times j$) 分の 1 の解像度の静止画像を表示することができる。これにより、時分割駆動が行われている表示装置において、休止駆動を採用することが可能となり、従来よりも消費電力が低減される。

また、リフレッシュ期間には、各列について連続する k 行で同じデータの書き込みが行われれば良い。このため、リフレッシュ期間における画像データの書き込みによる消費電力が低減される。

本発明の第 2 の局面によれば、 j 個の画素回路を 1 つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることが可能になっている。このため、1 回の垂直走査で通常の画像の j 分の 1 以下の解像度の静

止画像を表示することができる。これにより、時分割駆動が行われている表示装置において、休止駆動を採用することが可能となり、従来よりも消費電力が低減される。

また、各行に対応している j 本の発光制御線のうちの 1 本を選択するだけで、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることができる。このため、休止駆動モード中における発光制御線の駆動による消費電力が極めて小さくなる。

さらに、画素回路内でトランジスタの劣化や電気光学素子の劣化の程度に偏りが生じることが防止される。

【手続補正 18】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

本発明の第 3 の局面によれば、各行に対応している j 本の発光制御線のうちの 1 本を選択するだけで、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることができる。このため、休止駆動モード中における発光制御線の駆動による消費電力が極めて小さくなる。

【手続補正 19】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正の内容】

【0034】

本発明の第 4 の局面によれば、電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部が駆動トランジスタと入力トランジスタとコンデンサとによって構成されている表示装置において、休止期間には、走査信号線駆動回路およびデータ線駆動回路は休止状態となり、発光制御線駆動回路では直流電流による電力のみが消費される。これにより、時分割駆動が行われている表示装置に関し、確実に従来よりも消費電力を低減することが可能となる。

【手続補正 20】

【補正対象書類名】明細書

【補正対象項目名】0035

【補正方法】変更

【補正の内容】

【0035】

本発明の第 5 の局面によれば、電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部が駆動トランジスタと入力トランジスタと参照電圧供給制御トランジスタとコンデンサとによって構成されている表示装置において、休止期間には、走査信号線駆動回路およびデータ線駆動回路は休止状態となり、発光制御線駆動回路では直流電流による電力のみが消費される。これにより、時分割駆動が行われている表示装置に関し、確実に従来よりも消費電力を低減することが可能となる。

【手続補正 21】

【補正対象書類名】明細書

【補正対象項目名】0036

【補正方法】変更

【補正の内容】

【0036】

本発明の第 6 の局面によれば、画素回路内のトランジスタでのオフリーク電流が極めて小さくなる。このため、表示画像に応じた電圧を画素回路内のコンデンサに従来よりも長

時間保持することが可能となる。従って、休止駆動モードの際の休止期間の長さを長くしてリフレッシュレートを低くすることにより、消費電力を従来よりも大幅に低減することが可能となる。

【手続補正 2 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 3 7

【補正方法】変更

【補正の内容】

【0 0 3 7】

本発明の第7の局面によれば、チャンネル層を形成する酸化物半導体として酸化インジウムガリウム亜鉛を用いることにより、本発明の第6の局面の効果を確実に達成することができる。

【手続補正 2 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 3 8

【補正方法】変更

【補正の内容】

【0 0 3 8】

本発明の第8の局面によれば、休止駆動モード中の静止画表示のための書き込みが行われる前に、黒色表示に相当するデータの書き込みが行われる。このため、前回の書き込みに応じた輝度で電気光学素子が発光することが防止される。これにより、休止駆動モード中に表示される静止画像の表示品位が高められる。

【手続補正 2 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 3 9

【補正方法】変更

【補正の内容】

【0 0 3 9】

本発明の第9の局面によれば、動作モードが時分割駆動モードから休止駆動モードに切り替わったときの解像度の低下をできるだけ小さくしつつ、本発明の第2の局面と同様の効果を得ることが可能となる。

【手続補正 2 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 0

【補正方法】削除

【補正の内容】

【手続補正 2 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 3

【補正方法】削除

【補正の内容】

【手続補正 2 7】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 4

【補正方法】変更

【補正の内容】

【0 0 4 4】

本発明の第1 2の局面によれば、赤色の発光色，緑色の発光色，および青色の発光色を有する3個の有機エレクトロルミネッセンス素子を電気光学素子として用いた表示装置において、本発明の第1または第2の局面と同様の効果が得られる。

【手続補正 28】

【補正対象書類名】明細書

【補正対象項目名】0045

【補正方法】変更

【補正の内容】

【0045】

本発明の第13の局面によれば、赤色の発光色，緑色の発光色，青色の発光色，および白色の発光色を有する4個の有機エレクトロルミネッセンス素子を電気光学素子として用いた表示装置において、本発明の第1または第2の局面と同様の効果が得られる。

【手続補正 29】

【補正対象書類名】明細書

【補正対象項目名】0046

【補正方法】変更

【補正の内容】

【0046】

本発明の第14の局面によれば、本発明の第1の局面と同様の効果を表示装置の駆動方法において奏することができる。

本発明の第15の局面によれば、本発明の第2の局面と同様の効果を表示装置の駆動方法において奏することができる。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/054013

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i, H05B33/08(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G3/30, G09G3/20, H01L51/50, H05B33/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2005-266770 A (Samsung SDI Co., Ltd.), 29 September 2005 (29.09.2005), paragraphs [0044], [0061] to [0086]; fig. 9 to 10 & US 2005/0200573 A1 & EP 1577871 A1 & DE 602005010771 D & KR 10-2005-0092208 A & CN 1670800 A	1-8, 11, 13-15 9-10, 12
Y A	JP 2012-18386 A (Canon Inc.), 26 January 2012 (26.01.2012), paragraphs [0019] to [0054]; fig. 1 to 5 & US 2011/0298775 A1	1, 7-8, 13, 15 2-6, 9-12, 14
Y	JP 2006-84758 A (Seiko Epson Corp.), 30 March 2006 (30.03.2006), paragraphs [0046] to [0088]; fig. 1 to 6 (Family: none)	1-8, 11, 13-15

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
31 March, 2014 (31.03.14)Date of mailing of the international search report
08 April, 2014 (08.04.14)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/054013

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-134014 A (Kyocera Corp.), 18 June 2009 (18.06.2009), paragraphs [0014] to [0041]; fig. 1 to 4 (Family: none)	1-8, 11, 13-15
Y	JP 2002-175045 A (Seiko Epson Corp.), 21 June 2002 (21.06.2002), paragraphs [0128] to [0129] & US 2002/0041278 A1 & EP 1193675 A2 & TW 525141 B & KR 10-2002-0025836 A & CN 1553425 A	7
A	JP 9-138659 A (Motorola, Inc.), 27 May 1997 (27.05.1997), paragraphs [0023] to [0027]; fig. 4 & US 5748160 A & EP 762374 A1 & DE 69637005 D	1-15
A	JP 2007-183613 A (L.G. Philips LCD Co., Ltd.), 19 July 2007 (19.07.2007), paragraphs [0013] to [0027]; fig. 2 & US 2007/0152923 A1 & GB 2433826 A & DE 102006060412 A & FR 2895826 A & KR 10-2007-0072142 A & CN 1991951 A & TWB 00I352948	1-15
A	JP 2004-12655 A (Minolta Co., Ltd.), 15 January 2004 (15.01.2004), paragraphs [0054] to [0056]; fig. 8 to 10 (Family: none)	1-15

国際調査報告		国際出願番号 PCT/J P 2 0 1 4 / 0 5 4 0 1 3										
A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i, H05B33/08(2006.01)i												
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. G09G3/30, G09G3/20, H01L51/50, H05B33/08												
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2014年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2014年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2014年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2014年	日本国実用新案登録公報	1996-2014年	日本国登録実用新案公報	1994-2014年	
日本国実用新案公報	1922-1996年											
日本国公開実用新案公報	1971-2014年											
日本国実用新案登録公報	1996-2014年											
日本国登録実用新案公報	1994-2014年											
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）												
C. 関連すると認められる文献 <table border="1"> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> <tr> <td>Y A</td> <td>JP 2005-266770 A（三星エスディアイ株式会社）2005.09.29, 段落【0044】、【0061】－【0086】、【図9】－【図10】 & US 2005/0200573 A1 & EP 1577871 A1 & DE 602005010771 D & KR 10-2005-0092208 A & CN 1670800 A</td> <td>1-8, 11, 13-15 9-10, 12</td> </tr> <tr> <td>Y A</td> <td>JP 2012-18386 A（キャノン株式会社）2012.01.26, 段落【0019】－【0054】、【図1】－【図5】 & US 2011/0298775 A1</td> <td>1, 7-8, 13, 15 2-6, 9-12, 14</td> </tr> </table>				引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	Y A	JP 2005-266770 A（三星エスディアイ株式会社）2005.09.29, 段落【0044】、【0061】－【0086】、【図9】－【図10】 & US 2005/0200573 A1 & EP 1577871 A1 & DE 602005010771 D & KR 10-2005-0092208 A & CN 1670800 A	1-8, 11, 13-15 9-10, 12	Y A	JP 2012-18386 A（キャノン株式会社）2012.01.26, 段落【0019】－【0054】、【図1】－【図5】 & US 2011/0298775 A1	1, 7-8, 13, 15 2-6, 9-12, 14
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号										
Y A	JP 2005-266770 A（三星エスディアイ株式会社）2005.09.29, 段落【0044】、【0061】－【0086】、【図9】－【図10】 & US 2005/0200573 A1 & EP 1577871 A1 & DE 602005010771 D & KR 10-2005-0092208 A & CN 1670800 A	1-8, 11, 13-15 9-10, 12										
Y A	JP 2012-18386 A（キャノン株式会社）2012.01.26, 段落【0019】－【0054】、【図1】－【図5】 & US 2011/0298775 A1	1, 7-8, 13, 15 2-6, 9-12, 14										
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。												
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献												
国際調査を完了した日 31.03.2014		国際調査報告の発送日 08.04.2014										
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 西島 篤宏 電話番号 03-3581-1101 内線 3226										

国際調査報告

国際出願番号 PCT/J P 2 0 1 4 / 0 5 4 0 1 3

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2006-84758 A (セイコーエプソン株式会社) 2006.03.30, 段落【0046】 - 【0088】, 【図1】 - 【図6】 (ファミリーなし)	1-8, 11, 13-15
Y	JP 2009-134014 A (京セラ株式会社) 2009.06.18, 段落【0014】 - 【0041】, 【図1】 - 【図4】 (ファミリーなし)	1-8, 11, 13-15
Y	JP 2002-175045 A (セイコーエプソン株式会社) 2002.06.21, 段落【0128】 - 【0129】 & US 2002/0041278 A1 & EP 1193675 A2 & TW 525141 B & KR 10-2002-0025836 A & CN 1553425 A	7
A	JP 9-138659 A (モトローラ・インコーポレイテッド) 1997.05.27, 段落【0023】 - 【0027】, 【図4】 & US 5748160 A & EP 762374 A1 & DE 69637005 D	1-15
A	JP 2007-183613 A (エルジー・フィリップス エルシーデー カンパニー, リミテッド) 2007.07.19, 段落【0013】 - 【0027】, 【図2】 & US 2007/0152923 A1 & GB 2433826 A & DE 102006060412 A & FR 2895826 A & KR 10-2007-0072142 A & CN 1991951 A & TWB 001352948	1-15
A	JP 2004-12655 A (ミノルタ株式会社) 2004.01.15, 段落【0054】 - 【0056】, 【図8】 - 【図10】 (ファミリーなし)	1-15

フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
H 0 1 L 51/50 (2006.01)	G 0 9 G 3/20 6 5 0 C	
	G 0 9 G 3/20 6 2 1 M	
	G 0 9 G 3/20 6 2 1 K	
	G 0 9 G 3/20 6 8 0 G	
	G 0 9 G 3/20 6 6 0 U	
	G 0 9 F 9/30 3 6 5	
	G 0 9 F 9/302 C	
	H 0 5 B 33/14 A	

(81) 指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72) 発明者 野口 登

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72) 発明者 岸 宣孝

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

F ターム(参考) 3K107 AA01 BB01 CC07 CC35 CC42 DD38 EE04 EE07 FF13 HH05
 5C080 AA06 AA10 BB05 DD26 DD29 EE19 EE30 FF09 JJ02 JJ03
 JJ04 KK07
 5C094 AA22 BA03 BA11 BA27 CA19 CA20 DB04 EA10 FB14 FB20
 5C380 AA01 AB06 AB18 AB34 AB36 AB41 AB45 AC11 BA03 BA45
 BD02 BE12 CA32 CB12 CB31 CB32 CC26 CC27 CC33 CC39
 CC59 CC62 CC65 CC77 CD012 CD015 CD016 CD018 CE01 CF06
 CF07 CF09 CF10 CF48 DA01 DA09 DA41 DA42 DA47 DA49
 DA58 EA13

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	JPWO2014162792A1	公开(公告)日	2017-02-16
申请号	JP2015509947	申请日	2014-02-20
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	小原将紀 野口登 岸宣孝		
发明人	小原 将紀 野口 登 岸 宣孝		
IPC分类号	G09G3/30 G09G3/20 G09F9/30 H01L27/32 G09F9/302 H01L51/50		
CPC分类号	G09G3/3233 G09G3/2022 G09G3/2025 G09G3/3208 G09G3/3225 G09G3/3258 G09G3/3266 G09G2300/0443 G09G2300/0452 G09G2300/0804 G09G2300/0814 G09G2300/0842 G09G2300/0861 G09G2310/0235 G09G2310/0286 G09G2330/021 G09G2340/0407 G09G2370/08 H01L29/7869		
FI分类号	G09G3/30.J G09G3/20.611.A G09G3/20.670.J G09G3/20.641.E G09G3/20.611.B G09G3/20.650.C G09G3/20.621.M G09G3/20.621.K G09G3/20.680.G G09G3/20.660.U G09F9/30.365 G09F9/302.C H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC07 3K107/CC35 3K107/CC42 3K107/DD38 3K107/EE04 3K107/EE07 3K107/FF13 3K107/HH05 5C080/AA06 5C080/AA10 5C080/BB05 5C080/DD26 5C080/DD29 5C080/EE19 5C080/EE30 5C080/FF09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/KK07 5C094/AA22 5C094/BA03 5C094/BA11 5C094/BA27 5C094/CA19 5C094/CA20 5C094/DB04 5C094/EA10 5C094/FB14 5C094/FB20 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB34 5C380/AB36 5C380/AB41 5C380/AB45 5C380/AC11 5C380/BA03 5C380/BA45 5C380/BD02 5C380/BE12 5C380/CA32 5C380/CB12 5C380/CB31 5C380/CB32 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC59 5C380/CC62 5C380/CC65 5C380/CC77 5C380/CD012 5C380/CD015 5C380/CD016 5C380/CD018 5C380/CE01 5C380/CF06 5C380/CF07 5C380/CF09 5C380/CF10 5C380/CF48 5C380/DA01 5C380/DA09 5C380/DA41 5C380/DA42 5C380/DA47 5C380/DA49 5C380/DA58 5C380/EA13		
代理人(译)	岛田彰 川原贤治 川本悟		
优先权	2013076856 2013-04-02 JP		
其他公开文献	JP6076468B2		
外部链接	Espacenet		

摘要(译)

在具有通过电流驱动的自发光显示元件并且采用时分驱动的显示装置中，与现有技术相比，降低了功耗。 每条发射线 (EM1至EM3) 对应于在沿扫描信号线 (SL) 延伸的方向并排布置的三个像素电路 (PIX1至PIX3) 中具有不同发射颜色的有机EL元件 (OLED)。 连接到发射控制晶体管的栅极端子。 在这样的配置中，当在时分驱动模式期间在预定时间段或更长时间内图像内容没有变化时，操作模式被切换为暂停驱动模式。 在暂停驱动模式期间，发射驱动器仅选择第一发射线 (EM1)，并且时分驱动模式期间分辨率为显示图像的三分之一的静止图像显示在显示单元上。 它在静止驱动模式下的静止期间，诸如门驱动器的外围驱动器处于静止状态。

