

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6076468号

(P6076468)

(45) 発行日 平成29年2月8日(2017.2.8)

(24) 登録日 平成29年1月20日(2017.1.20)

(51) Int.Cl.

F I

G09G 3/3233 (2016.01)

G09G 3/3233

G09G 3/20 (2006.01)

G09G 3/20 611A

G09F 9/30 (2006.01)

G09G 3/20 670J

H01L 27/32 (2006.01)

G09G 3/20 641E

G09F 9/302 (2006.01)

G09G 3/20 611B

請求項の数 15 (全 41 頁) 最終頁に続く

(21) 出願番号 特願2015-509947 (P2015-509947)

(86) (22) 出願日 平成26年2月20日(2014.2.20)

(86) 国際出願番号 PCT/JP2014/054013

(87) 国際公開番号 W02014/162792

(87) 国際公開日 平成26年10月9日(2014.10.9)

審査請求日 平成27年9月1日(2015.9.1)

(31) 優先権主張番号 特願2013-76856 (P2013-76856)

(32) 優先日 平成25年4月2日(2013.4.2)

(33) 優先権主張国 日本国(JP)

(73) 特許権者 000005049

シャープ株式会社

大阪府堺市堺区匠町1番地

(74) 代理人 100104695

弁理士 島田 明宏

(74) 代理人 100121348

弁理士 川原 健児

(74) 代理人 100114247

弁理士 奥田 邦廣

(74) 代理人 100148459

弁理士 河本 悟

(72) 発明者 小原 将紀

大阪府大阪市阿倍野区長池町2番22号

シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 表示装置およびその駆動方法

(57) 【特許請求の範囲】

【請求項1】

複数の行および複数の列を構成するようマトリクス状に配置された画素回路を含む表示部を備えた表示装置であって、

前記画素回路は、互いに異なる発光色の j 個 (j は 3 以上の整数) の電気光学素子を含み、

1 フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示が行われる時分割駆動モードと、前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示が行われる休止駆動モードとの間で、動作モードが切り替え可能に構成され、

動作モードが前記休止駆動モードであるときには、 j 個の画素回路を 1 つのグループとし、連続する k 行 (k は 2 以上の整数) に対応する k 個のグループに含まれる $k \times j$ 個の画素回路によって 1 つの画素が形成され、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の $(k \times j)$ 分の 1 の解像度の静止画像が前記表示部に表示されることを特徴とする、表示装置。

【請求項2】

複数の行および複数の列を構成するようマトリクス状に配置された画素回路を含む表示部を備えた表示装置であって、

前記画素回路は、互いに異なる発光色の j 個（ j は 3 以上の整数）の電気光学素子と、前記 j 個の電気光学素子と 1 対 1 で対応するように設けられた j 個の発光制御トランジスタと、前記 j 個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを含み、

前記表示部は、各行につき j 本の発光制御線を含み、

前記画素回路において、

前記 j 個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され

、

前記 j 個の発光制御トランジスタの第 1 導通端子は、前記駆動電流制御部に接続され

、

前記 j 個の発光制御トランジスタの第 2 導通端子は、それぞれ対応する電気光学素子に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

1 フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示が行われる時分割駆動モードと、前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示が行われる休止駆動モードとの間で、動作モードが切り替え可能に構成され、

動作モードが前記休止駆動モードであるときには、 j 個の画素回路を 1 つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の j 分の 1 以下の解像度の静止画像が前記表示部に表示され、

動作モードが前記時分割駆動モードであるときには、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

動作モードが前記休止駆動モードであるときには、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされ、

各行に対応する j 本の発光制御線に着目したとき、動作モードが前記時分割駆動モードから前記休止駆動モードに切り替わる毎に、動作モードが前記休止駆動モードであるときに選択状態とされる発光制御線が変更されることを特徴とする、表示装置。

【請求項 3】

前記画素回路は、

前記 j 個の電気光学素子と 1 対 1 で対応するように設けられた j 個の発光制御トランジスタと、

前記 j 個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを更に含み、

前記表示部は、各行につき j 本の発光制御線を含み、

前記画素回路において、

前記 j 個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され、

、

前記 j 個の発光制御トランジスタの第 1 導通端子は、前記駆動電流制御部に接続され、

、

前記 j 個の発光制御トランジスタの第 2 導通端子は、それぞれ対応する電気光学素子

10

20

30

40

50

に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

動作モードが前記時分割駆動モードであるときには、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

動作モードが前記休止駆動モードであるときには、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされることを特徴とする、請求項 1 に記載の表示装置。

【請求項 4】

各行に対応するように前記表示部に配設された走査信号線と、
各列に対応するように前記表示部に配設されたデータ線と、
前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と、
前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と、
前記走査信号線を駆動する走査信号線駆動回路と、
前記データ線を駆動するデータ線駆動回路と、
前記発光制御線を駆動する発光制御線駆動回路と
を更に備え、

前記駆動電流制御部は、

前記第 1 電源線と前記第 2 電源線との間に前記 j 個の発光制御トランジスタの各々と直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、

前記駆動トランジスタの制御端子と前記データ線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの制御端子と前記データ線とを電氣的に接続する入力トランジスタと、

前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に設けられたコンデンサと
を含み、

前記リフレッシュ期間には、

前記発光制御線駆動回路は、各行について前記 j 本の発光制御線のうちの 1 本のみを選択状態とし、

前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状態とし、

前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印加し、

前記休止期間には、

前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、

前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴とする、請求項 2 または 3 に記載の表示装置。

【請求項 5】

各行に対応するように前記表示部に配設された走査信号線と、
各列に対応するように前記表示部に配設されたデータ線と、
前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と、
前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と、
前記画素回路に所定の参照電圧を供給する、前記表示部に配設された参照電圧線と、

前記走査信号線を駆動する走査信号線駆動回路と、
前記データ線を駆動するデータ線駆動回路と、
前記発光制御線を駆動する発光制御線駆動回路と
を更に備え、

前記駆動電流制御部は、

前記第1電源線と前記第2電源線との間に前記j個の発光制御トランジスタの各々と直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、

前記駆動トランジスタの制御端子と前記参照電圧線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの制御端子と前記参照電圧線とを電氣的に接続する参照電圧供給制御トランジスタと、

前記駆動トランジスタの一方の導通端子と前記データ線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの一方の導通端子と前記データ線とを電氣的に接続する入力トランジスタと、

前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に設けられたコンデンサと
を含み、

前記リフレッシュ期間には、

前記発光制御線駆動回路は、各行について前記j本の発光制御線のうちの1本のみを選択状態とし、

前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状態とし、

前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印加し、

前記休止期間には、

前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、

前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴とする、請求項2または3に記載の表示装置。

【請求項6】

前記駆動トランジスタ、前記入力トランジスタ、および前記j個の発光制御トランジスタは、酸化物半導体によりチャネル層が形成された薄膜トランジスタであることを特徴とする、請求項4または5に記載の表示装置。

【請求項7】

前記酸化物半導体の主成分は、インジウム(In)、ガリウム(Ga)、亜鉛(Zn)、および酸素(O)から成ることを特徴とする、請求項6に記載の表示装置。

【請求項8】

前記リフレッシュ期間の前に、前記画素回路に含まれる前記j個の電気光学素子を消灯状態にするとともに前記画素回路に黒色に相当する画像データを書き込む黒色表示期間が設けられていることを特徴とする、請求項1または2に記載の表示装置。

【請求項9】

動作モードが前記休止駆動モードであるときには、1つのグループに含まれるj個の画素回路によって1つの画素が形成され、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像のj分の1の解像度の静止画像が前記表示部に表示されることを特徴とする、請求項2に記載の表示装置。

【請求項10】

前記kの値は、動作モードが前記休止駆動モードであるときの各画素の形状が正方形となるように定められていることを特徴とする、請求項1に記載の表示装置。

【請求項11】

各行に対応するj本の発光制御線に着目したとき、動作モードが前記休止駆動モードで

10

20

30

40

50

あるときに選択状態とされる発光制御線が適宜変更されることを特徴とする、請求項3に記載の表示装置。

【請求項12】

前記画素回路に含まれる前記 j 個の電気光学素子は、赤色の発光色、緑色の発光色、および青色の発光色を有する3個の有機エレクトロルミネッセンス素子であることを特徴とする、請求項1または2に記載の表示装置。

【請求項13】

前記画素回路に含まれる前記 j 個の電気光学素子は、赤色の発光色、緑色の発光色、青色の発光色、および白色の発光色を有する4個の有機エレクトロルミネッセンス素子であることを特徴とする、請求項1または2に記載の表示装置。

10

【請求項14】

互いに異なる発光色の j 個 (j は3以上の整数) の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

1フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動ステップのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップと

20

を備え、

前記休止駆動ステップでは、 j 個の画素回路を1つのグループとし、連続する k 行 (k は2以上の整数) に対応する k 個のグループに含まれる $k \times j$ 個の画素回路によって1つの画素が形成され、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の $(k \times j)$ 分の1の解像度の静止画像が前記表示部に表示されることを特徴とする、駆動方法。

【請求項15】

30

互いに異なる発光色の j 個 (j は3以上の整数) の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

1フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動ステップのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップと

40

を備え、

前記画素回路は、互いに異なる発光色の j 個 (j は3以上の整数) の電気光学素子と、前記 j 個の電気光学素子と1対1で対応するように設けられた j 個の発光制御トランジスタと、前記 j 個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを含み、

前記表示部は、各行につき j 本の発光制御線を含み、

前記画素回路において、

前記 j 個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され

50

前記 j 個の発光制御トランジスタの第 1 導通端子は、前記駆動電流制御部に接続され、

前記 j 個の発光制御トランジスタの第 2 導通端子は、それぞれ対応する電気光学素子に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

前記休止駆動ステップでは、 j 個の画素回路を 1 つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の j 分の 1 以下の解像度の静止画像が前記表示部に表示され、

前記時分割駆動ステップでは、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

前記休止駆動ステップでは、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされ、

各行に対応する j 本の発光制御線に着目したとき、前記時分割駆動ステップから前記休止駆動ステップに切り替わる毎に、前記休止駆動ステップの際に選択状態とされる発光制御線が変更されることを特徴とする、駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置に関し、より詳しくは、有機 EL 表示装置などの電流で駆動される自発光型表示素子を備えた表示装置およびその駆動方法に関する。

【背景技術】

【0002】

従来より、表示装置が備える表示素子としては、印加される電圧によって輝度が制御される電気光学素子と流れる電流によって輝度が制御される電気光学素子とがある。印加される電圧によって輝度が制御される電気光学素子の代表例としては液晶表示素子が挙げられる。一方、流れる電流によって輝度が制御される電気光学素子の代表例としては有機 EL (Electro Luminescence) 素子が挙げられる。有機 EL 素子は、OLED (Organic Light-Emitting Diode) とも呼ばれている。自発光型の電気光学素子である有機 EL 素子を使用した有機 EL 表示装置は、バックライトおよびカラーフィルタなどを要する液晶表示装置に比べて、容易に薄型化・低消費電力化・高輝度化などを図ることができる。従って、近年、積極的に有機 EL 表示装置の開発が進められている。

【0003】

有機 EL 表示装置の駆動方式として、パッシブマトリクス方式（単純マトリクス方式とも呼ばれる。）とアクティブマトリクス方式とが知られている。パッシブマトリクス方式を採用した有機 EL 表示装置は、構造は単純であるものの、大型化および高精細化が困難である。これに対して、アクティブマトリクス方式を採用した有機 EL 表示装置（以下「アクティブマトリクス型の有機 EL 表示装置」という。）は、パッシブマトリクス方式を採用した有機 EL 表示装置に比べて大型化および高精細化を容易に実現できる。

【0004】

アクティブマトリクス型の有機 EL 表示装置には、複数の画素回路がマトリクス状に形成されている。アクティブマトリクス型の有機 EL 表示装置の画素回路は、典型的には、画素を選択する入力トランジスタと、有機 EL 素子への電流の供給を制御する駆動トランジスタとを含んでいる。なお、以下においては、駆動トランジスタから有機 EL 素子に流れる電流のことを「駆動電流」という場合がある。

【0005】

ところで、アクティブマトリクス型の一般的な有機 EL 表示装置においては、1 個の画

10

20

30

40

50

素は3個のサブ画素（赤色を表示するRサブ画素、緑色を表示するGサブ画素、および青色を表示するBサブ画素）で構成されている。図33は、1個のサブ画素を構成する従来の一般的な画素回路91の構成を示す回路図である。この画素回路91は、表示部に配設されている複数のデータ線DLと複数の走査信号線SLとの各交差点に対応して設けられている。図33に示すように、この画素回路91は、2個のトランジスタT1、T2と、1個のコンデンサCstと、1個の有機EL素子OLEDとを備えている。トランジスタT1は駆動トランジスタであり、トランジスタT2は入力トランジスタである。なお、図33に示す例では、トランジスタT1、T2は、nチャネル型の薄膜トランジスタ（TFET）である。

【0006】

トランジスタT1は、有機EL素子OLEDと直列に設けられている。そのトランジスタT1に関し、ゲート端子はトランジスタT2のドレイン端子に接続され、ドレイン端子はハイレベル電源電圧ELVDDを供給する電源線（以下「ハイレベル電源線」といい、ハイレベル電源電圧と同じ符号ELVDDを付す。）に接続され、ソース端子は有機EL素子OLEDのアノード端子に接続されている。トランジスタT2は、データ線DLとトランジスタT1のゲート端子との間に設けられている。そのトランジスタT2に関し、ゲート端子は走査信号線SLに接続され、ドレイン端子はトランジスタT1のゲート端子に接続され、ソース端子はデータ線DLに接続されている。コンデンサCstについては、トランジスタT1のゲート端子に一端が接続され、トランジスタT1のソース端子に他端が接続されている。有機EL素子OLEDのカソード端子は、ローレベル電源電圧ELVSSを供給する電源線（以下「ローレベル電源線」といい、ローレベル電源電圧と同じ符号ELVSSを付す。）に接続されている。以下、トランジスタT1のゲート端子と、コンデンサCstの一端と、トランジスタT2のドレイン端子との接続点のことを便宜上「ゲートノード」という。ゲートノードの電位には符合VGを付す。なお、一般的には、ドレインとソースのうち電位の高い方がドレインと呼ばれているが、本明細書の説明では、一方をドレイン、他方をソースと定義するので、ドレイン電位よりもソース電位の方が高くなることもある。

【0007】

図34は、図33に示す画素回路91の動作を説明するためのタイミングチャートである。時刻t91以前には、走査信号線SLは非選択状態となっている。従って、時刻t91以前には、トランジスタT2がオフ状態になっており、ゲートノードの電位VGは初期レベル（例えば、1つ前のフレームでの書き込みに応じたレベル）を維持している。時刻t91になると、走査信号線SLが選択状態となり、トランジスタT2がターンオンする。これにより、データ線DLおよびトランジスタT2を介して、この画素回路91が形成する画素（サブ画素）の輝度に対応するデータ電圧Vdataがゲートノードに供給される。その後、時刻t92までの期間に、ゲートノードの電位VGがデータ電圧Vdataに応じて変化する。このとき、コンデンサCstは、ゲートノードの電位VGとトランジスタT1のソース電位との差であるゲートソース間電圧Vgsに充電される。時刻t92になると、走査信号線SLが非選択状態となる。これにより、トランジスタT2がターンオフし、コンデンサCstが保持するゲートソース間電圧Vgsが確定する。トランジスタT1は、コンデンサCstが保持するゲートソース間電圧Vgsに応じて有機EL素子OLEDに駆動電流を供給する。その結果、駆動電流に応じた輝度で有機EL素子OLEDが発光する。

【0008】

ところで、図33に示す画素回路91は、1個のサブ画素に対応する回路である。従って、3個のサブ画素からなる1個の画素に対応する画素回路910の構成は、図35に示すようなものとなる。図35に示すように、1個の画素を構成する画素回路910は、Rサブ画素用の画素回路91（R）とGサブ画素用の画素回路91（G）とBサブ画素用の画素回路91（B）とによって構成されている。図35に示す構成によれば、画素回路内に多くの回路素子が必要とされるので、高精細化が困難である。

【0009】

そこで、日本の特開2005-148749号公報には、図36に示すように、1個の画素に必要とされるトランジスタおよびコンデンサの数を従来よりも少なくした構成の画素回路920が開示されている。この画素回路920は、駆動手段921と、順次制御手段922と、3個の有機EL素子OLED(R)、OLED(G)、およびOLED(B)とによって構成されている。駆動手段921は、駆動トランジスタT11と、入力トランジスタT12と、コンデンサCst1とによって構成されている。順次制御手段922は、赤色用の有機EL素子OLED(R)の発光を制御するためのトランジスタT13(R)と、緑色用の有機EL素子OLED(G)の発光を制御するためのトランジスタT13(G)と、青色用の有機EL素子OLED(B)の発光を制御するためのトランジスタT13(B)とによって構成されている。また、トランジスタT13(R)、T13(G)、およびT13(B)のオン／オフを制御するための配線としてエミッション線EM1、EM2、およびEM3が画素回路920を通過するように設けられている。

10

【0010】

以上のような構成において、1フレーム期間が3つのサブフレームに分割される。具体的には、1フレーム期間は、赤色の発光を行うための第1サブフレームと緑色の発光を行うための第2サブフレームと青色の発光を行うための第3サブフレームとに分割される。そして、順次制御手段922において、第1サブフレームにはトランジスタT13(R)のみがオン状態とされ、第2サブフレームにはトランジスタT13(G)のみがオン状態とされ、第3サブフレームにはトランジスタT13(B)のみがオン状態とされる。これにより、1フレーム期間をかけて有機EL素子OLED(R)、有機EL素子OLED(G)、および有機EL素子OLED(B)が順次に発光し、所望のカラー画像が表示される。このように、日本の特開2005-148749号公報に開示された有機EL表示装置では、いわゆる「時分割駆動」が行われている。

20

【0011】

なお、日本の特開2005-148750号公報には、図37に示す構成の画素回路930を用いて時分割駆動を行う有機EL表示装置の発明が開示されている。

【先行技術文献】

【特許文献】

【0012】

30

【特許文献1】日本の特開2005-148749号公報

【特許文献2】日本の特開2005-148750号公報

【発明の概要】

【発明が解決しようとする課題】

【0013】

ところが、有機EL表示装置において上述したような時分割駆動を採用した場合、時分割駆動ではない従来の一般的な駆動方法（ここでは「一般的駆動」という。）を採用している場合に比べて消費電力が増大する。これについて、図38および図39を参照しつつ以下に説明する。

【0014】

40

時分割駆動においては、発光期間と帰線期間とが交互に繰り返される。発光期間は3色のうちのいずれか1色の発光を行うための期間である。発光期間には、有機EL素子を所望の輝度で発光させるために、ソースドライバ（データ線を駆動する回路）、ゲートドライバ（走査信号線を駆動する回路）、およびエミッションドライバ（エミッション線を駆動する回路）の動作がオン状態となる（図38参照）。発光期間の長さは帰線期間の長さよりも極めて長い。各発光期間には、先頭行に含まれる有機EL素子から最終行に含まれる有機EL素子までを一般的駆動における1フレーム期間のほぼ3分の1の長さの期間で順次に発光させなければならない。このため、時分割駆動を採用した場合、一般的駆動を採用している場合に比べて駆動周波数（駆動速度）が約3倍になる。周辺ドライバの消費電力Pは、寄生容量をCとし、電圧振幅をVとし、駆動周波数をfとすると、次式（1

50

)で表される。

【数 1】

$$P = C \times V^2 \times f \quad \cdots (1)$$

【0015】

上式(1)より、周辺ドライバの消費電力Pは駆動周波数fに比例することが把握される。従って、図39に示すように、時分割駆動を採用した場合における各周辺ドライバの消費電力は、一般的駆動を採用している場合の消費電力の3倍になる。これに関し、例えば携帯電話における待ち受け画面のような静止画像を表示する場合にも、周辺ドライバを高周波数で動作させる必要があるため、消費電力は大きくなる。なお、本明細書における周辺ドライバとは、画素回路を動作させるために表示部の周辺領域に設けられている駆動回路のことを意味する。また、図39に関し、第1～第3エミッションドライバはそれぞれ図36におけるエミッション線EM1～EM3を駆動するための回路である。

10

【0016】

そこで、本発明は、電流で駆動される自発光型表示素子を有し時分割駆動を採用する表示装置において、従来よりも消費電力を低減することを目的とする。

【課題を解決するための手段】

【0017】

本発明の第1の局面は、複数の行および複数の列を構成するようマトリクス状に配置された画素回路を含む表示部を備えた表示装置であって、

20

前記画素回路は、互いに異なる発光色のj個(jは3以上の整数)の電気光学素子を含み、

1フレーム期間をj個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示が行われる時分割駆動モードと、前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示が行われる休止駆動モードとの間で、動作モードが切り替え可能に構成され、

30

動作モードが前記休止駆動モードであるときには、j個の画素回路を1つのグループとし、連続するk行(kは2以上の整数)に対応するk個のグループに含まれるk×j個の画素回路によって1つの画素が形成され、各グループに含まれるj個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の(k×j)分の1の解像度の静止画像が前記表示部に表示されることを特徴とする。

本発明の第2の局面は、複数の行および複数の列を構成するようマトリクス状に配置された画素回路を含む表示部を備えた表示装置であって、

前記画素回路は、互いに異なる発光色のj個(jは3以上の整数)の電気光学素子と、前記j個の電気光学素子と1対1で対応するように設けられたj個の発光制御トランジスタと、前記j個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを含み、

40

前記表示部は、各行につきj本の発光制御線を含み、

前記画素回路において、

前記j個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され、

、

前記j個の発光制御トランジスタの第1導通端子は、前記駆動電流制御部に接続され、

、

前記j個の発光制御トランジスタの第2導通端子は、それぞれ対応する電気光学素子に接続され、

50

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

1 フレーム期間を j 個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示が行われる時分割駆動モードと、前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動モードのときよりも低いリフレッシュレートで前記表示部への静止画像の表示が行われる休止駆動モードとの間で、動作モードが切り替え可能に構成され、

動作モードが前記休止駆動モードであるときには、 j 個の画素回路を1つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の j 分の1以下の解像度の静止画像が前記表示部に表示され、

動作モードが前記時分割駆動モードであるときには、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

動作モードが前記休止駆動モードであるときには、各行について前記 j 本の発光制御線のうちの1本のみが選択状態とされ、

各行に対応する j 本の発光制御線に着目したとき、動作モードが前記時分割駆動モードから前記休止駆動モードに切り替わる毎に、動作モードが前記休止駆動モードであるときに選択状態とされる発光制御線が変更されることを特徴とする。

【0018】

本発明の第3の局面は、本発明の第1の局面において、

前記画素回路は、

前記 j 個の電気光学素子と1対1で対応するように設けられた j 個の発光制御トランジスタと、

前記 j 個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを更に含み、

前記表示部は、各行につき j 本の発光制御線を含み、

前記画素回路において、

前記 j 個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され、

前記 j 個の発光制御トランジスタの第1導通端子は、前記駆動電流制御部に接続され、

前記 j 個の発光制御トランジスタの第2導通端子は、それぞれ対応する電気光学素子に接続され、

各グループに含まれる j 個の画素回路と当該 j 個の画素回路に対応する j 本の発光制御線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

動作モードが前記時分割駆動モードであるときには、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

動作モードが前記休止駆動モードであるときには、各行について前記 j 本の発光制御線のうちの1本のみが選択状態とされることを特徴とする。

【0019】

本発明の第4の局面は、本発明の第2または第3の局面において、

各行に対応するように前記表示部に配設された走査信号線と、

各列に対応するように前記表示部に配設されたデータ線と、

前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と、
前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と、
前記走査信号線を駆動する走査信号線駆動回路と、
前記データ線を駆動するデータ線駆動回路と、
前記発光制御線を駆動する発光制御線駆動回路と
を更に備え、

前記駆動電流制御部は、

前記第 1 電源線と前記第 2 電源線との間に前記 j 個の発光制御トランジスタの各々と
直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、

前記駆動トランジスタの制御端子と前記データ線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの制御端子と前記データ線とを電氣的に接続する入力トランジスタと、

前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に設けられたコンデンサと

を含み、

前記リフレッシュ期間には、

前記発光制御線駆動回路は、各行について前記 j 本の発光制御線のうちの 1 本のみを選択状態とし、

前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状態とし、

前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印加し、

前記休止期間には、

前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、

前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴とする。

【0020】

本発明の第 5 の局面は、本発明の第 2 または第 3 の局面において、

各行に対応するように前記表示部に配設された走査信号線と、

各列に対応するように前記表示部に配設されたデータ線と、

前記画素回路にハイレベルの定電圧を供給する、前記表示部に配設された第 1 電源線と

前記画素回路にローレベルの定電圧を供給する、前記表示部に配設された第 2 電源線と

前記画素回路に所定の参照電圧を供給する、前記表示部に配設された参照電圧線と、

前記走査信号線を駆動する走査信号線駆動回路と、

前記データ線を駆動するデータ線駆動回路と、

前記発光制御線を駆動する発光制御線駆動回路と

を更に備え、

前記駆動電流制御部は、

前記第 1 電源線と前記第 2 電源線との間に前記 j 個の発光制御トランジスタの各々と直列になるように設けられ、前記駆動電流を制御するための駆動トランジスタと、

前記駆動トランジスタの制御端子と前記参照電圧線との間に設けられ、対応する走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの制御端子と前記参照電圧線とを電氣的に接続する参照電圧供給制御トランジスタと、

前記駆動トランジスタの一方の導通端子と前記データ線との間に設けられ、対応する

走査信号線が前記走査信号線駆動回路によって選択状態にされたときに前記駆動トランジスタの一方の導通端子と前記データ線とを電氣的に接続する入力トランジスタと、

前記駆動トランジスタの制御端子と前記駆動トランジスタの一方の導通端子との間に設けられたコンデンサとを含み、

前記リフレッシュ期間には、

前記発光制御線駆動回路は、各行について前記 j 本の発光制御線のうちの 1 本のみを選択状態とし、

前記走査信号線駆動回路は、前記表示部に配設されている走査信号線を順次に選択状態とし、

前記データ線駆動回路は、各走査信号線が選択状態になるのに応じて、前記休止駆動モード中に前記表示部に表示されるべき静止画像に応じたデータ電圧を前記データ線に印加し、

前記休止期間には、

前記発光制御線駆動回路は、前記リフレッシュ期間に選択状態にした発光制御線を選択状態で維持するとともにそれ以外の発光制御線を非選択状態で維持し、

前記走査信号線駆動回路および前記データ線駆動回路は、休止状態となることを特徴とする。

【0021】

本発明の第 6 の局面は、本発明の第 4 または第 5 の局面において、

前記駆動トランジスタ、前記入力トランジスタ、および前記 j 個の発光制御トランジスタは、酸化物半導体によりチャンネル層が形成された薄膜トランジスタであることを特徴とする。

【0022】

本発明の第 7 の局面は、本発明の第 6 の局面において、

前記酸化物半導体の主成分は、インジウム (In)、ガリウム (Ga)、亜鉛 (Zn)、および酸素 (O) から成ることを特徴とする。

【0023】

本発明の第 8 の局面は、本発明の第 1 または第 2 の局面において、

前記リフレッシュ期間の前に、前記画素回路に含まれる前記 j 個の電気光学素子を消灯状態にするとともに前記画素回路に黒色に相当する画像データを書き込む黒色表示期間が設けられていることを特徴とする。

【0024】

本発明の第 9 の局面は、本発明の第 2 の局面において、

動作モードが前記休止駆動モードであるときには、1つのグループに含まれる j 個の画素回路によって1つの画素が形成され、動作モードが前記時分割駆動モードであるときに前記表示部に表示される画像の j 分の1の解像度の静止画像が前記表示部に表示されることを特徴とする。

【0026】

本発明の第 10 の局面は、本発明の第 1 の局面において、

前記 k の値は、動作モードが前記休止駆動モードであるときの各画素の形状が正方形となるように定められていることを特徴とする。

【0027】

本発明の第 11 の局面は、本発明の第 3 の局面において、

各行に対応する j 本の発光制御線に着目したとき、動作モードが前記休止駆動モードであるときに選択状態とされる発光制御線が適宜変更されることを特徴とする。

【0029】

本発明の第 12 の局面は、本発明の第 1 の局面において、

前記画素回路に含まれる前記 j 個の電気光学素子は、赤色の発光色、緑色の発光色、および青色の発光色を有する3個の有機エレクトロルミネッセンス素子であることを特徴と

10

20

30

40

50

する。

【0030】

本発明の第13の局面は、本発明の第1の局面において、

前記画素回路に含まれる前記j個の電気光学素子は、赤色の発光色、緑色の発光色、青色の発光色、および白色の発光色を有する4個の有機エレクトロルミネッセンス素子であることを特徴とする。

【0031】

本発明の第14の局面は、互いに異なる発光色のj個（jは3以上の整数）の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

1フレーム期間をj個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動ステップのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップとを備え、

前記休止駆動ステップでは、j個の画素回路を1つのグループとし、連続するk行（kは2以上の整数）に対応するk個のグループに含まれる $k \times j$ 個の画素回路によって1つの画素が形成され、各グループに含まれるj個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の $(k \times j)$ 分の1の解像度の静止画像が前記表示部に表示されることを特徴とする。

本発明の第15の局面は、互いに異なる発光色のj個（jは3以上の整数）の電気光学素子を含む画素回路が複数の行および複数の列を構成するようマトリクス状に配置されている表示部を備えた表示装置の駆動方法であって、

1フレーム期間をj個のサブフレームに分割して前記画素回路への画像データの書き込みをサブフレーム毎に行うとともに前記画素回路においてサブフレーム毎に異なる発光色の電気光学素子を発光状態にすることによって前記表示部への画像の表示を行う時分割駆動ステップと、

前記画素回路への画像データの書き込みを行うリフレッシュ期間と前記画素回路への画像データの書き込みを休止状態にする休止期間とを繰り返すことによって前記時分割駆動ステップのときよりも低いリフレッシュレートで前記表示部への静止画像の表示を行う休止駆動ステップとを備え、

前記画素回路は、互いに異なる発光色のj個（jは3以上の整数）の電気光学素子と、前記j個の電気光学素子と1対1で対応するように設けられたj個の発光制御トランジスタと、前記j個の電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部とを含み、

前記表示部は、各行につきj本の発光制御線を含み、

前記画素回路において、

前記j個の発光制御トランジスタの制御端子は、互いに異なる発光制御線に接続され、

前記j個の発光制御トランジスタの第1導通端子は、前記駆動電流制御部に接続され、

前記j個の発光制御トランジスタの第2導通端子は、それぞれ対応する電気光学素子に接続され、

各グループに含まれるj個の画素回路と当該j個の画素回路に対応するj本の発光制御

10

20

30

40

50

線とに着目したとき、着目した j 本の発光制御線の各々は、着目した j 個の画素回路において互いに異なる発光色の電気光学素子に対応する発光制御トランジスタの制御端子に接続され、

前記休止駆動ステップでは、 j 個の画素回路を 1 つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることによって、前記時分割駆動ステップで前記表示部に表示される画像の j 分の 1 以下の解像度の静止画像が前記表示部に表示され、

前記時分割駆動ステップでは、各行について前記 j 本の発光制御線がサブフレーム毎に順次に選択状態とされ、

前記休止駆動ステップでは、各行について前記 j 本の発光制御線のうちの 1 本のみが選択状態とされ、

各行に対応する j 本の発光制御線に着目したとき、前記時分割駆動ステップから前記休止駆動ステップに切り替わる毎に、前記休止駆動ステップの際に選択状態とされる発光制御線が変更されることを特徴とする。

【発明の効果】

【0032】

本発明の第 1 の局面によれば、 j 個の画素回路を 1 つのグループとし、連続する k 行（ k は 2 以上の整数）に対応する k 個のグループに含まれる $k \times j$ 個の画素回路によって 1 つの画素が形成され、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることが可能になっている。このため、1 回の垂直走査で通常

の画像の（ $k \times j$ ）分の 1 の解像度の静止画像を表示することができる。これにより、時分割駆動が行われている表示装置において、休止駆動を採用することが可能となり、従来よりも消費電力が低減される。

また、リフレッシュ期間には、各列について連続する k 行で同じデータの書き込みが行われれば良い。このため、リフレッシュ期間における画像データの書き込みによる消費電力が低減される。

本発明の第 2 の局面によれば、 j 個の画素回路を 1 つのグループとし各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることが可能になっている。このため、1 回の垂直走査で通常

の画像の j 分の 1 以下の解像度の静止画像を表示することができる。これにより、時分割駆動が行われている表示装置において、休止駆動を採用することが可能となり、従来よりも消費電力が低減される。

また、各行に対応している j 本の発光制御線のうちの 1 本を選択するだけで、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることができる。このため、休止駆動モード中における発光制御線の駆動による消費電力が極めて小さくなる。

さらに、画素回路内でトランジスタの劣化や電気光学素子の劣化の程度に偏りが生じることが防止される。

【0033】

本発明の第 3 の局面によれば、各行に対応している j 本の発光制御線のうちの 1 本を選択するだけで、各グループに含まれる j 個の画素回路において互いに異なる発光色の電気光学素子を発光状態にすることができる。このため、休止駆動モード中における発光制御線の駆動による消費電力が極めて小さくなる。

【0034】

本発明の第 4 の局面によれば、電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部が駆動トランジスタと入力トランジスタとコンデンサとによって構成されている表示装置において、休止期間には、走査信号線駆動回路およびデータ線駆動回路は休止状態となり、発光制御線駆動回路では直流電流による電力のみが消費される。これにより、時分割駆動が行われている表示装置に関し、確実に従来よりも消費電力を低減することが可能となる。

【0035】

本発明の第5の局面によれば、電気光学素子を発光状態にするための駆動電流を制御する駆動電流制御部が駆動トランジスタと入力トランジスタと参照電圧供給制御トランジスタとコンデンサとによって構成されている表示装置において、休止期間には、走査信号線駆動回路およびデータ線駆動回路は休止状態となり、発光制御線駆動回路では直流電流による電力のみが消費される。これにより、時分割駆動が行われている表示装置に関し、確実に従来よりも消費電力を低減することが可能となる。

【0036】

本発明の第6の局面によれば、画素回路内のトランジスタでのオフリーク電流が極めて小さくなる。このため、表示画像に応じた電圧を画素回路内のコンデンサに従来よりも長時間保持することが可能となる。従って、休止駆動モードの際の休止期間の長さを長くしてリフレッシュレートを低くすることにより、消費電力を従来よりも大幅に低減することが可能となる。

10

【0037】

本発明の第7の局面によれば、チャンネル層を形成する酸化物半導体として酸化インジウムガリウム亜鉛を用いることにより、本発明の第6の局面の効果を確実に達成することができる。

【0038】

本発明の第8の局面によれば、休止駆動モード中の静止画表示のための書き込みが行われる前に、黒色表示に相当するデータの書き込みが行われる。このため、前回の書き込みに応じた輝度で電気光学素子が発光することが防止される。これにより、休止駆動モード中に表示される静止画像の表示品位が高められる。

20

【0039】

本発明の第9の局面によれば、動作モードが時分割駆動モードから休止駆動モードに切り替わったときの解像度の低下をできるだけ小さくしつつ、本発明の第2の局面と同様の効果を得ることが可能となる。

【0041】

本発明の第10の局面によれば、より自然な静止画像が休止駆動モード中に表示部に表示される。

【0042】

本発明の第11の局面によれば、画素回路内でトランジスタの劣化や電気光学素子の劣化の程度に偏りが生じることが防止される。

30

【0044】

本発明の第12の局面によれば、赤色の発光色、緑色の発光色、および青色の発光色を有する3個の有機エレクトロルミネッセンス素子を電気光学素子として用いた表示装置において、本発明の第1または第2の局面と同様の効果が得られる。

【0045】

本発明の第13の局面によれば、赤色の発光色、緑色の発光色、青色の発光色、および白色の発光色を有する4個の有機エレクトロルミネッセンス素子を電気光学素子として用いた表示装置において、本発明の第1または第2の局面と同様の効果が得られる。

【0046】

40

本発明の第14の局面によれば、本発明の第1の局面と同様の効果を表示装置の駆動方法において奏することができる。

本発明の第15の局面によれば、本発明の第2の局面と同様の効果を表示装置の駆動方法において奏することができる。

【図面の簡単な説明】

【0047】

【図1】本発明の一実施形態に係るアクティブマトリクス型の有機EL表示装置における1つのグループに含まれる3つの画素回路の構成を示す回路図である。

【図2】上記実施形態において、有機EL表示装置の全体構成を示すブロック図である。

50

【図 3】上記実施形態において、表示部の構成について説明するための図である。

【図 4】上記実施形態において、ソースドライバの構成を示すブロック図である。

【図 5】上記実施形態において、ゲートドライバの構成を示すブロック図である。

【図 6】上記実施形態において、ゲートドライバの動作について説明するためのタイミングチャートである。

【図 7】上記実施形態において、第 1 エミッションドライバの構成を示すブロック図である。

【図 8】上記実施形態における画素回路の構成を示す回路図である。

【図 9】上記実施形態における駆動方法の概要について説明するための図である。

【図 10】上記実施形態において、動作モードが時分割駆動モードであるときの走査信号および発光制御信号の波形を示すタイミングチャートである。 10

【図 11】上記実施形態において、1つのグループに含まれる3つの画素回路内の有機 EL 素子についての時分割駆動モード中の各サブフレームにおける発光状態の推移を示す図である。

【図 12】上記実施形態において、動作モードが時分割駆動モードであるときの第 1 サブフレームの発光状態を示す図である。

【図 13】上記実施形態において、動作モードが時分割駆動モードであるときの第 2 サブフレームの発光状態を示す図である。

【図 14】上記実施形態において、動作モードが時分割駆動モードであるときの第 3 サブフレームの発光状態を示す図である。 20

【図 15】上記実施形態において、動作モードが時分割駆動モードから休止駆動モードに切り替わるときの走査信号および発光制御信号の波形を示すタイミングチャートである。

【図 16】上記実施形態において、動作モードが休止駆動モードであるときの走査信号および発光制御信号の波形を示すタイミングチャートである。

【図 17】上記実施形態において、1つのグループに含まれる3つの画素回路内の有機 EL 素子についての休止駆動モード中における発光状態の推移を示す図である。

【図 18】上記実施形態において、休止駆動モード中の表示画像について説明するための図である。

【図 19】上記実施形態における効果について説明するための図である。

【図 20】上記実施形態における効果について説明するための図である。 30

【図 21】上記実施形態における効果について説明するための図である。

【図 22】上記実施形態の第 1 の変形例において、休止駆動モード中における1つの画素の形成の仕方について説明するための図である。

【図 23】上記実施形態の第 1 の変形例において、データ線が延びる方向に連続する2つの行に含まれる6個の画素回路によって1つの画素を形成した場合について説明するための図である。

【図 24】上記実施形態の第 1 の変形例において、データ線が延びる方向に連続する3つの行に含まれる9個の画素回路によって1つの画素を形成した場合について説明するための図である。

【図 25】上記実施形態の第 1 の変形例におけるデータ線の駆動方法について説明するためのタイミングチャートである。 40

【図 26】上記実施形態の第 2 の変形例において、有機 EL 表示装置の全体構成を示すブロック図である。

【図 27】上記実施形態の第 2 の変形例において、表示部の構成について説明するための図である。

【図 28】上記実施形態の第 2 の変形例における画素回路の構成を示す回路図である。

【図 29】上記実施形態の第 2 の変形例において、1つのグループに含まれる3つの画素回路の構成を示す回路図である。

【図 30】上記実施形態の第 3 の変形例におけるエミッションドライバの動作について説明するための図である。 50

【図 3 1】 上記実施形態の第 4 の変形例における画素回路の構成を示す回路図である。

【図 3 2】 上記実施形態の第 4 の変形例において、4 つの画素回路に含まれるトランジスタ T 3 ～ T 6 のゲート端子と第 1 ～第 4 エミッション線 E M 1 ～ E M 4 との接続関係について説明するための図である。

【図 3 3】 1 個のサブ画素を構成する従来の一般的な画素回路の構成を示す回路図である。

【図 3 4】 図 3 3 に示す画素回路の動作を説明するためのタイミングチャートである。

【図 3 5】 従来例における 1 個の画素に対応する画素回路の構成を示す回路図である。

【図 3 6】 日本の特開 2 0 0 5 - 1 4 8 7 4 9 号公報に開示された例における 1 個の画素に対応する画素回路の構成を示す回路図である。

10

【図 3 7】 日本の特開 2 0 0 5 - 1 4 8 7 5 0 号公報に開示された例における 1 個の画素に対応する画素回路の構成を示す回路図である。

【図 3 8】 従来の有機 E L 表示装置における時分割駆動について説明するための図である。

【図 3 9】 従来例において、一般的駆動を採用した場合と時分割駆動を採用した場合の各周辺ドライバの消費電力の違いを説明するための図である。

【発明を実施するための形態】

【0 0 4 8】

以下、添付図面を参照しつつ、本発明の一実施形態について説明する。なお、以下においては、 m および n は 2 以上の整数であると仮定する。また、各トランジスタに関し、ゲート端子は制御端子に相当し、ドレイン端子は第 1 導通端子に相当し、ソース端子は第 2 導通端子に相当する。

20

【0 0 4 9】

< 1. 全体構成および動作概要 >

図 2 は、本発明の一実施形態に係るアクティブマトリクス型の有機 E L 表示装置 1 の全体構成を示すブロック図である。この有機 E L 表示装置 1 は、表示制御回路 1 0 0、ソースドライバ（データ線駆動回路）2 0 0、ゲートドライバ（走査信号線駆動回路）3 0 0、第 1 ～第 3 エミッションドライバ（第 1 ～第 3 発光制御線駆動回路）4 0 1 ～ 4 0 3、および表示部 5 0 0 を備えている。以下、第 1 ～第 3 エミッションドライバ 4 0 1 ～ 4 0 3 を総称して単に「エミッションドライバ」ともいう。エミッションドライバは、表示部 5 0 0 内に設けられている有機 E L 素子の発光を制御するための配線（後述するエミッション線）用の駆動回路である。なお、本実施形態においては、表示部 5 0 0 を含む有機 E L パネル 7 内にゲートドライバ 3 0 0 および第 1 ～第 3 エミッションドライバ 4 0 1 ～ 4 0 3 が形成されている。すなわち、ゲートドライバ 3 0 0 およびエミッションドライバはモノリシック化されている。また、この有機 E L 表示装置 1 には、有機 E L パネル 7 に各種電源電圧を供給するための構成要素として、ロジック電源 6 0 0、有機 E L 用ハイレベル電源 6 1 0、および有機 E L 用ローレベル電源 6 2 0 が設けられている。

30

【0 0 5 0】

ところで、本実施形態における有機 E L 表示装置 1 では、通常時には、1 フレーム期間を 3 つのサブフレームに分割する時分割駆動が行われる。また、時分割駆動中に或る定められた期間以上の期間を通じて画像の内容に変化がなかった場合には、周辺ドライバの動作を休止する期間（休止期間）を設ける休止駆動が行われる。すなわち、この有機 E L 表示装置 1 では、時分割駆動モードと休止駆動モードとの間で動作モードの切り替えが行われる。

40

【0 0 5 1】

ロジック電源 6 0 0 から有機 E L パネル 7 には、ゲートドライバ 3 0 0 および第 1 ～第 3 エミッションドライバ 4 0 1 ～ 4 0 3 の動作に必要とされるハイレベル電源電圧 V D D およびローレベル電源電圧 V S S が供給される。有機 E L 用ハイレベル電源 6 1 0 から有機 E L パネル 7 には、定電圧であるハイレベル電源電圧 E L V D D が供給される。有機 E L 用ローレベル電源 6 2 0 から有機 E L パネル 7 には、定電圧であるローレベル電源電圧

50

ELVSSが供給される。

【0052】

図3は、本実施形態における表示部500の構成について説明するための図である。表示部500には、図3に示すように、m本のデータ線DL(1)～DL(m)とn本の走査信号線SL(1)～SL(n)とが互いに交差するように配設されている。データ線DL(1)～DL(m)と走査信号線SL(1)～SL(n)との各交差点に対応して画素回路40が設けられている。すなわち、表示部500には、複数の行(n行)および複数の列(m列)を構成するように画素回路40がマトリクス状に配置されている。また、表示部500には、n本の走査信号線SL(1)～SL(n)と対応するように、n本の第1エミッション線EM1(1)～EM1(n)、n本の第2エミッション線EM2(1)～EM2(n)、およびn本の第3エミッション線EM3(1)～EM3(n)が配設されている。さらに、表示部500には、ハイレベル電源線ELVDDおよびローレベル電源線ELVSSが配設されている。本実施形態においては、ハイレベル電源線ELVDDによって第1電源線が実現され、ローレベル電源線ELVSSによって第2電源線が実現されている。画素回路40の詳しい構成については後述する。

10

【0053】

なお、以下においては、m本のデータ線DL(1)～DL(m)を互いに区別する必要がない場合にはデータ線を単に符号DLで表す。同様に、走査信号線、第1エミッション線、第2エミッション線、および第3エミッション線を、それぞれ単に符号SL、EM1、EM2、およびEM3で表す。また、第1～第3エミッション線EM1～EM3を総称して単に「エミッション線」ともいい、エミッション線には符号EMを付す。本実施形態においては、このエミッション線EMによって発光制御線が実現されている。

20

【0054】

図2に示すように、表示制御回路100には、動作モード切替制御回路110、解像度切替制御回路120、ソース制御回路130、およびゲート制御回路140が含まれている。動作モード切替制御回路110は、この有機EL表示装置1の動作モードを時分割駆動モードと休止駆動モードとの間で切り替えるための動作モード切替信号Smを、解像度切替制御回路120、ソース制御回路130、およびゲート制御回路140に与える。解像度切替制御回路120は、時分割駆動モードと休止駆動モードとで表示画像の解像度を切り替えるための解像度切替信号Srをソース制御回路130に与えるとともに、各エミッション線EMの選択の可否を制御するためのエミッション線イネーブル信号Seをゲート制御回路140に与える。ソース制御回路130は、動作モード切替信号Smと解像度切替信号Srとに基づいて、表示データDAと、ソースドライバ200の動作を制御するためのソーススタートパルス信号SSP、ソースクロック信号CLK、およびラッチストロープ信号LSとを出力する。ゲート制御回路140は、動作モード切替信号Smに基づいて、ゲートドライバ300の動作を制御するためのゲートスタートパルス信号GSP、ゲートクロック信号CLK、および全オン信号ALL_ONを出力する。ゲート制御回路140は、また、動作モード切替信号Smとエミッション線イネーブル信号Seとに基づいて、第1～第3エミッションドライバ401～403の動作を制御するための第1～第3エミッションドライバ制御信号EMCTL1～EMCTL3を出力する。また、表示制御回路100から有機EL用ハイレベル電源610および有機EL用ローレベル電源620には、電源のオン/オフを制御する制御信号S1および制御信号S2がそれぞれ与えられる。

30

40

【0055】

ソースドライバ200は、表示制御回路100から送られる表示データDA、ソーススタートパルス信号SSP、ソースクロック信号CLK、およびラッチストロープ信号LSを受け取り、データ線DL(1)～DL(m)に駆動用映像信号を印加する。

【0056】

図4は、ソースドライバ200の構成を示すブロック図である。ソースドライバ200は、mビットのシフトレジスタ21、レジスタ22、ラッチ回路23、およびm個のD/

50

A変換器(DAC)24を含んでいる。シフトレジスタ21は、縦続接続されたm個のレジスタ(不図示)を有している。シフトレジスタ21は、ソースクロック信号SCKに基づき、初段のレジスタに供給されるソーススタートパルス信号SSPのパルスを入力端から出力端へと順次に転送する。このパルスの転送に応じてシフトレジスタ21から各データ線DLに対応するタイミングパルスDLPが出力される。そのタイミングパルスDLPに基づいて、レジスタ22は、表示データDAを記憶する。ラッチ回路23は、レジスタ22に記憶された1行分の表示データDAをラッチストロブ信号LSに応じて取り込んで保持する。D/A変換器24は、各データ線DLに対応するように設けられている。D/A変換器24は、ラッチ回路23に保持された表示データDAをアナログ電圧に変換する。その変換されたアナログ電圧は、駆動用映像信号として全てのデータ線DL(1)~DL(m)に一斉に印加される。

10

【0057】

ゲートドライバ300は、表示制御回路100から送られるゲートスタートパルス信号GSPとゲートクロック信号GCKとに基づいて、n本の走査信号線SL(1)~SL(n)に順次にアクティブな走査信号を印加する。ゲートドライバ300は、また、表示制御回路100から送られる全オン信号ALL_ONに基づいて、n本の走査信号線SL(1)~SL(n)に対して一斉にアクティブな走査信号を印加する。なお、走査信号線SLに関し、アクティブな走査信号が印加されている状態のことを「選択状態」という。これについては、エミッション線EMについても同様である。走査信号線SLが選択状態になっている時に、当該走査信号線SLに対応して設けられている画素回路40でデータの書き込みが行われる。なお、本明細書においては、本来の映像データとは別に黒色表示に相当するデータを画素回路に書き込むことを「黒挿入」という。

20

【0058】

図5は、本実施形態におけるゲートドライバ300の構成を示すブロック図である。このゲートドライバ300は、n個のフリップフロップ回路31からなるシフトレジスタ310と黒挿入の制御を行うための黒挿入制御部320とによって構成されている。シフトレジスタ310については、ゲートスタートパルス信号GSPは1段目のフリップフロップ回路31に与えられ、ゲートクロック信号GCKは全てのフリップフロップ回路31に共通的に与えられるように構成されている。黒挿入制御部320には、シフトレジスタ310内のフリップフロップ回路31と1対1で対応するように、n個のOR回路32が設けられている。OR回路32には、フリップフロップ回路31からの出力信号と全オン信号ALL_ONとが入力される。また、OR回路32からの出力信号は、走査信号として走査信号線SLに与えられる。

30

【0059】

以上のような構成において、全オン信号ALL_ONがハイレベルになっているときには、全てのOR回路32にハイレベルの信号が与えられる。これにより、図6の時点t1~時点t2の期間のように、n本の走査信号線SL(1)~SL(n)が一斉に選択状態となる。全オン信号ALL_ONがローレベルになっているときにシフトレジスタ310の1段目のフリップフロップ回路31にゲートスタートパルス信号GSPのパルスが与えられると、ゲートクロック信号GCKに基づき、ゲートスタートパルス信号GSPに含まれるパルスが1段目のフリップフロップ回路31からn段目のフリップフロップ回路31へと順次に転送される。そして、このパルスの転送に応じて、1~n段目のフリップフロップ回路31からの出力信号が順次にハイレベルとなる。これにより、図6の時点t2~時点t3の期間のように、n本の走査信号線SL(1)~SL(n)が所定期間ずつ順次に選択状態となる。

40

【0060】

以上のように、本実施形態においては、n本の走査信号線SL(1)~SL(n)を一斉に選択状態にすることおよびn本の走査信号線SL(1)~SL(n)を所定期間ずつ順次に選択状態にすることの双方が可能なように、ゲートドライバ300が構成されている。

50

【0061】

第1エミッションドライバ401は、表示制御回路100から送られる第1エミッションドライバ制御信号EMCTL1に基づいて、n本の第1エミッション線EM1(1)～EM1(n)に第1発光制御信号を印加する。なお、第1エミッションドライバ制御信号EMCTL1は、エミSSIONスタートパルス信号ESP、エミSSIONクロック信号ECK、全オン信号ALL_ON、および全オフ信号ALL_OFFからなる。

【0062】

図7は、本実施形態における第1エミッションドライバ401の構成を示すブロック図である。この第1エミッションドライバ401は、n個のフリップフロップ回路41からなるシフトレジスタ410と、全ての第1エミッション線EM1(1)～EM1(n)を選択状態にするための全オン制御部420と、インバータ430と、全ての第1エミッション線EM1(1)～EM1(n)を非選択状態にするための全オフ制御部440とによって構成されている。第1エミッションドライバ401内のシフトレジスタ410および全オン制御部420は、それぞれゲートドライバ300内のシフトレジスタ310および黒挿入制御部320と同様の構成となっている。インバータ430は、全オフ信号ALL_OFFの論理レベルを反転する。全オフ制御部440には、全オン制御部420内のOR回路42と1対1で対応するように、n個のAND回路44が設けられている。AND回路44には、インバータ430からの出力信号(全オフ信号ALL_OFFの論理反転信号)とOR回路42からの出力信号とが入力される。また、AND回路44からの出力信号は、第1発光制御信号として第1エミッション線EM1に与えられる。

【0063】

以上のような構成において、全オフ信号ALL_OFFがハイレベルになっているときには、全てのAND回路44にインバータ430から出力されるローレベルの信号が与えられる。これにより、全ての第1エミッション線EM1(1)～EM1(n)が非選択状態となる。全オフ信号ALL_OFFがローレベルになっているときに全オン信号ALL_ONがハイレベルにされると、AND回路44の2つの入力端子の双方にハイレベルの信号が与えられる。これにより、全ての第1エミッション線EM1(1)～EM1(n)が選択状態となる。全オフ信号ALL_OFFおよび全オン信号ALL_ONの双方がローレベルになっているときには、エミSSIONスタートパルス信号ESPとゲートクロック信号GCKとに基づいて、n本の第1エミッション線EM1(1)～EM1(n)が順次に選択状態となる。

【0064】

なお、第2エミッションドライバ402および第3エミッションドライバ403の構成および動作については、第1エミッションドライバ401と同様であるので説明を省略する。

【0065】

以上のようにして、m本のデータ線DL(1)～DL(m)に駆動用映像信号が印加され、n本の走査信号線SL(1)～SL(n)に走査信号が印加され、n本の第1エミッション線EM1(1)～EM1(n)に第1発光制御信号が印加され、n本の第2エミッション線EM2(1)～EM2(n)に第2発光制御信号が印加され、n本の第3エミッション線EM3(1)～EM3(n)に第3発光制御信号が印加されることにより、表示部500への画像表示が行われる。なお、以下においては、第1～第3発光制御信号を総称して単に「発光制御信号」ともいう。

【0066】

<2. 画素回路の構成>

図8は、本実施形態における画素回路40の構成を示す回路図である。図8に示す画素回路40は、通常時の1個の画素を形成する。この画素回路40は、表示部500に配設されているm本のデータ線DL(1)～DL(m)とn本の走査信号線SL(1)～SL(n)との各交差点に対応して設けられている。図8に示すように、この画素回路40は、5個のトランジスタT1～T5と、1個のコンデンサCstと、3個の有機EL素子O

LED (R), OLED (G), および OLED (B) とを備えている。トランジスタ T1 は駆動トランジスタであり、トランジスタ T2 は入力トランジスタである。トランジスタ T3, T4, および T5 は、それぞれ有機 EL 素子 OLED (R), OLED (G), および OLED (B) への駆動電流の供給を制御して発光の制御を行う発光制御トランジスタとして機能する。有機 EL 素子 OLED (R) は、赤色光を発する電気光学素子として機能する。有機 EL 素子 OLED (G) は、緑色光を発する電気光学素子として機能する。有機 EL 素子 OLED (B) は、青色光を発する電気光学素子として機能する。以下においては、3 個の有機 EL 素子 OLED (R), OLED (G), および OLED (B) を総称して単に「有機 EL 素子 OLED」ともいう。

【0067】

なお、本実施形態においては、トランジスタ T1 とトランジスタ T2 とコンデンサ Cst とによって、有機 EL 素子 OLED を発光状態にするための駆動電流を制御する駆動電流制御部 45 が実現されている。

【0068】

図 8 に示すように、トランジスタ T1 は、トランジスタ T3 ~ T5 の各々と直列に、かつ、有機 EL 素子 OLED (R), OLED (G), および OLED (B) の各々と直列に設けられている。換言すれば、トランジスタ T1 と有機 EL 素子 OLED (R) とはトランジスタ T3 を介して直列に接続され、トランジスタ T1 と有機 EL 素子 OLED (G) とはトランジスタ T4 を介して直列に接続され、トランジスタ T1 と有機 EL 素子 OLED (B) とはトランジスタ T5 を介して直列に接続されている。トランジスタ T1 に関し、ゲート端子はトランジスタ T2 のドレイン端子に接続され、ドレイン端子はハイレベル電源線 ELVDD に接続され、ソース端子はトランジスタ T3 ~ T5 のドレイン端子に接続されている。トランジスタ T2 は、データ線 DL とトランジスタ T1 のゲート端子との間に設けられている。そのトランジスタ T2 に関し、ゲート端子は走査信号線 SL に接続され、ドレイン端子はトランジスタ T1 のゲート端子に接続され、ソース端子はデータ線 DL に接続されている。コンデンサ Cst については、トランジスタ T1 のゲート端子に一端が接続され、トランジスタ T1 のソース端子に他端が接続されている。トランジスタ T3 については、ドレイン端子はトランジスタ T1 のソース端子に接続され、ソース端子は有機 EL 素子 OLED (R) のアノード端子に接続されている。トランジスタ T4 については、ドレイン端子はトランジスタ T1 のソース端子に接続され、ソース端子は有機 EL 素子 OLED (G) のアノード端子に接続されている。トランジスタ T5 については、ドレイン端子はトランジスタ T1 のソース端子に接続され、ソース端子は有機 EL 素子 OLED (B) のアノード端子に接続されている。トランジスタ T3 ~ T5 のゲート端子はそれぞれ第 1 ~ 第 3 エミッション線 EM1 ~ EM3 のいずれかに接続されている。但し、第 1 ~ 第 3 エミッション線 EM1 ~ EM3 とトランジスタ T3 ~ T5 のゲート端子との詳しい接続関係については後述する。有機 EL 素子 OLED (R), OLED (G), および OLED (B) のカソード端子は、有機 EL 用ローレベル電源線 ELVSS に接続されている。

【0069】

本実施形態においては、走査信号線 SL が延びる方向に並んで配置されている 3 つの画素回路 40 が 1 つのグループとされる。列の数は m であるので、各行につき $(m/3)$ 個のグループが形成される。そして、動作モードが休止駆動モードであるときには、各グループに含まれる 3 つの画素回路 40 によって 1 個の画素が形成される。なお、どのようにして 3 つの画素回路 40 によって 1 個の画素が形成されるのかについては後述する。

【0070】

図 1 は、1 つのグループに含まれる 3 つの画素回路 PIX1 ~ PIX3 の構成を示す回路図である。各々の画素回路の構成は上述したとおりである (図 8 参照)。ここでは、第 1 ~ 第 3 エミッション線 EM1 ~ EM3 と 3 つの画素回路 PIX1 ~ PIX3 に含まれるトランジスタ T3 ~ T5 のゲート端子との接続関係について説明する。第 1 エミッション線 EM1 は、画素回路 PIX1 内のトランジスタ T3 のゲート端子、画素回路 PIX2 内

10

20

30

40

50

のトランジスタT4のゲート端子、および画素回路PIX3内のトランジスタT5のゲート端子に接続されている。第2エミッション線EM2は、画素回路PIX1内のトランジスタT4のゲート端子、画素回路PIX2内のトランジスタT5のゲート端子、および画素回路PIX3内のトランジスタT3のゲート端子に接続されている。第3エミッション線EM3は、画素回路PIX1内のトランジスタT5のゲート端子、画素回路PIX2内のトランジスタT3のゲート端子、および画素回路PIX3内のトランジスタT4のゲート端子に接続されている。このように、第1～第3エミッション線EM1～EM3の各々は、3つの画素回路PIX1～PIX3において互いに異なる発光色の有機EL素子OLEDに対応するトランジスタのゲート端子に接続されている。

【0071】

ところで、本実施形態においては、画素回路40内のトランジスタT1～T5はnチャネル型のTFT（薄膜トランジスタ）である。また、本実施形態においては、トランジスタT1～T5には、酸化物TFT（酸化物半導体をチャネル層に用いた薄膜トランジスタ）が採用されている。具体的には、インジウム（In）、ガリウム（Ga）、亜鉛（Zn）、および酸素（O）を主成分とする酸化物半導体であるIn-Ga-Zn-O（酸化インジウムガリウム亜鉛）によりチャネル層が形成されたTFT（以下、「In-Ga-Zn-O-TFT」という。）が採用されている。なお、In-Ga-Zn-O-TFTなどの酸化物TFTは、特に、画素回路40に含まれるnチャネル型のトランジスタとして採用する場合に有効である。ただし、本発明は、pチャネル型の酸化物TFTの使用を排除するものではない。また、In-Ga-Zn-O（酸化インジウムガリウム亜鉛）以外の酸化物半導体をチャネル層に用いたトランジスタを採用することもできる。例えば、インジウム、ガリウム、亜鉛、銅（Cu）、シリコン（Si）、錫（Sn）、アルミニウム（Al）、カルシウム（Ca）、ゲルマニウム（Ge）、および鉛（Pb）のうち少なくとも1つを含む酸化物半導体をチャネル層に用いたトランジスタを採用した場合にも同様の効果が得られる。さらにまた、本発明は、酸化物半導体をチャネル層に用いたトランジスタ以外のトランジスタの使用を排除するものでもない。

【0072】

<3. 駆動方法>

次に、本実施形態における駆動方法について説明する。

【0073】

<3. 1 概要>

図9は、本実施形態における駆動方法の概要について説明するための図である。上述したように、本実施形態に係る有機EL表示装置1では、時分割駆動モードと休止駆動モードとの間で動作モードの切り替えが行われる。通常時の動作モードは時分割駆動モードである。時分割駆動モードのときには、1フレーム期間を3つのサブフレームSF1～SF3に分割する時分割駆動を行うことによって、動画表示もしくは静止画表示が行われる。より詳しくは、時分割駆動モードのときには、1フレーム期間を3つのサブフレームSF1～SF3に分割して各画素回路40への画像データの書き込みをサブフレーム毎に行うとともに各画素回路40においてサブフレーム毎に異なる発光色の有機EL素子OLEDを発光状態にすることによって、表示部500への画像（動画もしくは静止画）の表示が行われる。時分割駆動モードで動作中に或る定められた期間以上の期間を通じて画像の内容に変化がなかった場合、動作モードが時分割駆動モードから休止駆動モードに切り替えられる。休止駆動モードのときには、画素回路40への画像データの書き込みが行われるリフレッシュ期間と画素回路40への画像データの書き込みが休止状態にされる休止期間とが繰り返される。これにより、休止駆動モードのときには、リフレッシュ期間における画像データの書き込みに基づいて、時分割駆動モードのときよりも低いリフレッシュレートで表示部500への静止画の表示が行われる。なお、時分割駆動モードのときにも休止駆動モードのときにも黒挿入を行う黒色表示期間が存在するが、図9では黒色表示期間を省略している。

【0074】

＜ 3. 2 時分割駆動モードのときの動作 ＞

まず、動作モードが時分割駆動モードであるときの動作について説明する。図 10 は、動作モードが時分割駆動モードであるときの走査信号および発光制御信号の波形を示すタイミングチャートである。図 10 に示すように、連続する 2 つのサブフレームの間の帰線期間は黒色表示期間となっている。黒色表示期間には、エミッションドライバは、全てのエミッション線 EM を非選択状態にし、ゲートドライバ 300 は、全ての走査信号線 SL (1) ～ SL (n) を選択状態にする。そのような状態で、ソースドライバ 200 は、黒色に相当するアナログ電圧を駆動用映像信号として全てのデータ線 DL (1) ～ DL (m) に印加する。これにより、表示部 500 内の全ての画素回路 40 に、黒色に相当する画像データが書き込まれる。また、全てのエミッション線 EM が非選択状態となることによって表示部 500 内の全ての有機 EL 素子 OLED が消灯状態となるので、黒色の画面が表示部 500 に表示される。以上のように黒色表示期間（帰線期間）に黒色に相当する画像データの書き込みを行うことによって、各サブフレームにおいて 1 つ前のサブフレームでの書き込みに応じた輝度で有機 EL 素子 OLED が発光することが防止される。

10

【0075】

第 1 サブフレーム SF1 には、まず、1 行目に関し、エミッションドライバは、第 1 エミッション線 EM1 (1) を選択状態にし、かつ、第 2 エミッション線 EM2 (1) および第 3 エミッション線 EM3 (1) を非選択状態にする。これにより、1 行目において、画素回路 PIX1 ではトランジスタ T3 はオン状態かつトランジスタ T4、T5 はオフ状態となり、画素回路 PIX2 ではトランジスタ T4 はオン状態かつトランジスタ T3、T5 はオフ状態となり、画素回路 PIX3 ではトランジスタ T5 はオン状態かつトランジスタ T3、T4 はオフ状態となる（図 1 参照）。以上のような状態において、ゲートドライバ 300 は、走査信号線 SL (1) を選択状態にする。これにより、1 行目の各画素回路 40 において、トランジスタ T2 がオン状態となる。その結果、1 行目の各画素回路 40 において、データ線 DL に印加されているデータ電圧に基づいてコンデンサ Cst が充電される。ゲートドライバ 300 が走査信号線 SL (1) を非選択状態にすると、1 行目の各画素回路 40 において、トランジスタ T2 がオフ状態となる。これにより、コンデンサ Cst が保持するゲートソース間電圧 Vgs が確定する。1 行目の各画素回路 40 では、このゲートソース間電圧 Vgs の大きさに応じた駆動電流がトランジスタ T1 のドレインソース間を流れる。ところで、上述したように、第 1 エミッション線 EM1 (1) は、画素回路 PIX1 内のトランジスタ T3 のゲート端子、画素回路 PIX2 内のトランジスタ T4 のゲート端子、および画素回路 PIX3 内のトランジスタ T5 のゲート端子に接続されている。従って、画素回路 PIX1 ではトランジスタ T3 を介して有機 EL 素子 OLED (R) に駆動電流が供給され、画素回路 PIX2 ではトランジスタ T4 を介して有機 EL 素子 OLED (G) に駆動電流が供給され、画素回路 PIX3 ではトランジスタ T5 を介して有機 EL 素子 OLED (B) に駆動電流が供給される。その結果、画素回路 PIX1 では有機 EL 素子 OLED (R) が発光し、画素回路 PIX2 では有機 EL 素子 OLED (G) が発光し、画素回路 PIX3 では有機 EL 素子 OLED (B) が発光する。エミッションドライバは、1 サブフレームに相当する期間、第 1 エミッション線 EM1 (1) を選択状態で維持する。

20

30

40

【0076】

以上のような動作が 2 ～ n 行目において順次に行われる。更に、第 2 サブフレーム SF2 および第 3 サブフレーム SF3 においても、第 1 サブフレーム SF1 と同様の動作が行われる。但し、第 2 サブフレーム SF2 には、エミッションドライバは、n 本の第 2 エミッション線 EM2 (1) ～ EM2 (n) を順次を選択状態にし、第 3 サブフレーム SF3 には、エミッションドライバは、n 本の第 3 エミッション線 EM3 (1) ～ EM3 (n) を順次を選択状態にする。

【0077】

以上より、1 つのグループに含まれる 3 つの画素回路 PIX1 ～ PIX3 内の有機 EL 素子 OLED についての時分割駆動モード中の各サブフレームにおける発光状態の推移は

50

次のようになる（図11参照）。画素回路PIX1では、第1サブフレームSF1には赤色用の有機EL素子OLED（R）のみが発光状態となり、第2サブフレームSF2には緑色用の有機EL素子OLED（G）のみが発光状態となり、第3サブフレームSF3には青色用の有機EL素子OLED（B）のみが発光状態となる。画素回路PIX2では、第1サブフレームSF1には緑色用の有機EL素子OLED（G）のみが発光状態となり、第2サブフレームSF2には青色用の有機EL素子OLED（B）のみが発光状態となり、第3サブフレームSF3には赤色用の有機EL素子OLED（R）のみが発光状態となる。画素回路PIX3では、第1サブフレームSF1には青色用の有機EL素子OLED（B）のみが発光状態となり、第2サブフレームSF2には赤色用の有機EL素子OLED（R）のみが発光状態となり、第3サブフレームSF3には緑色用の有機EL素子OLED（G）のみが発光状態となる。その結果、3行×3列の画素回路40に着目すると、第1サブフレームSF1には図12に示すような発光状態となり、第2サブフレームSF2には図13に示すような発光状態となり、第3サブフレームSF3には図14に示すような発光状態となる。時分割駆動モード中には、以上のような発光状態が繰り返されることにより、1個の画素が1個の画素回路40で形成されているという状態のカラー画像が表示部500に表示される。

10

【0078】

＜3.3 時分割駆動モードから休止駆動モードに切り替わる時の動作＞

次に、動作モードが時分割駆動モードから休止駆動モードに切り替わる時の動作について説明する。図15は、動作モードが時分割駆動モードから休止駆動モードに切り替わる時の走査信号および発光制御信号の波形を示すタイミングチャートである。動作モードが時分割駆動モードから休止駆動モードに切り替わる時点において、エミッションドライバは、全てのエミッション線EMを非選択状態にする。また、ゲートドライバ300は、全ての走査信号線SL（1）～SL（n）を一斉に選択状態にする。そのような状態で、ソースドライバ200は、黒色に相当するアナログ電圧を駆動用映像信号として全てのデータ線DL（1）～DL（m）に印加する。これにより、時分割駆動モードの際の連続する2つのサブフレームの間の帰線期間と同様、表示部500内の全ての画素回路40に黒色に相当する画像データが書き込まれるとともに、表示部500内の全ての有機EL素子OLEDが消灯状態となることによって黒色の画面が表示部500に表示される。以上のように、動作モードが時分割駆動モードから休止駆動モードに切り替わる際には黒挿入が行われる。このようにして黒挿入が行われることにより、時分割駆動モード中の状態がリセットされる。そして、黒挿入後のリフレッシュ期間に、休止駆動モード中に表示すべき画像に応じて、画素回路40への画像データの書き込みが行われる。

20

30

【0079】

＜3.4 休止駆動モードのときの動作＞

次に、動作モードが休止駆動モードであるときの動作について説明する。図16は、動作モードが休止駆動モードであるときの走査信号および発光制御信号の波形を示すタイミングチャートである。図16に示すように、休止駆動モードのときには、黒色表示期間、リフレッシュ期間、および休止期間が繰り返される。このように、黒挿入は、時分割駆動モードから休止駆動モードに切り替わる時にだけ行われるだけでなく、休止駆動モード中に休止期間からリフレッシュ期間に切り替わる時にも行われる。

40

【0080】

休止駆動モードにおいては、黒色表示期間が終了するとリフレッシュ期間になる。時分割駆動モードから休止駆動モードに切り替わった直後のリフレッシュ期間には、今から表示しようとする静止画像のデータの書き込みが行われる。休止駆動モード中の2回目以降のリフレッシュ期間には、表示すべき画像に変化がない場合には前回のリフレッシュ期間に書き込んだ静止画像のデータと同じデータの書き込みが行われ、表示すべき画像に変化がある場合には新たな静止画像のデータの書き込みが行われる。

【0081】

図16に示すように、リフレッシュ期間には、エミッションドライバは、全ての第1エ

50

ミッション線 EM1 (1) ~ EM1 (n) を選択状態にし、かつ、全ての第 2 エミッション線 EM2 (1) ~ EM2 (n) および全ての第 3 エミッション線 EM3 (1) ~ EM3 (n) を非選択状態にする。なお、全ての第 1 エミッション線 EM1 (1) ~ EM1 (n) は、次の黒色表示期間の開始時点まで選択状態で維持される。すなわち、動作モードが休止駆動モードになると、リフレッシュ期間および休止期間を通じて、全ての第 1 エミッション線 EM1 (1) ~ EM1 (n) が選択状態で維持される。また、リフレッシュ期間には、ゲートドライバ 300 は、n 本の走査信号線 SL (1) ~ SL (n) を所定期間ずつ順次を選択状態にする。以上のような状態において、ソースドライバ 200 は、各走査信号線 SL が選択状態になるのに応じて、休止駆動モード中に表示しようとする画像に応じたデータ電圧を駆動用映像信号としてデータ線 DL に印加する。ここで、上述したように、第 1 エミッション線 EM1 (1) は、画素回路 PIX1 内のトランジスタ T3 のゲート端子、画素回路 PIX2 内のトランジスタ T4 のゲート端子、および画素回路 PIX3 内のトランジスタ T5 のゲート端子に接続されている。従って、画素回路 PIX1 では、トランジスタ T3 を介して有機 EL 素子 OLED (R) に駆動電流が供給され、画素回路 PIX2 では、トランジスタ T4 を介して有機 EL 素子 OLED (G) に駆動電流が供給され、画素回路 PIX3 では、トランジスタ T5 を介して有機 EL 素子 OLED (B) に駆動電流が供給される。その結果、リフレッシュ期間には、画素回路 PIX1 では有機 EL 素子 OLED (R) が発光し、画素回路 PIX2 では有機 EL 素子 OLED (G) が発光し、画素回路 PIX3 では有機 EL 素子 OLED (B) が発光する。

【0082】

休止期間には、エミッションドライバは、全ての第 1 エミッション線 EM1 (1) ~ EM1 (n) を選択状態で維持し、全ての第 2 エミッション線 EM2 (1) ~ EM2 (n) および全ての第 3 エミッション線 EM3 (1) ~ EM3 (n) を非選択状態で維持する。これにより、画素回路 PIX1 ではトランジスタ T3 がオン状態で維持され、画素回路 PIX2 ではトランジスタ T4 がオン状態で維持され、画素回路 PIX3 ではトランジスタ T5 がオン状態で維持される。このため、各画素回路 40 内の有機 EL 素子 OLED は、リフレッシュ期間と同様の発光状態を維持する。すなわち、リフレッシュ期間と同様、画素回路 PIX1 では有機 EL 素子 OLED (R) が発光し、画素回路 PIX2 では有機 EL 素子 OLED (G) が発光し、画素回路 PIX3 では有機 EL 素子 OLED (B) が発光する。以上より、リフレッシュ期間に表示された静止画像が引き続き休止期間にも表示される。

【0083】

以上より、1 つのグループに含まれる 3 つの画素回路 PIX1 ~ PIX3 内の有機 EL 素子 OLED についての休止駆動モード中における発光状態の推移は次のようになる (図 17 参照)。黒色表示期間には、表示部 500 内の全ての有機 EL 素子 OLED は消灯状態となる。画素回路 PIX1 では、リフレッシュ期間および休止期間を通じて、赤色用の有機 EL 素子 OLED (R) のみが発光状態となる。画素回路 PIX2 では、リフレッシュ期間および休止期間を通じて、緑色用の有機 EL 素子 OLED (G) のみが発光状態となる。画素回路 PIX3 では、リフレッシュ期間および休止期間を通じて、青色用の有機 EL 素子 OLED (B) のみが発光状態となる。以上のような状態が、動作モードが休止駆動モードになっている期間に繰り返される。すなわち、休止駆動モードにおいては、時分割駆動モードとは異なり、各画素回路 40 において複数の色用の有機 EL 素子 OLED が順次を発光することがない。以上より、休止駆動モード中には、1 つの画素が 1 つのグループに含まれる 3 個の画素回路 PIX1 ~ PIX3 で形成されているという状態の画像が表示部 500 に表示される。すなわち、図 18 に示すように、時分割駆動モードにおける 1 画素は休止駆動モードにおける 1 サブ画素に相当し、休止駆動モードにおける 1 画素は時分割駆動モードにおける 3 画素に相当する。このようにして、動作モードが休止駆動モードであるときには、動作モードが時分割駆動モードであるときに表示される画像の 3 分の 1 の解像度の画像が表示部 500 に表示される。

【0084】

ところで、休止期間には、全ての走査信号線 $SL(1) \sim SL(n)$ は非選択状態で維持される。また、休止期間には、ソースドライバ 200 からデータ線 DL にデータ電圧は印加されない。すなわち、休止期間には、ゲートドライバ 300 およびソースドライバ 200 は休止状態となる。このため、休止期間中におけるゲートドライバ 300 およびソースドライバ 200 での消費電力はゼロとなる。

【0085】

なお、上述の例では、リフレッシュ期間および休止期間に第 1 エミッション線 $EM1$ のみが選択状態にされているが、本発明はこれに限定されない。リフレッシュ期間および休止期間に第 2 エミッション線 $EM2$ のみが選択状態にされても良いし、リフレッシュ期間および休止期間に第 3 エミッション線 $EM3$ のみが選択状態にされても良い。

【0086】

<4. 効果>

本実施形態によれば、時分割駆動を採用している有機 EL 表示装置 1 において休止駆動（周辺ドライバの動作を休止する期間を設ける駆動方法）を行うことが可能となる。これについて以下に説明する。時分割駆動が行われる従来の構成によれば、1 回の垂直走査において、表示部全体でいずれか 1 つの色用の有機 EL 素子のみを発光状態にすることが可能となっている。このため、仮に休止駆動を採用しても、複数の色用の有機 EL 素子を同時に発光状態にすることができないので、所望のカラー画像を表示することができない。この点、本実施形態においては、それぞれが赤色用の有機 EL 素子 $OLED(R)$ 、緑色用の有機 EL 素子 $OLED(G)$ 、および青色用の有機 EL 素子 $OLED(B)$ を含む 3 個の画素回路 $PIX1 \sim PIX3$ によって 1 つのグループが形成されている。そして、各グループに含まれる 3 個の画素回路 $PIX1 \sim PIX3$ において互いに異なる発光色の有機 EL 素子 $OLED$ を発光状態にすることが可能なように、それら 3 個の画素回路 $PIX1 \sim PIX3$ が構成されている。このため、解像度を時分割駆動モードのときの 3 分の 1 にして 1 回の垂直走査中に赤色用の有機 EL 素子 $OLED(R)$ 、緑色用の有機 EL 素子 $OLED(G)$ 、および青色用の有機 EL 素子 $OLED(B)$ を発光状態にすることによって、所望のカラー画像を表示することができる。このように 1 回の垂直走査で所望のカラー画像を表示することができるので、静止画表示の際に休止駆動を行うことが可能となる。以上のように、本実施形態においては、時分割駆動を採用している有機 EL 表示装置 1 において休止駆動を行うことが可能となっている。

【0087】

ところで、上述したように、従来技術によれば、時分割駆動を採用した場合における各周辺ドライバの消費電力は、一般的駆動を採用している場合の消費電力の 3 倍になっていた（図 39 参照）。これに対し、本実施形態によれば、上述したように休止駆動を行うことが可能になっているので、時分割駆動を採用することに起因する消費電力の増加を効果的に抑制することができる。これについて以下に説明する。

【0088】

動作モードが休止駆動モードであるとき、黒色表示期間、リフレッシュ期間、および休止期間における各構成要素の状態は図 19 に示すようなものとなる。図 19 から把握されるように、リフレッシュ期間には、ソースドライバ 200 の動作、ゲートドライバ 300 の走査動作（走査信号線 SL を 1 本ずつ順次を選択状態にする動作）、およびエミッションドライバの走査動作（エミッション線 EM を 1 本ずつ順次を選択状態にする動作）がオン状態となっている。但し、リフレッシュ期間における駆動周波数は、時分割駆動モード中の駆動周波数の 3 分の 1 になっている。また、休止期間には、ソースドライバ 200 の動作、ゲートドライバ 300 の走査動作、およびエミッションドライバの走査動作がオフ状態となっている。以上より、図 20 に示すように、仮に時分割駆動モード中の周辺ドライバの消費電力の大きさを「9」（単位は任意単位である）とすると、休止駆動モード中のリフレッシュ期間における周辺ドライバの消費電力の大きさは「3」となり、休止駆動モード中の休止期間における周辺ドライバの消費電力の大きさはほぼ「0」となる。図 21 は、時分割駆動モード中の周辺ドライバの駆動周波数および消費電力と休止駆動モード

中の休止期間における周辺ドライバの駆動周波数および消費電力とを示す図である。時分割駆動モード中は一般的駆動を採用している場合に比べて消費電力が3倍になるが、図21より、休止駆動を採用することによって周辺ドライバの消費電力を大きく低減できることが把握される。なお、第1エミッションドライバ401については、リフレッシュ期間および休止期間には全ての第1エミッション線EM1(1)～EM1(n)を選択状態で維持するので直流電流による電力のみが消費される。

【0089】

以上のように、本実施形態によれば、表示画像が静止画像である場合に休止駆動を行うことによって、周辺ドライバの動作を停止することが可能となる。これにより、時分割駆動を採用する有機EL表示装置1において、従来よりも消費電力を低減することが可能となる。

10

【0090】

また、本実施形態においては、画素回路40内のトランジスタには、In-Ga-Zn-O-TFTなどの酸化物TFT（酸化物半導体をチャネル層に用いた薄膜トランジスタ）が採用されている。酸化物TFTは、低温ポリシリコンやアモルファスシリコンなどをチャネル層に用いた薄膜トランジスタに比べてオフリーク電流（オフ状態時に流れる電流）が極めて小さい。例えば、In-Ga-Zn-O-TFTにおけるオフリーク電流はLTPTSTFT（低温ポリシリコンをチャネル層に用いた薄膜トランジスタ）におけるオフリーク電流の1000分の1以下である。このため、In-Ga-Zn-O-TFTなどの酸化物TFTを採用する本実施形態によれば、トランジスタT1（図8参照）のゲートソース間電圧Vgsを従来よりも長時間保持することが可能である。従って、休止駆動モードの際の休止期間の長さを長くしてリフレッシュレートを低くすることにより、消費電力を従来よりも大幅に低減することが可能となる。

20

【0091】

<5. 変形例>

以下、上記実施形態の変形例について説明する。

【0092】

<5.1 第1の変形例>

上記実施形態においては、走査信号線SLが延びる方向に並んで配置されている3個の画素回路40によって1つのグループが形成されて休止駆動モード中には各グループに含まれる3個の画素回路40によって1つの画素が形成されることを前提に説明していた。しかしながら、本発明はこれに限定されず、休止駆動モード中にはデータ線DLが延びる方向に連続するk行に対応するk×3個の画素回路40によって1つの画素が形成されるようにしても良い。これについて以下に説明する。

30

【0093】

上記実施形態においては、休止駆動モード中における1つの画素は、図22で符号71で示すように、1つの行の3個の画素回路40によって形成されていた。しかしながら、休止駆動モード中における1つの画素を以下のように形成しても良い。例えば、図22で符号72で示すように、データ線DLが延びる方向に連続する2つの行に含まれる6個の画素回路40によって1つの画素を形成しても良い。この場合、図23に示すように、休止駆動モードにおける1画素は時分割駆動モードにおける6画素に相当する。これにより、休止駆動モードのときには、時分割駆動モードのときに表示される画像の6分の1の解像度の画像が表示部500に表示される。また、例えば、図22で符号73で示すように、データ線DLが延びる方向に連続する3つの行に含まれる9個の画素回路40によって形成されても良い。この場合、図24に示すように、休止駆動モードにおける1画素は時分割駆動モードにおける9画素に相当する。これにより、休止駆動モードのときには、時分割駆動モードのときに表示される画像の9分の1の解像度の画像が表示部500に表示される。なお、図22に示す例では、3つの行に含まれる9個の画素回路40によって1つの画素が形成されるときに、画素の形状が正方形になっている。このように休止駆動モードのときの画素の形状を正方形にすることによって、より自然な静止画像が休止駆動モ

40

50

ード中に表示部 500 に表示される。

【0094】

ところで、データ線 DL が延びる方向に連続する k 行に対応する $k \times 3$ 個の画素回路 40 によって 1 つの画素を形成した場合、上述したリフレッシュ期間には、k 本の走査信号線 SL が順次に選択状態とされる期間中、ソースドライバ 200 は各データ線 DL に印加するデータ電圧を変化させる必要がない。例えば、データ線 DL が延びる方向に連続する 2 つの行に含まれる 6 個の画素回路 40 によって 1 つの画素を形成した場合、ソースドライバ 200 は、図 25 に示すように、2 本の走査信号線 SL が選択される毎に各データ線 DL に印加するデータ電圧の大きさを変化させれば良い。これにより、リフレッシュ期間におけるソースドライバ 200 の消費電力を低減することができる。

10

【0095】

< 5. 2 第 2 の変形例 >

上記実施形態においては、画素回路 40 は図 8 に示す構成となっていた。しかしながら、本発明はこれに限定されない。例えば、トランジスタ T1 のゲート端子に所定の定電圧である参照電圧が与えられる構成（本変形例の構成）を採用することもできる。

【0096】

図 26 は、本変形例に係るアクティブマトリクス型の有機 EL 表示装置 2 の全体構成を示すブロック図である。図 26 に示すように、本変形例においては、有機 EL 表示装置 2 には、上記実施形態（図 2 参照）における構成要素に加えて、参照電圧用電源 630 が設けられている。参照電圧用電源 630 は、有機 EL パネル 7 に参照電圧 VREF を供給する。なお、以下においては、参照電圧 VREF を供給する電源線のことを「参照電圧線」といい、参照電圧線には符号 REF を付す。

20

【0097】

図 27 は、本変形例における表示部 501 の構成について説明するための図である。図 27 に示すように、本変形例においては、表示部 501 には、上記実施形態（図 3 参照）における構成要素に加えて、参照電圧線 REF が配設されている。この参照電圧線 REF によって、表示部 501 内の全ての画素回路 46 に共通の参照電圧 VREF が供給される。

【0098】

図 28 は、本変形例における画素回路 46 の構成を示す回路図である。図 28 に示す画素回路 46 は、通常時の 1 個の画素を形成する。この画素回路 46 は、表示部 501 に配設されている m 本のデータ線 DL(1) ~ DL(m) と n 本の走査信号線 SL(1) ~ SL(n) との各交差点に対応して設けられている。図 28 に示すように、この画素回路 46 は、6 個のトランジスタ T1 ~ T5、T7 と、1 個のコンデンサ Cst と、3 個の有機 EL 素子 OLED(R)、OLED(G)、および OLED(B) とを備えている。上記実施形態と同様、トランジスタ T1 は駆動トランジスタであり、トランジスタ T2 は入力トランジスタである。トランジスタ T7 は、トランジスタ T1 のゲート端子への参照電圧 VREF の供給を制御する参照電圧供給制御トランジスタとして機能する。トランジスタ T3 ~ T5、有機 EL 素子 OLED(R)、OLED(G)、および OLED(B) については上記実施形態と同様であるので説明を省略する。

30

40

【0099】

なお、本変形例においては、トランジスタ T1 とトランジスタ T2 とトランジスタ T7 とコンデンサ Cst とによって、有機 EL 素子 OLED を発光状態にするための駆動電流を制御する駆動電流制御部 47 が実現されている。

【0100】

トランジスタ T1 については、ゲート端子はトランジスタ T7 のソース端子に接続され、ドレイン端子はハイレベル電源線 ELVDD に接続され、ソース端子はトランジスタ T3 ~ T5 のドレイン端子に接続されている。トランジスタ T2 については、ゲート端子は走査信号線 SL に接続され、ドレイン端子はトランジスタ T1 のソース端子に接続され、ソース端子はデータ線 DL に接続されている。トランジスタ T7 は、参照電圧線 REF と

50

トランジスタT1のゲート端子との間に設けられている。そのトランジスタT7に関し、ゲート端子は走査信号線SLに接続され、ドレイン端子は参照電圧線REFに接続され、ソース端子はトランジスタT1のゲート端子に接続されている。コンデンサCstについては、トランジスタT1のゲート端子に一端が接続され、トランジスタT1のソース端子に他端が接続されている。

【0101】

上記実施形態と同様、本変形例においても、走査信号線SLが延びる方向に並んで配置されている3つの画素回路46が1つのグループとされる。そして、動作モードが休止駆動モードであるときには、各グループに含まれる3つの画素回路46によって1個の画素が形成される。図29は、本変形例において、1つのグループに含まれる3つの画素回路PIX1～PIX3の構成を示す回路図である。第1～第3エミッション線EM1～EM3と3つの画素回路PIX1～PIX3に含まれるトランジスタT3～T5のゲート端子との接続関係は、上記実施形態と同様である。

10

【0102】

以上のような構成において、全体的には上記実施形態と同様の動作が行われる。但し、画素回路46への書き込みが行われる際の動作が上記実施形態とは異なる。これについて以下に説明する(図28参照)。走査信号線SLが非選択状態になっているときには、トランジスタT2およびトランジスタT7はオフ状態になっている。従って、前回の書き込みに応じたゲートソース間電圧VgsがコンデンサCstに保持された状態となっている。走査信号線SLが選択状態になると、トランジスタT2およびトランジスタT7がオン状態となる。トランジスタT2がオン状態となることによって、データ線DLからトランジスタT1のソース端子にトランジスタT2を介してデータ電圧Vdataが供給される。また、トランジスタT7がオン状態となることによって、参照電圧線REFからトランジスタT1のゲート端子にトランジスタT7を介して参照電圧VREFが供給される。走査信号線SLが非選択状態になると、トランジスタT2およびトランジスタT7がオフ状態となる。これにより、コンデンサCstが保持するゲートソース間電圧Vgsが確定する。具体的には、参照電圧VREFとデータ電圧Vdataとの差に相当する電圧がゲートソース間電圧Vgsとなる。このゲートソース間電圧Vgsの大きさに応じた駆動電流がトランジスタT1のドレインソース間を流れる。そして、トランジスタT3がオン状態になっていれば駆動電流に基づいて有機EL素子OLED(R)が発光し、トランジスタT4がオン状態になっていれば駆動電流に基づいて有機EL素子OLED(G)が発光し、トランジスタT5がオン状態になっていれば駆動電流に基づいて有機EL素子OLED(B)が発光する。

20

30

【0103】

<5.3 第3の変形例>

上記実施形態においては、動作モードが休止駆動モードであるときに選択状態とされるエミッション線EMは、第1～第3エミッション線EM1～EM3のうち第1エミッション線EM1で固定されていた。この場合、例えば図1における画素回路PIX1では、時間の経過とともに、トランジスタT3の劣化の程度がトランジスタT4、T5の劣化の程度よりも大きくなり、また、有機EL素子OLED(R)の劣化の程度が有機EL素子OLED(G)、OLED(B)の劣化の程度よりも大きくなる。そこで、本変形例においては、画素回路内でトランジスタの劣化や有機EL素子の劣化の程度に偏りが生じるのを防ぐため、動作モードが休止駆動モードであるときに選択状態とされるエミッション線EMが適宜変更される構成となっている。

40

【0104】

本変形例においては、例えば、図30に示すように、エミッションドライバは、時分割駆動モードから休止駆動モードへの切り替えが行われる都度、休止駆動モード中に選択状態にするエミッション線EMを変更する。また、例えば、装置の電源オンの都度、休止駆動モード中に選択状態にするエミッション線EMを変更するようにしても良い。以上のよ

50

うにして、本変形例によれば、画素回路内でトランジスタの劣化や有機EL素子の劣化の程度に偏りが生じることが防止される。

【0105】

<5. 4 第4の変形例>

上記実施形態においては、各画素回路40には3個の有機EL素子OLED(R)、OLED(G)、およびOLED(B)が含まれ、時分割駆動モードの際には1フレーム期間が3つのサブフレームに分割されていた。しかしながら、本発明はこれに限定されない。図31に示すように、各画素回路48に4個の有機EL素子OLED(R)、OLED(G)、OLED(B)、およびOLED(W)が含まれ、時分割駆動モードの際に1フレーム期間が4つのサブフレームに分割される場合にも、本発明を適用することができる。なお、有機EL素子OLED(W)は白色光を発する電気光学素子として機能する。

10

【0106】

図31に示すように、本変形例においては、各画素回路48には、有機EL素子OLED(W)への駆動電流の供給を制御して発光の制御を行う発光制御トランジスタとしてトランジスタT6が設けられている。また、第1～第3エミッション線EM1～EM3に加えて第4エミッション線EM4が表示部に配設されている。

【0107】

本変形例においては、走査信号線SLが延びる方向に並んで配置されている4つの画素回路48が1つのグループとされる。列の数はmであるので、各行につき $(m/4)$ 個のグループが形成される。そして、動作モードが休止駆動モードであるときには、各グループに含まれる4つの画素回路48によって1個の画素が形成される。

20

【0108】

図32は、本変形例において、4つの画素回路PIX1～PIX4に含まれるトランジスタT3～T6のゲート端子と第1～第4エミッション線EM1～EM4との接続関係について説明するための図である。各画素回路に着目すると、トランジスタT3～T6のゲート端子は互いに異なるエミッション線EMに接続されている。また、4つの画素回路PIX1～PIX4と第1～第4エミッション線EM1～EM4とに着目したとき、各エミッション線EMは、4つの画素回路PIX1～PIX4において互いに異なる発光色の有機EL素子OLEDに対応する発光制御トランジスタのゲート端子に接続されている。

【0109】

以上のような構成において上記実施形態と同様に周辺ドライバを動作させることによって、各画素回路48に4個の有機EL素子OLED(R)、OLED(G)、OLED(B)、およびOLED(W)が含まれる構成の有機EL表示装置においても、従来よりも消費電力を低減することが可能となる。

30

【0110】

なお、上記第1の変形例と同様にして、休止駆動モードの際、データ線DLが延びる方向に連続するk行に対応する $k \times 4$ 個の画素回路によって1つの画素が形成されるようにしても良い。更に一般化すると、連続するk行(kは2以上の整数)に対応するk個のグループに含まれる $k \times j$ 個(jは3以上の整数)の画素回路によって1つの画素が形成されるようにしても良い。この場合、動作モードが時分割駆動モードであるときに表示部に表示される画像の $(k \times j)$ 分の1の解像度の静止画像が表示部に表示される。

40

【0111】

<6. その他>

本発明は、上述の実施形態および変形例に限定されるものではなく、本発明の趣旨を逸脱しない範囲で種々変形して実施することができる。例えば、上述の実施形態および変形例においては有機EL表示装置を例に挙げて説明したが、電流で駆動される自発光型表示素子を備えた表示装置であれば、有機EL表示装置以外の表示装置にも本発明を適用することができる。

【0112】

また、上述の実施形態および変形例では、画素回路40、46、および48(図8、図

50

28, および図31を参照)内のトランジスタとしてnチャネル型のトランジスタを使用しているが、pチャネル型のトランジスタを使用しても良い。

【符号の説明】

【0113】

1, 2…有機EL表示装置

7…有機ELパネル

40, 46, 48…画素回路

45, 47…駆動電流制御部

100…表示制御回路

110…動作モード切替制御回路

10

120…解像度切替制御回路

130…ソース制御回路

140…ゲート制御回路

200…ソースドライバ

300…ゲートドライバ

401～403…第1～第3エミッションドライバ

500, 501…表示部

T1…駆動トランジスタ

T2…入力トランジスタ

T3～T6…発光制御トランジスタ

20

T7…参照電圧供給制御トランジスタ

Cst…コンデンサ

OLED(R)…赤色用の有機EL素子(電気光学素子)

OLED(G)…緑色用の有機EL素子(電気光学素子)

OLED(B)…青色用の有機EL素子(電気光学素子)

DL, DL(1)～DL(m)…データ線

SL, SL(1)～SL(n)…走査信号線

EM…エミッション線

EM1, EM1(1)～EM1(n)…第1エミッション線

EM2, EM2(1)～EM2(n)…第2エミッション線

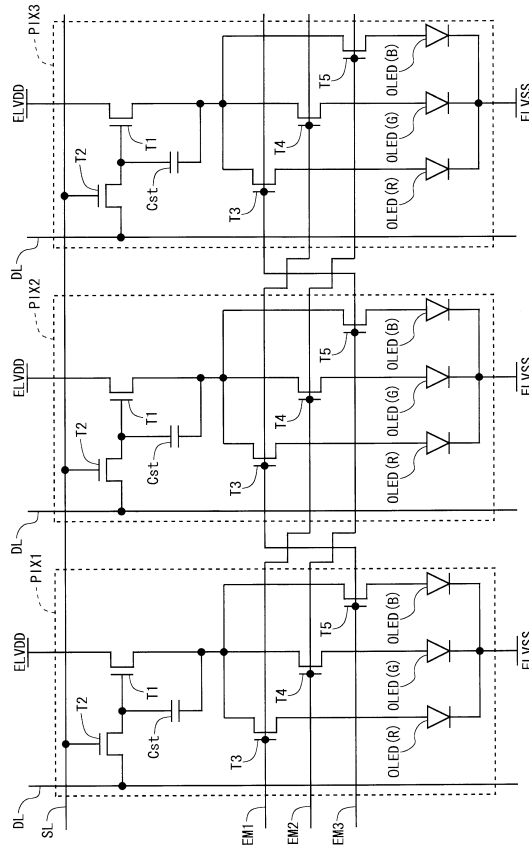
30

EM3, EM3(1)～EM3(n)…第3エミッション線

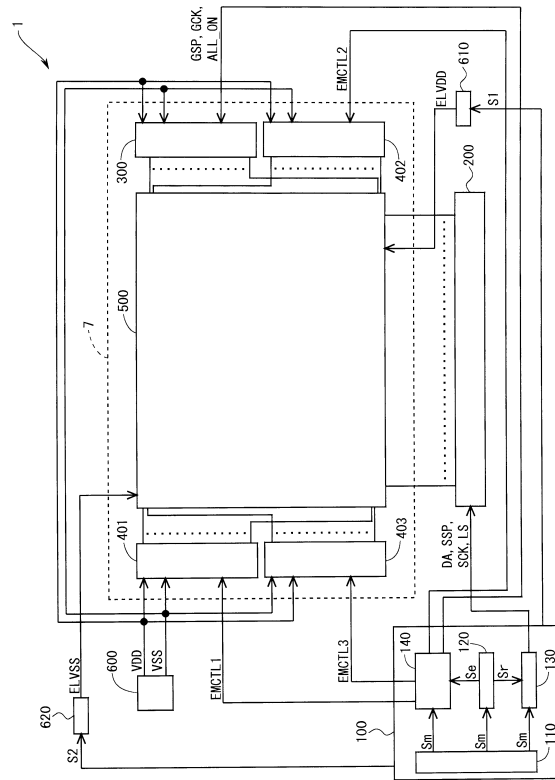
ELVDD…ハイレベル電源電圧、ハイレベル電源線

ELVSS…ローレベル電源電圧、ローレベル電源線

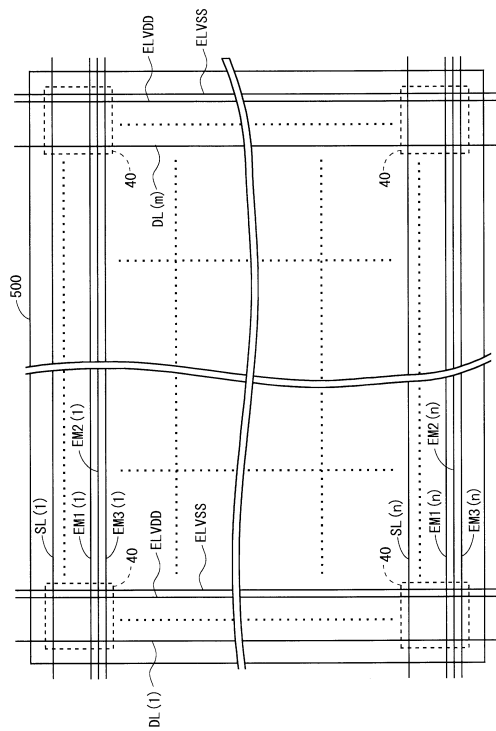
【図 1】



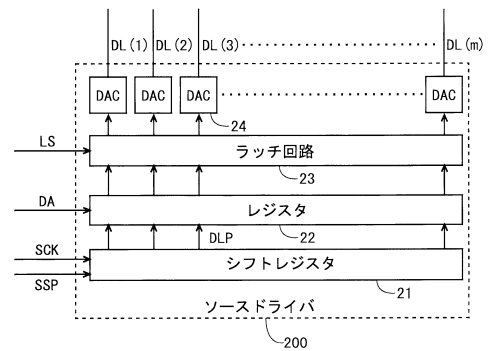
【図 2】



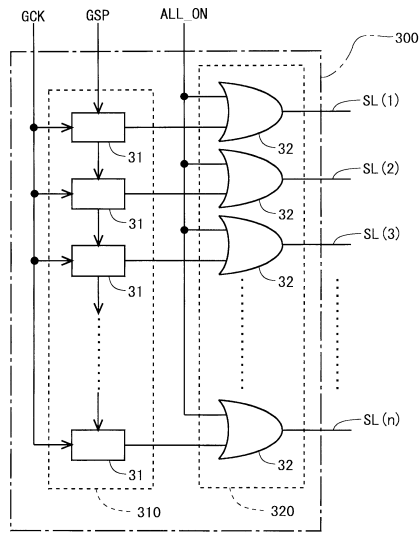
【図 3】



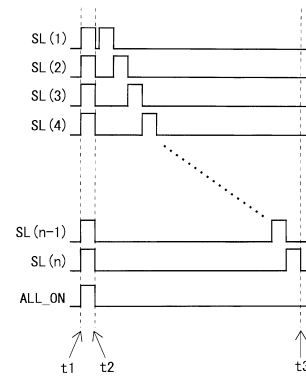
【図 4】



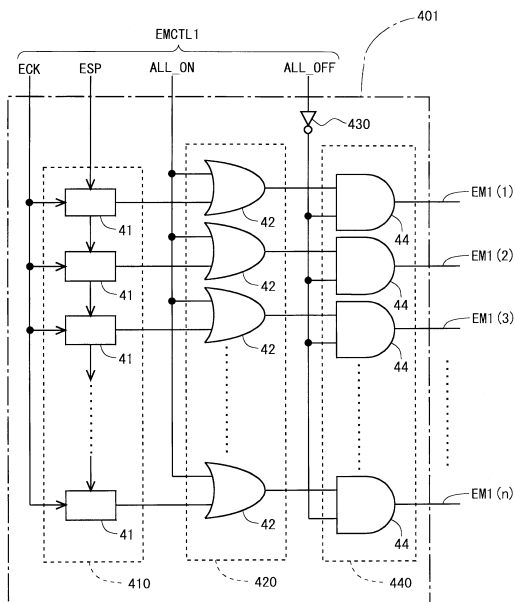
【図 5】



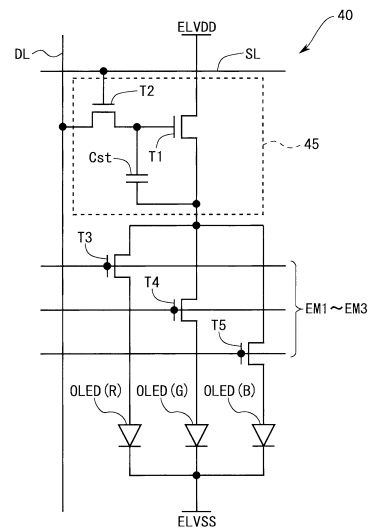
【図 6】



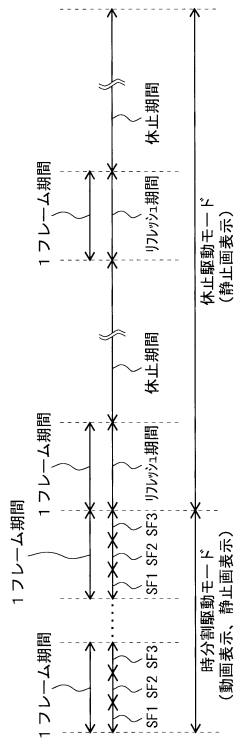
【図 7】



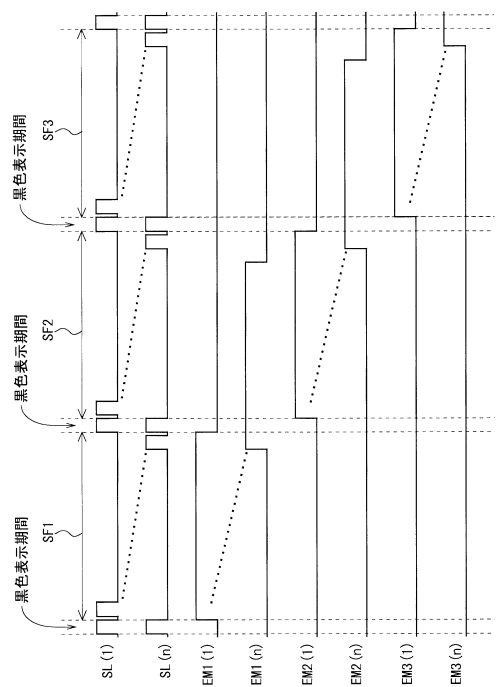
【図 8】



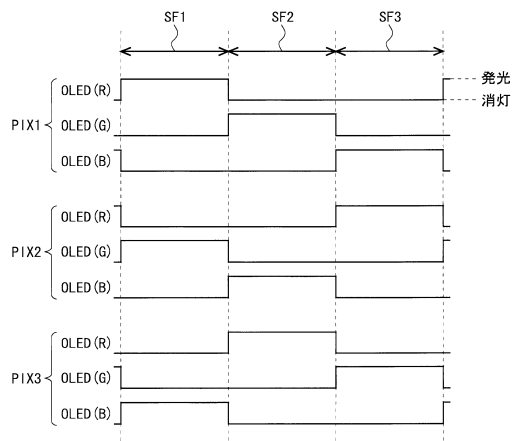
【図 9】



【図 10】



【図 11】



【図 13】

G		B	R	
G		B	R	
G		B	R	

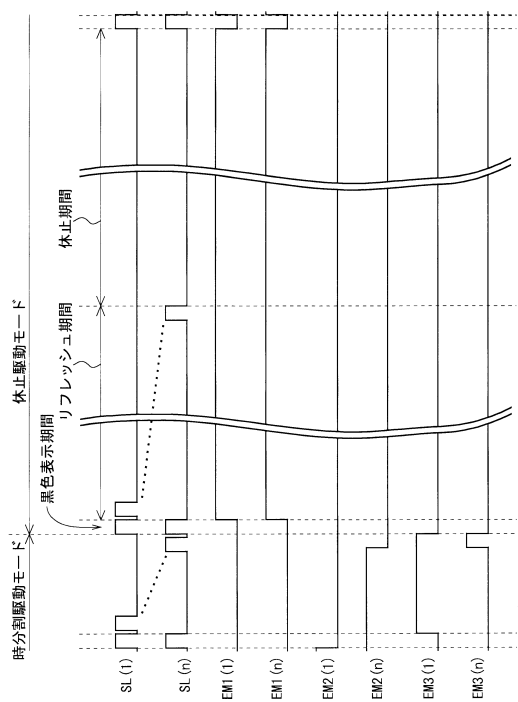
【図 14】

	B	R		G
	B	R		G
	B	R		G

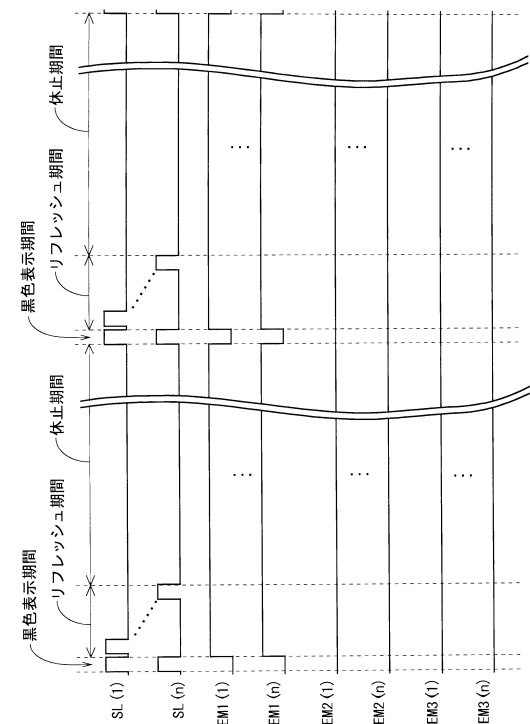
【図 12】

R		G		B
R		G		B
R		G		B

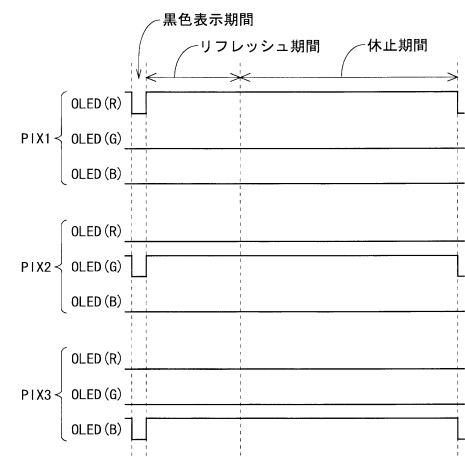
【図 15】



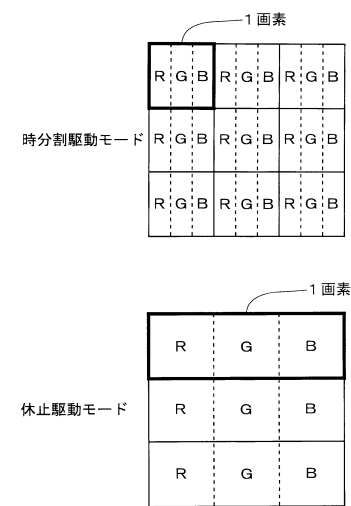
【図 16】



【図 17】



【図 18】



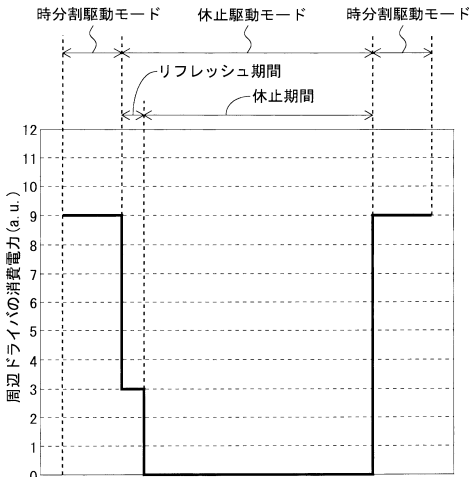
【図 1 9】

	16.6ms		1s	
	黒色表示期間	リフレッシュ期間	休止期間	黒色表示期間
P I X 1	全て消灯	R 発光	R 発光	全て消灯
P I X 2	全て消灯	G 発光	G 発光	全て消灯
P I X 3	全て消灯	B 発光	B 発光	全て消灯
ELVDD	ON	ON	ON	ON
ELVSS	ON	ON	ON	ON
ソースドライバ	OFF	ON	OFF	OFF
ゲートドライバ (走査動作)	OFF	ON	OFF	OFF
エミッションドライバ (走査動作)	OFF	ON	OFF	OFF
EM 1	非選択状態	選択状態	選択状態	非選択状態
EM 2	非選択状態	非選択状態	非選択状態	非選択状態
EM 3	非選択状態	非選択状態	非選択状態	非選択状態

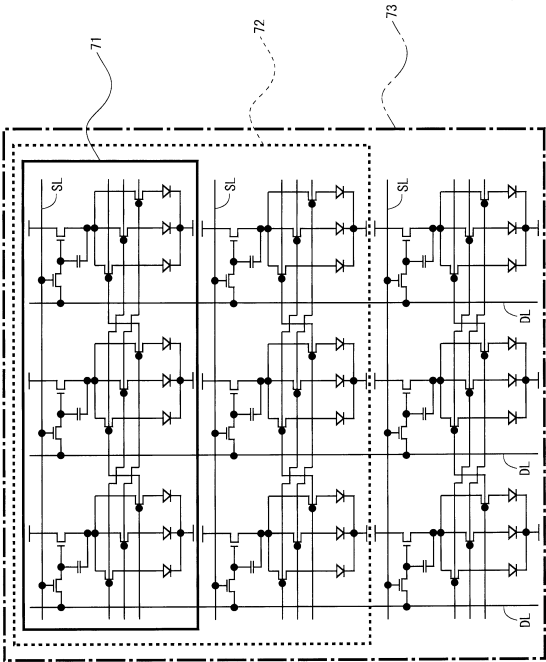
【図 2 1】

ドライバ	時分割駆動		休止駆動 (休止期間)	
	駆動周波数(Hz)	消費電力(W)	駆動周波数(Hz)	消費電力(W)
ゲートドライバ	$3 \times f_1$	$3 \times C_1(V_1)^2 f_1$	0	0
第 1 エミッションドライバ	$3 \times f_2$	$3 \times C_2(V_2)^2 f_2$	0	直流電流成分のみ
第 2 エミッションドライバ	$3 \times f_3$	$3 \times C_3(V_3)^2 f_3$	0	0
第 3 エミッションドライバ	$3 \times f_4$	$3 \times C_4(V_4)^2 f_4$	0	0
ソースドライバ	$3 \times f_5$	$3 \times C_5(V_5)^2 f_5$	0	0

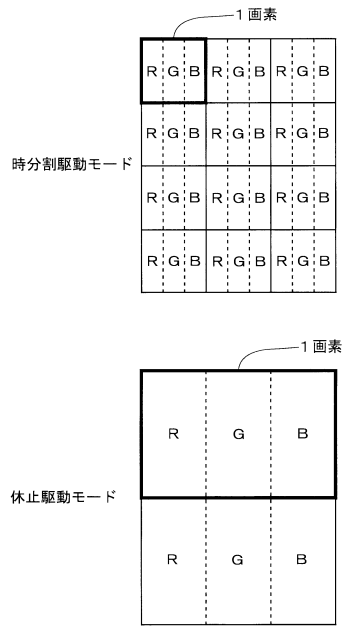
【図 2 0】



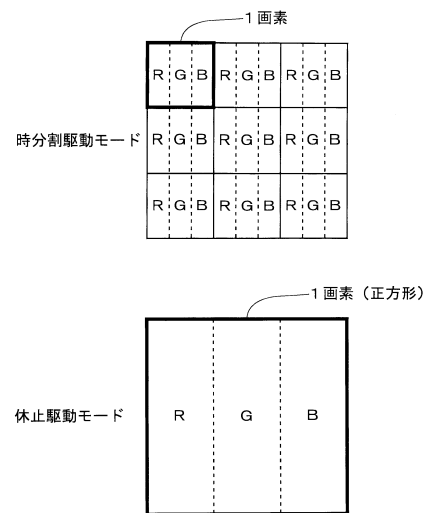
【図 2 2】



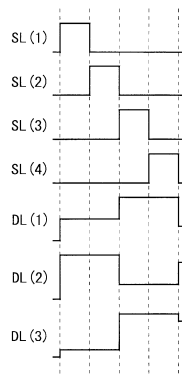
【図 2 3】



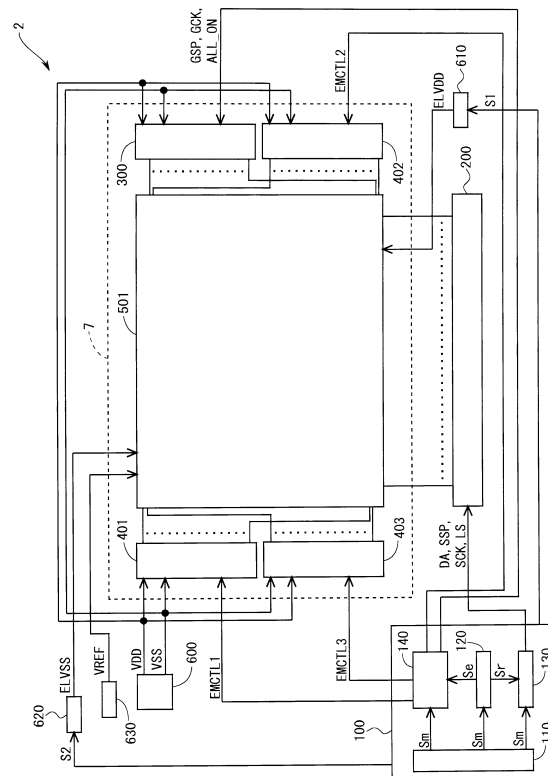
【図 2 4】



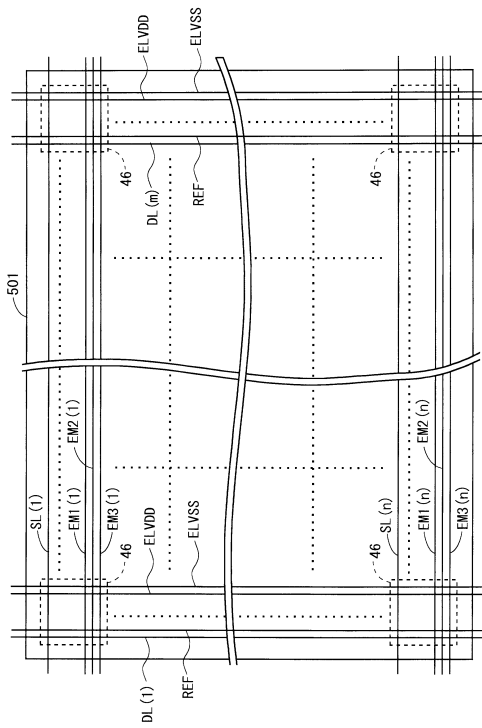
【図 2 5】



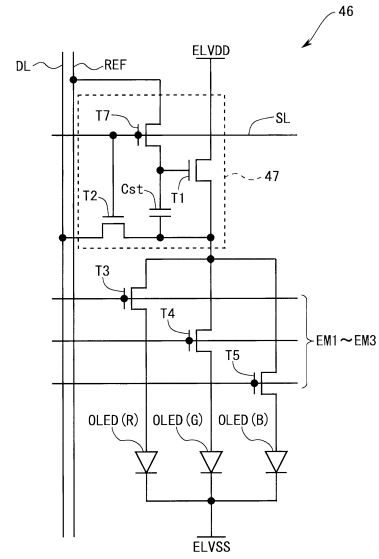
【図 2 6】



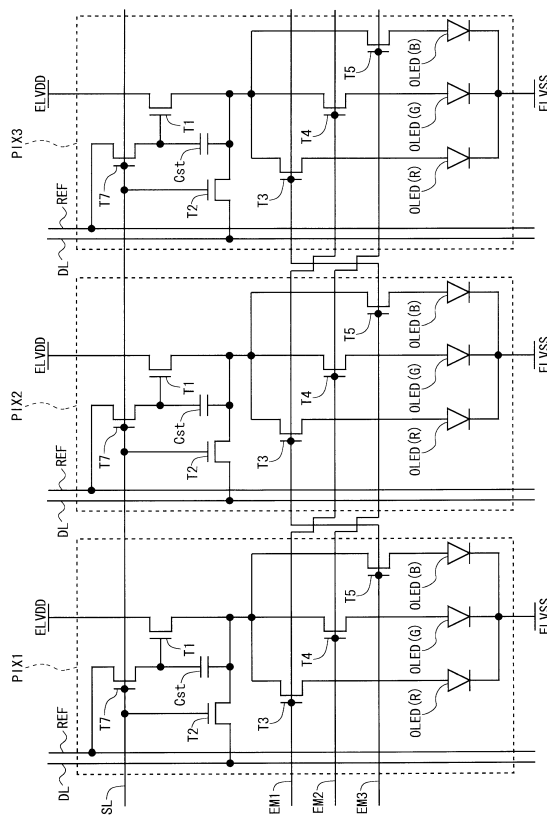
【図 27】



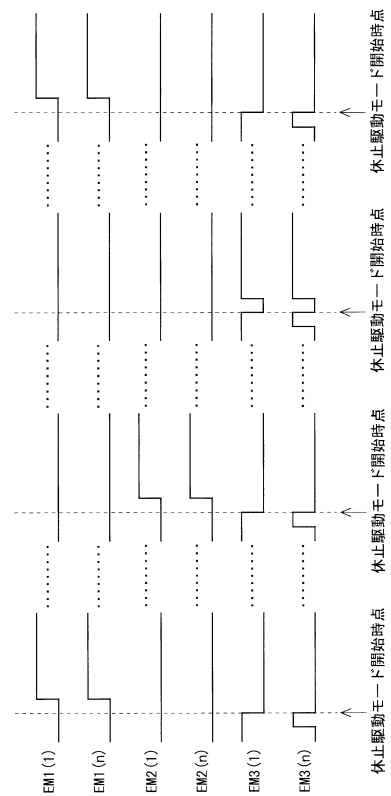
【図 28】



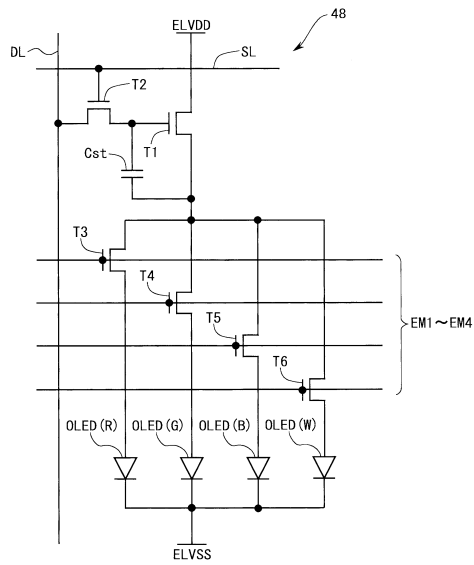
【図 29】



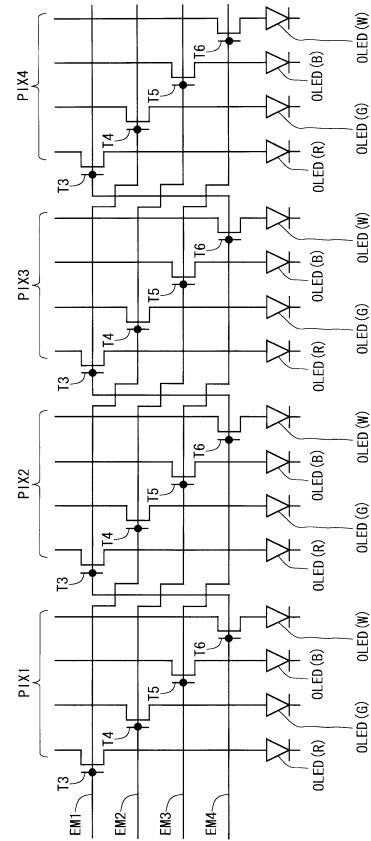
【図 30】



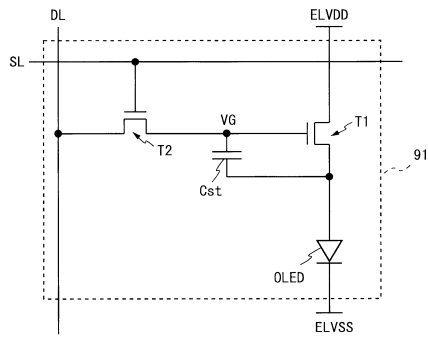
【図 3 1】



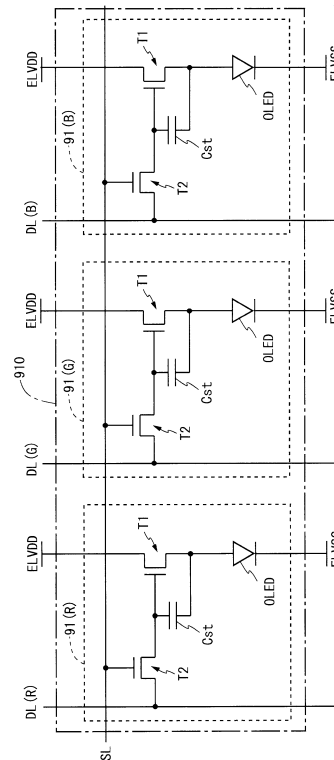
【図 3 2】



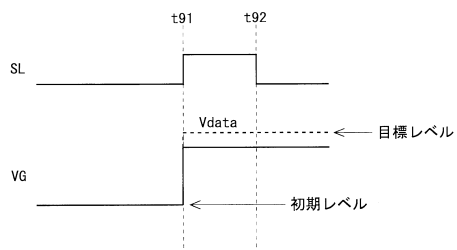
【図 3 3】



【図 3 5】



【図 3 4】



フロントページの続き

(51)Int.Cl.		F I		
H01L 51/50	(2006.01)	G09G	3/20	650C
		G09G	3/20	621M
		G09G	3/20	621K
		G09G	3/20	680G
		G09G	3/20	660U
		G09F	9/30	365
		G09F	9/302	C
		H05B	33/14	A

(72)発明者 野口 登
 大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
 (72)発明者 岸 宣孝
 大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

審査官 西島 篤宏

(56)参考文献 特開2005-266770 (JP, A)
 特開2012-018386 (JP, A)
 特開2006-084758 (JP, A)
 特開2009-134014 (JP, A)
 特開2002-175045 (JP, A)

(58)調査した分野(Int.Cl., DB名)
 G09G 3/00 - 3/38
 G09F 9/30
 H01L 27/32
 H01L 51/50

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	JP6076468B2	公开(公告)日	2017-02-08
申请号	JP2015509947	申请日	2014-02-20
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	小原将紀 野口登 岸宣孝		
发明人	小原 将紀 野口 登 岸 宣孝		
IPC分类号	G09G3/3233 G09G3/20 G09F9/30 H01L27/32 G09F9/302 H01L51/50		
CPC分类号	G09G3/3233 G09G3/2022 G09G3/2025 G09G3/3208 G09G3/3225 G09G3/3258 G09G3/3266 G09G2300/0443 G09G2300/0452 G09G2300/0804 G09G2300/0814 G09G2300/0842 G09G2300/0861 G09G2310/0235 G09G2310/0286 G09G2330/021 G09G2340/0407 G09G2370/08 H01L29/7869		
FI分类号	G09G3/3233 G09G3/20.611.A G09G3/20.670.J G09G3/20.641.E G09G3/20.611.B G09G3/20.650.C G09G3/20.621.M G09G3/20.621.K G09G3/20.680.G G09G3/20.660.U G09F9/30.365 G09F9/302.C H05B33/14.A		
代理人(译)	岛田彰 川原贤治 川本悟		
优先权	2013076856 2013-04-02 JP		
其他公开文献	JPWO2014162792A1		
外部链接	Espacenet		

摘要(译)

在具有由电流驱动并采用时分驱动的自发光显示元件的显示装置中，与传统显示装置相比，降低了功耗。 每个发射线（EM1〜EM3）是对应于扫描信号线（SL）彼此在三个像素电路被布置在方向上延伸的（PIX1〜PIX3）的有机EL元件的发光色（OLED）不同到发光控制晶体管的栅极端子。在这样的配置中，当如果在图像的内容变化不贯穿的比在多路驱动模式的预定时间段更期间，操作模式被切换到休眠驱动模式。在休眠驱动模式中，由所述发射驱动器的第一发射线仅（EM1）和所选择的状态下，在时分驱动模式下的显示图像的静止图像的分辨率的第三被显示在显示单元上这一点。在停止驱动模式期间的空闲时段中，诸如栅极驱动器的外围驱动器进入休眠状态。

(19) 日本国特許庁 (JP)	(12) 特 許 公 報 (B2)	(11) 特許番号 特許第6076468号 (P6076468)
(45) 発行日 平成29年2月8日 (2017. 2. 8)	(24) 登録日 平成29年1月20日 (2017. 1. 20)	
(51) Int. Cl. G09G 3/3233 (2016. 01) G09G 3/20 (2006. 01) G09F 9/30 (2006. 01) H01L 27/32 (2006. 01) G09F 9/32 (2006. 01)	F 1 G09G 3/3233 G09G 3/20 G09G 3/20 G09G 3/20 G09G 3/20	3/3233 6 1 1 A 6 7 0 1 6 4 1 E 6 1 1 B 請求項の数 15 (全 41 頁) 最終頁に続く
(21) 出願番号 特願2015-509947 (P2015-509947) (86) (22) 出願日 平成26年2月20日 (2014. 2. 20) (86) 国際出願番号 PCT/JP2014/054013 (87) 国際公開番号 W02014/162792 (87) 国際公開日 平成26年10月9日 (2014. 10. 9) 審査請求日 平成27年9月1日 (2015. 9. 1) (31) 優先権主張番号 特願2013-76856 (P2013-76856) (32) 優先日 平成25年4月2日 (2013. 4. 2) (33) 優先権主張国 日本国 (JP)	(73) 特許権者 000005049 シャープ株式会社 大阪府堺市堺区匠町 1 番地 (74) 代理人 弁理士 島田 明宏 100104695 (74) 代理人 弁理士 川原 健児 100121348 (74) 代理人 弁理士 奥田 邦廣 100114247 (74) 代理人 弁理士 奥田 邦廣 100148459 弁理士 河本 悟 (72) 発明者 小原 将紀 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内	最終頁に続く
(54) 【発明の名称】 表示装置およびその駆動方法		