

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4161373号
(P4161373)

(45) 発行日 平成20年10月8日(2008.10.8)

(24) 登録日 平成20年8月1日(2008.8.1)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 K
G09G 3/20 (2006.01)	G09G 3/30 H
H01L 51/50 (2006.01)	G09G 3/30 J
	G09G 3/20 611H
	G09G 3/20 612U
請求項の数 13 (全 42 頁) 最終頁に続く	

(21) 出願番号 特願2004-237179 (P2004-237179)
 (22) 出願日 平成16年8月17日(2004.8.17)
 (65) 公開番号 特開2006-58352 (P2006-58352A)
 (43) 公開日 平成18年3月2日(2006.3.2)
 審査請求日 平成17年1月18日(2005.1.18)

(73) 特許権者 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号
 (74) 代理人 100096699
 弁理士 鹿嶋 英實
 (72) 発明者 下田 悟
 東京都八王子市石川町2951番地の5
 カシオ計算機株式会
 社 八王子技術センター内
 (72) 発明者 白崎 友之
 東京都八王子市石川町2951番地の5
 カシオ計算機株式会
 社 八王子技術センター内

審査官 一宮 誠

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

表示データに応じた階調信号に基づく電流値を有する駆動電流を生成する発光駆動回路と、前記駆動電流の電流値に応じた輝度階調で発光動作する電流制御型の発光素子と、からなる複数の表示画素が、透明な絶縁性基板上に行方向に延伸して配設された複数の走査ライン及び列方向に延伸して配設された複数のデータラインの各交点近傍に2次元配列された表示パネルを備え、前記各表示画素の前記発光駆動回路に前記階調信号を印加することにより、前記発光素子を前記表示データに応じた輝度階調で発光動作させて、前記表示パネルに所望の画像情報を表示させる表示装置において、

前記表示装置は、

アモルファスシリコン半導体層を用いたトランジスタ構造を有して前記絶縁性基板上に、前記表示パネルに配列された各行の前記表示画素に対応するように前記各走査ラインの一方の端部側に形成された、又は、各列の前記表示画素に対応するように前記各データラインの一方の端部側に形成された、複数の受光素子と、各列又は各行に沿った前記各表示画素の前記発光素子の形成領域と該各表示画素に対応して形成された前記各受光素子の形成領域とを含んで形成されて前記各列又は前記各行の前記各表示画素の前記発光素子から放射された光の一部を対応する前記各受光素子に導光する、透光性を有する材料からなる複数の導波層と、を備えて、前記各表示画素から前記各受光素子までの距離に応じた補正を行って、前記複数の表示画素の各々に特定の階調信号を印加した場合の、前記各表示画素の発光特性に関連する特定量を検出する特定量検出手段と、

前記特定量に基づいて、前記各表示画素の前記発光駆動回路に印加する前記階調信号を補正する補正制御手段と、を具備することを特徴とする表示装置。

【請求項 2】

前記発光駆動回路は、少なくとも、アモルファスシリコン半導体層を用いたトランジスタ構造を有し、前記絶縁性基板上に形成された能動素子を備えて構成されることを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記能動素子と前記受光素子は、少なくとも双方のトランジスタ構造の一部が、共通する薄膜形成層に設けられていることを特徴とする請求項 2 記載の表示装置。

【請求項 4】

前記能動素子と前記受光素子は、同一のチャネル極性からなるトランジスタ構造を有していることを特徴とする請求項 2 又は 3 記載の表示装置。

【請求項 5】

前記補正制御手段は、少なくとも、

前記検出された特定量に基づく検出階調データを保持する記憶手段と、

前記記憶手段に保持された前記検出階調データと、前記表示画素における前記特定の階調信号に対応する前記特定量の初期値に基づく初期階調データとの比較結果に基づいて、前記表示データと前記特定量との関係を前記表示画素の初期状態における関係に近づけるように、前記表示画素に印加する前記階調信号を補正する補正信号を生成する信号補正手段と、

を具備することを特徴とする請求項 1 乃至 4 のいずれかに記載の表示装置。

【請求項 6】

前記受光素子は、前記表示画素に対して、前記特定の階調信号を印加した場合の、前記表示画素における発光輝度を検出することを特徴とする請求項 1 乃至 5 のいずれかに記載の表示装置。

【請求項 7】

前記受光素子は、ダブルゲート型のトランジスタ構造を有するフォトセンサであって、前記特定量検出手段は、少なくとも、前記受光素子に蓄積された電荷を放電して、電荷蓄積状態に設定するリセット制御手段と、前記発光素子からの放射光の一部を受光することにより蓄積された電荷を、前記表示画素における発光輝度に対応する電圧成分として読み出す読み出し制御手段と、を具備することを特徴とする請求項 6 記載の表示装置。

【請求項 8】

前記特定量検出手段は、複数列の前記表示画素を一組として、該一組の前記表示画素の個数に対応する数の前記読み出し制御手段が並列に設けられ、前記一組の前記表示画素ごとに、前記発光素子からの放射光を受光することにより前記受光素子に蓄積された前記電圧成分を、同時並行して読み出すことを特徴とする請求項 1 記載の表示装置。

【請求項 9】

前記表示画素を構成する発光駆動回路は、少なくとも、

前記走査駆動回路から印加される前記走査信号により、前記信号駆動回路から印加される前記階調信号を取り込む選択トランジスタと、前記階調信号に応じた電流値を有する駆動電流を流す発光駆動トランジスタと、前記階調信号に応じた電圧成分を蓄積する保持容量と、を具備することを特徴とする請求項 1 乃至 7 のいずれかに記載の表示装置。

【請求項 10】

前記表示装置は、所定のタイミングで前記表示パネルの各行ごとの前記表示画素に走査信号を順次印加して、選択状態に設定する走査駆動回路と、前記表示データに応じた前記階調信号を生成し、前記選択状態に設定された行の前記表示画素に印加する信号駆動回路と、を具備することを特徴とする請求項 1 乃至 8 のいずれかに記載の表示装置。

【請求項 11】

前記信号駆動回路は、前記表示データに応じた電圧値を有する階調信号電圧を生成する手段を具備し、

10

20

30

40

50

前記発光駆動回路は、前記階調信号電圧に基づいて、前記表示データに応じた電流値を有する駆動電流を前記発光素子に供給して、所定の輝度階調で発光動作させることを特徴とする請求項記載の表示装置。

【請求項 1 2】

前記信号駆動回路は、前記表示データに応じた電流値を有する階調信号電流を生成する手段を具備し、

前記発光駆動回路は、前記階調信号電流に基づいて、前記表示データに応じた電流値を有する駆動電流を前記発光素子に供給して、所定の輝度階調で発光動作させることを特徴とする請求項 1 0 記載の表示装置。

【請求項 1 3】

前記発光素子は、有機エレクトロルミネッセント素子であることを特徴とする請求項 1 乃至 1 2 のいずれかに記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及びその駆動制御方法に関し、特に、表示データに応じた駆動電流を供給することにより所定の輝度階調で発光動作する電流制御型（又は、電流駆動型）の発光素子を、複数配列してなる表示パネル（画素アレイ）を備えた表示装置に関する。

【背景技術】

【0002】

従来、有機エレクトロルミネッセント素子（以下、「有機EL素子」と略記する）や無機エレクトロルミネッセント素子、発光ダイオード（LED）等のように、供給される駆動電流の電流値に応じて所定の輝度階調で発光動作する電流制御型の自己発光素子を具備する表示画素を、2次元配列した表示パネルを備えた発光素子型のディスプレイ（表示装置）が知られている。

【0003】

特に、アクティブマトリクス駆動方式を適用した発光素子型ディスプレイは、携帯情報機器を始め、パーソナルコンピュータやテレビジョン受像器等、様々な電子機器に広く利用されている液晶表示装置（LCD）に比較して、表示応答速度が速く、また、視野角依存性もなく、高輝度・高コントラスト化、表示画質の高精細化等が可能であるとともに、液晶表示装置の場合のように、バックライトを必要としないので、一層の薄型軽量化や低消費電力化が可能である、という極めて優位な特徴を有しており、次世代のディスプレイとして研究開発が盛んに行われている。

【0004】

そして、このような発光素子型ディスプレイにおいては、上述した電流制御型の発光素子を発光制御するための駆動制御機構や制御方法が種々提案されている。例えば、特許文献1や特許文献2等に記載されているように、表示パネルを構成する各表示画素ごとに、上記発光素子に加えて、該発光素子を発光制御するための複数のスイッチング手段からなる駆動回路（発光駆動回路、又は、画素駆動回路）を備えたものが知られている。

【0005】

以下、従来技術における、発光駆動回路を備えた表示画素について簡単に説明する。

図19は、従来技術における発光素子型ディスプレイの要部を示す概略構成図である。図20は、従来技術における発光素子型ディスプレイに適用可能な各表示画素（発光駆動回路及び発光素子）の要部構成例を示す等価回路図である。

【0006】

従来技術におけるアクティブマトリクス型の発光素子型ディスプレイ（有機EL表示装置）は、概略、図19に示すように、行、列方向に配設された複数の走査ライン（選択ライン）SLp及びデータライン（信号ライン）DLpの各交点近傍に、複数の表示画素EMpがマトリクス状に配置された表示パネル110Pと、各走査ラインSLpに接続され

10

20

30

40

50

た走査ドライバ（走査線駆動回路）120Pと、各データラインDLpに接続されたデータドライバ（データ線駆動回路）130Pと、を備え、データドライバ130Pにおいて表示データに応じた階調信号（後述する階調信号電圧Vpix、もしくは、階調信号電流Ipix）を生成して、各データラインDLpを介して各表示画素EMPに供給する構成を有している。

【0007】

ここで、特許文献1等に記載された表示画素EMPは、図20(a)に示すように、ゲート端子が走査ラインSLpに、ソース端子及びドレイン端子がデータラインDLp及び接点N111に各々接続された薄膜トランジスタ(TFT)Tr111と、ゲート端子が接点N111に接続され、ソース端子に接地電位Vgndが印加された薄膜トランジスタTr112と、を備えた発光駆動回路DP1、及び、該発光駆動回路DP1の薄膜トランジスタTr112のドレイン端子にアノード端子が接続され、カソード端子に接地電位Vgndよりも低い低電源電圧Vssが印加された有機EL素子（電流制御型の発光素子）OELを有して構成されている。

10

【0008】

ここで、図20(a)において、CP1は、薄膜トランジスタTr112のゲート-ソース間に形成される寄生容量（保持容量）である。また、薄膜トランジスタTr111は、nチャネル型の電界効果型トランジスタにより構成され、薄膜トランジスタTr112は、pチャネル型の電界効果型トランジスタにより構成されている。

【0009】

そして、このような構成を有する表示画素EMPからなる表示パネル110Pを備えた表示装置においては、まず、走査ドライバ120Pから各行の走査ラインSLpに選択レベル（ハイレベル）の走査信号Vselを順次印加することにより、行ごとの表示画素EMP（発光駆動回路DP1）の薄膜トランジスタTr111がオン動作して、当該表示画素EMPが選択状態に設定される。

20

【0010】

この選択タイミングに同期して、データドライバ130Pにより表示データに応じた電圧値を有する階調信号電圧Vpixを生成して、各列のデータラインDLpに印加することにより、当該階調信号電圧Vpixが各表示画素EMP（発光駆動回路DP1）の薄膜トランジスタTr111を介して、接点N111（すなわち、薄膜トランジスタTr112のゲート端子）に印加される。これにより、薄膜トランジスタTr112が当該階調信号電圧Vpixに応じた導通状態でオン動作して、接地電位Vgndから所定の発光駆動電流が薄膜トランジスタTr112及び有機EL素子OELを介して低電源電圧Vssに流れ、有機EL素子OELが表示データに応じた輝度階調で発光動作する。

30

【0011】

次いで、走査ドライバ120Pから走査ラインSLpに非選択レベル（ローレベル）の走査信号Vselを印加することにより、行ごとの各行の表示画素EMPの薄膜トランジスタTr111がオフ動作して、当該表示画素EMPが非選択状態に設定され、データラインDLpと発光駆動回路DP1とが電氣的に遮断される。このとき、薄膜トランジスタTr112のゲート端子に印加され、寄生容量CP1に保持された電圧に基づいて、薄膜トランジスタTr112は、オン状態を持続することになり、上記選択状態と同様に、接地電位Vgndから所定の発光駆動電流が薄膜トランジスタTr112を介して有機EL素子OELに流れて、発光動作が継続される。この発光動作は、次の表示データに応じた階調信号電圧Vpixが各行の表示画素EMPに印加される（書き込まれる）まで、例えば、1フレーム期間継続するように制御される。

40

【0012】

このような駆動制御方法は、各表示画素EMP（発光駆動回路DP1の薄膜トランジスタTr112のゲート端子）に印加する電圧（階調信号電圧Vpix）を調整することにより、有機EL素子OELに流す発光駆動電流の電流値を制御して、所定の輝度階調で発光動作させていることから、電圧指定方式（又は、電圧印加方式）と呼ばれている。

50

【 0 0 1 3 】

一方、特許文献 2 等に記載された表示画素は、図 2 0 (b) に示すように、相互に並行して配設された一組の走査ライン $S L p 1$ 、 $S L p 2$ (上述した走査ライン $S L p$ に相当する) とデータライン $D L p$ との各交点近傍に、ゲート端子が走査ライン $S L p 1$ に、ソース端子及びドレイン端子がデータライン $D L p$ 及び接点 $N 1 2 1$ に各々接続された薄膜トランジスタ $T r 1 2 1$ と、ゲート端子が走査ライン $S L p 2$ に、ソース端子及びドレイン端子が接点 $N 1 2 1$ 及び接点 $N 1 2 2$ に各々接続された薄膜トランジスタ $T r 1 2 2$ と、ゲート端子が接点 $N 1 2 2$ に、ドレイン端子が接点 $N 1 2 1$ に各々接続され、ソース端子に高電圧 $V d d$ が印加された薄膜トランジスタ $T r 1 2 3$ と、ゲート端子が接点 $N 1 2 2$ に接続され、ソース端子に高電源電圧 $V d d$ が印加された薄膜トランジスタ $T r 1 2 4$ とを備えた発光駆動回路 $D P 2$ 、及び、該発光駆動回路 $D P 2$ の薄膜トランジスタ $T r 1 2 4$ のドレイン端子にアノード端子が接続され、カソード端子に接地電位 $V g n d$ が印加された有機 $E L$ 素子 $O E L$ を有して構成されている。

10

【 0 0 1 4 】

ここで、図 2 0 (b) において、 $C P 2$ は、薄膜トランジスタ $T r 1 2 3$ 及び $T r 1 2 4$ のゲート - ソース間に形成される寄生容量 (保持容量) である。また、薄膜トランジスタ $T r 1 2 1$ は、 n チャネル型の電界効果型トランジスタにより構成され、薄膜トランジスタ $T r 1 2 2$ 乃至 $T r 1 2 4$ は、 p チャネル型の電界効果型トランジスタにより構成されている。

【 0 0 1 5 】

そして、このような構成を有する表示画素 $E M p$ からなる表示パネル $1 1 0 P$ を備えた表示装置においては、まず、走査ドライバ $1 2 0 P$ から各行の走査ライン $S L p 1$ にハイレベルの走査信号 $V s e l 1$ を、走査ライン $S L p 2$ にローレベルの走査信号 $V s e l 2$ を各々印加して行ごとの表示画素 $E M p$ (発光駆動回路 $D P 2$) を選択状態に設定することにより、薄膜トランジスタ $T r 1 2 1$ 、 $T r 1 2 2$ 及び $T r 1 2 3$ がオン動作し、この選択タイミングに同期して、データドライバ $1 3 0 P$ により表示データに応じた電流値を有する階調信号電流 $I p i x$ を生成して、各列のデータライン $D L p$ に印加することにより、当該階調信号電流 $I p i x$ が薄膜トランジスタ $T r 1 2 1$ 及び $T r 1 2 3$ を介して高電圧 $V d d$ に流れる。

20

【 0 0 1 6 】

このとき、薄膜トランジスタ $T r 1 2 2$ により薄膜トランジスタ $T r 1 2 3$ のゲート - ドレイン間が電氣的に短絡されるため、薄膜トランジスタ $T r 1 2 3$ は、飽和領域でオン動作する。これにより、上記階調信号電流 $I p i x$ の電流レベルが薄膜トランジスタ $T r 1 2 3$ により電圧レベルに変換されてゲート - ソース間に所定の電圧が生じる (書込動作) 。

30

【 0 0 1 7 】

この薄膜トランジスタ $T r 1 2 3$ のゲート - ソース間に生じた電圧に応じて薄膜トランジスタ $T r 1 2 4$ がオン動作し、高電源電圧 $V d d$ から所定の発光駆動電流が薄膜トランジスタ $T r 1 2 4$ 及び有機 $E L$ 素子 $O E L$ を介して接地電位 $V g n d$ に流れ、有機 $E L$ 素子 $O E L$ が表示データに応じた輝度階調で発光動作する (発光動作) 。

40

【 0 0 1 8 】

次いで、走査ライン $S L p 2$ にハイレベルの走査信号 $V s e l 2$ を印加すると、薄膜トランジスタ $T r 1 2 2$ がオフ動作することにより、薄膜トランジスタ $T r 1 2 3$ のゲート - ソース間に生じた電圧が寄生容量 $C P 2$ により保持され、次に、走査ライン $S L p 1$ にローレベルの走査信号 $V s e l 1$ を印加すると、薄膜トランジスタ $T r 1 2 1$ がオフ動作することにより、データライン $D L p$ と発光駆動回路 $D P 2$ とが電氣的に遮断される。これにより、上記寄生容量 $C P 2$ に保持された電圧に基づく電位差により、薄膜トランジスタ $T r 1 2 4$ が継続してオン動作し、高電源電圧 $V d d$ から所定の発光駆動電流が薄膜トランジスタ $T r 1 2 4$ 及び有機 $E L$ 素子 $O E L$ を介して接地電位に流れ、有機 $E L$ 素子 $O E L$ の発光動作が継続される。この発光動作は、次の表示データに応じた階調信号電流 $I p i x$ が各表

50

示画素 E M p に書き込まれるまで、例えば、1 フレーム期間継続するように制御される。

【 0 0 1 9 】

このような駆動制御方法は、各表示画素 E M p (発光駆動回路 D P 2 の薄膜トランジスタ T r 1 2 3 のソース - ドレイン間) に供給する電流 (階調信号電流 I p i x) に応じて、寄生容量 (保持容量) C P 2 に保持される電圧を調整することにより、有機 E L 素子 O E L に流す発光駆動電流の電流値を制御して、所定の輝度階調で発光動作させていることから、電流指定方式又は電流印加方式と呼ばれている。

【 0 0 2 0 】

【特許文献 1】特開 2 0 0 2 - 1 5 6 9 2 3 号公報 (第 3 頁 ~ 第 4 頁、図 1、図 2)

【特許文献 2】特開 2 0 0 1 - 1 4 7 6 5 9 号公報 (第 7 頁 ~ 第 8 頁、図 1)

10

【発明の開示】

【発明が解決しようとする課題】

【 0 0 2 1 】

しかしながら、従来技術に示したような発光駆動回路を表示画素に備えた表示装置においては、以下に示すような問題を有していた。

すなわち、図 2 0 (a) に示したような電圧指定方式を採用した発光駆動回路 D P 1 を備えた表示画素 E M p においては、各表示画素 E M p に印加される階調信号電圧 V p i x に応じて、有機 E L 素子 O E L に流れる発光駆動電流の電流値を制御する構成を有しているため、発光駆動回路 D P 1 を構成する薄膜トランジスタ T r 1 1 1 及び T r 1 1 2 の素子特性 (チャネル抵抗等) や有機 E L 素子 O E L の素子特性 (抵抗等) が、周囲の温度等の外部環境や使用時間等に依存してバラツキや変動 (劣化) を生じた場合には、有機 E L 素子 O E L に供給される発光駆動電流の電流値が変化することになるため、長期間にわたり安定的に所望の発光特性 (所定の輝度階調での発光動作) を実現することが困難になるとい

20

【 0 0 2 2 】

また、表示画質の高精細化を図るために、表示パネル 1 1 0 P を構成する各表示画素 E M p を微細化すると、発光駆動回路 D P 1 を構成する薄膜トランジスタ T r 1 1 1 及び T r 1 1 2 の素子特性のバラツキが大きくなるため、適正な階調制御が実現できなくなり、各表示画素 E M p の表示特性にバラツキが生じて画質の劣化を招くという問題を有していた。

30

【 0 0 2 3 】

一方、図 2 0 (b) に示したような電流指定方式を採用した発光駆動回路 D P 2 を備えた表示画素 E M p においては、各表示画素 E M p に供給される階調信号電流 I p i x の電流レベルを電圧レベルに変換する薄膜トランジスタ T r 1 2 3 (電流 / 電圧変換用トランジスタ)、及び、有機 E L 素子 O E L に所定の電流値の駆動電流を供給する薄膜トランジスタ T r 1 2 4 (発光駆動トランジスタ) により、有機 E L 素子 O E L に供給する発光駆動電流の電流値を制御する構成を有しているので、上記電圧指定方式を採用した発光駆動回路 D P 1 (図 2 0 (a)) に比較して、各薄膜トランジスタ T r 1 2 3、T r 1 2 4 の動作特性のバラツキや劣化の影響をある程度抑制することができるという利点を有している。

40

【 0 0 2 4 】

しかしながら、上述したような発光駆動回路 D P 2 を構成する各薄膜トランジスタ T r 1 2 1 ~ T r 1 2 4 や有機 E L 素子 O E L における、外的環境の変化や経時変化に伴う素子特性の劣化の影響を完全に抑制できるものではなく、特に、有機 E L 素子 O E L の素子特性が変化 (例えば、高抵抗化) した場合には、有機 E L 素子 O E L に供給される発光駆動電流の電流値が変化することになるため、依然として、長期間にわたり安定的に所望の発光特性を実現することが困難であるという問題を有していた。

【 0 0 2 5 】

そこで、本発明は、上述した種々の問題点に鑑み、外的環境の変化や経時変化による各表示画素の発光特性の劣化やバラツキが生じた場合であっても、発光素子を表示データに

50

応じた適切な輝度階調で発光動作させることができ、長期間にわたり画像情報を良好に表示することができる表示装置を提供することを目的とする。

【課題を解決するための手段】

【0026】

請求項1記載の発明は、表示データに応じた階調信号に基づく電流値を有する駆動電流を生成する発光駆動回路と、前記駆動電流の電流値に応じた輝度階調で発光動作する電流制御型の発光素子と、からなる複数の表示画素が、透明な絶縁性基板上行方向に延伸して配設された複数の走査ライン及び列方向に延伸して配設された複数のデータラインの各交点近傍に2次元配列された表示パネルを備え、前記各表示画素の前記発光駆動回路に前記階調信号を印加することにより、前記発光素子を前記表示データに応じた輝度階調で発光動作させて、前記表示パネルに所望の画像情報を表示させる表示装置において、前記表示装置は、アモルファスシリコン半導体層を用いたトランジスタ構造を有して前記絶縁性基板上に、前記表示パネルに配列された各行の前記表示画素に対応するように前記各走査ラインの一方の端部側に形成された、又は、各列の前記表示画素に対応するように前記各データラインの一方の端部側に形成された、複数の受光素子と、各列又は各行に沿った前記各表示画素の前記発光素子の形成領域と該各表示画素に対応して形成された前記各受光素子の形成領域とを含んで形成され、前記各列又は前記各行の前記各表示画素の前記発光素子から放射された光の一部を対応する前記各受光素子に導光する、透光性を有する材料からなる複数の導波層と、を備えて、前記各表示画素から前記各受光素子までの距離に応じた補正を行って、前記複数の表示画素の各々に特定の階調信号を印加した場合の、前記各表示画素の発光特性に関連する特定量を検出する特定量検出手段と、前記特定量に基づいて、前記各表示画素の前記発光駆動回路に印加する前記階調信号を補正する補正制御手段と、を具備することを特徴とする。

10

20

【0027】

請求項2記載の発明は、請求項1記載の表示装置において、前記発光駆動回路は、少なくとも、アモルファスシリコン半導体層を用いたトランジスタ構造を有し、前記絶縁性基板上に形成された能動素子を備えて構成されることを特徴とする。

請求項3記載の発明は、請求項2記載の表示装置において、前記能動素子と前記受光素子は、少なくとも双方のトランジスタ構造の一部が、共通する薄膜形成層に設けられていることを特徴とする。

30

請求項4記載の発明は、請求項2又は3記載の表示装置において、前記能動素子と前記受光素子は、同一のチャンネル極性からなるトランジスタ構造を有していることを特徴とする。

【0028】

請求項5記載の発明は、請求項1乃至4のいずれかに記載の表示装置において、前記補正制御手段は、少なくとも、前記検出された特定量に基づく検出階調データを保持する記憶手段と、前記記憶手段に保持された前記検出階調データと、前記表示画素における前記特定の階調信号に対応する前記特定量の初期値に基づく初期階調データとの比較結果に基づいて、前記表示データと前記特定量との関係を前記表示画素の初期状態における関係に近づけるように、前記表示画素に印加する前記階調信号を補正する補正信号を生成する信号補正手段と、を具備することを特徴とする。

40

【0029】

請求項6記載の発明は、請求項1乃至5のいずれかに記載の表示装置において、前記受光素子は、前記表示画素に対して、前記特定の階調信号を印加した場合の、前記表示画素における発光輝度を検出することを特徴とする。

請求項7記載の発明は、請求項6記載の表示装置において、前記受光素子は、ダブルゲート型のトランジスタ構造を有するフォトセンサであって、前記特定量検出手段は、少なくとも、前記受光素子に蓄積された電荷を放電して、電荷蓄積状態に設定するリセット制御手段と、前記発光素子からの放射光の一部を受光することにより蓄積された電荷を、前記表示画素における発光輝度に対応する電圧成分として読み出す読み出し制御手段と、を

50

具備することを特徴とする。

【0031】

請求項8記載の発明は、請求項1記載の表示装置において、前記特定量検出手段は、複数列の前記表示画素を一組として、該一組の前記表示画素の個数に対応する数の前記読み出し制御手段が並列に設けられ、前記一組の前記表示画素ごとに、前記発光素子からの放射光を受光することにより前記受光素子に蓄積された前記電圧成分を、同時並行して読み出すことを特徴とする。

【0032】

請求項9記載の発明は、請求項1乃至8のいずれかに記載の表示装置において、前記表示画素を構成する発光駆動回路は、少なくとも、前記走査駆動回路から印加される前記走査信号により、前記信号駆動回路から印加される前記階調信号を取り込む選択トランジスタと、前記階調信号に応じた電流値を有する駆動電流を流す発光駆動トランジスタと、前記階調信号に応じた電圧成分を蓄積する保持容量と、を具備することを特徴とする。

10

【0033】

請求項10記載の発明は、請求項1乃至9のいずれかに記載の表示装置において、前記表示装置は、所定のタイミングで前記表示パネルの各行ごとの前記表示画素に走査信号を順次印加して、選択状態に設定する走査駆動回路と、前記表示データに応じた前記階調信号を生成し、前記選択状態に設定された行の前記表示画素に印加する信号駆動回路と、を具備することを特徴とする。

【0034】

20

請求項11記載の発明は、請求項10記載の表示装置において、前記信号駆動回路は、前記表示データに応じた電圧値を有する階調信号電圧を生成する手段を具備し、前記発光駆動回路は、前記階調信号電圧に基づいて、前記表示データに応じた電流値を有する駆動電流を前記発光素子に供給して、所定の輝度階調で発光動作させることを特徴とする。

【0035】

請求項12記載の発明は、請求項10記載の表示装置において、前記信号駆動回路は、前記表示データに応じた電流値を有する階調信号電流を生成する手段を具備し、前記発光駆動回路は、前記階調信号電流に基づいて、前記表示データに応じた電流値を有する駆動電流を前記発光素子に供給して、所定の輝度階調で発光動作させることを特徴とする。

請求項13記載の発明は、請求項1乃至12のいずれかに記載の表示装置において、前記発光素子は、有機エレクトロルミネッセント素子であることを特徴とする。

30

【発明の効果】

【0045】

すなわち、本発明に係る表示装置は、表示データに応じた階調信号（階調信号電圧、又は、階調信号電流）を各表示画素に印加することにより、該表示画素を構成する電流制御型の発光素子（例えば、有機EL素子）を所定の輝度階調で発光動作させて、所望の画像情報を表示パネルに表示する表示装置において、アモルファスシリコン半導体層を用いたトランジスタ構造を有する受光素子を備えて、表示画素（発光素子）の発光特性に関連する特定量を検出する特定量検出手段を備えることにより、表示パネルへの電源投入時、あるいは、表示パネルへの電源投入後の、所定時間以上経過後のタイミングで、各表示画素に特定の階調信号（輝度検出用データに応じた階調信号電圧又は階調信号電流；例えば、最高階調電圧又は最高階調電流）を印加した場合の、表示画素の発光特性に関連する特定量として、該発光素子の発光輝度を受光素子により測定し、その検出電圧をデジタル変換して検出階調データとして保持する特定量検出動作を実行するように構成されている。

40

【0046】

そして、通常の画像表示動作の際には、上記特定量検出手段により検出された特定量（保持された検出階調データ）に基づいて、各表示画素に印加する階調信号を補正する補正制御手段を備えることにより、各表示画素（発光素子）における検出階調データと、該表示画素の初期特性における特定の信号電圧に対応する発光輝度に基づく初期階調データと、を比較し、該比較結果に応じて各表示画素ごとの補正值（デジタル値）を生成し、各表

50

示画素ごとの表示データを該補正值に基づいて補正して、補正信号（補正後データ）として信号駆動回路（データドライバ）に供給して、各表示画素に印加する階調信号（階調信号電圧の電圧値、又は、階調信号電流の電流値）を補正するデータ補正動作を実行するように構成されている。

【0047】

これによれば、表示画素の発光特性に関連した特定量（特定の階調信号を印加した場合の発光素子の発光輝度）に基づいて、供給される表示データに対する表示画素（発光素子）の発光輝度が常に初期の発光輝度に近似するように、当該表示データを補正することができるので、各表示画素（発光素子）の発光特性に、当該表示画素を構成する能動素子（発光駆動回路を構成する薄膜トランジスタ）や発光素子の素子特性の経時変化やバラツキに起因する劣化や変動が生じた場合であっても、表示データに対して適宜補正された階調信号を各表示画素に印加して、各発光素子を初期状態に近似する発光輝度で発光動作させることができ、長期にわたって画像情報を良好かつ安定した画質で表示することができる。

10

【0048】

ここで、本発明に係る表示装置においては、特に、表示画素として、階調信号に応じた電流値を有する駆動電流（発光駆動電流）を発光素子に流すとともに、該階調信号に応じた電圧成分を蓄積する発光駆動回路を備えた構成を有し、該発光駆動回路は、少なくとも、アモルファスシリコン半導体層を用いたトランジスタ構造を有する能動素子（薄膜トランジスタ）を備えて構成され、能動素子及び受光素子がともに、例えば同一のチャンネル極性を有するアモルファスシリコン半導体層を用いて、表示パネルを構成する絶縁性基板（ガラス基板）上に形成され、少なくとも双方のトランジスタ構造の一部が、共通する薄膜形成層に設けられている。

20

【0049】

これによれば、受光素子（ダブルゲート型フォトセンサ）と発光駆動回路を構成する各能動素子（薄膜トランジスタ）とを、製造プロセスを一部共通化して同時に形成することができるので、製造プロセスを短縮することができるとともに、既に製造技術が確立されたアモルファスシリコン半導体製造プロセスを適用して、動作特性の安定した受光素子及び発光駆動回路を備えた表示パネルを比較的安価に製造することができる。

【0050】

また、上記特定量検出手段に設けられる受光素子は、表示パネルを構成する行（走査ライン）ごと、又は、列（データライン）ごとに配列された複数の表示画素ごとに対応して、絶縁性基板上の各データラインの一方の端部側、又は、前記各走査ラインの一方の端部側に複数個配置され、各列又は各行に沿った前記各表示画素の前記発光素子の形成領域と該各表示画素に対応して形成された前記各受光素子の形成領域とを含んで形成されて前記各列又は前記各行の前記各表示画素の前記発光素子から放射された光の一部を対応する前記各受光素子に導光する、透光性を有する材料からなる複数の導波層を備えて、各受光素子が各導波層を介して各光素子から放射された光の一部を受光するように構成されている。

30

【0051】

このような構成によれば、表示パネルに配置される複数の表示画素に対して、大幅に少ない数の受光素子によって構成することができて、装置規模の縮小や製造コストの低減、受光素子の駆動制御の簡素化を図ることができる。

40

【0052】

さらに、上記特定量検出手段（ドレインドライバ）及び補正制御手段は、各表示画素から得られた特定量（発光輝度に応じた電圧成分）を読み出して保持する構成として、単一の読み出し制御手段により、各表示画素からの特定量を順次取り込んで、記憶手段に格納するものであってもよいし、並列に複数設けられた読み出し制御手段により、複数列の表示画素を一組として、該一組の複数の表示画素ごとに特定量を同時並行して取り込んで、記憶手段に格納するものであってもよい。このような構成によれば、前者では、各表示画素からの特定量の取り込み動作を比較的簡易な制御方法により実現でき、一方、後者では

50

、複数の表示画素からの特定量を並列的に取り込むことができるので、当該取り込み動作に要する時間を大幅に短縮することができる。

【発明を実施するための最良の形態】

【0053】

以下、本発明に係る表示装置について、実施の形態を示して詳しく説明する。

<第1の実施形態>

<表示装置>

まず、本発明に係る表示装置の概略構成について、図面を参照して説明する。

【0054】

10

図1は、本発明に係る表示装置の第1の実施形態を示す全体ブロック図であり、図2は、本実施形態に係る表示装置の要部構成を示す概略構成図である。また、図3は、本実施形態に係る表示装置に適用されるデータドライバの要部構成例を示すブロック図である。なお、以下の説明においては、表示パネルを構成する表示画素として、有機EL素子を発光素子として備えた構成を示すが、本発明に係る表示装置はこれに限るものではなく、供給される発光駆動電流（駆動電流）の電流値に応じた輝度階調で発光動作する電流制御型の発光素子であれば、例えば、発光ダイオード等の他の発光素子であっても良好に適用することができる。

【0055】

図1、図2に示すように、本実施形態に係る表示装置100Aは、概略、相互に直交するように配設された複数の走査ラインSL1、SL2、・・・（以下、「走査ラインSL」と総称する）と複数のデータラインDL1、DL2、・・・（以下、「データラインDL」と総称する）との各交点近傍に、少なくとも発光駆動回路DCA及び有機EL素子（電流制御型の発光素子）OELを備えた複数の表示画素EMAが配列された表示パネル110Aと、該表示パネル110Aの各走査ラインSLに接続され、各走査ラインSLに所定のタイミングで順次選択レベル（ハイレベル）の走査信号Vsel1、Vsel2、・・・（以下、「走査信号Vsel」と総称する）を印加することにより、行ごとの表示画素EMA群を選択状態に設定する走査ドライバ（走査駆動回路）120Aと、表示パネル110Aの各データラインDLに接続され、表示データ（具体的には、後述する補正後データ）に基づく階調信号電圧Vpix1、Vpix2、・・・（以下、「階調信号電圧Vpix」と総称する；階調信号）を生成して、各データラインDLに印加するデータドライバ（信号駆動回路）130Aと、所定のタイミングで各表示画素EMAに設けられた有機EL素子OELの発光特性に関連する特定量（発光輝度）を検出するための受光素子（フォトセンサ）PSを駆動制御するトップゲートドライバ（リセット制御手段）140A、ボトムゲートドライバ150A及びドレンドライバ（読み出し制御手段）160Aと、ドレンドライバ160Aから出力される各表示画素EMAごとに検出された特定量に応じた検出データに基づいて、当該表示画素EMA（有機EL素子OEL）の発光特性を一定の状態に維持するように、データドライバ130Aに供給される表示データを補正する補正制御回路（補正制御手段）170Aと、少なくとも、走査ドライバ120A及びデータドライバ130A、補正制御回路170Aの各動作状態を制御して、表示パネル110Aにおける所定の画像表示動作（発光状態）を実行するための走査制御信号及びデータ制御信号、補正制御信号、並びに、トップゲートドライバ140A、ボトムゲートドライバ150A及びドレンドライバ160Aの各動作状態を制御して、各表示画素EMA（有機EL素子OEL）の発光特性に関連する特定量を検出する特定量検出動作を実行するためのセンサ制御信号を生成して出力するシステムコントローラ180と、表示装置100Aの外部から供給される映像信号に基づいて、デジタル信号からなる表示データを生成して、上記補正制御回路170Aを介してデータドライバ130Aに供給するとともに、該表示データを表示パネル110Aに画像表示するためのタイミング信号（システムクロック等）を抽出、又は、生成してシステムコントローラ180に供給する表示信号生成回路190と、を備えて構成されている。

20

30

40

50

【0056】

なお、本実施形態においては単一のシステムコントローラ180により、上記走査制御信号、信号制御信号及び補正制御信号を生成して、各々、走査ドライバ120A、データドライバ130A及び補正制御回路170Aに供給して画像表示動作を制御するとともに、上記センサ制御信号を生成して、各々、トップゲートドライバ140、ボトムゲートドライバ150及びドレインドライバ160に供給して特定量検出動作を制御する構成を示したが、本発明はこれに限定されるものではなく、例えば、画像表示動作を制御するための走査制御信号、信号制御信号及び補正制御信号を生成する構成と、特定量検出動作を制御するためのセンサ制御信号を生成する構成を別個に設けるようにしてもよい。

【0057】

以下、上記各構成について説明する。

(表示パネル110A)

本実施形態に係る表示装置に適用可能な表示パネル110Aは、例えば、図2に示すように、相互に直交するように配設された走査ラインSL及びデータラインDLに加え、各データラインDLに並列に配設された電源ラインVL1、VL2、・・・(以下、「電源ラインVL」と総称する)とを備え、走査ラインSLと、データラインDL(及び電源ラインVL)との各交点に、上述した従来技術に示した発光駆動回路(図20(a)参照)と同様に、電圧指定方式に対応した回路構成を有する発光駆動回路DCA、及び、発光素子としての有機EL素子OELを備えた表示画素EMAが接続された構成を有している。

【0058】

本実施形態に適用される表示画素EMAは、具体的には、図2に示すように、ゲート端子が走査ラインSLに、ソース端子及びドレイン端子がデータラインDL及び接点N11に各々接続されたnチャンネル型の薄膜トランジスタ(能動素子、選択トランジスタ)Tr11と、ゲート端子が接点N11に、ソース端子が電源ラインVLを介して高電源電圧Vddに接続されたnチャンネル型の薄膜トランジスタ(能動素子、発光駆動トランジスタ)Tr12と、を備えた発光駆動回路DCA、及び、アノード端子が該発光駆動回路DCAの薄膜トランジスタTr12のドレイン端子に接続され、カソード端子が接地電位(Vgnd)に接続された有機EL素子OELを有して構成されている。なお、図2に示した発光駆動回路DCAにおいて、Caは薄膜トランジスタTr12のゲート-ソース間に形成される寄生容量(保持容量)、又は、該ゲート-ソース間に付加的に設けられた補助容量である。

【0059】

また、本実施形態においては、図2に示すように、各表示画素EMAに、有機EL素子OELの発光特性に関連する特定量(すなわち、有機EL素子OELの発光輝度)を測定するための受光素子(フォトセンサ)PSが、有機EL素子OELと同一の絶縁性基板上に近接して個別に設けられた構成を有している。各受光素子PSは、具体的には後述するように、ダブルゲート型の薄膜トランジスタ構造を有するフォトセンサ(以下、「ダブルゲート型フォトセンサ」と記す)であって、該ダブルゲート型フォトセンサのトップゲート端子TGが、表示パネル110Aの行方向に配設されたトップゲートラインTL(TL1、TL2、・・・)を介して、各行ごとにトップゲートドライバ140Aに共通に接続され、ボトムゲート端子BGが、トップゲートラインTLに並行に、行方向に配設されたボトムゲートラインBL(BL1、BL2、・・・)を介して、各行ごとにボトムゲートドライバ150Aに共通に接続され、ドレイン端子Dが、表示パネル110Aの列方向に配設されたドレインラインLd(Ld1、Ld2、・・・)を介して、各列ごとにドレインドライバ160Aに共通に接続され、ソース端子Sが、ソースラインLsを介して接地電位Vgndに共通に接続された構成を有している。なお、受光素子PSに適用されるダブルゲート型フォトセンサの具体的な素子構造及び駆動制御方法については、詳しく後述する。

【0060】

このような構成を有する表示画素EMAにおいては、所定のタイミングで走査ドライバ

10

20

30

40

50

120Aから走査ラインSLを介して走査信号Vselが印加されるとともに、データドライバ130AからデータラインDLを介して階調信号電圧Vpixが印加されることにより、発光駆動回路DCAにおいて有機EL素子OELに流れる発光駆動電流が制御され、該有機EL素子OELの発光動作及び発光時の輝度階調が制御される。

【0061】

また、各表示画素EMAに設けられた受光素子PSにより検出される有機EL素子OELの特定量（ドレインドライバ160から出力される発光輝度に応じた検出データ）に基づいて、後述する補正制御回路170Aによりデータドライバ130Aに供給する表示データ（デジタルデータ）を補正することにより、データドライバ130Aから各表示画素EMAに印加される階調信号電圧Vpixを補正して、各表示画素EMAにおいて発光駆動回路DCAから有機EL素子OELに供給される発光駆動電流が、該有機EL素子OELの発光特性に応じた電流値を有するように補正される。具体的な画像表示動作及びデータ補正動作については後述する。

10

【0062】

ここで、実施形態においては、表示画素EMAを構成する発光駆動回路DCAとして、従来技術に示した構成と異なり、nチャネル型の（単一のチャネル極性を有する）アモルファスシリコン半導体層を用いた薄膜トランジスタTr11、Tr12のみを適用した回路構成を有している。このような回路構成によれば、単結晶シリコンプロセスやポリシリコンプロセスに比較して、既に製造技術が確立されたアモルファスシリコン半導体製造プロセスを適用して、動作特性の安定した薄膜トランジスタを備えた発光駆動回路を比較的安価に製造することができ、表示画素における発光特性のバラツキを抑制することができる。

20

【0063】

また、本発明に適用可能な発光駆動回路は、上述したようなnチャネル型の薄膜トランジスタを2個備えた回路構成に限定されるものではなく、少なくとも、表示画素（発光駆動回路）を走査信号に基づいて選択状態に設定する選択トランジスタと、該選択状態において印加される階調信号電圧に基づいて、表示データ（厳密には、補正後データ）に基づく所定の発光駆動電流を生成して発光素子に供給する発光駆動トランジスタと、を備えているものであれば、他の回路構成を有するものであってもよい。

【0064】

（走査ドライバ120A）

走査ドライバ120Aは、システムコントローラ180から供給される走査制御信号に基づいて、各走査ラインSLに選択レベル（ハイレベル）の走査信号Vselを順次印加することにより、各行ごとの表示画素EMA群を選択状態に設定し、データドライバ130AによりデータラインDLを介して印加される表示データ（補正後データ）に応じた階調信号電圧Vpixの、発光駆動回路DCAへの書き込みを行うように制御する。

30

【0065】

ここで、走査ドライバ120Aは、具体的には、例えば、図2に示すように、後述するシステムコントローラ180から供給される走査制御信号（例えば、図示を省略した走査クロック信号及び走査スタート信号）に基づいて、各行の走査ラインSLに対応するシフト信号を順次出力するシフトレジスタ回路121と、該シフトレジスタ回路121から出力される各シフト信号を所定の信号レベル（選択レベルであるハイレベル）に変換して、走査制御信号（例えば、図示を省略した出力制御信号）に基づく所定のタイミングで、各走査ラインSLに走査信号Vselとして出力する出力回路122と、を備えた構成を有している。

40

【0066】

（データドライバ130A）

データドライバ130Aは、システムコントローラ180から供給されるデータ制御信号に基づいて、後述する表示信号生成回路190から出力され、補正制御回路170Aを介して供給されるデジタル信号からなる表示データ（補正後データ）を所定のタイミング

50

で取り込んで保持し、該表示データに対応するアナログ信号電圧を生成して、階調信号電圧 V_{pix} として各データライン DL に印加する。

【0067】

ここで、データドライバ 130A は、具体的には、例えば、図 3 に示すように、システムコントローラ 180 から供給されるデータ制御信号（シフトクロック信号 CLK、サンプリングスタート信号 STR）に基づいて、順次シフト信号を出力するシフトレジスタ回路 131 と、該シフト信号の入力タイミングに基づいて、表示信号生成回路 190 から補正制御回路 170A を介して供給される 1 行分の表示データ（補正後データ）を順次取り込むデータレジスタ回路 132 と、データ制御信号（データラッチ信号 STB）に基づいて、データレジスタ回路 132 により取り込まれた 1 行分の表示データを一括保持するデータラッチ回路 133 と、階調基準電圧 $V_0 \sim V_P$ に基づいて、上記保持された表示データを所定のアナログ信号電圧に変換する D/A コンバータ 134 と、データ制御信号（出力イネブル信号 OE）に基づくタイミングで、当該アナログ信号電圧を階調信号電圧 V_{pix} として、各データライン DL に印加する出力回路 135 と、を有して構成されている。

10

【0068】

このようなデータドライバ 130A により、表示信号生成回路 190 から補正制御回路 170A を介して供給される、デジタル信号からなる補正後データに対応した階調信号電圧（アナログ信号電圧） V_{pix} が生成され、上記走査ドライバ 120A により各行の表示画素 EMA 群が選択状態に設定されるタイミングで、各データライン DL に一括して、もしくは、順次出力される。

20

【0069】

（補正制御回路 170A）

補正制御回路 170A は、例えば、図 2 に示すように、各表示画素 EMA（有機 EL 素子 OEL）における発光特性に関連する特定量、具体的には、特定の階調レベルに対応した階調信号電圧（特定の階調信号）を印加した状態における有機 EL 素子 OEL の発光輝度を、各受光素子 PS により電圧成分（検出電圧）として検出することにより、後述するドレインドライバ 160A から各表示画素 EMA ごとに順次出力される検出データが入力される増幅器（アンプ）AMP と、該増幅器 AMP により所定の信号レベルに増幅された上記検出データを、アナログ - デジタル変換処理してデジタル階調データに変換するアナログ - デジタル変換器（以下、「A/D コンバータ」と略記する）ADC と、各表示画素 EMA ごとの上記デジタル階調データ（検出階調データ）を順次取り込んで、一時的に記憶するバッファメモリ等からなる記憶部（記憶手段）BM と、表示信号生成回路 190 とデータドライバ 130A との間に設けられ、後述する特定量検出動作により取得され、上記記憶部 BM に記憶された各表示画素 EMA（有機 EL 素子 OEL）ごとのデジタル階調データと予め記憶された各表示画素 EMA の初期の発光輝度に基づくデジタル階調データ（初期階調データ）とを比較して補正值を生成し、表示信号生成回路 190 から供給される表示データ（デジタル信号）に対して、該補正值に基づいて、上記特定の階調レベルの表示データにおける発光輝度が常に初期の発光輝度に等しくなる方向に補正処理を行い、該補正された表示データを補正後データとしてデータドライバ 130A に供給する比較補正部（信号補正手段）CMR と、を有して構成されている。

30

40

【0070】

ここで、これらの構成からなる補正制御回路 170A は、後述するシステムコントローラ 180 から出力される補正制御信号に基づいて、動作状態（少なくとも、各表示画素 EMA において検出された発光輝度に基づく検出データを取り込み保持し、特定の階調レベルの表示データにおける発光輝度を、初期の発光輝度に等しくなる方向に補正処理するための補正值を生成する階調データ補正動作を実行するか否か）が制御される。なお、各表示画素 EMA の初期の発光輝度に基づくデジタル階調データは、例えば、工場出荷時等の時点で、記憶部 BM に記憶されるものであってもよいし、また、これに限らず、記憶部 BM とは別の記憶部に記憶されるものであってもよい。

50

【 0 0 7 1 】

(システムコントローラ 1 8 0)

システムコントローラ 1 8 0 は、走査ドライバ 1 2 0 A 及びデータドライバ 1 3 0 A、補正制御回路 1 7 0 A の各々に対して、動作状態を制御する走査制御信号及びデータ制御信号、補正制御信号を出力することにより、各ドライバ及び制御回路を所定のタイミングで動作させて、表示信号生成回路 1 9 0 から出力される表示データを所定の補正值に基づいて補正処理するとともに、走査信号 V_{sel} 及び階調信号電圧 V_{pix} を生成させ、各走査ライン S_L 及びデータライン D_L に印加して各表示画素 E_{MA} における発光動作を連続的に実行させて、所定の映像信号に基づく画像情報を表示パネル 1 1 0 A に表示させる制御を行う。

10

【 0 0 7 2 】

また、システムコントローラ 1 8 0 は、トップゲートドライバ 1 4 0 A 及びボトムゲートドライバ 1 5 0 A、ドレインドライバ 1 6 0 A の各々に対して、動作状態を制御するセンサ制御信号（後述するトップゲート制御信号 t_g 、ボトムゲート制御信号 b_g 、ドレイン制御信号 p_g 等）を出力することにより、各ドライバを所定のタイミングで動作させて、特定の階調レベルで発光動作する各表示画素 E_{MA} （有機 E_L 素子 OEL ）の発光輝度を受光素子 PS により検出して、各表示画素 E_{MA} ごとに検出データとして、順次上記補正制御回路 1 7 0 A に出力する制御を行う。

【 0 0 7 3 】

(表示信号生成回路 1 9 0)

表示信号生成回路 1 9 0 は、例えば、表示装置 1 0 0 A の外部から供給される映像信号から輝度階調信号成分を抽出して、表示パネル 1 1 0 A の 1 行分の表示画素 E_{MA} ごとに、該輝度階調信号成分をデジタル信号からなる表示データとして、上記補正制御回路 1 7 0 A を介してデータドライバ 1 3 0 A のデータレジスタ回路 1 3 2 に供給する。ここで、上記映像信号が、テレビ放送信号（コンポジット映像信号）のように、画像情報の表示タイミングを規定するタイミング信号成分を含む場合には、表示信号生成回路 1 9 0 は、図 1 に示すように、上記輝度階調信号成分を抽出する機能のほか、タイミング信号成分を抽出してシステムコントローラ 1 8 0 に供給する機能を有するものであってもよい。この場合においては、上記システムコントローラ 1 8 0 は、表示信号生成回路 1 9 0 から供給されるタイミング信号に基づいて、走査ドライバ 1 2 0 A やデータドライバ 1 3 0 A、ト

20

30

【 0 0 7 4 】

なお、表示装置 1 0 0 A の外部から供給される映像信号がデジタル信号により形成され、また、タイミング信号が映像信号とは別に供給されている場合には、当該映像信号（デジタル信号）をそのまま表示データとして、補正制御回路 1 7 0 A を介してデータドライバ 1 3 0 A に供給するとともに、当該タイミング信号を直接システムコントローラ 1 8 0 に供給するようにして、表示信号生成回路 1 9 0 を省略するようにしてもよい。

【 0 0 7 5 】

(特定量検出手段)

次いで、本実施形態に係る表示装置に適用可能な、各表示画素の有機 E_L 素子における発光特性（特定量）を検出するための特定量検出手段（受光素子 PS 及びトップゲートドライバ 1 4 0 A、ボトムゲートドライバ 1 5 0 A、ドレインドライバ 1 6 0 A）について、詳しく説明する。

40

【 0 0 7 6 】

まず、本実施形態に係る表示装置に適用可能な受光素子 PS の素子構造及びその駆動制御方法について詳しく説明する。

図 4 は、本実施形態に係る表示装置に適用される受光素子の具体例を示す断面構成図及び該受光素子の回路記号である。また、図 5 は、本具体例に係る受光素子（ダブルゲート

50

型フォトセンサ)の基本的な駆動制御方法を示すタイミングチャートである。

【0077】

本実施形態に係る表示装置に適用される受光素子(ダブルゲート型フォトセンサ)PSは、概略、図4に示すように、励起光(ここでは、有機EL素子OELからの放射光)の入射により電子-正孔対が生成されるアモルファスシリコン等の半導体層(チャンネル領域)41と、該半導体層41の両端に、各々n⁺シリコンからなる不純物層(オーミックコンタクト層)47、48を介して形成され、クロム、クロム合金、アルミ、アルミ合金等から選択された導電性材料からなり、可視光に対して不透明なソース電極42(ソース端子S)及びドレイン電極43(ドレイン端子D)と、半導体層(チャンネル領域)41の形成領域の上方(図面上方)にブロック絶縁膜(ストップ膜)44及びトップゲート絶縁膜45を介して形成され、酸化スズ膜やITO膜(インジウム-スズ酸化膜)等の透明電極層からなり、可視光に対して透過性を示すトップゲート電極E_{tg}(トップゲート端子TG)と、半導体層41の形成領域の下方(図面下方)にボトムゲート絶縁膜46を介して形成され、クロム、クロム合金、アルミ、アルミ合金等から選択された導電性材料からなり、可視光に対して不透明なボトムゲート電極E_{bg}(ボトムゲート端子BG)と、からなる構成を有し、これらによる積層構造がガラス基板等の透明な絶縁性基板SUB上に形成されている。

10

【0078】

なお、図4(a)において、少なくとも、トップゲート絶縁膜45、ブロック絶縁膜44を構成する絶縁膜、及び、トップゲート電極TG上に設けられる絶縁膜49は、いずれも半導体層41を励起する可視光(有機EL素子OELの放射光)に対して高い透過率を有する材質、例えば、窒化シリコンや酸化シリコン等により構成されている。これにより、図面上方から入射する光のみを検知する構成が実現される。また、図4(a)に示した構成を有する受光素子(ダブルゲート型フォトセンサ)PSは、一般に、図4(b)に示すような等価回路により表される。

20

【0079】

そして、本具体例に係る受光素子(ダブルゲート型フォトセンサ)PSにおける輝度検出動作(特定量検出動作)は、図2に示すように、システムコントローラ180からトップゲートドライバ140A、ボトムゲートドライバ150A、ドライバドライバ160Aの各々にセンサ制御信号として供給される、トップゲート制御信号t_g、ボトムゲート制御信号b_g及びドレイン制御信号p_gの各タイミング信号に基づいて、例えば、図5に示すように、所定の処理動作期間(処理サイクル)に、リセット期間T_{rst}、電荷蓄積期間T_a、プリチャージ期間T_{prch}、読み出し期間T_{read}の各動作期間を設定することにより実現される。

30

【0080】

具体的には、まず、リセット期間T_{rst}においては、トップゲート制御信号t_gに基づいて、図5に示すように、トップゲートドライバ140Aから受光素子(ダブルゲート型フォトセンサ)PSのトップゲート端子TG(トップゲート電極E_{tg})に、例えば、+15Vのハイレベルのトップゲート信号T(リセットパルス)を印加することにより、半導体層41に蓄積されているキャリア(ここでは、正孔)を放出するリセット動作(初期化動作)を実行する。

40

【0081】

次いで、電荷蓄積期間T_aにおいては、トップゲートドライバ140Aからトップゲート端子TGに、例えば、-15Vのローレベルのトップゲート信号T(バイアス電圧)を印加することにより、上記リセット動作を終了し、電荷蓄積動作をスタートする。

ここで、電荷蓄積期間T_aにおいては、当該受光素子PSに対応する表示画素EMAに設けられた有機EL素子OELから放射された光が、図4に示したダブルゲート型フォトセンサの透明な絶縁膜49、透明電極層からなるトップゲート電極E_{tg}、トップゲート絶縁膜45及びブロック絶縁膜44を通過して半導体層(チャンネル領域)41に入射することにより、上記電荷蓄積期間T_a中に当該半導体層41に入射した光量に応じて、半導体

50

層41の入射有効領域(キャリア発生領域)で電子-正孔対が生成され、半導体層41とブロック絶縁膜44との界面近傍(チャンネル領域周辺)にキャリア(正孔)が蓄積される。

【0082】

そして、この電荷蓄積期間 T_a に並行して設定されるプリチャージ期間 T_{prch} においては、ドレイン制御信号(プリチャージ制御信号) pg に基づいて、ドレインドライバ160Aから受光素子PSのドレイン端子D(ドレイン電極43)に、ハイレベルのプリチャージ電圧(プリチャージパルス) V_{pg} を印加することにより、電荷を保持させるプリチャージ動作を実行する。

【0083】

次いで、読み出し期間 T_{read} においては、上記プリチャージ期間 T_{prch} を経過した後、受光素子PSのボトムゲート端子BG(ボトムゲート電極E_{bg})に、例えば、+10Vのハイレベルのボトムゲート信号 B(読み出しパルス)を印加することにより、上記電荷蓄積期間 T_a に半導体層41に蓄積されたキャリア(正孔)に応じた電圧値 V_{rd} を有するドレイン電圧VDが生成される読み出し動作が実行される。

【0084】

ここで、ドレイン電圧VDの変化傾向は、電荷蓄積期間 T_a に蓄積されたキャリアが多い場合(明状態)には、ドレイン電圧VDの電圧値 V_{rd} が急峻に低下する傾向を示し、一方、蓄積されたキャリアが少ない場合(暗状態)には緩やかに低下する傾向を示すので、ドレインドライバ160Aにより、例えば、読み出し期間 T_{read} の開始から所定の時間経過後のドレイン電圧VDの電圧値 V_{rd} を検出することにより、受光素子PSに入射した光の量、すなわち、表示パネル110Aを構成する特定の表示画素EMA(有機EL素子OEL)から放射された光(発光輝度)に対応したドレイン電圧VDを検出電圧として得ることができる。

そして、各表示画素EMA(有機EL素子OEL)ごとに検出されたドレイン電圧(検出電圧)VDは、ドレインドライバ160Aにより、検出データとして補正制御回路170Aに順次出力される。

【0085】

ここで、上述したダブルゲート型フォトセンサを適用した受光素子PSを備えた各表示画素EMAの素子構造について、具体的に説明する。

図6は、本実施形態に係る表示装置に適用される表示画素の素子構造の一例を示す概略断面図である。ここでは、図示の都合上、表示画素EMAを構成する有機EL素子OEL、薄膜トランジスタ(発光駆動トランジスタ)Tr12及び受光素子(ダブルゲート型フォトセンサ)PSのみを示すが、薄膜トランジスタTr11(選択トランジスタ)は薄膜トランジスタTr12と同等の構成を有するとともに、略同一の薄膜形成層に設けられた構成を有しているものとする。また、受光素子PSは、図4に示した受光素子(ダブルゲート型フォトセンサ)PSと同一の素子構造を有するものであるが、図示の都合上、簡略化するとともに、同一の構成については、同一の符号を付して示す。

【0086】

本実施形態に係る表示装置に適用される表示画素EMAの素子構造は、図6に示すように、概略、ガラス基板等の単一の絶縁性基板SUB上の所定の領域に、有機EL素子OEL、薄膜トランジスタTr12(薄膜トランジスタTr13を含む)及び受光素子(ダブルゲート型フォトセンサ)PSの各機能素子が形成されている。例えば、図6に示す素子構造においては、有機EL素子OELの形成領域を中心として、該形成領域の両端部(図面左右側)に薄膜トランジスタTr12と受光素子PSが各々設けられている。

【0087】

ここで、薄膜トランジスタTr12は、絶縁性基板SUB上にゲート電極Eg、ゲート絶縁膜(図示を省略)、半導体層51、ソース電極52及びドレイン電極53を順次積層形成した構成を有し、受光素子(ダブルゲート型フォトセンサ)PSは、図4と同一の素子構造を有している。また、薄膜トランジスタTr12と受光素子PSとは、少なくとも

10

20

30

40

50

、ゲート電極 E_g とボトムゲート電極 E_{bg}、半導体層 5₁、4₁ 相互、ソース電極 5₂、4₂ 及びドレイン電極 5₃、4₃ 相互が、各々同一の薄膜形成層に設けられた構成を有するとともに、上記導電層（電極、半導体層）間に設けられた各絶縁膜（トップゲート絶縁膜 4₅、ボトムゲート絶縁膜 4₆、絶縁膜 4₉）が、薄膜トランジスタ T_r 1₂ と受光素子 P_S 間で相互に共通に用いられるようにされた構成を有している。

【 0 0 8 8 】

すなわち、例えば、薄膜トランジスタ T_r 1₂ のゲート電極 E_g と受光素子（ダブルゲート型フォトセンサ）P_S のボトムゲート電極 E_{bg} は、同一の導電性材料からなる電極形成プロセスにおいて同時に形成され、また、薄膜トランジスタ T_r 1₂ の半導体層 5₁ と受光素子（ダブルゲート型フォトセンサ）P_S の半導体層 4₁ は、同一のアモルファスシリコン半導体製造プロセスにおいて同時に形成され、薄膜トランジスタ T_r 1₂ のソース電極 5₂ 及びドレイン電極 5₃ と受光素子（ダブルゲート型フォトセンサ）P_S のソース電極 4₂ 及びドレイン電極 4₃ は、同一の導電性材料からなる電極形成プロセスにおいて同時に形成される。

10

【 0 0 8 9 】

なお、受光素子（ダブルゲート型フォトセンサ）P_S のトップゲート電極 E_{tg} は、上記各形成プロセスにより薄膜トランジスタ T_r 1₂ の各導電層が形成された後、トップゲート絶縁膜 4₅ を介して独立した電極形成プロセスにより単独で形成される。また、上述したように、トップゲート絶縁膜 4₅、ボトムゲート絶縁膜 4₆、絶縁膜 4₉ は、いずれも、有機 EL 素子 O_E L から放射される光に対して、透明な材料により形成されている。

20

【 0 0 9 0 】

そして、絶縁性基板 S_{UB} 上に、これらの薄膜トランジスタ T_r 1₂（薄膜トランジスタ T_r 1₃ を含む）及び受光素子が形成した後、有機 EL 素子 O_E L のアノード電極 6₁ となる透明電極層、発光層となる有機 EL 層（厳密には、ホール輸送層及び電子輸送性発光層の積層構造から構成される）6₂、及び、カソード電極 6₃ となる反射特性を有する不透明電極層を順次積層形成して、少なくとも、各表示画素 E_{MA} の発光領域から受光素子 P_S の形成領域上に延在するように、有機 EL 素子 O_E L が設けられている。

【 0 0 9 1 】

これにより、有機 EL 素子 O_E L は、図 6 に示すように、各表示画素 E_{MA} の薄膜トランジスタ T_r 1₂ と受光素子 P_S 間の発光領域において、有機 EL 層 6₂ から放射された光 $h\nu$ が、直接、又は、反射特性を有するカソード電極 6₃ で反射して、透明なアノード電極 6₁、及び、透明な絶縁膜（絶縁膜 4₉、トップゲート絶縁膜 4₅、ボトムゲート絶縁膜 4₆）を透過して、図面下方の視野方向に出射されるとともに、受光素子 P_S の形成領域において、当該放射光の一部 $h\nu_s$ が透明なトップゲート電極 E_{tg} を透過して、半導体層（チャンネル領域）4₁ に入射される。したがって、有機 EL 素子 O_E L の発光輝度に対応する光量の光が受光素子 P_S に入射されることにより、ドレインドライバ 1₆ 0_A から、当該発光輝度に対応した検出データ（検出電圧）が補正制御回路 1₇ 0_A に出力される。

30

【 0 0 9 2 】

このような構成を有する表示画素によれば、アモルファスシリコンからなる半導体層を適用した薄膜トランジスタ構造を有する受光素子（ダブルゲート型フォトセンサ）P_S と、発光駆動回路 D_{CA} を構成する各薄膜トランジスタ T_r 1₁、T_r 1₂ とを、製造プロセスを一部共通化して同時に形成することができるので、製造プロセスを短縮することができるとともに、既に製造技術が確立されたアモルファスシリコン半導体製造プロセスを適用して、動作特性の安定した受光素子及び発光駆動回路を備えた表示パネルを比較的安価に製造することができる。これにより、各表示画素（有機 EL 素子）の発光特性のパラッキが抑制されて、良好な表示品質を有する表示装置を実現することができる。

40

【 0 0 9 3 】

< 表示装置の駆動制御方法 >

次に、上述した構成を有する表示装置における駆動制御動作（駆動制御方法）について

50

、図面を参照して具体的に説明する。

図7は、本実施形態に係る表示装置の駆動制御方法に適用される特定量検出動作の一例を示すタイミングチャートであり、図8は、本実施形態に係る表示装置の駆動制御方法に適用される特定量検出動作の他の例を示すタイミングチャートである。ここでは、表示パネルにn行×m列のマトリクス状に複数の表示画素が配列されているものとして説明する。

【0094】

本実施形態に係る表示装置における駆動制御方法は、表示装置100Aの外部から供給される映像信号に基づいて、表示パネル110Aに所望の画像情報を表示する通常の画像表示動作と、該画像表示動作に先立つ、例えば、表示パネル110Aの電源投入時のタイミング、あるいは、画像表示動作が所定時間経過した後の適当なタイミングで、各表示画素の発光特性に関連する特定量（有機EL素子OELの発光輝度）を検出して、デジタル階調データとして保持する特定量検出動作と、上記画像表示動作時に、特定量検出動作により得られたデジタル階調データに基づいて補正值を生成し、表示信号生成回路190からデータドライバ130Aに供給される表示データ（デジタル信号）を補正するデータ補正動作と、を含んでいる。以下、各動作について説明する。なお、特定量検出動作の実行タイミングについては、後述する。

【0095】

（特定量検出動作）

まず、本実施形態に係る特定量検出動作は、少なくとも、システムコントローラ180から、各表示画素EMAにおいて有機EL素子OLEを所定の輝度階調で順次発光動作させるための走査制御信号及びデータ制御信号が走査ドライバ120A及びデータドライバ130Aに供給されるとともに、補正制御回路170Aにおける特定量に基づく検出データの取り込み、デジタル階調データの保持動作を実行するための補正制御信号が供給され、さらに、各表示画素EMAに設けられた受光素子PSにより、各有機EL素子OELの発光輝度の検出動作を実行するためのセンサ制御信号がトップゲートドライバ140A、ボトムゲートドライバ150A及びドレンドライバ160Aに供給されることにより実行される。

【0096】

特定量検出動作においては、図7に示すように、まず、システムコントローラ180から供給される走査制御信号に基づいて、走査ドライバ120Aにより1行目の走査ラインSL1にハイレベルの走査信号Vsel1を印加することにより、1行目の各表示画素EMAの発光駆動回路DCAに設けられた薄膜トランジスタTr11がオン動作して、当該走査信号Vsel1が印加される所定の期間（例えば、1水平走査期間）継続して、当該行の表示画素EMA群が選択状態に設定される。

【0097】

また、このタイミングに同期して、システムコントローラ180から供給されるセンサ制御信号に基づいて、トップゲートドライバ140Aにより1行目のトップゲートラインTL1にハイレベルのトップゲート信号（リセットパルス；リセット信号）T1を印加することにより、1行目の各表示画素EMAに設けられた受光素子（ダブルゲート型フォトセンサ）PSの半導体層に蓄積されたキャリアが放出されて、上述したリセット状態に設定される（リセット動作）。

【0098】

この各受光素子におけるリセット動作（リセット期間Trst）は、トップゲートドライバ140Aにより、ローレベルのトップゲート信号T1を印加することにより終了するとともに、上述した電荷蓄積状態（電荷蓄積期間Ta）に移行する。ここで、上記走査信号Vsel1の印加による1行目の表示画素EMA群の選択動作（又は、1行目の受光素子PSへのリセットパルスの印加によるリセット動作）の開始タイミング、あるいは、1行目の受光素子のリセット動作の終了タイミングに同期して、1行目の特定の表示画素EMA（有機EL素子OEL）において特定の輝度階調で発光動作させることにより、当該表示

10

20

30

40

50

画素 E M A に設けられた受光素子 P S が、該有機 E L 素子 O E L からの光を受光して電荷蓄積動作を実行する。

【 0 0 9 9 】

具体的には、1 行目の表示画素 E M A の選択状態（選択期間）において、1 列目の表示画素に対して、例えば最高階調表示（最高階調レベルでの発光動作）を行い、かつ、他の列の表示画素に対しては、例えば最低階調表示（最適階調レベルでの発光動作；黒表示動作）を行うためのデジタル信号からなるシリアルデータ（表示データ）を、輝度検出用データとしてデータドライバ 1 3 0 A に供給する。

【 0 1 0 0 】

データドライバ 1 3 0 A は、システムコントローラ 1 8 0 から供給されるデータ制御信号に基づくタイミングで、図 7 に示すように、上記輝度検出用データに基づいて、最高階調電圧（M S B）からなる階調信号電圧（特定の信号電圧） V_{pix1} 、及び、最低階調電圧（V gnd）からなる階調信号電圧 $V_{pix2} \sim V_{pixM}$ を生成して、各データライン D L を介して、選択状態に設定された 1 行目の表示画素 E M A 群に一斉に印加する。

【 0 1 0 1 】

これにより、各データライン D L に印加された階調信号電圧 $V_{pix1} \sim V_{pixM}$ が、各表示画素 E M A に設けられた発光駆動回路 D C A の薄膜トランジスタ T r 1 1 を介して、薄膜トランジスタ T r 1 2 のゲート端子に印加されることにより、1 行 1 列目の表示画素の発光駆動回路 D C A に設けられた薄膜トランジスタ T r 1 2 のみが、上記ゲート電圧（すなわち、階調信号電圧 V_{pix1} ）に応じた導通状態でオン動作し、他の列の表示画素の薄膜トランジスタ T r 1 2 がオフ動作する。

【 0 1 0 2 】

したがって、1 行 1 列目の表示画素の発光駆動回路 D C A に設けられた薄膜トランジスタ T r 1 2 においてのみ、高電位電圧 V d d と接地電位 V gnd 間の電位差、及び、階調信号電圧 V_{pix1} の電圧値に応じて、高電位電圧 V d d 側から薄膜トランジスタ T r 1 2 及び有機 E L 素子 O E L を介して接地電位 V gnd に発光駆動電流が流れ、有機 E L 素子 O E L は、最高階調レベルに相当する輝度階調で発光動作し、1 行目の 1 列目以外の表示画素の有機 E L 素子 O E L は非発光状態を維持する。

【 0 1 0 3 】

そして、この 1 行 1 列目の表示画素 E M A において、有機 E L 素子 O E L から放射された最高階調レベルの光の一部（図 6 に示した光 $h \nu$ ）は、該有機 E L 素子 O E L に近接する位置に設けられ、上記所定のタイミングで電荷蓄積状態に移行した受光素子（ダブルゲート型フォトセンサ）P S に入射して、該受光素子の半導体層（チャネル領域）において当該入射光の光量に応じたキャリアが生成、蓄積される。また、発光動作する 1 行 1 列目以外の表示画素 E M A に設けられた受光素子 P S には、当該表示画素 E M A の有機 E L 素子 O E L が発光動作しないため、電荷蓄積状態にあるものの、キャリアの生成、蓄積はほとんど行われない。

【 0 1 0 4 】

ここで、この電荷蓄積動作（電荷蓄積期間 T a）中には、図 5 に示したように、ドレインドライバ 1 6 0 A から当該列（1 列目）のドレインライン L d 1 を介して、ハイレベルのプリチャージ電圧（プリチャージパルス） V_{pg} を印加することにより、当該受光素子 P S のドレイン電極に電荷を保持するプリチャージ動作（プリチャージ期間 T p r c h）が実行される。

【 0 1 0 5 】

次いで、上記受光素子 P S に設定された所定の電荷蓄積期間 T a の経過時点（終了）から、データドライバ 1 3 0 A から 1 行 2 列目の表示画素 E M A に輝度検出用データに基づく階調信号電圧（最高階調電圧） V_{pix2} を印加するまでの期間に、ボトムゲートドライバ 1 5 0 A により、1 行目のボトムゲートライン B L 1 にハイレベルのボトムゲート信号（読み出しパルス；読み出し信号）B 1 を印加することにより、1 行 1 列目の表示画素 E M A に設けられた受光素子 P S の半導体層に蓄積された電荷（有機 E L 素子 O E L の発光

10

20

30

40

50

輝度に対応する電荷量)が、1列目のドレインラインLd1を介してドレイン電圧(検出電圧)としてドレインドライバ160Aに取り込まれる読み出し動作(読み出し期間Tread)が実行される。

【0106】

次いで、1行1列目の受光素子PSにおける上記読み出し期間Treadの終了後、データドライバ130Aにより、各データラインDLを介して1行2列目の表示画素EMAに対してのみ、最高階調電圧(MSB)からなる階調信号電圧(輝度検出用の信号電圧)Vpix2を印加するとともに、他の列の表示画素EMA群に対しては、最低階調電圧(Vgnd)からなる階調信号電圧Vpix1、Vpix3~VpixMを印加して、2列目の表示画素EMAのみを最高階調表示で発光動作させる。

10

【0107】

また、このタイミングに同期して、1行目のトップゲートラインTL1に再度ハイレベルのトップゲート信号(リセットパルス)T1を印加することにより、1行目の各表示画素EMAに設けられた受光素子(ダブルゲート型フォトセンサ)PSが再びリセット状態(リセット動作)に設定され、その後、電荷蓄積状態に移行する。

【0108】

これにより、1行2列目の表示画素EMAにおいて、有機EL素子OELから放射された最高階調レベルの光の一部が、該有機EL素子OELに近接して設けられた受光素子PSに入射して、当該有機EL素子OELの発光輝度に応じたキャリアが生成、蓄積される(電荷蓄積動作)。

20

【0109】

さらに、この電荷蓄積動作(電荷蓄積期間Ta)に並行して、2列目のドレインラインLd2を介してプリチャージ電圧(プリチャージパルス)Vpgを印加することにより、1行2列目の受光素子PSにおいてプリチャージ動作(プリチャージ期間Tprch)が実行される。

【0110】

次いで、上記電荷蓄積期間Taの経過時点(終了)で、2行目のボトムゲートラインBL2にボトムゲート信号(読み出しパルス)B1を印加することにより、1行2列目の表示画素EMAの有機EL素子OELの発光輝度に応じて、受光素子PSに蓄積された電荷量に応じたドレイン電圧が検出電圧としてドレインドライバ160Aに取り込まれる読み出し動作(読み出し期間Tread)が実行される。

30

【0111】

以下、選択状態に設定された行の各列の表示画素EMAに対して、このような特定の輝度階調での発光動作、及び、該発光輝度の検出動作からなる一連の特定量検出動作を、順次繰り返し実行することにより、当該行の各表示画素EMA(有機EL素子OEL)における発光特性に関する特定量(検出電圧)がドレインドライバ160Aに順次取り込まれる。

【0112】

ドレインドライバ160Aに取り込まれた各列の表示画素EMAのドレイン電圧(検出電圧)は、各表示画素EMAからの取り込み動作の度に、あるいは、1行分のドレイン電圧をドレインドライバ160A内に一旦保持した後、次の行の表示画素における特性量検出動作が開始されるまでの適当なタイミングで、検出データとして補正制御回路170Aに随時出力される。

40

【0113】

補正制御回路170Aに順次入力された各表示画素EMAごとの検出データ(検出電圧)は、増幅器AMPにより所定の信号レベルに増幅処理された後、A/DコンバータADCによりデジタル信号に変換されて、記憶部BMの所定の記憶領域にデジタル階調データとして格納される。

【0114】

そして、このような各行ごとの特定量検出動作を、図7に示すように、表示パネル11

50

0 Aを構成する全ての行について順次繰り返し実行することにより、表示パネル110 Aに配列された全ての表示画素EMAにおける発光特性(有機EL素子OELの発光輝度)に基づくデジタル階調データが補正制御回路170 A(記憶部BM)に格納される。

【0115】

なお、本実施形態においては、各表示画素EMAに設けられた受光素子PSのリセット動作を、各表示画素EMA(有機EL素子OEL)の選択、発光動作に同期して、各列の表示画素EMAごとに繰り返し実行する場合について説明したが、本発明はこれに限定されるものではなく、例えば、各列の表示画素EMAの選択、発光動作に先立って繰り返し実行するものであってもよいし、図8に示すように、各列の表示画素EMAの発光動作に先立って、各行ごとに唯1回のみ実行するものであってもよい。

10

【0116】

また、本実施形態においては、輝度検出用データとして最高階調レベルに相当する表示データをデータドライバ130 Aに供給し、これに対応する階調信号電圧Vpixを各表示画素EMAに供給する場合について説明したが、本発明は、これに限定されるものではなく、他の階調レベルに対応した輝度階調で、各表示画素EMAの有機EL素子OELを発光動作させるものであってもよい。

【0117】

さらに、本実施形態においては、特定量検出動作時にデータドライバ130 Aに輝度検出用データを供給する構成を特に限定するものではないが、例えば、補正制御回路170 Aに設けられた記憶部BMの所定の記憶領域に輝度検出用データを予め格納し、適宜読み出すようにしてもよいし、表示信号生成回路190により、あるいは、表示装置100 Aの外部から表示信号生成回路190を介して、輝度検出用データを供給するものであってもよい。

20

【0118】

(特定量検出動作の実行タイミング)

次に、上述した特定量検出動作を実行するタイミングについて説明する。

図9は、本実施形態に係る特定量検出動作の実行タイミングの一例を示すフローチャートである。

【0119】

上述したような特定量検出動作は、例えば、図9に示すように、まず、表示パネル110 Aに電源が投入された直後であって、通常の画像表示動作に先立つタイミングで実行される。この場合、例えば、当該表示パネル110 Aを備えた表示装置100 A(あるいは、該表示装置100 Aを搭載した電子機器等)の使用開始に先立つタイミングで行われることになる。

30

【0120】

また、上記タイミングは、当該表示装置100 A本体への電源投入時に限らず、例えば、表示装置100 Aの使用中に待機状態となって、表示パネル110 Aへの電源供給が遮断され、表示が消灯された後に再び使用状態となって、表示パネル110 Aへの電源が再投入されて、表示が開始された直後のタイミングであってよい。これらのタイミングで特定量検出動作を行うことにより、表示装置100 A又は電子機器の使い勝手に支障を与えることなく、特定量検出動作を良好に行い、各表示画素EMA(有機EL素子OEL)における発光特性に関する検出データ(あるいは、デジタル階調データ)を適切に取得して、後述する表示データの補正を良好に行うことができる。

40

【0121】

また、図9に示すように、本実施形態に係る特定量検出動作は、表示パネル110 Aによる通常の画像表示動作が行われて、所定の時間が経過した後のタイミングでも実行されるようにしてもよい。すなわち、画像表示動作中に所定時間間隔で特定量検出動作を行って、随時、各表示画素EMAにおける発光特性に係る検出データを取得して、表示データの補正を行うものであり、表示画素EMAに設けられた有機EL素子OELの特性劣化の程度に応じて、適宜必要な所定時間を設定することができる。また、この場合、当該表示

50

パネル 110A を備えた表示装置 100A の使用中に特定量検出動作状態への移行を避けるために、例えば、所定時間が経過した後、当該表示装置 100A が待機状態に移行したタイミングで、上記特定量検出動作を行うようにしてもよい。

【0122】

なお、図 9 に示したタイミングチャートにおいては、上記特定量検出動作を、表示パネル 110A に電源が投入された直後のタイミング、及び、通常の画像表示動作が行われて所定時間が経過した後のタイミングで実行する場合を示したが、いずれか一方のタイミングのみに実行されるものであってもよい。また、本実施形態に示した特定量検出動作は、上述した任意のタイミングで定期的に行うもののほか、表示装置 100A の起動時や終了時、画像表示動作実行時以外の待機時等に不定期に行うものであってもよい。

10

【0123】

(画像表示動作 / データ補正動作)

次に、本実施形態に係る表示装置における通常の画像情報の表示動作、及び、データ補正動作について説明する。

図 10 は、本実施形態に係る表示装置の駆動制御方法に適用される画像表示動作の一例を示すタイミングチャートである。ここで、上述した特定量検出動作と同等の動作については、その説明を簡略化して説明する。

【0124】

本実施形態における通常の画像表示動作は、図 1、図 2 に示した表示装置 100A において、少なくとも、システムコントローラ 180 から補正制御回路 170A に対して、表示信号生成回路 190 から供給される表示データを補正する動作(データ補正動作)を実行するための補正制御信号が供給され、また、走査ドライバ 120A 及びデータドライバ 130A に対して、走査制御信号及びデータ制御信号が供給されることにより実行される。

20

【0125】

画像表示動作においては、まず、表示信号生成回路 190 により 1 行分の表示データ (n 行 \times m 列からなる表示パネル 110A の i 行目の表示画素 EMA 群に対応した表示データ; $1 \leq i \leq n$) が、補正制御回路 170A の比較補正部 CMR を介して、データドライバ 130A に供給される。ここで、表示信号生成回路 190 から出力される表示データは、例えば、表示装置 100A の外部から供給される映像信号に基づいて生成されるデジタル信号からなるシリアルデータであって、当該表示装置 100A の表示パネル 110A を構成する表示画素の発光特性の劣化(すなわち、各表示画素 EMA に設けられた発光駆動回路 DCA を構成する薄膜トランジスタ T_{r11} 、 T_{r12} や有機 EL 素子 OEL の素子特性の経時変化やバラツキに起因する有機 EL 素子 OEL の発光輝度の変動)を考慮したものではない。

30

【0126】

そこで、本実施形態における画像表示動作では、上述した特定量検出動作により取得され、記憶部 BM に格納された、各表示画素 EMA (有機 EL 素子 OLE) の発光特性に関連する特定量(特定の階調信号電圧を印加した場合における有機 EL 素子 OEL の発光輝度に応じたデジタル階調データ)と、当該画像表示動作において供給された表示データに対応する階調信号電圧における有機 EL 素子 OEL の発光輝度の初期値(初期値となるデジタル階調データ; 初期階調データ)と、を比較し、該比較結果に基づいて、各表示画素 EMA (有機 EL 素子 OEL) の発光輝度が初期の発光輝度に近似するようにするための補正值(デジタル値)を生成して、上記表示信号生成回路 190 から供給される各表示画素 EMA ごとの表示データを該補正值に基づいて補正する処理を実行して、補正後データとしてデータドライバ 130A に供給する(データ補正動作)。

40

【0127】

データドライバ 130A は、補正制御回路 170A (比較補正部 CMR) を介して供給された補正後データに基づいて、当該 i 行目の各表示画素 EMA に対応する階調信号電圧 V_{pix} を生成して、各列のデータライン DL に一斉に印加する。

50

このとき、図10に示すように、走査ドライバ120Aにより*i*行目の走査ラインSL_{*i*}にハイレベルの走査信号Vsel_{*i*}を印加することにより、当該行の各表示画素EMAの発光駆動回路DCAに設けられた薄膜トランジスタ(選択トランジスタ)Tr11がオン動作して、薄膜トランジスタ(発光駆動トランジスタ)Tr12のゲート端子に、各データラインDLに印加された上記階調信号電圧Vpixに基づくゲート電圧が印加されて、当該ゲート電圧に応じた導通状態でオン動作する。

【0128】

これにより、高電位電圧V_{dd}側から電源ラインVLを介して、*i*行目の表示画素EMA群(例えば、*i*行*j*列目の表示画素EMA; 1 *j* *m*)の薄膜トランジスタTr12及び有機EL素子OELに、階調信号電圧Vpix_{*j*}に基づく電流値を有する発光駆動電流が流れ、有機EL素子OELが表示データ(厳密には、表示データの補正後データ)に基づく所定の輝度階調で発光動作する(選択期間T_{se})。 10

【0129】

このとき、薄膜トランジスタTr12のゲート-ソース間に生じる電位差により、ゲート-ソース間寄生容量C_aが充電される。ここで、各表示画素EMAに印加される階調信号電圧Vpixは、上記データ補正動作により、有機EL素子OELの初期の発光輝度に基づいて電圧値が設定(補正)されているので、各有機EL素子OELは初期状態に近似した輝度階調で発光動作する。

【0130】

次いで、図10に示すように、走査ドライバ120Aにより*i*行目の走査ラインSL_{*i*}にローレベルの走査信号Vsel_{*i*}を印加して、当該行の表示画素EMA群の発光駆動回路DCAに設けられた薄膜トランジスタTr11をオフ動作させることにより、薄膜トランジスタTr12のゲート端子への階調信号電圧Vpix_{*i*}の印加を遮断する。 20

【0131】

このとき、上記選択期間T_{se}に、薄膜トランジスタTr12のゲート-ソース間に印加されていた電位差は、ゲート-ソース間寄生容量C_aに電圧成分として保持されるため、薄膜トランジスタTr12は、この電圧成分によりオン状態を維持し、上記選択期間T_{se}と同等の発光駆動電流が*i*行目の各表示画素EMAの薄膜トランジスタTr12及び有機EL素子OELに流れ、初期状態に近似した輝度階調で発光する動作を継続する(非選択期間T_{nse})。 30

このような画像表示動作において設定される選択期間T_{se}及び非選択期間T_{nse}は、その合計時間が、例えば、表示パネル110Aに1画面分の画像情報を表示する動作期間である1フレーム期間T_{cyc}になるように設定される。

【0132】

以下、同様に、(*i*+1)行目の表示画素EMA群についても、図10に示すように、選択期間T_{se}において、走査ラインSL_(*i*+1)に走査信号Vsel_(*i*+1)が印加されることにより、補正処理された表示データ(補正後データ)に基づく階調信号電圧Vpixが各列のデータラインDLを介して、当該行の各表示画素EMAに印加されて、有機EL素子OELが発光動作するとともに、該発光動作に伴う電圧成分が寄生容量C_aに保持される。そして、非選択期間T_{nse}においては、各表示画素EMAの寄生容量C_aに保持された電圧に基づいて、当該行の各表示画素(有機EL素子OEL)が所定の輝度階調で発光する動作が維持される。 40

このようなデータ補正動作を含む一連の画像表示動作を、各行について順次繰り返し実行することにより、1画面分の画像情報が表示パネル110Aに表示される。

【0133】

したがって、本実施形態に係る表示装置及びその駆動制御方法によれば、画像表示動作に先立って、あるいは、画像表示動作時以外の任意のタイミング(表示装置起動時や待機時等)で、特定量検出動作を実行することにより、輝度検出用データに基づく特定の階調信号電圧の印加に対して、各表示画素(有機EL素子)における発光特性(発光輝度)に関連するデジタル階調データを取り込み保持し、該デジタル階調データに基づいて、各表 50

示画素ごとの発光特性に対応した補正値を生成（すなわち、補正値に基づいて補正処理された補正後データに基づいて生成される階調信号電圧により、各表示画素の発光素子が発光動作した場合に得られる発光輝度が、初期の発光輝度に近似するように、予め補正値を設定）することができる。

【 0 1 3 4 】

これにより、通常の画像表示動作において、データドライバに供給される表示データに、上記補正値に基づく補正処理を施して、各表示画素の発光特性（すなわち、各表示画素に設けられた発光駆動回路を構成する薄膜トランジスタや有機 E L 素子の素子特性の経時変化やバラツキに起因する有機 E L 素子の発光輝度の変動）に応じたデジタルデータ（補正後データ）に補正するデータ補正動作を行い、階調信号電圧を生成して各表示画素に印加することができるので、表示データにより指定される輝度階調に対する有機 E L 素子（発光素子）の発光輝度の関係を常に初期状態に近似した状態に維持させることができ、各表示画素（発光素子）における発光特性の劣化やバラツキが補正されて、画像情報を長期にわたって良好かつ安定した画質で表示することができる。

10

【 0 1 3 5 】

< 第 2 の実施形態 >

次に、本発明に係る表示装置及びその駆動制御方法の第 2 の実施形態について、図面を参照して説明する。

< 表示装置 >

図 1 1 は、本発明に係る表示装置の第 2 の実施形態の要部構成を示す概略構成図である。ここで、上述した第 1 の実施形態と同等の構成については、同一又は同等の符号を付して、その説明を簡略化又は省略する。

20

【 0 1 3 6 】

上述した第 1 の実施形態においては、選択状態に設定された特定の行の表示画素群に対して、列ごと（1 表示画素ごと）に特定量検出動作を、該表示画素数分（列数分）、順次繰り返し実行する手法、及び、該手法に対応した構成について説明したが、本実施形態においては、特定の行の表示画素群のうち、所定の数の表示画素ごと（複数の表示画素ごと）に、特定量検出動作を並行して（一括して）実行する手法、及び、該手法に対応した構成を有している。

【 0 1 3 7 】

すなわち、本実施形態に適用される表示パネル 1 1 0 B は、図 1 1 に示すように、上述した第 1 の実施形態と同様に、2 次元配列された各表示画素 E M B に、該表示画素に設けられた有機 E L 素子 O E L の発光特性に関連する特定量（発光輝度）を測定するための受光素子（ダブルゲート型フォトセンサ）P S が設けられた構成を有し、所定の数（ここでは、3）からなる一組の表示画素 E M B（有機 E L 素子 O E L）を特定の輝度階調で同時平行して発光動作させた場合に、各発光輝度に応じて、所定の電荷蓄積期間に当該表示画素 E M B の各々に設けられた受光素子 P S に蓄積された電荷量に基づく検出電圧（ドレイン電圧）が、個別のドレインライン L d を介して、並行して個別のドレインドライバ部 1 6 1、1 6 2、1 6 3 に取り込まれ、所定のタイミングで補正制御回路 1 7 0 B に出力される。

30

40

【 0 1 3 8 】

ここで、ドレインドライバ 1 6 0 B に設けられるドレインドライバ部の数は、並行して特定量検出動作（受光素子 P S からドレイン電圧を取り込む動作）を実行する表示画素 E M B の数に対応する個数（ここでは、3 個）に設定され、また、各ドレインドライバ部 1 6 1、1 6 2、1 6 3 は、各々同一の構成を有している。

【 0 1 3 9 】

なお、受光素子（ダブルゲート型フォトセンサ）P S を駆動制御するためのトップゲートドライバ 1 4 0 B 及びボトムゲートドライバ 1 5 0 B、並びに、各表示画素 E M B の有機 E L 素子 O E L を発光動作させるための走査ドライバ 1 2 0 B 及びデータドライバ 1 3 0 B、各表示画素 E M B に設けられる発光駆動回路 D C B は、各々、上述した第 1 の実施

50

形態と同等又は同一の構成を有しているので、具体的な説明を省略する。

【0140】

また、補正制御回路170Bは、上記各ドレインドライバ部161、162、163から個別に出力される検出データ（検出電圧）が、増幅器AMPを介してA/DコンバータADCに取り込まれ、記憶部BMの所定の記憶領域に格納されるように構成されている。ここで、各ドレインドライバ部161、162、163から補正制御回路170Bに出力される検出データは、複数のドレインドライバ部161、162、163のうち、いずれか一つのドレインドライバ部からの検出データのみが増幅器AMPに出力されるように、各ドレインドライバ部161、162、163における出力タイミングを、図示を省略したシステムコントローラからのセンサ制御信号に基づいて選択的に制御するものであって

10

【0141】

より具体的には、図11に示すように、表示パネル110Bは、各列ごとの表示画素EMBに設けられた受光素子PSが、各々、ドレインラインLd1、Ld2、Ld3、・・・に接続され、また、ドレインドライバ160Bは、上記ドレインラインLd1、Ld2、Ld3、・・・のうち、例えば、ドレインラインLd1、Ld4、Ld7、・・・を介して1列目、4列目、7列目、・・・の受光素子に接続されたドレインドライバ部161と、ドレインラインLd2、Ld5、Ld8、・・・を介して2列目、5列目、8列目、

20

【0142】

また、補正制御回路170Bは、上記ドレインドライバ160Bを構成する各ドレインドライバ部161、161、163に対応して、個別の増幅経路を有する増幅器AMPを備え、ドレインドライバ部161に取り込まれた1列目、4列目、7列目、・・・の受光素子PSからの検出電圧が、検出データとして増幅器AMPの第1の増幅経路に順次出力され、ドレインドライバ部162に取り込まれた2列目、5列目、8列目、・・・の受光素子PSからの検出電圧が、検出データとして増幅器AMPの第2の増幅経路に順次出力され、ドレインドライバ部163に取り込まれた3列目、6列目、9列目、・・・の受光素子PSからの検出電圧が、検出データとして増幅器AMPの第3の増幅経路に順次出力され、これらの増幅経路を介して個別に増幅処理された電圧成分が、単一のA/DコンバータADCによりA/D変換（デジタルデータに変換）されて、デジタル階調データとして記憶部BMの所定の領域に格納されるように構成されている。

30

【0143】

すなわち、本実施形態に係る表示装置100Bにおいては、表示パネル110Bに配列された表示画素EMB（有機EL素子OEL）の発光特性を検出する受光素子PSからの検出電圧を取り込み、出力する特定量検出手段（ドレインドライバ部、増幅器）が3系統設けられ、少なくとも、上記検出電圧の各ドレインドライバ部161、162、163への取り込み動作を並行して同時に実行するように構成されている。なお、本実施形態に適用される補正制御回路170Bにおいて、図11に示す比較補正部CMRは、上述した第1の実施形態と同等の構成及び機能を有しているため、その説明を省略する。

40

【0144】

<表示装置の駆動制御方法>

図12は、本実施形態に係る表示装置の駆動制御方法に適用される特定量検出動作の一例を示すタイミングチャートである。ここで、上述した第1の実施形態に示した特定量検出動作と同等の動作については、その説明を簡略化して説明する。

【0145】

上述したような構成を有する表示装置100Bにおける特定量検出動作は、図12に示

50

すように、まず、上述した第1の実施形態（図7参照）に示した特定量検出動作と同様に、特定の行の表示画素EMB群の選択、発光動作に同期して、トップゲートドライバ140Bから当該行のトップゲートラインTLを介して、当該行の表示画素EMBに設けられた受光素子（ダブルゲート型フォトセンサ）PSに、リセットパルスとしてのハイレベルのトップゲート信号Tが印加される。これにより、図5に示したように、当該特定の行の各受光素子PSがリセット状態（リセット期間Trst）に設定された後、電荷蓄積状態（検出待機状態）に移行する。

【0146】

ここで、特定の行の表示画素EMB群の発光動作は、例えば、走査ドライバ120Bにより1行目の走査ラインSL1に走査信号Vsel1を印加して、走査ラインSL1に接続された各表示画素EMBを所定の期間継続して選択状態に設定するとともに、このタイミングに同期して、データドライバ130Bにより、輝度検出用データに基づいて、1～3列目の各表示画素EMBに対して、所定の階調レベル（例えば、最高階調レベル）に対応した階調信号電圧（最高階調電圧；MSB）Vpix1、Vpix2、Vpix3を印加し、一方、4列目以降の各表示画素EMBに対して、最低階調電圧（Vgnd）からなる階調信号電圧Vpix4～VpixMを印加することにより実行される。

【0147】

これにより、選択状態に設定された行（1行目）の表示画素EMB群のうちの、1～3列目の表示画素EMBの各有機EL素子OELのみが、最高階調レベルに相当する輝度階調で発光動作し、他の列の表示画素EMBの有機EL素子OELは非発光状態を維持する。この1行1～3列目の表示画素EMBにおいて、各有機EL素子OELから放射された最高階調レベルの光は、該表示画素EMBごとに設けられた受光素子PSに入射して、各発光輝度に対応する電荷量のキャリアが蓄積される。

【0148】

そして、この電荷蓄積動作に並行して、各ドレインドライバ部161、162、163から個別のドレインラインLd1、Ld2、Ld3を介して、1～3列目の受光素子PSに対してプリチャージ電圧Vpgを印加してプリチャージ動作（プリチャージ期間Tprch）を実行した後、ボトムゲートドライバ150BからボトムゲートラインBLを介して、当該行の受光素子PSに、読み出しパルスとしてのハイレベルのボトムゲート信号Bを印加することにより、図5に示したように、1～3列目の各受光素子PSに蓄積された電荷量に応じた検出電圧（ドレイン電圧）VD1、VD2、VD3が、個別のドレインラインLd1、Ld2、Ld3を介して、同時並行して各ドレインドライバ部161、162、163に取り込まれる。

【0149】

このようにして、各ドレインドライバ部161、162、163に取り込まれた各受光素子PSの検出電圧は、各ドレインドライバ部161、162、163から所定のタイミングで補正制御回路140Bに出力される。ここで、上述したように、補正制御回路140Bは、例えば、各ドレインドライバ部161、162、163の出力に対応して、3系統の増幅経路を備えた増幅器（3系統の個別の増幅部、又は、3系統1系統に選択的に切り替えるアナログスイッチと単一の増幅器の組み合わせ）AMPを備え、1～3列目の各表示画素EMB（受光素子PS）において検出された検出データは、該増幅器AMPを介して、各々所定の信号レベルに増幅処理された後、A/DコンバータADCにより各入力系統ごとにデジタル信号に変換されて、記憶部BMの所定の記憶領域にデジタル階調データとして順次格納される。

【0150】

以下同様にして、1行目の4～6列目、7～9列目、・・・の連続する3列分の表示画素EMBごとに、所定の階調レベルでの発光動作（最高階調表示）を行い、各表示画素EMBごとの有機EL素子OELの発光輝度を受光素子PSにより検出して、個別のドレインドライバ部161、162、163を介して補正制御回路140Bに取り込み、記憶部BMに保持する特定量検出動作を順次繰り返し実行することにより、1行目の各表示画素

10

20

30

40

50

EMB（有機EL素子OEL）における発光特性に関連する特定量が取得、格納される。

【0151】

そして、このような各行ごとの特定量検出動作を、2行目以降の各表示画素EMB（有機EL素子OEL）についても、繰り返し実行することにより表示パネル110Bを構成する全ての表示画素EMB（有機EL素子OEL）における発光特性に関連する特定量をデジタル階調データとして取得することができる。

なお、本実施形態に係る表示装置100Bにおける画像表示動作及びデータ補正動作については、上述した第1の実施形態と同等の駆動制御方法を適用することができるので、その説明を省略する。

【0152】

したがって、本実施形態に係る表示装置及びその駆動制御方法によれば、特定量検出動作において、輝度検出用データに基づく特定の階調レベルで、各表示画素の有機EL素子を発光動作させた場合の当該発光輝度に応じた検出電圧を、並列に構成された複数個のドレインドライバ部を介して、該複数個を一組とする表示画素ごとに並列的に補正制御回路に取り込み保持することができるので、1表示画素ごとに単一のドレインドライバを介して、該検出データを順次、補正制御回路に取り込み格納する場合に比較して、特定量検出動作に要する時間を短縮することができる。

これにより、特定量検出動作を装置起動時や終了時、あるいは、動作待機時等に行う場合であっても、迅速な起動や終了、待機状態から画像表示状態等への移行を行うことができ、表示装置の応答特性を向上させることができる。

【0153】

また、本実施形態においては、説明の都合上、選択状態に設定された行の表示画素群のうち、連続する3列分の表示画素を一組として発光輝度に対応した検出電圧を検出して、順次、補正制御回路に出力して保持する場合について説明したが、本発明はこれに限定されるものではなく、例えば、1行分の表示画素から検出された検出電圧を、各ドレインドライバ部に一旦保持した後、当該1行分の検出データを補正制御回路に出力するものであってもよい。また、同時並行して特定量検出動作が実行される一組の表示画素は、連続する3列分の表示画素に限定されるものではなく、より多数（4以上）の表示画素からなり、それに対応して、少なくともドレインドライバ部を多数並列的に設けた構成を有するものであってもよい。

【0154】

<第3の実施形態>

次に、本発明に係る表示装置及びその駆動制御方法の第3の実施形態について、図面を参照して説明する。

<表示装置>

図13は、本発明に係る表示装置の第3の実施形態の要部構成を示す概略構成図であり、図14は、本実施形態に係る表示装置に適用されるデータドライバの要部構成例を示すブロック図である。ここで、上述した第1の実施形態（図1～図4）と同等の構成については、同一又は同等の符号を付してその説明を簡略化又は省略する。

【0155】

上述した第1及び第2の実施形態においては、表示装置として、電圧指定方式に対応した表示パネル、走査ドライバ及びデータドライバを備えた構成を示したが、本発明は、表示パネルを構成する各表示画素における発光特性（発光駆動回路を構成する機能素子や発光素子の素子特性）が、周囲の温度等の外的環境や使用時間に依存して変化（劣化）するような場合に、このような特性の劣化を抑制することを特徴としているので、本発明に適用される表示画素の発光駆動方式は、上記電圧指定方式に限定されるものではない。

【0156】

そこで、第3の実施形態においては、上述した従来技術にも示したような電流指定方式に対応した構成（表示パネル、走査ドライバ及びデータドライバ）を有する場合について説明する。なお、特定量検出手段である受光素子やトップゲートドライバ、ボトムゲート

10

20

30

40

50

ドライバ、ドレインドライバ、並びに、補正制御回路については、上述した各実施形態と同等の構成を有している。

【0157】

図13に示すように、本実施形態に係る表示装置100Cは、上述した実施形態と同様に、各表示画素EMCの有機EL素子OELに近接して設けられた受光素子PS、該受光素子PSを駆動制御するためのトップゲートドライバ140C、ボトムゲートドライバ150C、ドレインドライバ160C、並びに、補正制御回路170C、システムコントローラ(図示を省略)、表示信号生成回路(図示を省略)を備えている。ここで、これらの構成については、上述した実施形態と同等であるので、その説明を省略する。

【0158】

また、本実施形態においては、電流指定方式に対応した発光駆動回路DCCを有する複数の表示画素EMCが2次元配列された表示パネル110Cと、各行の表示画素EMC群に対して走査信号Vsel、及び、その反転信号である電源電圧Vsc1、Vsc2、・・・(以下、「電源電圧Vsc」と総称する)を印加することにより、当該表示画素EMC群を選択状態、又は、非選択状態に設定する走査ドライバ120Cと、選択状態に設定された各表示画素EMCに表示データに応じた階調信号電流Ipix1、Ipix2、・・・(以下、「階調信号電流Ipix」と総称する;階調信号)を供給するデータドライバ130Cと、を備えた構成を有している。

【0159】

(表示パネル110C)

本実施形態に係る表示パネル110Cは、例えば、図13に示すように、相互に直交するように配設された走査ラインSL及びデータラインDLに加え、各走査ラインSLに並行に配設された電源電圧供給ラインVL1、VL2、・・・(以下、「電源ラインVL」と総称する)とを備え、走査ラインSL(又は、電源ラインVL)とデータラインDLとの各交点近傍に、電流指定方式に対応した回路構成を有する発光駆動回路DCCと有機EL素子(電流制御型の発光素子)OELを備えた表示画素EMCが接続された構成を有している。

【0160】

また、本実施形態においては、図13に示すように、各表示画素EMC(発光駆動回路DCC及び有機EL素子OEL)ごとに、有機EL素子OELの発光特性に関連する特定量(発光輝度)を測定するための受光素子(ダブルゲート型フォトセンサ)PSが、有機EL素子OELと同一の基板上に近接して個別に設けられた構成を有している。

【0161】

ここで、各表示画素EMCは、従来技術に示した、4個の薄膜トランジスタからなる電流指定型の発光駆動回路(図20(b)参照)に比較して、薄膜トランジスタの数を削減することができるとともに、チャネル極性を単一化することができる回路構成を備えた発光駆動回路DCCが適用される。

【0162】

すなわち、単一のチャネル極性を有する薄膜トランジスタのみを用いた発光駆動回路DCCにおいては、上述した実施形態にも示したように、受光素子PSを構成するダブルゲート型フォトセンサと製造プロセスの一部を共通化することができるので、製造プロセスの削減やコストの低減を図ることができる。さらに、上記単一のチャネル極性を有する薄膜トランジスタとして、アモルファスシリコン半導体層を用いた薄膜トランジスタを適用することにより、すでに製造技術が確立されたアモルファスシリコン製造プロセスを適用することができるので、素子特性が安定した薄膜トランジスタを安価に製造することができ、表示特性の優れた表示装置を実現することができる。

【0163】

本実施形態に係る表示画素EMCに適用可能な発光駆動回路DCCは、具体的には、図13に示すように、ゲート端子が走査ラインSLに、ソース端子が電源ラインVLに、ドレイン端子が接点N71に各々接続されたnチャネル型の薄膜トランジスタ(能動素子、

10

20

30

40

50

選択トランジスタ) $T r 7 1$ と、ゲート端子が走査ライン $S L$ に、ソース端子及びドレイン端子がデータライン $D L$ 及び接点 $N 7 2$ に各々接続された n チャンネル型の薄膜トランジスタ(能動素子) $T r 7 2$ と、ゲート端子が接点 $N 7 1$ に、ソース端子及びドレイン端子が電源ライン $V L$ 及び接点 $N 7 2$ に各々接続された n チャンネル型の薄膜トランジスタ(能動素子、発光駆動トランジスタ) $T r 7 3$ と、を備えた構成を有し、有機 $E L$ 素子 $O E L$ のアノード端子が接点 $N 7 2$ に、カソード端子が接地電位 (V_{gnd}) に各々接続されている。なお、図 1 3 に示した発光駆動回路 $D C C$ において、 $C c$ は薄膜トランジスタ $T r 7 3$ のゲート - ソース間に形成される寄生容量(保持容量)、又は、該ゲート - ソース間に付加的に設けられた補助容量である。

【 0 1 6 4 】

また、各表示画素 $E M C$ に設けられる受光素子 $P S$ は、上述した実施形態と同様の素子構造を有するダブルゲート型フォトセンサであって、図 1 3 に示したトップゲートドライバ $1 4 0 C$ 、ボトムゲートドライバ $1 5 0 C$ 、ドレインドライバ $1 6 0 C$ により、有機 $E L$ 素子 $O E L$ からの放射光の一部を受光して電荷として蓄積し、該電荷量に応じた検出電圧を検出データとして補正制御回路 $1 7 0 C$ に出力する。

【 0 1 6 5 】

このような構成を有する表示画素 $E M C$ においては、所定のタイミングで走査ドライバ $1 2 0 C$ から走査ライン $S L$ に印加される走査信号 V_{sel} 、及び、該走査信号 V_{sel} に同期して電源ライン $V L$ に印加される電源電圧 V_{sc} 、データドライバ $1 3 0 C$ から各データライン $D L$ に印加される階調信号電流 I_{pix} に基づいて、発光駆動回路 $D C C$ により有機 $E L$ 素子 $O E L$ に供給される発光駆動電流が制御され、発光動作及び該発光時の輝度階調が制御される。なお、表示画素 $E M C$ (発光駆動回路 $D C C$) の具体的な駆動制御動作については、詳しく後述する。

【 0 1 6 6 】

(走査ドライバ $1 2 0 C$)

走査ドライバ $1 2 0 C$ は、上述した第 1 の実施形態に示した走査ドライバ(図 2 参照)と同様に、システムコントローラ(図示を省略)から供給される走査制御信号に基づいて、各行の走査ライン $S L$ にハイレベルの走査信号 V_{sel} を順次印加するとともに、当該行の電源ライン $V L$ に該走査信号 V_{sel} の反転信号である(反転極性となる信号レベル(ローレベル)を有する)電源電圧 V_{sc} を、走査信号 V_{sel} に同期して印加することにより、各行ごとの表示画素 $E M C$ 群を選択状態に設定し、データドライバ $1 3 0 C$ により各データライン $D L$ を介して供給される階調信号電流 I_{pix} の、発光駆動回路 $D C C$ への書き込みを行うように制御する。

【 0 1 6 7 】

また、上記選択状態の後に、各行の走査ライン $S L$ にローレベルの走査信号 V_{sel} を印加するとともに、電源ライン $V L$ にハイレベルの電源電圧 V_{sc} を同期して印加することにより、各行ごとの表示画素 $E M C$ 群を非選択状態に設定し、各発光駆動回路 $D C C$ に書き込まれた階調信号電流 I_{pix} に基づく輝度階調で有機 $E L$ 素子 $O E L$ を発光動作させるように制御する。

【 0 1 6 8 】

ここで、走査ドライバ $1 2 0 C$ は、例えば、図 1 3 に示すように、システムコントローラから供給される走査制御信号に基づいて、各行の走査ライン $S L$ に対応するシフト信号を順次出力するシフトレジスタ回路 $1 2 1$ と、該シフト信号を所定の信号レベル(ハイレベル)に変換して、所定のタイミングで、各走査ライン $S L$ に走査信号 V_{sel} として出力するとともに、当該行の電源ライン $V L$ に走査信号 V_{sel} の反転信号であって、所定の信号レベルを有する電源電圧 V_{sc} を同時に出力する出力回路 $1 2 3$ と、を備えた構成を有している。

【 0 1 6 9 】

なお、本実施形態においては、図 1 3 に示したように、走査ドライバ $1 2 0 C$ に設けられたシフトレジスタ $1 2 1$ 及び出力回路 $1 2 3$ により、各行の走査ライン $S L$ に印加され

10

20

30

40

50

る走査信号 V_{sel} と、電源ライン V_L に印加される電源電圧 V_{sc} を生成して、同時に並行して出力する構成（すなわち、走査信号生成機能と電源電圧生成機能の双方を各行ごとに備えた構成）を示したが、本発明はこれに限定されるものではなく、例えば、表示パネル 110C を挟んで対向する位置に、走査信号生成機能のみを有する走査ドライバ（すなわち、上述した第 1 の実施形態に示した走査ドライバ 120A と同等の構成）と、電源電圧生成機能のみを有する電源ドライバを、個別に設けた構成を有するものであってもよい。

【0170】

（データドライバ 130C）

データドライバ 130C は、例えば、上述した第 1 の実施形態に示したデータドライバ（図 3 参照）と同様に、システムコントローラ（図示を省略）から供給されるデータ制御信号に基づいて、表示信号生成回路から補正制御回路 170C を介して供給される表示データ（補正後データ）を取り込み保持し、該表示データに対応するアナログ信号電流を生成して、階調信号電流 I_{pix} として各データライン D_L に印加するように構成されている。

10

【0171】

データドライバ 130C は、例えば、図 14 に示すように、上述した実施形態に示したデータドライバ 130A（図 3 参照）と同様の、シフトレジスタ回路 131、データレジスタ回路 132、データラッチ回路 133、D/A コンバータ 134 に加え、D/A コンバータ 134 によりアナログ信号電圧に変換された表示データに対応する階調信号電流 I_{pix} を生成し、システムコントローラから供給される出力イネーブル信号 O_E に基づいて、各データライン D_L に供給する電圧電流変換・電流供給回路 136 と、を有して構成されている。

20

【0172】

このようなデータドライバ 130C により、通常の画像表示動作においては、表示信号生成回路から補正制御回路 170C を介して供給される補正後データに対応した階調信号電流 I_{pix} が生成されて、所定のタイミングで各データライン D_L に一括して、もしくは、順次供給される。また、上述した特定量検出動作においては、例えば、補正制御回路 170C の記憶部 B_M に格納された輝度検出用データに基づいて、特定の階調レベルでの表示を行うための階調信号電流（例えば、最高階調表示を行うため最高階調電流）を生成して、データライン D_L を介して輝度検出動作の対象となっている表示画素 E_{MC} に印加する。ここで、階調信号電流 I_{pix} が負極性の場合には、後述するように、データライン D_L 側からデータドライバ 130C 側に引き込む方向に、当該階調信号電流 I_{pix} が流れる。

30

【0173】

< 表示装置の駆動制御方法 >

次に、上述した発光駆動回路を備えた表示画素の駆動制御方法（発光動作）について簡単に説明する。なお、本実施形態に係る表示装置の駆動制御方法のうち、表示画素（有機 EL 素子）の発光動作を除く、受光素子による特定量検出動作、画像表示動作、並びに、データ補正動作については、上述した第 1 の実施形態に示した駆動制御方法と同等であるので、その説明を省略する。

40

【0174】

図 15 は、本実施形態に係る表示画素（発光駆動回路）の発光駆動制御方法を示すタイミングチャートであり、図 16 は、本実施形態に係る表示画素（発光駆動回路）の発光駆動制御における動作状態を示す概念図である。

上述したような構成を有する発光駆動回路 D_C における発光素子（有機 EL 素子 O_{EL} ）の発光駆動制御は、例えば、図 15 に示すように、一走査期間 T_{sc} を 1 サイクルとして、該一走査期間 T_{sc} 内に、走査ライン S_L に接続された表示画素 E_M を選択して表示データに対応する階調信号電流 I_{pix} を書き込み、電圧成分として保持する書込動作期間（選択期間） T_{se} と、該書込動作期間 T_{se} に書き込み、保持された電圧成分に基づいて、上記表示データに応じた発光駆動電流を有機 EL 素子 O_{EL} に供給して、所定の輝度階調で発

50

光動作させる発光動作期間（非選択期間） T_{nse} と、を包含するように設定することにより実行される（ $T_{sc} = T_{se} + T_{nse}$ ）。ここで、各行の表示画素 EM が接続された各走査ライン SL ごとに設定される書込動作期間 T_{se} は、相互に時間的な重なりが生じないように設定される。

【0175】

なお、後述するように、本実施形態に係る表示装置 100C の駆動制御方法のうち、特定量検出動作において、上記発光駆動回路 DCC の書込動作及び発光動作からなる一連の発光駆動動作に先立って、リセット動作を実行する場合にあっては、書込動作期間 T_{se} と発光動作期間 T_{nse} の合計時間は、一走査期間 T_{sc} よりも短くなるように設定されている（ $T_{sc} > T_{se} + T_{nse}$ ）。

10

【0176】

以下、各動作期間（動作状態）について具体的に説明する。

（書込動作期間）

表示画素 EMC の書込動作期間 T_{se} においては、図 15 に示すように、まず、走査ドライバ 120C から特定の行の走査ライン SL に対して、ハイレベルの走査信号 V_{sel} が印加されて当該行の表示画素 EMC が選択状態に設定されるとともに、当該行の電源ライン VL に対して、ローレベルの電源電圧 V_{sc} が印加される。また、このタイミングに同期して、データドライバ 130C から当該行の表示データに対応する電流値を有する負極性の階調信号電流（ $-I_{pix}$ ）が各データライン DL に供給される。

【0177】

20

これにより、発光駆動回路 DCC を構成する薄膜トランジスタ $Tr71$ 及び $Tr72$ がオン動作して、ローレベルの電源電圧 V_{sc} が接点 $N71$ （すなわち、薄膜トランジスタ $Tr73$ のゲート端子及び保持容量 C_c の一端）に印加されるとともに、データライン DL を介して負極性の階調信号電流（ $-I_{pix}$ ）を引き込む動作が行われることにより、ローレベルの電源電圧 V_{sc} よりも低電位の電圧レベルが接点 $N72$ （すなわち、薄膜トランジスタ $Tr73$ のソース端子及び保持容量 C_c の他端）に印加される。

【0178】

このように、接点 $N71$ 及び $N72$ 間（薄膜トランジスタ $Tr73$ のゲート - ソース間）に電位差が生じることにより、薄膜トランジスタ $Tr73$ がオン動作して、図 16（a）に示すように、電源ライン VL から薄膜トランジスタ $Tr73$ 、接点 $N72$ 、薄膜トランジスタ $Tr72$ 、データライン DL を介して、データドライバ 130C に、階調信号電流 I_{pix} の電流値に対応した書込電流 I_a が流れる。

30

【0179】

このとき、保持容量 C_s には、接点 $N71$ 及び $N72$ 間（薄膜トランジスタの $Tr73$ のゲート - ソース間）に生じた電位差に対応する電荷が蓄積され、電圧成分として保持される（充電される）。また、電源ライン VL には、接地電圧 V_{gnd} 以下の電圧レベルを有する電源電圧 V_{sc} が印加され、さらに、書込電流 I_a がデータライン DL 方向に流れるように制御されていることから、有機 EL 素子 OEL のアノード端子（接点 $N72$ ）に印加される電位はカソード端子の電位（接地電圧 V_{gnd} ）よりも低くなり、有機 EL 素子 OEL に逆バイアス電圧が印加されることとなるため、有機 EL 素子 OEL には発光駆動電流が流れず、発光動作は行われぬ。

40

【0180】

（発光動作期間）

次いで、書込動作期間 T_{se} 終了後の発光動作期間 T_{nse} においては、図 15 に示すように、走査ドライバ 120C から特定の走査ライン SL に対して、ローレベルの走査信号 V_{sel} が印加されて当該行の表示画素 EMC が非選択状態に設定されるとともに、当該行の電源ライン VL に対して、ハイレベルの電源電圧 V_{sc} が印加される。また、このタイミングに同期して、データドライバ 130C による階調信号電流 I_{pix} の引き込み動作が停止される。

【0181】

50

これにより、発光駆動回路DCCを構成する薄膜トランジスタTr71及びTr72がオフ動作して、接点N71（すなわち、薄膜トランジスタTr73のゲート端子及び保持容量Ccの一端）への電源電圧Vscの印加が遮断されるとともに、接点N72（すなわち、薄膜トランジスタTr73のソース端子及び保持容量Ccの他端）へのデータドライバ130Cによる階調信号電流Ipixの引き込み動作に起因する電圧レベルの印加が遮断されるので、保持容量Ccは、上述した書込動作期間において蓄積された電荷を保持する。

【0182】

このように、保持容量Ccが書込動作時の充電電圧を保持することにより、接点N71及びN72間（薄膜トランジスタのTr73のゲート-ソース間）の電位差が保持されることになり、薄膜トランジスタTr73はオン状態を維持する。また、電源ラインVLには、低電位電源電圧Vcathよりも高い電圧レベルを有する電源電圧Vscが印加されるので、有機EL素子OELのアノード端子（接点N72）に印加される電位はカソード端子の電位（接地電位）よりも高くなる。

【0183】

したがって、図16（b）に示すように、電源ラインVLから薄膜トランジスタTr73、接点N72を介して、有機EL素子OELに順バイアス方向に所定の発光駆動電流Ibが流れ、有機EL素子OELが発光する。ここで、保持容量Ccにより蓄積された電荷に基づく電位差（充電電圧）は、薄膜トランジスタTr73において階調信号電流Ipixに対応した書込電流Iaを流す場合の電位差に相当するので、有機EL素子OELに供給される発光駆動電流Ibは、上記書込電流Iaと同等の電流値を有することになる。これにより、書込動作期間Tse後の発光動作期間Tnseにおいては、書込動作期間Tseに書き込まれた表示データ（階調信号電流Ipix）に対応する電圧成分に基づいて、薄膜トランジスタTr73を介して、発光駆動電流Ibが継続的に供給されることになり、有機EL素子OELは表示データに対応する輝度階調で発光する動作を継続する。

【0184】

そして、上述した一連の動作を、表示パネル110Cを構成する全ての行の表示画素EMC群に順次繰り返し実行することにより、表示パネル1画面分の表示データが書き込まれて、所定の輝度階調で発光し、所望の画像情報が表示される通常の画像表示動作を実現することができる。また、特定の行の各列の表示画素EMC（有機EL素子OEL）を輝度検出用データに基づく所定の階調レベルで順次発光動作させることにより、上述した特定量検出動作に対応した発光状態（例えば、最高階調レベルでの発光動作）で発光動作させることができるので、各表示画素EMC（有機EL素子OEL）の発光特性に関連する特定量（発光輝度）を検出して、補正制御回路によりデジタル階調データとして保持することができる。上記画像表示動作に際して、適切な表示データの補正処理を実現することができる。

【0185】

なお、本実施形態においては、各表示画素EMCを構成する発光駆動回路DCCとして3個の薄膜トランジスタTr71～Tr73を備え、データドライバDLにより負極性の階調信号電流（-Ipix）を供給することにより、表示画素EMC（発光駆動回路DCC）からデータラインDLを介してデータドライバ130C方向に該階調信号電流Ipixを引き込む形態の電流印加方式に対応した回路構成を示したが、本発明はこの実施例に限定されるものではない。

【0186】

すなわち、少なくとも、電流印加方式に対応した発光駆動回路を備えた表示装置であって、発光素子への発光駆動電流の供給を制御する駆動電流制御手段（薄膜トランジスタTr73に相当）を備え、該駆動電流制御手段により、表示データに応じた階調信号電流（電圧成分として電荷保持手段に）保持した後、該階調信号電流に基づく電流値を有する発光駆動電流を供給して、発光素子を所定の輝度階調で発光動作させるものであれば、他の回路構成を有するものであればよく、例えば、4個の薄膜トランジスタを備えた回路構成を有するものであってもよい。さらには、データドライバ130Cにより正極性の階調

10

20

30

40

50

信号電流を生成して、データドライバ130CからデータラインDLを介して表示画素（発光駆動回路）方向に該階調信号電流を流し込む形態に対応した回路構成を有するものであってもよい。

【0187】

したがって、本実施形態に示したような電流指定型の駆動方式に対応した表示パネル（表示画素）及びその周辺回路を備えた表示装置においても、通常の画像表示動作に先立つ任意のタイミングで、表示パネルを構成する各表示画素（発光素子）を輝度検出用データに基づいて発光動作させて、各表示画素ごとに発光特性に関連するデジタル階調データを取得する特定量検出動作を実行した後、通常の画像表示動作において、上記特定量検出動作により取得された各表示画素ごとのデジタル階調データと初期階調データとの比較により生成される補正值に基づいて、表示信号生成回路から供給される表示データを補正してデータドライバに供給することができるので、表示データにより指定される輝度階調に対する発光素子（有機EL素子）の発光輝度の関係を常に初期状態に近似した状態に維持させることができ、各表示画素（発光素子）における発光特性の劣化やバラツキを補正して、画像情報を長期にわたって良好かつ安定した画質で表示することができる。

10

【0188】

<表示装置の他の構成例>

なお、上述した第1及び第2の実施形態においては、表示パネル110A、110Bを構成する各表示画素ごとに、発光素子（有機EL素子）に近接する位置に、受光素子（ダブルゲート型フォトセンサ）を個別に設けた構成を示したが、本発明はこれに限定されるものではなく、例えば、データラインDLごと、又は、走査ラインSLごとに共通の受光素子を備えた構成や、表示画素間に受光素子を備えた構成を有するものであってもよい。以下に、図面を参照して簡単に説明する。

20

【0189】

図17は、本発明に係る表示装置の他の構成例を示す要部構成図であり、図18は、本発明に係る表示装置のさらに他の構成例を示す要部構成図である。ここでは、上述した第1の実施形態に示した電圧指定方式に対応した表示パネル、走査ドライバ及びデータドライバを備えた構成を示すが、第3の実施形態に示した電流指定方式に対応した構成を有するものであってもよいし、さらには、第2の実施形態に示したように、複数列の表示画素を一組として、特定量検出動作を同時並行して実行する構成を有するものであってもよい。

30

【0190】

すなわち、図17に示す表示装置100Dは、表示パネル110Dに2次元配列された各表示画素EMDとして、第1の実施形態と同等の回路構成を有する発光駆動回路DCDと有機EL素子OELのみが設けられ、該表示パネル110Dの列方向に配設された各データラインDLの一方の端部側（ここでは、図面下方側）に、各々唯一の受光素子（ダブルゲート型フォトセンサ）PSが設けられた構成を有し、各列の表示画素EMDの有機EL素子OELから放射される光を、各列ごとに設けられた受光素子PSにより受光するように構成されている。

【0191】

ここで、各列ごとに設けられる受光素子PSは、図17に示すように、各トップゲート端子TGが共通のトップゲートラインTLを介してトップゲートドライバ140Dに接続され、各ボトムゲート端子BGが共通のボトムゲートラインBLを介してボトムゲートドライバ150Dに接続され、各ドレイン端子Dが個別のドレインラインLdを介してドレインドライバ160Dに接続され、各ソース端子Sが共通のソースラインLsを介して接地電位に接続されている。

40

【0192】

また、図18に示す表示装置100Eは、図17に示した構成と同様に、第1の実施形態と同等の回路構成を有する発光駆動回路DCEと有機EL素子OELのみが設けられた表示画素EMEが2次元配列された表示パネル110Eにおいて、行方向に配設された各

50

走査ライン S L の一方の端部側（ここでは、図面右方側）に、各々唯一の受光素子 P S を設けた構成を有し、各行の表示画素 E M E の有機 E L 素子 O E L から放射される光を、各行ごとに設けられた受光素子 P S により受光するように構成されている。

【 0 1 9 3 】

ここで、各行ごとに設けられる受光素子 P S は、図 1 8 に示すように、各トップゲート端子 T G が個別のトップゲートライン T L を介してトップゲートドライバ 1 4 0 D に接続され、各ボトムゲート端子 B G が個別のボトムゲートライン B L を介してボトムゲートドライバ 1 5 0 D に接続され、各ドレイン端子 D が共通のドレインライン L d を介してドレインドライバ 1 6 0 D に接続され、各ソース端子 S が共通のソースライン L s を介して接地電位に接続されている。

【 0 1 9 4 】

さらに、表示パネル 1 1 0 D、1 1 0 E には、図 1 7、図 1 8 中にハッチングで示すように、列方向又は行方向に延在して、少なくとも各列、又は、各行の表示画素 E M D、E M E の発光素子（有機 E L 素子 O E L の形成領域）、及び、当該各列ごと、又は、各行ごとに唯一設けられた受光素子（ダブルゲート型フォトセンサ）P S の形成領域を含むように導波層 G D が形成された構成を有している。ここで、導波層 G D としては、例えば、有機 E L 素子 O E L の形成層と受光素子 P S（ダブルゲート型フォトセンサのチャンネル領域）の形成層との間に、介在するように設けた透明な薄膜層を適用することができる。

【 0 1 9 5 】

このような構成を有する表示装置 1 0 0 D、1 0 0 E における駆動制御方法（特定量検出動作）は、上述した第 1 の実施形態（図 7 参照）と略同様に、まず、特定の行の走表示画素 E M D、E M E 群を選択状態に設定して、特定の列の表示画素 E M D、E M E を輝度検出用データに対応する所定の階調レベルで発光動作させる。

【 0 1 9 6 】

この選択、発光動作に同期して、特定量検出動作の対象となっている表示画素 E M D、E M E に対応する受光素子（ダブルゲート型フォトセンサ）P S をリセットして、電荷蓄積状態に設定することにより、当該表示画素 E M D、E M E（有機 E L 素子 O E L）から放射された光の一部が、導波層 G D を介して受光素子 P S に入射して、発光輝度に応じた電荷量のキャリアが蓄積され、所定のタイミングで、この電荷量に対応したドレイン電圧が検出電圧としてドレインドライバ 1 6 0 D、1 6 0 E を介して読み出され、補正制御回路 1 7 0 D、1 7 0 E においてデジタル階調データに変化されて記憶部 B M に格納される。

【 0 1 9 7 】

ここで、表示パネル 1 1 0 D、1 1 0 E を構成する各表示画素 E M D、E M E に設けられた有機 E L 素子 O E L から放射される光は、均一な散乱光であるため、外部（視野側）に出射するとともに、その一部が上記導波層 G D 内を伝搬する。この場合、導波層 G D 内を伝搬する光の強度は、一般に、その光の導波長の対数に比例して減衰することが知られているので、この関係に基づいて、輝度検出対象となる表示画素 E M D、E M E（有機 E L 素子 O E L）から、各受光素子 P S までの距離を加味して、該表示画素 E M D、E M E における発光輝度（検出電圧）の絶対値を求めることができ、該絶対値に応じたデジタル階調データを上記記憶部 B M に格納するようにしてもよい。

【 0 1 9 8 】

そして、このような各行、列の表示画素 E M D、E M E ごとの特定量検出動作を、繰り返し実行することにより表示パネル 1 1 0 D、1 1 0 E を構成する全ての表示画素 E M D、E M E（有機 E L 素子 O E L）における発光特性に関連する特定量（発光輝度）をデジタル階調データとして取得することができるので、上述した実施形態と同様に、各表示画素ごとのデジタル階調データと予め記憶された当該表示画素の初期階調データとを比較して補正值を生成し、該補正值に基づいて表示データのデータ補正動作を行う。ここで、検出されたデジタル階調データと初期階調データとは、各表示画素から受光素子までの距離が同一であるため、両データを直接比較することができる。なお、補正值の生成において

10

20

30

40

50

は、上述したような表示画素から受光素子までの距離による光の強度の減衰量の違いを加味して行う。

【0199】

したがって、図17、図18に示した構成を有する表示装置によれば、表示パネルの各列ごとに、あるいは、各行ごとに唯一の受光素子が設けられた構成を有しているので、各表示画素ごとに上記受光素子を設けた構成と比較して、受光素子数を大幅に削減して回路構成を簡略化して小型化することができるとともに、特定量検出動作に係る受光素子の駆動制御を簡素化することができる。また、各表示画素に受光素子を備える必要がないので、表示画素に占める有機EL素子の有効発光面積を相対的に拡大することができ、発光輝度を向上させて表示画質の一層の向上を図ることができる。

10

【0200】

なお、本実施形態においては、表示パネルの各列の端部、あるいは、各行の端部に受光素子を設けた構成を示したが、本発明はこれに限定されるものではなく、各列、あるいは、各行の任意の位置、具体的には、表示パネル内部の列又は行の途中であって、表示画素間となる任意の位置に受光素子を1又は複数個設けた構成を適用するものであってもよい。このような構成においても、回路構成の簡略化や受光素子の制御の簡素化を実現することができる。また、各表示画素における有効発光面積を拡大して発光輝度の向上を図ることができる。

【0201】

また、上述した各実施形態においては、特定量検出動作として、単一の階調レベル（最高階調レベル）を有する輝度検出用データにより、各表示画素における発光輝度を検出する場合について説明したが、本発明はこれに限定されるものではなく、例えば、複数の階調レベルに対応する輝度検出用データを供給することにより、各表示画素の有機EL素子を異なる輝度階調で発光動作させ、各発光状態（輝度階調）における輝度を検出して、各表示画素（有機EL素子）について、複数の階調条件での検出データを複数取得して補正制御回路（記憶部）に保持するようにしてもよい。

20

【0202】

これにより、上述したデータ補正動作において、表示画素（有機EL素子）の発光特性を、発光駆動回路を構成する薄膜トランジスタや有機EL素子の素子特性の経時変化やバラツキに関わらず、表示データにより指定される輝度階調に対する有機EL素子（発光素子）の発光輝度の関係を常に初期状態に近似した状態に維持させることができ、画像情報を長期にわたって良好かつ安定した画質で表示することができる。

30

【図面の簡単な説明】

【0203】

【図1】本発明に係る表示装置の第1の実施形態を示す全体ブロック図である。

【図2】本実施形態に係る表示装置の要部構成を示す概略構成図である。

【図3】本実施形態に係る表示装置に適用されるデータドライバの要部構成例を示すブロック図である。

【図4】本実施形態に係る表示装置に適用される受光素子の具体例を示す断面構成図及び該受光素子の回路記号である。

40

【図5】本具体例に係る受光素子（ダブルゲート型フォトセンサ）の基本的な駆動制御方法を示すタイミングチャートである。

【図6】本実施形態に係る表示装置に適用される表示画素の素子構造の一例を示す概略断面図である。

【図7】本実施形態に係る表示装置の駆動制御方法に適用される特定量検出動作の一例を示すタイミングチャートである。

【図8】本実施形態に係る表示装置の駆動制御方法に適用される特定量検出動作の他の例を示すタイミングチャートである。

【図9】本実施形態に係る特定量検出動作の実行タイミングの一例を示すフローチャートである。

50

【図10】本実施形態に係る表示装置の駆動制御方法に適用される画像表示動作の一例を示すタイミングチャートである。

【図11】本発明に係る表示装置の第2の実施形態の要部構成を示す概略構成図である。

【図12】本実施形態に係る表示装置の駆動制御方法に適用される特定量検出動作の一例を示すタイミングチャートである。

【図13】本発明に係る表示装置の第3の実施形態の要部構成を示す概略構成図である。

【図14】本実施形態に係る表示装置に適用されるデータドライバの要部構成例を示すブロック図である。

【図15】本実施形態に係る表示画素（発光駆動回路）の発光駆動制御方法を示すタイミングチャートである。

10

【図16】本実施形態に係る表示画素（発光駆動回路）の発光駆動制御における動作状態を示す概念図である。

【図17】本発明に係る表示装置の他の構成例を示す要部構成図である。

【図18】本発明に係る表示装置のさらに他の構成例を示す要部構成図である。

【図19】従来技術における発光素子型ディスプレイの要部を示す概略構成図である。

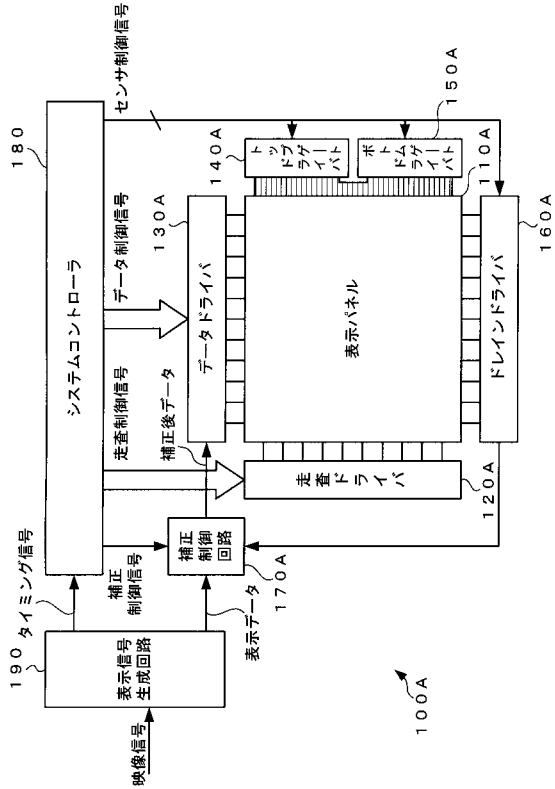
【図20】従来技術における発光素子型ディスプレイに適用可能な各表示画素（発光駆動回路及び発光素子）の要部構成例を示す等価回路図である。

【符号の説明】

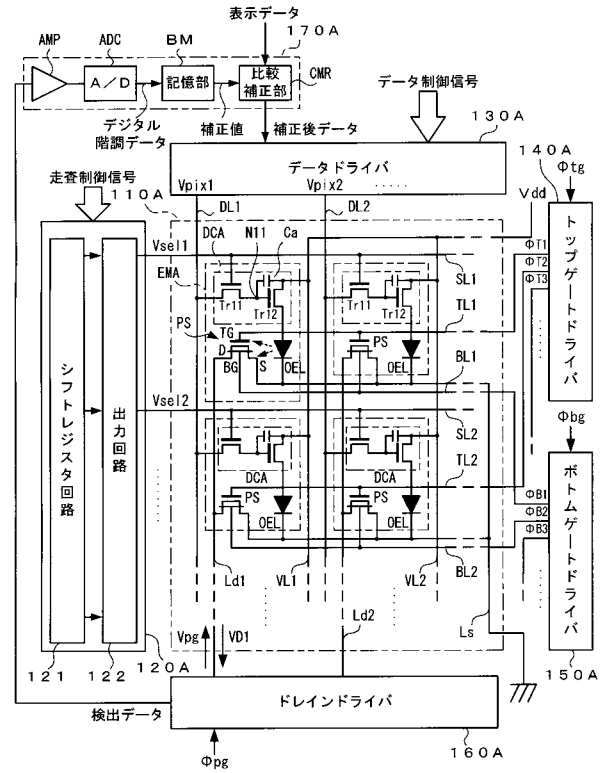
【0204】

100A ~ 100E	表示装置	20
110A ~ 110E	表示パネル	
120A ~ 120E	走査ドライバ	
130A ~ 130E	データドライバ	
140A ~ 140E	トップゲートドライバ	
150A ~ 150E	ボトムゲートドライバ	
160A ~ 160E	ドレインドライバ	
170A ~ 170E	信号補正回路	
180	システムコントローラ	
190	表示信号生成回路	
EMA ~ EME	表示画素	30
DCA ~ DCE	発光駆動回路	
OEL	有機EL素子	
PS	受光素子	
SL	走査ライン	
DL	データライン	
Ca ~ Ce	寄生容量	

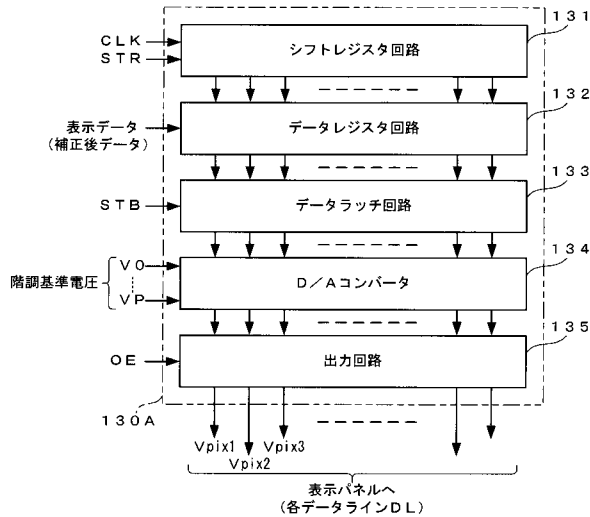
【図1】



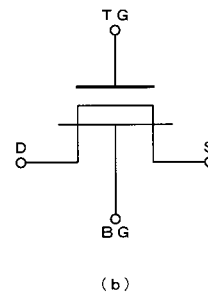
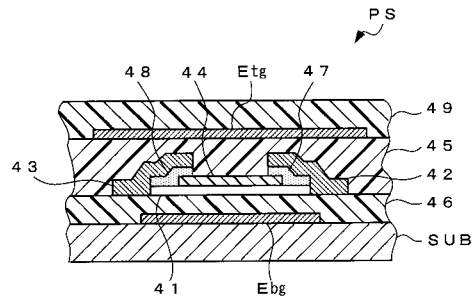
【図2】



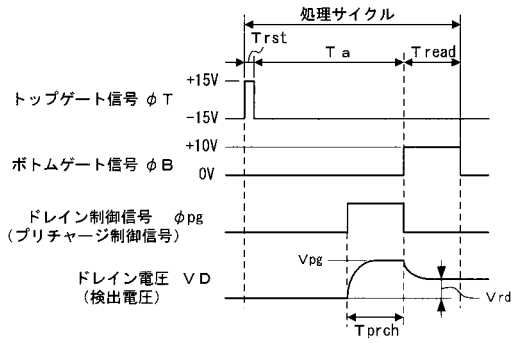
【図3】



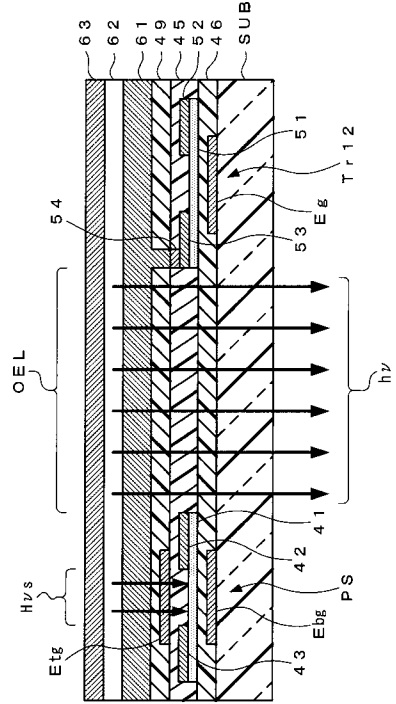
【図4】



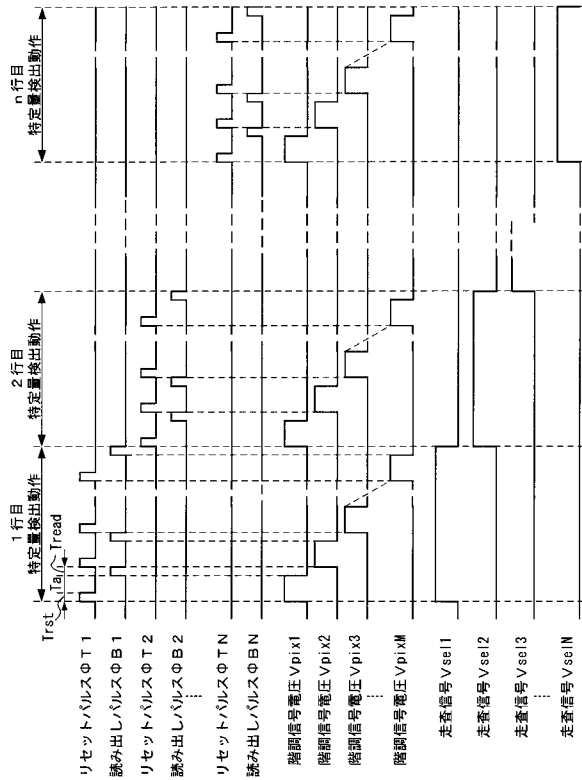
【図5】



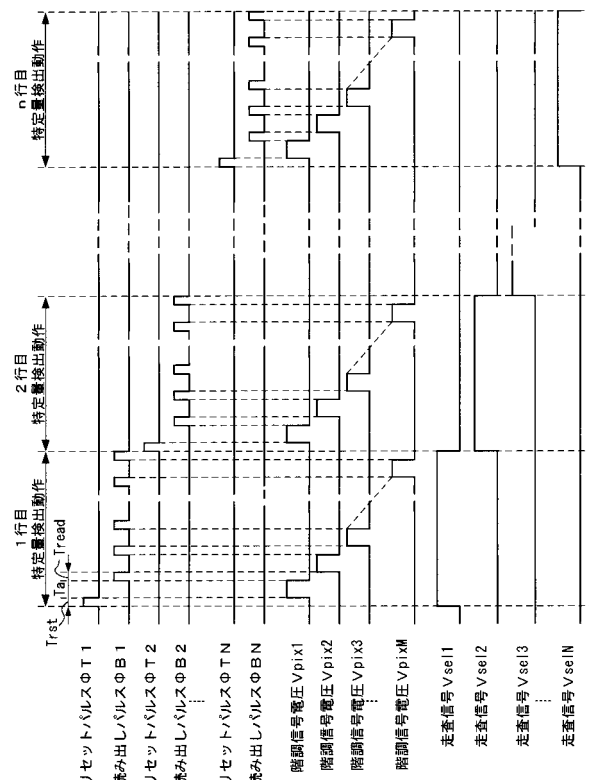
【図6】



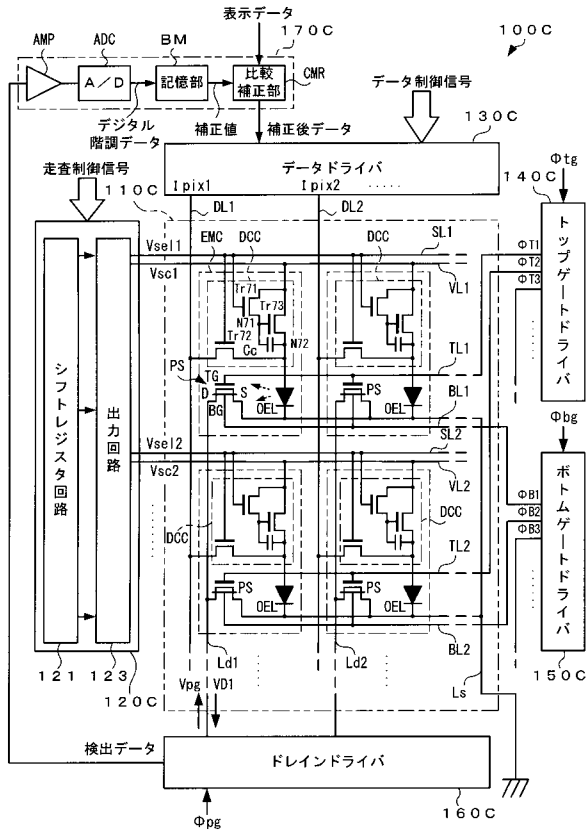
【図7】



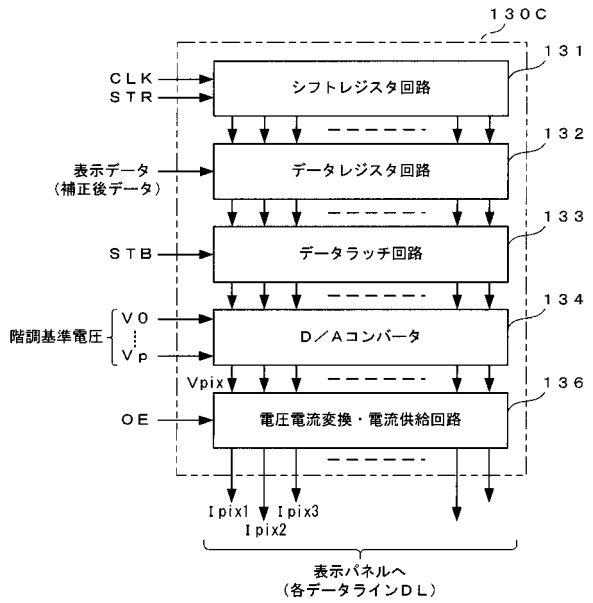
【図8】



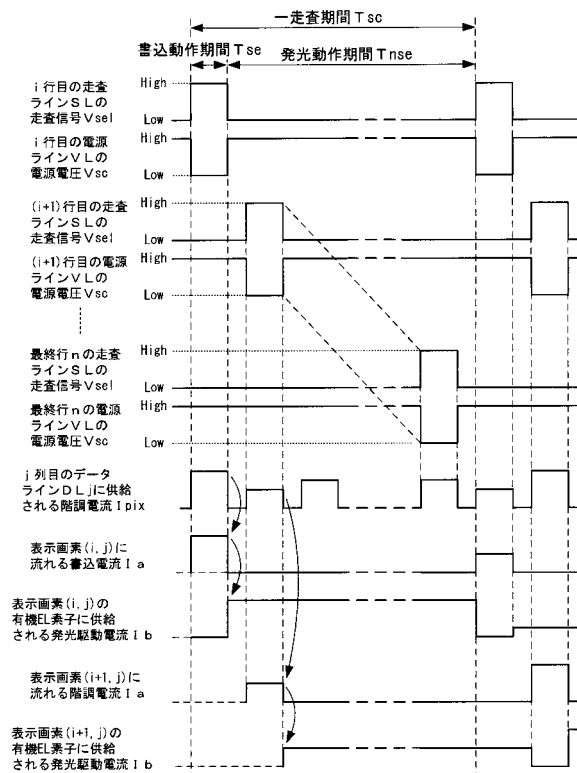
【図13】



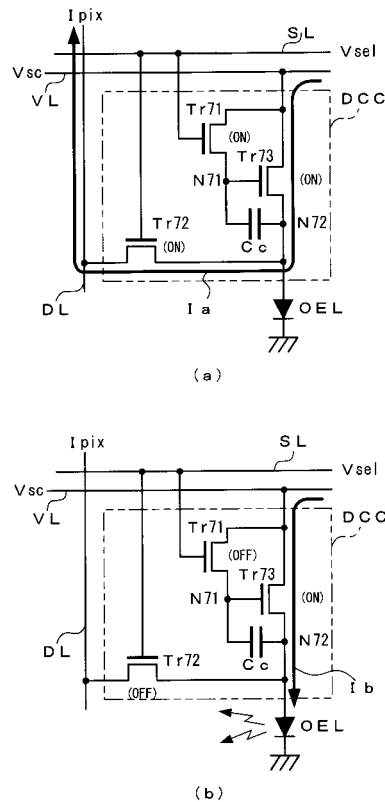
【図14】



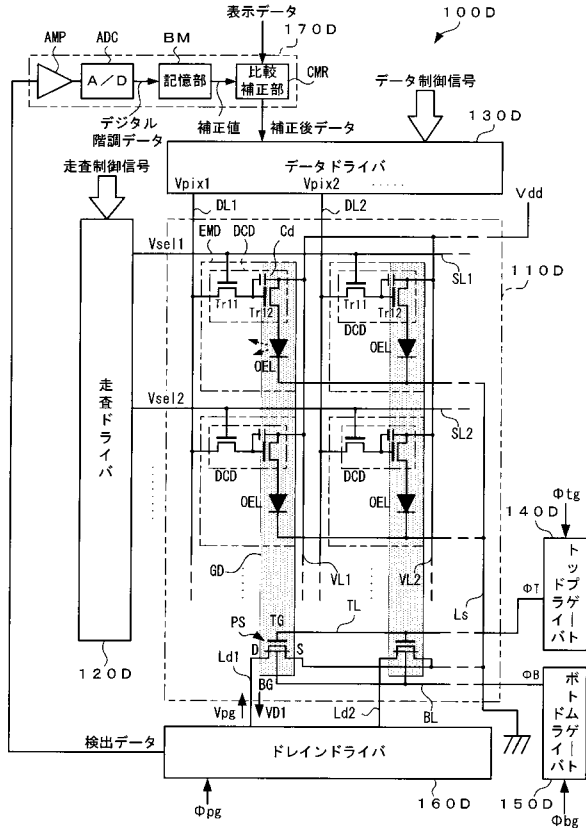
【図15】



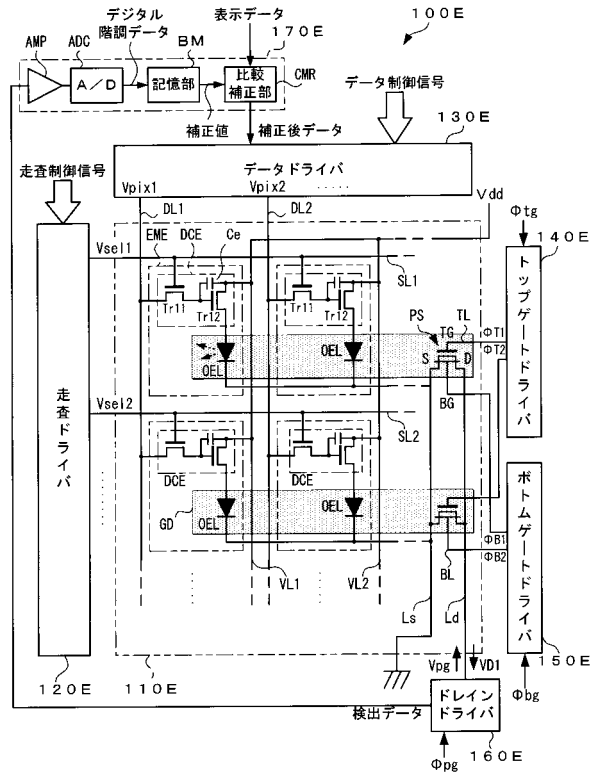
【図16】



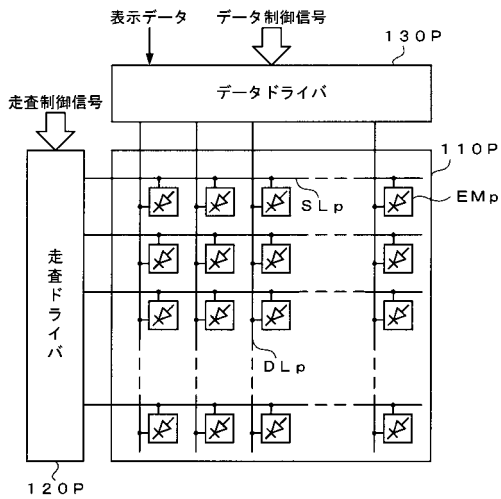
【図17】



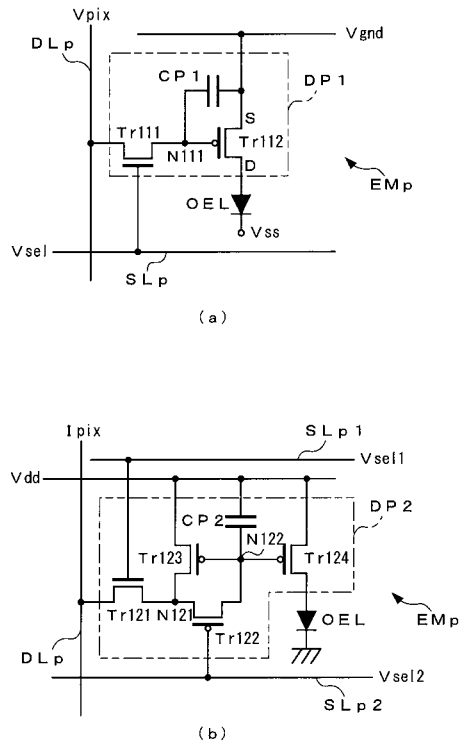
【図18】



【図19】



【図20】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 1 P
G 0 9 G	3/20	6 7 0 J
H 0 5 B	33/14	A

(56)参考文献 特開2004-038210(JP,A)
特開2001-085160(JP,A)
特開2002-197885(JP,A)
特開2004-012897(JP,A)
特開2002-169511(JP,A)
特開平10-293555(JP,A)
特開平04-081792(JP,A)
特開2003-173869(JP,A)
特開2003-317944(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 0 0 - 3 / 3 8

专利名称(译)	表示装置		
公开(公告)号	JP4161373B2	公开(公告)日	2008-10-08
申请号	JP2004237179	申请日	2004-08-17
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	下田悟 白寄友之		
发明人	下田 悟 白寄 友之		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.K G09G3/30.H G09G3/30.J G09G3/20.611.H G09G3/20.612.U G09G3/20.624.B G09G3/20.631.V G09G3/20.641.D G09G3/20.641.P G09G3/20.670.J H05B33/14.A G09G3/20.642.P G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3283 G09G3/3291		
F-TERM分类号	3K007/AB02 3K007/AB11 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC11 3K107/CC21 3K107/CC33 3K107/CC35 3K107/CC43 3K107/CC45 3K107/EE03 3K107/EE04 3K107/EE68 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD04 5C080/DD29 5C080/EE28 5C080/FF11 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/JJ07 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AC07 5C380/AC08 5C380/AC12 5C380/BA11 5C380/BA28 5C380/BA36 5C380/BA38 5C380/BB04 5C380/BD04 5C380/CA04 5C380/CA05 5C380/CA08 5C380/CA12 5C380/CA13 5C380/CA17 5C380/CA32 5C380/CA34 5C380/CB01 5C380/CB14 5C380/CB16 5C380/CB20 5C380/CB27 5C380/CC02 5C380/CC09 5C380/CC13 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC41 5C380/CC48 5C380/CC52 5C380/CC62 5C380/CC63 5C380/CC71 5C380/CD012 5C380/CD013 5C380/CD014 5C380/CF02 5C380/CF07 5C380/CF09 5C380/CF21 5C380/CF48 5C380/CF49 5C380/CF68 5C380/DA06 5C380/DA39 5C380/DA40 5C380/DA47 5C380/FA05 5C380/FA18 5C380/FA21 5C380/FA23		
审查员(译)	一宫诚		
其他公开文献	JP2006058352A		
外部链接	Espacenet		

摘要(译)

提供一种能够使发光元件在长时间内根据显示数据发出具有适当亮度等级的光的显示装置及其驱动控制方法。一种显示装置100A中，发光驱动电路DCA，其中具有一个有机EL元件OEL和光接收元件PS多个显示像素EMA被布置在显示面板110A中，基于显示数据（校正数据）的灰度其中信号电压Vpix施加于每个显示像素EMA的数据驱动器130A，控制所述光接收元件PS的驱动用于检测与（有机EL元件OEL）（发光亮度）的发光特性的每个显示像素EMA特定量顶部栅极驱动器140A，和底部栅极驱动器150A和漏极驱动器160A，基于针对每个显示像素EMA检测到的特定量，以保持恒定的状态下，显示像素EMA的发光特性时，显示数据以及校正错误的校正控制电路170。 .The

【 図 2 】

