

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2020-519913

(P2020-519913A)

(43) 公表日 令和2年7月2日 (2020.7.2)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/3233 (2016.01)	G09G 3/3233	3K107
G09G 3/20 (2006.01)	G09G 3/20 670J	5C080
H01L 51/50 (2006.01)	G09G 3/20 624B	5C380
H01L 27/32 (2006.01)	G09G 3/20 611F	
H05B 33/12 (2006.01)	H05B 33/14 A	
審査請求 未請求 予備審査請求 未請求 (全 31 頁) 最終頁に続く		

(21) 出願番号	特願2018-547427 (P2018-547427)	(71) 出願人	510280589
(86) (22) 出願日	平成29年11月24日 (2017.11.24)		京東方科技集團股▲ふん▼有限公司
(85) 翻訳文提出日	平成30年9月7日 (2018.9.7)		BOE TECHNOLOGY GROUP CO., LTD.
(86) 国際出願番号	PCT/CN2017/112907		中華人民共和國100015北京市朝陽區
(87) 国際公開番号	W02018/205556		酒仙橋路10號
(87) 国際公開日	平成30年11月15日 (2018.11.15)		No. 10 Jiuxianqiao Rd., Chaoyang District, Beijing 100015, CHINA
(31) 優先権主張番号	201710333212.5	(74) 代理人	100108453
(32) 優先日	平成29年5月12日 (2017.5.12)		弁理士 村山 靖彦
(33) 優先権主張国・地域又は機関	中国 (CN)	(74) 代理人	100110364
			弁理士 実広 信哉
		最終頁に続く	

(54) 【発明の名称】 画素回路及びその駆動方法、ディスプレイパネル

(57) 【要約】

画素回路及びその駆動方法、ディスプレイパネル。該画素回路 (100) は第1選択回路 (102)、第1駆動回路 (101)、第1コンデンサ (121)、第1検知回路 (103)、第1有機発光素子 (131)、第2コンデンサ (122) 及びコンデンサ制御回路 (123) を備える。第1選択回路 (102) は第1コンデンサ (121) に電氣的に接続され且つ第1選択回路 (102) と第1コンデンサ (121) は第1駆動回路 (101) を制御し、第1駆動回路 (101) は第1有機発光素子 (131) に電氣的に接続され且つ第1有機発光素子 (131) を駆動し、第1検知回路 (103) は第1駆動回路 (101) と第1有機発光素子 (131) に電氣的に接続され且つ第1駆動回路 (101) 又は第1有機発光素子 (131) を検知し、コンデンサ制御回路 (123) は第1コンデンサ (121) と第2コンデンサ (122) を互いに並列接続し又は遮断する。

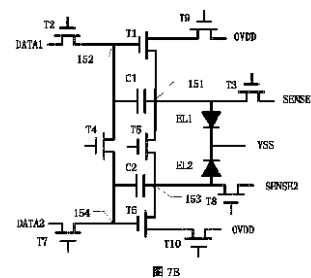


図 7B

【特許請求の範囲】

【請求項 1】

第 1 選択回路、第 1 駆動回路、第 1 コンデンサ、第 1 検知回路、第 1 有機発光素子、第 2 コンデンサ及びコンデンサ制御回路を備え、

前記第 1 選択回路は前記第 1 コンデンサに電氣的に接続され、且つ前記第 1 選択回路と前記第 1 コンデンサは前記第 1 駆動回路を制御するように配置され、

前記第 1 駆動回路は前記第 1 有機発光素子に電氣的に接続され、且つ前記第 1 有機発光素子を駆動するように配置され、

前記第 1 検知回路は前記第 1 駆動回路と前記第 1 有機発光素子に電氣的に接続され、且つ前記第 1 駆動回路又は前記第 1 有機発光素子を検知するように配置され、

前記コンデンサ制御回路は前記第 1 コンデンサと前記第 2 コンデンサを並列接続し又は遮断するように配置されることを特徴とする画素回路。

【請求項 2】

前記第 1 コンデンサは前記第 1 検知回路に電氣的に接続されることを特徴とする請求項 1 に記載の画素回路。

【請求項 3】

さらに第 2 選択回路、第 2 駆動回路及び第 2 有機発光素子を備え、

前記第 2 選択回路と前記第 2 コンデンサは前記第 2 駆動回路を制御するように配置され、

前記第 2 駆動回路は前記第 2 有機発光素子に電氣的に接続され、且つ前記第 2 有機発光素子を駆動するように配置されることを特徴とする請求項 1 又は 2 に記載の画素回路。

【請求項 4】

さらに第 2 検知回路を備え、前記第 2 検知回路は前記第 2 駆動回路と前記第 2 有機発光素子に電氣的に接続され、且つ前記第 2 駆動回路又は前記第 2 有機発光素子を検知するように配置されることを特徴とする請求項 3 に記載の画素回路。

【請求項 5】

さらに第 1 制御回路と第 2 制御回路を備え、前記第 1 制御回路は前記第 1 駆動回路が第 1 電源端子に電氣的に接続されるか否かを制御するように配置され、前記第 2 制御回路は前記第 2 駆動回路が前記第 1 電源端子に電氣的に接続されるか否かを制御するように配置されることを特徴とする請求項 4 に記載の画素回路。

【請求項 6】

さらに第 1 ノードと第 2 ノードを備え、

前記第 1 駆動回路は第 1 トランジスタを含み、

前記第 1 選択回路は第 2 トランジスタを含み、

前記第 1 検知回路は第 3 トランジスタを含み、

前記コンデンサ制御回路は第 4 トランジスタを含み、

前記第 1 トランジスタの第 1 端子は前記第 1 電源端子に電氣的に接続され、前記第 1 トランジスタの第 2 端子は第 1 ノードに電氣的に接続され、前記第 1 トランジスタの制御端子は第 2 ノードに電氣的に接続され、

前記第 2 トランジスタの第 1 端子は第 1 データラインに電氣的に接続され、前記第 2 トランジスタの第 2 端子は第 2 ノードに電氣的に接続され、

前記第 3 トランジスタの第 1 端子は前記第 1 ノードに電氣的に接続され、前記第 3 トランジスタの第 2 端子は第 1 監視ラインに電氣的に接続され、

前記第 4 トランジスタの第 1 端子は前記第 2 ノードに電氣的に接続され、前記第 4 トランジスタの第 2 端子は前記第 2 コンデンサの第 1 端子に電氣的に接続され、

前記第 2 コンデンサの第 2 端子は第 1 ノードに電氣的に接続され、

前記第 1 コンデンサの第 1 端子は前記第 1 ノードに電氣的に接続され、前記第 1 コンデンサの第 2 端子は前記第 2 ノードに電氣的に接続され、

前記第 1 有機発光素子の第 1 端子は前記第 1 ノードに電氣的に接続され、前記第 1 有機発光素子の第 2 端子は第 2 電源端子に電氣的に接続されることを特徴とする請求項 5 に記

10

20

30

40

50

載の画素回路。

【請求項 7】

さらに第 1 ノードと第 2 ノードを備え、
前記第 1 駆動回路は第 1 トランジスタを含み、
前記第 1 選択回路は第 2 トランジスタを含み、
前記第 1 検知回路は第 3 トランジスタを含み、
前記コンデンサ制御回路は第 4 トランジスタと第 5 トランジスタを含み、
前記第 1 トランジスタの第 1 端子は前記第 1 電源端子に電氣的に接続され、前記第 1 トランジスタの第 2 端子は第 1 ノードに電氣的に接続され、前記第 1 トランジスタの制御端子は第 2 ノードに電氣的に接続され、
前記第 2 トランジスタの第 1 端子は第 1 データラインに電氣的に接続され、前記第 2 トランジスタの第 2 端子は第 2 ノードに電氣的に接続され、
前記第 3 トランジスタの第 1 端子は前記第 1 ノードに電氣的に接続され、前記第 3 トランジスタの第 2 端子は第 1 監視ラインに電氣的に接続され、
前記第 4 トランジスタの第 1 端子は前記第 2 ノードに電氣的に接続され、前記第 4 トランジスタの第 2 端子は前記第 2 コンデンサの第 1 端子に電氣的に接続され、
前記第 5 トランジスタの第 1 端子は前記第 1 ノードに電氣的に接続され、前記第 5 トランジスタの第 2 端子は前記第 2 コンデンサの第 2 端子に電氣的に接続され、
前記第 1 コンデンサの第 1 端子は前記第 1 ノードに電氣的に接続され、前記第 1 コンデンサの第 2 端子は前記第 2 ノードに電氣的に接続され、
前記第 1 有機発光素子の第 1 端子は前記第 1 ノードに電氣的に接続され、前記第 1 有機発光素子の第 2 端子は第 2 電源端子に電氣的に接続されることを特徴とする請求項 5 に記載の画素回路。

10

20

【請求項 8】

さらに第 3 ノードと第 4 ノードを備え、
前記第 2 駆動回路は第 6 トランジスタを含み、
前記第 2 選択回路は第 7 トランジスタを含み、
前記第 6 トランジスタの第 1 端子は前記第 1 電源端子に電氣的に接続され、前記第 6 トランジスタの第 2 端子は第 3 ノードに電氣的に接続され、前記第 6 トランジスタの制御端子は第 4 ノードに電氣的に接続され、
前記第 7 トランジスタの第 1 端子は第 2 データラインに電氣的に接続され、前記第 7 トランジスタの第 2 端子は前記第 4 ノードに電氣的に接続され、
前記第 2 コンデンサの第 1 端子は前記第 4 ノードに電氣的に接続され、前記第 2 コンデンサの第 2 端子は前記第 3 ノードに電氣的に接続され、
前記第 2 有機発光素子の第 1 端子は前記第 3 ノードに電氣的に接続され、前記第 2 有機発光素子の第 2 端子は前記第 2 電源端子に電氣的に接続されることを特徴とする請求項 6 又は 7 に記載の画素回路。

30

【請求項 9】

前記第 2 検知回路は第 8 トランジスタを含み、前記第 8 トランジスタの第 1 端子は前記第 3 ノードに電氣的に接続され、前記第 8 トランジスタの第 2 端子は第 2 監視ラインに電氣的に接続されることを特徴とする請求項 8 に記載の画素回路。

40

【請求項 10】

前記第 1 制御回路は第 9 トランジスタを含み、前記第 2 制御回路は第 10 トランジスタを含み、
前記第 9 トランジスタの第 1 端子は前記第 1 トランジスタの第 1 端子に電氣的に接続され、前記第 9 トランジスタの第 2 端子は前記第 1 電源端子に電氣的に接続され、
前記第 10 トランジスタの第 1 端子は前記第 6 トランジスタの第 1 端子に電氣的に接続され、前記第 10 トランジスタの第 2 端子は前記第 1 電源端子に電氣的に接続されることを特徴とする請求項 9 に記載の画素回路。

【請求項 11】

50

前記第 4 トランジスタの制御端子と前記第 5 トランジスタの制御端子は同一信号ラインに電氣的に接続されることを特徴とする請求項 7 に記載の画素回路。

【請求項 1 2】

前記第 2 電源端子は接地端子であることを特徴とする請求項 7 - 1 0 のいずれかに記載の画素回路。

【請求項 1 3】

前記第 1 有機発光素子と前記第 2 有機発光素子は異なる色の光を発光することを特徴とする請求項 2 - 1 0 のいずれかに記載の画素回路。

【請求項 1 4】

請求項 1 - 1 3 のいずれかに記載の画素回路を備えることを特徴とするディスプレイパネル。

10

【請求項 1 5】

請求項 1 に記載の画素回路の駆動方法であって、

第 1 監視段階において、前記コンデンサ制御回路によって前記第 1 コンデンサと前記第 2 コンデンサを互いに並列接続し、且つ前記第 1 検知回路によって前記第 1 駆動回路又は前記第 1 有機発光素子を監視することを含むことを特徴とする駆動方法。

【請求項 1 6】

発光段階において、前記コンデンサ制御回路によって前記第 1 コンデンサと前記第 2 コンデンサを互いに遮断し、且つ前記駆動回路によって前記第 1 有機発光素子が動作するように駆動することをさらに含むことを特徴とする請求項 1 5 に記載の駆動方法。

20

【請求項 1 7】

前記画素回路はさらに第 2 選択回路、第 2 駆動回路及び第 2 有機発光素子を含み、前記第 2 選択回路と前記第 2 コンデンサは前記第 2 駆動回路を制御するように配置され、前記第 2 駆動回路は前記第 2 有機発光素子に電氣的に接続され、且つ前記第 2 有機発光素子を駆動するように配置され、

前記駆動方法は、

第 2 監視段階において、前記コンデンサ制御回路によって前記第 1 コンデンサと前記第 2 コンデンサを互いに並列接続し、且つ前記第 1 検知回路によって前記第 2 駆動回路又は前記第 2 有機発光素子を監視することをさらに含むことを特徴とする請求項 1 5 又は 1 6 に記載の駆動方法。

30

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本開示の実施例は画素回路及びその駆動方法、ディスプレイパネルに関する。

【背景技術】

【0 0 0 2】

有機発光ダイオード (Organic Light Emitting Diode、OLED) の表示装置は、広視野角、高コントラスト、高応答速度及び無機発光表示装置よりも高い発光輝度、より低い駆動電圧等の長所を有するため、注目されてきた。

有機発光ダイオード表示装置では、表示画面が素子劣化による影響を受けにくいようにするために、一般的に外部補正が必要であり、薄膜トランジスタを流れる電流又は有機発光ダイオードを流れる電流を検出することにより、薄膜トランジスタ又は有機発光ダイオードの劣化程度を把握して、更に対応したデータ信号補正值を取得できる。

40

【発明の概要】

【課題を解決するための手段】

【0 0 0 3】

本開示の一実施例は、第 1 選択回路、第 1 駆動回路、第 1 コンデンサ、第 1 検知回路、第 1 有機発光素子、第 2 コンデンサ及びコンデンサ制御回路を備える画素回路を提供する。第 1 選択回路は第 1 コンデンサに電氣的に接続され、且つ第 1 選択回路と第 1 コンデンサは第 1 駆動回路を制御するように配置され、第 1 駆動回路は第 1 有機発光素子に電氣的

50

に接続され、且つ第1有機発光素子を駆動するように配置され、第1検知回路は第1駆動回路と第1有機発光素子に電氣的に接続され、且つ第1駆動回路又は第1有機発光素子を検知するように配置され、コンデンサ制御回路は第1コンデンサと第2コンデンサを互いに並列接続し又は遮断するように配置される。

【0004】

たとえば、本開示の一実施例による画素回路において、前記第1コンデンサは前記第1検知回路に電氣的に接続される。

たとえば、本開示の一実施例による画素回路において、該画素回路はさらに第2選択回路、第2駆動回路及び第2有機発光素子を備え、前記第2選択回路と前記第2コンデンサは前記第2駆動回路を制御するように配置され、前記第2駆動回路は前記第2有機発光素子に電氣的に接続され、且つ前記第2有機発光素子を駆動するように配置される。

10

【0005】

たとえば、本開示の一実施例による画素回路において、該画素回路はさらに第2検知回路を備え、前記第2検知回路は前記第2駆動回路と前記第2有機発光素子に電氣的に接続され、且つ前記第2駆動回路又は前記第2有機発光素子を検知するように配置される。

【0006】

たとえば、本開示の一実施例による画素回路において、該画素回路はさらに第1制御回路と第2制御回路を備え、前記第1制御回路は前記第1駆動回路が第1電源端子に電氣的に接続されるか否かを制御するように配置され、前記第2制御回路は前記第2駆動回路が前記第1電源端子に電氣的に接続されるか否かを制御するように配置される。

20

【0007】

たとえば、本開示の一実施例による画素回路において、該画素回路はさらに第1ノードと第2ノードを備え、前記第1駆動回路は第1トランジスタを含み、前記第1選択回路は第2トランジスタを含み、前記第1検知回路は第3トランジスタを含み、前記コンデンサ制御回路は第4トランジスタを含み、前記第1トランジスタの第1端子は前記第1電源端子に電氣的に接続され、前記第1トランジスタの第2端子は第1ノードに電氣的に接続され、前記第1トランジスタの制御端子は第2ノードに電氣的に接続され、前記第2トランジスタの第1端子は第1データラインに電氣的に接続され、前記第2トランジスタの第2端子は第2ノードに電氣的に接続され、前記第3トランジスタの第1端子は前記第1ノードに電氣的に接続され、前記第3トランジスタの第2端子は第1監視ラインに電氣的に接続され、前記第4トランジスタの第1端子は前記第2ノードに電氣的に接続され、前記第4トランジスタの第2端子は前記第2コンデンサの第1端子に電氣的に接続され、前記第2コンデンサの第2端子は第1ノードに電氣的に接続され、前記第1コンデンサの第1端子は前記第1ノードに電氣的に接続され、前記第1コンデンサの第2端子は前記第2ノードに電氣的に接続され、前記第1有機発光素子の第1端子は前記第1ノードに電氣的に接続され、前記第1有機発光素子の第2端子は第2電源端子に電氣的に接続される。

30

【0008】

たとえば、本開示の一実施例による画素回路において、該画素回路はさらに第1ノードと第2ノードを備え、前記第1駆動回路は第1トランジスタを含み、前記第1選択回路は第2トランジスタを含み、前記第1検知回路は第3トランジスタを含み、前記コンデンサ制御回路は第4トランジスタと第5トランジスタを含み、前記第1トランジスタの第1端子は前記第1電源端子に電氣的に接続され、前記第1トランジスタの第2端子は第1ノードに電氣的に接続され、前記第1トランジスタの制御端子は第2ノードに電氣的に接続され、前記第2トランジスタの第1端子は第1データラインに電氣的に接続され、前記第2トランジスタの第2端子は第2ノードに電氣的に接続され、前記第3トランジスタの第1端子は前記第1ノードに電氣的に接続され、前記第3トランジスタの第2端子は第1監視ラインに電氣的に接続され、前記第4トランジスタの第1端子は前記第2ノードに電氣的に接続され、前記第4トランジスタの第2端子は前記第2コンデンサの第1端子に電氣的に接続され、前記第5トランジスタの第1端子は前記第1ノードに電氣的に接続され、前記第5トランジスタの第2端子は前記第2コンデンサの第2端子に電氣的に接続され、前

40

50

記第1コンデンサの第1端子は前記第1ノードに電氣的に接続され、前記第1コンデンサの第2端子は前記第2ノードに電氣的に接続され、前記第1有機発光素子の第1端子は前記第1ノードに電氣的に接続され、前記第1有機発光素子の第2端子は第2電源端子に電氣的に接続される。

【0009】

たとえば、本開示の一実施例による画素回路において、該画素回路はさらに第3ノードと第4ノードを備え、前記第2駆動回路は第6トランジスタを含み、前記第2選択回路は第7トランジスタを含み、前記第6トランジスタの第1端子は前記第1電源端子に電氣的に接続され、前記第6トランジスタの第2端子は第3ノードに電氣的に接続され、前記第6トランジスタの制御端子は第4ノードに電氣的に接続され、前記第7トランジスタの第1端子は第2データラインに電氣的に接続され、前記第7トランジスタの第2端子は前記第4ノードに電氣的に接続され、前記第2コンデンサの第1端子は前記第4ノードに電氣的に接続され、前記第2コンデンサの第2端子は前記第3ノードに電氣的に接続され、前記第2有機発光素子の第1端子は前記第3ノードに電氣的に接続され、前記第2有機発光素子の第2端子は前記第2電源端子に電氣的に接続される。

【0010】

たとえば、本開示の一実施例による画素回路において、前記第2検知回路は第8トランジスタを含み、前記第8トランジスタの第1端子は前記第3ノードに電氣的に接続され、前記第8トランジスタの第2端子は第2監視ラインに電氣的に接続される。

【0011】

たとえば、本開示の一実施例による画素回路において、前記第1制御回路は第9トランジスタを含み、前記第2制御回路は第10トランジスタを含み、前記第9トランジスタの第1端子は前記第1トランジスタの第1端子に電氣的に接続され、前記第9トランジスタの第2端子は前記第1電源端子に電氣的に接続され、前記第10トランジスタの第1端子は前記第6トランジスタの第1端子に電氣的に接続され、前記第10トランジスタの第2端子は前記第1電源端子に電氣的に接続される。

【0012】

たとえば、本開示の一実施例による画素回路において、前記第4トランジスタの制御端子と前記第5トランジスタの制御端子は同一信号ラインに電氣的に接続される。

【0013】

たとえば、本開示の一実施例による画素回路において、前記第2電源端子は接地端子である。

たとえば、本開示の一実施例による画素回路において、前記第1有機発光素子と前記第2有機発光素子は異なる色の光を発光する。

【0014】

本開示の別の実施例は、上記画素回路を備えたディスプレイパネルを提供する。

本開示のさらに別の実施例は画素回路の駆動方法を提供し、該画素回路の駆動方法は、第1監視段階において、コンデンサ制御回路で第1コンデンサと第2コンデンサを互いに並列接続し、且つ第1検知回路で第1駆動回路又は第1有機発光素子を監視することを含む。

【0015】

たとえば、本開示のさらに別の実施例による画素回路の駆動方法において、発光段階において、前記コンデンサ制御回路で前記第1コンデンサと前記第2コンデンサを互いに遮断し、且つ前記駆動回路で前記第1有機発光素子の動作を駆動することをさらに含む。

たとえば、本開示のさらに別の実施例による画素回路の駆動方法において、前記画素回路はさらに第2選択回路、第2駆動回路及び第2有機発光素子を備え、前記第2選択回路と前記第2コンデンサは前記第2駆動回路を制御するように配置され、前記第2駆動回路は前記第2有機発光素子に電氣的に接続され、且つ前記第2有機発光素子を駆動するように配置され、前記駆動方法は、第2監視段階において、前記コンデンサ制御回路で前記第1コンデンサと前記第2コンデンサを互いに並列接続し、且つ前記第1検知回路で前記第2

10

20

30

40

50

駆動回路又は前記第2有機発光素子を監視することをさらに含む。

【0016】

本開示の実施例の技術案をより明瞭に説明するために、以下、実施例又は関連技術の説明に使用される図面について簡単に説明するが、勿論、以下の説明における図面は本開示の実施例の一部に過ぎず、本開示を制限するものではない。

【図面の簡単な説明】

【0017】

【図1A】本開示の一実施例による画素回路の概略ブロック図である。

【図1B】図1Aに示される画素回路の例示的な回路図である。

【図2A】図1Bに示される画素回路の例示的な回路図の発光段階での等価回路図である。

【図2B】図1Bに示される画素回路の例示的な回路図の第1監視段階での等価回路図である。

【図2C】図1Bに示される画素回路の例示的な回路図の第1監視段階での別の等価回路図である。

【図2D】検知回路が取得した検知電圧値の経時的な変化の曲線である。

【図3A】本開示の一実施例による別の画素回路の概略ブロック図である。

【図3B】図3Aに示される画素回路の例示的な回路図である。

【図4A】図3Bに示される画素回路の例示的な回路図の発光段階での等価回路図である。

【図4B】図3Bに示される画素回路の例示的な回路図の第1監視段階での等価回路図である。

【図4C】図3Bに示される画素回路の例示的な回路図の第1監視段階での別の等価回路図である。

【図4D】図3Bに示される画素回路の例示的な回路図の第1監視段階でのさらに別の等価回路図である。

【図5A】図3Bに示される画素回路の例示的な回路図の第2監視段階での等価回路図である。

【図5B】図3Bに示される画素回路の例示的な回路図の第2監視段階での別の等価回路図である。

【図5C】図3Bに示される画素回路の例示的な回路図の第2監視段階でのさらに別の等価回路図である。

【図6A】本開示の一実施例によるさらに別の画素回路の概略ブロック図である。

【図6B】図6Aに示される画素回路の例示的な回路図である。

【図7A】本開示の一実施例によるさらに別の画素回路の概略ブロック図である。

【図7B】図7Aに示される画素回路の例示的な回路図である。

【図8A】図7Bに示される画素回路の例示的な回路図の発光段階での等価回路図である。

【図8B】図7Bに示される画素回路の例示的な回路図の第1監視段階での等価回路図である。

【図8C】図7Bに示される画素回路の例示的な回路図の第1監視段階での別の等価回路図である。

【図8D】図7Bに示される画素回路の例示的な回路図の第1監視段階でのさらに別の等価回路図である。

【図9A】図7Bに示される画素回路の例示的な回路図の第2監視段階での第1監視方法の等価回路図である。

【図9B】図7Bに示される画素回路の例示的な回路図の第2監視段階での第1監視方法の別の等価回路図である。

【図9C】図7Bに示される画素回路の例示的な回路図の第2監視段階での第1監視方法のさらに別の等価回路図である。

【図 1 0】本開示の別の実施例によるディスプレイパネルの概略ブロック図である。

【図 1 1 A】本開示のさらに別の実施例による画素回路の駆動方法の例示的なフローチャートである。

【図 1 1 B】図 1 1 A に示される駆動方法の例示的なタイミング図である。

【図 1 2 A】本開示のさらに別の実施例による別の画素回路の駆動方法の例示的なフローチャートである。

【図 1 2 B】図 1 2 A に示される駆動方法の例示的なタイミング図である。

【図 1 3 A】本開示のさらに別の実施例によるさらに別の画素回路の駆動方法の例示的なフローチャートである。

【図 1 3 B】図 1 3 A に示される駆動方法の例示的なタイミング図である。

【図 1 4】本開示の一実施例によるさらに別の画素回路の例示的な回路図である。

【発明を実施するための形態】

【0018】

本開示の実施例の目的、技術案及び利点をより明瞭にするために、以下、本開示の実施例の図面を参照しながら、本開示の実施例の技術案を明瞭且つ完全に説明する。勿論、説明される実施例は、本開示の一部の実施例に過ぎず、すべての実施例ではない。説明される本開示の実施例に基づいて、当業者が創造的な努力を必要とせずして想到し得るすべての他の実施例は、本開示の保護範囲に属する。

特に定義しない限り、ここで使用されている技術用語又は科学用語は当業者が理解できる通常の意味を有する。本開示に使用されている「第 1」、「第 2」及び類似する用語は、順序、数量又は重要性を示すものではなく、異なる構成要素を区別するためのものにすぎない。同様に、「含む」又は「備える」等の類似する用語は、「含む」又は「備える」の前に記載された素子又は部材が、「含む」又は「備える」の後に挙げられる素子又は部材及びその同等物を含むが、ほかの素子又は部材を排除しないことを意味する。「接続」又は「連結」等の類似する用語は、物理的又は機械的接続に限定されず、直接接続されるか間接的に接続されるかに関わらず、電気的接続を含んでもよい。「上」、「下」、「左」、「右」等は、相対位置関係を示すだけであり、説明対象の絶対位置が変わると、該相対位置関係も変わる。

【0019】

本開示の実施例は、画素回路及びその駆動方法、ディスプレイパネルを提供し、検知段階の充電速度を高めて、検知値の精度を向上させ、さらに画素回路の補正効果を向上させて、ディスプレイパネルの表示均一性を高め、表示効果を向上させる。

【0020】

本開示の少なくとも 1 つの実施例は画素回路を提供し、該画素回路は第 1 選択回路、第 1 駆動回路、第 1 コンデンサ、第 1 検知回路、第 1 有機発光素子、第 2 コンデンサ及びコンデンサ制御回路を備える。第 1 選択回路と第 1 コンデンサは第 1 駆動回路を制御するように配置され、第 1 駆動回路は第 1 有機発光素子に電気的に接続され且つ第 1 有機発光素子を駆動するように配置され、第 1 検知回路は第 1 駆動回路と第 1 有機発光素子に電気的に接続され且つ第 1 駆動回路又は第 1 有機発光素子を検知するように配置され、コンデンサ制御回路は第 1 コンデンサと第 2 コンデンサを互いに並列接続し又は遮断するように配置される。

【0021】

たとえば、図 1 A は本開示の一実施例による画素回路の概略ブロック図であり、図 1 A に示されるように、該画素回路は第 1 選択回路 102、第 1 駆動回路 101、第 1 コンデンサ 121、第 1 検知回路 103、第 1 有機発光素子 131、第 2 コンデンサ 122 及びコンデンサ制御回路 123 を備える。たとえば、第 1 選択回路 102、第 1 駆動回路 101、第 1 コンデンサ 121、第 1 検知回路 103、第 1 有機発光素子 131、第 2 コンデンサ 122 及びコンデンサ制御回路 123 の具体的な形態は、実際の用途の要件に応じて設定されることができ、本開示では、それについて具体的に制限しない。たとえば、本開示の一実施例による画素回路は、図 1 B に示される回路図のように実現できる。

【0022】

たとえば、図1Aと図1Bに示されるように、第1駆動回路101は第1有機発光素子131（たとえば、図1Bに示されるEL1）に電氣的に接続され且つ第1有機発光素子131を駆動するように配置される。たとえば、第1駆動回路101は第1トランジスタT1を含み、第1トランジスタT1は第1端子、第2端子及び制御端子を含み、制御端子は、オン信号（たとえば、高レベル信号）を受信する場合は、第1端子と第2端子をオンさせる。たとえば、画素回路はさらに第1ノード151と第2ノード152を備え、第1トランジスタT1の第1端子は第1電源端子OVDDに電氣的に接続され、第1トランジスタT1の第2端子は第1ノード151に電氣的に接続され、第1トランジスタT1の制御端子は第2ノード152に電氣的に接続される。たとえば、第1電源端子OVDDは一定の正電圧を出力するために電圧源としてもよく、電流源等としてもよい。

10

【0023】

たとえば、図1Aと図1Bに示されるように、第1有機発光素子131の第1端子は第1ノード151に電氣的に接続され、第1有機発光素子131の第2端子は第2電源端子VSSに電氣的に接続される。たとえば、第1有機発光素子131は有機発光ダイオードであり、第2電源端子VSSは接地端子である。たとえば、第1トランジスタT1の制御端子がオン信号を受信する場合、第1電源端子OVDDからの電気信号（たとえば、電流信号）は第1有機発光素子131（たとえば図1Bに示されるEL1）の発光を駆動できる。

【0024】

たとえば、図1Aと図1Bに示されるように、第1選択回路102と第1コンデンサ121（たとえば、図1Bに示されるC1）は、第1駆動回路101を制御するように配置される。たとえば、第1選択回路102は第2トランジスタT2を含み、第2トランジスタT2の第1端子は第1データラインDATA1に電氣的に接続され、第2トランジスタT2の第2端子は第2ノード152に電氣的に接続される。たとえば、第2トランジスタT2の制御端子がオン信号を受信する場合、第1データラインDATA1からの電気信号は第2トランジスタT2によって第1トランジスタT1の制御端子に伝送されて、第1コンデンサC1に記憶され、第2ノード152の電圧を変えて、それによって、次に第1トランジスタT1を必要に応じてオンさせて、第1有機発光素子EL1を駆動する。たとえば、第1コンデンサ121の第1端子は第1ノード151に電氣的に接続され、第1コンデンサ121の第2端子は第2ノード152に電氣的に接続される。

20

30

【0025】

たとえば、図1Aと図1Bに示されるように、コンデンサ制御回路123は第1コンデンサ121と第2コンデンサ122を互いに並列接続し又は遮断するように配置される。たとえば、コンデンサ制御回路123は第4トランジスタT4と第5トランジスタT5を含み、第4トランジスタT4の第1端子は第2ノード152に電氣的に接続され、第4トランジスタT4の第2端子は第2コンデンサ122の第1端子に電氣的に接続され、第5トランジスタT5の第1端子は第1ノード151に電氣的に接続され、第5トランジスタT5の第2端子は第2コンデンサ122の第2端子に電氣的に接続される。たとえば、実際の用途の要件に応じて、第4トランジスタT4の制御端子と第5トランジスタT5の制御端子は同一信号ライン又は異なる信号ラインに電氣的に接続される。たとえば、第4トランジスタT4の制御端子と第5トランジスタT5の制御端子がオン信号（たとえば、高レベル信号）を受信する場合、第4トランジスタT4の第1端子と第2端子はオンになり、且つ第5トランジスタT5の第1端子と第2端子はオンになり、このとき、コンデンサ制御回路123は第1コンデンサ121と第2コンデンサ122を互いに並列接続する。また、たとえば、第4トランジスタT4の制御端子と第5トランジスタT5の制御端子がオフ信号（たとえば、低レベル信号）を受信する場合、第4トランジスタT4と第5トランジスタT5はともにオフ（遮断）状態になり、このとき、コンデンサ制御回路123は第1コンデンサ121と第2コンデンサ122を互いに遮断する。

40

【0026】

50

たとえば、図 1 A と図 1 B に示されるように、第 1 検知回路 103 は第 1 駆動回路 101 と第 1 有機発光素子 131 に電氣的に接続され且つ第 1 駆動回路 101 又は第 1 有機発光素子 131 を検知するように配置される。たとえば、第 1 検知回路 103 は第 3 トランジスタ T3 を含み、第 3 トランジスタ T3 の第 1 端子は第 1 ノード 151 に電氣的に接続され、第 3 トランジスタ T3 の第 2 端子は第 1 監視ライン SENSE1 に電氣的に接続される。たとえば、第 3 トランジスタ T3 がオンになった場合、第 1 監視ライン SENSE1 を介して画素回路が出力した電気信号を取得し、又は、第 1 監視ライン SENSE1 を介して画素回路へ電気信号を入力する。

【0027】

発光段階において、第 4 トランジスタ T4 の制御端子と第 5 トランジスタ T5 の制御端子はオフ信号（たとえば、低レベル信号）を受信し、第 4 トランジスタ T4 と第 5 トランジスタ T5 はオフ状態になり、図 1 B に示される回路図は図 2 A に示される回路図に相当する。この場合、コンデンサ制御回路 123 は第 1 コンデンサ 121 と第 2 コンデンサ 122 を互いに遮断し、このとき、監視を必要としないため、第 3 トランジスタ T3 の制御端子はオフ信号（たとえば、低レベル信号）を受信し、それにより第 3 トランジスタ T3 はオフ状態になり、又は、第 3 トランジスタ T3 はオン状態になり、第 1 監視ライン SENSE1 に低レベル電圧が印加される。第 2 トランジスタ T2 の制御端子はオン信号（たとえば、高レベル信号）を受信し且つ第 1 端子はデータ信号を受信して第 1 コンデンサ C1 を充電し、第 2 ノード 152 の電圧を上げて、第 1 トランジスタ T1 をオン状態にし、図 1 B に示される画素回路は、第 1 有機発光素子 131 を駆動して正常に発光させ、すなわち、図 1 B に示される画素回路は、上記条件において発光段階にある。

【0028】

たとえば、監視段階において、第 1 駆動回路 101 及び／又は第 1 有機発光素子 131 が監視される。第 4 トランジスタ T4 と第 5 トランジスタ T5 の制御端子はオン信号を受信し、図 1 B に示される回路図は図 2 B に示される回路図に相当する。このとき、コンデンサ制御回路 123 は第 1 コンデンサ 121 と第 2 コンデンサ 122 を互いに並列接続し、従って、図 2 B に示される回路図はまた図 2 C に示される回路図に相当し、このようにして、第 1 駆動回路 101 を制御するための容量値は C1 から C1 + C2 に増加する。第 1 駆動回路のパラメータを監視するために、制御信号が印加されて第 2 トランジスタ T2 と第 3 トランジスタ T3 をオンさせ、第 1 データライン DATA1 からの電気信号（すなわちデータ信号、たとえば、基準データ信号）はオンした第 2 トランジスタ T2 によって並列接続された第 1 コンデンサ C1 と第 2 コンデンサ C2 を充電して、第 1 トランジスタ T1 はオン状態になり、それにより、駆動電流は第 1 電源端子 OVD から第 1 トランジスタ T1、第 1 有機発光素子 EL1 を流れ、且つ該駆動電流は第 1 検知回路 103 により取得され（たとえば、オンした第 3 トランジスタ T3 によって第 1 監視ライン SENSE1 に出力される）、それによって、第 1 検知回路 103 は第 1 駆動回路 101（たとえば、第 1 トランジスタ T1）を経た電気信号を監視して、第 1 駆動回路 101 のパラメータ（たとえば第 1 トランジスタ T1 の閾値電圧）を取得し、たとえば、該第 1 駆動回路 101 のパラメータによってデータ信号への補正值が決定される。

【0029】

たとえば、第 1 有機発光素子 EL1 のパラメータを監視するために、図 1 B に示されるように、第 3 トランジスタ T3 の制御端子がオン信号（たとえば、高レベル信号）を受信し、第 2 トランジスタ T2 の制御端子がオフ信号（たとえば、低レベル信号）を受信し且つ第 1 データライン DATA1 がたとえば高レベル信号を出力する場合、第 3 トランジスタ T3 はオン状態になり、第 1 トランジスタ T1、第 2 トランジスタ T2 はオフ状態になり、必要に応じて、第 4 トランジスタ T4 と第 5 トランジスタ T5 をオフ状態にして、第 1 検知回路 103 で第 1 有機発光素子 131 へ電気信号を入力することによって、第 1 有機発光素子 131 を経た電気信号を監視し、さらに第 1 有機発光素子 131 を監視して、第 1 有機発光素子 131 のパラメータ（たとえば第 1 有機発光素子 131 の内部抵抗）を取得し、たとえば、該パラメータによって駆動電流への補正值が決定される。

【0030】

たとえば、図2Dは検知回路が取得した検知電圧値の経時的な変化の曲線であり、図2Dに示されるように、駆動回路を制御する容量値が0.2pFから1pFに増加する場合、検知段階の充電速度が高まり、且つ検知値がさらに正確になる（検知回路が取得した検知電圧値は3.74Vから4.8Vに増加する）。たとえば、本開示の一実施例による画素回路では、第1監視段階において、第1駆動回路101を制御するための容量値がC1+C2に増加するため、検知段階の充電速度を高めて、第1検知回路103が取得した検知値の精度を向上させ、さらに画素回路補正時により正確な電気信号を提供して、画素回路の補正効果を向上させる。

【0031】

たとえば、第1監視段階と表示段階の設定方式について実際の用途に応じて設定でき、本開示の実施例では、それについて具体的に限定しない。たとえば、本開示の一実施例による画素回路を備えたディスプレイパネルの表示周期ごとに、第1監視段階と表示段階が含まれ、各表示周期の第1監視段階が表示段階前にあってもよい。たとえば、第1駆動回路101及び／又は第1有機発光素子131の劣化状況をタイムリーに検知して、さらに表示周期ごとに更新した検知値を用いて画素回路を補正し、より良好な画素回路の補正効果を実現できる。また、たとえば、該画素回路を含むディスプレイパネルを起動させた後の初期段階だけに第1検知回路103で検知値を取得し、取得した検知値で画素回路を補正してもよく、このようにして、画素回路補正をより行う上に、省電力を実現する。

【0032】

たとえば、図3Aは本開示の一実施例による別の画素回路の概略ブロック図であり、図1Aに示される画素回路に比べて、図3Aに示される画素回路は、第2選択回路107、第2駆動回路106及び第2有機発光素子132をさらに含む。たとえば、第2選択回路107、第2駆動回路106及び第2有機発光素子132の具体的な形態は、実際の用途の要件に応じて設定され、本開示では、それについて具体的に制限しない。たとえば、本開示の一実施例による画素回路は、図3Bに示される回路図のように実現できる。

【0033】

たとえば、図3Aと図3Bに示されるように、第2駆動回路106は第2有機発光素子132に電氣的に接続され且つ第2有機発光素子132（たとえば図3Bに示されるEL2）を駆動するように配置される。たとえば、第2駆動回路106は第6トランジスタT6を含む。たとえば、画素回路はさらに第3ノード153と第4ノード154を備え、第6トランジスタT6の第1端子は第1電源端子OVDDに電氣的に接続され、第6トランジスタT6の第2端子は第3ノード153に電氣的に接続され、第6トランジスタT6の制御端子は第4ノード154に電氣的に接続される。

【0034】

たとえば、図3Aと図3Bに示されるように、第2有機発光素子132の第1端子は第3ノード153に電氣的に接続され、第2有機発光素子132の第2端子は第2電源端子VSSに電氣的に接続される。たとえば、実際の用途の要件に応じて、第2有機発光素子132と第1有機発光素子131は、独立して駆動され且つ同一色又は異なる色の光を発光してもよく、本開示の実施例では、それについて具体的に限定しない。たとえば、第6トランジスタT6の制御端子がオン信号を受信する場合、第1電源端子OVDDからの電気信号（たとえば、電流信号）は第2有機発光素子132を駆動して発光させる。

【0035】

たとえば、図3Aと図3Bに示されるように、第2選択回路107と第2コンデンサ122（たとえば、図3Bに示されるC2）は第2駆動回路106を制御するように配置される。たとえば、第2選択回路107は第7トランジスタT7を含み、第7トランジスタT7の第1端子は第2データラインDATA2に電氣的に接続され、第7トランジスタT7の第2端子は第4ノード154に電氣的に接続される。たとえば、第1データラインDATA1と第2データラインDATA2は2本の異なるデータラインであってもよい。たとえば、第7トランジスタT7がオン信号を受信する場合、第2データラインDATA2

10

20

30

40

50

からの電気信号は、第7トランジスタT7によって第6トランジスタT6の制御端子に伝送されて、第2コンデンサC2に記憶され、第4ノード154の電圧を変え、このように、次に第6トランジスタT6は必要に応じてオンになり、第2有機発光素子EL2を駆動する。たとえば、第2コンデンサ122の第1端子は第4ノード154に電氣的に接続され、第2コンデンサ122の第2端子は第3ノード153に電氣的に接続される。

【0036】

たとえば、発光段階において、第4トランジスタT4の制御端子と第5トランジスタT5の制御端子はオフ信号を受信し、第4トランジスタT4と第5トランジスタT5はオフ状態になり、図3Bに示される回路図は図4Aに示される回路図に相当する。このような場合、コンデンサ制御回路123は第1コンデンサ121と第2コンデンサ122を互いに遮断し、このとき、監視を必要としないため、第3トランジスタT3の制御端子はオフ信号（たとえば、低レベル信号）を受信し、それにより第3トランジスタT3はオフ状態になり、又は、第3トランジスタT3をオン状態にしてもよい。第1監視ラインSENS E1に低レベル電圧が印加される。上記説明のとおり、第1信号ラインDATA1の信号に基づいて、第2トランジスタT2と第1コンデンサC1は協働して第1トランジスタT1を制御し、それと独立して、第2信号ラインDATA2の信号に基づいて、第7トランジスタT7と第2コンデンサC2は協働して第6トランジスタT6を制御し、このようにして、図3Bに示される画素回路は第1有機発光素子131と第2有機発光素子132を駆動して正常に発光させる。

【0037】

たとえば、第1監視段階（たとえば、第1駆動回路101及び／又は第1有機発光素子131を監視する）において、第4トランジスタT4と第5トランジスタT5の制御端子はオン信号を受信し、第4トランジスタT4と第5トランジスタT5はオン状態になり、図3Bに示される回路図は図4Bに示される回路図に相当する。このとき、コンデンサ制御回路123は第1コンデンサ121と第2コンデンサ122を互いに並列接続し、また、第6トランジスタT6の第1端子と第1電源端子OVDDはオフになり（たとえばフローティング）、従って、図4Bに示される回路図はさらに図4Cと図4Dに示される回路図に相当し、このため、第1駆動回路101を制御するための容量値がC1からC1+C2に増加する。よって、同様に、第1駆動回路101及び／又は第1有機発光素子131を監視できる。

【0038】

たとえば、本開示の一実施例による別の画素回路については、検知段階の充電速度を高めて、第1検知回路103が取得した検知値の精度及び画素回路の補正効果を向上させるだけでなく、それに隣接する画素のコンデンサを共用することで容量を増加させ画素回路の補正効果を向上させる。画素ごとにそれに並列接続されたコンデンサを増設したり、容量値がより大きいコンデンサを用いる必要がないため、製造コストを削減させて、該画素回路を備えたディスプレイパネルの開口率を増加することができる。

【0039】

たとえば、第2監視段階（たとえば、第2駆動回路106及び／又は第2有機発光素子132を監視する）において、同様に、第4トランジスタT4と第5トランジスタT5の制御端子はオン信号を受信し、第4トランジスタT4と第5トランジスタT5はオン状態になり、図3Bに示される回路図は図5Aに示される回路図に相当する。このとき、コンデンサ制御回路123は第1コンデンサ121と第2コンデンサ122を互いに並列接続し、また、第1トランジスタT1の第1端子と第1電源端子OVDDはオフになり（たとえばフローティング）、従って、図5Aに示される回路図はさらに図5Bと図5Cに示される回路図に相当し、このため、第2駆動回路106を制御するための容量値がC1からC1+C2に増加する。よって、同様に、第2駆動回路106を監視できる。また、第2有機発光素子132を監視することもでき、具体的に、監視方法は図1Bの画素回路による第1有機発光素子131の監視方法を参照すればよい。たとえば、第3トランジスタT3をオン状態にして、第1検知回路103で第1有機発光素

子131と第2有機発光素子132へ電気信号を入力し、それによって、第1有機発光素子131と第2有機発光素子132を経た電気信号を監視することができ、従って、第2有機発光素子132の電気信号を含む情報を取得して、さらに第2有機発光素子132を監視して、第2有機発光素子132のパラメータを取得することができ、たとえば、該パラメータによって駆動電流への補正值が決定される。該方法で監視されたパラメータに第1有機発光素子131の情報も含まれているため、第2有機発光素子132の補正効果へ悪影響を与える可能性がある。

【0040】

たとえば、本開示の一実施例による別の画素回路については、画素ごとにそれに並列接続されたコンデンサを増設したり、容量値がより大きいコンデンサを用いたりせずに、検知段階の充電速度を高めて、第1検知回路103が取得した検知値の精度及び画素回路の補正効果を向上させるだけでなく、2つの画素ごとに1つだけの検知回路が設置されることができ、製造コストをさらに削減させて、該画素回路を備えたディスプレイパネルの開口率を増加する。

【0041】

たとえば、図6Aは、本開示の一実施例によるさらに別の画素回路の概略ブロック図であり、図3Aに示される画素回路に比べて、図6Aに示される画素回路はさらに第2検知回路108を含む。たとえば、第2検知回路108の具体的な形態は実際の用途の要件に応じて設定でき、本開示では、それについて具体的に制限しない。たとえば、本開示の一実施例による画素回路は、図6Bに示される回路図のように実現できる。

【0042】

たとえば、図6Aと図6Bに示されるように、第2検知回路108は第2駆動回路106と第2有機発光素子132に電氣的に接続され且つ第2駆動回路106又は第2有機発光素子132を検知するように配置される。たとえば、第2検知回路108は、第8トランジスタT8を含み、第8トランジスタT8の第1端子は第3ノード153に電氣的に接続され、第8トランジスタT8の第2端子は第2監視ラインSENSE2に電氣的に接続される。

【0043】

たとえば、図7Aは本開示の一実施例によるさらに別の画素回路の概略ブロック図であり、図6Aに示される画素回路に比べて、図7Aに示される画素回路はさらに第1制御回路109と第2制御回路110を備える。たとえば、第1制御回路109と第2制御回路110の具体的な形態は実際の用途の要件に応じて設定でき、本開示では、それについて具体的に制限しない。たとえば、本開示の一実施例による画素回路は、図7Bに示される回路図のように実現できる。

【0044】

たとえば、図7Aと図7Bに示されるように、第1制御回路109は、第1駆動回路101が第1電源端子OVDDに電氣的に接続されるか否かを制御するように配置され、第2制御回路110は、第2駆動回路106が第1電源端子OVDDに電氣的に接続されるか否かを制御するように配置される。たとえば、第1制御回路109は第9トランジスタT9を含み、第2制御回路110は第10トランジスタT10を含み、第9トランジスタT9の第1端子は第1トランジスタT1の第1端子に電氣的に接続され、第9トランジスタT9の第2端子は第1電源端子OVDDに電氣的に接続され、第10トランジスタT10の第1端子は第6トランジスタT6の第1端子に電氣的に接続され、第10トランジスタT10の第2端子は第1電源端子OVDDに電氣的に接続される。たとえば、第1制御回路109／第2制御回路110の制御端子がオン信号を受信する場合、第1駆動回路101／第2制御回路110は第1電源端子OVDDに電氣的に接続される。

【0045】

たとえば、発光段階において、第4トランジスタT4と第5トランジスタT5の制御端子はオフ信号を受信することで、第4トランジスタT4と第5トランジスタT5はオフ状態になり、第2トランジスタT2、第7トランジスタT7及び第9トランジスタT9—第

10

20

30

40

50

10トランジスタT10の制御端子はオン信号を受信し、第2トランジスタT2、第7トランジスタT7、第9トランジスタT9ー第10トランジスタT10はオン状態になる。勿論、このとき、監視を必要としないため、第3トランジスタT3と第8トランジスタT8はオフ状態になり、又は、第3トランジスタT3と第8トランジスタT8はオン状態になる。第1監視ラインSENSE1と第2監視ラインSENSE2に低レベル電圧が印加される。上記説明のとおり、第1信号ラインDATA1の信号に基づいて、第2トランジスタT2と第1コンデンサC1は協働して第1トランジスタT1を制御し、それと独立して、第2信号ラインDATA2の信号に基づいて、第7トランジスタT7と第2コンデンサC2は協働して第6トランジスタT6を制御し、このように、図7Bに示される回路図は図8Aに示される回路図に相当する。このとき、コンデンサ制御回路123は第1コンデンサ121と第2コンデンサ122を互いに遮断し、図7Bに示される画素回路は第1有機発光素子131と第2有機発光素子132を駆動して正常に発光させる。

【0046】

たとえば、第1監視段階において、第4トランジスタT4と第5トランジスタT5の制御端子はオン信号を受信し、第4トランジスタT4ー第5トランジスタT5はオン状態になり、第9トランジスタT9はオン状態になり、第10トランジスタT10はオフ状態になり、図7Bに示される回路図は図8Bに示される回路図に相当する。このとき、コンデンサ制御回路123は、第1コンデンサ121と第2コンデンサ122を互いに並列接続し、それによって、図8Bに示される回路図はさらに図8Cと図8Dに示される回路図に相当し、第1駆動回路101を制御するための容量値がC1からC1+C2に増加し、このようにして、検知段階の充電速度を高めて、第1検知回路103が取得した検知値の精度を向上させるとともに、さらに画素回路補正時により正確な電気信号を提供して、画素回路の補正効果を向上させる。

【0047】

たとえば、第2監視段階において、同様に、第4トランジスタT4と第5トランジスタT5の制御端子はオン信号を受信し、第4トランジスタT4ー第5トランジスタT5はオン状態になり、第10トランジスタT10はオン状態になり、第9トランジスタT9はオフ状態になり、図7Bに示される回路図は図9Aに示される回路図に相当する。このとき、コンデンサ制御回路123は、第1コンデンサ121と第2コンデンサ122を互いに並列接続し、このように、図9Aに示される回路図はさらに図9Bと図9Cに示される回路図に相当し、それによって、第2駆動回路106を制御する容量値がC2からC1+C2に増加し、このようにして、検知段階の充電速度を高めて、第2検知回路108が取得した検知値の精度を向上させるとともに、画素回路補正時により正確な電気信号を提供して、画素回路の補正効果を向上させる。勿論、第2監視段階において、第1検知回路103で第2駆動回路106及び／又は第2有機発光素子132を監視してもよく、具体的には図5Aー図5Cに示される実施例を参照すればよい。ここで詳細な説明を省略する。

【0048】

なお、コンデンサ制御回路123の設置形態は以上の実施例（たとえば、図7Bに示される実施例）に示される2つのトランジスタを含む形態（たとえば、第4トランジスタT4と第5トランジスタT5）に制限されない。たとえば、図14に示されるように、実際の用途の要件に応じて、コンデンサ制御回路123は1つのトランジスタを含んでもよく、たとえば、コンデンサ制御回路123は第4トランジスタT4のみ含む。たとえば、図7Bに示される画素回路に比べて、図14に示される画素回路において、第2コンデンサC2の第1端子は第4トランジスタT4の第2端子に電氣的に接続され、第2コンデンサC2の第2端子は第1ノードと第3ノードに電氣的に接続され、第1コンデンサC1の第1端子は第1ノードと第3ノードに電氣的に接続、第1コンデンサC1の第2端子は第2ノードに電氣的に接続される。たとえば、図14に示される実施例では、コンデンサ制御回路123は1つだけのトランジスタを含むため、画素回路の構造が簡素化されるとともに、画素回路のコストが低下する。

【0049】

図10は本開示の別の実施例によるディスプレイパネルの概略ブロック図である。該ディスプレイパネルはサブ画素アレイを備え、該サブ画素アレイは複数のサブ画素を含み、サブ画素はそれぞれ本開示の少なくとも一実施例による画素回路を含み、又は、2つの隣接するサブ画素は本開示の少なくとも一実施例による画素回路を含む。なお、該ディスプレイパネルのほかの構成部分（たとえばゲート駆動回路、データ駆動回路、電源駆動回路、検知駆動回路等）としては適用できる通常の部材が使用でき、以上は当業者が公知するものであるため、ここで詳細な説明を省略し、また、本開示の実施例の制限とならない。本開示の実施例によるディスプレイパネルは、検知段階の充電速度を高めて、検知値の精度を向上させ、さらに補正効果を向上させる。

10

【0050】

なお、本開示の実施例では、使用されるトランジスタは薄膜トランジスタ、電界効果トランジスタ又は同一特性を有するほかのスイッチングデバイスであってもよい。ここで使用されているトランジスタのソース、ドレインが構造的に対称にしてもよい。ソース、ドレインは構造的に同じであってもよい。本開示の実施例では、トランジスタの制御端子であるゲートを区別するために、残りの一方の電極を第1端子、他方の電極を第2端子として説明し、従って、本開示の実施例では、すべて又は一部のトランジスタの第1端子と第2端子は必要に応じて交換することができる。たとえば、本開示の実施例では、トランジスタの第1端子はソース、第2端子はドレインであり、又は、トランジスタの第1端子はドレイン、第2端子はソースである。また、トランジスタの特性に応じてトランジスタはN型とP型トランジスタに分類でき、本開示の実施例では、トランジスタのタイプについて限定がなく、当業者であれば、必要に応じてN型及び／又はP型トランジスタを用いて本開示の実施例を実施できる。

20

【0051】

本開示の実施例は、上記図1A～図9Cに示される画素回路を含むが、それに制限されず、たとえば、画素回路はさらにほかのサブ回路を備えてもよく、たとえば、第1トランジスタゲートのリセットに用いるリセット回路を含み、又は、たとえば、内部補正回路等を含んでもよく、ここで詳細な説明を省略する。

本開示の実施例における有機発光素子は、たとえば有機発光ダイオードであり、該有機発光ダイオードは各種タイプのものであってもよく、たとえば、トップエミッションタイプ又はボトムエミッションタイプ、重合体タイプ又は小分子タイプなどがある。

30

【0052】

本開示のさらに別の実施例は、画素回路の駆動方法を提供し、該画素回路の駆動方法は、第1監視段階において、コンデンサ制御回路で第1コンデンサと第2コンデンサを互いに並列接続し、且つ第1検知回路で第1駆動回路又は第1有機発光素子を監視することを含む。

たとえば、図11Aは本開示のさらに別の実施例による画素回路の駆動方法の例示的なフローチャートである。たとえば、図1Aと図1Bに示される画素回路を例にすれば、図11Aに示されるように、該画素回路の駆動方法は以下のステップを含む。

【0053】

ステップS110、第1監視段階M1において、コンデンサ制御回路で第1コンデンサと第2コンデンサを互いに並列接続し、且つ第1検知回路で第1駆動回路又は第1有機発光素子を監視する。

ステップS120、発光段階ELにおいて、コンデンサ制御回路で第1コンデンサと第2コンデンサを互いに遮断し、且つ駆動回路で第1有機発光素子の動作を駆動する。

【0054】

たとえば、図11Bは図11Aに示される駆動方法の例示的なタイミング図である。たとえば、図1Bに示される第2トランジスタT2～第5トランジスタT5の制御端子はそれぞれG2～G5で示される。

【0055】

40

50

たとえば、図 1 1 B に示されるように、第 1 監視段階 M 1 において、第 2 トランジスタ T 2－第 5 トランジスタ T 5 の制御端子 G 2－G 5 はすべて高レベル信号を受信し、第 1 信号ライン D A T A 1 はたとえば高レベル信号を出力し、第 1 コンデンサ C 1 と第 2 コンデンサ C 2 は充電され、このように第 2 ノード 1 5 2 の電圧が高くなり、従って、第 1 トランジスタ T 1 の制御端子も高レベル信号を受信する。また、第 1 監視ライン S E N S E 1 はたとえばフローティング状態になり、第 1 電源端子 O V D D は高レベル状態にある。従って、第 1 監視段階 M 1 において、第 1 トランジスタ T 1－第 5 トランジスタ T 5 はオンになり、図 1 B に示される回路図は図 2 B と図 2 C に示される回路図に相当し、すなわち、コンデンサ制御回路は第 1 コンデンサと第 2 コンデンサを互いに並列接続し、且つ第 1 検知回路は第 1 駆動回路を監視し、また、第 1 監視段階 M 1 において、第 1 有機発光素子についても監視することができ、具体的な駆動タイミング図は、画素回路の実施例及び図 1 1 B を参照して取得できるため、ここで詳細な説明を省略する。

10

【0056】

たとえば、図 1 1 B に示されるように、発光段階 E L において、たとえば、第 2 トランジスタ T 2－第 3 トランジスタ T 3 の制御端子 G 2－G 3 は高レベル信号を受信し、第 4 トランジスタ T 4－第 5 トランジスタ T 5 の制御端子 G 4－G 5 は低レベル信号を受信し、第 1 信号ライン D A T A 1 は、たとえば高レベル信号を出力し、第 1 コンデンサ C 1 は充電され、このようにして、第 2 ノード 1 5 2 の電圧が高くなり、従って、第 1 トランジスタ T 1 の制御端子も高レベル信号を受信する。また、第 1 監視ライン S E N S E 1 はたとえば低レベル状態にあり、第 1 電源端子 O V D D は高レベル状態にある。従って、発光段階 E L において、第 1 トランジスタ T 1－第 3 トランジスタ T 3 はオンになり、第 4 トランジスタ T 4－第 5 トランジスタ T 5 はオフになり、図 1 B に示される回路図は図 2 A に示される回路図に相当し、すなわち、コンデンサ制御回路は第 1 コンデンサと第 2 コンデンサを互いに遮断し、且つ駆動回路は第 1 有機発光素子を駆動して正常に動作させる。たとえば、本開示のさらに別の実施例による画素回路の駆動方法の詳細は図 1 と図 2 に示される画素回路の実施例を参照すればよい。ここで詳細な説明を省略する。

20

【0057】

たとえば、図 1 2 A は本開示のさらに別の実施例による別の画素回路の駆動方法の例示的なフローチャートである。たとえば、図 3 A と図 3 B に示される画素回路を例にすれば、図 1 2 A に示されるように、該画素回路の駆動方法は以下のステップを含む。

30

【0058】

ステップ S 2 1 0、第 1 監視段階 M 1 において、コンデンサ制御回路で第 1 コンデンサと第 2 コンデンサを互いに並列接続し、且つ第 1 検知回路で第 1 駆動回路又は第 1 有機発光素子を監視する。

ステップ S 2 2 0、第 2 監視段階 M 2 において、コンデンサ制御回路で第 1 コンデンサと第 2 コンデンサを互いに並列接続し、且つ第 1 検知回路で第 2 駆動回路又は第 2 有機発光素子を監視する。

ステップ S 2 3 0、発光段階 E L において、コンデンサ制御回路で第 1 コンデンサと第 2 コンデンサを互いに遮断し、且つ駆動回路で第 1 有機発光素子及び／又は第 2 有機発光素子の動作を駆動する。

40

【0059】

たとえば、図 1 2 B は図 1 2 A に示される駆動方法の例示的なタイミング図である。たとえば、図 3 B に示される第 2 トランジスタ T 2－第 5 トランジスタ T 5 及び第 7 トランジスタ T 7 の制御端子はそれぞれ G 2－G 5、G 7 で示される。

【0060】

たとえば、図 1 2 B に示されるように、第 1 監視段階 M 1 において、第 2 トランジスタ T 2－第 5 トランジスタ T 5 の制御端子 G 2－G 5 は高レベル信号を受信し且つ第 7 トランジスタ T 7 の制御端子 G 7 は低レベル信号を受信し、第 1 信号ライン D A T A 1 は高レベル信号を出力し、第 2 信号ライン D A T A 2 は低レベル信号を出力し、第 1 コンデンサ C 1 と第 2 コンデンサ C 2 は充電され、このようにして、第 2 ノード 1 5 2 の電圧が高く

50

なり、従って、第1トランジスタT1の制御端子は高レベル信号を受信する。また、第6トランジスタT6の第1端子と第1電源端子OVDDを遮断する。たとえば、第1監視ラインSENSE1はフローティング状態になり、第1電源端子OVDDは高レベル状態にある。従って、第1監視段階M1において、第1トランジスタT1ー第5トランジスタT5はオンになり、第7トランジスタT7はオフになり、第6トランジスタT6はオンになったものの、第1端子が第1電源端子OVDDと遮断するため、監視操作に悪影響を与えることがなく、図3Bに示される回路図は図4Bー図4Dに示される回路図に相当し、すなわち、コンデンサ制御回路は第1コンデンサと第2コンデンサを互いに並列接続し、且つ第1検知回路は第1駆動回路を監視し、また、第1監視段階M1において、第1有機発光素子についても監視することができ、具体的な駆動タイミング図は画素回路の実施例及び図12Bを参照して取得することができるため、ここで詳細な説明を省略する。

10

【0061】

たとえば、図12Bに示されるように、第2監視段階M2において、第3トランジスタT3ー第5トランジスタT5、第7トランジスタT7の制御端子G3ーG5、G7は高レベル信号を受信し、且つ第2トランジスタT2の制御端子G2は低レベル信号を受信し、第1信号ラインDATA1は低レベル信号を出力し、第2信号ラインDATA2は高レベル信号を出力し、第1コンデンサC1と第2コンデンサC2は充電され、このようにして、第4ノード154の電圧が高くなり、従って、第1トランジスタT1と第6トランジスタT6の制御端子は高レベル信号を受信する。また、第1トランジスタT1の第1端子と第1電源端子OVDDを遮断する。第1監視ラインSENSE1はフローティング状態にあり、第1電源端子OVDDは高レベル状態にある。従って、第2監視段階M2において、第3トランジスタT3ー第7トランジスタT7はオンになり、第2トランジスタT2はオフになり、第1トランジスタT1はオンになったものの、第1端子が第1電源端子OVDDと遮断するため、監視操作に悪影響を与えることがなく、図3Bに示される回路図は図5Aー図5Cに示される回路図に相当し、すなわち、コンデンサ制御回路は第1コンデンサと第2コンデンサを互いに並列接続し、且つ第1検知回路は第2駆動回路を監視し、また、第2監視段階M2において、第2有機発光素子についても監視することができ、具体的な駆動タイミング図は画素回路の実施例及び図12Bを参照して取得することができ、ここで詳細な説明を省略する。

20

【0062】

たとえば、図12Bに示されるように、発光段階において、第2トランジスタT2ー第3トランジスタT3、第7トランジスタT7の制御端子G2ーG3、G7は高レベル信号を受信し、且つ第4トランジスタT4の制御端子と第5トランジスタT5の制御端子G4ーG5は低レベル信号を受信し、第1信号ラインDATA1と第2信号ラインDATA2はたとえば高レベル信号を出力し、第1コンデンサC1と第2コンデンサC2はそれぞれ独立して充電され、このようにして、第2ノード152と第4ノード154の電圧がデータラインDATA1とDATA2のデータ電圧に応じてそれぞれ高くなり、従って、第1トランジスタT1と第6トランジスタT6の制御端子も高レベル信号を受信する。また、第1監視ラインSENSE1は低レベル状態にあり、第1電源端子OVDDは高レベル状態にある。従って、発光段階ELにおいて、第1トランジスタT1ー第3トランジスタT3、第6トランジスタT6ー第7トランジスタT7はオンになり、第4トランジスタT4と第5トランジスタT5はオフになり、図3Bに示される回路図は図4Aに示される回路図に相当し、すなわち、コンデンサ制御回路は第1コンデンサと第2コンデンサを互いに遮断し、且つ駆動回路は第1有機発光素子と第2有機発光素子の動作を駆動する。たとえば、本開示のさらに別の実施例による別の画素回路の駆動方法の詳細は図3ー図5に示される画素回路の実施例を参照すればよいから、ここで詳細な説明を省略する。

30

40

【0063】

たとえば、図13Aは本開示のさらに別の実施例によるさらに別の画素回路の駆動方法の例示的なフローチャートである。たとえば、図7Aと図7Bに示される画素回路を例にすれば、図13Aに示されるように、該画素回路の駆動方法は以下のステップを含む。

50

【0064】

ステップS310、第1監視段階M1において、コンデンサ制御回路で第1コンデンサと第2コンデンサを互いに並列接続し、且つ第1検知回路で第1駆動回路又は第1有機発光素子を監視する。

ステップS320、第2監視段階M2において、コンデンサ制御回路で第1コンデンサと第2コンデンサを互いに並列接続し、且つ第2検知回路で第2駆動回路又は第2有機発光素子を監視する。

ステップS330、発光段階ELにおいて、コンデンサ制御回路で第1コンデンサと第2コンデンサを互いに遮断し、且つ駆動回路で第1有機発光素子及び／又は第2有機発光素子の動作を駆動する。

【0065】

たとえば、図13Bは図13Aに示される駆動方法の例示的なタイミング図である。たとえば、図7Bに示される第2トランジスタT2ー第5トランジスタT5、第7トランジスタT7ー第10トランジスタT10の制御端子はそれぞれG2ーG5、G7ーG10で示される。

【0066】

たとえば、図13Bに示されるように、第1監視段階M1において、第2トランジスタT2ー第5トランジスタT5及び第9トランジスタT9の制御端子G2ーG5、G9は高レベル信号を受信し、且つ第7トランジスタT7ー第8トランジスタT8及び第10トランジスタT10の制御端子G7ーG8、G10は低レベル信号を受信し、第1信号ラインDATA1は高レベル信号を出力し、第2信号ラインDATA2は低レベル信号を出力し、第1コンデンサC1と第2コンデンサC2は充電され、このようにして、第2ノード152の電圧が高くなり、従って、第1トランジスタT1と第6トランジスタT6の制御端子は高レベル信号を受信する。また、第6トランジスタT6の第1端子と第1電源端子OVDDを遮断し、第1監視ラインSENSE1はフローティング状態になり、第1電源端子OVDDは高レベル状態になる。従って、第1監視段階M1において、第1トランジスタT1ー第5トランジスタT5及び第9トランジスタT9はオンになり、第7トランジスタT7、第8トランジスタT8及び第10トランジスタT10はオフになり、第6トランジスタT6はオンになったものの、第1端子が第1電源端子OVDDと遮断するため、監視操作に悪影響を与えることがなく、図7Bに示される回路図は図8Bー図8Dに示される回路図に相当し、すなわち、コンデンサ制御回路は第1コンデンサと第2コンデンサを互いに並列接続し、且つ第1検知回路は第1駆動回路を監視し、また、第1監視段階M1において、第1有機発光素子についても監視することができ、具体的な駆動タイミング図は画素回路の実施例及び図13Bを参照して取得することができるため、ここで詳細な説明を省略する。

【0067】

たとえば、図13Bに示されるように、第2監視段階M2において、第4トランジスタT4ー第5トランジスタT5、第7トランジスタT7ー第8トランジスタT8及び第10トランジスタT10の制御端子G4ーG5、G7ーG8、G10は高レベル信号を受信し且つ第2トランジスタT2ー第3トランジスタT3及び第9トランジスタT9の制御端子G2ーG3、G9は低レベル信号を受信し、第1信号ラインDATA1は低レベル信号を出力し、第2信号ラインDATA2は高レベル信号を出力し、第1コンデンサC1と第2コンデンサC2は充電され、このようにして、第4ノード154の電圧が高くなり、従って、第1トランジスタT1と第6トランジスタT6の制御端子は高レベル信号を受信する。また、第1トランジスタT1の第1端子と第1電源端子OVDDを遮断させ、第1監視ラインSENSE1はフローティング状態になり、第1電源端子OVDDは高レベル信号を出力する。従って、第2監視段階M2において、第4トランジスタT4ー第8トランジスタT8及び第10トランジスタT10はオンになり、第3トランジスタT3及び第9トランジスタT9はオフになり、第1トランジスタT1はオンになったものの、第1端子が第1電源端子OVDDと遮断するため、監視操作に悪影響を与えることがなく、図7Bに

10

20

30

40

50

示される回路図は図 9 A－9 C に示される回路図に相当し、すなわち、コンデンサ制御回路は第 1 コンデンサと第 2 コンデンサを互いに並列接続し、且つ第 2 検知回路は第 2 駆動回路を監視し、また、第 2 監視段階 M 2 において、第 2 有機発光素子についても監視することができ、具体的な駆動タイミング図は画素回路の実施例及び図 1 3 B を参照して取得することができるため、ここで詳細な説明を省略する。

【0068】

たとえば、図 1 3 B に示されるように、発光段階 E L において、第 2 トランジスタ T 2－第 3 トランジスタ T 3 及び第 7 トランジスタ T 7－第 1 0 トランジスタ T 1 0 の制御端子 G 2－G 3、G 7－G 1 0 は高レベル信号を受信し、且つ第 4 トランジスタ T 4 と第 5 トランジスタ T 5 の制御端子 G 4－G 5 は低レベル信号を受信し、第 1 信号ライン D A T A 1 と第 2 信号ライン D A T A 2 は高レベル信号を出力し、第 1 コンデンサ C 1 と第 2 コンデンサ C 2 はそれぞれ独立して充電され、このようにして、第 2 ノード 1 5 2 と第 4 ノード 1 5 4 の電圧はデータライン D A T A 1 と D A T A 2 のデータ電圧に応じてそれぞれ高くなり、従って、第 1 トランジスタ T 1 と第 6 トランジスタ T 6 の制御端子も高レベル信号を受信する。また、第 1 監視ライン S E N S E 1 は低レベル状態にあり、第 1 電源端子 O V D D は高レベル状態にある。従って、発光段階 E L において、第 1 トランジスタ T 1－第 3 トランジスタ T 3 及び第 6 トランジスタ T 6－第 1 0 トランジスタ T 1 0 はオンになり、第 4 トランジスタ T 4 と第 5 トランジスタ T 5 はオフになり、図 7 B に示される回路図は図 8 A に示される回路図に相当し、すなわち、コンデンサ制御回路は第 1 コンデンサと第 2 コンデンサを互いに遮断し、且つ駆動回路は第 1 有機発光素子と第 2 有機発光素子の動作を駆動する。上記説明から分かるように、第 1 有機発光素子と第 2 有機発光素子は互いに独立して動作するため、起動するか否か及び発光の輝度が、それぞれ第 1 データライン D A T A 1 と第 2 データライン D A T A 2 によって別々に制御できる。たとえば、本開示のさらに別の実施例によるさらに別の画素回路の駆動方法の詳細は図 7－図 9 に示される画素回路の実施例を参照すればよく、ここで詳細な説明を省略する。

【0069】

たとえば、図 1 1 B、図 1 2 B 及び図 1 3 B はそれぞれ図 1 1 A、図 1 2 A 及び図 1 3 A に示される駆動方法のタイミング図を例示的に示している。たとえば、図 1 3 B では、高レベルが示されているとき、第 1 監視段階 M 1、第 2 監視段階 M 2 又は表示段階 E L にわたってすべてが高レベルが示されるが、本開示の実施例はそれに制限されず、たとえば、第 2 トランジスタ T 2－第 3 トランジスタ T 3、第 7 トランジスタ T 7－第 8 トランジスタ T 8 は、高レベル信号が入力されたとき、1 つの段階において一部の時間に高レベル信号（たとえば、発光段階の場合は、発光段階の初期にある信号書込み段階のみに、高レベル信号が入力される）が入力され、該段階の残りの時間に、低レベル信号が入力され、このようにして、画素回路駆動による消費電力が減少される。

【0070】

たとえば、本開示の一実施例による駆動方法のタイミング図において、明瞭にするため、第 1 監視段階及び／又は第 2 監視段階及び発光段階のみ説明されているが、画素回路のほかの可能な動作段階はいずれも当業者の知見に基づいて存在することができ、ここで詳細な説明を省略し、本発明の実施例の制限とならない。

本開示のさらに別の実施例による画素回路の駆動方法は、検知段階の充電速度を高めて、検知値の精度を向上させ、さらに補正効果を向上させる。

【0071】

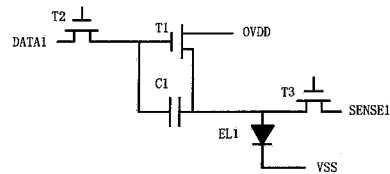
以上、一般的な説明及び好ましい実施形態にて、本開示について詳細に説明したが、本開示の実施例に基づいて、いくつかの変更や改良をすることができることは、当業者にとって自明なことである。従って、本開示の趣旨を逸脱せずに行われるこれらの変更や改良はすべて本開示の保護範囲に属する。

【0072】

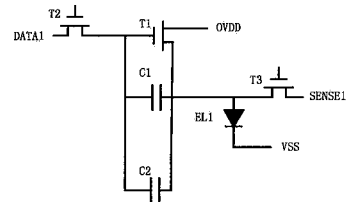
以上は本開示の例示的な実施形態に過ぎず、本開示の保護範囲を制限するものではなく、本開示の保護範囲は添付した特許請求の範囲により決定される。

本願は、2017年5月12日に提出した中国特許出願第201710333212.1号に対して優先権を主張し、該中国特許出願の全内容は引用により本願の一部として繰り入れられる。

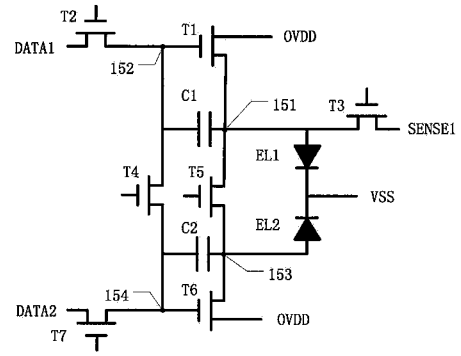
【図 2 A】



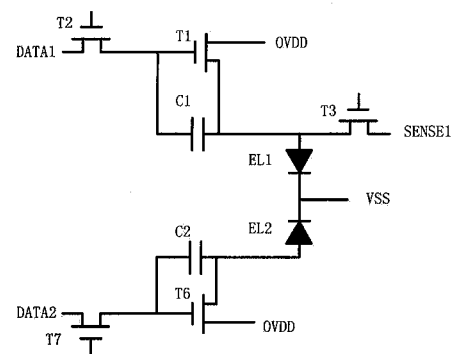
【図 1 B】



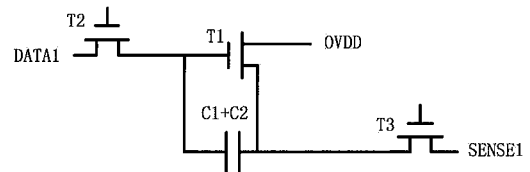
【 図 3 B 】



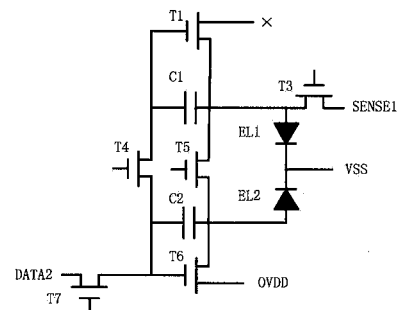
【図 4 A】



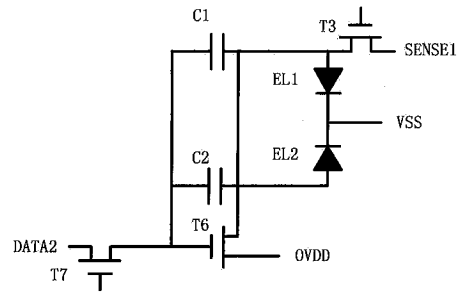
【図 4 D】



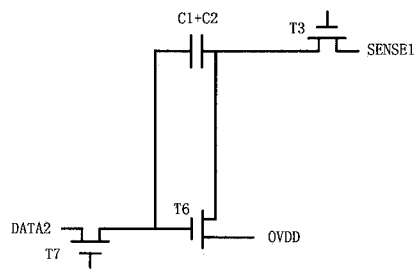
【図 5 A】



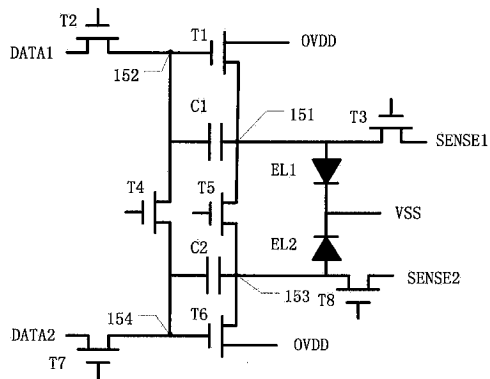
【図 5 B】



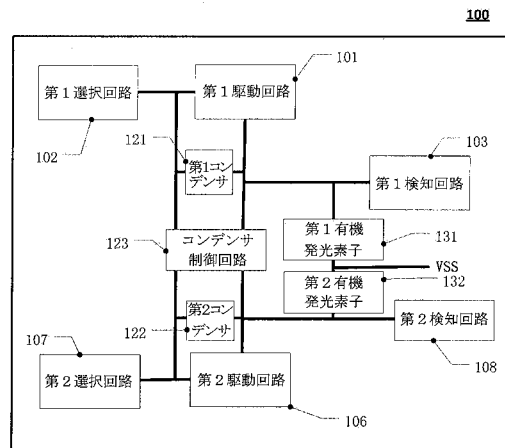
【図 5 C】



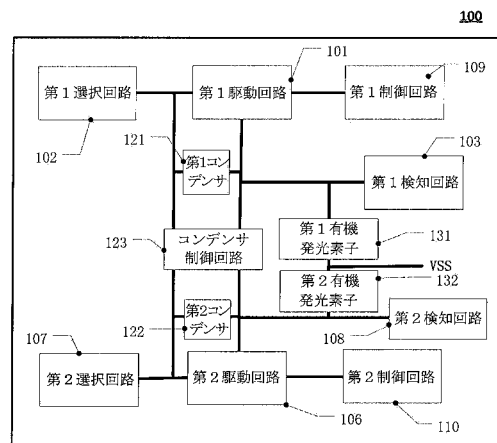
【図 6 B】



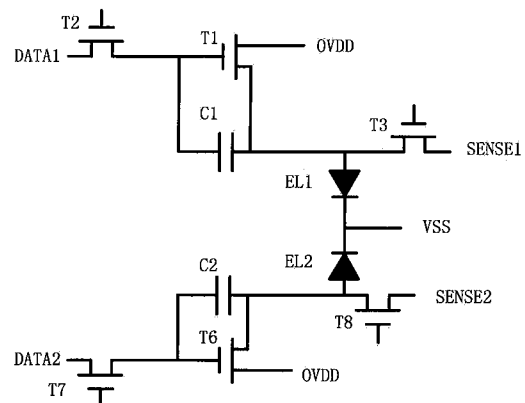
【図 6 A】



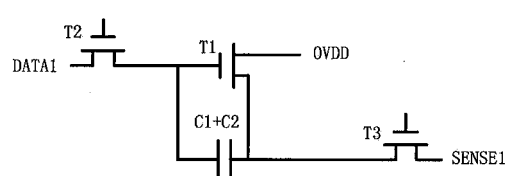
【図 7 A】



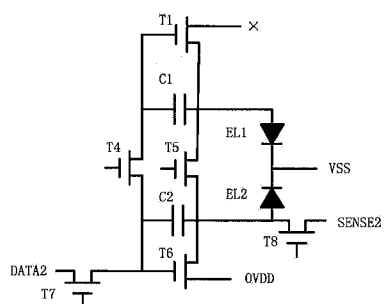
【図 8 A】



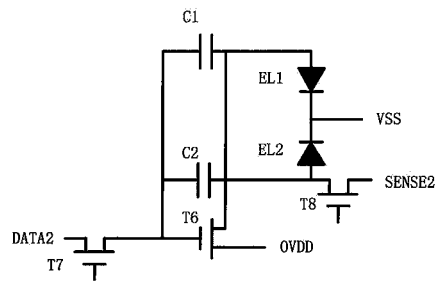
【図 8 D】



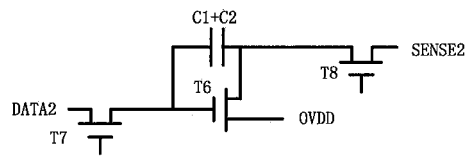
【図 9 A】



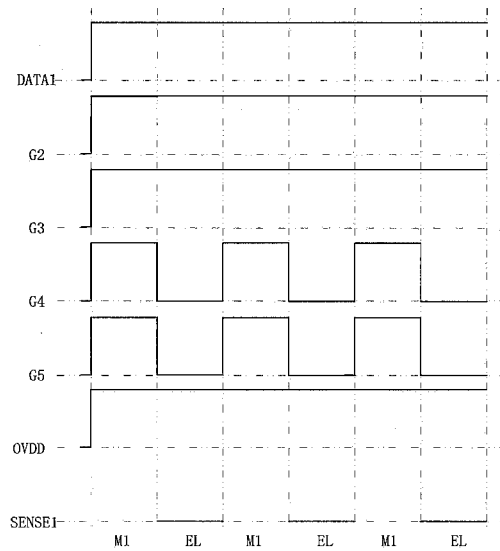
【図 9 B】



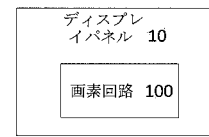
【図 9 C】



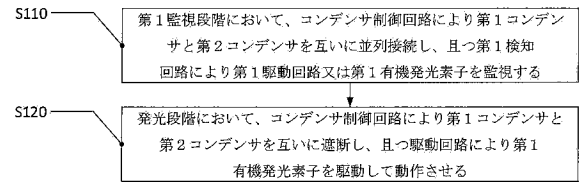
【図 1 1 B】



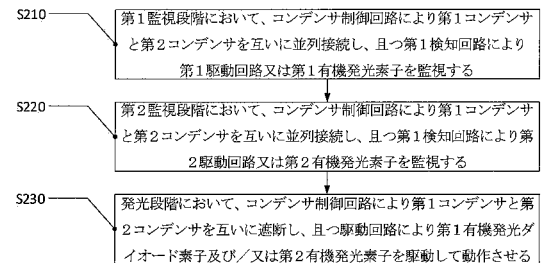
【図 1 0】



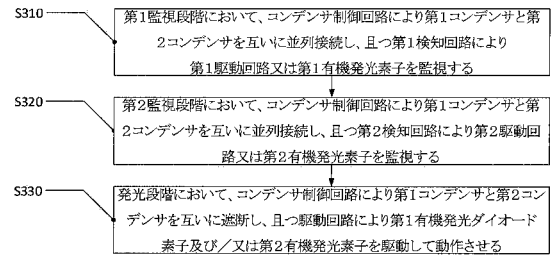
【図 1 1 A】



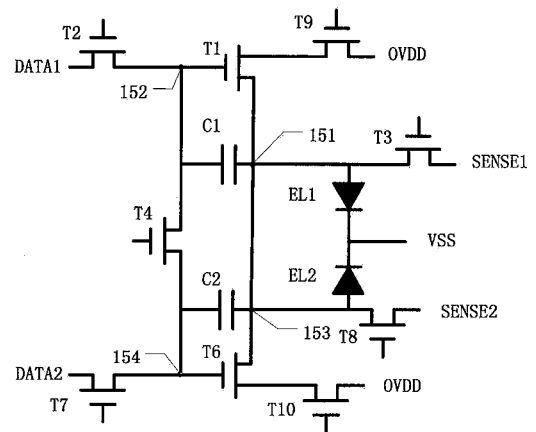
【図 1 2 A】



【图 13 A】



【図 14】



【国际调查报告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2017/112907
A. CLASSIFICATION OF SUBJECT MATTER		
G09G 3/3208 (2016.01) i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
CNKI, CNPAT, WPI, EPODOC: 像素, 画素, 象素, 有机发光, 电致发光, 电容, 充电, 第二, 感测, 探测, 检测, 监测, 测试, 测量, 补偿, 修正, 校正, 老化, OLED, AMOLED, pixel, capacitance+, capacity+, charg+, detect+, sens+, measur+, second		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 104036719 A (IGNIS INNOVATION INC.) 10 September 2014 (10.09.2014), description, paragraphs [0004]-[0052], and figures 1-4	1-17
A	CN 105551427 A (YE XIN TECHNOLOGY CONSULTING CO., LTD.) 04 May 2016 (04.05.2016), entire document	1-17
A	CN 102959609 A (PANASONIC CORPORATION) 06 March 2013 (06.03.2013), entire document	1-17
A	CN 105741784 A (LG DISPLAY CO., LTD.) 06 July 2016 (06.07.2016), entire document	1-17
A	CN 105047137 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 11 November 2015 (11.11.2015), entire document	1-17
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 11 February 2018		Date of mailing of the international search report 26 February 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451		Authorized officer ZHANG, Peng Telephone No. (86-10) 53962585

International application No.
PCT/CN2017/112907

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 106486059 A (LG DISPLAY CO., LTD.) 08 March 2017 (08.03.2017), entire document	1-17
A	US 2016171930 A1 (LG DISPLAY CO., LTD.) 16 June 2016 (16.06.2016), entire document	1-17

INTERNATIONAL SEARCH REPORT
 Information on patent family members

 International application No.
 PCT/CN2017/112907

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104036719 A	10 September 2014	US 2014252988 A1	11 September 2014
		US 9351368 B2	24 May 2016
		US 9659527 B2	23 May 2017
		EP 2782090 A1	24 September 2014
		US 2017229065 A1	10 August 2017
		CN 104036719 B	03 May 2017
		US 2016232845 A1	11 August 2016
CN 105551427 A	04 May 2016	None	
CN 102959609 A	06 March 2013	US 2013335456 A1	19 December 2013
		JP 5627694 B2	19 November 2014
		US 9013520 B2	21 April 2015
		KR 20130119324 A	31 October 2013
		CN 102959609 B	27 May 2015
		JP WO2012032568 A1	31 October 2013
		WO 2012032568 A1	15 March 2012
CN 105741784 A	06 July 2016	KR 1809293 B	14 December 2017
		DE 102015118833 A1	30 June 2016
		US 9607549 B2	28 March 2017
		US 2016189614 A1	30 June 2016
CN 105047137 A	11 November 2015	KR 20160078867 A	05 July 2016
		US 2017162125 A1	08 June 2017
		WO 2017041343 A1	16 March 2017
CN 106486059 A	08 March 2017	CN 105047137 B	31 May 2017
		KR 20170026972 A	09 March 2017
		US 2017061865 A1	02 March 2017
US 2016171930 A1	16 June 2016	KR 20160070642 A	20 June 2016

国际检索报告		国际申请号 PCT/CN2017/112907																								
A. 主题的分类 G09G 3/3208(2016.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																										
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNKI, CNPAT, WPI, EPDOC: 像素, 画素, 象素, 有机发光, 电致发光, 电容, 充电, 第二, 感测, 探测, 检测, 监测, 测试, 测量, 补偿, 修正, 校正, 老化OLED, AMOLED, pixel, capacitance+, capacity+, charge+, detect+, sense+, measure+, second																										
C. 相关文件 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="width: 10%;">类 型*</th> <th style="width: 60%;">引用文件, 必要时, 指明相关段落</th> <th style="width: 30%;">相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>CN 104036719 A (伊格尼斯创新公司) 2014年 9月 10日 (2014 - 09 - 10) 说明书第[0004]-[0052]段、附图1-4</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 105551427 A (业鑫科技顾问股份有限公司) 2016年 5月 4日 (2016 - 05 - 04) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 102959609 A (松下电器产业株式会社) 2013年 3月 6日 (2013 - 03 - 06) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 105741784 A (乐金显示有限公司) 2016年 7月 6日 (2016 - 07 - 06) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 105047137 A (深圳市华星光电技术有限公司) 2015年 11月 11日 (2015 - 11 - 11) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 106486059 A (乐金显示有限公司) 2017年 3月 8日 (2017 - 03 - 08) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>US 2016171930 A1 (LG DISPLAY CO., LTD.) 2016年 6月 16日 (2016 - 06 - 16) 全文</td> <td>1-17</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	A	CN 104036719 A (伊格尼斯创新公司) 2014年 9月 10日 (2014 - 09 - 10) 说明书第[0004]-[0052]段、附图1-4	1-17	A	CN 105551427 A (业鑫科技顾问股份有限公司) 2016年 5月 4日 (2016 - 05 - 04) 全文	1-17	A	CN 102959609 A (松下电器产业株式会社) 2013年 3月 6日 (2013 - 03 - 06) 全文	1-17	A	CN 105741784 A (乐金显示有限公司) 2016年 7月 6日 (2016 - 07 - 06) 全文	1-17	A	CN 105047137 A (深圳市华星光电技术有限公司) 2015年 11月 11日 (2015 - 11 - 11) 全文	1-17	A	CN 106486059 A (乐金显示有限公司) 2017年 3月 8日 (2017 - 03 - 08) 全文	1-17	A	US 2016171930 A1 (LG DISPLAY CO., LTD.) 2016年 6月 16日 (2016 - 06 - 16) 全文	1-17
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																								
A	CN 104036719 A (伊格尼斯创新公司) 2014年 9月 10日 (2014 - 09 - 10) 说明书第[0004]-[0052]段、附图1-4	1-17																								
A	CN 105551427 A (业鑫科技顾问股份有限公司) 2016年 5月 4日 (2016 - 05 - 04) 全文	1-17																								
A	CN 102959609 A (松下电器产业株式会社) 2013年 3月 6日 (2013 - 03 - 06) 全文	1-17																								
A	CN 105741784 A (乐金显示有限公司) 2016年 7月 6日 (2016 - 07 - 06) 全文	1-17																								
A	CN 105047137 A (深圳市华星光电技术有限公司) 2015年 11月 11日 (2015 - 11 - 11) 全文	1-17																								
A	CN 106486059 A (乐金显示有限公司) 2017年 3月 8日 (2017 - 03 - 08) 全文	1-17																								
A	US 2016171930 A1 (LG DISPLAY CO., LTD.) 2016年 6月 16日 (2016 - 06 - 16) 全文	1-17																								
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																										
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																										
国际检索实际完成的日期 2018年 2月 11日		国际检索报告邮寄日期 2018年 2月 26日																								
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 张鹏 电话号码 (86-10)53962585																								

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/112907

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104036719	A	2014年 9月 10日	US	2014252988	A1	2014年 9月 11日
				US	9351368	B2	2016年 5月 24日
				US	9659527	B2	2017年 5月 23日
				EP	2782090	A1	2014年 9月 24日
				US	2017229065	A1	2017年 8月 10日
				CN	104036719	B	2017年 5月 3日
				US	2016232845	A1	2016年 8月 11日
CN	105551427	A	2016年 5月 4日	无			
CN	102959609	A	2013年 3月 6日	US	2013335456	A1	2013年 12月 19日
				JP	5627694	B2	2014年 11月 19日
				US	9013520	B2	2015年 4月 21日
				KR	20130119324	A	2013年 10月 31日
				CN	102959609	B	2015年 5月 27日
				JP	W02012032568	A1	2013年 10月 31日
				WO	2012032568	A1	2012年 3月 15日
CN	105741784	A	2016年 7月 6日	KR	1809293	B	2017年 12月 14日
				DE	102015118833	A1	2016年 6月 30日
				US	9607549	B2	2017年 3月 28日
				US	2016189614	A1	2016年 6月 30日
CN	105047137	A	2015年 11月 11日	KR	20160078867	A	2016年 7月 5日
				US	2017162125	A1	2017年 6月 8日
				WO	2017041343	A1	2017年 3月 16日
CN	106486059	A	2017年 3月 8日	CN	105047137	B	2017年 5月 31日
				KR	20170026972	A	2017年 3月 9日
US	2016171930	A1	2016年 6月 16日	US	2017061865	A1	2017年 3月 2日
				KR	20160070642	A	2016年 6月 20日

表 PCT/ISA/210 (同族专利附件) (2009年7月)

フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

H 0 1 L 27/32

H 0 5 B 33/12

B

(81)指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT

(72)発明者 林 奕呈

中華人民共和国 1 0 0 1 7 6 北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路 9 号

(72)発明者 李 全▲虎▼

中華人民共和国 1 0 0 1 7 6 北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路 9 号

(72)発明者 王 雨

中華人民共和国 1 0 0 1 7 6 北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路 9 号

(72)発明者 ▲蓋▼ 翠▲麗▼

中華人民共和国 1 0 0 1 7 6 北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路 9 号

(72)発明者 朱 明毅

中華人民共和国 1 0 0 1 7 6 北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路 9 号

(72)発明者 黄 建邦

中華人民共和国 1 0 0 1 7 6 北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路 9 号

F ターム (参考) 3K107 AA01 BB01 CC33 EE03 HH05

5C080 AA06 BB05 DD22 DD29 JJ02 JJ03 JJ04 JJ07

5C380 AA01 AB06 AB11 AB12 AB13 AB16 BA14 BD04 CC26 CC33

CC58 CC59 CC65 CD025 DA39 FA02 FA03 FA24 FA28

专利名称(译)	像素电路,其驱动方法和显示面板		
公开(公告)号	JP2020519913A	公开(公告)日	2020-07-02
申请号	JP2018547427	申请日	2017-11-24
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股▲ふん▼有限公司		
[标]发明人	盖翠麗		
发明人	林 奕呈 李 全▲虎▼ 王 雨 ▲盖▼翠▲麗▼ 朱 明毅 黄 建邦		
IPC分类号	G09G3/3233 G09G3/20 H01L51/50 H01L27/32 H05B33/12		
CPC分类号	G09G3/006 G09G3/3208 G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2310/08 G09G2320/0233 G09G2320/0295 G09G2320/045 G09G3/00 G09G3/3225 H01L27/3225 H01L27/3248		
FI分类号	G09G3/3233 G09G3/20.670.J G09G3/20.624.B G09G3/20.611.F H05B33/14.A H01L27/32 H05B33/12.B		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD22 5C080/DD29 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ07 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB12 5C380/AB13 5C380/AB16 5C380/BA14 5C380/BD04 5C380/CC26 5C380/CC33 5C380/CC58 5C380/CC59 5C380/CC65 5C380/CD025 5C380/DA39 5C380/FA02 5C380/FA03 5C380/FA24 5C380/FA28		
代理人(译)	村山彦		
优先权	201710333212.5 2017-05-12 CN		
外部链接	Espacenet		

摘要(译)

像素电路,其驱动方法和显示面板。 像素电路(100)包括第一选择电路(102),第一驱动电路(101),第一电容器(121),第一检测电路(103),第一有机发光元件(131)和第二电容器。(122)和电容器控制电路(123)。 第一选择电路(102)电连接至第一电容器(121),并且第一选择电路(102)和第一电容器(121)控制第一驱动电路(101)以执行第一驱动。 电路(101)电连接至第一有机发光器件(131)并驱动第一有机发光器件(131),并且第一检测电路(103)连接至第一驱动电路(101)和第一驱动电路(101)。 电容器控制电路(123)电连接至有机发光元件(131),并检测第一驱动电路(101)或第一有机发光元件(131),并且电容器控制电路(123)为第一电容器(121)和第二电容器。(122)彼此并联连接或断开连接。

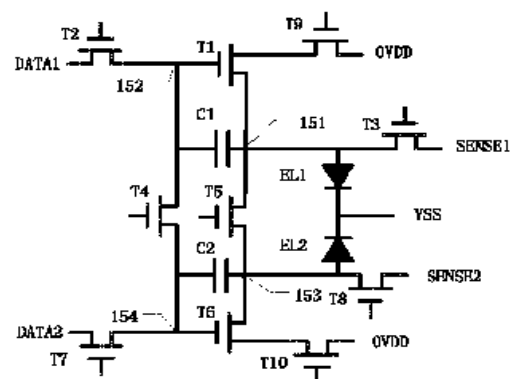


图 7B