

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2013-502610

(P2013-502610A)

(43) 公表日 平成25年1月24日 (2013.1.24)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 H	3K107
G09G 3/20 (2006.01)	G09G 3/20 670Q	5C080
G09G 3/32 (2006.01)	G09G 3/20 670N	5C380
H01L 51/50 (2006.01)	G09G 3/20 680H	
	G09G 3/30 K	
審査請求 未請求 予備審査請求 未請求 (全 19 頁) 最終頁に続く		

(21) 出願番号 特願2012-525595 (P2012-525595)
 (86) (22) 出願日 平成22年8月2日 (2010.8.2)
 (85) 翻訳文提出日 平成24年2月20日 (2012.2.20)
 (86) 国際出願番号 PCT/US2010/044088
 (87) 国際公開番号 W02011/022193
 (87) 国際公開日 平成23年2月24日 (2011.2.24)
 (31) 優先権主張番号 12/544, 294
 (32) 優先日 平成21年8月20日 (2009.8.20)
 (33) 優先権主張国 米国 (US)

(71) 出願人 510048417
 グローバル・オーエーディー・テクノロジー・リミテッド・ライアビリティ・カンパニー
 GLOBAL OLED TECHNOLOGY LLC.
 アメリカ合衆国、バージニア州、ハーンドン、パーク・センター・ロード 13873、スイート 330
 13873 Park Center Road, Suite 330, Herndon, VA 20171, United States of America

最終頁に続く

(54) 【発明の名称】 エレクトロルミネセントディスプレイにおける欠陥検出

(57) 【要約】

ディスプレイデバイス内の駆動回路の欠陥検出が開示される。ディスプレイデバイスは、表示エリア内の基板上に形成されたピクセルアレイを有し、各ピクセルは、駆動回路及び関連付けられた通信回路を有し、通信回路は合わせて、マルチピクセルシリアルシフトレジスタを形成する。マルチピクセルシリアルシフトレジスタを用いて、マルチピクセルシリアルシフトレジスタを通じて所望のピクセル輝度値をディスプレイコントローラーから対応する駆動回路にシフトさせ、駆動電気信号を用いてピクセルを駆動し、所望のピクセル輝度値に対応する光を発生させ、感知回路を用いて、駆動電気信号に対応する電気信号を感知する。さらに、感知電気信号は、マルチピクセルシリアルシフトレジスタによりディスプレイコントローラーにシフトされ、欠陥が、感知電気信号を解析することにより駆動回路内で検出される。

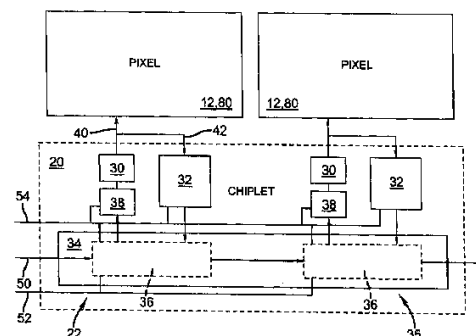


FIG. 2

【特許請求の範囲】

【請求項 1】

(a) 所望のピクセル輝度値を提供するディスプレイコントローラー及び表示エリアを有するディスプレイ基板と、

(b) 前記表示エリア内の前記ディスプレイ基板上に形成された複数のピクセルであって、各ピクセルは、第 1 の電極、該第 1 の電極上に形成された発光材料の 1 つ又は複数の層、及び該発光材料の 1 つ又は複数の層上に形成された第 2 の電極を含み、前記発光材料は、複数の駆動電気信号を用いて前記第 1 の電極及び前記第 2 の電極により前記発光材料を通された電流に応答して発光する、複数のピクセルと、

(c) 駆動電気信号毎に前記表示エリア内に配置された駆動回路であって、各所望のピクセル輝度値に対応する前記駆動電気信号に対応するピクセルの前記第 1 の電極又は前記第 2 の電極に提供し、前記駆動電気信号は、前記発光材料を通して該発光材料を発光させる電流を生成する、駆動回路と、

(d) 駆動電気信号毎に前記表示エリア内に配置された感知回路であって、前記駆動電気信号又は各ピクセルが発した光に対応する感知電気信号を感知する、感知回路と、

(e) 駆動電気信号毎に前記表示エリア内に配置された通信回路であって、2 つ以上の通信回路が合わせてマルチピクセルシリアルシフトレジスタを形成し、該マルチピクセルシリアルシフトレジスタは、所望の輝度値を前記ディスプレイコントローラーから受信し、該所望の輝度値を各ピクセルの対応する駆動回路に提供し、かつ前記感知電気信号を駆動電気信号毎に前記感知回路から受信し、駆動電気回路毎に前記感知電気信号を前記ディスプレイコントローラーに通信するマルチピクセルシリアルシフトレジスタを形成する、通信回路と、

(f) 前記ディスプレイコントローラー内の前記感知電気信号に応答して、前記駆動回路の性能の欠陥を特定する手段と、
を備える、ディスプレイ駆動回路の欠陥を特定するエレクトロルミネセントディスプレイデバイス。

【請求項 2】

前記駆動回路、前記感知回路、及び前記通信回路は、前記表示エリア内の前記ディスプレイ基板上に形成された薄膜トランジスタ回路である、請求項 1 に記載のディスプレイデバイス。

【請求項 3】

前記表示エリア内の前記ディスプレイ基板上に配置された、該ディスプレイ基板とは別個の基板を有するチップレットを更に含み、各チップレットは 1 つ又は複数のピクセルと関連付けられ、前記駆動回路、前記感知回路、及び前記通信回路は、対応する前記チップレット内に形成される、請求項 1 に記載のディスプレイデバイス。

【請求項 4】

少なくとも 1 つのシリアルシフトレジスタが、各チップレット内に形成される、請求項 3 に記載のディスプレイデバイス。

【請求項 5】

前記所望のピクセル輝度値のそれぞれを記憶するか、又は前記感知電気信号のそれぞれを記憶する記憶素子を更に備える、請求項 1 に記載のディスプレイデバイス。

【請求項 6】

前記所望の輝度値は、電荷又は電圧として表される、請求項 1 に記載のディスプレイデバイス。

【請求項 7】

前記感知電気信号は、電荷又は電圧として表される、請求項 1 に記載のディスプレイデバイス。

【請求項 8】

前記感知回路は、対応する前記第 1 の電極又は前記第 2 の電極に接続される、請求項 1 に記載のディスプレイデバイス。

10

20

30

40

50

【請求項 9】

前記感知電気信号は、対応する前記第 1 の電極若しくは前記第 2 の電極に提供される電圧、又は前記第 1 の電極及び前記第 2 の電極により前記発光層を通して提供される電流に対応する、請求項 8 に記載のディスプレイデバイス。

【請求項 10】

前記感知回路は、前記発光材料により発せられた光に応答して、該発光材料が発した光に対応する感知電気信号を生成する光応答回路を含む、請求項 1 に記載のディスプレイデバイス。

【請求項 11】

前記光応答回路は、周囲光に応答して、周囲光に応答する感知電気信号を生成する、請求項 10 に記載のディスプレイデバイス。

【請求項 12】

前記コントローラー内に、前記感知電気値を解析することにより、前記発光材料が発した前記感知光の前記所望のピクセル輝度値を補償する補償回路を更に備える、請求項 10 に記載のディスプレイデバイス。

【請求項 13】

表示エリア内の基板上に形成されたピクセルアレイを有するディスプレイデバイス内の駆動回路における欠陥を検出する方法であって、各ピクセルは、駆動回路及び関連付けられた通信回路を有し、前記通信回路は合わせてマルチピクセルシリアルシフトレジスタを形成し、該方法は、

(a) 前記マルチピクセルシリアルシフトレジスタを用いることであって、該マルチピクセルシリアルシフトレジスタを通じて所望のピクセル輝度値をディスプレイコントローラーから対応する駆動回路にシフトさせて、駆動電気信号を用いて前記ピクセルを駆動し、前記所望のピクセル輝度値に対応する光を発せさせることと、

(b) 感知回路を用いて、前記駆動電気信号に対応する電気信号を感知することと、

(c) 前記マルチピクセルシリアルシフトレジスタを用いて前記感知電気信号を前記ディスプレイコントローラーにシフトすることと、

(d) 前記感知電気信号を解析することにより、前記駆動回路の欠陥を検出することとを含む、方法。

【請求項 14】

前記感知回路は、前記駆動電気信号を直接感知して、前記感知電気信号を形成する、請求項 13 に記載の方法。

【請求項 15】

前記感知回路は、前記ピクセルが発した光を感知して、前記感知電気信号を形成する、請求項 13 に記載の方法。

【請求項 16】

前記感知電気信号を解析することであって、前記ピクセルにより出力された光を特定する、解析することと、前記輝度値を補償することであって、前記所望の輝度を維持する、補償することとを更に含む、請求項 15 に記載の方法。

【請求項 17】

ディスプレイデバイスを製造する方法であって、

(a) 表示エリアを有するディスプレイ基板を形成することであって、該表示エリア内に複数のピクセル電極が含まれることと、

(b) ピクセル電極毎に、前記表示エリア内に通信回路を形成することであって、該通信回路は、所望の輝度値を各ピクセル電極にシフトするマルチピクセルシリアルシフトレジスタを形成することと、

(c) 前記表示エリア内に、前記ピクセル電極に関連付けられたピクセルの前記シフトされた所望の輝度値に対応する駆動電気信号を用いて前記ピクセル電極を駆動する駆動回路を形成することと、

(d) ピクセル毎に前記表示エリア内に配置された感知回路を形成することであって、

10

20

30

40

50

該感知回路は、前記駆動電気信号に対応する感知電気信号を感知することと、

(e) ディスプレイコントローラーを提供することであって、該ディスプレイコントローラーは、前記マルチピクセルシリアルシフトレジスタを通じて所望の輝度値を前記駆動回路に通信し、前記マルチピクセルシリアルシフトレジスタを通じて該コントローラーへの前記感知電気信号を受信することと、

(f) 前記駆動電気信号を用いて前記ピクセル電極を駆動し、該駆動電気信号に対応する電気信号を感知し、前記マルチピクセルシリアルシフトレジスタを通じて前記感知電気信号を前記コントローラーに通信することと、

(g) 前記感知電気信号を解析し、欠陥のある駆動回路、感知回路、又は通信回路を検出し、該欠陥のある駆動回路、感知回路、又は補償回路を修理又は交換することと、を含む、ディスプレイデバイスを製造する方法。

10

【請求項 18】

前記ピクセル電極上に発光材料の 1 つ又は複数の層を形成することと、次に、該発光材料の 1 つ又は複数の層上に 1 つ又は複数の第 2 の電極を形成することとを更に含む、請求項 17 に記載のディスプレイデバイスを製造する方法。

【請求項 19】

(a) 前記コントローラーに補償回路を提供することと、

(b) 前記駆動電気信号に対応する電流を用いて前記発光材料を駆動して、発光させ、該発光材料が発した光を感知して、前記駆動電気信号に対応する感知電気信号を形成し、前記マルチピクセルシリアルシフトレジスタを通じて前記感知電気信号をコントローラーに通信し、前記感知電気信号を解析して、ピクセル輝度補償値を決定することと、

20

(c) 前記補償値を前記補償回路に記憶することであって、前記発光材料が発し、感知された光に望ましいピクセル輝度値を補償することと、を更に含む、請求項 18 に記載のディスプレイデバイスを製造する方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ピクセルアレイを制御するとともに、ピクセルアレイと通信する分散した独立チップレットを有する基板を有するディスプレイデバイスにおける欠陥検出に関する。

【背景技術】

30

【0002】

フラットパネルディスプレイデバイスは、コンピューティングデバイスとともに、そしてポータブルデバイスにおいて、更にはテレビ等の娯楽デバイス用に広く用いられている。そのようなディスプレイは通常、基板上に分散配置される複数のピクセルを用いて画像を表示する。各ピクセルは、各画素を表すために、通常赤色光、緑色光、及び青色光を放射する、一般的にサブピクセルと呼ばれるいくつかの異なる色の発光素子を組み込んでいる。本明細書において用いられるとき、ピクセル及びサブピクセルは区別されず、単一の発光素子を指す。様々なフラットパネルディスプレイ技術、例えば、プラズマディスプレイ、液晶ディスプレイ、及び発光ダイオード (LED) ディスプレイが知られている。

【0003】

40

発光素子を形成する発光材料の薄膜を組み込んだ発光ダイオード (LED) は、フラットパネルディスプレイデバイスにおいて数多くの利点を有し、光学システムにおいて有用である。Tang 他に対する特許文献 1 は、有機 LED (OLED) 発光素子のアレイを含む有機 LED カラーディスプレイを示している。代替的には、無機材料を用いることができ、無機材料は多結晶半導体マトリックス内に燐光性結晶又は量子ドットを含むことができる。有機材料又は無機材料の他の薄膜を用いて、発光薄膜材料への電荷の注入、輸送、又は遮断を制御することもでき、そのような薄膜が当該技術分野において知られている。それらの材料は基板上において電極間に配置され、封入カバー層又はプレートを備える。発光材料に電流が通電するときに、ピクセルから光が放射される。放射される光の周波数は、用いられる材料の特性に依存する。そのようなディスプレイでは、基板を通じて (ボト

50

ムエミッター)、若しくは封入カバーを通じて(トップエミッター)、又はその両方を通じて光を放射することができる。しかし、特に有機材料の効率は、有機材料が使用されるため、低減する。

【0004】

LEDデバイスは、パターンニングされた発光層を備えることができ、材料に電流が通電するときに異なる色の光を放射させるために、そのパターンにおいて異なる材料が用いられる。代替的には、Cokによる特許文献2において教示されているように、フルカラーディスプレイを形成するために、カラーフィルタとともに単一の発光層、例えば、白色光エミッターを用いることができる。例えば、Cok他による特許文献3において教示されているように、カラーフィルタを含まない白色サブピクセルを用いることも知られている。デバイスの効率を改善するために、赤色、緑色、及び青色のカラーフィルタ及びサブピクセルと、フィルタを備えていない白色サブピクセルとを含む4色ピクセルとともに、パターンニングされていない白色エミッターを用いる設計が提案されている(例えば、Miller他に対する特許文献4を参照されたい)。

【0005】

フラットパネルディスプレイデバイス内のピクセルを制御するための2つの異なる方法、すなわち、アクティブマトリックス制御及びパッシブマトリックス制御が一般的に知られている。パッシブマトリックスデバイスでは、基板はいかなるアクティブ電子素子(例えば、トランジスタ)も含まない。行電極のアレイ及び別の層内の列電極の直交アレイが、基板上に形成され、行電極と列電極との重複する交点が、発光ダイオードの電極を形成する。次に、外部駆動集積回路(チップ)が、電流を各行(又は列)に逐次供給し、その間、直交する列(又は行)が、適した電圧を供給して、行(又は列)内の各発光ダイオードを照明する。したがって、パッシブマトリックス設計は、 $2n$ 個の接続を利用して、 n^2 個の別個に制御可能な発光素子を生成する。しかし、パッシブマトリックス駆動デバイスは、行(又は列)駆動の逐次性がフリッカーを生じさせるため、デバイス内に含むことができる行(又は列)の数が制限される。多すぎる行が含まれる場合、フリッカーが知覚できるようになる可能性がある。さらに、PMディスプレイの面積が大きくなるにつれて、PM駆動の非イメージング事前充電ステップ及び放電ステップに必要な電力が支配的になるため、ディスプレイの行(又は列)全体を駆動するために必要な電流が問題となる可能性がある。これらの問題は、パッシブマトリックスディスプレイの物理的なサイズを制限する。

【0006】

アクティブマトリックスデバイスでは、アクティブ制御素子が、フラットパネル基板上に被膜した半導体材料、例えば、非結晶又は多結晶シリコンの薄膜で形成される。通常、各サブピクセルは、1つの制御素子により制御され、各制御素子は少なくとも1つのトランジスタを含む。例えば、単純なアクティブマトリックス有機発光(OLED)ディスプレイでは、各制御素子は、2つのトランジスタ(選択トランジスタ及び電力トランジスタ)と、サブピクセルの輝度を指定する電荷を蓄える1つのキャパシタとを含む。各発光素子は通常、独立した制御電極と、共通に電氣的に接続された電極とを利用する。発光素子の制御は通常、データ信号線、選択信号線、電力接続、及び接地接続を通じて提供される。アクティブマトリックス素子は、ディスプレイに必ずしも限定されず、基板上に分散することができる、空間分散制御が必要な他の用途に利用することができる。パッシブマトリックスデバイスと同様に、同数の外部制御線(電力及び接地を除く)をアクティブマトリックスデバイスに利用することができる。しかし、アクティブマトリックスデバイスでは、各発光素子は、制御回路とは別個の駆動接続を有し、データ堆積のために選択されていない場合であってもアクティブであるため、フリッカーがなくなる。

【0007】

アクティブマトリックス制御素子を形成する一般的な従来技術による一方法は、通常、シリコン等の半導体材料の薄膜をガラス基板上に堆積し、次に、フォトリソグラフィプロセスを通じて半導体材料をトランジスタ及びキャパシタに形成する。薄膜シリコンは、非

10

20

30

40

50

結晶又は多結晶のいずれかとすることができる。非結晶シリコン又は多結晶シリコンから作製される薄膜トランジスタ（TFT）は、結晶シリコンウェーハ内に作製される従来のトランジスタと比較して、比較的大きく、性能が低い。さらに、そのような薄膜デバイスは通常、ガラス基板にわたって局所的又は大きな面積の非均一性を示し、これは、そのような材料を利用するディスプレイの電気性能及び視覚的な外観に非均一性を生じさせる。そのようなアクティブマトリックス設計では、各発光素子は、駆動回路への別個の接続を必要とする。

【0008】

代替の制御技法を利用して、Matsumura他は、特許文献5において、LCDディスプレイの駆動に用いられる結晶シリコン基板を記載している。Matsumura他は、第1の半導体基板から作製されたピクセル制御デバイスを第2の平坦なディスプレイ基板上に選択的に移し、固定する方法を記載している。ピクセル制御デバイス内の配線相互接続並びにバス及び制御電極からピクセル制御デバイスへの接続が示される。そのような制御技法を用いる場合、すべての結晶シリコン基板が第2の平坦なディスプレイ基板上に適宜移され、固定されることが重要である。

【0009】

画像データが通常、各ピクセルの駆動回路に接続されたデータ線及び選択制御線を通じてアクティブマトリックス制御されるディスプレイに分配される。これらの線は、基板上に制御ワイヤの格子を形成し、発光に利用可能な基板の面積を低減させる。例えば、特許文献6に記載のように、各ピクセル回路の性能を表すデータを収集し、デバイスの性能を向上させるために用いることができる。しかし、この設計の配線要件及び回路部要件は、発光に利用可能な基板の面積を更に低減する可能性がある。

【0010】

集積回路及びディスプレイ内にテスト構造を利用して、ディスプレイの性能をテストし、回路内の欠陥を検出することが既知である。これらの欠陥は、集積回路又は集積回路が設計されたデバイスを妨害する可能性がある。例えば、上述した特許文献5には、OLEDディスプレイ内の駆動トランジスタを電氣的にテストすることが開示されている。特許文献7には、発光器、発光器に光学的に結合された光センサー、及びフィードバック読み出し回路を有するアドレス指定可能な画像表示ピクセルが記載されている。特許文献8には、LEDによる使用電流を監視することによるLEDディスプレイデバイス内の自己テストルーチンが記載されている。特許文献9には、CCDの変調伝達関数をテストする、CCDイメージャの光学的に動作するテスト構造が記載されている。これらの設計の配線要件及び回路部要件は、発光に利用可能な基板の面積を低減する可能性がある。

【0011】

従来のパッシブマトリックスディスプレイ設計は、発光素子のサイズ及び数を制限するため、TFTを用いるアクティブマトリックス設計は、より低い電気性能及び複雑な基板並びに大きな配線要件を有し、デバイスのテスト及び欠陥の検出は、製造歩留まり及びディスプレイ寿命にとって重要である。

【先行技術文献】

【特許文献】

【0012】

【特許文献1】米国特許第6,384,529号明細書

【特許文献2】米国特許第6,987,355号明細書

【特許文献3】米国特許第6,919,681号明細書

【特許文献4】米国特許第7,230,594号明細書

【特許文献5】米国特許出願公開第2006/0055864号明細書

【特許文献6】米国特許第6,995,519号明細書

【特許文献7】米国特許第6,720,942号明細書

【特許文献8】米国特許第6,028,441号明細書

【特許文献9】米国特許第5,369,357号明細書

10

20

30

40

50

【発明の概要】

【発明が解決しようとする課題】

【0013】

改良された制御、欠陥検出テスト構造、及びディスプレイデバイスを製造する改良された方法が必要とされている。

【課題を解決するための手段】

【0014】

本発明によれば、表示エリア内の基板上に形成されたピクセルアレイを有するディスプレイデバイス内の駆動回路における欠陥を検出する方法であって、各ピクセルは、駆動回路及び関連付けられた通信回路を有し、前記通信回路は合わせてマルチピクセルシリアルシフトレジスタを形成し、該方法は、

10

(a) 前記マルチピクセルシリアルシフトレジスタを用いることであって、該マルチピクセルシリアルシフトレジスタを通じて所望のピクセル輝度値をディスプレイコントローラから対応する駆動回路にシフトさせて、駆動電気信号を用いて前記ピクセルを駆動し、前記所望のピクセル輝度値に対応する光を発せさせることと、

(b) 感知回路を用いて、前記駆動電気信号に対応する電気信号を感知することと、

(c) 前記マルチピクセルシリアルシフトレジスタを用いて前記感知電気信号を前記ディスプレイコントローラにシフトすることと、

(d) 前記感知電気信号を解析することにより、前記駆動回路の欠陥を検出することを含む、方法が提供される。

20

【0015】

本発明は、チップレット制御及び欠陥検出を組み込んだディスプレイデバイスを提供することにより、向上した性能、向上した配線、及び製造歩留まりが向上するという利点を有する。通信のシリアルシフトレジスタが、ディスプレイデバイスを制御する単純で柔軟性のある方法を提供する。

【図面の簡単な説明】

【0016】

【図1】本発明の一実施形態によるディスプレイデバイスの概略図である。

【図2】本発明の一実施形態による図1に示されるピクセル回路部の概略図である。

【図3】本発明の一実施形態によるチップレット回路を有するディスプレイデバイスの断面図である。

30

【図4A】本発明の一実施形態による図1に示される感知回路の部分概略図である。

【図4B】本発明の一実施形態による光応答回路を有する図1に示される感知回路の部分概略図である。

【図5】本発明の一実施形態による動作流れ図である。

【図6】本発明の一実施形態による製造流れ図である。

【発明を実施するための形態】

【0017】

図面中の様々な層及び素子は大きく異なるサイズを有するため、図面は一定の縮尺ではない。

40

【0018】

図1及び図3を参照すると、本発明の実施形態では、ディスプレイデバイスは、表示エリア11を有するディスプレイ基板10を含む。複数のピクセル80が、表示エリア11内のディスプレイ基板10上に形成され、各ピクセルは、第1の電極12と、第1の電極12上に形成される発光材料14の1つ又は複数の層と、発光材料14の1つ又は複数の層上に形成される第2の電極16とを含み、発光材料は、駆動電気信号を用いて第1の電極12及び第2の電極16により発光材料14を通された電流に応答して発光する14。駆動回路30が、駆動電気信号毎に表示エリア11内に配置され、駆動回路30は、所望のピクセル輝度値72に対応する駆動電気信号40をピクセル80の第1の電極12又は第2の電極16に提供し、駆動電気信号40は、発光材料14を通る電流を生成し、発光

50

させる。感知回路 32 が、駆動電気信号 40（各ピクセル 80 に対応することができる）毎に表示エリア 11 内に配置され、感知回路 32 は、駆動電気信号 40 又は各ピクセル 80 が発した光に対応する感知電気信号 42 を感知する。通信回路 34 が、ピクセル 80 毎に表示エリア 11 内に配置される。通信回路 34 は合わせてマルチピクセルシリアルシフトレジスタ 35 を形成し、該マルチピクセルシリアルシフトレジスタ 35 は、所望の輝度値 72 をディスプレイコントローラー 60 から各ピクセル 80 の駆動回路 30 に通信し、かつ各ピクセル 80 の感知電気信号 42 をディスプレイコントローラー 60 に通信もする。本発明の一実施形態では、ディスプレイコントローラー 60 は、ディスプレイデバイスの一部とすることができる。ディスプレイコントローラー 60 は、画像信号 70 に応答することができる。

10

【0019】

図 3 も参照すると、別個のチップレット基板 28 を有するチップレット 20 は、ディスプレイ基板 10 に接着され、接着剤層 18 を用いて埋められる。チップレット 20 は回路部 22 を含む。第 1 の電極 12 は、チップレット 20 上に形成される接続パッド 24 に電気的に接続される。発光材料 14 は、第 1 の電極 12 上に配置され、第 2 の電極 16 は、発光材料 14 上に形成される。発光材料 14 は、有機発光ダイオード及び無機発光ダイオードの分野で既知のように、発光材料の複数の層並びに様々な電荷制御層を含むことができる。電極 12、16、及び発光材料 14 は、発光ダイオード 15 を形成する。

【0020】

本発明の一実施形態では、駆動回路 30、感知回路 32、及び通信回路 34 は、従来のフォトリソグラフィ技法を用いて表示エリア 11 内のディスプレイ基板 10 上に形成される薄膜トランジスタ回路である。しかし、そのような薄膜電子構成要素のサイズ及び性能により、そのような設計は、発光又は配線に利用可能なディスプレイ基板 10 上の面積を大幅に低減させる可能性がある。本発明の代替の実施形態では、駆動回路 30、感知回路 32、及び通信回路 34 は、ディスプレイ基板 10 とは別個のチップレット基板 28 上に形成され、かつ表示エリア 11 内のディスプレイ基板 10 上に配置された回路部 22 を有するチップレット 20 である。チップレット 20（例えば、図 1 の 20A、20B）は、チップレット及び表示エリア 11 内での高速小型回路を可能にするより高性能の結晶シリコン内に形成することができる。例えば、図 1 及び図 2 を参照すると、本発明の一実施形態では、各チップレット通信回路 34 は、近隣のチップレット通信回路 34 のシリアルシフトレジスタ 36 に直列接続されて、マルチチップレットマルチピクセルシリアルシフトレジスタ 35 を形成するシリアルシフトレジスタ 36 を含むことができ、チップレット通信回路 34A（図 1）のうちの少なくとも 1 つは、ディスプレイコントローラー 60 に接続される。アクティブマトリックスディスプレイの実施形態では、駆動電気信号 40 は、単一のピクセル 80 に直接対応することができ、ピクセル電極（例えば、第 1 の電極 12）を直接駆動することができる。代替のパッシブマトリックスの実施形態では、各駆動電気信号 40 は、電極の列（又は行）を駆動することができる。

20

30

【0021】

図 2 を参照すると、ピクセル 80 又は駆動電気信号 40 と関連付けられた各回路は、ピクセル 80 に望ましい輝度値を記憶する記憶素子 38 を含むことができる。記憶素子 38 は、駆動回路 30 に接続され、望ましい輝度値で駆動電気信号 40 を駆動する。対応する記憶素子 38 は、所望であれば、感知回路 32（図 2 には示されず）と関連付けることができる。記憶素子 38 は、制御信号 54 を用いて、所望の輝度値を記憶するように制御することができる。所望の輝度値は、制御信号 52、例えば、クロック信号の制御下で、データ信号 50 を用いてマルチピクセルシリアルシフトレジスタ 35 を通じてシフトすることができる。データ信号 50 は電荷又は電圧とすることができ、記憶素子 38 及びレジスタ 34 はアナログ記憶素子とすることができ、信号及び記憶素子並びにレジスタは、デジタルとすることもできる。アナログの記憶素子及びシフト素子が、従来技術において、例えば、CCD イメージセンサー及び CMOS イメージセンサーにおいて既知である。同様に、第 2 の電気信号もアナログとすることができ、電荷又は電圧により表すことができ

40

50

る。

【0022】

感知電気信号42は、関連付けられた各ピクセル80の性能に対応する。本発明の一実施形態では、感知電気信号42は、駆動電気信号40からとられる（例えば、図4Aに示されるようにトランジスタを制御することにより、又はトランジスタを通じて電圧を移すことにより）。ディスプレイからディスプレイコントローラ60にシフトアウトした場合、感知電気信号42を、所望のピクセル輝度信号から導出される期待駆動電気信号と比較して、ディスプレイデバイス内の回路部が正しく機能しているか否かを判断することができる。この場合、感知電気信号42は、第1の電極12又は第2の電極16に接続することができ、第1の電極12若しくは第2の電極16に提供される電圧、又は第1の電極12及び第2の電極16により発光材料14を通して提供される電流に対応することができる。感知電気信号42が正しい信号ではない場合、回路部22又はチップレット20を修理又は交換することができる。

10

【0023】

本発明の別の実施形態では、感知回路32は、発光材料14が発した光に応答し、発光材料14が発した光に対応する感知電気信号42を生成する光応答回路（例えば、図4Bに示されるように制御信号に応答して初期充電されたキャパシタを放電することができる感光性ダイオードを有する）を含むことができる。この場合、感知電気信号42は、駆動電気信号40により制御される発光材料14の発光を通じて間接的に、駆動電気信号40に対応する。この開示内で、感知電気信号42は、駆動電気信号40により駆動される発光器の光出力を感知することにより形成される場合、駆動電気信号40に対応すると見なされる。ディスプレイからディスプレイコントローラ60にシフトした場合、感知電気信号42を、期待輝度値と比較して、ディスプレイデバイス内の発光素子が正しく機能しているか否かを判断することができる。正しく機能していない場合、感知電気値を解析することにより、所望のピクセル輝度値を補償する補償回路62をディスプレイコントローラ60内に含めることにより、駆動電気信号40を発光素子性能に関して補償して、所望のピクセル輝度を達成することができる。そのような実施形態では、光応答回路は、周囲光にも応答して、周囲光に応答する感知電気信号を生成することができる。

20

【0024】

図1及び図5を参照すると、本発明のディスプレイデバイスは、ディスプレイコントローラ60を用いて画像信号を受信する（ステップ100）ことにより動作することができる。ディスプレイコントローラ60は、補償パラメータが利用可能な場合、画像信号を補償することができる（ステップ105）。画像信号の補償されたか又は補償されていない輝度値は、通信回路34及びマルチピクセルシリアルシフトレジスタ35を通じて、例えば、チップレット回路部22を通じてディスプレイコントローラ60の制御下で表示エリア11内にシフトアウトされる（ステップ110）。同時に、いかなる感知電気信号42も、通信回路34及びマルチピクセルシリアルシフトレジスタ35を通じてディスプレイコントローラ60にシフトされる。ディスプレイコントローラ60は、感知電気信号を用いて補償パラメータを計算することができる（ステップ115）。輝度値を記憶し（130）、次に、該輝度値を用いてピクセルを駆動し（ステップ120）電気信号を感知する（ステップ125）ことができる。図5の実施形態は、ピクセルにローカルな記憶素子38に表示ピクセルを記憶することにより、前にシフトされた輝度値がピクセルの駆動及び回路又は発光器性能の感知に利用されるのと同時に、新しい輝度値をマルチピクセルシリアルシフトレジスタ35を通じてシフトインすることができる。ピクセル輝度値のシフト、記憶素子の記憶、感知回路の感知、及び感知電気信号のシフト又は補償の計算は、複数段階のプロセスを形成することができる。プロセスの開始時、駆動ピクセル及び感知電気信号は有効でもなければ、ピクセルの駆動に用いられる有効なデータがないため、いかなる補償も実行することができない。最初の輝度データがディスプレイにシフトインした後、駆動ピクセル及び感知電気信号は有効になる。有効な感知電気信号がシフトアウトされた後、補償回路62は、有効な補償パラメータを計算することができ、

30

40

50

入力画像信号を補償することができる。感知回路 32 は、駆動回路 30 の電気性能（例えば、電圧若しくは電流）又は発光材料 14 が出力する光のいずれかを感知することができる。光出力が感知される場合、コントローラ 60 内の補償回路 62 は、感知電気信号 42 を解析し、ピクセル 80 により出力された光を求め、輝度値を補償して、所望の輝度を維持することができる。本発明のさらなる実施形態では、補償回路 62 は、感知電気信号 42 を利用し、ディスプレイ内の駆動回路又は通信回路内の欠陥を特定することができる。補償回路 62 は、例えば、記憶されたプログラム、中央演算処理装置、状態機械、デジタル論理、及びメモリを含む当分野において既知のデジタル回路を含むことができる。

【0025】

本発明を利用して、発光材料の堆積前に回路部をテストすることにより、ディスプレイの製造歩留まりを向上させることもできる。本発明の一実施形態では、かつ図 1 及び図 6 に示されるように、表示エリア 11 を有するディスプレイ基板 10 が形成され（ステップ 200）、駆動回路 30 が、ディスプレイ基板 10 上に形成され（ステップ 205）、複数のピクセル電極 12 が形成される（ステップ 210）。各第 1 の電極 12 は、ピクセル 80 と関連付けることができる。感知回路 32 も形成される（ステップ 215）。各駆動電気信号 40（例えば、ピクセル 80）の表示エリア 11 内の通信回路 34 が形成され（ステップ 220）、通信回路 34 は、所望の輝度値を各第 1 の電極 12 にシフトするとともに、感知電気信号 42 をディスプレイコントローラ 60 にシフトするマルチピクセルシリアルシフトレジスタ 35 を形成する。ピクセル電極 12 は、各ピクセル 80 のシフトされた所望の輝度値に対応する駆動電気信号 40 を用いて駆動される（ステップ 225）。感知回路 32 は、駆動電気信号 40 に対応する感知電気信号 42 を感知し（ステップ 230）、感知電気信号 42 を記憶する（ステップ 235）。各ピクセル 80 の通信回路 34 が、マルチピクセルシリアルシフトレジスタ 35 を通じて感知電気信号 42 をディスプレイコントローラ 60 に通信する（ステップ 240）。次に、感知電気信号 42 を解析して、欠陥のある駆動回路 30、感知回路 32、若しくは通信回路 34、配線、又は電氣的接続が検出される（ステップ 245）。検出された欠陥のある駆動回路 30、感知回路 21、通信回路 34、配線、又は電氣的接続はいずれも、修理又は交換される（ステップ 250）。次に、発光材料 14 を堆積することができ（ステップ 255）、第 2 の電極 16 を発光材料 14 上に形成することができ（ステップ 260）、デバイスを上述したように動作させることができる（ステップ 265）。

【0026】

さらに、ディスプレイデバイスを製造する方法は、補償回路 62 を有するディスプレイコントローラ 60 を提供し、駆動電気信号 40 に対応する電流を用いて発光材料 14 を駆動して、発光させること、発光材料 14 が発した光を感知して、駆動電気信号 40 に対応する感知電気信号 42 を形成すること、マルチピクセルシリアルシフトレジスタ 35 を通じて感知電気信号 42 をディスプレイコントローラ 60 に通信すること、感知電気信号 42 を解析して、ピクセル輝度補償値を決定すること、及び補償値を補償回路 62 に記憶して、図 5 を参照して説明したように、発光材料 14 が発し、感知された光に望ましいピクセル輝度値を補償することを更に含むことができる。

【0027】

チップレット 20 は、比較的短い隣り合った辺よりも長いチップレットの比較的長い辺に沿って単一又は複数の行になった接続パッド 24 を有することができる。チップレットは、単数又は複数のバスを通じて外部コントローラに接続することができる。バスは、シリアルバス、パラレルバス、又はポイントツーポイントバスとすることができ、デジタル又はアナログとすることができる。バスは、チップレットに接続されて、電力信号、接地信号、データ信号、又は選択信号等の信号を提供する。1 つ又は複数のコントローラに別個に接続された 2 つ以上のバスを利用することができる。

【0028】

動作にあたり、コントローラは、ディスプレイデバイスの必要に従って情報信号を受信して処理するとともに、マルチピクセルシリアルシフトレジスタを通じてデバイス内の

各チップレットに処理された信号及び制御情報を送信する。処理された信号は、各発光ピクセル素子の輝度情報を含む。輝度情報は、各発光ピクセル素子に対応するアナログ又はデジタルの記憶素子に記憶することができる。次に、チップレットは、接続されたピクセル電極をアクティブ化する。

【0029】

追加のバスが、タイミング（例えば、クロック）信号、データ信号、選択信号、電力接続、又は接地接続を含む様々な信号を供給することができる。信号は、アナログ又はデジタルとすることができ、例えば、デジタルアドレス又はデータ値とすることができる。アナログデータ値は、電荷又は電圧として供給することができる。記憶レジスタは、デジタル（例えば、フリップフロップを含む）又はアナログ（例えば、電荷を蓄積するキャパシタを含む）とすることができる。

10

【0030】

本発明の一実施形態では、ディスプレイデバイスは、OLEDディスプレイ等のエレクトロルミネセントディスプレイである。本発明の別の実施形態では、通信回路は、所望のピクセル輝度に対応する値をコントローラーから各ピクセルに対応する駆動回路にシフトする、記憶素子を有する第2のシリアルシフトレジスタを更に含む。この場合、シリアルシフトレジスタを交互に用いることができる。値は電荷とすることができ、記憶素子はキャパシタとすることができる。電荷の記憶及びシフトは、CCD分野において既知である。各ピクセルの駆動回路は、第1のシリアルシフトレジスタ又は第2のシリアルシフトレジスタ内に蓄積された電荷に対応する電気信号を用いてピクセルを駆動することができる。各ピクセルは、アクティブマトリックスピクセル素子とすることができる。代替的に、回路部、例えば、チップレット回路部が、ピクセルグループのパッシブマトリックス制御を提供することができる。ディスプレイは、上部エミッタ又は下部エミッタとすることができる。

20

【0031】

コントローラーは、チップレットとして実装し、基板に固定することができる。コントローラーは、基板の周辺に配置することができるか、又は基板の外部に配置することができる、従来の集積回路を含むことができる。

【0032】

本発明の様々な実施形態によれば、チップレットは様々な方法で構成することができ、例えば、チップレットの長い寸法に沿って1行又は2行の接続パッドを用いて構成することができる。相互接続バス及びワイヤは、様々な材料から形成することができ、デバイス基板上での様々な堆積方法を用いることができる。例えば、相互接続バス及びワイヤは、蒸着又はスパッタリングされる金属、例えば、アルミニウム又はアルミニウム合金とすることができる。代替的には、相互接続バス及びワイヤは、硬化した導電性インク又は金属酸化物から作製することができる。コストに関して有利な1つの実施形態では、相互接続バス及びワイヤは、単層内に形成される。

30

【0033】

本発明は、大きなデバイス基板、例えば、ガラス、プラスチック又はフォイルを用い、デバイス基板上に複数のチップレットが規則的な配列で配置されるマルチピクセルデバイスの実施形態に特に有用である。各チップレットは、そのチップレット内の回路部に従って、かつ制御信号に応答して、デバイスディスプレイ基板上に形成された複数のピクセルを制御することができる。個々のピクセルグループ又は複数のピクセルグループをタイル状の素子上に配置することができ、それらの素子を組み立てて、ディスプレイ全体を形成することができる。

40

【0034】

本発明によれば、チップレットは、基板上に分散配置されるピクセル制御素子を提供する。チップレットは、デバイス基板に比べて相対的に小さな集積回路であり、独立した基板上に形成される、ワイヤ、接続パッド、抵抗器若しくはキャパシタ等の受動構成要素、又はトランジスタ若しくはダイオード等の能動構成要素を含む回路を備える。チップレッ

50

トは、ディスプレイ基板とは別に製造され、その後、ディスプレイ基板に付着される。チップレットは、半導体デバイスを製造する既知のプロセスを用いて、シリコン又はシリコン・オン・インシュレーター（SOI）ウェハーを用いて製造されることが好ましい。各チップレットは、その後、デバイス基板に取り付けられる前に分離される。それゆえ、各チップレットの結晶性基部は、チップレットの回路部がその上に配置されるデバイス基板とは別の基板とみなすことができる。それゆえ、複数のチップレットは、デバイス基板とは別であり、かつ互いに別である対応する複数の基板を有する。詳細には、独立した基板は、その上にピクセルが形成される基板とは別であり、独立したチップレット基板の面積は、合わせても、デバイス基板よりも小さい。チップレットは、例えば、薄膜アモルファスシリコンデバイス又は多結晶シリコンデバイスにおいて見られる能動構成要素よりも、高い性能の能動構成要素を提供する結晶基板を有することができる。チップレットは100 μm 以下の厚みを有することができることが好ましく、20 μm 以下であることがより好ましい。これは、チップレット上に接着剤及び平坦化材料を形成するのを容易にし、その際、それらの材料は、従来のスピニング技法を用いて付着することができる。本発明の一実施形態によれば、結晶シリコン基板上に形成されるチップレットは、幾何学的なアレイに配列され、接着剤又は平坦化材料を用いてデバイス基板に接着される。チップレットの表面上の接続パッドを用いて、各チップレットを信号ワイヤ、電力バス及び電極に接続し、ピクセルを駆動する。チップレットは少なくとも4つのピクセルを制御することができる。

10

【0035】

20

チップレットは半導体基板内に形成されるので、チップレットの回路部は、最新のリソグラフィツールを用いて形成することができる。そのようなツールによれば、0.5ミクロン以下の機構サイズを容易に手に入れることができる。例えば、最新の半導体製造ラインは、90 nm又は45 nmの線幅を達成することができ、本発明のチップレットを作製する際に用いることができる。しかしながら、チップレットは、ディスプレイ基板上に組み付けられると、チップレット上に設けられた配線層への電氣的接続を作製するための接続パッドも必要とする。接続パッドのサイズは、ディスプレイ基板上で用いられるリソグラフィツールの機構サイズ（例えば、5 μm ）、及び配線層に対するチップレットの位置合わせ（例えば、 $\pm 5 \mu\text{m}$ ）に基づく。それゆえ、接続パッドは、例えば、15 μm 幅にすることができ、パッド間に5 μm の間隔をあけることができる。これは、パッドが一般的には、チップレット内に形成されるトランジスタ回路部よりも著しく大きいことを示す。

30

【0036】

パッドは一般的に、トランジスタを覆う、チップレット上のメタライゼーション層内に形成することができる。製造コストを下げるように、できる限り小さな表面積を有するチップレットを作製することが望ましい。

【0037】

基板（例えば、アモルファスシリコン又は多結晶シリコン）上に直接形成される回路よりも高い性能を持った回路部を有する独立した基板（例えば、結晶シリコンを含む）を備えるチップレットを用いることによって、より高い性能を有するデバイスが提供される。結晶シリコンは、より高い性能を有するだけでなく、はるかに小さな能動素子（例えば、トランジスタ）も有するので、回路部サイズは非常に小さくなる。例えば、Yoon、Lee、Yang及びJang著「A novel use of MEMS switches in driving AMOLED」（Digest of Technical Papers of the Society for Information Display, 2008, 3.4, p.13）に記述されているように、微小電気機械（MEMS）構造を用いて有用なチップレットを形成することもできる。

40

【0038】

デバイス基板はガラスを含むことができ、蒸着又はスパッタリングされる金属又は金属合金、例えば、アルミニウム又は銀から作製される配線層が、平坦化層（例えば、樹脂）上に形成され、当該技術分野において知られているフォトリソグラフィ技法を用いてパタ

50

ーニングされる。チップレットは、集積回路業界において十分に確立されている従来の技法を用いて形成することができる。

【0039】

本発明はマルチピクセルインフラストラクチャを有するデバイスにおいて用いることができる。詳細には、本発明は、有機又は無機のいずれかのLEDデバイスで実施することができる。情報表示デバイスにおいて特に有用である。好ましい実施形態では、本発明は、限定はしないが、Tang他に対する米国特許第4,769,292号及びVan Slyke他に対する米国特許第5,061,569号に開示されるような小分子OLED又はポリマーOLEDから構成されるフラットパネルOLEDデバイスにおいて用いられる。例えば、多結晶半導体マトリックス内に形成される量子ドットを用い（例えば、Kahenによる米国特許出願公開第2007/0057263号において教示される）、有機電荷制御層若しくは無機電荷制御層を用いる無機デバイス、又はハイブリッド有機／無機デバイスを用いることができる。有機発光ディスプレイ又は無機発光ディスプレイの数多くの組み合わせ及び変形を用いて、トップエミッターアーキテクチャ又はボトムエミッターアーキテクチャを有するアクティブマトリックスディスプレイを含む、そのようなデバイスを製造することができる。

10

【0040】

本発明は、或る特定の好ましい実施形態を特に参照しながら詳細に説明されてきたが、本発明の趣旨及び範囲内で変形及び変更を実施できることが理解されるべきである。

【符号の説明】

20

【0041】

- 10 ディスプレイ基板
- 11 表示エリア
- 12 第1の電極
- 12 ピクセル電極
- 14 発光材料
- 15 発光ダイオード
- 16 第2の電極
- 18 接着剤層
- 20、20A、20B チップレット
- 22 回路部
- 24 接続パッド
- 28 チップレット基板
- 30 駆動回路
- 32 感知回路
- 34、34A 通信回路
- 35 マルチピクセルシリアルシフトレジスタ
- 36 シリアルシフトレジスタ
- 38 記憶素子
- 40 駆動電気信号
- 42 感知電気信号
- 50 データ信号
- 52 制御信号
- 54 制御信号
- 60 ディスプレイコントローラー
- 62 補償回路
- 70 画像信号
- 72 所望のピクセル輝度値
- 80 ピクセル
- 100 画像信号を受信するステップ

30

40

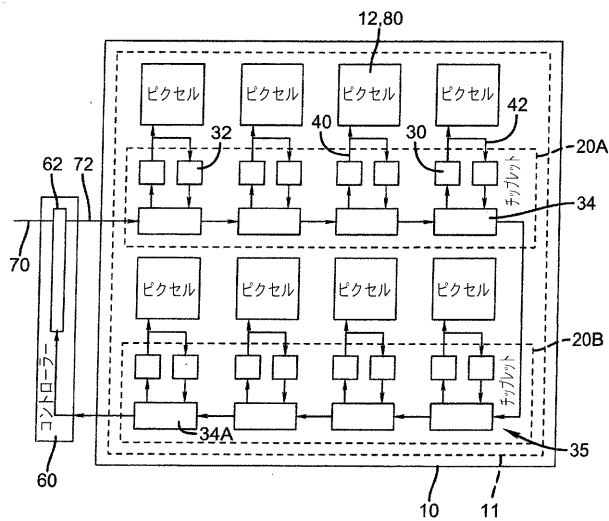
50

- 105 信号を補償するステップ
- 110 輝度及び感知信号をシフトするステップ
- 115 補償／補正を計算するステップ
- 120 ピクセルを駆動するステップ
- 125 信号を感知するステップ
- 130 輝度及び感知信号を記憶するステップ
- 200 ディスプレイ基板を形成するステップ
- 205 駆動回路を形成するステップ
- 210 ピクセル電極を形成するステップ
- 215 感知回路を形成するステップ
- 220 通信回路を形成するステップ
- 225 信号を駆動するステップ
- 230 信号を感知するステップ
- 235 感知電気信号を記憶するステップ
- 240 感知信号をコントローラにシフトするステップ
- 245 欠陥のある回路を検出するステップ
- 250 欠陥のある回路を修理又は交換するステップ
- 255 発光器を設けるステップ
- 260 第2の電極を設けるステップ
- 265 ディスプレイを動作させるステップ

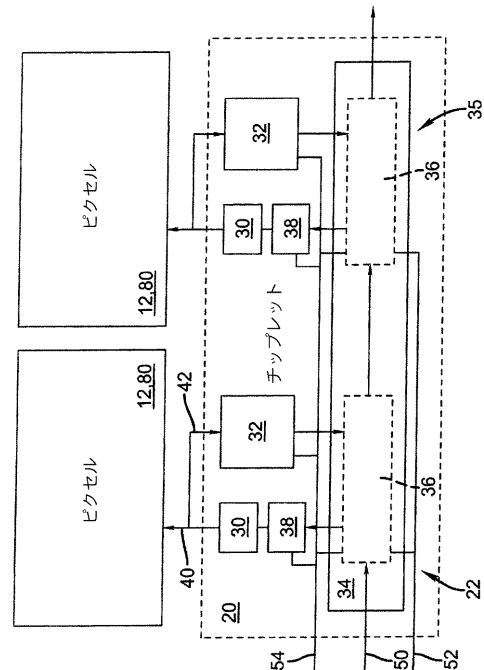
10

20

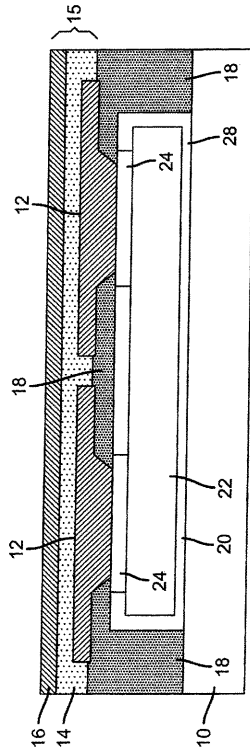
【図1】



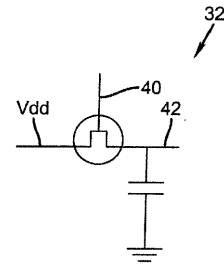
【図2】



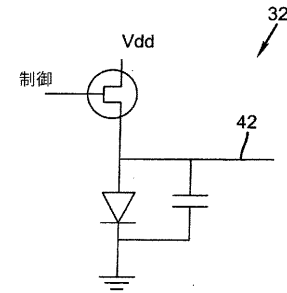
【図 3】



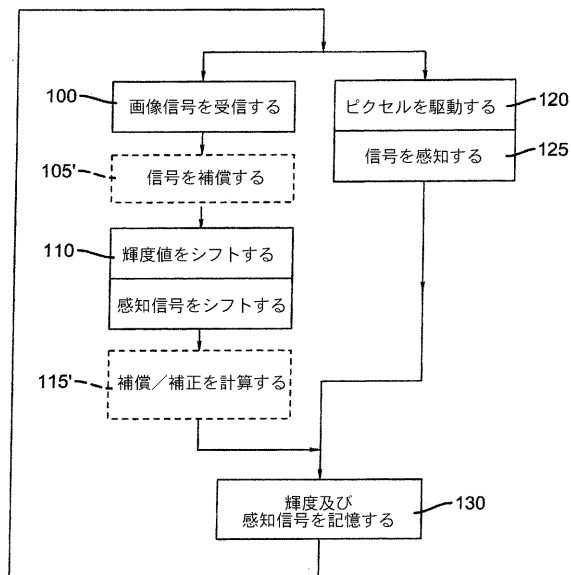
【図 4 A】



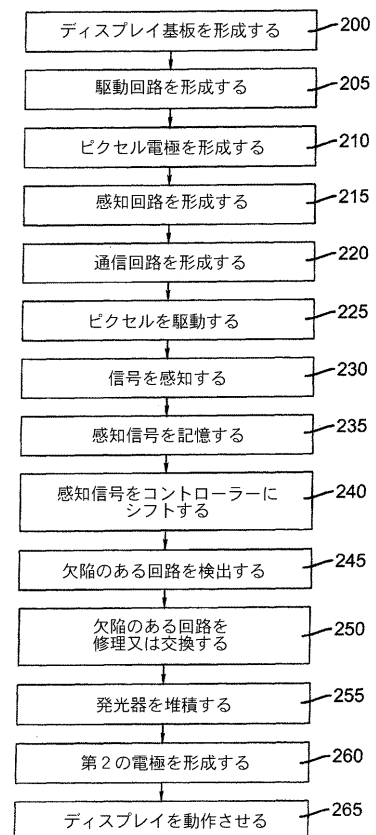
【図 4 B】



【図 5】



【図 6】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2010/044088

A. CLASSIFICATION OF SUBJECT MATTER

INV. G09G3/00 G09G3/32
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EP0-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 2 012 298 A2 (SILICON TOUCH TECH INC [TW]) 7 January 2009 (2009-01-07) * abstract figures 2,3,4 paragraph [0026] - paragraph [0039]	1-19
X	US 2005/062685 A1 (NOGAWA MASASHI [JP]) 24 March 2005 (2005-03-24) * abstract paragraph [0047] - paragraph [0133]; figures 1-6	1-19
A	US 2004/196049 A1 (YANO MOTOYASU [JP] ET AL) 7 October 2004 (2004-10-07) figures 5,6 ----- -/--	1,17

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier document but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
"Z" document member of the same patent family

Date of the actual completion of the international search

11 October 2010

Date of mailing of the international search report

20/10/2010

Name and mailing address of the ISA/
European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Giancane, Iacopo

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2010/044088

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 1 437 703 A1 (MATSUSHITA ELECTRIC IND CO LTD [JP]) 14 July 2004 (2004-07-14) paragraphs [0089] - [0095], [129] - [0131]; figures 4a,6,7 -----	1-4,17
A	WO 2005/015530 A1 (KONINKL PHILIPS ELECTRONICS NV [NL]; CHILDS MARK J [GB]; KNAPP ALAN G) 17 February 2005 (2005-02-17) * abstract; figure 7 page 11, lines 8-13; figure 3 page 15, lines 24-26 -----	10-12,19

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2010/044088

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 2012298	A2	07-01-2009	JP 2009015281 A KR 20090004325 A	22-01-2009 12-01-2009
US 2005062685	A1	24-03-2005	JP 3987004 B2 JP 2005003699 A	03-10-2007 06-01-2005
US 2004196049	A1	07-10-2004	CN 1536544 A JP 3882773 B2 JP 2004309614 A KR 20040086744 A TW 263055 B	13-10-2004 21-02-2007 04-11-2004 12-10-2004 01-10-2006
EP 1437703	A1	14-07-2004	CN 1582461 A WO 03023745 A1 TW 569268 B US 2005017268 A1	16-02-2005 20-03-2003 01-01-2004 27-01-2005
WO 2005015530	A1	17-02-2005	EP 1654720 A1 JP 2007501953 T KR 20060064614 A	10-05-2006 01-02-2007 13-06-2006

フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 1 1 H
	G 0 9 G 3/32	A
	G 0 9 G 3/20	6 4 2 P
	G 0 9 G 3/20	6 2 3 H
	G 0 9 G 3/20	6 1 2 R
	G 0 9 G 3/20	6 2 3 B
	G 0 9 G 3/20	6 3 3 B
	H 0 5 B 33/14	A

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PE,PG,PH,PL,PT,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(74)代理人 100110423
弁理士 曾我 道治

(74)代理人 100111648
弁理士 梶並 順

(74)代理人 100147566
弁理士 上田 俊一

(72)発明者 コック、ロナルド・エス
アメリカ合衆国、ニューヨーク州、ロチェスター、ステイト・ストリート 3 4 3

Fターム(参考) 3K107 AA01 BB01 CC21 CC45 EE03 EE68 HH00
5C080 AA06 BB05 CC03 DD06 DD15 DD28 DD29 EE28 HH09 JJ02
JJ03 JJ07 KK02 KK07 KK43 KK47
5C380 AA01 AA03 AB05 AB06 AB34 AB36 AC07 AC08 AC12 BA29
BA37 BB04 BB21 BD04 CA02 CA04 CA05 CF01 CF07 CF10
CF31 CF62 CF66 CF68 FA02 FA03 FA05 FA28 GA02 GA05
GA09 GA14 GA18

专利名称(译)	电致发光显示器中的缺陷检测		
公开(公告)号	JP2013502610A	公开(公告)日	2013-01-24
申请号	JP2012525595	申请日	2010-08-02
[标]申请(专利权)人(译)	全球OLED TECH		
申请(专利权)人(译)	全球豪迪E.科技有限责任公司		
[标]发明人	コックロナルドエス		
发明人	コック、ロナルド・エス		
IPC分类号	G09G3/30 G09G3/20 G09G3/32 H01L51/50		
CPC分类号	G09G3/006 G09G3/2085 G09G3/3208 G09G2320/0295 G09G2320/04 G09G2360/148		
FI分类号	G09G3/30.H G09G3/20.670.Q G09G3/20.670.N G09G3/20.680.H G09G3/30.K G09G3/20.611.H G09G3/32.A G09G3/20.642.P G09G3/20.623.H G09G3/20.612.R G09G3/20.623.B G09G3/20.633.B H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC45 3K107/EE03 3K107/EE68 3K107/HH00 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD06 5C080/DD15 5C080/DD28 5C080/DD29 5C080/EE28 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ07 5C080/KK02 5C080/KK07 5C080/KK43 5C080/KK47 5C380/AA01 5C380/AA03 5C380/AB05 5C380/AB06 5C380/AB34 5C380/AB36 5C380/AC07 5C380/AC08 5C380/AC12 5C380/BA29 5C380/BA37 5C380/BB04 5C380/BB21 5C380/BD04 5C380/CA02 5C380/CA04 5C380/CA05 5C380/CF01 5C380/CF07 5C380/CF10 5C380/CF31 5C380/CF62 5C380/CF66 5C380/CF68 5C380/FA02 5C380/FA03 5C380/FA05 5C380/FA28 5C380/GA02 5C380/GA05 5C380/GA09 5C380/GA14 5C380/GA18		
代理人(译)	Kajinami秩序 上田俊一		
优先权	12/544294 2009-08-20 US		
外部链接	Espacenet		

摘要(译)

公开了检测显示装置内的驱动电路中的故障。显示装置具有在显示区域中的基板上形成的像素阵列，每个像素具有驱动电路和相关的通信电路，通信电路一起形成多像素串行移位寄存器。多像素串行移位寄存器用于将所需像素亮度值从显示控制器通过多像素串行移位寄存器移位到相应的驱动电路，用于驱动具有驱动电信号的像素，以发出对应于所需像素亮度值的光，利用传感电路检测与驱动电信号对应的电信号。此外，所感测的电信号被多像素串行移位寄存器移位到显示控制器，并且通过分析所感测的电信号在驱动电路中检测到故障。

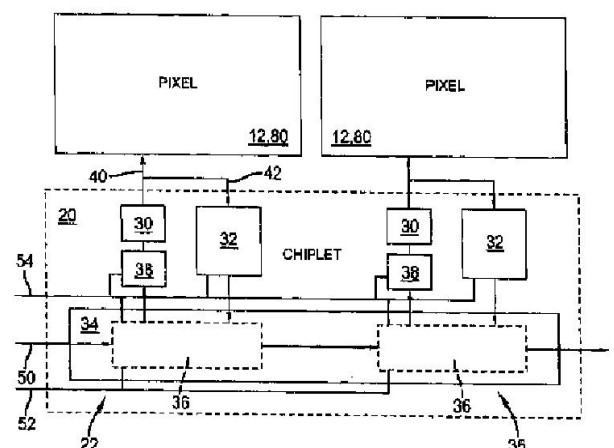


FIG. 2