

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2007-518112

(P2007-518112A)

(43) 公表日 平成19年7月5日(2007.7.5)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 641R	
	G09G 3/20 641A	
	G09G 3/20 641C	

審査請求 未請求 予備審査請求 未請求 (全 21 頁) 最終頁に続く

(21) 出願番号 特願2006-543592 (P2006-543592)
 (86) (22) 出願日 平成16年12月13日 (2004.12.13)
 (85) 翻訳文提出日 平成18年8月11日 (2006.8.11)
 (86) 国際出願番号 PCT/FR2004/050685
 (87) 国際公開番号 W02005/059883
 (87) 国際公開日 平成17年6月30日 (2005.6.30)
 (31) 優先権主張番号 0351026
 (32) 優先日 平成15年12月11日 (2003.12.11)
 (33) 優先権主張国 フランス (FR)

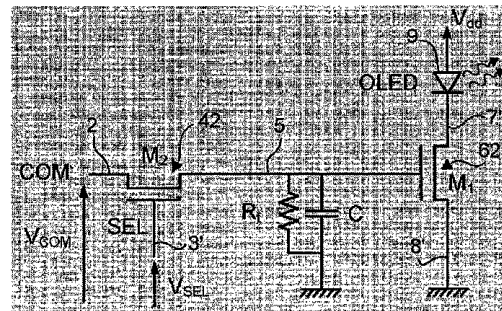
(71) 出願人 304062823
 サーントル ナスイヨナル ドゥ ラル
 シェルシュ スイヤンティフィック (セ
 エヌ エール エス)
 フランス共和国 エフ-75794 パリ
 セデックス 16 リュ ミシェル ア
 ーンジュ 3
 (71) 出願人 503378028
 エコール ポリテクニック
 フランス共和国 91128 パレゾー
 セデックス ルート ドゥ サクレイ
 (74) 代理人 100075085
 弁理士 武田 正彦
 (74) 代理人 100089303
 弁理士 滝口 昌司

最終頁に続く

(54) 【発明の名称】 能動的なマトリクスディスプレイの有機発光ダイオードの電子制御セル、その作動方法、そしてディスプレイ

(57) 【要約】

本発明は、能動的なマトリクスディスプレイの画素もしくはセグメントの少なくとも一つの有機発光ダイオード(OLED)のための電子制御セルに係るものであり、そのセルは入力有する少なくとも一つの制御回路(6, 61, 62)を含み、そして制御ライン(5, 5')に到来する制御信号により作動してOLEDをオンにする。セルは、制御ラインに接続されたキャパシタCを持つ制御信号の容量性蓄積回路と、選択ライン(3, 3')の選択信号Vselにより作動して、この選択信号により制御信号Vcom(2)を容量性蓄積回路に加えたり、加えないようにしたりする一つの選択回路(4, 41, 42)とを含んでいる。本発明によればキャパシタCに並列な抵抗Rfを介してキャパシタを放電することにより蓄積は一時的なものとなる。



【特許請求の範囲】

【請求項 1】

能動的なマトリックスディスプレイの画素もしくはセグメントの少なくとも一つの有機発光ダイオード (O L E D) のための電子制御セルであって、

制御入力の制御ライン (5 , 5 ') に到来する制御信号に対して電子スイッチとして作動し、そして前記の制御信号によって有機発光ダイオード (O L E D) のオン・オフを行う一つの制御回路 (6 1 , 6 2)、

制御ラインへキャパシタ (C) を接続している制御信号の一つの容量性蓄積回路、

選択ライン (3 , 3 ') に到来する選択信号 (V s e l) に対して電子スイッチとして作動し、そして前記の選択信号によって制御電圧 (V c o m) (2) で容量性蓄積回路を電氣的に接続もしくは絶縁することのできる一つの実行回路 (4 1 , 4 2)

10

を少なくとも含んでいる電子制御セルにおいて、

キャパシタ (C) に並列の抵抗 (R f) を介してキャパシタ (C) を放電することにより、認知可能のターン・オン状態の蓄積時間がフレーム期間の半分に等しいか、それよりも小さくすることを特徴とする電子制御セル。

【請求項 2】

キャパシタ (C) は実質的にアド・オンキャパシタであることを特徴とする請求項 1 に記載の電子制御セル。

【請求項 3】

キャパシタ (C) は実質的に制御回路の固有の入力インピーダンスの容量性部分であることを特徴とする請求項 1 に記載の電子制御セル。

20

【請求項 4】

抵抗 (R f) が実質的にアド・オン抵抗であることを特徴とする請求項 1 , 2 もしくは 3 に記載の電子制御セル。

【請求項 5】

抵抗 (R f) が実質的に制御回路の固有の入力インピーダンスの抵抗性部分であることを特徴とする請求項 1 , 2 もしくは 3 に記載の電子制御セル。

【請求項 6】

抵抗 (R f) が実質的にキャパシタ (C) の漏洩抵抗であることを特徴とする請求項 1 , 2 もしくは 3 に記載の電子制御セル。

30

【請求項 7】

制御電圧 (V c o m) にキャパシタ (C) が接続されるとき、キャパシタ (C) の端子における電圧の最大の上昇率及びまたは降下率を減少する手段を含んでいることを特徴とする先行請求項のいずれかに記載の電子制御セル。

【請求項 8】

制御回路は電界効果制御トランジスタ (M 1) (6 1 , 6 2) であることを特徴とする先行請求項のいずれかに記載の電子制御セル。

【請求項 9】

選択回路は電界効果制御トランジスタ (M 2) (4 1 , 4 2) であることを特徴とする先行請求項のいずれかに記載の電子制御セル。

40

【請求項 10】

制御回路が P 型電界効果制御トランジスタ (M 1) (6 1 , 6 2) であって、このトランジスタは一方では電源の正極 (V d d) へ直接接続され、他方では有機発光ダイオード (O L E D) を介して電源のアースへ接続されており、選択回路は P 型電界効果制御トランジスタ (M 2) (4 1 , 4 2) であって、キャパシタ (C) と抵抗 (R f) とは並列となって正極 (V d d) へ戻っていることを特徴とした請求項 8 と 9 に記載のセル。

【請求項 11】

制御回路が N 型電界効果制御トランジスタ (M 1) (6 1 , 6 2) であって、このトランジスタは一方では電源のアースに直接接続され、他方では有機発光ダイオード (O L E D) を介して電源の正極 (V d d) へ接続されており、選択回路は N 型電界効果制御トラ

50

ンジスタ (M2) (41, 42) であって、キャパシタ (C) と抵抗 (Rf) とは並列となっていてアースへ戻っていることを特徴とした請求項 8 と 9 に記載のセル。

【請求項 12】

トランジスタは薄膜トランジスタであっていわゆる TFT であることを特徴とした請求項 8 ないし 11 のいずれかに記載のセル。

【請求項 13】

能動的なマトリクスディスプレイの画素もしくはセグメントの少なくとも一つの有機発光ダイオード (OLED) のための電子制御セルの作動方法であって、

制御入力の制御ライン (5, 5') に到来する制御信号によって電子スイッチとして作動し、そして前記の制御信号によって有機発光ダイオード (OLED) のオン・オフを行う一つの制御回路 (61, 62)、

10

制御ラインへキャパシタ (C) を接続している制御信号の一つの容量性蓄積回路、

選択ライン (3, 3') に到来する選択信号 (Vsel) によって電子スイッチとして作動し、そして前記の選択信号によって制御電圧 (Vcom) で容量性蓄積回路を電氣的に接続もしくは絶縁することのできる一つの実回路 (41, 42)

を少なくとも含んでいる電子制御セルの作動方法において、

先行請求項の何れかのセルを用意し、キャパシタの放電がキャパシタ (C) に並列の抵抗 (Rf) を介して生じて、認知可能のターン・オン状態の蓄積時間がフレーム期間の半分に等しいか、それよりも小さくすることを特徴とする電子制御セルの作動方法。

【請求項 14】

20

制御信号が持続時間及び又は電圧レベルにおいて変調されていることを特徴とした請求項 13 に記載の電子制御セルの作動方法。

【請求項 15】

有機発光ダイオード (OLED) をオンにするため選択パルスの終わりでキャパシタの端子電圧が (Vcom) の分数となるような持続時間の選択パルス (Vsel) を選択ラインへ加えていることを特徴とする請求項 13 もしくは 14 に記載の電子制御セルの作動方法。

【請求項 16】

制御電圧 (Vcom) の振幅が調整でき、選択信号による選択回路 (41, 42) の導通持続時間が一定であって、ターン・オン状態の持続時間を調整しそれがフレームの持続時間よりも小さくなるようにしたことを特徴とする請求項 13 もしくは 14 に記載の電子制御セルの作動方法。

30

【請求項 17】

画素及び又はセグメントである有機発光ダイオード (OLED) がマトリクス状に配置した一組の電子制御セルを構成しているディスプレイであって、各画素及び又はセグメントはマトリクスの行×列により個別に制御できるようになっているディスプレイにおいて、

セルは請求項 1 ないし 12 のいずれかであり、そして請求項 13 ないし 16 のいずれかにより作動することを特徴とするディスプレイ。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は能動的なマトリクスディスプレイの有機発光ダイオードの電子制御セルとその作動方法とに係るものである。本発明の用途はディスプレイユニットの分野に見出され、特にフラットスクリーンに最適であって、フラットスクリーンの素子であるディスプレイユニット、画素もしくはセグメントは有機発光ダイオードを有し、それらのダイオードは1つか、幾つかのマトリクスの形に配置された制御セルにより個別に制御される。

【背景技術】

【0002】

50

電子設備及び又は産業用データ処理設備もしくは大規模公共設備が発展するとユーザーとの対話のためのインターフェースの利用が必要となり、特にディスプレイユニット又はセグメントもしくは画素から成るモニターとの画像インターフェースの利用が必要となり、これら4つの項目は以下でツ・パイ・ツと等価的に考える。表示性能を高めるには素子としてのディスプレイユニット(セグメントもしくは画素)に個別に働きかける事が今のところ好ましいのであって、そこで能動的マトリックスを持ったディスプレイユニットが開発されたのである。

【0003】

できるだけのコスト削減を至上として、増大した独立単独の容積の微小化と探求とが辿りついたのは、ディスプレイユニットの占有空間を減少し、そして液晶のように電力消費を低減することのできるテクノロジーであった。しかしながらこのテクノロジーは幾つかの制限と欠陥とを有しており、それは外部照明の偏光状態に関して表示が間接的になるということで比較的複雑である。直接表示に基礎を置く他のテクノロジー、すなわち素子ユニットが光を発する直接表示に基礎を置くテクノロジーでは特に発光ダイオードが有用であると考えられている。有機発光ダイオードは様々な基板、例えばガラス、プラスチックに素子としてのディスプレイユニットを、現実的な製造条件で、創りつけることができる。

10

【0004】

既知の能動的なマトリックスを持つ有機発光ダイオードOLEDディスプレイユニットにおいては、画素もしくはセグメントの各ダイオードもしくは発光ダイオード群の制御は、光度 Lum のログとダイオードを流れる電流 Id のログとの間の線形制御則、すなわち $\log(Lum) = A * \log(Id)$ に従って行う。しかしながら、画素に組合せた制御回路は一般に複雑であり、そして比較的大きな電流を流していなければならない制御トランジスタを必要とする。この制御回路の目的は、適切な瞬間における追加の制御信号により画素のOLEDの制御と減光を行うことであり、この追加の制御信号は画素を切替えたり、選択したりするのに使用するのと同じタイプの信号であり、そして一般に、ある場合には短い発光パルスであり、そして他の場合には減光パルスである。

20

【0005】

電流をそのように制御することの大きな欠点は、「カレントミラー」と呼ばれる少なくとも4つのトランジスタの複雑なアセンブリによって制御することから生じる。このことは画素のすべてのトランジスタとその上流側の制御回路に大きな電流を流すことになり、そしてこのことは制御サイクルを通してそうなのである。カレントミラーを作動させるのに2本の制御ラインを必要とするということに加えて、ディスプレイユニットに設けた制御ラインを介してこれらの大きな電流を流さなければならず、かなりのオーム損が生じることとなる。このことが当然ながらサイズ減少に関しての制約をもたらし、そしてこれらトランジスタの電子易動性に関して制約をもたらし、そのことが実現困難の最たるものとしてのモニターのエネルギー消費が高まるということにつながっていく。

30

【0006】

マトリックスディスプレイユニットにおいては、画素のそれぞれを行×列ベースで制御しており、フレームの表示は行×行ベース(実施の仕方によっては列×列ベース)で実施される。さらに、フレームの持続時間(期間)中実質的に一定の輝度レベルで画素はオンとなっているので、光のレベルがフレーム毎に移行するのは突然のこととなる。そのような移行は例えば、シーンの中の対象が時間につれて移動するとき生じる。そのような突然の移行は目が知覚し、スクリーン上で動いているシーンの視覚認知を混乱させる。これがどちらかと言えば不愉快なぶれ効果を生じさせる。

40

【発明の開示】

【発明が解決しようとする課題】

【0007】

本発明は電圧による画素制御を行ってこれらの問題を解決し、加えて各画素もしくはセグメントに組合せた制御回路を簡単化できるようにしている。画素のOLEDの電子流ス

50

スイッチの付加的なもしくは固有の抵抗に放電している付加的なもしくは固有のキャパシタの蓄積効果を本発明は利用している。電圧に基づいた制御を行うことによりトランジスタのサイズと電子易動能（ロードキャリア）とに対する制約を少なくできる。こうしてそのようなディスプレイユニットを薄膜トランジスタ、いわゆる T F T により実現でき、易動能が小さくても、そうでなくても、例えば非晶質もしくは微晶質、もしくは多結晶質ケイ素、有機トランジスタによってさえも実現できる。

【課題を解決するための手段】

【0008】

それ故本発明は、能動的なマトリックスディスプレイの画素もしくはセグメントの少なくとも一つの有機発光ダイオード（O L E D）のための電子制御セルであって、この電子制御セルは、

10

制御入力の制御ラインに到来する制御信号に対して電子スイッチとして作動し、そして前記の制御信号によって有機発光ダイオード（O L E D）のオン・オフを行う一つの制御回路、

制御ラインへキャパシタを接続している制御信号の一つの容量性蓄積回路、

選択ラインに到来する選択信号（V s e l）に対して電子スイッチとして作動し、そして前記の選択信号によって制御電圧（V c o m）で容量性蓄積回路を電氣的に接続し、もしくは絶縁することのできる一つを選択回路

を少なくとも含んでいる。

【0009】

20

本発明に従って、キャパシタ（C）に並列の抵抗（R f）を介してキャパシタ（C）を放電することにより蓄積は時限的、一時的である。

【0010】

本発明の実施例においては技術的可能性において以下の手段が組合される。

制御信号は持続時間及び又は電圧レベルにおいて変調される。（画素のO L E Dが必要に応じてターンさせられる時間を変えることができる。）

制御電圧V c o mが電圧レベルにおいて変調される。

選択信号V s e lが持続時間において変調される。

表示はフレームにより周期的であり、そして平均作動状態ではオン状態での蓄積持続時間はフレームの持続時間よりも小さくなるようにCとR fの値を選定する。

30

蓄積持続時間はフレームの持続時間の半分よりも短い、それに等しい。

キャパシタCは実質的にアド・オンキャパシタである。

キャパシタCは実質的に制御回路に固有の入力インピーダンスの容量性部分である。

抵抗R fが実質的にアド・オン抵抗である。

アド・オン抵抗R fは抵抗回路として取り付けられたトランジスタからつくられる。

抵抗R fが実質的に制御回路に固有の入力インピーダンスの抵抗性部分である。

抵抗R fが実質的にキャパシタCの漏洩抵抗である（キャパシタは完全でなく、そして漏洩電流を、好ましくは実質的にオームの法則に従って呈する）。

電子制御セルは制御電圧V c o mにキャパシタCが接続されるときキャパシタCの端子における電圧の最大の上昇率及び又は降下率を減少する手段を含んでいる。

40

制御回路は電界効果制御トランジスタM 1である。

制御トランジスタM 1は単一のゲートを有する。

制御トランジスタM 1は二重のゲートを有する。

選択回路は電界効果制御トランジスタM 2である

選択回路M 2は単一のゲートを有する。

選択回路M 2は二重のゲートを有する。

制御回路がP型電界効果制御トランジスタM 1であって、このトランジスタは一方では電源の正極V d dへ直接接続され、他方では有機発光ダイオードO L E Dを介して電源のアースへ接続されており、選択回路はP型電界効果制御トランジスタM 2であって、キャパシタCと抵抗R fとは並列となって正極V p pへ戻っている。

50

制御回路がN型電界効果制御トランジスタM1であって、このトランジスタは一方では電源のアースに直接接続され、他方では有機発光ダイオードOLEDを介して電源の正極V_{dd}へ接続されており、選択回路はN型電界効果制御トランジスタM2であって、キャパシタCと抵抗R_fとは並列となってアースへ戻っている。

トランジスタは薄膜トランジスタであっていわゆるTFTである。

トランジスタは非晶質もしくは微晶質もしくは多結晶質ケイ素、有機トランジスタでさえある。

【0011】

本発明は、能動的なマトリクスディスプレイの画素もしくはセグメントの少なくとも一つの有機発光ダイオード(OLED)のための電子制御セルの作動方法であって、

10

電子制御セルは

制御入力の制御ラインに到来する制御信号に対して電子スイッチとして作動し、そして前記の制御信号によって有機発光ダイオードOLEDのオン・オフを行う一つの制御回路、

制御ラインへキャパシタCを接続している制御信号の一つの容量性蓄積回路、

選択ライン3、3'に到来する選択信号V_{sel}に対して電子スイッチとして作動し、そして前記の選択信号によって制御電圧V_{com}で容量性蓄積回路を電氣的に接続もしくは絶縁することのできる一つの選択回路41, 42

を少なくとも含んでいる。

【0012】

20

本発明の方法に従って、上記の一つもしくは幾つの特徴を持つセルを用意し、キャパシタの放電がキャパシタCに並列の抵抗R_fを介して生じてオン状態での時限的蓄積をつくり、そして平均作動状態ではターン・オン状態の蓄積時間がフレーム期間よりも小さい、そして好ましくはフレーム期間の半分に等しいか、それよりも小さい。

【0013】

本発明の方法の変形態様では、OLEDをオンにするため選択パルスV_{sel}を選択ラインに加える持続時間は選択パルスの終わりでキャパシタの端子電圧がV_{com}の分数であるように決める。他の変形態様では以下のことを組合せる。

制御信号が持続時間及び又は電圧レベルにおいて変調されている(フレーム毎に知覚できるようになる)。

30

制御電圧V_{com}の振幅が調整できる。

選択電圧V_{sel}の持続時間が調整できる。

【0014】

最後に本発明はディスプレイユニットに係るものであって、そのディスプレイユニットは画素及び又はセグメントの有機発光ダイオード(OLED)がマトリクス状に配置した一組の電子制御セルを構成しているディスプレイであって、各画素及び又はセグメントはマトリクスの行×列により個別に制御できるようになっており、セルは既述の一つもしくは幾つの特徴を備えている。

【0015】

このディスプレイユニットの動態では選択電圧V_{sel}はマトリクスの行に対応し、そして制御電圧V_{com}はマトリクスの列に対応する。

40

【0016】

本発明により単純化したディスプレイユニットを実現でき、そしてディスプレイユニットの画素の電子制御セルの単純化がディスプレイユニットの上流側の駆動回路とそれのセルとの複雑さの増大を伴っても、この増大した複雑さはケイ素スライスからつくった集積回路のような周知のテクノロジーを実施した回路に関することであって、電子もしくはデータ処理部材におけるコスト及び又は消費が多大であっても、それはディスプレイユニットの次元において本発明により与えられる利益によって最小となされる。それはしなやかなフラットスクリーンと言う形で実現される。

【0017】

50

制御トランジスタを使用する場合における本発明の利点の中には最新技術のディスプレイユニットで反ってはつきりしてきたぶれ効果を抑制すると言うことがある。このことはキャパシタの端子電圧が時間につれて次第に減少し、制御トランジスタの閾値へ低下していった、その時以降制御トランジスタは導電性でなくなり、そしてOLEDに給電しなくなると言う事実因るのである。フレーム毎に一定レベルから別の一定の光度レベルへと突然移行することはもはやない。画素のセルの選択中キャパシタへ送られるロードによってディスプレイの光度を変更することもできる。ロードは電圧 V_{com} （及び又は V_{sel} ）によって変る。OLEDを循環する電流とライト・アップ持続時間とは V_{com} （及び又は V_{sel} ）によって変る。さらに、次のフレームを表示するため画素のセルがアクセスされるときに放電するキャパシタには、フレーム毎に光度レベルを蓄積する作用効果は認められない。

10

【0018】

加えて、本発明によりディスプレイユニットの構造は簡単にされ、電力消費の減少について、そして本文で以下に説明するように、視覚認識の減少についての表示特性が高められる。

【0019】

本発明の利点は他にもあるが、次のような事実がある。すなわち、各ダイオードOLEDの表示をリフレッシュすることが、とりわけ全部においてもしくは部分的に、高い頻度（パルス率）で時間につれてつくられた光エネルギーを変調し、ユーザーによる変調の連続認識を可能化するのではなく、連続であろう表示に関する高められた認識を与える。さらに、そのような変調が各ダイオードOLEDに不連続（パルス化した）電流を使用できるようにさせて、そのパルス電流は各ダイオードが連続的に受けられる電流よりも非常に大きく、それ故ユーザーによる認識をさらに高めることができる。

20

【発明を実施するための最良の形態】**【0020】**

以下に添付図を参照して本発明の実施例を説明するが、本発明はこれに限定して解すべきものではない。

【0021】

本発明による能動的なディスプレイの画素/セグメントの有機発光ダイオードのための電子セルは、そのようなセルのマトリックス・セットを含んでいる。そのようなディスプレイユニットはフレームの表示の持続時間に一致する時間単位によって順次に作動する。フレームの持続時間にわたってマトリックスの行もしくは列が掃引されて画素/セグメントのそれぞれの表示の形（オンもしくはオフのレベル/強度）をつくる。画素/セグメントのOLEDは制御回路によって給電され、制御回路は制御ラインを介して到来する制御信号によって電子スイッチとして働き、そしてOLEDに可変強度の電流を流したり、流さなかったりする。この可変強度の電流はアースと正の電源端子 V_{dd} との間で得られる。

30

【0022】

通電状態における制御回路の貫通インピーダンス（抵抗）は比較的小さく、OLEDをオンし、そしてオーム損失（ジュール効果）と過剰な電力損失とを回避する。非通電のロックされた状態では制御回路の貫通インピーダンス（抵抗）は大きく、その漏洩電流は無視でき、そしてOLEDをオンさせない。

40

【0023】

好ましい実施例では制御回路は高い制御入力インピーダンスを呈し、そして殆ど制御ラインにストレスをかけない。この制御ラインはキャパシタ C と抵抗 R_f とを含み、これは場合によって接地されるか、 V_{dd} に戻る。キャパシタ C と抵抗 R_f とはアド・オンであっても、及び又はセルの他要素の固有素子でもよい。後の場合には C は制御回路の「漂遊」入力キャパシタであり、及び又は R_f は制御回路の入力インピーダンス（抵抗）である（制御回路は高いインピーダンス/入力抵抗を持たない）。 R_f がキャパシタのそれ自体の漏洩抵抗（もしくは反対に、 C は抵抗 R_f の漂遊キャパシタ）である場合も考えられ、

50

それは特定のキャパシタ（もしくは抵抗）の製造で取り込まれてくるものである。普通入手できる要素は一般に実用上純粋とされている要素である、すなわち抵抗は実用上純粋抵抗であり、そしてキャパシタは実用上純粋キャパシタである。

【0024】

制御回路と、キャパシタCと抵抗Rfを持つ制御ラインとを持つっているセルのこの部分は時限メモリを持つ切替え要素を形成している。制御ラインの電圧が制御回路の通電閾値を越えるときそれは通電状態となり、そして反対に、制御ラインの電圧が制御回路の通電閾値より下がるときそれは非通電状態、ロックされた状態となる。制御回路はオール・オア・ナッシング（実質的に伝導状態/非伝導状態）で作動するか、もしくは図1、図2の場合におけるトランジスタで見ると、線形に作動する。この説明は簡単化されているとすることを理解すべきである。一般に、制御回路はヒステリシス（シュミットトリガー）を呈し、及び又はトランジスタを使う場合以下で見るとように漸進的な通電状態を呈する。さらに、閾値の上下での通電もしくは非通電は制御回路のタイプが反対になると反対になる。同様にOLE Dをオンにし、そしてオフに向った後のキャパシタのロードの展開は、好ましいことであるがそれが放電（キャパシタに並列の抵抗）に一致すれば、キャパシタのロードの場合等価的に考えられる。キャパシタのロードの場合には、抵抗は電源端子に戻って、それと反対にキャパシタは戻る。キャパシタと抵抗とは電源の両端子の間に直列に接続されており、そして制御ラインの中間位置は抵抗とキャパシタとの間に接続されている。後のローディングの場合選択回路がライト・アップするための放電を生じなければならず、そして制御回路によるOLE Dのライティングは放電状態に一致することを理解すべきである。

【0025】

一旦ロードされると、キャパシタCは次第に放電していき、そしてもしCの最初のロードが制御ラインの電圧が閾値Vslよりも大きくなるほどであると、OLE Dはオンとなり、制御ラインの減少電圧が制御回路の通電閾値Vslよりも大きい限りはオンのままである。

【0026】

キャパシタCをロードできるように、選択信号Vselにより制御されるスイッチとして作動する選択回路は制御ラインへ電圧Vcomを加えたり（通電状態）もしくは加えなかったりする（ロックされた、絶縁状態）。閾値電圧Vslよりも低い電圧、好ましくは最低電圧0V（接地電圧）と閾値電圧Vsl好ましくは最大電圧Vddよりも大きい電圧との間に電圧Vcomはある。この電圧Vcomは図1、2に示すトランジスタ制御回路の場合に表示光度を調整する手段の一つとなっている。それ故、選択回路はキャパシタCと共にサンプル・ホールドとして振舞うが、閉塞（絶縁）中制御ラインの電圧が次第に減少するような時定数を持っている。後で理解されるように、選択回路を流れるピーク電流及び又はキャパシタCの最大負荷電圧を制限するのが得策である。

【0027】

図1、2はただ2個のトランジスタで比較的簡単に実現できる2つの特に関心の持てる実施例を示している。

【0028】

図1において制御回路を構成する単一の制御トランジスタ61、M1はライン7によりVddへ接続され、そしてライン8とOLE D9を介して接地されている。制御トランジスタ61は制御ライン5'へ接続され、その制御ライン5'にはキャパシタCと抵抗Rfとが接続され、両方ともVddへ戻っている。選択回路を構成する単一の選択トランジスタ41、M2はライン2を介してVcomへ接続され、そして制御ライン5'へ接続されている。このトランジスタ41の入力はライン3の選択信号Vselを受ける。この第1の実施例の作動原理はこれから説明する第2実施例の作動原理から推測できる。

【0029】

図2において制御回路を構成する単一の制御トランジスタ62、M1は一方では一つもしくはいくつかのOLE Dを介してVddへ接続され、他方ではライン8'を介して接地

されている。この制御トランジスタ62の入力は制御ライン5に接続され、その制御ライン5にはキャパシタCと抵抗Rfとが接続されており、両方とも接地されている。選択回路を構成している単一の選択トランジスタ42、M2はライン2を介して電圧Vcomを受け、そして制御ライン5へ接続されている。選択トランジスタ42の入力はライン3'を介して選択信号Vselを受ける。制御ライン5の電圧は制御トランジスタ62の導通閾値よりも大きく、制御トランジスタは導通し、そしてOLEDはオンする。例えばVddに等しい正の選択信号Vselは選択トランジスタ42を導通させ、そしてライン2の電圧Vcomは制御ライン5に加えられる。Vselとライン5との間の電位差により選択電圧トランジスタ42は導通したり、しなかったりし、他方その電位差は選択トランジスタM2の導通閾値よりも大きくそれを導通させる。もし制御ライン5の電圧(残留)に関りなく、計画的なスイッチング(選択トランジスタ通電、プロデュースする)が必要とされるならば、その選択(選択パルス)中はVselはできるだけ高く、例えばVddである。注目することとして、M2をロード・イクオリザーを持ち、チョッピング効果を持つスイッチとして使うこともでき、電位差がM2の通電閾値よりも大きくすべきであるのでキャパシタの端子電圧はVselの最大電圧よりも大きくはない。選択パルスの印加中、もしVcomがアースに接続されている(もしくはアース電位に近い)とキャパシタCは放電し、そしてもしVcomが正(Vddもしくはそれに近い)であると、キャパシタは充電されるということを理解すべきである。

10

【0030】

少なくとも一つの実質的に線形の動作域62もしくは61を呈するトランジスタを制御回路として使用しているので、そして制御ライン5もしくは5'の電圧が時間につれて変化するので、OLEDを流れる電流も時間につれて変化し、そしてそれ故、通電閾値まで輝度はつくられ、閾値の瞬間からトランジスタに、それ故OLEDに電流は流れない。

20

【0031】

制御トランジスタがいくつかの有機発光ダイオードを作動する場合にはそれらのダイオードは直列及び又は並列に接続される。本発明を実施しているディスプレイユニットは代理機能を果たす余分の要素、とりわけセル及び又はトランジスタ及び又は発光ダイオードを含んでおり、これらは欠陥の出た要素に代ることができ、それにより何百万個の要素を含むディスプレイユニットの製造損失を少なくしている。

【0032】

以上見てきたように最も容易な本発明の実施例では、基本的には、制御電圧Vcomで選択トランジスタM2を介してキャパシタを充電することによりその画素に対応する選択信号Vselのパルス持続時間にわたってその画素の電圧を制御している(制御電圧は充電中実質的に一定であるのが好ましいが、フレーム毎に変わって列の順次の画素の光度を変えるようにしてもよい)。この電圧作動式制御回路はサンプル・ホールドのように振舞い、サンプリング期間にわたってキャパシタを充電でき、閉塞期間中その電荷(ここでは減少)を保っている。このキャパシタはスイッチングトランジスタM1のゲートへ直接接続され、このことが画素のOLEDに給電できるようにする。このゲートは高い入力インピーダンスを呈し、ゲート(そしてキャパシタに並列の抵抗)を介してのキャパシタの放電は比較的緩慢であり、好ましくは、OLEDはフレームの持続時間の半分にわたって給電される。

30

40

【0033】

このキャパシタはスイッチングトランジスタM1の制御ゲートの構成の多分増加となるアド・オンのキャパシタもしくは入力キャパシタである。アド・オン抵抗又はキャパシタのもしくはスイッチングトランジスタのゲートの漏洩電流がキャパシタの漸減放電を生じ、そして制御トランジスタM1のゲート電圧が切替えトランジスタの閾値電圧Vsl以下に落ちるや否やOLEDの自動オフを生じる。この消光は、M1の閾値Vslに、制御電圧Vcomに、キャパシタの値に、放電を制限するインピーダンスの値に、そして放電インピーダンスの値によって変わる持続時間の終わりまで生じる。これらの値と選択(選択パルス)の持続時間tselとに従ってゲートに加えられる最大電圧値は変り、それ故OLE

50

Dの時間制御効果が変わる。O L E Dのライティングの持続時間を、構成により同時に、（例えばキャパシタCを構成から決定して）全部一度に、もしくはダイナミックに、（例えば、選択パルスの持続時間 t_{sel} 及び又は電圧 V_{com} の値、多分 V_{sel} の値を変えて）動作中に変えられる。

【0034】

図2に示されているセルの動作原理は図3に要約してあり、その下方部においては、フレーム期間を通しての選択信号の時間図であり、上方部においてはキャパシタの端子電圧に相当する制御ライン5の電圧の、フレーム期間にわたる時間図である。キャパシタCの充電の場合をここでは考え、放電の場合は以下の説明から推測することとする。図3の下方部において選択信号 V_{sel} はパルス持続時間（パルス幅） t_{sel} 中正電圧レベルであり、それによってM2をその持続時間にわたって導通させている。図3の上方部において選択パルスの印加によりキャパシタは充電され、その選択パルスの完了時にはキャパシタは電圧 V_{oled} の値まで充電され（曲線に沿って急速に増加している部分）、それから、選択パルスが完了すると、キャパシタは次第に放電する（曲線に沿って緩慢に減少する）。制御トランジスタM1の通電閾値 V_{s1} より上の部分においてO L E Dはオンとなり、下の部分ではオフとなる。

【0035】

図3の制御ライン5の電圧の時間的展開はO L E Dに流れる電流の時間的展開と関連しており、そしてそれはキャパシタと抵抗の端子電圧の時間的展開として変化する。制御トランジスタは線形に作動し、そして電流はトランジスタM1の閾値電圧の存在に起因してオフセット内で制御ラインの電圧の時間的展開に従う。トランジスタは飽和モードである時間（キャパシタがその最大充電に向っている間）作動するが、その間の光度の制御はより困難となる。

【0036】

制御信号を持続時間について及び又は電圧レベルについて（最初、選択パルスの完了時に）フレーム毎に変調すると画素の光度は変化する。この変調は、制御電圧 V_{com} が電圧レベルで変調されるかどうか、及び又は選択信号 V_{sel} が持続時間で変調されるかどうか、選択パルスだけ電圧レベルについて変調するかどうかによって、幾つかの仕方で行うことができる。

【0037】

異なる信号の持続時間について考えてみるため、768本の線と線毎に1024個の画素を含んでいるディスプレイユニットで、フレーム繰返数が75ヘルツ、すなわち13.3ミリ秒であるとする。一本の線の持続時間はその場合17.6マイクロ秒であって、これは選択パルス V_{sel} の幅に一致する。

【0038】

あまり持続時間の長くない選択パルスでは、キャパシタは選択パルス中に部分的にしか充電（放電）せず、キャパシタの端子の最大電圧は印加電圧 V_{com} に到達しない。このことが意味していることは、このキャパシタの端子電圧（すなわち、制御トランジスタM1のゲート電圧）がこの選択パルスの完了時に値 V_{com} になっていないで、 V_{com} の数分の一の電位になっている。キャパシタは選択パルス V_{sel} の持続時間によって実質的に V_{com} まで充電されるようにもできる。

【0039】

選択トランジスタを介してキャパシタの充電電流を制限して選択トランジスタのサイズを制限し、そして使用している選択パルスの持続時間 t_{sel} では制御電圧 V_{com} へ完全に充電されないようにするのが有用である。キャパシタの完全充電を保証する回路は従来の電流制御について多くの利点を呈しないからである。充電電流のこの制限は幾つかの仕方で行うことができ、多分組み合わせた仕方で行うことができるが、その中の5例を以下に示す。第1は、電圧源 V_{com} の内部抵抗を増加するのであるが、幾つかのセルを同時に選択するとき選択されるセルの数に対して最大充電電圧が変動するという欠点を伴う。第2は、導通状態で比較的高い貫通インピーダンスを示す選択トランジスタを使用するが、そのため易動性の

10

20

30

40

50

小さいトランジスタを使うことになる可能性がある。第3に、選択トランジスタと直列に抵抗を加える。第4に、電流のピーク値を制限する非線形要素を加え、選択トランジスタと直列に配置する。第5に、選択トランジスタに直列に、もしくはそれと組合せて定電流ジェネレータを加える。

【0040】

キャパシタと制御トランジスタとの両方にとっての直接の共通点（図1ではV_{dd}、そして図2では接地点）を有する提案されている回路構成は安定線形/飽和状態で制御トランジスタを作動できる。OLEDの端子の電位差に不感であり、そしてこのことが、他方の電源電圧を精密に調整しなくてはならないからである。これらの回路構成は、やはり本発明の技術的範囲にあるものと言える図示されていない回路構成とは反対となっている。図示されていない回路構成では制御トランジスタはOLEDにより共通点へ戻るのであり、すなわち図1でOLED9がライン7にあって、制御トランジスタ61、M1のV_{dd}側にあったとしたら、そしてライン8が直接アースに戻っているとしたらその図示していない場合である。図2ではこれは、OLED9がライン8'にあって制御トランジスタ62M1の接地側にあって、そしてライン7'はV_{dd}へ直接戻っているとするとその図示していない場合となる。

10

【0041】

本発明に従って、そして図1, 2に示されたトランジスタを使用する場合に、OLEDの輝度プロファイル、それ故OLEDが発光する光の輝度プロファイルは、電流制御式画素の場合におけるように制御の線形関数ではない。この非線形と他の効果を補償するための制御信号の修正はディスプレイユニットの上流側の駆動回路で行える。

20

【0042】

好ましい作動方法においては、OLEDはフレーム期間の一部を通してのみオンにされる、すなわち、フレーム期間を通じて各OLEDがオンにされていない非生産的時間がある（見えるべきでない画素のOLEDがフレーム期間を通してオフとされ、そして見るべき画素のOLEDがフレーム期間の一部だけオンにされることが理解されよう）。この非生産的な時間によりOLEDを休止モードとし、そしてOLEDの寿命により効果をもたらす。その上、休止時間を持つOLEDに大きなリッジ電流が送られると言う事実を踏まえてOLEDの周期的点火で有利なサイコヴィジュアルな効果がある。

【0043】

本発明の装置と方法とのお蔭で、電圧制御によりOLEDを流れる電流の持続時間を変調することができる。単純化を目的として制御回路61, 62は実質的にオール・オア・ナッシング態様で作動し、制御ライン5, 5'の電圧が閾値よりも大きいと、電流をOLEDに流してそれをオンにし、それ以下では閉塞する。実質的に2値選択信号V_{sel}を受ける選択回路41, 42が信号V_{sel}によって実質的に一定期間（V_{sel}のパルス持続時間）通電状態とされ、またはされずに、キャパシタCが受けとった電荷（それ故その端子電圧）は制御電圧V_{com}の大きさによって決まる。それ故、キャパシタCへ加えられる電圧V_{com}を変えてOLEDのライティング持続時間を変えることができる。それ故、電圧V_{com}の変動がOLEDのライティング・パルスの変調エンコーディングを可能とする。

30

40

【0044】

電圧V_{com}はパルスV_{sel}の持続時間中（電圧源V_{com}の内部抵抗のインパクトを無視して）実質的に一定のままであり、そしてパルスV_{sel}の外側で変調される。ジェネレータV_{com}は電圧出力を持つデジタル/アナログコンバーターである。

【0045】

R_fとCの値の選定（要素それら自体もしくは他に対する固有の、例えば漏洩電流）はフレームの持続時間についてなされ、そして与えられるV_{com}のあり得る値並びに制御回路の閾値の電圧についてなされ、そのような選定によりOLEDのためのフレーム内の非生産的な時間（ノンライティング）があるようにする。パルスV_{sel}中キャパシタへV_{com}の最大値が送られている。V_{com}のジェネレータの源抵抗及び又は選択回路

50

の貫通抵抗及び又は立上がり / 立下り時間を制限できる付加的な回路も考慮する。

【 0 0 4 6 】

時定数は以下のように定める。

第 1 ステップは、考えているスクリーンのタイプに対してアセンブリの時定数を調整することであり、その場合 75 ヘルツの頻度数で 1024 × 768 画素ディスプレイが 13.3 ミリ秒のフレームの持続時間、そして 17 マイクロ秒に等しいか、それ以下である選択時間を与える。

【 0 0 4 7 】

アセンブリの主な特性時間は時定数 RC であり、ここで C は制御の蓄積キャパシタを示し、そして R はその端子における漏洩抵抗である。考えている時間スケールにおいて 100 ミクロンに固定されたゲート長のトランジスタにおける経時的な現象は認識できない。それ故、マイクロ秒程度の RC についての解決が必要とされる。

10

【 0 0 4 8 】

更に詳しく言えば、ポイントはフレーム期間の半分近くの持続時間中 OLED をオンしておくことである。高度に動的な表示をつくるスクリーンタイプの用途では、フレーム期間中画素の表示の制御を維持しないことこそが大事である。と言うのはこのことが、残像の所為で、スクリーン上で何らかの動きがあるとその動きをボケた状態で認識させてしまうからである。考えられている頻度数においてフレーム期間は人の視覚システムの経時的な認識のその凡そ 2 倍であり、一般に許容される値は約 5 ミリ秒である。リフレッシュ頻度数を変えないで 2 つのフレームの重畳を回避するには、それ故フレームの持続時間の約半分に画素のライティングを制限することであり、そしてこれは OLED スクリーンに対してであり、OLED ディスプレイに対してである（画素それ自体の応答時間も考慮にいれるべきである）。

20

【 0 0 4 9 】

純粹に電圧制御回路の場合において、キャパシタの放電はフレームの終る前に OLED をオフにすべきであるのは当然である。動的な視覚品質の改善は、輝度 / 時間ドライバーにより実現される段階的な制御の場合におけるよりもライティングのより規則的変調のお蔭で期待できる。ポイントは余りに短い点火サイクルの発生を回避することである。キャパシタの余りに速い放電は表示にマイナスの結果をもたらし、そしてさらに輝度のピークを高めて同じ平均光度を保つということになる。別の定数は「階段」効果と関連している：反対に放電が余りにゆっくりしていると、キャパシタの端子電圧はフレーム毎に増加する。このような振舞いはキャパシタの部分充電による電圧制御に特有の蓄積現象に相当し、加えられる電流に対してフレーム毎にキャパシタの端子電圧が独立的に強制される輝度制御の場合には決して生じない。それ故、必要なことは、その間は最大ライティング制御を回路が体系的に受けている多数のフレームにわたってアセンブリの安定性の制約下で放電時間を最大にすることである。シミュレーション・コンピュータのメモリが 500 サイクルを実際に越えられないからである。最後の定数はさらに具体的な性格のものである：画素のサイズが与えられていると、キャパシタは最大で数 pF に制限され、そして一層そうであるのは選択持続時間が大きなキャパシタを充電できないからである。

30

【 0 0 5 0 】

最後に、採用された解決は 6 ミリ秒に等しい定数 RC であり、 $R = k$, $C = 2 \text{ pF}$ である。

40

【 0 0 5 1 】

これらの値は安定を保持しながら最も実施し易い時定数に対応し、そしてフレームの半分に近い持続時間中 OLED にかかりの電流を流す。OLED の電流はフレームの終了前に完全になくされないが、OLED の端子の電圧曲線のプロットは、せいぜい 6 ミリ秒後約 4.9 V と見積もられるダイオードの閾値以下に電圧が降下することを示している。この閾値以下でダイオードを流れる電流はそのピークに関してライティングパワーについて非常に小さいと考えられ、そして OLED はフレームの終了前にオフにされる。この残留電流は回避すべき階段式の振舞いを伴うことはない。しかし、それは値が時定数よ

50

りも少しだけ大きくなると直ちに現れる。

【0052】

上に説明した実施例は全くの例示であり、本発明の技術的範囲内でさまざまな変形態様が考えられる。制御回路、特に制御トランジスタM1のタイプを反対にすることについて、そして選択回路、特にトランジスタM2のタイプについてOLEDの点火がキャパシタの端子における閾値よりも大きい、又は反対にゼロに等しい電圧で得られ、そしてキャパシタの充電/放電は正電圧Vse1で又は反対にゼロ電圧で得られる。最後に、「正電圧」という表現は相対的であって、使用されている基準及び又は使用されている要素に従っているものであり、正電圧と負電圧とはアースに対してであり、これは負電圧のときだけのこともある。単一の電圧に依存する、特に、使い捨てる電池もしくは充電できる電池から形成されるそれ自体で持っている電源に依存しているディスプレイユニットに適した装置にセルを使用するのが好ましい。

10

【図面の簡単な説明】

【0053】

【図1】制御セルをつくる第1の例を示している。

【図2】制御セルをつくる第2の例を示している。

【図3】キャパシタの端子電圧の選択電圧Vse1とOLEDの電流の展開図である。

【符号の説明】

【0054】

2	制御電圧 (Vcom)
3、3'	選択ライン
5、5'	制御ライン
41, 42	選択回路
61, 62	制御回路
7	ライン
8	ライン
9	OLED

20

【 図 1 】

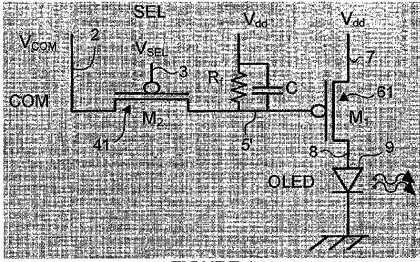


FIGURE 1

【 図 2 】

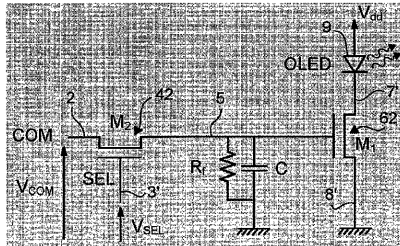
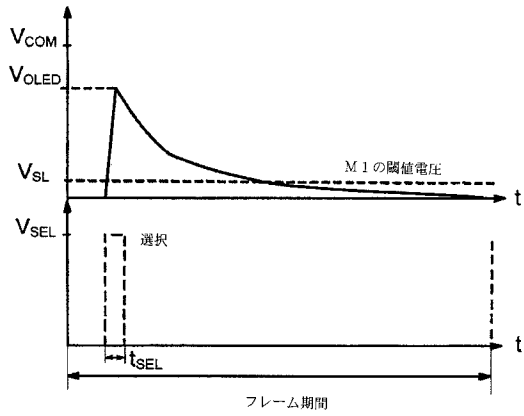


FIGURE 2

【 図 3 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International Application No
PCT/FR2004/050685

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G09G3/32		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	US 5 786 796 A (ARAI MICHIO ET AL) 28 July 1998 (1998-07-28) abstract column 1, line 7 - line 59; figures 4a,4b column 2, line 6 - line 66; figure 1 column 3, line 7 - line 10 column 3, line 31 - column 4, line 36; figure 2a column 4, line 65 - column 5, line 9 ----- -/-	1,4,8,9, 11-13,17 3,7,10, 14,16
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
° Special categories of cited documents :		
A document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family		
Date of the actual completion of the international search 30 September 2005		Date of mailing of the international search report 11/10/2005
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Corsi, F

2

Form PCT/ISA/210 (second sheet) (January 2004)

INTERNATIONAL SEARCH REPORT

 International Application No
 PCT/FR2004/050685

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 03/025893 A (KONINKL PHILIPS ELECTRONICS NV) 27 March 2003 (2003-03-27) abstract page 1, line 5 - page 3, line 29; figure 1 page 4, line 29 - page 7, line 19; figures 2-5 page 8, line 1 - line 3	1,2,4,6, 8,9,12, 17
X	US 2002/186188 A1 (COK RONALD S) 12 December 2002 (2002-12-12) abstract paragraphs '0006! - '0008! paragraphs '0010!, '0019!, '0020!; figures 3-9	1,5,8,9, 12,17
Y	EP 1 184 833 A (SEMICONDUCTOR ENERGY LAB) 6 March 2002 (2002-03-06) abstract paragraphs '0081!, '0082!, '0170!; figure 5	3,10
Y	GB 2 381 643 A (* CAMBRIDGE DISPLAY TECHNOLOGY LIMITED) 7 May 2003 (2003-05-07) abstract page 4, line 6 - line 29; figure 2a	7
Y	US 2003/142048 A1 (NISHITANI SHIGEYUKI ET AL) 31 July 2003 (2003-07-31) abstract paragraphs '0002!, '0004! paragraphs '0037! - '0050!; figures 1-3	14,16

INTERNATIONAL SEARCH REPORT

 International Application No
 PCT/FR2004/050685

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 5786796	A	28-07-1998	JP 8241057 A	17-09-1996
WO 03025893	A	27-03-2003	EP 1504435 A2	09-02-2005
			JP 2005512113 T	28-04-2005
			US 2003052840 A1	20-03-2003
US 2002186188	A1	12-12-2002	NONE	
EP 1184833	A	06-03-2002	CN 1342964 A	03-04-2002
			WO 0221574 A2	14-03-2002
			TW 525136 B	21-03-2003
			TW 518554 B	21-01-2003
			US 2002047852 A1	25-04-2002
GB 2381643	A	07-05-2003	CN 1582463 A	16-02-2005
			EP 1442449 A2	04-08-2004
			WO 03038790 A2	08-05-2003
			JP 2005507511 T	17-03-2005
			US 2005007320 A1	13-01-2005
US 2003142048	A1	31-07-2003	CN 1435809 A	13-08-2003
			JP 2003223137 A	08-08-2003

RAPPORT DE RECHERCHE INTERNATIONALE

 Demande internationale No
 PCT/FR2004/050685

A. CLASSEMENT DE L'OBJET DE LA DEMANDE CIB 7 609G3/32												
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB												
B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE Documentation minimale consultée (système de classification suivi des symboles de classement) CIB 7 609G												
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche												
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés) EPO-Internal, WPI Data, PAJ												
C. DOCUMENTS CONSIDERES COMME PERTINENTS												
Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées										
X Y	US 5 786 796 A (ARAI MICHIO ET AL) 28 juillet 1998 (1998-07-28) abrégé colonne 1, ligne 7 - ligne 59; figures 4a, 4b colonne 2, ligne 6 - ligne 66; figure 1 colonne 3, ligne 7 - ligne 10 colonne 3, ligne 31 - colonne 4, ligne 36; figure 2a colonne 4, ligne 65 - colonne 5, ligne 9 --- -/-	1, 4, 8, 9, 11-13, 17 3, 7, 10, 14, 16										
<input checked="" type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents												
<input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe												
* Catégories spéciales de documents cités:												
<table border="0"> <tr> <td>*A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent</td> <td>*T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention</td> </tr> <tr> <td>*E* document antérieur, mais publié à la date de dépôt international ou après cette date</td> <td>*X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément</td> </tr> <tr> <td>*L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquées)</td> <td>*Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier</td> </tr> <tr> <td>*O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens</td> <td>*Z* document qui fait partie de la même famille de brevets</td> </tr> <tr> <td>*P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée</td> <td></td> </tr> </table>			*A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent	*T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention	*E* document antérieur, mais publié à la date de dépôt international ou après cette date	*X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément	*L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquées)	*Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier	*O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens	*Z* document qui fait partie de la même famille de brevets	*P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée	
A document définissant l'état général de la technique, non considéré comme particulièrement pertinent	*T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention											
E document antérieur, mais publié à la date de dépôt international ou après cette date	*X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément											
L document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquées)	*Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier											
O document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens	*Z* document qui fait partie de la même famille de brevets											
P document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée												
Date à laquelle la recherche internationale a été effectivement achevée 30 septembre 2005		Date d'expédition du présent rapport de recherche internationale 11/10/2005										
Nom et adresse postale de l'administration chargée de la recherche internationale Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Fonctionnaire autorisé Corsi, F										

Formulaire PCT/ISA/210 (deuxième feuille) (Janvier 2004)

RAPPORT DE RECHERCHE INTERNATIONALE

Demande Internationale No.
PCT/FR2004/050685

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	WO 03/025893 A (KONINKL PHILIPS ELECTRONICS NV) 27 mars 2003 (2003-03-27) abrégé page 1, ligne 5 - page 3, ligne 29; figure 1 page 4, ligne 29 - page 7, ligne 19; figures 2-5 page 8, ligne 1 - ligne 3	1,2,4,6, 8,9,12, 17
X	US 2002/186188 A1 (COK RONALD S) 12 décembre 2002 (2002-12-12) abrégé alinéas '0006! - '0008! alinéas '0010!, '0019!, '0020!; figures 3-9	1,5,8,9, 12,17
Y	EP 1 184 833 A (SEMICONDUCTOR ENERGY LAB) 6 mars 2002 (2002-03-06) abrégé alinéas '0081!, '0082!, '0170!; figure 5	3,10
Y	GB 2 381 643 A (* CAMBRIDGE DISPLAY TECHNOLOGY LIMITED) 7 mai 2003 (2003-05-07) abrégé page 4, ligne 6 - ligne 29; figure 2a	7
Y	US 2003/142048 A1 (NISHITANI SHIGEYUKI ET AL) 31 juillet 2003 (2003-07-31) abrégé alinéas '0002!, '0004! alinéas '0037! - '0050!; figures 1-3	14,16

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale No
PCT/FR2004/050685

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 5786796	A	28-07-1998	JP 8241057 A	17-09-1996
WO 03025893	A	27-03-2003	EP 1504435 A2	09-02-2005
			JP 2005512113 T	28-04-2005
			US 2003052840 A1	20-03-2003
US 2002186188	A1	12-12-2002	AUCUN	
EP 1184833	A	06-03-2002	CN 1342964 A	03-04-2002
			WO 0221574 A2	14-03-2002
			TW 525136 B	21-03-2003
			TW 518554 B	21-01-2003
			US 2002047852 A1	25-04-2002
GB 2381643	A	07-05-2003	CN 1582463 A	16-02-2005
			EP 1442449 A2	04-08-2004
			WO 03038790 A2	08-05-2003
			JP 2005507511 T	17-03-2005
			US 2005007320 A1	13-01-2005
US 2003142048	A1	31-07-2003	CN 1435809 A	13-08-2003
			JP 2003223137 A	08-08-2003

フロントページの続き

(51) Int.Cl. F I テーマコード(参考)
 H 0 5 B 33/14 A
 G 0 9 G 3/20 6 1 1 A

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(74) 代理人 100074734

弁理士 中里 浩一

(74) 代理人 100086265

弁理士 川崎 仁

(72) 発明者 ドルヴィロン ベルナール

フランス国 エフ - 9 2 1 4 0 クラマール, シテ ドウ ラ ペピニエール 1 5

(72) 発明者 アンソー フランソワ カミル

フランス国 エフ - 7 8 3 7 0 プレジール, リュ アマニュエル ムーニエ 4

(72) 発明者 ボナシウ イヴァン, エリック

フランス国 エフ - 7 5 0 1 3 パリ, リュ プーサンゴール 3 2

(72) 発明者 ヴァンデルアーゲン レジ

フランス国 エフ - 9 2 1 2 0 パレゾー, リュ ドュ ムーラン 4 9

F ターム(参考) 3K107 AA01 BB01 CC31 CC45 EE03 HH02 HH04 HH05

5C080 AA06 BB05 DD02 EE19 EE29 FF11 HH09 JJ03 JJ04

专利名称(译)	标题：OLED矩阵显示有机发光二极管的电子控制单元		
公开(公告)号	JP2007518112A	公开(公告)日	2007-07-05
申请号	JP2006543592	申请日	2004-12-13
[标]申请(专利权)人(译)	值得关注的托茄子我乔纳Rudu拉尔外壳舒斯Iyan科学细胞NTT耶鲁ES 综合工科学校		
申请(专利权)人(译)	Santoru Nasuiyonaru德拉RECHERCHE扫描Iyan科学 (SE NTT耶鲁ES) 巴黎综合理工学院		
[标]发明人	ドルヴィロンベルナール アンソーフランソワカミル ボナシウイヴァンエリック ヴァンデルアーゲンレジ		
发明人	ドルヴィロン ベルナール アンソー フランソワ カミル ボナシウ イヴァン, エリック ヴァンデルアーゲン レジ		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 G09G3/32		
CPC分类号	G09G3/3233 G09G3/3258 G09G2300/0842 G09G2310/066 G09G2320/0261		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.641.R G09G3/20.641.A G09G3/20.641.C H05B33/14.A G09G3/20.611.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC45 3K107/EE03 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD02 5C080/EE19 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ03 5C080/JJ04		
代理人(译)	武田正彦 庄司澂口 中里浩 川崎仁		
优先权	2003051026 2003-12-11 FR		
外部链接	Espacenet		

摘要(译)

根据发光二极管的像素或有源矩阵显示器 (OLED) 的链段的至少一个有机发光电子控制单元中的本发明，至少一个控制电路，其电路具有一个输入 (图6，61通过到达控制线 (5,5') 的控制信号激活，以打开 OLED。该单元由控制信号的电容存储电路操作，该控制信号具有连接到控制线的电容器C和选择线 (3,3') 的选择信号Vsel，并且控制信号Vcom (2) 由选择信号控制并且一个选择电路 (4,41,42) 用于添加或不添加电容存储电路。根据本发明，通过电阻器Rf与电容器C并联地对电容器放电，积累是暂时的。

【 图 3 】

