

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-331920

(P2006-331920A)

(43) 公開日 平成18年12月7日(2006.12.7)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/26 (2006.01)	H05B 33/26 Z	3K007
H05B 33/10 (2006.01)	H05B 33/10	4K029
H01L 51/50 (2006.01)	H05B 33/14 A	5C094
G09F 9/30 (2006.01)	G09F 9/30 330Z	
H01L 27/32 (2006.01)	G09F 9/30 365Z	
審査請求 未請求 請求項の数 5 O L (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2005-155615 (P2005-155615)

(22) 出願日 平成17年5月27日 (2005.5.27)

(71) 出願人 000005201

富士フイルムホールディングス株式会社
東京都港区西麻布2丁目26番30号

(74) 代理人 100079049

弁理士 中島 淳

(74) 代理人 100084995

弁理士 加藤 和詳

(74) 代理人 100085279

弁理士 西元 勝一

(74) 代理人 100099025

弁理士 福田 浩志

(72) 発明者 坂本 義明

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

最終頁に続く

(54) 【発明の名称】 蒸着マスク、有機エレクトロルミネッセンス表示装置、及び、その製造方法

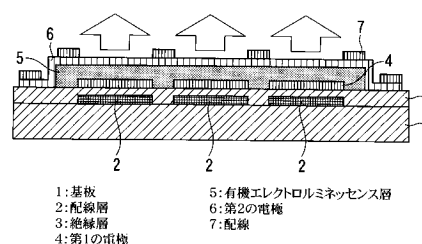
(57) 【要約】

【課題】 蒸着マスク、有機エレクトロルミネッセンス表示装置、及び、その製造方法に関し、スルーホールを介した補助配線と共通電極の結線構造に由来する非画素開口部面積を抑制して、開口率を高める。

【解決手段】 発光画素間に配置され、且つ、有機エレクトロルミネッセンス層5と第2の電極6の間或いは第2の電極6上のいずれかに第2の電極6と導通する配線7を設ける。

【選択図】 図1

本発明の原理的構成の説明図



【特許請求の範囲】

【請求項 1】

基板上に配線層／絶縁層／第 1 の電極／有機エレクトロルミネッセンス層／第 2 の電極を基板側から順次積層し、前記有機エレクトロルミネッセンス層からの発光を前記第 2 の電極を透過して取り出す発光画素を複数構成し、全ての第 2 の電極を同一層で構成した有機エレクトロルミネッセンス表示装置であって、前記発光画素間に配置され、且つ、前記有機エレクトロルミネッセンス層と前記第 2 の電極の間或いは前記第 2 の電極上のいずれかに前記第 2 の電極と導通する配線を設けたことを特徴とする有機エレクトロルミネッセンス表示装置。

【請求項 2】

上記第 2 の電極と導通する配線が、互いの成膜パターンの少なくとも一部が重なって連続する配線を構成することを特徴とする請求項 1 記載の有機エレクトロルミネッセンス表示装置。

【請求項 3】

上記第 2 の電極と導通する配線が、上記発光画素以外の領域において、互いの配線を交差して繋ぐ配線を構成することを特徴とする請求項 2 記載の有機エレクトロルミネッセンス表示装置。

【請求項 4】

長さ L_1 、幅 W_1 の第 1 の開口部を複数有する蒸着マスクであって、前記複数の第 1 の開口部がその長さ方向にピッチ P_1 、幅方向にピッチ P_2 で配置され、 $L_1 > P_1 / 2$ 且つ $W_1 < P_2 / 2$ を満たすことを特徴とする蒸着マスク。

【請求項 5】

基板上に配線層／絶縁層／第 1 の電極／有機エレクトロルミネッセンス層／第 2 の電極を基板側から順次積層し、前記有機エレクトロルミネッセンス層からの発光を前記第 2 の電極を透過して取り出す発光画素を複数構成し、全ての第 2 の電極を同一層で構成した有機エレクトロルミネッセンス表示装置の製造方法であって、前記第 2 の電極の形成前或いは形成後のいずれかにおいて、請求項 4 記載の蒸着マスクを前記基板に対して上記第 1 の開口部の幅方向に $(P_2 / 2) \times (2n - 1)$ [但し、 n は 1 以上の整数] だけ移動して配線材料を蒸着し、前記第 2 の電極と導通する配線を形成する工程を有することを特徴とする有機エレクトロルミネッセンス表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は蒸着マスク、有機エレクトロルミネッセンス表示装置、及び、その製造方法に関するものであり、特に、トップエミッション型のアクティブマトリクス駆動有機エレクトロルミネッセンス表示装置における共通電極の等価的抵抗を低下させるための補助配線を開口率に影響なく形成するための構成に特徴のある蒸着マスク、有機エレクトロルミネッセンス表示装置、及び、その製造方法に関するものである。

【背景技術】

【0002】

従来の CRT (ブラウン管) や LCD (液晶表示装置) と比較して薄型化、軽量化が可能な表示装置として、近年、有機エレクトロルミネッセンス (EL) 素子を用いた表示装置が大きな注目を集めている。

【0003】

有機エレクトロルミネッセンス素子は自己発光型であるため、視認性が高い、視野角依存性がない、可撓性を有するフィルム基板を用いることができる、液晶表示装置と比較して薄い・軽い、などの様々な特長がある。

【0004】

従来の有機エレクトロルミネッセンス表示装置では、例えば、ガラス基板よりなる絶縁性基板上に、ITO 等の透明導電膜よりなる陽極を形成し、この陽極上に電子と正孔との

10

20

30

40

50

再結合により光が発生する発光層を含む有機エレクトロルミネッセンス層を形成し、さらに、有機エレクトロルミネッセンス層上に、AlやMg-Ag合金等よりなる陰極を形成することによって、絶縁性基板上に、陽極/有機エレクトロルミネッセンス層/陰極からなる有機エレクトロルミネッセンス素子が形成される。

【0005】

さらには、高精細度の表示を実現すべく、有機エレクトロルミネッセンス素子とともに、薄膜トランジスタ(TFT)等のスイッチング素子を有するアクティブマトリックス型の表示装置の開発が進められており、通常は、有機エレクトロルミネッセンス層の発光層において発生した光が絶縁性基板から取り出される所謂ボトムエミッション型となっている。

10

【0006】

このボトムエミッション型有機EL表示装置においては、有機EL素子に印加する駆動電圧を制御する薄膜トランジスタ等のスイッチング素子が影になるため開口率が低いという問題がある。

【0007】

そこで、近年、スイッチング素子が影にならないように、上部の共通電極を透明或いは半透明の光透過性電極として上部電極側から光を取り出すトップエミッション型有機EL表示装置の開発が進められている。

【0008】

この場合、例えば、下層の有機EL層を劣化させないようにITO(インジウム錫酸化膜)を100以下(以下)の低温成膜とし、且つ光透過を確保するために膜厚を150nm程度としている。

20

【0009】

しかし、一般に透明導電体は電気抵抗が大きく、上述構成では30Ω/□程度になるため、電流駆動の有機EL素子においては高輝度のとき大電流を必要とし、通電経路の配線抵抗と電流に応じて余計な負荷を電源に与える。

即ち、電源電圧から配線抵抗と電流の積からなる電圧降下分を引いた電圧が有機EL素子の実効電圧となる。

【0010】

この場合、TFT基板内のメタル配線は0.2Ω/□程度なので、通電経路における配線抵抗および電圧降下は共通電極の高抵抗が支配的になり、共通電極は画面の外周部で基板内のメタル配線と接続されるため、同接続部の直近部(画面外周)と最遠部(画面中央)では通電経路の共通電極長が異なり、画面中央は共通電極による高抵抗の負荷を有することになる。

30

【0011】

また、全面点灯時、即ち、全画素通電時は、画面中央から画面外周の共通電極接続部へ向かって各画素の電流が重畳されるため、共通電極の高抵抗と相乗して画面外周よりも画面中央の電圧降下が大きくなり、各々の有機EL素子の実効電圧に差を生じて極端な輝度ムラが発生する。

この輝度ムラは、表示品位損失となり、この悪影響は、発光面積が大きく大電流を要し、共通電極経路が長い大画面であるほど顕著に現れる。

40

【0012】

この様なトップエミッション型有機EL表示装置に特有の輝度ムラの問題を解決するため、共通電極の補助配線をTFT基板に構成する方法が提案されている(例えば、特許文献1及び特許文献2参照)ので、ここで図16参照して説明する。

【0013】

図16参照

図16は、従来のトップエミッション型有機EL表示装置の概略的断面図であり、ガラス基板91上にSiN膜92及びSiO₂膜93を介して多結晶シリコン島状領域94を形成するとともに、この多結晶シリコン島状領域94の上にSiO₂膜からなるゲート絶

50

縁膜 95 を介して Al からなるゲート電極 96 を設け、次いで、全面を覆うように SiO₂ 膜 97 を設けたのち、ソース・ドレイン領域に対する開口を形成してソース電極 98 及びドレイン電極 99 を形成することによってアクティブ素子としての TFT を形成する。

【0014】

次いで、ポジ型感光性ポリイミドをスピンコート法により塗布したのち、ソース電極 98 に対応する領域のみ露光して・現像したのち、ベークすることによってソース電極 98 に対するコンタクトホール 101 を有する平坦化絶縁膜 100 を形成する。

【0015】

次いで、全面に Al 膜を堆積させたのち、所定形状にパターニングすることによって、下部電極 102 及び補助配線 103 を形成し、次いで、全面に SiO₂ 膜 104 を堆積したのち、下部電極 102 を露出させる開口部及び補助配線 103 を露出させるスルーホール 105 を形成する。 10

【0016】

次いで、補助配線 103 に非開口部が対応するように位置を決めた蒸着マスクを用いて正孔注入層 / 正孔輸送層 / 発光層を順次加熱蒸着させて有機 EL 層 106 を形成したのち、蒸着マスクを取り除いて、全面に ITO からなる上部電極 107 を堆積させて、上部電極 107 と補助電極 103 とを電氣的に接続する。

【0017】

最後に、通常の有機 EL 素子と同様に、乾燥室素雰囲気中において、UV 接着剤を用いてガラスからなる封止板 108 によって封止を行うことによりトップエミッション型有機 EL 表示装置が完成する。 20

【0018】

このように、高比抵抗の ITO からなる上部電極 107 を低比抵抗の Al からなる補助配線 103 に接続することによって上部電極 107 による電圧降下が低減されるため、表示特性が大幅に改善される。

【特許文献 1】特開 2002 - 318556 号公報

【特許文献 2】特開 2004 - 207217 号公報

【発明の開示】

【発明が解決しようとする課題】

30

【0019】

しかし、画面全体は、有機 EL 層が発光する画素開口部とそれ以外の非画素開口部から成り、非画素開口部に敷設する補助配線 103 とスルーホール 104 のスペースを大きく確保すると、画素開口部が縮小して開口率が低下し、輝度が下がるという問題がある。

因に、上記特許文献 2 の構成では開口率 30 % 程度となる。

【0020】

また、これら構造を加工限界の最小値で形成しても、高精細であるほど非画素開口部の占有率が大きくなって開口率が低下するため、高輝度を得るには不利な構造である。

【0021】

したがって、本発明は、スルーホールを介した補助配線と共通電極の結線構造に由来する非画素開口部面積を抑制して、開口率を高めることを目的とする。 40

【課題を解決するための手段】

【0022】

図 1 は本発明の原理的構成図であり、ここで図 1 を参照して、本発明における課題を解決するための手段を説明する。

図 1 参照

上記課題を解決するために、本発明は、基板 1 上に配線層 2 / 絶縁層 3 / 第 1 の電極 4 / 有機エレクトロルミネッセンス層 5 / 第 2 の電極 6 を基板 1 側から順次積層し、有機エレクトロルミネッセンス層 5 からの発光を第 2 の電極 6 を透過して取り出す発光画素を複数構成し、全ての第 2 の電極 6 を同一層で構成した有機エレクトロルミネッセンス表示装 50

置であって、発光画素間に配置され、且つ、有機エレクトロルミネッセンス層 5 と第 2 の電極 6 の間或いは第 2 の電極 6 上のいずれかに第 2 の電極 6 と導通する配線 7 を設けたことを特徴とする。

【0023】

このように、第 2 の電極 6 と導通する配線 7 を発光画素間に配置することによって、スルーホールを必要としないため、開口率に影響を与えることなく第 2 の電極 6 による電圧降下を低減することができる。

【0024】

この場合、第 2 の電極 6 と導通する配線 7 が、互いの成膜パターンの少なくとも一部が重なって連続する配線 7 を構成すること、即ち、重ね合わせパターンで所定の形状の配線 7 を任意に形成することによって、使用する蒸着マスクの剛性を高めることができる。

10

【0025】

また、第 2 の電極 6 と導通する配線 7 が、発光画素以外の領域において、互いの配線 7 を交差して繋ぐ配線 7 を構成する所謂バス配線を構成することが望ましく、それによって、各画素電流が配線 7 を経由して電流が集中し大電流となるパネル周辺部における電圧降下を低減することができる。

【0026】

また、有機エレクトロルミネッセンス表示装置を製造する際の蒸着マスクとしては、長さ L_1 、幅 W_1 の第 1 の開口部をその長さ方向にピッチ P_1 、幅方向にピッチ P_2 で、 $L_1 > P_1 / 2$ 且つ $W_1 < P_2 / 2$ を満たすように配置することが望ましく、それによって、蒸着マスクの剛性を高めることができ、開口パターンの寸法精度を維持することが容易になる。。

20

【0027】

この場合、第 1 の開口部の幅方向に、長さ L_2 、幅 W_2 の第 2 の開口部をピッチ $P_3 = P_2 \times m$ 〔但し、 m は 1 以上の整数〕で且つ $W_2 < P_3$ を満たすように複数配置することによって、パネル周辺部のパターンも同時に形成することができる。

【0028】

この場合、ピッチ P_3 で隣接する第 2 の開口部が互いの長さ方向に $\delta < L_2$ を満たすだけ位置をずらしても良く、それによって、任意の方向にバス配線を延在させることができる。

30

【0029】

また、第 2 の開口部に幅 W_2 の辺に少なくとも幅 W_1 のスリット開口を設けても良く、このスリット開口によって第 2 の開口部と第 1 の開口部とを重ね合わせパターンにおいて接続することができる。

【0030】

或いは、第 2 の開口部における幅 W_2 の同一辺にスリット開口部を 2 ヶ所以上配置し、スリット開口部は第 1 の開口部の幅方向にピッチ $P_4 = P_2 \times k$ 〔但し、 k は 2 以上の整数〕で配置し、この並列する複数のスリット開口部の間に第 1 の開口部を設けても良く、それによって、高精細な蒸着マスクの開口パターン構成であっても蒸着マスクの剛性を高めることに効果的に対応することができる。

40

【0031】

或いは、複数の第 1 の開口部を配置した領域の外周に上記複数の第 2 の開口部を設けても良い。

【0032】

このような蒸着マスクを用いて基板 1 上に配線層 2 / 絶縁層 3 / 第 1 の電極 4 / 有機エレクトロルミネッセンス層 5 / 第 2 の電極 6 を基板 1 側から順次積層し、有機エレクトロルミネッセンス層 5 からの発光を第 2 の電極 6 を透過して取り出す発光画素を複数構成し、全ての第 2 の電極 6 を同一層で構成した有機エレクトロルミネッセンス表示装置を製造するためには、第 2 の電極 6 の形成前或いは形成後のいずれかにおいて、上述の蒸着マスクを基板 1 に対して第 1 の開口部の幅方向に $(P_2 / 2) \times (2n - 1)$ 〔但し、 n は 1

50

以上の整数 n だけ移動して配線材料を蒸着し、第 2 の電極 6 と導通する配線 7 を形成すれば良い。

【発明の効果】

【0033】

本発明においては、共通電極の上面あるいは下面に補助配線を直接形成することで、確実に共通電極と補助配線との接続を得るとともに、スルーホール接続構造を不要とすることから開口率を増加でき、高輝度を得ることができる。

【0034】

特に、補助配線を形成するための蒸着マスクにおける開口パターンを開口寸法と配置ピッチで連携したメッシュ形状とすることで、蒸着マスクの剛性が向上し、開口パターンの寸法精度を維持することが容易になる。

【発明を実施するための最良の形態】

【0035】

本発明においては、基板上に配線層 / 絶縁層 / 第 1 の電極 / 有機エレクトロルミネセンス層を基板側から順次積層したのち、第 2 の電極の形成前或いは形成後のいずれかにおいて、長さ L_1 、幅 W_1 の第 1 の開口部をその長さ方向にピッチ P_1 、幅方向にピッチ P_2 で、 $L_1 > P_1 / 2$ 且つ $W_1 < P_2 / 2$ を満たすように配置した蒸着マスクを基板に対して第 1 の開口部の幅方向に $(P_2 / 2) \times (2n - 1)$ (但し、 n は 1 以上の整数) だけ移動して配線材料を蒸着し、第 2 の電極と導通する補助配線を形成するものである。

【実施例 1】

【0036】

ここで、図 2 乃至図 5 を参照して、本発明の実施例 1 のトップエミッション型有機 EL 表示装置を説明する。

図 2 参照

まず、ガラス或いは樹脂フィルム等の絶縁性基板 11 上に、画素毎の通電発光を制御する画素回路 12 を形成したのち、層間絶縁層 13 を介して各画素回路 12 に対応する画素電極 14 を形成する。

なお、この画素電極 14 は層間絶縁層 13 に設けたコンタクトホール (図示を省略) を介して画素回路 12 に電氣的に接続されている。

【0037】

次いで、各画素電極 14 上に有機 EL 層 15 及び ITO からなる共通電極 16 を順次マスク蒸着したのち、引き続いて、共通電極 16 の抵抗を等価的に下げるため、蒸着マスクを用いて A1 或いは Ag を蒸着して補助配線 17 を画素間と画面外周に形成する。

【0038】

図 3 参照

図 3 は、画素間補助配線 18 の形成工程の説明図であり、画素ピッチに応じた間隔で配置された縦ストライプ状開口部 22 を有する蒸着マスク 21 を用いて絶縁性基板 11 に設けた共通電極 16 上に画素間補助配線 18 を形成する。

【0039】

図 4 参照

図 4 は、補助配線接続部 19 の形成工程の説明図であり、2 本の横ストライプ状開口部 24 を有する蒸着マスク 23 を用いて画素間補助配線 18 を設けた共通電極 16 の画素領域外上に画素間補助配線 18 より幅太の補助配線接続部 19 を形成する。

【0040】

特に、フルカラー表示を得るため RGB 三原色等の多色の有機 EL 層を形成するにあたっては、各色を塗分けするための発光画素間 (画素電極間) スペースを設けるため、このスペースに補助配線 17 を画素電極 14 と投影的に重ならないように設ける。

【0041】

このように、本発明の実施例 1 においては、画素間に画素間補助配線 18 を設けているので、ITO からなる共通電極 16 の抵抗を等価的に低下させることができ、開口率に影

10

20

30

40

50

響を与えることなく、輝度ムラを効果的に低減することができる。

【0042】

また、最も電流が流れる画素領域外において画素間補助配線18より幅太の補助配線接続部19を設けているので、画素領域外における大電流による電圧降下の影響を低減することができる。

【0043】

図5参照

図5は、補助配線による共通電極の抵抗低下効果の説明図であり、上図は測定方法の説明図であり、下図は測定結果の説明図である。

上図に示すようにパネルの4隅に共通電極の外部接続端子を設け、この外部接続端子を起点として画面中央に至る距離に対する共通電極を抵抗を測定したものである。 10

【0044】

この場合の共通電極としては、厚さが300nmのITOを用いるとともに、厚さが200nmのAgからなる補助配線を設けたパネルを測定したものであり、比較のために厚さが300nmのITOのみの共通電極を設けた従来例1及び共通電極として厚さが200nmのAlを用いたボトムエミッション型の従来例2を併せて示している。

【0045】

下図に示すように、従来例1においては、抵抗分布は18~24Ωで、低抵抗な画面四隅が高輝度となり、高抵抗な画面中央が低輝度となる輝度ムラが見られた。

一方、本発明の実施例1の場合には、抵抗分布は3~4Ωとなり、従来例2の1~2Ωより若干高くなっているものの、従来例2と同様に輝度ムラは殆ど見られなかった。 20

【実施例2】

【0046】

次に、図6を参照して、本発明の実施例2のトップエミッション型有機EL表示装置を説明するが、補助配線を設ける位置が異なるだけで使用する蒸着マスクは同じであるので、断面構造のみ図示する。

図6参照

実施例1と全く同様に、絶縁性基板11上に、画素毎の通電発光を制御する画素回路12を形成したのち、層間絶縁層13を介して各画素回路12に対応する画素電極14を形成し、次いで、各画素電極14上に有機EL層15を蒸着させる。 30

【0047】

次いで、有機EL層を水分や酸素等で劣化させないように、上述の蒸着マスク21及び蒸着マスク23を用いて有機EL層15上に画素間補助配線18及び補助配線接続部19を連続して真空成膜して補助配線17を形成したのち、引き続いてITOからなる共通電極17を全面に蒸着する。

【0048】

この本発明の実施例2においても、実施例1と同様に、共通電極16の抵抗を等価的に低下させることができ、開口率に影響を与えることなく、輝度ムラを効果的に低減することができるとともに、画素領域外における大電流による電圧降下の影響を低減することができる。 40

【0049】

但し、上述の縦ストライプ状開口部22を有する蒸着マスク21の形成は難しく、特に高精細(狭ピッチ)になるほどストライプ部の剛性低下に伴うパターンのヨレ変形を生じるためストライプ形状を保持するのが困難になる。

これを回避するためには、ストライプの間引きによってマスク剛性の確保はできるが、間引いた分だけ蒸着工程の追加が必要になる。

【実施例3】

【0050】

そこで、このような問題を解決するための本発明の実施例3を説明するが基本的素子構造は上記の実施例1或いは実施例2と同様であるので、蒸着マスク及び蒸着パターンのみ 50

を説明する。

図 7 及び図 8 参照

図 7 は、本発明の実施例 3 に用いる蒸着マスクの全体を示す平面図であり、また、図 8 は蒸着マスクのパターン領域角部の拡大図であり、この場合の蒸着マスク 31 は、画素間補助配線用のスリット開口部 32 と、補助配線接続部を構成するスリット開口部 34 及びスリット開口部 33 により構成される。

【0051】

図 9 参照

図 9 は、スリット開口部の説明図であり、画素間補助配線用のスリット開口部 32 は長さ L_1 、幅 W_1 であり、スリット開口部 33 は長さ L_2 、幅 W_2 であり、また、スリット開口部 34 は長さ $L_1 / 2$ で幅 W_1 のスリット部 35、長さ L_3 、幅 W_2 の矩形部 36、及び、接続部 37 から構成される。

【0052】

再び、図 8 参照

図に示すように、画素間補助配線用のスリット開口部 32 は長さ方向に P_1 のピッチで、また、幅方向においては P_2 のピッチで配置されるとともに、更に、各ピッチ P_1 、 P_2 の半分の位置においてもスリット開口部 32 を配置し、千鳥状の配列とする。

【0053】

また、スリット開口部 33 およびスリット開口部 34 は、その幅方向にピッチ P_3 で配置される。

この場合、スリット開口部 34 に設けたスリット部 35 はスリット開口部 32 の千鳥配列の端部に位置する必要があるので、 $P_2 = P_3$ とする。

また、複数のスリット開口部 34 は、長さ方向に δ ずらして構成しており、面内任意の斜め方向へバス配線を形成できる。

【0054】

図 10 参照

図 10 は、実施例 3 の補助配線の形成工程の説明図であり、上述の蒸着マスク 31 を用いて原点位置で成膜を行い、画素間補助配線要素 42 及びバス配線要素 45、47 を形成する。

この時、スリット開口部 32 が隣接する画素電極 14 の間の領域に位置するように原点位置を設定する。

【0055】

次いで、蒸着マスクを各スリット開口部の幅方向に $P_3 / 2 = P_2 / 2$ だけ移動した位置で成膜することによって、画素間補助配線要素 43 及びバス配線要素 46、48 を 1 回目に形成した画素間補助配線要素 42 及びバス配線要素 45、47 とそれぞれ一部を重ねて画素間補助配線 41 及びバス配線 44 を形成する。

【0056】

この時、上記のパターン寸法の関係から、各パターンの重なり幅 D は以下のように決まる。

画素間補助配線要素 42、43 の長さ方向の重なり D_1 は、

$$D_1 = L_1 - P_1 / 2$$

となり、また、画素間補助配線要素 42、43 とバス配線要素 45、46 の長さ方向の重なり D_2 は、

$$D_2 = L_1 - P_1 / 2$$

となり、また、バス配線要素 45、46、バス配線要素 47、48、或いは、バス配線要素 46、47 各々における幅方向の重なり D_3 は、

$$D_3 = W_2 - (P_3 / 2)$$

となる。

【0057】

以上の蒸着マスク 31 で RGB 三色の構成に対して補助配線を形成する場合の数値の一

10

20

30

40

50

例を表 1 に示す。

【表 1】

画面サイズ		64mm×48mm	3.2型
画素数		320×240	QVGA仕様
画素ピッチ		0.2mm	精細度127ppi
副画素領域		0.067mm×0.2mm	RGB三色等分構成
画素電極		0.042mm×0.19mm	開口率60%
補助配線マスク	P1	0.5mm	任意
	P2	0.134mm	副画素ピッチの2倍
	P3	0.134mm	$P3=P2$
	L1	0.27mm	$L1>(P1/2)$
	W1	0.02mm	画素電極間0.025mm以下
	L2	2.5mm	任意
	W2	0.1mm	$W2>(P3/2)$
補助配線成膜 重なり幅	D1	0.02mm	$D1=L1-(P1/2)$
	D2	0.02mm	$D2=L1-(P1/2)$
	D3	0.033mm	$D3=W2-(P3/2)$

10

20

【0058】

このように、本発明の実施例 3 においては、細長いストライプ状の開口部を設けていないので、蒸着マスクの剛性が高まり、パターンのヨレ変形を抑制することができ、また、蒸着回数は上記の実施例 1 或いは実施例 2 と同様の 2 回であるので、製造工程が増加することがない。

30

【実施例 4】

【0059】

次に、図 1 1 乃至図 1 3 を参照して本発明の実施例 4 を説明するが基本的素子構造は上記の実施例 1 或いは実施例 2 と同様であるので、蒸着マスク及び蒸着パターンのみを説明する。

図 1 1 参照

図 1 1 は、本発明の実施例 4 に用いる蒸着マスクのパターン領域角部の拡大図であり、この場合の蒸着マスク 5 1 は、画素間補助配線用のスリット開口部 5 2 と、補助配線接続部を構成するスリット開口部 5 4 及びスリット開口部 4 3 により構成される。

【0060】

40

図 1 2 参照

図 1 2 は、スリット開口部の説明図であり、画素間補助配線用のスリット開口部 5 2 は長さ L_1 、幅 W_1 であり、スリット開口部 5 3 は長さ L_2 、幅 W_2 であり、また、スリット開口部 5 4 は長さ $L_1/2$ で幅 W_1 の 3 本スリット部 5 5 を P_4 のピッチで、長さ L_3 、幅 W_2 の矩形部 5 6 の先端部に設けたものである。

【0061】

再び、図 1 1 参照

図に示すように、画素間補助配線用のスリット開口部 5 2 は長さ方向に P_1 のピッチで、また、幅方向においては P_2 のピッチで配置されるとともに、更に、各ピッチ P_1 、 P_2 の半分の位置においてもスリット開口部 5 2 を配置し、千鳥状の配列とする。

50

【 0 0 6 2 】

また、スリット開口部 5 3 およびスリット開口部 5 4 は、その幅方向にピッチ P_3 で配置される。

この場合、スリット開口部 5 4 に設けたスリット部 5 5 はスリット開口部 5 2 の千鳥配列の端部に位置する必要があるので、 $P_2 \times 3 = P_3$ とする。

また、複数のスリット開口部 5 4 は、長さ方向に δ ずらして構成しており、面内任意の斜め方向へバス配線を形成できる。

【 0 0 6 3 】

図 1 3 参照

図 1 3 は、実施例 4 の補助配線の形成工程の説明図であり、上述の蒸着マスク 5 1 を用いて原点位置で成膜を行い、画素間補助配線要素 6 2 及びバス配線要素 6 5 , 6 7 を形成する。 10

この時、スリット開口部 5 2 が隣接する画素電極 1 4 の間の領域に位置するように原点位置を設定する。

【 0 0 6 4 】

次いで、蒸着マスクを各スリット開口部の幅方向に $P_3 / 2 = P_2 \times 3 / 2$ だけ移動した位置で成膜することによって、画素間補助配線要素 6 3 及びバス配線要素 6 6 , 6 8 を 1 回目に形成した画素間補助配線要素 6 2 及びバス配線要素 6 5 , 6 7 とそれぞれ重ねて画素間補助配線 6 1 及びバス配線 6 4 を形成する。

【 0 0 6 5 】

この時、上記のパターン寸法の関係から、各パターンの重なり幅 D は以下のように決まる。 20

画素間補助配線要素 6 2 , 6 3 の長さ方向の重なり D_1 は、

$$D_1 = L_1 - P_1 / 2$$

となり、また、画素間補助配線要素 6 2 , 6 3 とバス配線要素 6 5 , 6 6 の長さ方向の重なり D_2 は、

$$D_2 = L_1 - P_1 / 2$$

となり、また、バス配線要素 6 5 , 6 6 、バス配線要素 6 7 , 6 8 、或いはバス配線要素 6 6 , 6 7 各々における幅方向の重なり D_3 は、

$$D_3 = W_2 - (P_3 / 2)$$

となる。 30

【 0 0 6 6 】

以上の蒸着マスク 5 1 で R G B 三色の構成に対して補助配線を形成する場合の数値の一例を表 2 に示す。

【表 2】

画面サイズ		64mm×48mm	3.2型
画素数		320×240	QVGA仕様
画素ピッチ		0.2mm	精細度127ppi
副画素領域		0.067mm×0.2mm	RGB三色等分構成
画素電極		0.042mm×0.19mm	開口率60%
補助配線マスク	P1	0.5mm	任意
	P2	0.134mm	副画素ピッチの2倍
	P3	0.402mm	$P3=P2 \times 3$
	L1	0.27mm	$L1 > (P1/2)$
	W1	0.02mm	画素電極間0.025mm以下
	L2	2.5mm	任意
	W2	0.25mm	$W2 > (P3/2)$
補助配線成膜 重なり幅	D1	0.02mm	$D1=L1-(P1/2)$
	D2	0.02mm	$D2=L1-(P1/2)$
	D3	0.049mm	$D3=W2-(P3/2)$

10

20

【0067】

このように、本発明の実施例4においても、細長いストライプ状の開口部を設けていないので、蒸着マスクの剛性が高まり、パターンのヨレ変形を抑制することができ、また、蒸着回数は上記の実施例1或いは実施例2と同様の2回であるので、製造工程が増加することがない。

【0068】

また、実施例4においては、スリット開口部53，54を幅太に形成しているので、高精細化した場合にも、スリット開口部53，54同士の間隔、即ち、支持部を広くすることができるので、マスクの剛性をより高めることができる。

30

【実施例5】

【0069】

次に、図14を参照して本発明の実施例5を説明するが基本的構成は上記の実施例4と同様であるので、補助配線の形成工程のみを説明する。

図14参照

まず、上述の蒸着マスク51におけるスリット開口52の中央部に横方向スリットを設けて十字状開口部とした蒸着マスクを用いて原点位置で成膜を行い、画素間補助配線要素72及びバス配線要素75，77を形成する。

40

この時、十字状開口部が隣接する画素電極14の間の領域に位置するように原点位置を設定する。

【0070】

次いで、蒸着マスクを各スリット開口部の幅方向に $P_3/2 = P_2 \times 3/2$ だけ移動した位置で成膜することによって、画素間補助配線要素73及びバス配線要素76，78を1回目に形成した画素間補助配線要素72及びバス配線要素75，77とそれぞれ重ねて画素間補助配線71及びバス配線74を形成する。

【0071】

この実施例5においては、十字状開口部を設けているので、メッシュ状の画素間補助配

50

線を形成することができ、共通電極の透過的な抵抗をより低減することができ、さらに、マスク欠陥による補助配線の断裂が一部に生じても横方向配線から電流が供給されるので共通電極の抵抗の均一性が失われることがない。

【実施例 6】

【0072】

次に、図 15 を参照して本発明の実施例 6 を説明するが基本的構成は上記の実施例 4 と同様であるので、補助配線の形成工程のみを説明する。

図 15 参照

まず、上述の蒸着マスク 51 におけるスリット開口 52 と隣接する千鳥状の配列のスリット開口 52 との間を接続する横方向スリットを設けてクランク状開口部とした蒸着マスクを用いて原点位置で成膜を行い、画素間補助配線要素 82 及びバス配線要素 85, 87 を形成する。

この時、クランク状開口部が隣接する画素電極 14 の間の領域に位置するように原点位置を設定する。

【0073】

次いで、蒸着マスクを各スリット開口部の幅方向に $P_3 / 2 = P_2 \times 3 / 2$ だけ移動した位置で成膜することによって、画素間補助配線要素 83 及びバス配線要素 86, 88 を 1 回目に形成した画素間補助配線要素 82 及びバス配線要素 85, 87 とそれぞれ重ねて画素間補助配線 81 及びバス配線 84 を形成する。

【0074】

この実施例 6 においては、クランク状開口部を設けているので、上記の実施例 5 と同様にメッシュ状の画素間補助配線を形成することができ、共通電極の等価的な抵抗をより低減することができ、さらに、マスク欠陥による補助配線の断裂が一部に生じても横方向配線から電流が供給されるので共通電極の抵抗の均一性が失われることがない。

【0075】

以上、本発明の各実施例を説明してきたが、本発明は各実施例に記載した条件・構成に限られるものではなく、各種の変更が可能であり、例えば、上記の各実施例においては有機 EL 層の構成を示していないが、発光色に応じて公知の有機 EL 材料の中から適宜選択するものである。

【0076】

また、上記の各実施例においては、共通電極を構成する透光性材料として ITO を用いているが、ITO に限られるものではなく、IZO 或いは ZnO 等の他の透明な酸化物導電材料を用いても良く、さらには、20 nm 程度に薄膜化した Al、Ag 等の金属薄膜を用いても良いものである。

【0077】

また、上記の実施例 3 の場合も、画素間補助配線形成用のスリット開口部を実施例 5 或いは実施例 6 と同様に十字状開口部或いはクランク状開口部としても良いものであり、それによって、メッシュ状の画素間補助配線を形成することができる。

【0078】

また、上記の各実施例においては、基板としてガラス基板を用いているが、トップエミッション型であるので透明である必要はなく、ステンレス等の導電性基板や絶縁性の不透明基板を用いても良いものであり、基板材料の制約を受けることはない。

【0079】

また、上記の各実施例においてはフルカラー表示装置として説明しているが、複数の色を適当に組み合わせて他の色相のカラー表示装置としても良いものであり、さらには、単色表示装置を構成する場合にも適用されるものである。

【0080】

ここで再び図 1 を参照して、本発明の詳細な特徴を改めて説明する。

再び、図 1 参照

(付記 1) 基板 1 上に配線 7 層 2 / 絶縁層 3 / 第 1 の電極 4 / 有機エレクトロルミネ

10

20

30

40

50

ッセンス層 5 / 第 2 の電極 6 を基板 1 側から順次積層し、前記有機エレクトロルミネッセンス層 5 からの発光を前記第 2 の電極 6 を透過して取り出す発光画素を複数構成し、全ての第 2 の電極 6 を同一層で構成した有機エレクトロルミネッセンス表示装置であって、前記発光画素間に配置され、且つ、前記有機エレクトロルミネッセンス層 5 と前記第 2 の電極 6 の間或いは前記第 2 の電極 6 上のいずれかに前記第 2 の電極 6 と導通する配線 7 を設けたことを特徴とする有機エレクトロルミネッセンス表示装置。

(付記 2) 上記第 2 の電極 6 と導通する配線 7 が、互いの成膜パターンの少なくとも一部が重なって連続する配線 7 を構成することを特徴とする付記 1 記載の有機エレクトロルミネッセンス表示装置。

(付記 3) 上記第 2 の電極 6 と導通する配線 7 が、上記発光画素以外の領域において、互いの配線 7 を交差して繋ぐ配線 7 を構成することを特徴とする付記 2 記載の有機エレクトロルミネッセンス表示装置。 10

(付記 4) 長さ L_1 、幅 W_1 の第 1 の開口部を複数有する蒸着マスクであって、前記複数の第 1 の開口部がその長さ方向にピッチ P_1 、幅方向にピッチ P_2 で配置され、 $L_1 > P_1 / 2$ 且つ $W_1 < P_2 / 2$ を満たすことを特徴とする蒸着マスク。

(付記 5) 上記第 1 の開口部の幅方向に、長さ L_2 、幅 W_2 の第 2 の開口部をピッチ $P_3 = P_2 \times m$ (但し、 m は 1 以上の整数) で且つ $W_2 < P_3$ を満たすように複数配置したことを特徴とする付記 4 記載の蒸着マスク。

(付記 6) 上記ピッチ P_3 で隣接する第 2 の開口部が互いの長さ方向に $\delta < L_2$ を満たす δ だけ位置をずらしたことを特徴とする付記 5 記載の蒸着マスク。 20

(付記 7) 上記第 2 の開口部幅 W_2 の辺に少なくとも幅 W_1 のスリット開口を設けたことを特徴とする付記 5 記載の蒸着マスク。

(付記 8) 上記第 2 の開口部における幅 W_2 の同一辺にスリット開口部を 2 ヶ所以上配置し、前記スリット開口部は第 1 の開口部の幅方向にピッチ $P_4 = P_2 \times k$ (但し、 k は 2 以上の整数) で配置し、並列する複数の前記スリット開口部の間に前記第 1 の開口部を設けることを特徴とする付記 5 記載の蒸着マスク。

(付記 9) 上記複数の第 1 の開口部を配置した領域の外周に上記複数の第 2 の開口部を設けたことを特徴とする付記 5 記載の蒸着マスク。

(付記 10) 基板 1 上に配線 7 層 2 / 絶縁層 3 / 第 1 の電極 4 / 有機エレクトロルミネッセンス層 5 / 第 2 の電極 6 を基板 1 側から順次積層し、前記有機エレクトロルミネッセンス層 5 からの発光を前記第 2 の電極 6 を透過して取り出す発光画素を複数構成し、全ての第 2 の電極 6 を同一層で構成した有機エレクトロルミネッセンス表示装置の製造方法であって、前記第 2 の電極 6 の形成前或いは形成後のいずれかにおいて、付記 4 乃至 9 のいずれか 1 に記載の蒸着マスクを前記基板 1 に対して上記第 1 の開口部の幅方向に $(P_2 / 2) \times (2n - 1)$ (但し、 n は 1 以上の整数) だけ移動して配線材料を蒸着し、前記第 2 の電極 6 と導通する配線 7 を形成する工程を有することを特徴とする有機エレクトロルミネッセンス表示装置の製造方法。 30

【産業上の利用可能性】

【0081】

本発明の活用例としては、二次元マトリクス状の表示装置が典型的なものであるが、表示装置に限られるものではなく、ムード照明用光源等の大型単一光源にも適用されるものである。 40

【図面の簡単な説明】

【0082】

【図 1】本発明の原理的構成の説明図である。

【図 2】本発明の実施例 1 のトップエミッション型有機 EL 表示装置の概略的断面図である。

【図 3】画素間補助配線の形成工程の説明図である。

【図 4】補助配線接続部の形成工程の説明図である。

【図 5】補助配線による共通電極の抵抗低下効果の説明図である。 50

【図 6】本発明の実施例 2 のトップエミッション型有機 E L 表示装置の概略的断面図である。

【図 7】本発明の実施例 3 に用いる蒸着マスクの全体を示す平面図である。

【図 8】蒸着マスクのパターン領域角部の拡大図である。

【図 9】スリット開口部の説明図である。

【図 10】実施例 3 の補助配線の形成工程の説明図である。

【図 11】本発明の実施例 4 に用いる蒸着マスクのパターン領域角部の拡大図である。

【図 12】スリット開口部の説明図である。

【図 13】実施例 4 の補助配線の形成工程の説明図である。

【図 14】実施例 5 の補助配線の形成工程の説明図である。

10

【図 15】実施例 6 の補助配線の形成工程の説明図である。

【図 16】従来のトップエミッション型有機 E L 表示装置の概略的断面図である。

【符号の説明】

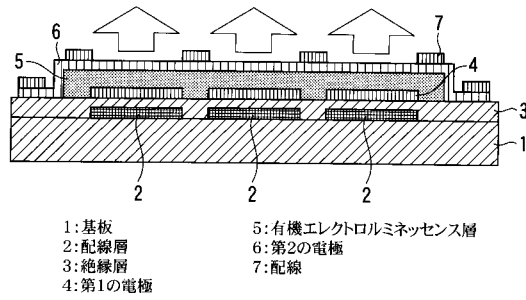
【 0 0 8 3 】

- | | | |
|-----|-----------------|----|
| 1 | 基板 | |
| 2 | 配線層 | |
| 3 | 絶縁層 | |
| 4 | 第 1 の電極 | |
| 5 | 有機エレクトロルミネッセンス層 | |
| 6 | 第 2 の電極 | 20 |
| 7 | 配線 | |
| 1 1 | 絶縁性基板 | |
| 1 2 | 画素回路 | |
| 1 3 | 層間絶縁層 | |
| 1 4 | 画素電極 | |
| 1 5 | 有機 E L 層 | |
| 1 6 | 共通電極 | |
| 1 7 | 補助配線 | |
| 1 8 | 画素間補助配線 | |
| 1 9 | 補助配線接続部 | 30 |
| 2 1 | 蒸着マスク | |
| 2 2 | 縦ストライプ状開口部 | |
| 2 3 | 蒸着マスク | |
| 2 4 | 横ストライプ状開口部 | |
| 3 1 | 蒸着マスク | |
| 3 2 | スリット開口部 | |
| 3 3 | スリット開口部 | |
| 3 4 | スリット開口部 | |
| 3 5 | スリット部 | |
| 3 6 | 矩形部 | 40 |
| 3 7 | 接続部 | |
| 4 1 | 画素間補助配線 | |
| 4 2 | 画素間補助配線要素 | |
| 4 3 | 画素間補助配線要素 | |
| 4 4 | バス配線 | |
| 4 5 | バス配線要素 | |
| 4 6 | バス配線要素 | |
| 4 7 | バス配線要素 | |
| 4 8 | バス配線要素 | |
| 5 1 | 蒸着マスク | 50 |

5 2	スリット開口部	
5 3	スリット開口部	
5 4	スリット開口部	
5 5	スリット部	
5 6	矩形部	
6 1	画素間補助配線	
6 2	画素間補助配線要素	
6 3	画素間補助配線要素	
6 4	バス配線	
6 5	バス配線要素	10
6 6	バス配線要素	
6 7	バス配線要素	
6 8	バス配線要素	
7 1	画素間補助配線	
7 2	画素間補助配線要素	
7 3	画素間補助配線要素	
7 4	バス配線	
7 5	バス配線要素	
7 6	バス配線要素	
7 7	バス配線要素	20
7 8	バス配線要素	
8 1	画素間補助配線	
8 2	画素間補助配線要素	
8 3	画素間補助配線要素	
8 4	バス配線	
8 5	バス配線要素	
8 6	バス配線要素	
8 7	バス配線要素	
8 8	バス配線要素	
9 1	ガラス基板	30
9 2	S i N 膜	
9 3	S i O ₂ 膜	
9 4	多結晶シリコン島状領域	
9 5	ゲート絶縁膜	
9 6	ゲート電極	
9 7	S i O ₂ 膜	
9 8	ソース電極	
9 9	ドレイン電極	
1 0 0	平坦化絶縁膜	
1 0 1	コンタクトホール	40
1 0 2	下部電極	
1 0 3	補助配線	
1 0 4	S i O ₂ 膜	
1 0 5	スルーホール	
1 0 6	有機 E L 層	
1 0 7	上部電極	
1 0 8	封止板	

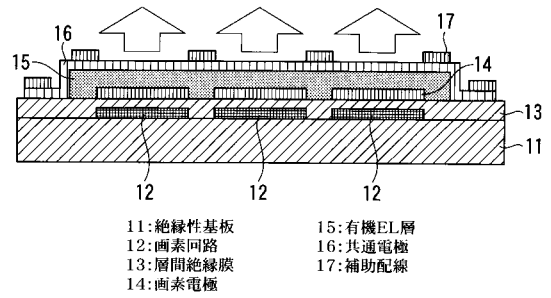
【図 1】

本発明の原理的構成の説明図



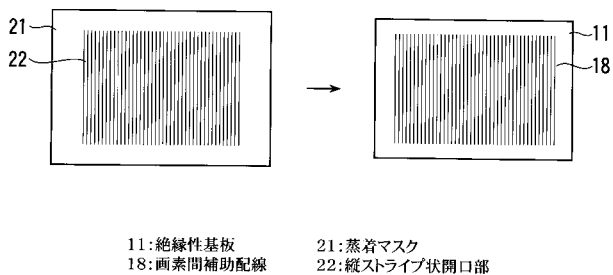
【図 2】

本発明の実施例1のトップエミッション型有機EL表示装置の概略的断面図



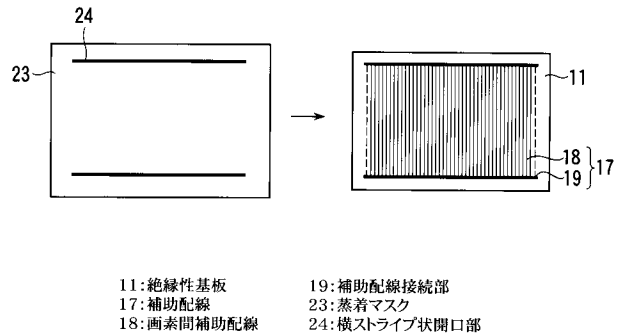
【図 3】

画素間補助配線の形成工程の説明図



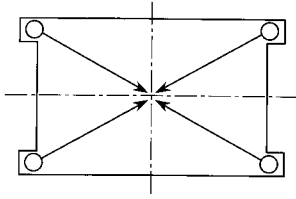
【図 4】

補助配線接続部の形成工程の説明図



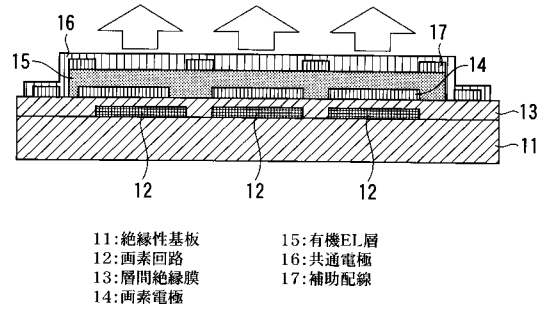
【図 5】

補助配線による共通電極の抵抗低下効果の説明図



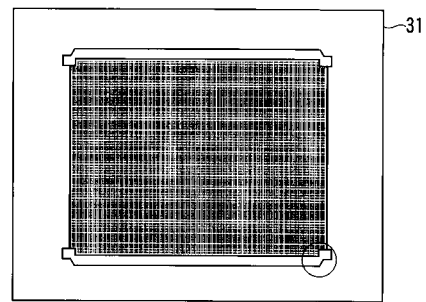
【図 6】

本発明の実施例2のトップエミッション型有機EL表示装置の概略的断面図



【図 7】

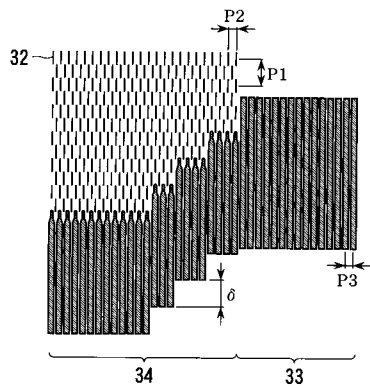
本発明の実施例3に用いる蒸着マスクの全体を示す平面図



31:蒸着マスク

【図 8】

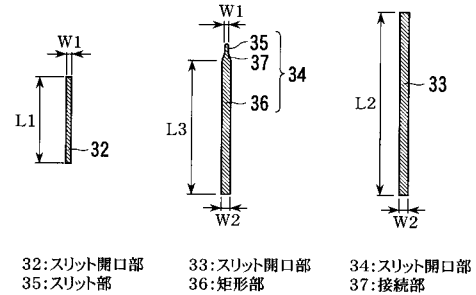
蒸着マスクのパターン領域角部の拡大図



32:スリット開口部 33:スリット開口部 34:スリット開口部

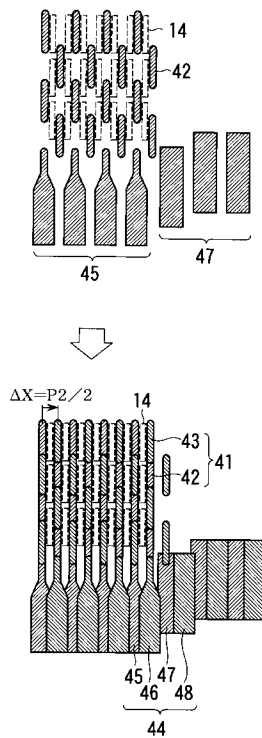
【図 9】

スリット開口部の説明図



【図 10】

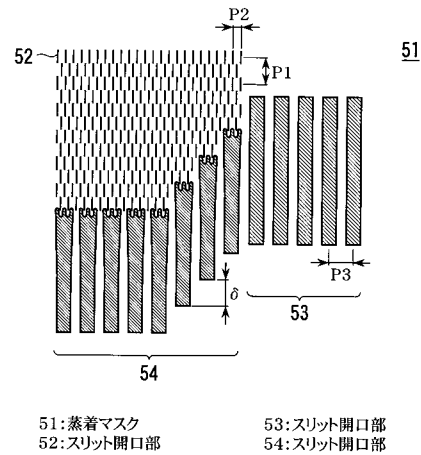
実施例 3 の補助配線の形成工程の説明図



- | | |
|--------------|-----------|
| 14:画素電極 | 45:バス配線要素 |
| 41:画素間補助配線 | 46:バス配線要素 |
| 42:画素間補助配線要素 | 47:バス配線要素 |
| 43:画素間補助配線要素 | 48:バス配線要素 |
| 44:バス配線 | |

【図 11】

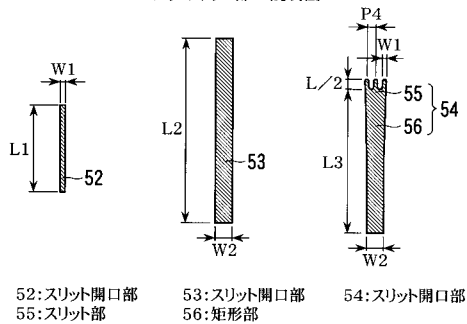
本発明の実施例 4 に用いる蒸着マスクのパターン領域角部の拡大図



- | | |
|------------|------------|
| 51:蒸着マスク | 53:スリット開口部 |
| 52:スリット開口部 | 54:スリット開口部 |

【図 12】

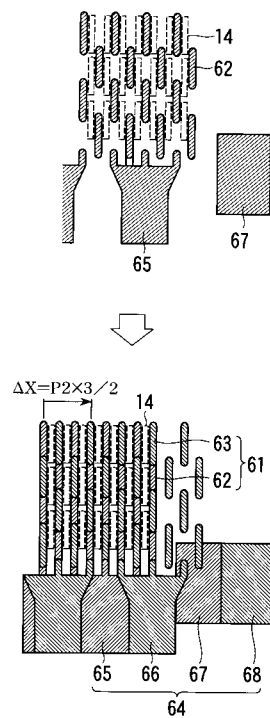
スリット開口部の説明図



- | | | |
|------------|------------|------------|
| 52:スリット開口部 | 53:スリット開口部 | 54:スリット開口部 |
| 55:スリット部 | 56:矩形部 | |

【図 13】

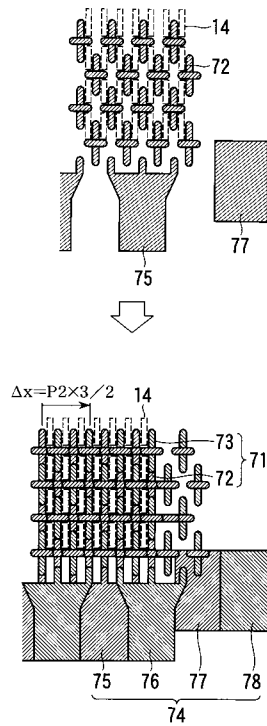
実施例 4 の補助配線の形成工程の説明図



- | | |
|--------------|-----------|
| 14:画素電極 | 65:バス配線要素 |
| 61:画素間補助配線 | 66:バス配線要素 |
| 62:画素間補助配線要素 | 67:バス配線要素 |
| 63:画素間補助配線要素 | 68:バス配線要素 |
| 64:バス配線 | |

【図 14】

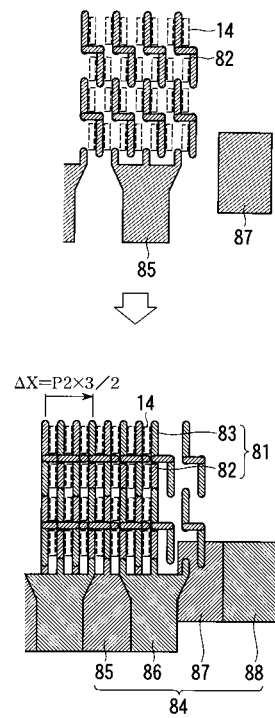
実施例5の補助配線の形成工程の説明図



- | | |
|--------------|-----------|
| 14:画素電極 | 75:バス配線要素 |
| 71:画素間補助配線 | 76:バス配線要素 |
| 72:画素間補助配線要素 | 77:バス配線要素 |
| 73:画素間補助配線要素 | 78:バス配線要素 |
| 74:バス配線 | |

【図 15】

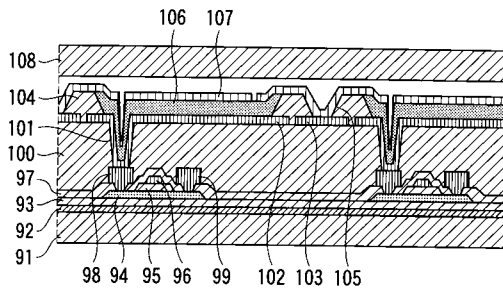
実施例6の補助配線の形成工程の説明図



- | | |
|--------------|-----------|
| 14:画素電極 | 85:バス配線要素 |
| 81:画素間補助配線 | 86:バス配線要素 |
| 82:画素間補助配線要素 | 87:バス配線要素 |
| 83:画素間補助配線要素 | 88:バス配線要素 |
| 84:バス配線 | |

【図 16】

従来のトップエミッション型有機EL表示装置の概略的断面図



- | | |
|-----------------------|------------------------|
| 91:ガラス基板 | 100:平坦化絶縁膜 |
| 92:SiN膜 | 101:コンタクトホール |
| 93:SiO ₂ 膜 | 102:下部電極 |
| 94:多結晶シリコン島状領域 | 103:補助配線 |
| 95:ゲート絶縁膜 | 104:SiO ₂ 膜 |
| 96:ゲート電極 | 105:スルーホール |
| 97:SiO ₂ 膜 | 106:有機EL層 |
| 98:ソース電極 | 107:上部電極 |
| 99:ドレイン電極 | 108:封止板 |

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
C 2 3 C 14/04 (2006.01) C 2 3 C 14/04 A

(72)発明者 高橋 俊朗

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

F ターム(参考) 3K007 AB06 AB17 BA06 CB04 DB03 FA01

4K029 CA01 HA01 HA03 HA04

5C094 AA04 AA21 AA55 BA27 CA19 DA13 EA07 EA10 FB01 FB12

JA20

专利名称(译)	气相沉积掩模，有机电致发光显示装置及其制造方法		
公开(公告)号	JP2006331920A	公开(公告)日	2006-12-07
申请号	JP2005155615	申请日	2005-05-27
[标]申请(专利权)人(译)	富士胶片株式会社		
申请(专利权)人(译)	富士胶片控股株式会社		
[标]发明人	坂本義明 高橋俊朗		
发明人	坂本 義明 高橋 俊朗		
IPC分类号	H05B33/26 H05B33/10 H01L51/50 G09F9/30 H01L27/32 C23C14/04		
CPC分类号	H01L51/5212 H01L27/3244 H01L51/0021 H01L2251/5315		
FI分类号	H05B33/26.Z H05B33/10 H05B33/14.A G09F9/30.330.Z G09F9/30.365.Z C23C14/04.A G09F9/30.330 G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB06 3K007/AB17 3K007/BA06 3K007/CB04 3K007/DB03 3K007/FA01 4K029/CA01 4K029/HA01 4K029/HA03 4K029/HA04 5C094/AA04 5C094/AA21 5C094/AA55 5C094/BA27 5C094/CA19 5C094/DA13 5C094/EA07 5C094/EA10 5C094/FB01 5C094/FB12 5C094/JA20 3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC36 3K107/DD03 3K107/DD37 3K107/FF15 3K107/GG04 3K107/GG33		
代理人(译)	中岛敦 福田浩		
外部链接	Espacenet		

摘要(译)

提供一种气相沉积掩模，有机电致发光显示装置及其制造方法，以抑制由于辅助布线和公共电极的连接结构经由通孔而导致的非像素开口部分的面积，从而增大开口率。在有机电致发光层5与第二电极6之间或在第二电极6上设置有布置在发光像素之间并电连接到第二电极6的布线7。

[选型图]图1

