

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-164641
(P2011-164641A)

(43) 公開日 平成23年8月25日(2011.8.25)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 641D	5C380
	G09G 3/20 611J	
	H05B 33/14 A	

審査請求 未請求 請求項の数 15 O L (全 33 頁)

(21) 出願番号 特願2011-83207 (P2011-83207)
 (22) 出願日 平成23年4月4日(2011.4.4)
 (62) 分割の表示 特願2010-513522 (P2010-513522) の分割
 原出願日 平成21年10月6日(2009.10.6)
 (31) 優先権主張番号 特願2008-261029 (P2008-261029)
 (32) 優先日 平成20年10月7日(2008.10.7)
 (33) 優先権主張国 日本国(JP)

(71) 出願人 000005821
 パナソニック株式会社
 大阪府門真市大字門真1006番地
 (74) 代理人 100109210
 弁理士 新居 広守
 (72) 発明者 小野 晋也
 大阪府門真市大字門真1006番地 パナソニック株式会社内
 Fターム(参考) 3K107 AA01 BB01 CC31 CC45 EE03
 HH05
 5C080 AA06 BB05 DD03 DD05 DD10
 DD23 DD28 EE29 FF03 FF11
 GG08 GG12 GG17 HH09 JJ02
 JJ03 JJ04 JJ07 KK43

最終頁に続く

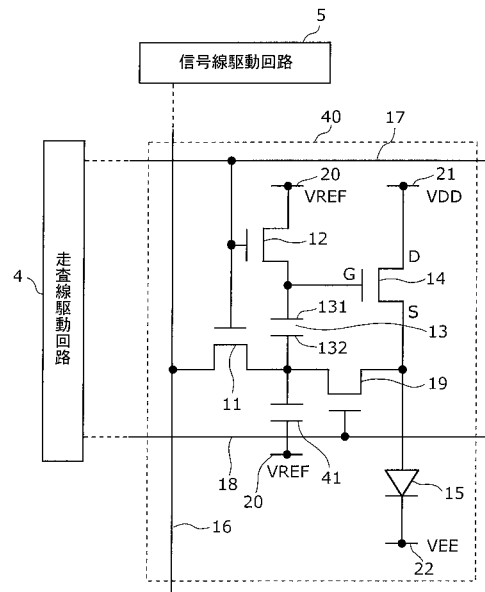
(54) 【発明の名称】 画像表示装置およびその制御方法

(57) 【要約】

【課題】簡単な画素回路でn型駆動TFTのゲート-ソース間電圧を保持する静電容量の両端電極に正確な電位を記録できる画像表示装置を提供する。

【解決手段】マトリクス状に配置された複数の発光画素40のそれぞれは、有機EL素子15と、静電保持容量13と、ゲートが電極131に接続されソースが有機EL素子15のアノードに接続された駆動トランジスタ14と、駆動トランジスタ14のソースと電極132とを導通させることにより静電保持容量13に保持された電荷に対応した電圧を駆動トランジスタ14のゲート-ソース間に印加するスイッチングトランジスタ19と、参照電源線20と電極131との導通及び非導通を切り換えるスイッチングトランジスタ12と、信号線16と電極132との導通及び非導通を切り換えるスイッチングトランジスタ11とを備える。

【選択図】 図8



【特許請求の範囲】

【請求項 1】

発光素子と、
 電圧を保持する第 1 コンデンサと、
 ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、
 第 1 電極が前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、
 前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、
 前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、
 前記第 1 コンデンサの第 1 電極の電圧値を規定する参照電圧を供給する第 3 電源線と、
 前記第 2 コンデンサの第 2 電極の電圧値を規定する第 2 参照電圧を供給する第 4 電源線と、
 前記第 1 コンデンサの第 1 電極に前記参照電圧を設定するための第 1 スwitching 素子と、
 前記第 1 コンデンサの第 2 電極に信号電圧を供給するデータ線と、
 一方の端子が前記データ線に電氣的に接続され、他方の端子が前記第 1 コンデンサの第 2 電極に電氣的に接続され、前記データ線と前記第 1 コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スwitching 素子と、
 前記発光素子の第 1 電極と、前記第 1 コンデンサの第 2 電極とを接続するための第 3 スwitching 素子と、
 前記第 1 スwitching 素子、前記第 2 スwitching 素子及び前記第 3 スwitching 素子を制御する駆動回路と、を備える
 画像表示装置。

10

20

【請求項 2】

前記発光素子の第 1 電極はアノード電極であり、前記発光素子の第 2 電極はカソード電極であり、
 前記第 1 電源線の電圧は、前記第 2 電源線の電圧より高く、前記第 1 電源線から前記第 2 電源線に向けて電流が流れる
 請求項 1 に記載の画像表示装置。

30

【請求項 3】

前記第 1 スwitching 素子と前記駆動回路とを接続し、前記第 1 スwitching 素子を制御する信号を前記第 1 スwitching 素子に伝達する第 1 走査線と、
 前記第 2 スwitching 素子と前記駆動回路とを接続し、前記第 2 スwitching 素子を制御する信号を前記第 2 スwitching 素子に伝達する第 2 走査線と、
 前記第 3 スwitching 素子と前記駆動回路とを接続し、前記第 3 スwitching 素子を制御する信号を前記第 3 スwitching 素子に伝達する第 3 走査線とを備える
 請求項 1 又は請求項 2 に記載の画像表示装置。

【請求項 4】

前記第 1 走査線と前記第 2 走査線とは共通の走査線である
 請求項 3 に記載の画像表示装置。

40

【請求項 5】

前記第 3 電源線と前記第 4 電源線とは共通の電源線である
 請求項 1 に記載の画像表示装置。

【請求項 6】

前記第 3 電源線と前記第 4 電源線とは別個の電源線である
 請求項 1 に記載の画像表示装置。

【請求項 7】

発光素子と、
 電圧を保持する第 1 コンデンサと、

50

ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、

第 1 電極が前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、

前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、

前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、

前記第 1 コンデンサの第 2 電極の電圧値を規定する参照電圧を供給する第 3 電源線と、

前記第 2 コンデンサの第 2 電極の電圧値を規定する第 2 参照電圧を供給する第 4 電源線と、

前記第 1 コンデンサの第 2 電極に前記参照電圧を設定するための第 1 スwitchング素子と、 10

前記第 1 コンデンサの第 1 電極に信号電圧を供給するデータ線と、

一方の端子が前記データ線に電氣的に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に電氣的に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 2 スwitchング素子と、

前記発光素子の第 1 電極と、前記第 1 コンデンサの第 2 電極とを接続するための第 3 スwitchング素子と、

前記第 1 スwitchング素子、前記第 2 スwitchング素子及び前記第 3 スwitchング素子を制御する駆動回路と、を備える

画像表示装置。 20

【請求項 8】

前記発光素子の第 1 電極はアノード電極であり、前記発光素子の第 2 電極はカソード電極であり、

前記第 1 電源線の電圧は、前記第 2 電源線の電圧より高く、前記第 1 電源線から前記第 2 電源線に向けて電流が流れる

請求項 7 に記載の画像表示装置。

【請求項 9】

前記第 1 スwitchング素子と前記駆動回路とを接続し、前記第 1 スwitchング素子を制御する信号を前記第 1 スwitchング素子に伝達する第 1 走査線と、

前記第 2 スwitchング素子と前記駆動回路とを接続し、前記第 2 スwitchング素子を制御する信号を前記第 2 スwitchング素子に伝達する第 2 走査線と、 30

前記第 3 スwitchング素子と前記駆動回路とを接続し、前記第 3 スwitchング素子を制御する信号を前記第 3 スwitchング素子に伝達する第 3 走査線とを備える

請求項 7 又は請求項 8 に記載の画像表示装置。

【請求項 10】

前記第 1 走査線と前記第 2 走査線とは共通の走査線である

請求項 9 に記載の画像表示装置。

【請求項 11】

前記第 3 電源線と前記第 4 電源線とは共通の電源線である

請求項 7 に記載の画像表示装置。 40

【請求項 12】

前記第 3 電源線と前記第 4 電源線とは別個の電源線である

請求項 7 に記載の画像表示装置。

【請求項 13】

複数の画素部を有する画像表示装置であって、

前記複数の画素部の中の隣接する第 1 画素部と第 2 画素部とは、それぞれ、

発光素子と、

電圧を保持するコンデンサと、

ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記 50

発光素子に流すことにより前記発光素子を発光させる駆動素子と、
 第 1 電極が前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、
 前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、
 前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、
 前記第 1 コンデンサの第 1 電極の電圧値を規定する参照電圧を供給する第 3 電源線と、
 前記第 2 コンデンサの第 2 電極の電圧値を規定する第 2 参照電圧を供給する第 4 電源線
 と、
 前記第 1 コンデンサの第 1 電極に前記参照電圧を設定するための第 1 スイッチング素子
 と、
 前記第 1 コンデンサの第 2 電極に信号電圧を供給するデータ線と、 10
 一方の端子が前記データ線に電氣的に接続され、他方の端子が前記第 1 コンデンサの第
 2 電極に電氣的に接続され、前記データ線と前記第 1 コンデンサの第 2 電極との導通及び
 非導通を切り換える第 2 スイッチング素子と、
 前記発光素子の第 1 電極と前記第 1 コンデンサの第 2 電極とを接続するための第 3 スイ
 ッチング素子と、
 前記第 1 スイッチング素子を制御する信号を前記第 1 スイッチング素子に伝達する第 1
 走査線と、
 前記第 2 スイッチング素子を制御する信号を前記第 2 スイッチング素子に伝達する第 2
 走査線と、
 前記第 3 スイッチング素子を制御する信号を前記第 3 スイッチング素子に伝達する第 3 20
 走査線と、を備え、
 前記画像表示装置は、
 前記第 1 走査線を介して前記第 1 スイッチング素子に接続され、前記第 2 走査線を介し
 て前記第 2 スイッチング素子に接続され、前記第 3 走査線を介して前記第 3 スイッチング
 素子に接続され、前記第 1 スイッチング素子、前記第 2 スイッチング素子及び前記第 3 ス
 イッチング素子を制御する駆動回路を備え、
 前記第 1 画素部に含まれる前記第 1 走査線と、前記第 1 画素部に含まれる前記第 2 走査
 線と、前記第 2 画素部に含まれる前記第 3 走査線とは、前記駆動回路からの共通の走査線
 から分岐している 30
 画像表示装置。 30
【請求項 14】
 複数の画素部を有する画像表示装置であって、
 前記複数の画素部の中の隣接する第 1 画素部と第 2 画素部とは、それぞれ、
 発光素子と、
 電圧を保持するコンデンサと、
 ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の
 第 1 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記
 発光素子に流すことにより前記発光素子を発光させる駆動素子と、
 第 1 電極が前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、 40
 前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、 40
 前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、
 前記第 1 コンデンサの第 2 電極の電圧値を規定する参照電圧を供給する第 3 電源線と、
 前記第 2 コンデンサの第 2 電極の電圧値を規定する第 2 参照電圧を供給する第 4 電源線
 と、
 前記第 1 コンデンサの第 2 電極に前記参照電圧を設定するための第 1 スイッチング素子
 と、
 前記第 1 コンデンサの第 1 電極に信号電圧を供給するデータ線と、
 一方の端子が前記データ線に電氣的に接続され、他方の端子が前記第 1 コンデンサの第
 1 電極に電氣的に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び
 非導通を切り換える第 2 スイッチング素子と、 50

前記発光素子の第 1 電極と前記第 1 コンデンサの第 2 電極とを接続するための第 3 スイッチング素子と、

前記第 1 スイッチング素子を制御する信号を前記第 1 スイッチング素子に伝達する第 1 走査線と、

前記第 2 スイッチング素子を制御する信号を前記第 2 スイッチング素子に伝達する第 2 走査線と、

前記第 3 スイッチング素子を制御する信号を前記第 3 スイッチング素子に伝達する第 3 走査線と、を備え、

前記画像表示装置は、

前記第 1 走査線を介して前記第 1 スイッチング素子に接続され、前記第 2 走査線を介して前記第 2 スイッチング素子に接続され、前記第 3 走査線を介して前記第 3 スイッチング素子に接続され、前記第 1 スイッチング素子、前記第 2 スイッチング素子及び前記第 3 スイッチング素子を制御する駆動回路を備え、

前記第 1 画素部に含まれる前記第 1 走査線と、前記第 1 画素部に含まれる前記第 2 走査線と、前記第 2 画素部に含まれる前記第 3 走査線とは、前記駆動回路からの共通の走査線から分岐している

画像表示装置。

【請求項 15】

前記発光素子は、有機 EL 発光素子である

請求項 1～請求項 14 のうちいずれか 1 項に記載の画像表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像表示装置およびその制御方法に関し、特に電流駆動型の発光素子を用いた画像表示装置およびその制御方法に関する。

【背景技術】

【0002】

電流駆動型の発光素子を用いた画像表示装置として、有機エレクトロルミネッセンス (EL) 素子を用いた画像表示装置が知られている。この自発光する有機 EL 素子を用いた有機 EL 表示装置は、液晶表示装置に必要なバックライトが不要で装置の薄型化に最適である。また、視野角にも制限がないため、次世代の表示装置として実用化が期待されている。また、有機 EL 表示装置に用いられる有機 EL 素子は、各発光素子の輝度がそこに流れる電流値により制御される点で、液晶セルがそこに印加される電圧により制御されるのとは異なる。

【0003】

有機 EL 表示装置では、通常、画素を構成する有機 EL 素子がマトリクス状に配置される。複数の行電極 (走査線) と複数の列電極 (データ線) との交点に有機 EL 素子を設け、選択した行電極と複数の列電極との間にデータ信号に相当する電圧を印加するようにして有機 EL 素子を駆動するものをパッシブマトリクス型の有機 EL ディスプレイと呼ぶ。

【0004】

一方、複数の走査線と複数のデータ線との交点にスイッチング薄膜トランジスタ (TFT: Thin Film Transistor) を設け、このスイッチング TFT に駆動素子のゲートを接続し、選択した走査線を通じてこのスイッチング TFT をオンさせて信号線からデータ信号を駆動素子に入力する。この駆動素子によって有機 EL 素子を駆動するものをアクティブマトリクス型の有機 EL 表示装置と呼ぶ。

【0005】

アクティブマトリクス型の有機 EL 表示装置は、各行電極 (走査線) を選択している期間のみ、それに接続された有機 EL 素子が発光するパッシブマトリクス型の有機 EL 表示装置とは異なり、次の走査 (選択) まで有機 EL 素子を発光させることが可能であるため、走査線数が増大してもディスプレイの輝度減少を招くようなことはない。従って、アク

10

20

30

40

50

タイプマトリクス型の有機EL表示装置は、低電圧で駆動でき、低消費電力化が可能となる。

【0006】

特許文献1には、アクティブマトリクス型の有機EL表示装置における画素部の回路構成が開示されている。

【0007】

図16は、特許文献1に記載された従来の有機EL表示装置における画素部の回路構成図である。同図における画素部500は、カソードが負電源線（電圧値は V_{EE} ）に接続された有機EL素子505、ドレインが正電源線（電圧値は V_{DD} ）に接続されソースが有機EL素子505のアノードに接続されたn型薄膜トランジスタ（n型TFT）504、n型TFT504のゲート-ソース間に接続されn型TFT504のゲート電圧を保持する容量素子503、有機EL素子505の両端子間を略同電位とする第3スイッチング素子509、信号線506から映像信号を選択的にn型TFT504のゲートに印加する第1スイッチング素子501、及びn型TFT504のゲート電位を所定電位に初期化する第2スイッチング素子502という簡単な回路素子により構成される。以下、画素部500の発光動作を説明する。

10

【0008】

まず、第2スイッチング素子502を、第2走査線508から供給される走査信号によりオン状態とし、参照電源線から供給される所定の電圧 V_{REF} をn型TFT504のゲートに印加してn型TFT504のソース-ドレイン間電流が流れないようにn型TFT504を初期化する（S101）。

20

【0009】

次に、第2スイッチング素子502を、第2走査線508から供給される走査信号によりオフ状態とする（S102）。

【0010】

次に、第1スイッチング素子501を、第1走査線507から供給される走査信号によりオン状態とし、信号線506から供給される信号電圧をn型TFT504のゲートに印加する（S103）。このとき、第3スイッチング素子509のゲートには、第1走査線507が接続されており、第1スイッチング素子501の導通と同時に導通する。これによって有機EL素子505の端子間電圧に影響されずに、容量素子503には信号電圧に対応した電荷が蓄積される。また、第3スイッチング素子509が導通している間は有機EL素子505に電流が流れないので、有機EL素子505は発光しない。

30

【0011】

次に、第3スイッチング素子509を、第1走査線507から供給される走査信号によりオフ状態とし、容量素子503に蓄積された電荷に対応する信号電流をn型TFT504から有機EL素子505へ供給する（S104）。このとき、有機EL素子505が発光する。

【0012】

上述した一連の動作により、1フレーム期間において、信号線から供給される信号電圧に対応した輝度で有機EL素子505が発光することになる。

40

【先行技術文献】

【特許文献】

【0013】

【特許文献1】特開2005-4173号公報

【発明の概要】

【発明が解決しようとする課題】

【0014】

しかしながら、特許文献1に記載された従来の有機EL表示装置は、信号電圧をn型TFT504のゲートに記録した際（S103）に、n型TFT504がオン状態となり、第3スイッチング素子509を介して負電源線に電流が流れ込んでしまう。この電流が、

50

第3スイッチング素子509及び負電源線の抵抗成分に流れることにより、n型TF T 504のソース電位が変動してしまう。つまり、容量素子503に保持すべき電圧が変動してしまう。

【0015】

上述したように、アモルファスSiに代表されるn型TF Tによってソース接地動作する画素回路を構成する場合、駆動n型TF Tのゲート-ソース間の電圧を保持する機能を有する容量素子の両端電極に、正確な電位を記録することが困難となる。よって、信号電圧に対応した正確な信号電流が流れないため発光素子が正確に発光せず、結果的には映像信号を反映した高精度な画像表示がなされない。

【0016】

上記課題に鑑み、本発明は、簡単な画素回路で、n型駆動TF Tのゲート-ソース間の電圧を保持する静電保持容量の両端電極に、信号電圧に対応した正確な電位を記録することができる発光画素を有する画像表示装置を提供することを目的とする。

【課題を解決するための手段】

【0017】

上記目的を達成するために、本発明の一態様に係る画像表示装置は、発光素子と、電圧を保持する第1コンデンサと、ゲート電極が前記第1コンデンサの第1電極に接続され、ソース電極が前記発光素子の第1電極に接続され、前記第1コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、第1電極が前記第1コンデンサの第2電極に接続された第2コンデンサと、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に電氣的に接続された第2電源線と、前記第1コンデンサの第1電極の電圧値を規定する参照電圧を供給する第3電源線と、前記第2コンデンサの第2電極の電圧値を規定する第2参照電圧を供給する第4電源線と、前記第1コンデンサの第1電極に前記参照電圧を設定するための第1スイッチング素子と、前記第1コンデンサの第2電極に信号電圧を供給するデータ線と、一方の端子が前記データ線に電氣的に接続され、他方の端子が前記第1コンデンサの第2電極に電氣的に接続され、前記データ線と前記第1コンデンサの第2電極との導通及び非導通を切り換える第2スイッチング素子と、前記発光素子の第1電極と、前記第1コンデンサの第2電極とを接続するための第3スイッチング素子と、前記第1スイッチング素子、前記第2スイッチング素子及び前記第3スイッチング素子を制御する駆動回路と、を備えることを特徴とする。

【発明の効果】

【0018】

本発明の画像表示装置およびその制御方法によれば、駆動n型TF Tに流れる電流は常に発光素子経路のみとなるので、参照電源線及び信号線には流れない。よって、駆動n型TF Tのゲート-ソース間の電圧を保持する機能を有する容量素子の両端電極に、正確な電位を記録することができ、映像信号を反映した高精度な画像表示をすることが可能となる。

【図面の簡単な説明】

【0019】

【図1】図1は、本発明の画像表示装置の電氣的な構成を示すブロック図である。

【図2】図2は、本発明の実施の形態1に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。

【図3A】図3Aは、本発明の実施の形態1及び2に係る画像表示装置の制御方法の動作タイミングチャートである。

【図3B】図3Bは、本発明の実施の形態1及び2に係る画像表示装置の制御方法の変形例を示す動作タイミングチャートである。

【図4】図4は、本発明の実施の形態1に係る画像表示装置の動作フローチャートである。

【図5A】図5Aは、本発明の実施の形態1に係る画像表示装置の信号電圧書き込み時に

10

20

30

40

50

おける画素回路の導通状態を表す図である。

【図 5 B】図 5 B は、本発明の実施の形態 1 に係る画像表示装置の発光時における画素回路の導通状態を表す図である。

【図 6】図 6 は、本発明の実施の形態 2 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。

【図 7】図 7 は、本発明の実施の形態 2 に係る画像表示装置の動作フローチャートである。

【図 8】図 8 は、本発明の実施の形態 3 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。

【図 9】図 9 は、本発明の実施の形態 3 に係る画像表示装置の制御方法の動作タイミングチャートである。

【図 10】図 10 は、本発明の実施の形態 3 に係る画像表示装置の動作フローチャートである。

【図 11】図 11 は、本発明の実施の形態 3 に係る表示部における発光画素の変形例を示す回路構成及びその周辺回路との接続を示す図である。

【図 12】図 12 は、本発明の実施の形態 3 に係る画像表示装置における発光画素の制御方法の変形例を示す動作タイミングチャートである。

【図 13】図 13 は、本発明の実施の形態 3 に係る画像表示装置の発光画素の変形例を示す動作フローチャートである。

【図 14】図 14 は、本発明の実施の形態 2 及び 3 を組み合わせた発光画素の回路構成及びその周辺回路との接続を示す図である。

【図 15】図 15 は、本発明の画像表示装置を内蔵した薄型フラット TV の外観図である。

【図 16】図 16 は、特許文献 1 に記載された従来有機 EL 表示装置における画素部の回路構成図である。

【発明を実施するための形態】

【0020】

本発明に係る画像表示装置の一態様は、発光素子と、電圧を保持するコンデンサと、ゲート電極が前記コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極に接続され、前記コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、前記コンデンサの第 1 電極の電圧値を規定する参照電圧を供給する第 3 電源線と、前記コンデンサの第 1 電極に前記参照電圧を設定するための第 1 スイッチング素子と、前記コンデンサの第 2 電極に信号電圧を供給するデータ線と、一方の端子が前記データ線に電氣的に接続され、他方の端子が前記コンデンサの第 2 電極に電氣的に接続され、前記データ線と前記コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スイッチング素子と、前記発光素子の第 1 電極と、前記コンデンサの第 2 電極とを接続するための第 3 スイッチング素子と、前記第 1 スイッチング素子、前記第 2 スイッチング素子及び前記第 3 スイッチング素子を制御する駆動回路とを備え、前記駆動回路は、前記第 3 スイッチング素子を OFF している間に、前記第 1 スイッチング素子及び前記第 2 スイッチング素子を ON して前記信号電圧に対応する電圧を前記コンデンサに保持させ、前記信号電圧に対応する電圧が前記コンデンサに保持された後、前記第 1 スイッチング素子及び前記第 2 スイッチング素子を OFF して前記第 3 スイッチング素子を ON するものである。

【0021】

本態様によると、前記発光素子の第 1 電極と、前記コンデンサの第 2 電極及び前記第 2 スイッチング素子の間のノードと、を接続する第 3 スイッチング素子を設け、前記第 3 スイッチング素子を OFF している間に、前記信号電圧に対応する電圧を前記コンデンサに保持させ、前記信号電圧に対応する電圧が前記コンデンサに保持された後に、前記第 3 スイッチング素子を ON するものである。これにより、駆動素子のソース電極と前記コンデ

10

20

30

40

50

ンサの第2電極とを非接続とした状態で信号電圧に対応する電圧を前記コンデンサに設定できる。即ち、前記信号電圧に対応する電圧が前記コンデンサに保持されるのを完了する前に、前記駆動トランジスタのソース電極から前記コンデンサに電流が流れ込むのを防止できる。そのため、前記信号電圧に対応する電圧を前記コンデンサに正確に保持できるので、前記コンデンサに保持すべき電圧が変動して、映像信号を反映した発光量にて前記発光素子が正確に発光しないことを防止できる。その結果、映像信号を反映して発光量にて前記発光素子を正確に発光させ、映像信号を反映した高精度な画像表示を実現できる。

【0022】

また、本発明に係る画像表示装置の一態様は、さらに、第2参照電圧を供給する第4電源線と、前記コンデンサの第2電極と前記第4電源線との間に設けられた第2コンデンサとを備え、前記第2コンデンサは、前記第3スイッチング素子がONしている間に前記駆動素子のソース電位を記憶するものである。

10

【0023】

本態様によると、前記コンデンサの第2電極と前記第4電源線との間に第2コンデンサを設け、前記第3スイッチング素子がONしている間に前記駆動素子のソース電位を前記第2コンデンサに記憶させる。これにより、前記第2コンデンサには定常状態における駆動素子のソース電位を記憶させ、その後前記第3スイッチング素子をOFFにしても、前記コンデンサの第2電極の電位が確定するので、前記駆動素子のゲート電圧が確定される。また、前記駆動素子のソース電位は定常状態にあるので、前記第2コンデンサは前記駆動素子のゲート-ソース間電圧を安定させることになる。

20

【0024】

また、本発明に係る画像表示装置の一態様は、前記発光素子の第1電極はアノード電極であり、前記発光素子の第2電極はカソード電極であり、前記第1電源線の電圧は、前記第2電源線の電圧より高く、前記第1電源線から前記第2電源線に向けて電流が流れるものである。

【0025】

本態様によると、前記駆動素子をN型トランジスタで構成している。

【0026】

また、本発明に係る画像表示装置の一態様は、前記第1スイッチング素子と前記駆動回路とを接続し、前記第1スイッチング素子を制御する信号を前記第1スイッチング素子に伝達する第1走査線と、前記第2スイッチング素子と前記駆動回路とを接続し、前記第2スイッチング素子を制御する信号を前記第2スイッチング素子に伝達する第2走査線と、前記第3スイッチング素子と前記駆動回路とを接続し、前記第3スイッチング素子を制御する信号を前記第3スイッチング素子に伝達する第3走査線とを備えるものである。

30

【0027】

本態様によると、前記第1スイッチング素子と前記駆動回路とを接続し前記駆動回路が前記第1スイッチング素子を制御するのに用いる第1走査線と、前記第2スイッチング素子と前記駆動回路とを接続し前記駆動回路が前記第1スイッチング素子を制御するのに用いる第2走査線と、前記第3スイッチング素子と前記駆動回路とを接続し前記駆動回路が前記第1スイッチング素子を制御するのに用いる第3走査線と、を設けてもよい。

40

【0028】

また、本発明に係る画像表示装置の一態様は、前記第1走査線と前記第2走査線とは共通の走査線である。

【0029】

本態様によると、前記第1走査線と前記第2走査線とを共通の走査線としてもよい。この場合、スイッチング素子を制御する走査線の本数を削減できるので、回路構成を簡素化できる。

【0030】

また、本発明に係る画像表示装置の一態様は、前記第3電源線と前記第4電源線とは共通の電源線である。

50

【0031】

本態様によると、前記第3電源線と前記第4電源線とは共通の電源線であってもよい。

【0032】

また、本発明に係る画像表示装置の一態様は、前記第3電源線と前記第4電源線とは別個の電源線である。

【0033】

本態様によると、前記第3電源線と前記第4電源線とは別個の電源線であってもよい。この場合、前記コンデンサの電圧調整と、前記第2コンデンサの電圧調整とが独立になされるので、回路調整の自由度が向上する。

【0034】

また、本発明に係る画像表示装置の一態様は、発光素子と、電圧を保持するコンデンサと、ゲート電極が前記コンデンサの第1電極に接続され、ソース電極が前記発光素子の第1電極に接続され、前記コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に電氣的に接続された第2電源線と、前記コンデンサの第2電極の電圧値を規定する参照電圧を供給する第3電源線と、前記コンデンサの第2電極に前記参照電圧を設定するための第1スイッチング素子と、前記コンデンサの第1電極に信号電圧を供給するデータ線と、一方の端子が前記データ線に電氣的に接続され、他方の端子が前記コンデンサの第1電極に電氣的に接続され、前記データ線と前記コンデンサの第1電極との導通及び非導通を切り換える第2スイッチング素子と、前記発光素子の第1電極と、前記コンデンサの第2電極とを接続するための第3スイッチング素子と、前記第1スイッチング素子、前記第2スイッチング素子及び前記第3スイッチング素子を制御する駆動回路とを備え、前記駆動回路は、前記第3スイッチング素子をOFFしている間に、前記第1スイッチング素子及び前記第2スイッチング素子をONして前記信号電圧に対応する電圧を前記コンデンサに保持させ、前記信号電圧に対応する電圧が前記コンデンサに保持された後、前記第1スイッチング素子及び前記第2スイッチング素子をOFFして前記第3スイッチング素子をONするものである。

【0035】

本態様によると、前記発光素子の第1電極と、前記コンデンサの第2電極及び前記第1スイッチング素子の間のノードと、を接続する第3スイッチング素子を設け、前記第3スイッチング素子をOFFしている間に、前記信号電圧に対応する電圧を前記コンデンサに保持させ、前記信号電圧に対応する電圧が前記コンデンサに保持された後に、前記第3スイッチング素子をONするものである。これにより、駆動素子のソース電極と前記コンデンサの第2電極とを非接続とした状態で前記コンデンサに電圧を設定できる。即ち、前記信号電圧に対応する電圧が前記コンデンサに保持されるのを完了する前に、前記駆動トランジスタのソース電極から前記コンデンサに電流が流れ込むのを防止できる。そのため、前記信号電圧に対応する電圧を前記コンデンサに正確に保持できるので、前記コンデンサに保持すべき電圧が変動して、映像信号を反映して前記発光素子が発光量にて正確に発光しないことを防止できる。その結果、映像信号を反映して発光量にて前記発光素子を正確に発光させ、映像信号を反映した高精度な画像表示を実現できる。

【0036】

また、本発明に係る画像表示装置の一態様は、さらに、第2参照電圧を供給する第4電源線と、前記コンデンサの第2電極と前記第4電源線との間に設けられた第2コンデンサとを備え、前記第2コンデンサは、前記第3スイッチング素子がONしている間に前記駆動素子のソース電位を記憶するものである。

【0037】

本態様によると、前記コンデンサの第2電極と前記第4電源線との間に第2コンデンサを設け、前記第3スイッチング素子がONしている間に前記駆動素子のソース電位を前記第2コンデンサに記憶させる。これにより、前記第2コンデンサには定常状態における駆動素子のソース電位を記憶させ、その後前記第3スイッチング素子をOFFにしても、

10

20

30

40

50

前記コンデンサの第2電極の電位が確定するので、前記駆動素子のゲート電圧が確定される。また、前記駆動素子のソース電圧は定常状態にあるので、前記第2コンデンサは前記駆動素子のゲート-ソース間電圧を安定させることになる。

【0038】

また、本発明に係る画像表示装置の一態様は、前記発光素子の第1電極はアノード電極であり、前記発光素子の第2電極はカソード電極であり、前記第1電源線の電圧は、前記第2電源線の電圧より高く、前記第1電源線から前記第2電源線に向けて電流が流れるものである。

【0039】

本態様によると、前記駆動素子をN型トランジスタで構成している。

10

【0040】

また、本発明に係る画像表示装置の一態様は、前記第1スイッチング素子と前記駆動回路とを接続し、前記第1スイッチング素子を制御する信号を前記第1スイッチング素子に伝達する第1走査線と、前記第2スイッチング素子と前記駆動回路とを接続し、前記第2スイッチング素子を制御する信号を前記第2スイッチング素子に伝達する第2走査線と、前記第3スイッチング素子と前記駆動回路とを接続し、前記第3スイッチング素子を制御する信号を前記第3スイッチング素子に伝達する第3走査線とを備えるものである。

【0041】

本態様によると、前記第1スイッチング素子と前記駆動回路とを接続し前記駆動回路が前記第1スイッチング素子を制御するのに用いる第1走査線と、前記第2スイッチング素子と前記駆動回路とを接続し前記駆動回路が前記第1スイッチング素子を制御するのに用いる第2走査線と、前記第3スイッチング素子と前記駆動回路とを接続し前記駆動回路が前記第1スイッチング素子を制御するのに用いる第3走査線と、を設けてもよい。

20

【0042】

また、本発明に係る画像表示装置の一態様は、前記第1走査線と前記第2走査線とは共通の走査線である。

【0043】

本態様によると、前記第1走査線と前記第2走査線とを共通の走査線としてもよい。この場合、スイッチング素子を制御する走査線の本数を削減できるので、回路構成を簡素化できる。

30

【0044】

また、本発明に係る画像表示装置の一態様は、前記第3電源線と前記第4電源線とは共通の電源線である。

【0045】

本態様によると、前記第3電源線と前記第4電源線とは共通の電源線であってもよい。

【0046】

また、本発明に係る画像表示装置の一態様は、前記第3電源線と前記第4電源線とは別個の電源線である。

【0047】

本態様によると、前記第3電源線と前記第4電源線とは別個の電源線であってもよい。この場合、前記コンデンサの電圧調整と、前記第2コンデンサの電圧調整とが独立になされるので、回路調整の自由度が向上する。

40

【0048】

また、本発明に係る画像表示装置の一態様は、複数の画素部を有する画像表示装置であって、前記複数の画素部の中の隣接する第1画素部と第2画素部とは、それぞれ、発光素子と、電圧を保持するコンデンサと、ゲート電極が前記コンデンサの第1電極に接続され、ソース電極が前記発光素子の第1電極に接続され、前記コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に電氣的に接続された第2電源線と、前記コンデンサの第1電極の電圧値を規定

50

する参照電圧を供給する第3電源線と、前記コンデンサの第1電極に前記参照電圧を設定するための第1スイッチング素子と、前記コンデンサの第2電極に信号電圧を供給するデータ線と、一方の端子が前記データ線に電氣的に接続され、他方の端子が前記コンデンサの第2電極に電氣的に接続され、前記データ線と前記コンデンサの第2電極との導通及び非導通を切り換える第2スイッチング素子と、前記発光素子の第1電極と前記コンデンサの第2電極とを接続するための第3スイッチング素子と、前記第1スイッチング素子を制御する信号を前記第1スイッチング素子に伝達する第1走査線と、前記第2スイッチング素子を制御する信号を前記第2スイッチング素子に伝達する第2走査線と、前記第3スイッチング素子を制御する信号を前記第3スイッチング素子に伝達する第3走査線とを備え、前記画像表示装置は、前記第1走査線を介して前記第1スイッチング素子に接続され、前記第2走査線を介して前記第2スイッチング素子に接続され、前記第3走査線を介して前記第3スイッチング素子に接続され、前記第1スイッチング素子、前記第2スイッチング素子及び前記第3スイッチング素子を制御する駆動回路を備え、前記駆動回路は、前記第3スイッチング素子をOFFしている間に、前記第1スイッチング素子及び前記第2スイッチング素子をONして前記信号電圧に対応する電圧を前記コンデンサに保持させ、前記信号電圧に対応する電圧が前記コンデンサに保持された後、前記第1スイッチング素子及び前記第2スイッチング素子をOFFして前記第3スイッチング素子をONし、前記第1画素部に含まれる前記第1走査線と、前記第1画素部に含まれる前記第2走査線と、前記第2画素部に含まれる前記第3走査線とは、前記駆動回路からの共通の走査線から分岐している。

10

20

【0049】

本態様によると、隣接する画素部間で走査線を共用することにより、スイッチング素子を制御する走査線の本数を削減できるので、画像表示装置としての回路構成を簡略化でき、また、前記走査線を介してスイッチング素子を制御する駆動回路を簡素化できる。

【0050】

また、本発明に係る画像表示装置の一態様は、さらに、第2参照電圧を供給する第4電源線と、前記コンデンサの第2電極と前記第4電源線との間に設けられた第2コンデンサとを備え、前記第2コンデンサは、前記第3スイッチング素子がONしている間に前記駆動素子のソース電位を記憶するものである。

【0051】

本態様によると、前記コンデンサの第2電極と前記第4電源線との間に第2コンデンサを設け、前記第3スイッチング素子がONしている間に前記駆動素子のソース電位を前記第2コンデンサに記憶させる。これにより、前記第2コンデンサには定常状態における駆動素子のソース電位を記憶させ、その後前記第3スイッチング素子をOFFにしても、前記コンデンサの第2電極の電位が確定するので、前記駆動素子のゲート電圧が確定される。また、前記駆動素子のソース電圧は定常状態にあるので、前記第2コンデンサは前記駆動素子のゲート-ソース間電圧を安定させることになる。

30

【0052】

また、本発明に係る画像表示装置の一態様は、前記発光素子は、有機EL発光素子である。

40

【0053】

本態様によると、前記発光素子を有機EL発光素子としてもよい。

【0054】

また、本発明の画像表示装置の制御方法の一態様は、発光素子と、電圧を保持するコンデンサと、ゲート電極が前記コンデンサの第1電極に接続され、ソース電極が前記発光素子の第1電極に接続され、前記コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、第1電極が前記コンデンサの第2電極に接続された第2コンデンサと、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に電氣的に接続された第2電源線と、前記コンデンサの第1電極の電圧値を規定する参照電圧を供給する第3電源線と、前記

50

第2コンデンサの第2電極の電圧値を規定する第2参照電圧を供給する第4電源線と、前記コンデンサの第1電極に前記参照電圧を設定するための第1スイッチング素子と、前記コンデンサの第2電極に信号電圧を供給するデータ線と、一方の端子が前記データ線に電氣的に接続され、他方の端子が前記コンデンサの第2電極に電氣的に接続され、前記データ線と前記コンデンサの第2電極との導通及び非導通を切り換える第2スイッチング素子と、前記発光素子の第1電極と前記コンデンサの第2電極とを接続するための第3スイッチング素子とを備えた画像表示装置の制御方法であって、前記第3スイッチング素子をOFFしている間に、前記第1スイッチング素子及び前記第2スイッチング素子をONして前記信号電圧に対応する電圧を前記コンデンサに保持させる第1ステップと、前記信号電圧に対応する電圧が前記コンデンサに保持された後、前記第1スイッチング素子及び前記第2スイッチング素子をOFFして前記第3スイッチング素子をONさせる第2ステップと、前記第3スイッチング素子がONしている間に、前記第2コンデンサに前記駆動素子のソース電位を保持させる第3ステップと、を含むものである。

10

【0055】

また、本発明の画像表示装置の制御方法の一態様は、発光素子と、電圧を保持するコンデンサと、ゲート電極が前記コンデンサの第1電極に接続され、ソース電極が前記発光素子の第1電極に接続され、前記コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、第1電極が前記コンデンサの第2電極に接続された第2コンデンサと、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に電氣的に接続された第2電源線と、前記コンデンサの第2電極の電圧値を規定する参照電圧を供給する第3電源線と、前記第2コンデンサの第2電極の電圧値を規定する第2参照電圧を供給する第4電源線と、前記コンデンサの第2電極に前記参照電圧を設定するための第1スイッチング素子と、前記コンデンサの第1電極に信号電圧を供給するデータ線と、一方の端子が前記データ線に電氣的に接続され、他方の端子が前記コンデンサの第1電極に電氣的に接続され、前記データ線と前記コンデンサの第1電極との導通及び非導通を切り換える第2スイッチング素子と、前記発光素子の第1電極と、前記コンデンサの第2電極とを接続するための第3スイッチング素子とを備えた画像表示装置の制御方法であって、前記第3スイッチング素子をOFFしている間に、前記第1スイッチング素子及び前記第2スイッチング素子をONして前記信号電圧に対応する電圧を前記コンデンサに保持させる第1ステップと、前記信号電圧に対応する電圧が前記コンデンサに保持された後、前記第1スイッチング素子及び前記第2スイッチング素子をOFFして前記第3スイッチング素子をONさせる第2ステップと、前記第3スイッチング素子がONしている間に、前記第2コンデンサに前記駆動素子のソース電位を保持させる第3ステップと、を含むものである。

20

30

【0056】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付して、その重複する説明を省略する。

【0057】

(実施の形態1)

本実施の形態における画像表示装置は、マトリクス状に配置された複数の発光画素を備え、各発光画素は、発光素子と、コンデンサと、ゲートが当該コンデンサの第1電極に接続されソースが発光素子に接続された駆動素子と、当該駆動素子のソースと当該コンデンサの第2電極との導通及び非導通を切り換える第3スイッチング素子と、参照電源線と当該コンデンサの第1電極との導通及び非導通を切り換える第1スイッチング素子と、データ線と当該コンデンサの第2電極との導通及び非導通を切り換える第2スイッチング素子とを備える。以上の構成により、上記コンデンサの両端電極に、信号電圧に対応した正確な電位を記録することが可能となる。よって、映像信号を反映した高精度な画像表示をすることが可能となる。

40

【0058】

以下、本発明の実施の形態について、図面を参照しながら説明する。

50

【 0 0 5 9 】

図 1 は、本発明の画像表示装置の電気的な構成を示すブロック図である。同図における画像表示装置 1 は、制御回路 2 と、メモリ 3 と、走査線駆動回路 4 と、信号線駆動回路 5 と、表示部 6 とを備える。

【 0 0 6 0 】

また、図 2 は、本発明の実施の形態 1 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。同図における発光画素 10 は、スイッチングトランジスタ 11、12 及び 19 と、静電保持容量 13 と、駆動トランジスタ 14 と、有機 EL 素子 15 と、信号線 16 と、走査線 17 及び 18 と、参照電源線 20 と、正電源線 21 と、負電源線 22 とを備える。また、周辺回路は、走査線駆動回路 4 と、信号線駆動回路 5 とを備える。

10

【 0 0 6 1 】

図 1 及び図 2 に記載された構成要素について、以下、その接続関係および機能を説明する。

【 0 0 6 2 】

制御回路 2 は、走査線駆動回路 4、信号線駆動回路 5、及びメモリ 3 の制御を行う機能を有する。メモリ 3 には、各発光画素の補正データなどが記憶されており、制御回路 2 は、メモリ 3 に書き込まれた補正データを読み出し、外部から入力された映像信号を、その補正データに基づいて補正して、信号線駆動回路 5 へと出力する。

【 0 0 6 3 】

走査線駆動回路 4 は、走査線 17 及び 18 に接続されており、走査線 17 及び 18 に走査信号を出力することにより、発光画素 10 の有するスイッチングトランジスタ 11、12 及び 19 の導通・非導通を制御する機能を有する駆動回路である。

20

【 0 0 6 4 】

信号線駆動回路 5 は、信号線 16 に接続されており、映像信号に基づいた信号電圧を発光画素 10 へ出力する機能を有する駆動回路である。

【 0 0 6 5 】

表示部 6 は、複数の発光画素 10 を備え、外部から画像表示装置 1 へ入力された映像信号に基づいて画像を表示する。

【 0 0 6 6 】

スイッチングトランジスタ 11 は、ゲートが第 2 走査線である走査線 17 に接続され、ソース及びドレインの一方がデータ線である信号線 16 に接続され、ソース及びドレインの他方が静電保持容量 13 の第 2 電極である電極 132 に接続された第 2 スwitching 素子である。スイッチングトランジスタ 11 は、信号線 16 の信号電圧を静電保持容量 13 の電極 132 に印加するタイミングを決定する機能を有する。

30

【 0 0 6 7 】

スイッチングトランジスタ 12 は、ゲートが第 1 走査線である走査線 17 に接続され、ソース及びドレインの一方が第 1 参照電源線である参照電源線 20 に接続され、ソース及びドレインの他方が静電保持容量 13 の第 1 電極である電極 131 に接続された第 1 スwitching 素子である。スイッチングトランジスタ 12 は、参照電源線 20 の参照電圧 V_{REF} を静電保持容量 13 の電極 131 に印加するタイミングを決定する機能を有する。スイッチングトランジスタ 11 及び 12 は、例えば、 n 型の薄膜トランジスタ (n 型 TFT) で構成される。

40

【 0 0 6 8 】

なお、前記第 1 走査線及び前記第 2 走査線を共通の走査線 17 とすることで、スイッチングトランジスタを制御する走査線の本数を削減できるので、回路構成を簡素化できる。

【 0 0 6 9 】

静電保持容量 13 は、第 1 電極である電極 131 が駆動トランジスタ 14 のゲートに接続され、第 2 電極である電極 132 がスイッチングトランジスタ 19 を介して駆動トランジスタ 14 のソースに接続されたコンデンサである。静電保持容量 13 は、信号線 16 か

50

ら供給された信号電圧に対応した電圧を保持し、例えば、スイッチングトランジスタ 1 1 及び 1 2 がオフ状態となった後に、駆動トランジスタ 1 4 のゲート・ソース電極間電位を安定的に保持し、駆動トランジスタ 1 4 から有機 E L 素子 1 5 へ供給する電流を安定化する機能を有する。

【 0 0 7 0 】

駆動トランジスタ 1 4 は、ドレインが第 2 電源線である正電源線 2 1 に接続され、ソースが有機 E L 素子 1 5 のアノードに接続された駆動素子である。駆動トランジスタ 1 4 は、ゲート・ソース間に印加された信号電圧に対応した電圧を、当該信号電圧に対応したドレイン電流に変換する。そして、このドレイン電流を信号電流として有機 E L 素子 1 5 に供給する。駆動トランジスタ 1 4 は、例えば、n 型の薄膜トランジスタ (n 型 T F T) で構成される。

10

【 0 0 7 1 】

有機 E L 素子 1 5 は、カソードが第 2 電源線である負電源線 2 2 に接続された発光素子であり、駆動トランジスタ 1 4 により上記信号電流が流れることにより発光する。

【 0 0 7 2 】

スイッチングトランジスタ 1 9 は、ゲートが第 3 走査線である走査線 1 8 に接続され、ソース及びドレインの一方が駆動トランジスタ 1 4 のソースに接続され、ソース及びドレインの他方が静電保持容量 1 3 の電極 1 3 2 に接続された第 3 スwitching 素子である。スイッチングトランジスタ 1 9 は、静電保持容量 1 3 に保持された電位を駆動トランジスタ 1 4 のゲート・ソース電極間に印加するタイミングを決定する機能を有する。スイッチングトランジスタ 1 9 は、例えば、n 型の薄膜トランジスタ (n 型 T F T) で構成される。

20

【 0 0 7 3 】

信号線 1 6 は、信号線駆動回路 5 に接続され、発光画素 1 0 を含む画素列に属する各発光画素へ接続され、発光強度を決定する信号電圧を供給する機能を有する。

【 0 0 7 4 】

また、画像表示装置 1 は、画素列数分の信号線 1 6 を備える。

【 0 0 7 5 】

走査線 1 7 は、第 1 走査線及び第 2 走査線であり、走査線駆動回路 4 に接続され、発光画素 1 0 を含む画素行に属する各発光画素に接続されている。これにより、走査線 1 7 は、発光画素 1 0 を含む画素行に属する各発光画素へ上記信号電圧を書き込むタイミングを供給する機能、及び当該発光画素の有する駆動トランジスタ 1 4 のゲートに参照電圧 V_{REF} を印加するタイミングを供給する機能を有する。

30

【 0 0 7 6 】

走査線 1 8 は、第 3 走査線であり、走査線駆動回路 4 に接続されている。これにより、走査線 1 8 は、静電保持容量 1 3 の電極 1 3 2 の電位を駆動トランジスタ 1 4 のソースに印加するタイミングを供給する機能を有する。

【 0 0 7 7 】

また、画像表示装置 1 は、画素行数分の走査線 1 7 及び 1 8 を備える。

【 0 0 7 8 】

なお、図 1、図 2 には記載されていないが、参照電源線 2 0、第 1 電源線である正電源線 2 1 及び第 2 電源線である負電源線 2 2 は、それぞれ、他の発光画素にも接続されており電圧源に接続されている。

40

【 0 0 7 9 】

次に、本実施の形態に係る画像表示装置 1 の制御方法について図 3 A ~ 図 5 B を用いて説明する。

【 0 0 8 0 】

図 3 A は、本発明の実施の形態 1 に係る画像表示装置の制御方法の動作タイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線 1 7、走査線 1 8、及び信号線 1 6 に発生する電圧の波形図が示されている。また、

50

図 4 は、本発明の実施の形態 1 に係る画像表示装置の動作フローチャートである。

【0081】

まず、時刻 t_0 において、走査線駆動回路 4 は、走査線 18 の電圧レベルを HIGH から LOW に変化させ、スイッチングトランジスタ 19 をオフ状態とする。これにより、駆動トランジスタ 14 のソースと静電保持容量 13 の電極 132 とは非導通となる（図 4 の S11）。なお、本実施の形態において、例えば、走査線 18 の電圧レベルの HIGH は +20V、LOW は -10V に設定されている。

【0082】

次に、時刻 t_1 において、走査線駆動回路 4 は、走査線 17 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 11 及び 12 をオン状態とする。図 5 A は、本発明の実施の形態 1 に係る画像表示装置の信号電圧書き込み時における画素回路の導通状態を表す図である。同図に記載されているように、静電保持容量 13 の電極 131 には参照電源線 20 の参照電圧 VREF が印加され、電極 132 には信号線 16 より信号電圧 Vdata が印加される（図 4 の S12）。つまり、ステップ S12 では、発光画素 10 に印加すべき信号電圧に対応した電荷を静電保持容量 13 に保持させている。

10

【0083】

また、駆動トランジスタ 14 のソースと静電保持容量 13 の電極 132 とは、ステップ S11 の動作により非導通となっている。さらに、参照電源線 20 の参照電圧 VREF は、駆動トランジスタ 14 のゲートに印加されるが、駆動トランジスタ 14 がオフ状態となる電位に設定されている。よって、このとき、駆動トランジスタ 14 のソース - ドレイン電流は流れないので、有機 EL 素子 15 は発光しない。なお、本実施の形態において、例えば、走査線 17 の電圧レベルの HIGH は +20V、LOW は -10V に設定されている。また、VREF は 0V に、Vdata は -5V ~ 0V に設定されている。

20

【0084】

時刻 t_1 ~ 時刻 t_2 の期間、走査線 17 の電圧レベルが HIGH であるので、発光画素 10 の電極 132 には信号線 16 から信号電圧 Vdata が印加され、同様に、発光画素 10 を含む画素行に属する各発光画素に対し信号電圧が供給される。

【0085】

この期間において、参照電源線 20 には容量性負荷のみが接続されているので、定常電流による電圧降下は発生しない。またスイッチングトランジスタ 12 のドレイン - ソース間に発生する電位差は、静電保持容量 13 の充電が完了した際は 0V となる。信号線 16 とスイッチングトランジスタ 11 についても同様である。よって、静電保持容量 13 の電極 131 及び電極 132 には、それぞれ、信号電圧に対応した正確な電位 VREF 及び Vdata が書き込まれる。

30

【0086】

次に、時刻 t_2 において、走査線駆動回路 4 は、走査線 17 の電圧レベルを HIGH から LOW に変化させ、スイッチングトランジスタ 11 及び 12 をオフ状態とする。これにより、静電保持容量 13 の電極 131 と参照電源線 20 とは非導通となり、かつ、静電保持容量 13 の電極 132 と信号線 16 とは非導通となる（図 4 の S13）。

【0087】

次に、時刻 t_3 において、走査線駆動回路 4 は、走査線 18 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 19 をオン状態とする。図 5 B は、本発明の実施の形態 1 に係る画像表示装置の発光時における画素回路の導通状態を表す図である。同図に記載されているように、駆動トランジスタ 14 のソースと静電保持容量 13 の電極 132 とは導通する（図 4 の S14）。また、静電保持容量 13 の電極 131 は、参照電源線 20 と遮断され、電極 132 は信号線 16 と遮断されている。よって、駆動トランジスタ 14 のゲート電位はソース電位の変動と共に変化し、かつ、ゲート - ソース間には、静電保持容量 13 の両端電圧である（VREF - Vdata）が印加されるので、この（VREF - Vdata）に対応した信号電流が有機 EL 素子 15 に流れる。なお、本実施の形態において、例えば、駆動トランジスタ 14 のソース電位はスイッチングトラン

40

50

ジスタ19の導通により、0Vから10Vに変化する。また、正電源線の電圧VDDは+20V、負電源線の電圧VEEは0Vに設定されている。

【0088】

時刻t3～時刻t4の期間、ゲート-ソース間には、静電保持容量13の両端電圧である(VREF-Vdata)が印加され続け、上記信号電流が流れることにより有機EL素子15は発光を持続する。

【0089】

t0～t4の期間は、画像表示装置1の有する全発光画素の発光強度が更新される1フレーム期間に相当し、t4以降においてもt0～t4の期間の動作が繰り返される。

【0090】

図3Bは、本発明の実施の形態1に係る画像表示装置の制御方法の変形例を示す動作タイミングチャートである。

【0091】

まず、時刻t10において、走査線駆動回路4は、実施の形態1における図3Aに記載された時刻t0での動作と、図3Aに記載された時刻t1での動作とを同時に実行する(図4のS11とS12)。つまり、駆動トランジスタ14のソースと静電保持容量13の電極132とが非導通となり、同時に、静電保持容量13の電極131には参照電圧VREFが印加され、電極132には信号電圧Vdataが印加される。

【0092】

時刻t10～時刻t11の期間では、実施の形態1における図3Aに記載された時刻t1～時刻t2の期間と同様の状態が実現される。走査線17の電圧レベルがHIGHであるので、発光画素10の電極132には信号線16から信号電圧Vdataが印加され、同様に、発光画素10を含む画素行に属する各発光画素に対し信号電圧が供給される。

【0093】

この期間において、参照電源線20には容量性負荷のみが接続されているので、定常電流による電圧降下は発生しない。またスイッチングトランジスタ12のドレイン-ソース間に発生する電位差は、静電保持容量13の充電が完了した際は0Vとなる。信号線16とスイッチングトランジスタ11についても同様である。よって、静電保持容量13の電極131及び電極132には、それぞれ、信号電圧に対応した正確な電位VREF及びVdataが書き込まれる。

【0094】

次に、時刻t11において、走査線駆動回路4は、実施の形態1における図3Aに記載された時刻t2での動作と、図3Aに記載された時刻t3での動作とを同時に実行する(図4のS13とS14)。つまり、静電保持容量13の電極131と参照電源線20とは非導通となり、静電保持容量13の電極132と信号線16とは非導通となり、駆動トランジスタ14のソースと静電保持容量13の電極132とは導通する。このとき、駆動トランジスタ14のゲート-ソース間には、静電保持容量13の両端電圧である(VREF-Vdata)が印加されるので、この(VREF-Vdata)に対応した信号電流が有機EL素子15に流れる。

【0095】

時刻t11～時刻t12の期間、ゲート-ソース間には、静電保持容量13の両端電圧である(VREF-Vdata)が印加され続け、上記信号電流が流れることにより有機EL素子15は発光を持続する。

【0096】

t10～t12の期間は、画像表示装置1の全発光画素の発光強度が更新される1フレーム期間に相当し、t12以降においてもt10～t12の期間の動作が繰り返される。

【0097】

以上のように、本発明の実施の形態1に係る画像表示装置およびその制御方法によれば、駆動トランジスタに流れる電流は、常に発光素子経路のみとなるので、電源線及び信号線には定常電流は流れない。よって、駆動トランジスタのゲート-ソース間に印加すべき

10

20

30

40

50

電圧を保持する機能を有する静電保持容量の両端電極に、正確な電位を記録することができ、映像信号を反映した高精度な画像表示をすることが可能となる。

【0098】

なお、本実施の形態において、図3Aに記載された動作タイミングでは、走査線18の時刻t3及び時刻t4におけるタイミングを、走査線17のタイミングと独立に制御することにより、1フレーム期間内における発光時間、つまりDuty制御を任意に調整することができる。一方、図3Bに記載された動作タイミングでは、走査線17及び18は連動する。よって、走査線制御回路が簡素になるため回路規模を小さくすることができ、スイッチングトランジスタ11および前記スイッチングトランジスタ12がn(p)型であり、前記スイッチングトランジスタ19がp(n)型である場合には、走査線17および18を同一配線として走査線駆動回路4の出力本数を削減できるが、上記Duty制御は不可能であり1フレーム期間内において100%発光を持続する。

10

【0099】

(実施の形態2)

本実施の形態における画像表示装置は、マトリクス状に配置された複数の発光画素を備え、各発光画素は、発光素子と、コンデンサと、ゲートが当該コンデンサの第1電極に接続されソースが発光素子に接続された駆動素子と、当該駆動素子のソースと当該コンデンサの第2電極との導通及び非導通を切り換える第3スイッチング素子と、参照電源線と当該コンデンサの第2電極との導通及び非導通を切り換える第1スイッチング素子と、データ線と当該コンデンサの第1電極との導通及び非導通を切り換える第2スイッチング素子とを備える。以上の構成により、上記コンデンサの両端電極に、信号電圧に対応した正確な電位を記録することが可能となる。よって、映像信号を反映した高精度な画像表示をすることが可能となる。

20

【0100】

以下、本発明の実施の形態について、図面を参照しながら説明する。

【0101】

図6は、本発明の実施の形態2に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。同図における発光画素30は、スイッチングトランジスタ19、31及び32と、静電保持容量13と、駆動トランジスタ14と、有機EL素子15と、信号線16と、走査線17及び18と、参照電源線20と、正電源線21と、負電源線22とを備える。また、周辺回路は、走査線駆動回路4と、信号線駆動回路5とを備える。

30

【0102】

本実施の形態に係る発光画素30は、実施の形態1に係る発光画素10と比較して、静電保持容量13の両端電極へのスイッチングトランジスタの接続のみが構成として異なる。

【0103】

図6に記載された構成要素について、図2に記載された実施の形態1に係る構成要素と同じ点は説明を省略し、以下、異なる点についてのみ、その接続関係および機能を説明する。

40

【0104】

走査線駆動回路4は、走査線17及び18に接続されており、走査線17及び18に走査信号を出力することにより、発光画素30の有するスイッチングトランジスタ19、31及び32の導通・非導通を制御する機能を有する駆動回路である。

【0105】

信号線駆動回路5は、信号線16に接続されており、映像信号に基づいた信号電圧を発光画素30へ出力する機能を有する駆動回路である。

【0106】

スイッチングトランジスタ31は、ゲートが第2走査線である走査線17に接続され、ソース及びドレインの一方がデータ線である信号線16に接続され、ソース及びドレイン

50

の他方が静電保持容量 13 の電極 131 に接続された第 2 スイッチング素子である。スイッチングトランジスタ 31 は、信号線 16 の信号電圧を静電保持容量 13 の電極 131 に印加するタイミングを決定する機能を有する。

【0107】

スイッチングトランジスタ 32 は、ゲートが第 1 走査線である走査線 17 に接続され、ソース及びドレインの一方が参照電源線 20 に接続され、ソース及びドレインの他方が静電保持容量 13 の電極 132 に接続された第 1 スイッチング素子である。スイッチングトランジスタ 32 は、参照電源線 20 の参照電圧 V_{REF} を静電保持容量 13 の電極 132 に印加するタイミングを決定する機能を有する。スイッチングトランジスタ 31 及び 32 は、例えば、 n 型の薄膜トランジスタ (n 型 T F T) で構成される。

10

【0108】

静電保持容量 13 は、信号線 16 から供給された信号電圧に対応した電荷を保持し、例えば、スイッチングトランジスタ 31 及び 32 がオフ状態となった後に、駆動トランジスタ 14 のゲート・ソース電極間電位を安定的に保持し、駆動トランジスタ 14 から有機 E L 素子 15 へ供給する電流を安定化する機能を有するコンデンサである。

【0109】

信号線 16 は、信号線駆動回路 5 に接続され、発光画素 30 を含む画素列に属する各発光画素へ接続され、発光強度を決定する信号電圧を供給する機能を有する。

【0110】

また、実施の形態 2 に係る画像表示装置は、画素列数分の信号線 16 を備える。

20

【0111】

走査線 17 は、発光画素 30 を含む画素行に属する各発光画素へ上記信号電圧を書き込むタイミングを供給する機能、及び当該発光画素の有する駆動トランジスタ 14 のゲートに参照電圧 V_{REF} を印加するタイミングを供給する機能を有する。

【0112】

次に、本実施の形態に係る画像表示装置の制御方法について図 3 A 及び図 7 を用いて説明する。

【0113】

図 3 A は、本発明の実施の形態 2 に係る画像表示装置の制御方法の動作タイミングチャートである。また、図 7 は、本発明の実施の形態 2 に係る画像表示装置の動作フローチャートである。

30

【0114】

まず、時刻 t_0 において、走査線駆動回路 4 は、走査線 18 の電圧レベルを HIGH から LOW に変化させ、スイッチングトランジスタ 19 をオフ状態とする。これにより、駆動トランジスタ 14 のソースと静電保持容量 13 の第 2 電極である電極 132 とは非導通となる (図 7 の S 2 1)。なお、本実施の形態において、例えば、走査線 18 の電圧レベルの HIGH は +20V、LOW は -10V に設定されている。

【0115】

次に、時刻 t_1 において、走査線駆動回路 4 は、走査線 17 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 31 及び 32 をオン状態とする。このとき、静電保持容量 13 の第 1 電極である電極 131 には信号線 16 より信号電圧 V_{data} が印加され、電極 132 には参照電源線 20 の参照電圧 V_{REF} が印加される (図 7 の S 2 2)。つまり、ステップ S 2 2 では、発光画素 30 に印加すべき信号電圧に対応した電荷を静電保持容量 13 に保持させている。

40

【0116】

また、駆動トランジスタ 14 のソースと静電保持容量 13 の電極 132 とは、ステップ S 2 1 の動作により非導通となっている。信号線 16 の最大電位 V_{DH} は、駆動トランジスタ 14 のゲートに印加されると駆動トランジスタ 14 がオフ状態となる電位に設定されている。よって、このとき、駆動トランジスタ 14 のソース・ドレイン電流は流れないので、有機 E L 素子 15 は発光しない。なお、本実施の形態において、例えば、 V_{REF} は

50

0 Vに、V d a t aは - 5 V (V D H) ~ 0 V、V D Dは + 2 0 V、V E Eは 0 Vに設定されている。

【 0 1 1 7 】

さらに、参照電源線 2 0 の電位 V R E F は、後述するステップ S 2 4 における駆動トランジスタ 1 4 のゲート - ソース間電圧が (V D H - V R E F) のときに、有機 E L 素子 1 5 に最大の信号電流値を供給できるように最大信号電位 V D H が調整されている。

【 0 1 1 8 】

時刻 t 1 ~ 時刻 t 2 の期間、走査線 1 7 の電圧レベルが H I G H であるので、発光画素 3 0 の電極 1 3 1 には信号線 1 6 から信号電圧 V d a t a が印加され、同様に、発光画素 3 0 を含む画素行に属する各発光画素に対し信号電圧が供給される。

10

【 0 1 1 9 】

この期間において、静電保持容量 1 3 の電極 1 3 1 及び電極 1 3 2 は、有機 E L 素子 1 5 に電流供給する正電源線 2 1、負電源線 2 2 及び有機 E L 素子 1 5 のアノードと切り離されている。よって、参照電源線 2 0 には容量性負荷のみが接続されているので、定常電流による電圧降下は発生しない。またスイッチングトランジスタ 3 2 のドレイン - ソース間に発生する電位差は、静電保持容量 1 3 の充電が完了した際は 0 V となる。信号線 1 6 とスイッチングトランジスタ 3 1 についても同様である。これにより、静電保持容量 1 3 の電極 1 3 1 及び電極 1 3 2 には、それぞれ、信号電圧に対応した正確な電圧 V d a t a 及び V R E F が書き込まれる。

【 0 1 2 0 】

次に、時刻 t 2 において、走査線駆動回路 4 は、走査線 1 7 の電圧レベルを H I G H から L O W に変化させ、スイッチングトランジスタ 3 1 及び 3 2 をオフ状態とする。これにより、静電保持容量 1 3 の電極 1 3 1 と信号線 1 6 とは非導通となり、かつ、静電保持容量 1 3 の電極 1 3 2 と参照電源線 2 0 とは非導通となる (図 7 の S 2 3) 。

20

【 0 1 2 1 】

次に、時刻 t 3 において、走査線駆動回路 4 は、走査線 1 8 の電圧レベルを L O W から H I G H に変化させ、スイッチングトランジスタ 1 9 をオン状態とする。このとき、駆動トランジスタ 1 4 のソースと静電保持容量 1 3 の電極 1 3 2 とは導通する (図 7 の S 2 4) 。また、静電保持容量 1 3 の電極 1 3 1 は信号線 1 6 と遮断され、電極 1 3 2 は参照電源線 2 0 と遮断されている。よって、駆動トランジスタ 1 4 のゲート電位は変化し、かつ、ゲート - ソース間には、静電保持容量 1 3 の両端電圧である (V d a t a - V R E F) の電位差が印加されるので、この (V d a t a - V R E F) に対応した信号電流が有機 E L 素子 1 5 に流れる。なお、本実施の形態において、例えば、駆動トランジスタ 1 4 のソース電位はスイッチングトランジスタ 1 9 の導通により、 + 2 V から + 1 0 V に変化する。また、正電源線の電圧 V D D は + 2 0 V、負電源線の電圧 V E E は 0 V に設定されている。

30

【 0 1 2 2 】

時刻 t 3 ~ 時刻 t 4 の期間、ゲート - ソース間には、静電保持容量 1 3 の両端電圧である (V d a t a - V R E F) が印加され続け、上記信号電流が流れることにより有機 E L 素子 1 5 は発光を持続する。

40

【 0 1 2 3 】

t 0 ~ t 4 の期間は、全発光画素の発光強度が更新される 1 フレーム期間に相当し、t 4 以降においても t 0 ~ t 4 の期間の動作が繰り返される。

【 0 1 2 4 】

図 3 B は、本発明の実施の形態 2 に係る画像表示装置の制御方法の変形例を示す動作タイミングチャートである。

【 0 1 2 5 】

まず、時刻 t 1 0 において、走査線駆動回路 4 は、実施の形態 2 における図 3 A に記載された時刻 t 0 での動作と、図 3 A に記載された時刻 t 1 での動作とを同時に実行する (図 7 の S 2 1 と S 2 2) 。つまり、駆動トランジスタ 1 4 のソースと静電保持容量 1 3 の

50

電極 132 とが非導通となり、同時に、静電保持容量 13 の電極 131 には信号電圧 V_{data} が印加され、電極 132 には参照電圧 V_{REF} が印加される。

【0126】

時刻 t_{10} ~ 時刻 t_{11} の期間では、実施の形態 2 における図 3A に記載された時刻 t_1 ~ 時刻 t_2 の期間と同様の状態が実現される。走査線 17 の電圧レベルが HIGH であるので、発光画素 30 の電極 131 には信号線 16 から信号電圧 V_{data} が印加され、同様に、発光画素 30 を含む画素行に属する各発光画素に対し信号電圧が供給される。

【0127】

この期間において、参照電源線 20 には容量性負荷のみが接続されているので、定常電流による電圧降下は発生しない。またスイッチングトランジスタ 32 のドレイン - ソース間に発生する電位差は、静電保持容量 13 の充電が完了した際は 0V となる。信号線 16 とスイッチングトランジスタ 31 についても同様である。よって、静電保持容量 13 の電極 131 及び電極 132 には、それぞれ、信号電圧に対応した正確な電位 V_{data} 及び V_{REF} が書き込まれる。

10

【0128】

次に、時刻 t_{11} において、走査線駆動回路 4 は、実施の形態 2 における図 3A に記載された時刻 t_2 での動作と、図 3A に記載された時刻 t_3 での動作とを同時に実行する（図 7 の S23 と S24）。つまり、静電保持容量 13 の電極 131 と信号線 16 とは非導通となり、静電保持容量 13 の電極 132 と参照電源線 20 とは非導通となり、駆動トランジスタ 14 のソースと静電保持容量 13 の電極 132 とは導通する。このとき、駆動トランジスタ 14 のゲート - ソース間には、静電保持容量 13 の両端電圧である（ $V_{data} - V_{REF}$ ）が印加されるので、この（ $V_{data} - V_{REF}$ ）に対応した信号電流が有機 EL 素子 15 に流れる。

20

【0129】

時刻 t_{11} ~ 時刻 t_{12} の期間、ゲート - ソース間には、静電保持容量 13 の両端電圧である（ $V_{data} - V_{REF}$ ）が印加され続け、上記信号電流が流れることにより有機 EL 素子 15 は発光を持続する。

【0130】

t_{10} ~ t_{12} の期間は、全発光画素の発光強度が更新される 1 フレーム期間に相当し、 t_{12} 以降においても t_{10} ~ t_{12} の期間の動作が繰り返される。

30

【0131】

図 3B に記載された動作タイミングでは、走査線 17 及び 18 は連動する。よって、走査線制御回路が簡素になるため回路規模を小さくすることができ、スイッチングトランジスタ 31 およびスイッチングトランジスタ 32 が $n(p)$ 型であり、前記スイッチングトランジスタ 19 が $p(n)$ 型である場合には、走査線 17 および 18 を同一配線として走査線駆動回路 4 の出力本数を削減できる。

【0132】

以上のように、本発明の実施の形態 2 に係る画像表示装置およびその制御方法によれば、駆動トランジスタに流れる電流は常に発光素子経路のみとなるので、電源線及び信号線には定常電流は流れない。よって、駆動トランジスタのゲート - ソース間の電圧を保持する機能を有する静電保持容量の両端電極に、正確な電位を記録することができ、映像信号を反映した高精度な画像表示をすることが可能となる。

40

【0133】

（実施の形態 3）

本実施の形態における画像表示装置は、マトリクス状に配置された複数の発光画素を備え、各発光画素は、発光素子と、コンデンサと、ゲートが当該コンデンサの第 1 電極に接続されソースが発光素子に接続された駆動素子と、当該駆動素子のソースと当該コンデンサの第 2 電極との導通及び非導通を切り換える第 3 スwitching 素子と、第 1 参照電源線と当該コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitching 素子と、データ線と当該コンデンサの第 2 電極との導通及び非導通を切り換える第 2 スwitching

50

素子と、当該コンデンサの第2電極と第2参照電源線との間に接続された第2コンデンサとを備える。以上の構成により、上記コンデンサの両端電極に、信号電圧に対応した正確な電位を保持することが可能となるとともに、第3スイッチング素子のオン・オフ状態によらず安定な発光が実現される。

【0134】

以下、本発明の実施の形態について、図面を参照しながら説明する。

【0135】

図8は、本発明の実施の形態3に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。同図における発光画素40は、スイッチングトランジスタ11、12及び19と、静電保持容量13及び41と、駆動トランジスタ14と、有機EL素子15と、信号線16と、走査線17及び18と、参照電源線20と、正電源線21と、負電源線22とを備える。また、周辺回路は、走査線駆動回路4と、信号線駆動回路5とを備える。

10

【0136】

本実施の形態に係る発光画素40は、実施の形態1に係る発光画素10と比較して、静電保持容量13の電極132と参照電源線20との間に静電保持容量41が接続されていることのみが構成として異なる。

【0137】

図8に記載された構成要素について、図2に記載された実施の形態1に係る構成要素と同じ点は説明を省略し、以下、異なる点についてのみ、その接続関係および機能を説明する。

20

【0138】

静電保持容量41は、静電保持容量13の第2電極である電極132と第4電源線である参照電源線20との間に接続された第2コンデンサである。静電保持容量41は、まず、定常状態において駆動トランジスタ14のソース電位を、スイッチングトランジスタ19が導通している状態で記憶する。その後、スイッチングトランジスタ19がオフ状態となっても、静電保持容量13の電極132の電位が確定されるので駆動トランジスタ14のゲート電圧が確定される。一方、駆動トランジスタ14のソース電位は既に定常状態であるので、静電保持容量41は、結果的に駆動トランジスタ14のゲート-ソース間電圧を安定化させる機能を有する。

30

【0139】

なお、静電保持容量41は、スイッチングトランジスタ12のソース及びドレインの一方が接続されている第1電源線である参照電源線20と異なる参照電源線に接続されていてもよい。例えば、正電源線VDDや負電源線VEEであっても良い。この場合、レイアウトの自由度が向上し、素子間のスペースをより広く確保することが可能になり、歩留まりが向上する。

【0140】

一方、本実施の形態のように、上記参照電源が共通化されていることにより、参照電源線の本数を削減することができるので、画素回路を簡略化することが可能となる。

【0141】

次に、本実施の形態に係る画像表示装置の制御方法について図9及び図10を用いて説明する。

40

【0142】

図9は、本発明の実施の形態3に係る画像表示装置の制御方法の動作タイミングチャートである。また、図10は、本発明の実施の形態3に係る画像表示装置の動作フローチャートである。

【0143】

まず、時刻t20において、走査線駆動回路4は、走査線17の電圧レベルをLOWからHIGHに変化させ、スイッチングトランジスタ11及び12をオン状態とする。このとき、静電保持容量13の第1電極である電極131には参照電源線20の参照電圧VR

50

EFが印加され、第2電極である電極132には信号線16より信号電圧Vdataが印加される(図10のS31)。つまり、ステップS31では、発光画素40に印加すべき信号電圧に対応した電荷を静電保持容量13に保持させる。

【0144】

時刻t20~時刻t21の期間、走査線17の電圧レベルがHIGHであるので、発光画素40の電極132には信号線16から信号電圧Vdataが印加され、同様に、発光画素40を含む画素行に属する各発光画素に対し信号電圧が供給される。

【0145】

この期間において、参照電源線20には容量性負荷のみが接続されているので、定常電流による電圧降下は発生せず、スイッチングトランジスタ12のドレイン-ソース間に発生する電位差は、静電保持容量13の充電が完了した際は0Vとなる。信号線16とスイッチングトランジスタ11についても同様である。よって、静電保持容量13の電極131及び電極132には、それぞれ、信号電圧に対応した正確な電位VREF及びVdataが書き込まれる。

10

【0146】

次に、時刻t21において、走査線駆動回路4は、走査線17の電圧レベルをHIGHからLOWに変化させ、スイッチングトランジスタ11及び12をオフ状態とする。これにより、静電保持容量13の電極131と参照電源線20とは非導通となり、かつ、静電保持容量13の電極132と信号線16とは非導通となる(図10のS32)。

【0147】

時刻t21から微小時間経過したt21'において、走査線駆動回路4は、走査線18の電圧レベルをLOWからHIGHに変化させ、スイッチングトランジスタ19をオン状態とする。これにより、駆動トランジスタ14のソースと静電保持容量13の電極132とは導通する(図10のS32)。また、静電保持容量13の電極131は、参照電源線20と遮断され、電極132は信号線16と遮断されている。よって、駆動トランジスタ14のゲート電位は変化し、かつ、ゲート-ソース間には、静電保持容量13の両端電圧である(VREF-Vdata)が印加されるので、この(VREF-Vdata)に対応した信号電流が有機EL素子15に流れる。なお、本実施の形態において、駆動トランジスタ14のソース電位、正電源線の電圧VDD、負電源線の電圧VEEは、例えば、実施の形態1に記載された電圧値と同様である。

20

30

【0148】

時刻t21'~時刻t22の期間、ゲート-ソース間には、静電保持容量13の両端電圧である(VREF-Vdata)が印加され続け、上記信号電流が流れることにより有機EL素子15は発光を持続する。

【0149】

次に、時刻t22において、走査線駆動回路4は、走査線18の電圧レベルをHIGHからLOWに変化させ、スイッチングトランジスタ19をオフ状態とする(図10のS33)。このとき、定常状態であれば、スイッチングトランジスタ19がオフ状態となっても、駆動トランジスタ14のソース電位を静電保持容量41が記憶している。よって、静電保持容量13の電極132の電位が確定され、結果的に電極131の電位、つまり駆動トランジスタ14のゲート電位が安定化される。一方、駆動トランジスタ14のソース電位は定常状態において一定であるので、駆動トランジスタ14のゲート-ソース間電圧は安定化される。つまり、定常状態においては、スイッチングトランジスタ19のオン・オフの状態によらず、上記信号電流が安定化される。

40

【0150】

上述した動作により、発光画素40が1水平期間の時間で定常状態に到達するならば、走査線18の走査信号波形およびタイミングは、同列で後段の発光画素に接続された走査線17の走査信号波形およびタイミングと共通化することが可能となる。

【0151】

図11は、本発明の実施の形態3に係る表示部における発光画素の変形例を示す回路構

50

成及びその周辺回路との接続を示す図である。同図における発光画素 10 A は、スイッチングトランジスタ 11 A、12 A 及び 19 A と、静電保持容量 13 A 及び 41 A と、駆動トランジスタ 14 A と、有機 EL 素子 15 A と、信号線 16 と、走査線 17 A 及び 17 B と、参照電源線 20 と、正電源線 21 と、負電源線 22 とを備える。また、発光画素 10 B は、スイッチングトランジスタ 11 B、12 B 及び 19 B と、静電保持容量 13 B 及び 41 B と、駆動トランジスタ 14 B と、有機 EL 素子 15 B と、信号線 16 と、走査線 17 B 及び 17 C と、参照電源線 20 と、正電源線 21 と、負電源線 22 とを備える。また、周辺回路は、走査線駆動回路 4 と、信号線駆動回路 5 とを備える。

【0152】

発光画素 10 A 及び 10 B の回路構成および各回路構成要素の機能は、図 8 に記載された発光画素 40 と同様であるので、説明を省略する。

10

【0153】

発光画素 10 B は、発光画素 10 A と同じ画素列で、かつ、発光画素 10 A の一行後段に配置されている。

【0154】

発光画素 10 A に接続された走査線 17 B は、発光画素 10 B にも接続されている。

【0155】

次に、本実施の形態に係る画像表示装置の制御方法の変形例について図 12 及び図 13 を用いて説明する。

【0156】

図 12 は、本発明の実施の形態 3 に係る画像表示装置における発光画素の制御方法の変形例を示す動作タイミングチャートである。また、図 13 は、本発明の実施の形態 3 に係る画像表示装置の発光画素の変形例を示す動作フローチャートである。

20

【0157】

まず、時刻 t_{30} において、走査線駆動回路 4 は、走査線 17 A の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 11 A 及び 12 A をオン状態とする。このとき、静電保持容量 13 A の第 1 電極である電極 131 A には参照電源線 20 の参照電圧 VREF が印加され、第 2 電極である電極 132 A には信号線 16 より信号電圧 V_{Adata} が印加される (図 13 の S41)。

【0158】

時刻 t_{30} ~ 時刻 t_{31} の期間、走査線 17 A の電圧レベルが HIGH であるので、画素 A である発光画素 10 A の電極 132 A には信号線 16 から信号電圧 V_{Adata} が印加され、同様に、発光画素 10 A を含む画素行に属する各発光画素に対し信号電圧が供給される。

30

【0159】

この期間において、静電保持容量 13 A には、信号電圧 V_{Adata} に対応した正確な電位が書き込まれる。

【0160】

次に、時刻 t_{31} において、走査線駆動回路 4 は、走査線 17 A の電圧レベルを HIGH から LOW に変化させ、スイッチングトランジスタ 11 A 及び 12 A をオフ状態とする。これにより、静電保持容量 13 A の電極 131 A と参照電源線 20 とは非導通となり、かつ、静電保持容量 13 A の電極 132 A と信号線 16 とは非導通となる (図 13 の S42)。

40

【0161】

時刻 t_{31} から微小時間経過した t_{31}' において、走査線駆動回路 4 は、走査線 17 B の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 19 A をオン状態とする。これにより、駆動トランジスタ 14 A のソースと静電保持容量 13 A の電極 132 A とは導通する (図 13 の S42)。また、静電保持容量 13 A の電極 131 A は、参照電源線 20 と遮断され、電極 132 A は信号線 16 と遮断されている。よって、駆動トランジスタ 14 A のゲート電位は変化し、 $(VREF - V_{Adata})$ に対応した

50

信号電流が有機EL素子15Aに流れる。

【0162】

また、時刻 t_{31} において、走査線駆動回路4は、走査線17Bの電圧レベルをLOWからHIGHに変化させることにより、画素Bである発光画素10Bにおけるスイッチングトランジスタ11B及び12Bをオン状態とする。このとき、静電保持容量13Bの第1電極である電極131Bには参照電源線20の参照電圧VREFが印加され、第2電極である電極132Bには信号線16より信号電圧 V_{data} が印加される(図13のS42)。

【0163】

時刻 t_{31} ~時刻 t_{32} の期間、走査線17Bの電圧レベルがHIGHであるので、発光画素10Bの電極132Bには信号線16から信号電圧 V_{data} が印加され、同様に、発光画素10Bを含む画素行に属する各発光画素に対し信号電圧が供給される。

10

【0164】

この期間において、静電保持容量13Bには、信号電圧 V_{data} に対応した正確な電位が書き込まれる。

【0165】

またこの期間、発光画素10Aにおける駆動トランジスタ14Aのゲート-ソース間には、静電保持容量13Aの両端電圧である($V_{REF} - V_{data}$)が印加され続け、駆動電流が流れることにより有機EL素子15Aは発光を持続する。

【0166】

次に、時刻 t_{32} において、走査線駆動回路4は、走査線17Bの電圧レベルをHIGHからLOWに変化させ、スイッチングトランジスタ19Aをオフ状態とする(図13のS43)。このとき、スイッチングトランジスタ19Aがオフ状態となっても、駆動トランジスタ14Aのソース電位を静電保持容量41Aが記憶している。よって、駆動トランジスタ14Aのゲート-ソース間電圧は安定化される。つまり、スイッチングトランジスタ19Aのオン・オフの状態によらず、発光画素10Aの信号電流が安定化される。

20

【0167】

また、時刻 t_{32} において、走査線17Bの電圧レベルがHIGHからLOWに変化することにより、スイッチングトランジスタ11B及び12Bがオフ状態となる。これにより、静電保持容量13Bの電極131Bと参照電源線20とは非導通となり、かつ、静電保持容量13Bの電極132Bと信号線16とは非導通となる(図13のS43)。

30

【0168】

また、時刻 t_{32} から微小時間経過した t_{32}' において、走査線駆動回路4は、走査線17Cの電圧レベルをLOWからHIGHに変化させ、スイッチングトランジスタ19Bをオン状態とする。これにより、駆動トランジスタ14Bのソースと静電保持容量13Bの電極132Bとは導通する(図13のS43)。また、静電保持容量13Bの電極131Bは、参照電源線20と遮断され、電極132Bは信号線16と遮断されている。よって、駆動トランジスタ14Bのゲート電位は変化し、($V_{REF} - V_{data}$)に対応した駆動電流が有機EL素子15Bに流れる。

【0169】

時刻 t_{32} ~時刻 t_{33} の期間、発光画素10Bにおける駆動トランジスタ14Bのゲート-ソース間には、静電保持容量13Bの両端電圧である($V_{REF} - V_{data}$)が印加され続け、駆動電流が流れることにより有機EL素子15Bは発光を持続する。

40

【0170】

次に、時刻 t_{33} において、走査線駆動回路4は、走査線17Cの電圧レベルをHIGHからLOWに変化させ、スイッチングトランジスタ19Bをオフ状態とする。このとき、スイッチングトランジスタ19Bがオフ状態となっても、駆動トランジスタ14Bのソース電位を静電保持容量41Bが記憶している。よって、駆動トランジスタ14Bのゲート-ソース間電圧は安定化される。つまり、スイッチングトランジスタ19Bのオン・オフの状態によらず、発光画素10Bの信号電流が安定化される。

50

【0171】

上述したt30～t33の動作を、同列かつ後段である発光画素へと順次繰り返すことにより、一定の遅延時間をもって行毎に発光することが可能となる。

【0172】

以上のように、第2コンデンサである静電保持容量41が発光画素10へ配置されることにより、スイッチングトランジスタ19のオン・オフ状態によらず安定発光が持続されるので、画素列において隣接する発光画素間で走査線を共用することが可能となる。よって、スイッチングトランジスタを制御する走査線の本数を削減することができるので、画像表示装置としての回路構成を簡略化することが可能となる。また、上記走査信号を出力する駆動回路の簡略化も実現できる。

10

【0173】

以上のように、実施の形態1～3で述べた簡単な画素回路を構成することにより、ソース接地動作するn型駆動TFTのゲート-ソース間に印加すべき電圧を保持するコンデンサの両端電極に、信号電圧に対応した正確な電位を記録することが可能となる。よって、映像信号を反映した高精度な画像表示をすることが可能となる。さらに、上記n型駆動TFTのソース電位を記憶する第2コンデンサが配置されることにより、当該n型駆動TFTのゲート-ソース間電圧は安定に保たれるので駆動電流の安定化、つまり安定な発光動作が可能となる。

【0174】

なお、本発明に係る画像表示装置は、上述した実施の形態に限定されるものではない。実施の形態1～3およびそれらの変形例における任意の構成要素を組み合わせて実現される別の実施形態や、実施の形態1～3およびそれらの変形例に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示装置を内蔵した各種機器も本発明に含まれる。

20

【0175】

例えば、実施の形態2および実施の形態3を組み合わせた画素回路も、本発明に含まれる。図14は、本発明の実施の形態2及び3を組み合わせた発光画素の回路構成及びその周辺回路との接続を示す図である。同図に記載された発光画素50は、スイッチングトランジスタ19、31及び32と、静電保持容量13及び51と、駆動トランジスタ14と、有機EL素子15と、信号線16と、走査線17及び18と、参照電源線20と、正電源線21と、負電源線22とを備える。また、周辺回路は、走査線駆動回路4と、信号線駆動回路5とを備える。

30

【0176】

発光画素50は、図8に記載された実施の形態3に係る発光画素40と比較して、静電保持容量13の両端電極へのスイッチングトランジスタの接続のみが構成として異なる。

【0177】

静電保持容量51は、静電保持容量13の電極132と参照電源線20との間に接続された第2コンデンサであり、実施の形態3の発光画素40の有する静電保持容量41と同様に、駆動トランジスタ14のゲート-ソース間電圧を安定化させる機能を有する。

【0178】

よって発光画素50の回路構成を有する表示部においても、図11に記載されたような隣接する発光画素間での走査線の共用化が実現できる。よって、実施の形態3と同様に、スイッチングトランジスタを制御する走査線の本数を削減することができるので、画像表示装置としての回路構成を簡略化することが可能となる。

40

【0179】

なお、静電保持容量51は、スイッチングトランジスタ32のソース及びドレインの一方が接続されている参照電源線20と異なる参照電源線に接続されていてもよい。例えば正電源線VDDや負電源線VEEであっても良い。この場合、レイアウトの自由度が向上し、素子間のスペースをより広く確保することが可能になり、歩留まりが向上する。

【0180】

50

なお、実施の形態 1 ~ 3 を通じて、スイッチングトランジスタ 1 2 及び 3 2 (第 1 スイッチング素子) と、スイッチングトランジスタ 1 1 及び 3 1 (第 2 スイッチング素子) とを同一の走査線 1 7 にて同様に制御したが、当該第 1 スイッチング素子と当該第 2 スイッチング素子とをそれぞれ異なる走査線 (第 1 走査線と第 2 走査線) にて、独立にオン・オフ制御してもよい。この場合、信号線 1 6 から静電保持容量 1 3 (コンデンサ) への信号電圧の印加と、参照電源線 2 0 から静電保持容量 1 3 への参照電圧の印加とが独立にタイミング制御される。これによっても、1 フレーム内における発光の Duty 制御を実行することが可能となる。

【0181】

なお、以上述べた実施の形態では、スイッチングトランジスタのゲートの電圧レベルが HIGH の場合にオン状態になる n 型トランジスタとして記述しているが、これらを p 型トランジスタで形成し、走査線の極性を反転させた画像表示装置でも、上述した各実施の形態と同様の効果を奏する。

【0182】

また、本発明に係る実施の形態では、スイッチングトランジスタは、ゲート、ソース及びドレインを有する FET であることを前提として説明してきたが、これらのトランジスタには、ベース、コレクタ及びエミッタを有するバイポーラトランジスタが適用されてもよい。この場合にも、本発明の目的が達成され同様の効果を奏する。

【0183】

また、例えば、本発明に係る表示装置は、図 1 5 に記載されたような薄型フラット TV に内蔵される。本発明に係る画像表示装置が内蔵されることにより、映像信号を反映した高精度な画像表示が可能な薄型フラット TV が実現される。

【産業上の利用可能性】

【0184】

本発明は、特に、画素信号電流により画素の発光強度を制御することで輝度を変動させるアクティブ型の有機 EL フラットパネルディスプレイに有用である。

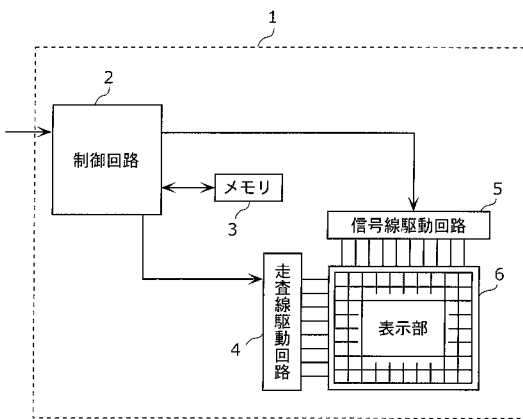
【符号の説明】

【0185】

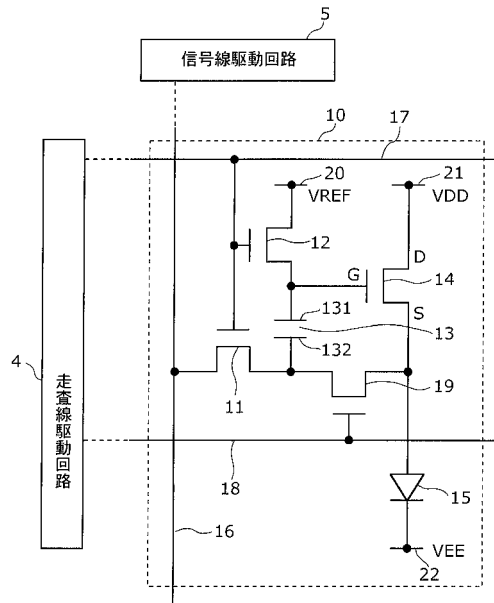
- | | | |
|--|--------------|----|
| 1 | 画像表示装置 | |
| 2 | 制御回路 | 30 |
| 3 | メモリ | |
| 4 | 走査線駆動回路 | |
| 5 | 信号線駆動回路 | |
| 6 | 表示部 | |
| 10、10A、10B、30、40、50 | 発光画素 | |
| 11、11A、11B、12、12A、12B、19、19A、19B、31、32 | スイッチングトランジスタ | |
| 13、13A、13B、41、41A、41B、51 | 静電保持容量 | |
| 14、14A、14B | 駆動トランジスタ | |
| 15、15A、15B、505 | 有機 EL 素子 | 40 |
| 16、506 | 信号線 | |
| 17、17A、17B、17C、18 | 走査線 | |
| 20 | 参照電源線 | |
| 21 | 正電源線 | |
| 22 | 負電源線 | |
| 131、131A、131B、132、132A、132B | 電極 | |
| 500 | 画素部 | |
| 501 | 第 1 スイッチング素子 | |
| 502 | 第 2 スイッチング素子 | |
| 503 | 容量素子 | 50 |

- 504 n型薄膜トランジスタ (n型TFT)
- 507 第1走査線
- 508 第2走査線
- 509 第3スイッチング素子

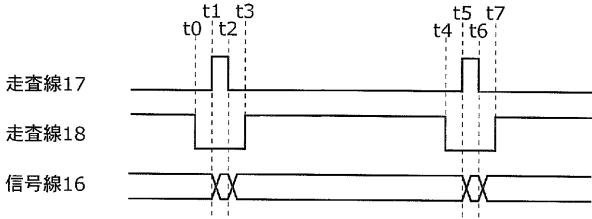
【図1】



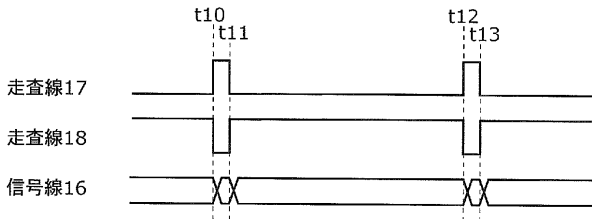
【図2】



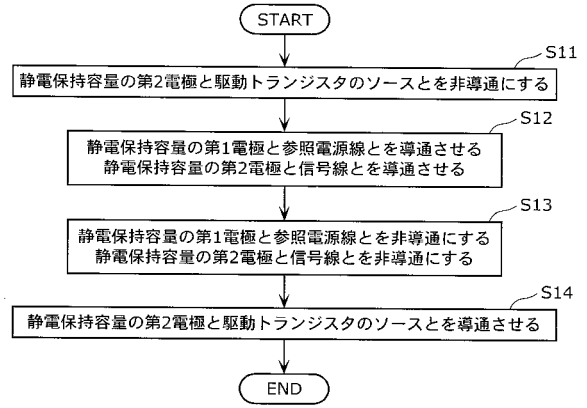
【図3A】



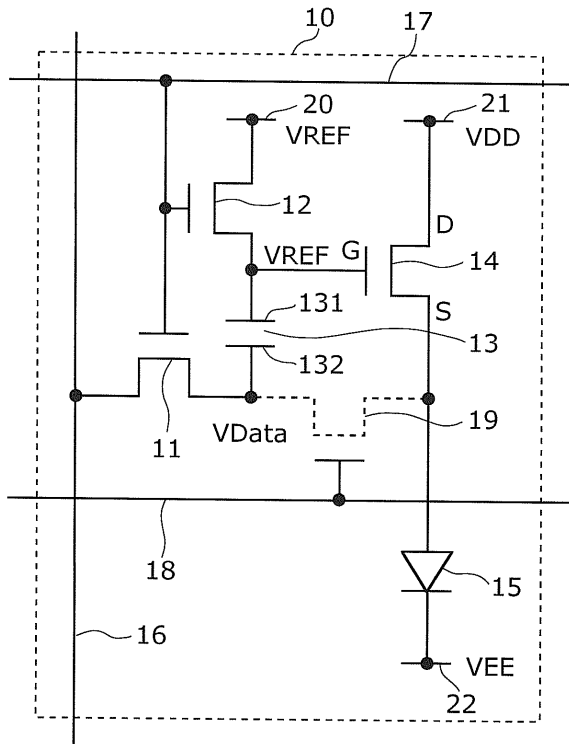
【図3B】



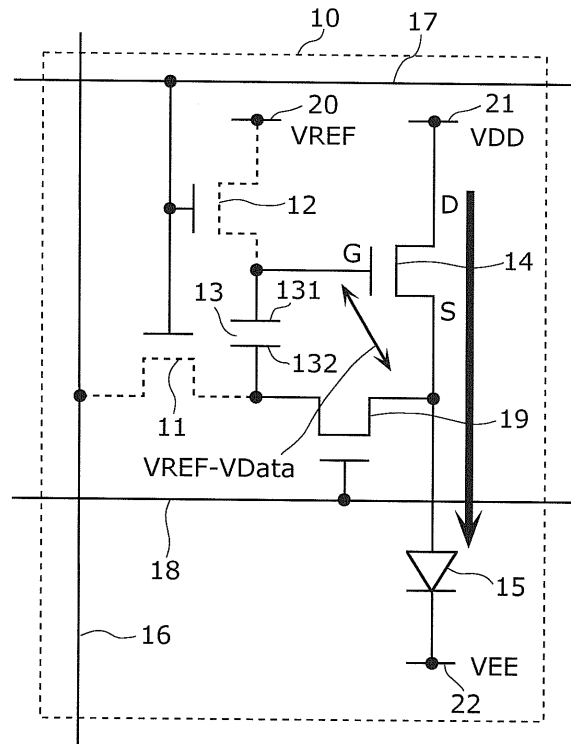
【図4】



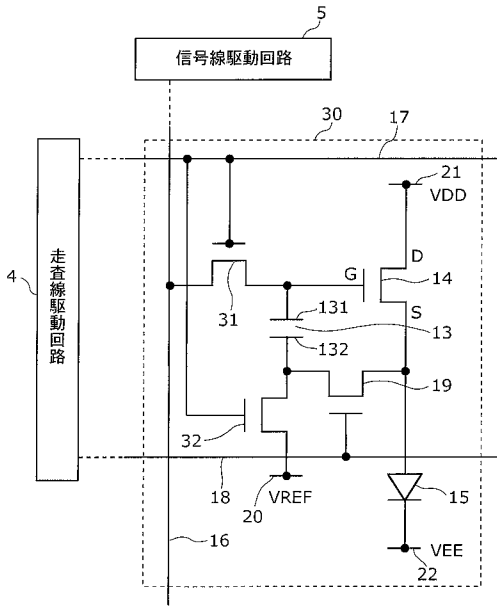
【図5A】



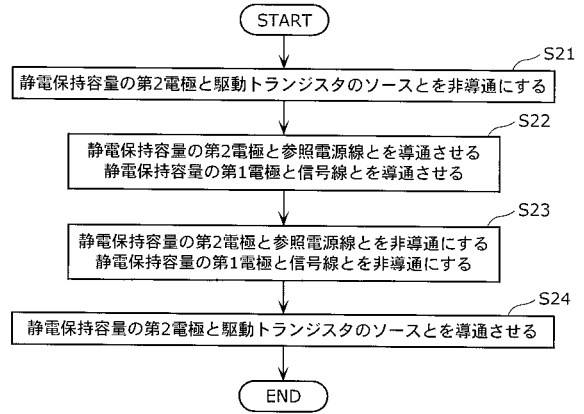
【図5B】



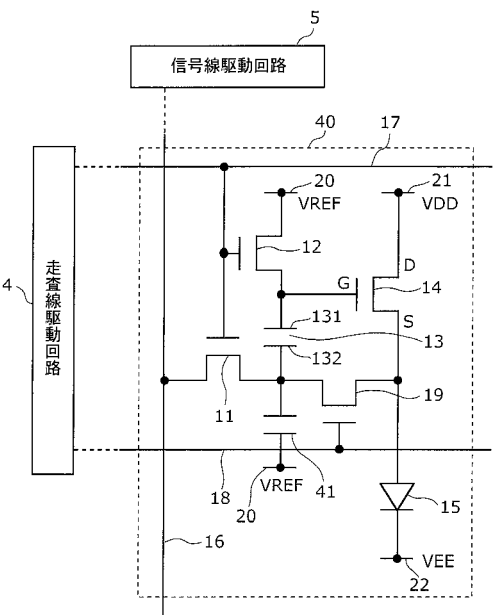
【図6】



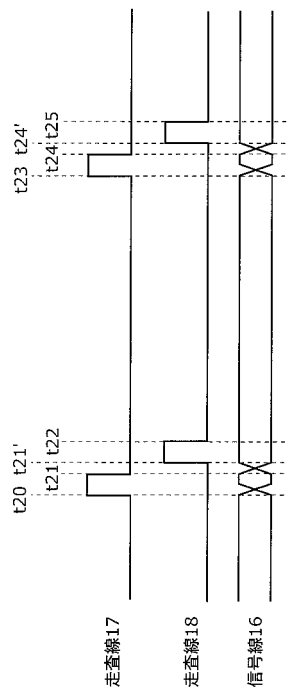
【図7】



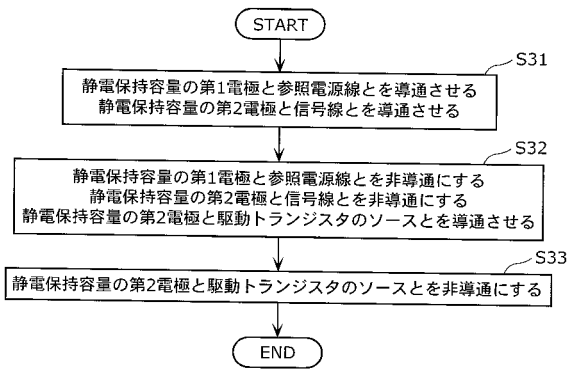
【図8】



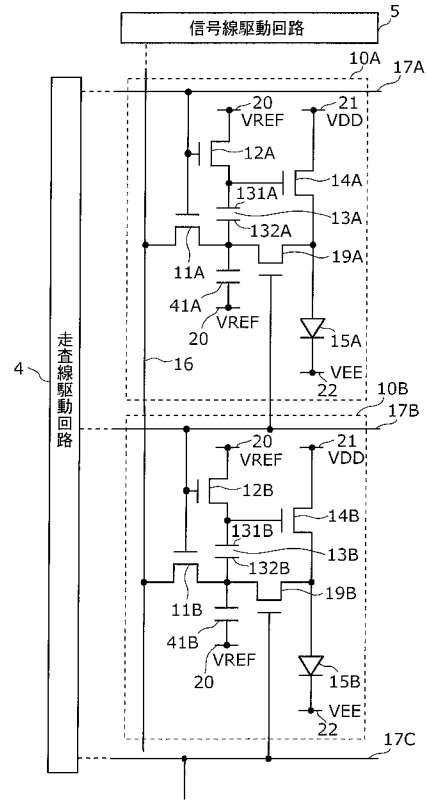
【図9】



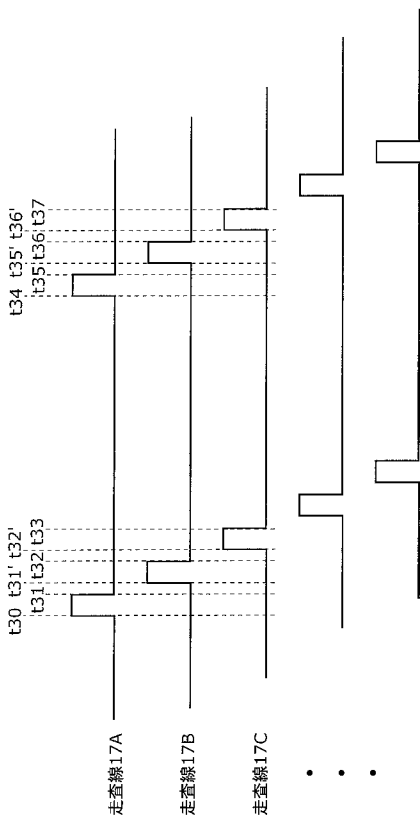
【図10】



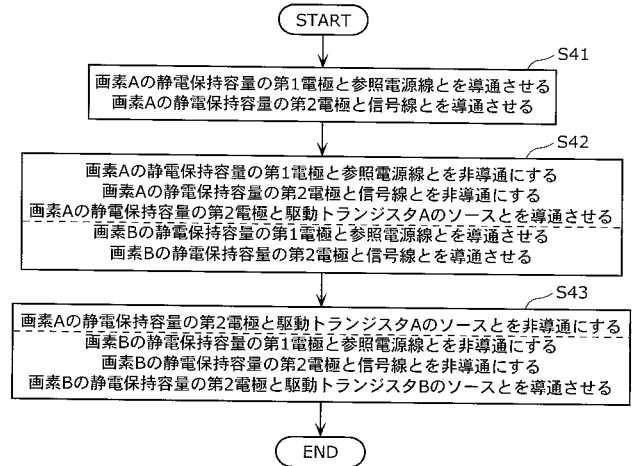
【図11】



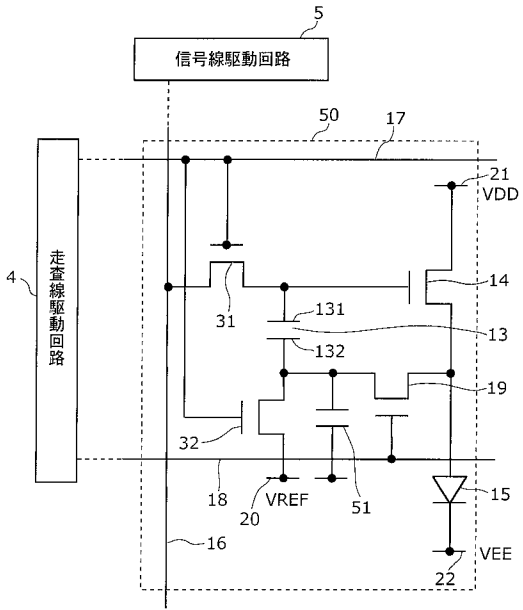
【図12】



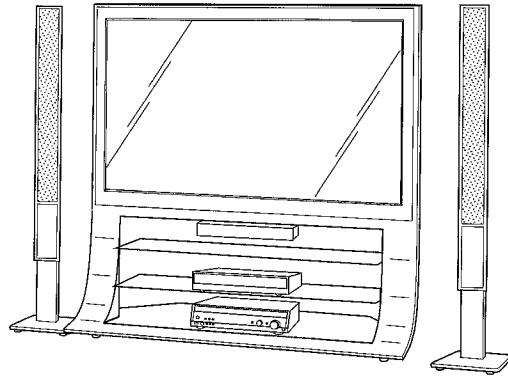
【図13】



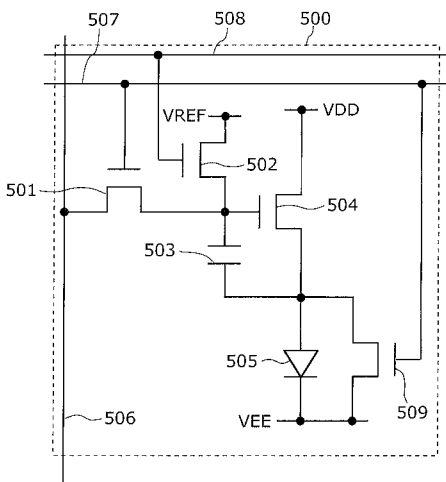
【 図 1 4 】



【 図 1 5 】



【 図 1 6 】



フロントページの続き

Fターム(参考) 5C380 AB04 AB06 AB22 AB46 AC07 BA12 BA19 BA20 BA29 BB08
CA12 CB01 CB18 CB33 CC01 CC03 CC06 CC07 CC27 CC33
CC37 CC52 CC55 CC61 CC63 CC77 CD014 CD024 CE04 CE08
CE20 CF13 DA02 DA06 DA47 DA56 EA02 HA02 HA05

专利名称(译)	图像显示装置及其控制方法		
公开(公告)号	JP2011164641A	公开(公告)日	2011-08-25
申请号	JP2011083207	申请日	2011-04-04
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	小野晋也		
发明人	小野 晋也		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2300/0852 G09G2310/0251 G09G2310/0262		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.641.D G09G3/20.611.J H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC45 3K107/EE03 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD05 5C080/DD10 5C080/DD23 5C080/DD28 5C080/EE29 5C080/FF03 5C080/FF11 5C080/GG08 5C080/GG12 5C080/GG17 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ07 5C080/KK43 5C380/AB04 5C380/AB06 5C380/AB22 5C380/AB46 5C380/AC07 5C380/BA12 5C380/BA19 5C380/BA20 5C380/BA29 5C380/BB08 5C380/CA12 5C380/CB01 5C380/CB18 5C380/CB33 5C380/CC01 5C380/CC03 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC33 5C380/CC37 5C380/CC52 5C380/CC55 5C380/CC61 5C380/CC63 5C380/CC77 5C380/CD014 5C380/CD024 5C380/CE04 5C380/CE08 5C380/CE20 5C380/CF13 5C380/DA02 5C380/DA06 5C380/DA47 5C380/DA56 5C380/EA02 5C380/HA02 5C380/HA05		
代理人(译)	新居 広守		
优先权	2008261029 2008-10-07 JP		
其他公开文献	JP5555656B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种图像显示装置，其能够通过简单的像素电路将精确的电位记录到静电电容器的两个端电极中，该静电电容器在n型驱动TFT的栅极和源极之间保持电压。。解决方案：以矩阵排列的多个发光像素中的每一个包括：有机EL元件15;静电电容器13;驱动晶体管14，其栅极连接到电极131，源极连接到有机EL元件15的阳极;开关晶体管19连接驱动晶体管14的源极和电极132，以在驱动晶体管14的栅极和源极之间施加与保持在静电电容器13中的电荷相对应的电压;开关晶体管12，其切换参考电源线20和电极131之间的导通和非导通;开关晶体管11在信号线16和电极132之间切换导通和非导通状态。

