

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-251730

(P2005-251730A)

(43) 公開日 平成17年9月15日(2005.9.15)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H05B 33/22	H05B 33/22	B 3K007
G09F 9/30	H05B 33/22	D 5C080
G09G 3/20	G09F 9/30	365Z 5C094
G09G 3/30	G09G 3/20	621M
H05B 33/14	G09G 3/20	624B

審査請求 有 請求項の数 30 O L 外国語出願 (全 18 頁) 最終頁に続く

(21) 出願番号	特願2005-8603 (P2005-8603)	(71) 出願人	504432747
(22) 出願日	平成17年1月17日 (2005.1.17)		ノバレット、ゲーエムペーハー
(31) 優先権主張番号	102004002587.8		NOVALED GMBH
(32) 優先日	平成16年1月16日 (2004.1.16)		ドイツ連邦共和国ドレスデン、タツベルク
(33) 優先権主張国	ドイツ (DE)		、49
		(74) 代理人	100075812
			弁理士 吉武 賢次
		(74) 代理人	100091487
			弁理士 中村 行孝
		(74) 代理人	100094640
			弁理士 紺野 昭男
		(74) 代理人	100107342
			弁理士 横田 修孝
		(74) 代理人	100113365
			弁理士 高村 雅晴

最終頁に続く

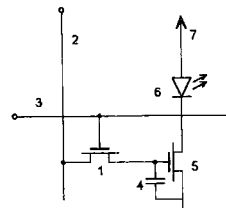
(54) 【発明の名称】 アクティブマトリックスディスプレイ用のピクセル

(57) 【要約】 (修正有)

【課題】 面積の効率的利用を可能とする有機発光ダイオードを有したアクティブディスプレイ用のピクセルを提供する。

【解決手段】 有機発光ダイオード (OLED) (19 23) と、発光ダイオード (19 23) を駆動させるドライバートランジスタおよびコンデンサーを有する駆動回路とを含んでなり、ドライバートランジスタの通電路が、発光ダイオード (19 23) と直列に、かつ動作電圧源の2極間で少くとも間接的に接続されている、アクティブマトリックスディスプレイ用のピクセル。発光ダイオード (19 23) の輸送層 (20) はドーピングされて、輸送層 (20) の導電率増加をもたらし、ドライバートランジスタのドレイン接点 (15) へ電氣的に接続されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

有機発光ダイオード (OLED) (19 23 ; 39 45 ; 59 65) と、発光ダイオード (19 23 ; 39 45 ; 59 65) を駆動させるドライバートランジスタおよびコンデンサーを有する駆動回路を含んでなり、ドライバートランジスタの通電路が、発光ダイオード (19 23 ; 39 45 ; 59 65) と直列に、かつ動作電圧源の 2 極間で少くとも間接的に接続されている、アクティブマトリックスディスプレイ用のピクセルであって、

発光ダイオード (19 23 ; 39 45 ; 59 65) の輸送層 (20 ; 40 ; 60) がドーピングされて、輸送層 (20 ; 40 ; 60) の導電率増加をもたらし、ドライバートランジスタのドレイン接点 (15 ; 36 ; 56) へ電氣的に接続されている、ピクセル。

10

【請求項 2】

輸送層 (20 ; 40 ; 60) が、平面電極 (19 ; 39 ; 59) を介してドライバートランジスタのドレイン接点 (15 ; 35 ; 55) へ接続されている、請求項 1 に記載のピクセル。

【請求項 3】

輸送層 (20 ; 40 ; 60) が、ドライバートランジスタのドレイン接点 (15 ; 35 ; 55) へ直接接続されている、請求項 1 に記載のピクセル。

【請求項 4】

駆動回路が、駆動トランジスタとして形成された別のトランジスタを含んでなる、請求項 1 ~ 3 のいずれか一項に記載のピクセル。

20

【請求項 5】

発光ダイオード (19 23 ; 39 45 ; 59 65) の別な輸送層 (22 ; 44 ; 64) がドーピングされて、別な輸送層 (22 ; 44 ; 64) の導電率増加をもたらしている、請求項 1 ~ 4 のいずれか一項に記載のピクセル。

【請求項 6】

発光ダイオード (19 23 ; 39 45 ; 59 65) の輸送層 (20 ; 40) または別な輸送層 (64) が n タイプドーパントで n ドーピングされている、請求項 1 ~ 5 のいずれか一項に記載のピクセル。

【請求項 7】

n タイプドーパントが、約 200 g / mol 以上の分子質量を有する分子ドーパントである、請求項 6 に記載のピクセル。

30

【請求項 8】

n タイプドーパントが、ピロニン B、ロイコクリスタルバイオレットまたは異なるカチオン色素のロイコベースである、請求項 6 または 7 に記載のピクセル。

【請求項 9】

n ドーピング輸送層 (20 ; 40) または別の n ドーピング輸送層 (64) が、リチウムドーピングされた 4,7 ジフェニル 1,10 フェナントロリンから形成されており、4,7 ジフェニル 1,10 フェナントロリン (Bphen) : リチウム (Li) の分子混合比が約 10 : 1 ~ 約 1 : 3 である、請求項 6 に記載のピクセル。

40

【請求項 10】

n ドーピング輸送層 (20 ; 40) または別の n ドーピング輸送層 (64) が、リチウムドーピングされた 4,7 ジフェニル 1,10 フェナントロリンから形成されており、4,7 ジフェニル 1,10 フェナントロリン (Bphen) : リチウム (Li) の分子混合比が約 5 : 1 ~ 約 1 : 2 である、請求項 6 に記載のピクセル。

【請求項 11】

n ドーピング輸送層 (20 ; 40) または別の n ドーピング輸送層 (64) が、リチウムドーピングされた 4,7 ジフェニル 1,10 フェナントロリンから形成されており、4,7 ジフェニル 1,10 フェナントロリン (Bphen) : リチウム (Li) の分子混合比が約 1 : 1 である、請求項 6 に記載のピクセル。

50

【請求項 12】

発光ダイオード(19 23; 39 45; 59 65)の輸送層(60)または別の輸送層(22; 44)が、有機アクセプター物質でpドーピングされている、請求項1~11のいずれか一項に記載のピクセル。

【請求項 13】

pドーピング輸送層(60)または別のpドーピング輸送層(22; 44)が、starburst 4, 4, 4 トリス(3メチルフェニルフェニルアミノ)トリフェニルアミン(mMTDATA)から作製されており、約80まで熱的に安定な2, 3, 5, 6テトラフルオロ 7, 7, 8, 8テトラシアノ pキノジメタン(F₄TCNQ)ドーパント、または1, 6ジアミノピレン(DAP) F₄TCNQドーパントでpドーピングされている、請求項12に記載のピクセル。 10

【請求項 14】

pドーピング輸送層(60)または別のpドーピング輸送層(22; 44)が、starburst 4, 4, 4 トリス(3メチルフェニルフェニルアミノ)トリフェニルアミン(mMTDATA)から作製されており、約1000:1~約10:1範囲の混合比で、約80まで熱的に安定な2, 3, 5, 6テトラフルオロ 7, 7, 8, 8テトラシアノ pキノジメタン(F₄TCNQ)ドーパント、または1, 6ジアミノピレン(DAP) F₄TCNQドーパントでpドーピングされている、請求項12に記載のピクセル。 20

【請求項 15】

pドーピング輸送層(60)または別のpドーピング輸送層(22; 44)が、starburst 4, 4, 4 トリス(3メチルフェニルフェニルアミノ)トリフェニルアミン(mMTDATA)から作製されており、約100:1~約20:1範囲の混合比で、約80まで熱的に安定な2, 3, 5, 6テトラフルオロ 7, 7, 8, 8テトラシアノ pキノジメタン(F₄TCNQ)ドーパント、または1, 6ジアミノピレン(DAP) F₄TCNQドーパントでpドーピングされている、請求項12に記載のピクセル。 30

【請求項 16】

ドライバートランジスタがnチャンネルトランジスタであり、発光ダイオード(19 23; 39 45)が、ドライバートランジスタのドレイン接点(15; 36)と動作電圧源の陽極との間に接続され、ドライバートランジスタが発光ダイオード(19 23; 39 45)のカソード(19; 39)と面する側に配置され、コンデンサーがドライバートランジスタのゲート接点(17; 32)およびソース接点(15; 37)へ接続されている、請求項1~15のいずれか一項に記載のピクセル。 30

【請求項 17】

ドライバートランジスタがpチャンネルトランジスタであり、発光ダイオード(59 65)が、ドライバートランジスタのドレイン接点(56)と動作電圧源の陰極との間に接続され、ドライバートランジスタが発光ダイオード(59 65)のアノード(59)と面する側に配置され、コンデンサーがドライバートランジスタのゲート接点(52)およびソース接点(57)へ接続されている、請求項1~15のいずれか一項に記載のピクセル。 40

【請求項 18】

駆動回路が3個のトランジスタを有し、閾値電圧補償式に組み立てられている、請求項1~17のいずれか一項に記載のピクセル。

【請求項 19】

駆動回路がカレントミラー配置で4個のトランジスタを有し、ドライバートランジスタがカレントミラー配置の一部として形成されている、請求項1~17のいずれか一項に記載のピクセル。

【請求項 20】

駆動回路のトランジスタが薄膜トランジスタとして形成されている、請求項1~19の 50

いずれか一項に記載のピクセル。

【請求項 2 1】

発光ダイオード (1 9 2 3 ; 3 9 4 5 ; 5 9 6 5) が透明有機発光ダイオード (T O L E D) である、請求項 1 ~ 2 0 のいずれか一項に記載のピクセル。

【請求項 2 2】

駆動回路および発光ダイオード (1 9 2 3 ; 3 9 4 5 ; 5 9 6 5) が共通基板 (1 1 ; 3 1 ; 5 1) 上に形成され、駆動回路が発光ダイオード (1 9 2 3 ; 3 9 4 5 ; 5 9 6 5) と共通基板 (1 1 ; 3 1 ; 5 1) との間に配置されており、発光ダイオード (1 9 2 3 ; 3 9 4 5 ; 5 9 6 5) がトップエミッター O L E D として形成されて、発光方向が共通基板 (1 1 ; 3 1 ; 5 1) から離れる方向である、請求項 1 ~ 2 1 の
10
いずれか一項に記載のピクセル。

【請求項 2 3】

ドライバートランジスタのドレイン接点 (1 5 ; 3 6 ; 5 6) が、有機金属複合層により接点接続されている、請求項 1 ~ 2 2 のいずれか一項に記載のピクセル。

【請求項 2 4】

複合層が、1 物質以上の混合により電氣的にドーブされている、請求項 2 3 に記載のピクセル。

【請求項 2 5】

少なくとも 1 つの反射増加層が、駆動回路と発光ダイオードとの間に配置されている、請求項 1 ~ 2 4 のいずれか一項に記載のピクセル。
20

【請求項 2 6】

少なくとも 1 つの反射増加層が 1 種以上の金属から作製されている、請求項 2 5 に記載のピクセル。

【請求項 2 7】

少なくとも 1 つの反射増加層が 1 種以上の誘電物質から作製されている、請求項 2 5 に記載のピクセル。

【請求項 2 8】

少なくとも 1 つの反射減少層が、駆動回路と発光ダイオードとの間に配置されている、請求項 1 ~ 2 4 のいずれか一項に記載のピクセル。

【請求項 2 9】

少なくとも 1 つの反射減少層が有機金属複合層である、請求項 2 8 に記載のピクセル。
30

【請求項 3 0】

少なくとも 1 つの反射減少層が 1 種以上の誘電物質から作製されている、請求項 2 8 に記載のピクセル。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、有機発光ダイオード (O L E D) と、発光ダイオードを駆動させて、その通電路により発光ダイオードと直列にかつ動作電圧源の 2 極間で少なくとも間接的に接続されたドライバートランジスタ、およびコンデンサーを有する駆動回路とを含んでなる、アクティブマトリックスディスプレイ用のピクセルに関する。
40

【従来技術】

【0 0 0 2】

1 9 8 7 年の Tang et al (C.W.Tang et al., Appl.Phys.Lett.51(12), 913(1987)) による効率的部品の証明以来、O L E D は大型ディスプレイの生産用に有望な候補となっている。O L E D は有機物質製の薄層の連続からなる。各層は典型的には 1 n m ~ 1 μ m の範囲の厚さを有している。各層は通常真空で蒸着によりまたは溶液から、例えばスピニングまたはプリントにより形成される。

【0 0 0 3】

有機発光ダイオードは、中間に配置された有機層中への、片側から電子の形および他の
50

側からいわゆるホールで電荷キャリアの注入後に、光を発する。電荷キャリア注入は、外部電圧がかけられたときに行われ、これに続いて励起子の形成、即ちアクティブゾーンで電子ホール対の形成と、該励起子の輻射再結合とが生じる。アノード（ホール注入接点）およびカソード（電子注入接点）への有機層の接点接続は、典型的には、少なくとも1個の透明電極により、主に例えばインジウムスズ酸化物（ITO）のような透明酸化物の形、および金属接触で行われる。

【0004】

有機発光ダイオード（OLED）をベースにした平面ディスプレイは、パッシブマトリックスおよびアクティブマトリックスとして双方ともに実現しうる。パッシブマトリックスディスプレイの場合には、例えばラインが連続的に選択されて、コラムで選択された画像情報が表示されることにより、画像が作成される。しかしながら、このようなディスプレイは技術的な構築理由から約100ラインのサイズに制限されている。

10

【0005】

高い情報内容を有するディスプレイはピクセルのアクティブな駆動を要する。この目的のため、各ピクセルはトランジスタを有する回路、即ち駆動回路により駆動されている。トランジスタは薄膜トランジスタ（TFT）として通常デザインされている。

【0006】

このタイプのディスプレイは、LC TFTディスプレイとして、液晶セルで既に知られている（LC “液晶”）。この場合、外部光源の反射または透過は、LCDにより制御されている。LCD自体は発光せず、むしろ光制御のみを行い、これは光の電圧依存性偏光回転により通常行われることから、LCDは電圧制御され、即ちほとんど電力なしに駆動回路の助けで駆動される。これらの理由から、1個のトランジスタおよび1個のコンデンサーを有する回路で通常足りるのである。

20

【0007】

電流により駆動される有機発光ダイオードを有したディスプレイの場合には、状況が異なる。電力制御がこの場合には行われねばならないため、少なくとも2個のトランジスタ、即ち駆動トランジスタおよびドライバートランジスタと、1個のコンデンサーとを有する回路が必要である。OLEDに所定の輝度をもたらす電荷をコンデンサーに与えるために、トランジスタは入力データシグナルによりスイッチが入れられる。次いで、コンデンサーがドライバートランジスタのゲート電位を定め、それが最終的に有機発光ダイオードへ

30

【0008】

従来技術では、例えばSanyo-Kodakにより生産されているような、フルカラーディスプレイについて開示している。この場合には、各ピクセルに各々の駆動回路を組み込んだポリシリコン製のアクティブマトリックスが、OLEDディスプレイに用いられている。多結晶シリコン製のマトリックスにおけるトランジスタは、通常OLEDのアノードへ接続されたpチャネルトランジスタである。OLEDの層構築はガラス基板上に配置されたアノードから始まり、カソードで終わる；OLEDはドライバートランジスタの側面に置かれ、ガラス基板を介して発光する。

【0009】

多結晶シリコン製マトリックスの利点は、この物質における電荷キャリアの比較的高い移動度であり、OLEDを駆動させる上で高電流をもたらす。しかしながら、J.L.Sanford and F.R.Liebsch, 2003, SID 03 Digest, page 10 et seqで既に示されているように、多結晶シリコンで典型的な比較的大きい不均質性のせいで、4個以上のトランジスタを有する複雑な駆動回路が必要となる。多結晶シリコン製マトリックスの使用に際する別な欠点は、再結晶化ステップが通常必要であることから複雑な製作、（ディスプレイの費用効率的製造にとり非常に重要な）比較的大きな基板の製作費と、電気的パラメータの比較的大きな不均質性とにある。

40

【0010】

非結晶シリコン（a Si）製マトリックスの使用で、多結晶シリコン製マトリックス

50

の欠点を避けられる：非結晶シリコン製のマトリックスは、一方で相当簡単に作製され、他方で比較的大きな基板で容易に実現される。最後に、非結晶シリコン製のマトリックスは、多結晶シリコンと比較して、電氣的パラメーターで相当に良い空間均質性を有している。通常、非結晶シリコンをベースにしたアクティブマトリックスは n チャンネルトランジスタにより実現される。 p チャンネルトランジスタも原則として用いるが、未ドープのチャンネルで非常に低いホール移動度のために、O L E D 駆動には適さない。

【 0 0 1 1 】

J.-J.Lih et al.,SID 03 Digest,page 14 et seq.2003およびT.Tsujimura,SID 03 Digest,page 6 et seq.2003は双方とも、非結晶シリコン製のマトリックスを有する第一O L E D ディスプレイについて記載している。非結晶シリコン製の既知マトリックスは n チャンネルトランジスタで作動している。双方の場合において、有機発光ダイオードのアノードはT F T 回路のアウトプットに接続されている。

10

【 0 0 1 2 】

非結晶シリコン製アクティブマトリックスの使用は記載された利点を有しているが、明確な欠点もそれに付随している：一方では、非結晶シリコンで通常有意に低い移動度のために電流の制限が生じるため、高効率O L E D を必要とする；他方では、非結晶シリコンが荷重下で劣化し、そのためバーンイン (burn-in) 効果、ひいては不均質性が生じる。この場合における重要な影響は、エージングによるトランジスタの閾値電圧 V_{t_h} のシフトである。

【 0 0 1 3 】

非結晶シリコン製のマトリックスを有するO L E D ディスプレイで配置用の簡単な典型的回路は、2個の n チャンネルトランジスタを通常組み込んでいる。第一のトランジスタ、いわゆる駆動トランジスタは、データシグナルラインおよび行セレクトラインにより作動され、ドライバートランジスタとして機能する第二のトランジスタを制御するコンデンサーを充電する。効率的に実現しうるこのように非常に簡単な2トランジスタ回路がO L E D のアノードへ接続されたとき、更に精査してみると、これは明確な欠点を伴うことがわかる：ドライバートランジスタを飽和領域で作動させるつもりならば、ドライバートランジスタのゲートの駆動には非常に高いスイッチングポテンシャル(“電圧振幅”)を要求する。後者は、通例のC M O S シリコン技術を用いて回路を駆動させても行えない。加えて、この回路の場合には、O L E D のエージングおよびそれに付随する電圧変化がドライバートランジスタのゲート電位に影響を与える。O L E D の電圧が作動に際してどうしてもドライバートランジスタの制御電圧に影響を与えてしまうため、このタイプの駆動は結局難しくなる。記載された欠点を有する対応の回路は、J.-J.Lih et al.,SID 03 Digest,page 14,2003で挙げられている。

20

30

【 0 0 1 4 】

2個の n チャンネルトランジスタの使用とアノードへのドライバートランジスタの接続に伴う前記の欠点は、より多数のトランジスタを有する相当複雑な回路の助けで避けられる。J.L.Sanford and F.R.Liebsch,SID 03 Digest,page 10,2003は、回路と、その回路に配置された発光ユニットとを有するピクセルについて開示しており、 n チャンネルトランジスタがドライバートランジスタとして用いられ、有機発光ダイオードのアノードがそのトランジスタへ接続されて、回路は不均質性の補償のために4~6個のトランジスタを有している。様々な複雑さの回路が、多くのトランジスタでパラメーター変動と発光ユニットのエージングを補償するためにある。多くのトランジスタがピクセルに用いられるが、しかしながら生産量がそれに依じて減るため、その生産はより費用集約的になる。更に、ドライバートランジスタに利用しうる面積が減るため、エージングの問題を増大させてしまう。

40

【 0 0 1 5 】

p チャンネルトランジスタが n チャンネルトランジスタの代わりに用いられると、記載された面積の問題が対称的に当てはまることも指摘される。この場合に、カソードへドライバートランジスタを直接接続すると、O L E D 電圧が作動に際して制御電圧と同時に考

50

慮されねばならない、という結果を招く。

【0016】

効率的OLEDディスプレイの実現で別の重要な面は、OLEDの面積の最適化である。ほとんどのOLEDディスプレイで、OLEDはガラス基板を介して発光する(“ボトム エミッター”)。この場合に、駆動に必要なピクセルのエレクトロニクスはOLEDの側面に配置されている。結果的に、ピクセルの面積の半分以下がピクセルの実際の発光ユニット用に、即ちOLED用に残るにすぎない。発光ユニットがピクセルと比較して小さくなるほど、OLEDが作動される電流密度は高くなる。高い電流密度ほど、寿命に不利な作用を有する。

【0017】

基板の反対方向に発光する有機発光ダイオード(“トップ エミッター”)の方が適切であり、その理由は、これが駆動回路上に構築でき、その結果として、ピクセル面がほぼその全体で発光ユニットとして用いられるからである。T.Tsujimura et al., SID 03, page 6, 2003は、非結晶シリコン製のマトリックスを有するディスプレイとして、このような配置を記載している。この場合には、OLEDアノードがドライバートランジスタと接点接続している。光は透明カソードを介して発される。この配置は、OLED電圧が制御電圧に影響を与え、ドライバートランジスタの飽和動作の利点が生かされない、という既に記載された欠点を有している。したがって、ドライバートランジスタにより生じるOLED駆動電流は、閾値電圧(V_{th})のシフトおよび有機発光ダイオードの変化に対して敏感に反応してしまうのである。トランジスタおよびOLEDが古くなるにつれて、このようなシフトは不可避的になる。

【発明の具体的説明】

【0018】

面積の効率的利用を可能化する有機発光ダイオードを有したアクティブマトリックスディスプレイ用のピクセルを提供することが、本発明の目的である。更に、本発明は費用効率的方法の使用の助けでピクセルの生産を可能化することである。

【0019】

本発明によると、この目的は、発光ダイオードの輸送層がドライバートランジスタのドレイン接点へ電氣的に接続されて、輸送層がドーピングで導電性にされている、という事実のおかげで、請求項1の記載によるピクセルについて達成されている。

【0020】

駆動回路の適切なデザインと合わせてこのように達成されたことは、ドライバートランジスタが飽和状態で作動でき、そのためエージングプロセスに比較的無感応性なことである。

【0021】

駆動回路は、ドーブ輸送層を介して有機発光ダイオードへ接続されている。これは、接触金属が未ドーブ有機層へ接続されていることから、高インピーダンス接触が生じることを防いでいる。提示されたドーブ輸送層は、ピクセルで発光ダイオードを下層と適合させられ、その結果として、生産プロセスは適切なドーピング物質の選択により費用効率的にでき、こうして可能となった適合化のおかげで、(発光ダイオードのカソードへの接続に伴い) n チャネルドライバートランジスタおよび(発光ダイオードのアノードへの接続に伴い) p チャネルドライバートランジスタ双方の使用を可能化している。

【0022】

ドーピングの助けで、通常の動作温度域における有機発光ダイオードの導電輸送層の導電率はその程度に応じて増加する。

【0023】

ドライバートランジスタのドレイン接点へのドーブ輸送層の接続は、ドライバートランジスタのゲートソース電圧が有機発光ダイオードの電圧により影響されることを更に防いでいる。この結果として、次のこと、即ち発光ダイオードの電圧の変動をもたらしてドライバートランジスタの飽和に悪影響を与えるエージング現象または有機発光ダイオード

10

20

30

40

50

のパラメーターの変動が避けられ、そのため発光ダイオードを通る電流の流れ、ひいてはその輝度が安定に保たれる。

【0024】

従属項は本発明の有利な細部面に関する。

【0025】

例として、用いられるnドーパントは約200g/mol以上の分子質量を有する分子ドーパントである。好ましい例はnドーパントピロニンDまたはロイコクリスタルバイオレットである(A.Werner et al., Appl. Phys. Lett. 82, 4495(2003))。別の例として、nドーパント層は、リチウムドーパされた4,7ジフェニル-1,10フェナントロリンである。4,7ジフェニル-1,10フェナントロリン(Bphen):リチウム(Li)の分子混合比は約10:1~約1:1、好ましくは約5:1~約1:1であり、特に好ましくは約1:1である。他のn型ドーピング種も同様に用いてよい。電子輸送層は約20~約100nmの範囲、好ましくは約40nmの厚さを有している。

10

【0026】

pドーパント層(ホール輸送層)は好ましくはstarburst-4,4,4-トリス(3-メチルフェニルフェニルアミノ)トリフェニルアミン(m-MTDATA)から作製され、約80nmまで熱的に安定な2,3,5,6-テトラフルオロ-7,7,8,8-テトラシアノ-p-キノジメタン(F₄-TCNQ)ドーパントまたは1,6-ジアミノピレン(DAP)-F₄-TCNQドーパントでpドーパされている。他のp型ドーピング種も利用しうる。混合比は約1000:1~約10:1、好ましくは約100:1~約20:1である。ホール輸送層は約30~約300nmの範囲、好ましくは約100nmの厚さを有している。

20

【0027】

本発明の一細部面によると、平面電極を介してドライバートランジスタのドレイン接点へドーパント層を接続させている。電極はドレイン接点への接点接続に役立ち、これは一般的な金属被覆手段により行える。

【0028】

本発明の一開発によると、ドライバートランジスタのドレイン接点へ導電輸送層を直接接続させている。これはドーピングによる輸送層の適合化のおかげで可能化され、金属被覆の省略により生産プロセスの簡素化を図れる。

30

【0029】

本発明の別な細部面によると、適切であればドーパされた、少なくとも1種の有機物質と、金属成分から構成される複合層により、ドライバートランジスタのドレイン接点の接点接続を行える。このような複合層は高い導電率を有し、例として、CO蒸発により作製しうる。

【0030】

本発明の一態様によると、ドライバートランジスタへ接続される電極(アノード/カソード)は、それがOLEDのアクティブ層により発された電磁線をできるだけ効率的に反射するようにデザインされている。これは、例えば銀のような高反射物質により行える。高反射金属は多くの場合に高い仕事関数を有し、そのため特に導電有機層と良い接触を行えないことから、本発明はこの接続で特別な利点を発揮する。

40

【0031】

本発明の別な細部面によると、ドライバートランジスタへ接続される電極は、それが多層配置に基づきOLEDのアクティブ層により発された電磁線を効率的に反射するようにデザインされている。これは、例えば誘電性多層により行える。例として、反射層を介するスルー接続がドーパ有機層の助けで可能となることから、これは特に効率面で本発明と関連している。

【0032】

本発明の一開発によると、ドライバートランジスタへ接続される電極は、それが多層配置に基づきOLEDのアクティブ層により発された電磁線を効率的に反射するようにデザ

50

インされている。これは、例えば誘電性多層の助けにより行える。例として、反射層を介するスルー接続がドーブ有機層の助けで可能となることから、これは本発明に関して特に効率的である。

【0033】

本発明の好ましい態様によると、ドライバートランジスタへ接続される電極は、それが入射光をできるだけ少なく反射するようにデザインされている（反射減少）。これは、例えば適切な誘電層または有機金属複合層により行える。有機発光ダイオードの効率はこの結果として通常低下するが、達成されることは、外部入射光が反射されず、その結果、例えばコントラストを増すための偏光フィルターのようないかなる別な手段を用いなくとも、OLEDディスプレイのコントラストが高まることである。

10

【0034】

ここで提案された配置は、2個以上のトランジスタを有する駆動回路へも普遍化しうる。安定性に関して非常に信頼しうる本発明の細部面では、駆動回路にカレントミラー配置で4個のトランジスタをもたせており、その場合にドライバートランジスタはカレントミラー配置の一部として形成されている。カレントミラー配置により、ミラー電流がドライバートランジスタに流れる；該ミラー電流は、上記の手段に加えて、ピクセルの部品の製造許容性、特に発光ダイオードの製造許容性およびエージング現象と全く無縁である。

【0035】

カレントミラー配置は4個のトランジスタおよび1個のコンデンサーにより形成されている。回路配置およびトランジスタタイプは原則的に知られており、例えばJ.L.Sanford, F.R.Libsch, SID 2003, page 10 et seqで記載されている。他のいかなるカレントミラー回路も代わりに用いうる。カレントミラー配置により達成されることは、トランジスタおよび/または有機発光ダイオードのエージングによる閾値電圧のシフトの場合でも、飽和領域で非常に信頼しながらドライバートランジスタが作動させられることであり、結果的に、エージングは発光ダイオードの輝度、ひいては部品の発光の変動を生じず、またはせいぜい小さな程度で生じるにすぎない。

20

【0036】

本発明は、発光ダイオードが透明有機発光ダイオードとしてデザインされているという事実のおかげでも、有利に開発されている。十分に透明な(>70%透過)有機発光ダイオードは高い光効率を有している。透明被覆接点部へのダメージに対する、全有機層、特に発光層の防御が、同時に確保されている。このような透明OLEDの場合において、ホール輸送層は有機アクセプター物質でpドーブされ、電子輸送層はドナー物質でnドーブされ、ドーバントは>200g/molの質量を有している。例として、特許出願DE 102 15 210で記載された透明OLEDを用いることが可能である。

30

【0037】

最後に、駆動回路および発光ダイオードが共通基板上に形成され、駆動回路が発光ダイオードと共通基板との間に配置され、発光ダイオードがトップエミッターOLEDとして形成され、発光方向が共通基板から離れる方向となるように、駆動回路および発光ダイオードを共通基板上に適用することが特に得策である。

【0038】

その結果、駆動回路は有機発光ダイオードの下に置かれる。結果的に、電流の流れを増すことなく、ピクセルの面積を最大化し、ひいては明度を増すことが可能である。こうして構成されるピクセルは、基板ベース、その上に配置された駆動回路、およびその上に形成された有機発光ダイオードからなる層構造を有している。基板の反対方向に発光するOLED(トップエミッター)が駆動回路上に構築されるため、ピクセル面はほぼその全体で発光ユニットとして用いられる。光はトップに置かれた透明電極を介して発される。このような層構造は、基板への駆動回路の適用がより過酷な条件下で、例えば有機発光ダイオードの適用の場合よりも高い温度で行われるかぎり、生産工学上有利である。結果的に、発光ダイオードは、それ自体の適用にかかる場合を除き、別な生産プロセスの別な処理に付されないものである。トップエミッターとして、発光ダイオードは本質的にピクセルの

40

50

基本面の全体に広がる。この態様は、飽和状態で作動される 2 トランジスタ回路の場合に、特に好都合で可能である。

【例示的態様】

【0039】

本発明は、最初に、好ましくは非結晶シリコンに基づき実現されるような n チャネルトランジスタを有する回路を有したアクティブマトリクスディスプレイ用のピクセルの特に実際上関連している例示的態様に基づき、図 1 を参考にしながら以下で説明されている。

【0040】

図 1 は第一の例示的態様によるピクセルの回路配置の簡単な電気回路図を示しており、その回路は 2 個のトランジスタを含んでいる。駆動トランジスタ 1 と称される第一トランジスタは、データシグナルライン 2 の電位を蓄えるように働き、そのトランジスタは行セレクトライン 3 により作動され、コンデンサー 4 がデータシグナルライン 2 の電位で充電される。コンデンサー 4 は第二トランジスタ、ドライバートランジスタ 5 を制御している。有機発光ダイオード (OLED) 6 のカソードはドライバートランジスタ 5 のドレイン接点へ接続されており、供給ライン 7 から動作電流を受け取り、そこへ動作電圧 V_{DD} が加えられる。

【0041】

OLED のカソードとドライバートランジスタ 5 のドレイン接点との直接接続が形成されている、図 1 による回路配置の助けで実現されることは、ドライバートランジスタ 5 が飽和領域で作動されることであり、結果的に、ドライバートランジスタ 5 または OLED 6 のエージングのせいだ。閾値電圧に生じうるシフトは、ピクセルの場合で輝度の変化を起こさず、またはせいぜい小さな程度で起こすにすぎない。OLED 6 のカソードはドライバートランジスタ 5 のドレイン接点へ接続され、供給ライン 7 から動作電流を受け取る。このような配置は、外部駆動回路の電圧振幅が大きくなりすぎることなく、ドライバートランジスタ 5 が飽和領域で作動されるという効果を有している。これは下記計算に基づき示される：

飽和条件：

$$V_{tT2} < V_{GS2} < V_{tT2} + V_{DS2}$$

$$V_{DATA} = V_{DS1} + V_{GS2} \quad V_{GS2} (V_{DS1} = 0)$$

$$V_{DD} = V_{DS2} + V_F$$

$$V_{tT2} < V_{DATA} < V_{tT2} + V_{DS2}$$

$$I_{OLED} = 0.5 k (V_{DATA} - V_{tT2})^2$$

【0042】

上記の考えに基づくと、ドライバートランジスタ 5 のエージングによる閾値電圧のシフトは、輝度の変化を起こさず、または小さな程度で輝度の変化を起こすにすぎない。

【0043】

逆に、ドライバートランジスタ 5 のドレイン接点を OLED のアノードへ接点接続させると、過度の電圧振幅に至り、特定の条件下でディスプレイ供給電圧を越えることがある：

飽和条件：

$$V_{tT2} < V_{GS2} < V_{tT2} + V_{DS2}$$

$$V_{DATA} = V_{DS1} + V_F + V_{GS2} \quad V_F + V_{GS2} (V_{DS1} = 0)$$

$$V_{DD} = V_{DS2} + V_F$$

$$V_{tT2} + V_F < V_{GS2} + V_F < V_{tT2} + V_{DS2} + V_F$$

$$V_{tT2} + V_F < V_{DATA} < V_{tT2} + V_{DD}$$

$$I_{OLED} = 0.5 k (V_{DATA} - V_{tT2} - V_F (I_{OLED}))^2$$

【0044】

図 2 は、ゲートがトップに置かれた (“トップゲート”)、図 1 で第一の例示的態様によるピクセルの断面図を示している。示された構造は、基板の反対方向に発光する有機発

10

20

30

40

50

光ダイオード（“トップエミッター”）について、図1で示された回路の1つの可能な技術的デザインである。

【0045】

非結晶シリコン製の回路が、ガラス製のキャリア（基板）11上に形成されている。有機発光ダイオードは回路上に配置されている。SiN_x製の絶縁層12が、キャリア11上に更に形成されている。作動時にn導電性になる、トランジスタのチャンネル13として真性非結晶シリコン製の薄層が、上記絶縁層上に配置されている。ソース接点14がチャンネル13の片側に、ドレイン接点15がその反対側に置かれている。ソース/ドレイン接点14、15はnドープシリコン製の薄層であり、各場合に両者間に置かれたチャンネル13を接点接続させている。

10

【0046】

ゲート接点17が、ゲート絶縁体16のSiN_x製の別な形成層上に、“トップゲート”として形成されている。ゲート17はチタン白金合金（TiPt）製の層である。ゲート17を有するゲート単位は、不動態層18で被覆されている。

【0047】

次いで、1つまたは複数の有機層を有する有機発光ダイオード（OLED）がその上に形成されている。アルミニウム製のカソード19が不動態層18の上に配置され、ドープ電子輸送層20が該カソードに形成されている。電子輸送層20はnドープされている。それは好ましくは約40nmの厚さを有し、約1:1の分子混合比で4,7ジフェニル1,10フェナントロリン（Bphen）：リチウム（Li）からなる、リチウムドープされた4,7ジフェニル1,10フェナントロリンから作製されている。他のドーピング種も同様に可能である。

20

【0048】

複数の層からなる有機発光ダイオードのエミッター層構造21が、電子輸送層20の上に配置されている。エミッター層構造21は、約10nmの厚さを有するBphen製の電子側ブロック層、その上に、光発生の内部量子効率を増すためにエミッタードーパント、特にキナクリドン類と混合されたトリス（8ヒドロキシキノリン）アルミニウム（Alq₃）製の約20nm厚電圧発光層、更に約5nmの厚さを有するN,NジフェニルN,Nビス（3メチルフェニル）（1,1ピフェニル）4,4ジアミン（TPD）製のホール側ブロック層からなる。

30

【0049】

約100nmの厚さを有するホール輸送層22がエミッター層構造21の上に置かれ、ホール輸送層22はこの例示的態様の場合でpドープされている。ホール輸送層22はstarburst 4,4,4 トリス（3メチルフェニルフェニルアミノ）トリフェニルアミン（mMTDATA）製であり、約80まで熱的に安定な2,3,5,6テトラフルオロ7,7,8,8テトラシアノpキノジメタン（F₄TCNQ）ドーパントまたは1,6ジアミノピレン（DAP）F₄TCNQドーパントでpドープされている。

【0050】

インジウムスズ酸化物（ITO）製の半透明アノード23がトップ側で最後に形成されており、結果的に発光は有機層構造から該アノードを経て生じる。アノード23は、別なアプリケーション、即ち絶縁層（図示せず）により、有機発光ダイオードのカソード19との側面接触から保護されている。

40

【0051】

生産に際して、（ドープ層の場合には）同時蒸発による真空蒸着プロセスの適用で、有機層が形成される。しかしながら、原則として、従来技術から公知の他の方法の助けで、例えば相互的な物質の蒸着、次いで、場合により、真空で行える相互的な物質の温度制御拡散または既に混合された物質のスピンニングにより、該層は形成してもよい。特に2つのブロック層、電子側ブロック層およびホール側ブロック層は真空下で蒸着されるが、代わりにスピンコーティングにより形成してもよい。

50

【0052】

ピクセルの駆動回路は、有機発光ダイオードのカソード19へ直接的に、メッキスルーホール24を介してドレイン接点15により接続されている。この場合、メッキスルーホール24は、不動態層18とゲート絶縁体16を通り抜けて、1箇所を通じている。

【0053】

メッキスルーホール24およびドレイン接点15を介するカソード19とnチャンネル13との直接的な接点接続のために、ドライバートランジスタは飽和状態で作動でき、そのため閾値電圧のシフトに無感応性であることが、この配置の利点である。更に、トランジスタのアウトプットとカソード19との直接的な接点接続により、非常に簡単な技術的組立てを行える。

10

【0054】

実現のための先行条件は、基板の反対方向に発光する発光ダイオードとして、有機発光ダイオードの形成である。この場合には、基板を介して発光する有機発光ダイオードよりこのようなOLEDの方が通常有意に低効率である、という基本的な問題がある。この問題は、特に特許出願DE101 35 513で記載されているように、輸送層をドーピングすることにより解決される。代わりに、特に特許出願DE102 15 210で開示されているように、十分に透明な有機発光ダイオードを用いることも可能である。

【0055】

図3は、ゲートがボトムに置かれた、第二の例示的態様によるピクセルの断面図を示している。

20

【0056】

ゲート接点32が、キャリア(基板)31上に直接“ボトムゲート”として形成されている。キャリア31は典型的にはガラス製である。ゲート接点32はチタン白金合金(TiPt)製である。SiN_x製の絶縁層33がその上に置かれ、次いでゲート絶縁体34がSiN_x製の層として形成されている。

【0057】

作動時にn導電性となる、トランジスタのチャンネル35として真性非結晶シリコン製の薄層が、その上に配置されている。ドレイン接点36がチャンネル35の片側に、ソース接点37がその反対側に置かれている。ソース/ドレイン接点36、37はアルミニウム製の薄層であり、各場合に両者間に置かれたチャンネル35を接点接続させている。ソース/ドレイン接点36、37に隣接するソース/ドレイン領域はnドーピングシリコン製である。

30

【0058】

1つまたは複数の有機層を有する有機発光ダイオード(OLED)が、これもSiN_x製である絶縁層38上に形成されている。OLEDの最下層はアルミニウム製のカソード39であり、これにドーピング電子輸送層40が形成されている。電子輸送層20はnドーピングされている。それは約40nmの厚さを有し、約1:1の分子混合比で4,7ジフェニル-1,10フェナントロリン(Bphen):リチウム(Li)からなる、リチウムドーピングされた4,7ジフェニル-1,10フェナントロリンから作製されている。

【0059】

複数の層からなるエミッター層構造が、電子輸送層40の上に配置されている。エミッター層構造は、約10nmの厚さを有するBphen製の電子側ブロック層41、その上に、光発生内部量子効率を増すためにエミッタードーパントと混合されたトリス(8ヒドロキシキノリン)アルミニウム(Alq₃)製の約20nm厚電圧発光層42、更に約5nmの厚さを有するN,Nジフェニル-N,Nビス(3メチルフェニル)(1,1ピフェニル)-4,4ジアミン(TPD)製のホール側ブロック層43からなる。

40

【0060】

約100nmの厚さを有するホール輸送層44がエミッター層構造の上に置かれ、ホール輸送層44はこの例示的態様の場合でpドーピングされている。ホール輸送層44はstarburst-4,4,4トリス(3メチルフェニルフェニルアミノ)トリフェニルアミン

50

(m MTDATA) 製であり、約 80 まで熱的に安定な 2, 3, 5, 6 テトラフルオロ 7, 7, 8, 8 テトラシアノ p キノジメタン (F₄TCNQ) ドーパントまたは 1, 6 ジアミノピレン (DAP) F₄ TCNQ ドーパントで p ドープされている。

【0061】

インジウムスズ酸化物 (ITO) 製の半透明アノード 45 がトップ側で最後に形成されており、結果的に発光は OLED の有機層構造から該アノードを経て生じる。

【0062】

図 4 は、ピクセル用の駆動回路の簡単な電気回路図を示している。駆動回路は、4 個の n チャネルトランジスタ T1、T2、T3、T4 とコンデンサー C を有するカレントミラー配置からなる。トランジスタ T1 および T3 は、行ライン SCAN1 により作動される。T1 と一緒に、トランジスタ T3 を介して、コンデンサー C がデータラインにより充電される。該コンデンサーが充電された後、電流がデータラインから T2 へと流れる。トランジスタ T4 が SCAN2 により作動され、その一方で SCAN1 が切られる。次いで、キャパシタンス (コンデンサー C) による電圧の制御下で、トランジスタ T2 が OLED への同 (ミラー) 電流を定めている。

10

【0063】

カレントミラーによるこのタイプの駆動回路の配置も同様に、ドライバートランジスタ 10 即ちそのゲート接点によりコンデンサーへ接続されたトランジスタ が飽和領域で作動し、こうしてドライバートランジスタおよび / または発光ダイオードのエージングにより 20 閾値電圧で生じうるシフトが輝度の変化を起こさず、またはせいぜい小さな程度で起こすにすぎない、という効果を有する。この場合、ドライバートランジスタ T2 は動作電圧源の陽極 V_{DD}、即ち供給ラインへ間接的に接続されており、トランジスタ T4 が陽極 V_{DD} とドライバートランジスタ T2 との間に置かれることで、動作電圧源の両極間で間接的に接続される。それにもかかわらず、OLED (図 3 の OLED1) はドライバートランジスタ T2 の通電路と直列に接続されている。

20

【0064】

図 5 は、唯一の走査線を用いた、カレントミラー配置の別な態様について示している。トランジスタ T3 および T4 のパラメーターの正確な知識がここでの先行条件であり、この場合、定められる電流は OLED のドライバートランジスタ T2 へ流れず、むしろその 30 トランジスタ 2 個の比率により決まるからである。

30

【0065】

図 6 は p チャネルトランジスタを有する 2 TFT 回路の回路態様について示しており、OLED のアノードの p ドープ輸送層がドライバートランジスタのドレイン接点へ接続されている。

【0066】

図 7 は、ゲート接点がボトムに置かれた p チャネルトランジスタと、アノードがドライバートランジスタへ接続された OLED とを有する、ピクセルの断面図について示している。

【0067】

ゲート接点 52 が、キャリア (基板) 51 上に直接 “ボトムゲート” として形成されている。キャリア 51 は典型的にはガラス製であり、ゲート 2 はチタン白金合金 (TiPt) 製である。SiN_x 製の絶縁層 53 がその上に置かれ、次いでゲート絶縁体 54 が SiN_x 製の層として形成されている。

40

【0068】

作動時に p 導電性となる、トランジスタのチャネル 55 として真性シリコン製の薄層が、その上に配置されている。ドレイン接点 56 がチャネル 55 の片側に、ソース接点 57 がその反対側に置かれている。ソース / ドレイン接点 56、57 はアルミニウム製の薄層であり、各場合に両者間に置かれたチャネル 55 を接点接続させている。ソース / ドレイン接点 56、57 に隣接するソース / ドレイン領域は p ドープシリコン製である。

50

【0069】

1つまたは複数の有機層を有する有機発光ダイオード(OLED)が、これもSiNx製である絶縁層58上に形成されている。OLEDの最下層はアルミニウム製のカソード59であり、これにドーパント層60が形成されている。ドーパント層60はpドーパントである。それは約100nmの厚さを有し、starburst 4, 4, 4 トリス(3-メチルフェニルフェニルアミノ)トリフェニルアミン(m-MTDATA)製であり、約80nmまで熱的に安定な2, 3, 5, 6-テトラフルオロ-7, 7, 8, 8-テトラシアノ-p-キノジメタン(F4TCNQ)ドーパントまたは1, 6-ジアミノピレン(DAP) F4TCNQドーパントでpドーパントされている。

【0070】

複数の層からなるエミッター層構造が、ドーパント層60の上に配置されている。エミッター層構造は、約5nmの厚さを有するN,N-ジフェニル-N,N-ビス(3-メチルフェニル)-(1,1-ピフェニル)-4,4-ジアミン(TPD)製のドーパント層61からなる。次いで、光発生部の内部量子効率を増すためにエミッタードーパントと混合されたトリス(8-ヒドロキシキノリン)アルミニウム(Alq3)製の約20nm厚電圧発光層62がある。次いで、約10nmの厚さを有するBphen製の電子側ブロック層63が、その上に配置されている。

【0071】

約40nmの厚さを有する電子輸送層64がエミッター層構造の上に置かれ、電子輸送層64はこの例示的態様の場合でnドーパントされている。電子輸送層64は、約1:1の分子混合比で4,7-ジフェニル-1,10-フェナントロリン(Bphen):リチウム(Li)からなる、リチウムドーパントされた4,7-ジフェニル-1,10-フェナントロリンから作製されている。

【0072】

インジウムスズ酸化物(ITO)製の半透明カソード65がOLEDのトップ側に最終層として形成されており、結果的に発光はOLEDの有機層構造から該カソードを経て光生じる。

【0073】

図8は、ドライバートランジスタの閾値電圧補償が行われる、回路配置について示している。ディスプレイに新たな画像を表わす上で、OLED Vcaの共通カソード端子は、逆方向に駆動してOLEDを完全に放電させるために短時間で、GNDに対して高い正電位にしなければならない。次いで、図8でAZで示されるトランジスタT2のゲート端子が正電位にされ、同時に電圧Vcaがやや負の値にされる。この結果は、蓄電コンデンサーC1の電圧がドライバートランジスタのほぼ閾値電圧に定められることである。トランジスタT1を介して後者がデータラインへ接続されると、この電圧もそこに存在するため、実際のVdata電圧のみが加えられなければならない。新たな値がすべてのピクセルに書き込まれると、電圧Vcaは正常動作電位に再び定められ、OLEDが定電圧Vdataに比例して発光する。

【0074】

前述の記載、請求項および図面で開示された本発明の特徴は、その様々な態様において、個別的に、および本発明の実施上いかなる望ましい組合せのときも重要である。

【図面の簡単な説明】

【0075】

本発明は、図面を参考にして、例示的態様に基づき、以下で更に詳細に説明されている：

【図1】第一の例示的態様によるピクセルの回路配置を示している。

【図2】ゲートがトップに置かれた、図1の第一例示的態様によるピクセルの断面図を示している。

【図3】ゲートがボトムに置かれた、第二の例示的態様によるピクセルの断面図を示している。

10

20

30

40

50

【図4】カレントミラー配置を有するピクセルの回路配置を示している。

【図5】カレントミラー配置と1本の走査線のみを有するピクセルの回路配置を示している。

【図6】2個のpチャンネルTFTを有するピクセルの回路配置を示している。

【図7】pドープ輸送層がpチャンネルドライバートランジスタのドレイン接点へ接続された、ピクセルの断面図を示している。

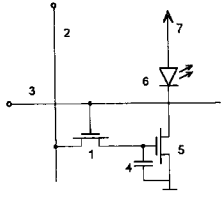
【図8】ディスプレイに表れる画像の良い均質性のためにドライバートランジスタの閾値電圧補正を含めた、3個のnチャンネルTFTを有する回路配置を示している。

【符号の説明】

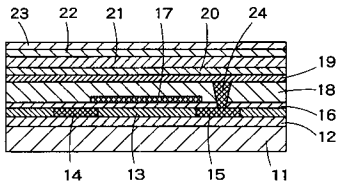
【0076】

- | | | |
|------------|-----------------|----|
| 1 | 駆動トランジスタ | |
| 2 | データシグナルライン | |
| 3 | 行セレクトライン | |
| 4 | コンデンサー | |
| 5 | ドライバートランジスタ | |
| 6 | 有機発光ダイオード(OLED) | |
| 7 | 供給ライン | |
| 11, 31, 51 | キャリア(基板) | |
| 12, 38, 58 | 絶縁層 | |
| 13, 35, 55 | 駆動回路のチャンネル | 20 |
| 14, 37, 57 | ソース | |
| 15, 36, 56 | ドレイン | |
| 16, 34, 54 | ゲート絶縁体 | |
| 17, 32, 52 | ゲート | |
| 18 | 不動態層 | |
| 19, 39 | カソード | |
| 20, 40, 64 | ドープ電子輸送層 | |
| 21, 42, 62 | エミッター層 | |
| 22, 44, 60 | ドープホール輸送層 | |
| 23, 45 | 半透明アノード | 30 |
| 24 | メッキスルーホール | |
| 41, 63 | 電子側ブロック層 | |
| 42, 61 | ホール側ブロック層 | |
| 59 | アノード | |
| 65 | 半透明カソード | |

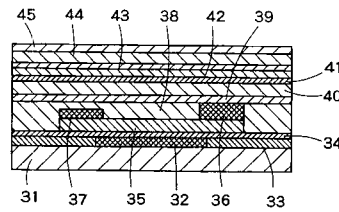
【 図 1 】



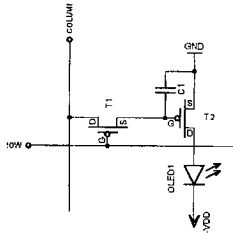
【 図 2 】



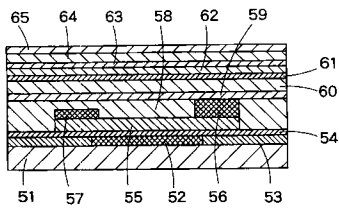
【 図 3 】



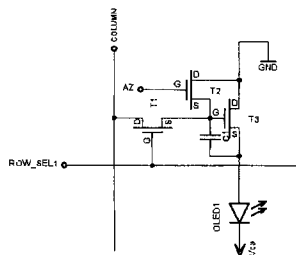
【 図 6 】



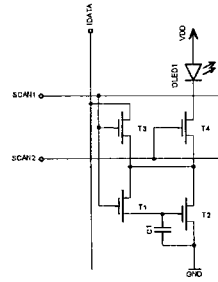
【 図 7 】



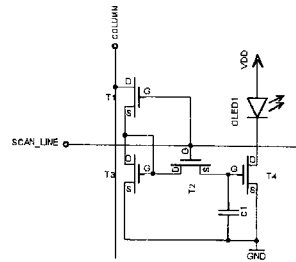
【 図 8 】



【 図 4 】



【 図 5 】



フロントページの続き

(51) Int.Cl. ⁷	F I	テーマコード(参考)
	G 0 9 G 3/20	6 4 2 A
	G 0 9 G 3/20	6 8 0 G
	G 0 9 G 3/30	J
	H 0 5 B 33/14	A

(72)発明者 カルル、レオ
 ドイツ連邦共和国ドレスデン、ヘルマンシュトラッセ、5

(72)発明者 オリバー、シュナイダー
 ドイツ連邦共和国ドレスデン、ハンザシュトラッセ、4 8

F ターム(参考) 3K007 AB05 AB11 AB18 BA06 DB03 GA00 GA04
 5C080 AA06 BB05 DD05 DD22 DD27 DD28 DD29 EE28 FF11 JJ03
 JJ06
 5C094 AA06 AA15 AA31 AA43 AA44 BA03 BA27 CA19 DA13 ED11
 ED12 FB01

【外国語明細書】

2005251730000001.pdf

专利名称(译)	用于有源矩阵显示的像素		
公开(公告)号	JP2005251730A	公开(公告)日	2005-09-15
申请号	JP2005008603	申请日	2005-01-17
[标]申请(专利权)人(译)	诺瓦莱德公开股份有限公司		
申请(专利权)人(译)	Nobaretto , GmbH与		
[标]发明人	カルルレオ オリバーシュナイダー		
发明人	カルル、レオ オリバー、シュナイダー		
IPC分类号	H05B33/00 G09F9/30 G09G3/20 G09G3/30 G09G3/32 H01L27/32 H01L51/00 H01L51/30 H01L51/50 H05B33/08 H05B33/22 H05B33/14		
CPC分类号	H01L51/5052 G09G3/3233 G09G3/3241 G09G3/325 G09G2300/0809 G09G2300/0842 G09G2300 /0861 H01L27/3244 H01L27/3248 H01L51/002 H01L51/0051 H01L2251/5315 H01L2251/5323		
FI分类号	H05B33/22.B H05B33/22.D G09F9/30.365.Z G09G3/20.621.M G09G3/20.624.B G09G3/20.642.A G09G3/20.680.G G09G3/30.J H05B33/14.A G09F9/30.365 G09G3/3225 G09G3/3266 H01L27/32		
F-TERM分类号	3K007/AB05 3K007/AB11 3K007/AB18 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080 /AA06 5C080/BB05 5C080/DD05 5C080/DD22 5C080/DD27 5C080/DD28 5C080/DD29 5C080/EE28 5C080/FF11 5C080/JJ03 5C080/JJ06 5C094/AA06 5C094/AA15 5C094/AA31 5C094/AA43 5C094 /AA44 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA13 5C094/ED11 5C094/ED12 5C094/FB01 3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC03 3K107/CC32 3K107/CC45 3K107/DD03 3K107 /DD42 3K107/DD44 3K107/DD73 3K107/DD76 3K107/DD78 3K107/DD86 3K107/EE04 3K107/EE27 3K107/EE33 3K107/EE59 3K107/FF05 3K107/FF14 3K107/FF18 3K107/HH04 3K107/HH05 5C380 /AA01 5C380/AA03 5C380/AB06 5C380/AB11 5C380/AB22 5C380/AB23 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD05 5C380/BD09 5C380/BD10 5C380/CB20 5C380/CC02 5C380/CC14 5C380 /CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC62 5C380/CC63 5C380/CD012 5C380/CD013 5C380/CD014		
代理人(译)	耀希达凯贤治 中村KoTakashi		
优先权	102004002587 2004-01-16 DE		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种用于具有有机发光二极管的有源显示器的像素，该像素能够有效利用面积。包括有机发光二极管（OLED）（19-23）以及具有驱动器晶体管和用于驱动发光二极管（19-23）的电容器驱动电路，并且驱动器晶体管的电流通路是发光二极管。有源矩阵显示器的像素，与（19-23）串联，并至少间接在工作电压源的两极之间。掺杂发光二极管（19-23）的传输层（20），导致传输层（20）的导电性增加并且电连接到驱动晶体管的漏极接触（15）。[选型图]图1

