

(19) 日本国特許庁(JP)

(12) **公開特許公報(A)**

(11) 特許出願公開番号

特開2004-252310

(P2004-252310A)

(43) 公開日 平成16年9月9日(2004.9.9)

(51) Int.Cl.⁷

G09G 3/30

G09G 3/20

H05B 33/14

F I

G09G 3/30

G09G 3/20 612E

G09G 3/20 624B

G09G 3/20 624C

G O 9 G 3/20 6 4 1 C

テーマコード (参考)

3K007

5C080

審査請求 未請求 請求項の数 14 O L (全 21 頁) 最終頁に続く

(21) 出願番号 特願2003-44369 (P2003-44369)

(22) 出願日 平成15年2月21日 (2003. 2. 21)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(74) 代理人 100095728

弃理士 上柳 雅誉

(74) 代理人 100107076

弁理士 藤岡 英吉

(74) 代理人 100107261

弁理士 須澤 修

(72) 発明者 小澤 徳郎

長野県諏訪市大和3丁目3番5号 セイコ

一エプソン株式会社内

Fターム(参考) 3K007 AB03 AB18 DB03 GA00

[最終頁に続く](#)

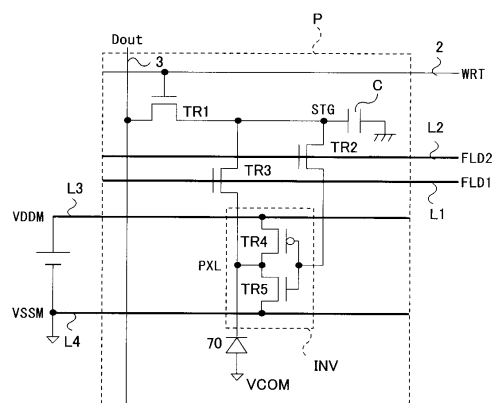
(54) 【発明の名称】 電気光学パネル、その駆動回路及び駆動方法、並びに電子機器

(57) 【要約】

【課題】簡易な構成で画素内にデータを記憶する。

【解決手段】データ線3及び走査線2の交差に対応して画素Pが設けられる。画素Pは、保持容量C、インバータINV、OLED素子70及び第1～第3トランジスタTR1～TR3を有する。読出期間にあっては、保持容量Cに記憶されているデータをインバータINVで反転して、保持容量Cに再書き込みを偶数回実行するから、保持容量Cの論理レベルを維持することができる。保持期間にあっては、第2トランジスタTR2をオン状態にする。また、読出期間は保持期間と比較して高電位電源VDDMの電位を高電位にする一方、低電位電源VSSMの電位を低電位にする。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、

前記画素は、

電荷を保持する保持容量と、

入力信号を反転した出力信号を出力する反転手段と、

前記データ線と前記保持容量との間に設けられた第 1 スイッチング素子と、

前記保持容量と前記反転手段の入力との間に設けられた第 2 スイッチング素子と、

前記保持容量と前記反転手段の出力との間に設けられた第 3 スイッチング素子と、

前記反転手段の出力と接続される有機発光ダイオード素子と、

を備える電気光学パネル。

10

【請求項 2】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、

前記画素は、

有機発光ダイオードと、

電荷を保持する保持容量と、

入力信号を反転した出力信号を出力する反転手段と、

前記データ線と前記保持容量との間に設けられた第 1 スイッチング素子と、

前記保持容量と前記反転手段の入力との間に設けられた第 2 スイッチング素子と、

前記保持容量と前記反転手段の出力との間に設けられた第 3 スイッチング素子と、

前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第 4 スイッチング素子と、

を備える電気光学パネル。

20

【請求項 3】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、有機発光ダイオードと、電荷を保持する電荷保持手段と、

入力信号を反転した出力信号を出力する反転手段と、前記電荷保持手段及び前記反転手段の接続状態を切替えるスイッチング手段とを備え、前記反転手段の出力を前記有機発

30

光ダイオードに供給する電気光学パネルの駆動回路であって、

保持期間においては、前記電荷保持手段と前記反転手段の入力を接続するとともに、前記電荷保持手段と前記反転手段の出力を非接続とするように前記スイッチング手段を制御し、

読出期間においては、前記電荷保持手段と前記反転手段の出力とを偶数回接続するように前記選択手段を制御する制御手段を

備えることを特徴とする電気光学パネルの駆動回路。

【請求項 4】

前記電気光学パネルは、前記データ線と前記電荷保持手段との間に設けられた第 1 スイッチング素子を備え、

前記スイッチング手段は、前記電荷保持手段の出力と前記反転手段の入力との間に設けられた第 2 スイッチング素子と、前記反転手段の出力と前記電荷保持手段との間に設けられた第 3 スイッチング素子とを備え、

40

前記第 2 スイッチング素子がオフ状態であり、且つ前記第 3 スイッチング素子がオン状態であることを第 1 状態、前記第 2 スイッチング素子がオン状態であり、且つ前記第 3 スイッチング素子がオフ状態であることを第 2 状態としたとき、

前記制御手段は、前記保持期間において、前記第 2 状態となるように前記第 2 スイッチング素子及び前記第 3 スイッチング素子を制御し、前記読出期間において、前記第 1 状態から前記第 2 状態へて再び前記第 1 状態とする 1 サイクル動作を一回以上実行するように前記第 2 スイッチング素子及び前記第 3 スイッチング素子を制御する

ことを特徴とする請求項 3 に記載の電気光学パネルの駆動回路。

50

【請求項 5】

前記第 2 スイッチング素子及び前記第 3 スイッチング素子がオフ状態であることを第 3 状態としたとき、

前記制御手段は、前記第 1 状態と前記第 2 状態との間で状態を移行させる場合に、前記第 3 状態を経て次の状態へ移行させるように前記第 2 スイッチング素子及び前記第 3 スイッチング素子を制御する

ことを特徴とする請求項 4 に記載の電気光学パネルの駆動回路。

【請求項 6】

前記電気光学パネルは、前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第 4 スイッチング素子を備え、

前記制御手段は、前記読出期間の前記 1 サイクル動作において、少なくとも最初に前記第 1 状態となった後から前記 1 サイクル動作が完了するまでの期間は前記第 4 スイッチング素子をオフ状態にするように制御する

ことを特徴とする請求項 4 又は 5 に記載の電気光学パネルの駆動回路。

【請求項 7】

前記反転手段は、高電位電源と低電位電源とによって動作し、

前記保持期間においては、前記反転手段へ前記高電位電源として第 1 高電位を供給するとともに前記低電位電源として第 1 低電位を供給し、前記読出期間においては前記反転手段へ前記高電位電源として前記第 1 高電位よりも高い第 2 高電位を供給するとともに前記低電位電源として前記第 1 低電位よりも低い第 2 低電位を供給する電源供給手段を

備えることを特徴とする請求項 3 乃至 6 のうちのいずれか 1 項に記載の電気光学パネルの駆動回路。

【請求項 8】

前記反転手段は、Pチャネル型の薄膜トランジスタとNチャネル型の薄膜トランジスタを備え、前記第 1 乃至第 3 スイッチング素子は薄膜トランジスタで構成されることを特徴とする請求項 3 乃至 7 のうちいずれか 1 項に記載の電気光学パネルの駆動回路。

【請求項 9】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられ有機発光ダイオードを含む各画素を備えた電気光学パネルと、

請求項 2 乃至 8 のうちいずれか 1 項に記載した電気光学パネルの駆動回路と、

を備えたことを特徴とする電子機器。

【請求項 10】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、有機発光ダイオードと、電荷を保持する電荷保持手段と、入力信号を反転した出力信号を出力する反転手段と、前記電荷保持手段及び前記反転手段の接続状態を切替えるスイッチング手段とを備え、前記反転手段の出力を前記有機発光ダイオードに供給する電気光学パネルの駆動方法であって、

保持期間においては、前記電荷保持手段と前記反転手段の入力を接続するとともに、前記電荷保持手段と前記反転手段の出力を非接続とするように前記スイッチング手段を制御し

、読出期間においては、前記電荷保持手段と前記反転手段の出力とを偶数回接続するように前記選択手段を制御する

ことを特徴とする電気光学パネルの駆動方法。

【請求項 11】

前記電気光学パネルは、前記データ線と前記電荷保持手段との間に設けられた第 1 スイッチング素子を備え、

前記スイッチング手段は、前記電荷保持手段の出力と前記反転手段の入力との間に設けられた第 2 スイッチング素子と、前記反転手段の出力と前記電荷保持手段との間に設けられた第 3 スイッチング素子とを備え、

前記第 2 スイッチング素子がオフ状態であり、且つ前記第 3 スイッチング素子がオン状態

10

20

30

40

50

であることを第 1 状態、前記第 2 スwitchング素子がオン状態であり、且つ前記第 3 スwitchング素子がオフ状態であることを第 2 状態としたとき、

前記保持期間において、前記第 2 状態となるように前記第 2 スwitchング素子及び前記第 3 スwitchング素子を制御し、

前記読出期間において、前記第 1 状態から前記第 2 状態へて再び前記第 1 状態とする 1 サイクル動作を一回以上実行するように前記第 2 スwitchング素子及び前記第 3 スwitchング素子を制御する

ことを特徴とする請求項 10 に記載の電気光学パネルの駆動方法。

【請求項 12】

前記第 2 スwitchング素子及び前記第 3 スwitchング素子がオフ状態であることを第 3 状態としたとき、 10

前記第 1 状態と前記第 2 状態との間で状態を移行させる場合に、前記第 3 状態を経て次の状態へ移行させるように前記第 2 スwitchング素子及び前記第 3 スwitchング素子を制御する

ことを特徴とする請求項 11 に記載の電気光学パネルの駆動方法。

【請求項 13】

前記電気光学パネルは、前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第 4 スwitchング素子を備え、

前記読出期間の前記 1 サイクル動作において、少なくとも最初に前記第 1 状態となった後から前記 1 サイクル動作が完了するまでの期間は前記第 4 スwitchング素子をオフ状態にするように制御する 20

ことを特徴とする請求項 11 又は 12 に記載の電気光学パネルの駆動方法。

【請求項 14】

前記反転手段は、高電位電源と低電位電源とによって動作し、

前記保持期間においては、前記反転手段へ前記高電位電源として第 1 高電位を供給するとともに前記低電位電源として第 1 低電位を供給し、

前記読出期間においては前記反転手段へ前記高電位電源として前記第 1 高電位よりも高い第 2 高電位を供給するとともに前記低電位電源として前記第 1 低電位よりも低い第 2 低電位を供給する

ことを特徴とする請求項 11 乃至 13 のうちのいずれか 1 項に記載の電気光学パネルの駆動方法。 30

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数のデータ線と複数の走査線との交差に対応して設けられた各画素内にデータを記憶する電気光学パネル、その駆動回路及び駆動方法、並びにこれを用いた電子機器に関する。

【0002】

【従来の技術】

電気光学物質として液晶を用いる液晶パネルとしてアクティブマトリックス型のものがある。この液晶パネルは、複数の走査線と複数のデータ線とを備え、データ線と走査線との交差に対応して、画素がマトリックス状に配置されている。さらに、画素内に S R A M (S t a t i c R a n d o m A c c e s s M e m o r y) を備え、消費電力を低減する技術も公知である (例えば、特許文献 1)。 40

【0003】

図 17 に、従来の画素の構成を示す。従来の画素は、液晶容量 L C、トランジスタ T r 1 ~ T r 3、及びトランジスタ T r 4 並びに T r 5 で構成されるインバータを備える。この回路構成において、液晶容量 L C には 1 ビットの画像データに応じた電荷が蓄積される。そして、所定周期で液晶容量 L C に蓄積した電荷を再書き込みする。具体的には、T r 1 をオフ状態にして、T r 2 及び T r 3 のオン・オフを、T r 2 : オフ、T r 3 : オフ → T 50

r 2 : オフ、T r 3 : オン→T r 2 : オフ、T r 3 : オフに制御することによって電荷の再書き込みを実行する。そして、液晶容量 L C に電荷を保持する期間にあっては、T r 2 をオン状態にする一方、T r 3 をオフ状態にする。

【 0 0 0 4 】

この画素構成によれば、電荷の再書き込み時に液晶に印加する電圧極性を反転させることができ、かつ、データ線 3 を介して画像データを再書き込みする必要がないので液晶パネルの消費電力を削減することができる。

【 0 0 0 5 】

【 特許文献 1 】

特開 2 0 0 2 - 2 0 7 4 5 3 号公報 (図 2 2 、 図 2 4)

10

【 0 0 0 6 】

【 発明が解決しようとする課題 】

しかしながら、従来の技術は電気光学素子として液晶を用いたものであるため、有機発光ダイオード素子 (以下、O L E D 素子と称する。) を用いた電気光学パネルには直接適用できない。なぜならば、有機発光ダイオードには電荷を保持する機能がないからである。

【 0 0 0 7 】

また、液晶の透過率は、液晶に印加される電圧の実効値に従って定まるので、印加電圧の極性を問わない。従って、インバータの出力を電気光学素子に供給しても液晶の印加電圧の極性が反転されるだけで透過率には変化がなく、むしろ交流駆動により焼き付き等を防止することができる。一方、O L E D 素子は、印加電圧の極性によって点灯と消灯とが制御されるので、単にインバータの出力をO L E D 素子に供給するだけでは、点灯と消灯とが逆転してしまい所望の画像を表示させることができない。これを解消するために、インバータを 2 個用いてラッチ回路を画素内に構成することも考えられるが、そのような構成では素子数の増加に伴い開口率が低下し、歩留まりが低下するといった問題がある。

20

【 0 0 0 8 】

本発明は、上述した事情に鑑みてなされたものであり、開口率を向上させると共に歩留まりを向上できる電気光学パネル及びその駆動回路等を提供することを解決課題とする。

【 0 0 0 9 】

【 課題を解決するための手段 】

上記課題を解決するために、本発明に係る電気光学パネルは、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、電荷を保持する保持容量と、入力信号を反転した出力信号を出力する反転手段と、前記データ線と前記保持容量との間に設けられた第 1 スイッチング素子と、前記保持容量と前記反転手段の入力との間に設けられた第 2 スイッチング素子と、前記保持容量と前記反転手段の出力との間に設けられた第 3 スイッチング素子と、前記反転手段の出力と接続される有機発光ダイオード素子と、を備える。

30

【 0 0 1 0 】

この発明によれば、画素内に設けられた反転手段を用いて、データを記憶することができ、さらに、後述する駆動方法を適用して、保持容量に電荷を再書き込みしつつ、有機発光ダイオードの点灯・消灯を制御することができる。

40

【 0 0 1 1 】

次に、本発明に係る電気光学パネルは、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、有機発光ダイオードと、電荷を保持する保持容量と、入力信号を反転した出力信号を出力する反転手段と、前記データ線と前記保持容量との間に設けられた第 1 スイッチング素子と、前記保持容量と前記反転手段の入力との間に設けられた第 2 スイッチング素子と、前記保持容量と前記反転手段の出力との間に設けられた第 3 スイッチング素子と、前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第 4 スイッチング素子と、を備える。

【 0 0 1 2 】

この発明によれば、第 4 スイッチング素子が反転手段の出力と有機発光ダイオードとの間

50

に設けるので、それらの間の接続状態を制御することができる。論理レベルを変更することなく保持容量に蓄積された電荷を再書き込みするには、偶数回の再書き込みが必要となる。奇数回目の書き込みによって保持容量の論理レベルは反転する。そのような状態で保持容量と反転手段の入力が接続されると、反転手段の出力論理レベルが反転するが、第4スイッチング素子をオフ状態にすることによって、有機発光ダイオードと反転手段の出力と分離できる。この結果、再書き込みに伴って、有機発光ダイオードの点灯・消灯が逆転することがなくなり、コントラストを向上させることが可能となる。

【0013】

次に、本発明に係る電気光学パネルの駆動回路は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、有機発光ダイオードと、電荷を保持する電荷保持手段と、入力信号を反転した出力信号を出力する反転手段と、前記電荷保持手段及び前記反転手段の接続状態を切替えるスイッチング手段とを備え、前記反転手段の出力を前記有機発光ダイオードに供給する電気光学パネルを駆動するものであって、保持期間においては、前記電荷保持手段と前記反転手段の入力を接続するとともに、前記電荷保持手段と前記反転手段の出力を非接続とするように前記スイッチング手段を制御し、読出期間においては、前記電荷保持手段と前記反転手段の出力とを偶数回接続するように前記選択手段を制御する制御手段を備えることを特徴とする。

10

【0014】

この発明によれば、読出期間において電荷保持手段と反転手段の出力とを偶数回接続する。これにより、電荷保持手段には、元の論理レベルと同一の論理レベルとなる電荷が蓄積される。従って、単一の反転手段によってデータを画素内で再書き込みすることが可能となり、電気光学パネルの開口率と歩留まりを大幅に向上させることが可能となる。

20

【0015】

ここで、前記電気光学パネルは、前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子を備え、前記スイッチング手段は、前記電荷保持手段の出力と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記反転手段の出力と前記電荷保持手段との間に設けられた第3スイッチング素子とを備え、前記第2スイッチング素子がオフ状態であり、且つ前記第3スイッチング素子がオン状態であることを第1状態、前記第2スイッチング素子がオン状態であり、且つ前記第3スイッチング素子がオフ状態であることを第2状態としたとき、前記制御手段は、前記保持期間において、前記第2状態となるように前記第2スイッチング素子及び前記第3スイッチング素子を制御し、前記読出期間において、前記第1状態から前記第2状態へて再び前記第1状態とする1サイクル動作を一回以上実行するように前記第2スイッチング素子及び前記第3スイッチング素子を制御することが好ましい。

30

【0016】

この発明によれば、第1状態から第2状態へて再び第1状態とする1サイクル動作を一回以上実行するので、1サイクル動作によって反転手段の入力の論理レベルは元の論理レベルに戻り、電荷保持手段に蓄積される電荷はリフレッシュされる。

【0017】

より具体的には、前記第2スイッチング素子及び前記第3スイッチング素子がオフ状態であることを第3状態としたとき、前記制御手段は、前記第1状態と前記第2状態との間で状態を移行させる場合に、前記第3状態を経て次の状態へ移行させるように前記第2スイッチング素子及び前記第3スイッチング素子を制御することが好ましい。

40

【0018】

この発明によれば、第1状態と第2状態との間に第2及び第3スイッチング素子をとともオフ状態するので、動作マージンを見込むことができる。この結果、素子の性能等のばらつきによって第2スイッチング素子と第3スイッチング素子とが同時にオン状態となり、反転手段の出力が発振状態となることを回避することができる。

【0019】

50

さらに、前記電気光学パネルは、前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第4スイッチング素子を備え、前記制御手段は、前記読出期間の前記1サイクル動作において、少なくとも最初に前記第1状態となった後から前記1サイクル動作が完了するまでの期間は前記第4スイッチング素子をオフ状態にするように制御することが好ましい。この場合には、反転手段の出力論理レベルが反転している期間は、反転手段の出力と有機発光ダイオードとを分離するから、当該期間において、本来、有機発光ダイオードを消灯すべきところを点灯するといった不都合を解消して、表示画像のコントラストを向上させることができる。

【0020】

くわえて、前記反転手段は、高電位電源と低電位電源とによって動作し、前記保持期間においては、前記反転手段へ前記高電位電源として第1高電位を供給するとともに前記低電位電源として第1低電位を供給し、前記読出期間においては前記反転手段へ前記高電位電源として前記第1高電位よりも高い第2高電位を供給するとともに前記低電位電源として前記第1低電位よりも低い第2低電位を供給する電源供給手段を備えることが好ましい。

【0021】

この発明によれば、読出期間における高電位電源の電位は保持期間よりも高電位であり、読出期間における低電位電源の電位は保持期間よりも低電位である。反転手段の出力信号は、保持期間と比較して読出期間の方が大振幅となるから、電荷保持手段には大振幅に対応する電荷が書き込まれる。そして、読出期間から保持期間へ移行すると、第2スイッチング素子がオン状態となって電荷保持手段と反転手段の入力容量が容量結合して電荷の移動が生じる。この際、反転手段の入力信号の振幅は低下するが、反転手段の電源電圧は下がっているので、振幅が低下した入力信号であっても反転手段は正常に動作し、また、リーク電流を低減させることができる。

【0022】

ここで、前記反転手段は、Pチャネル型の薄膜トランジスタとNチャネル型の薄膜トランジスタを備え、前記第1乃至第3スイッチング素子は薄膜トランジスタで構成されることが好ましい。

【0023】

次に、本発明に係る電子機器は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられ有機発光ダイオードを含む各画素を備えた電気光学パネルと、上述した電気光学パネルの駆動回路と、を備える。このような電子機器としては、例えば、例えば、ビデオカメラに用いられるビューファインダ、携帯電話機、ノート型コンピュータ等が該当する。

【0024】

次に、本発明に係る電気光学パネルの駆動方法は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、有機発光ダイオードと、電荷を保持する電荷保持手段と、入力信号を反転した出力信号を出力する反転手段と、前記電荷保持手段及び前記反転手段の接続状態を切替えるスイッチング手段とを備え、前記反転手段の出力を前記有機発光ダイオードに供給する電気光学パネルを駆動する方法であって、保持期間においては、前記電荷保持手段と前記反転手段の入力を接続するとともに、前記電荷保持手段と前記反転手段の出力を非接続とするように前記スイッチング手段を制御し、読出期間においては、前記電荷保持手段と前記反転手段の出力とを偶数回接続するように前記選択手段を制御することを特徴とする。

【0025】

この発明によれば、読出期間において電荷保持手段と反転手段の出力とを偶数回接続する。これにより、電荷保持手段には、元の論理レベルと同一の論理レベルとなる電荷が蓄積される。従って、単一の反転手段によってデータを画素内で再書き込みすることが可能となり、開口率と歩留まりを大幅に向上させた電気光学パネルを用いることができる。

【0026】

ここで、前記電気光学パネルは、前記データ線と前記電荷保持手段との間に設けられた第

1 スイッチング素子を備え、前記スイッチング手段は、前記電荷保持手段の出力と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記反転手段の出力と前記電荷保持手段との間に設けられた第3スイッチング素子とを備え、前記第2スイッチング素子がオフ状態であり、且つ前記第3スイッチング素子がオン状態であることを第1状態、前記第2スイッチング素子がオン状態であり、且つ前記第3スイッチング素子がオフ状態であることを第2状態としたとき、前記保持期間において、前記第2状態となるように前記第2スイッチング素子及び前記第3スイッチング素子を制御し、前記読出期間において、前記第1状態から前記第2状態へて再び前記第1状態とする1サイクル動作を一回以上実行するように前記第2スイッチング素子及び前記第3スイッチング素子を制御することが好ましい。

10

【0027】

この発明によれば、第1状態から第2状態へて再び第1状態とする1サイクル動作を一回以上実行するので、1サイクル動作によって反転手段の入力の論理レベルは元の論理レベルに戻り、電荷保持手段に蓄積される電荷はリフレッシュされる。

【0028】

また、前記第2スイッチング素子及び前記第3スイッチング素子がオフ状態であることを第3状態としたとき、前記第1状態と前記第2状態との間で状態を移行させる場合に、前記第3状態を経て次の状態へ移行させるように前記第2スイッチング素子及び前記第3スイッチング素子を制御することが好ましい。この発明によれば、第1状態と第2状態との間に第2及び第3スイッチング素子をとともオフ状態するので、動作マージンを見込むことができる。この結果、素子の性能等のばらつきによって第2スイッチング素子と第3スイッチング素子とが同時にオン状態となり、反転手段の出力が発振状態となることを回避することができる。

20

【0029】

さらに、前記電気光学パネルは、前記反転手段の出力と前記有機発光ダイオードとの間に設けられた第4スイッチング素子を備え、前記読出期間の前記1サイクル動作において、少なくとも最初に前記第1状態となった後から前記1サイクル動作が完了するまでの期間は前記第4スイッチング素子をオフ状態にするように制御することが好ましい。この場合には、反転手段の出力論理レベルが反転している期間は、反転手段の出力と有機発光ダイオードとを分離するから、当該期間において、本来、有機発光ダイオードを消灯すべきところを点灯するといった不都合を解消して、表示画像のコントラストを向上させることができる。

30

【0030】

くわえて、前記反転手段は、高電位電源と低電位電源とによって動作し、前記保持期間においては、前記反転手段へ前記高電位電源として第1高電位を供給するとともに前記低電位電源として第1低電位を供給し、前記読出期間においては前記反転手段へ前記高電位電源として前記第1高電位よりも高い第2高電位を供給するとともに前記低電位電源として前記第1低電位よりも低い第2低電位を供給することが好ましい。この発明によれば、読出期間における高電位電源の電位は保持期間よりも高電位であり、読出期間における低電位電源の電位は保持期間よりも低電位である。反転手段の出力信号は、保持期間と比較して読出期間の方が大振幅となるから、電荷保持手段には大振幅に対応する電荷が書き込まれる。そして、読出期間から保持期間へ移行すると、第2スイッチング素子がオン状態となって電荷保持手段と反転手段の入力容量が容量結合して電荷の移動が生じる。この際、反転手段の入力信号の振幅は低下するが、反転手段の電源電圧は下がっているので、振幅が低下した入力信号であっても反転手段は正常に動作し、また、リーク電流を低減させることができる。

40

【0031】**【発明の実施の形態】**

< 1. 第1実施形態 >

< 1-1: 電気光学装置の全体構成 >

50

まず、本発明に係る電気光学パネルを用いた電気光学装置として、電気光学材料としてOLED素子を用いた装置を一例にとって説明する。図1は本発明の第1実施形態に係わる電気光学装置の電氣的構成を示すブロック図である。電気光学装置は、主要部として電気光学パネルAA、電源供給回路300、タイミング発生回路400、及びデータ供給回路500を備える。

【0032】

電気光学パネルAAは、素子基板と対向基板とを備える素子基板には、画像表示領域A、走査線駆動回路100、及びデータ線駆動回路200が形成される。これらの回路は、画像表示領域Aにおけるトランジスタと同一のプロセスで同時に形成される。なお、このトランジスタは、薄膜トランジスタ(Thin Film Transistor: 以下、「TFT」と称する)によって構成される。

10

【0033】

画像表示領域Aには、図1に示されるように、複数の走査線2が、X方向に沿って平行に配列して形成される一方、複数のデータ線3が、Y方向に沿って平行に配列して形成されている。そして、走査線2とデータ線3との交差付近においては、画素Pがマトリックス状に配置されている。画素Pの詳細は後述するが、画素PはOLED素子70を有する。

【0034】

タイミング発生回路400は、各種のタイミング信号を生成し、電気光学パネルAA及び電源供給回路300に供給する。第1フィールド信号FLD1及び第2フィールド信号FLD2は、1フィールド周期の信号であって、画素Pを構成する所定のトランジスタを制御する。X走査開始パルスSPXは、水平走査の開始を指示するパルスであって、ハイレベルでアクティブとなる1水平走査周期のパルスである。Xクロック信号CKXは、画像データDと同期した信号である。

20

【0035】

Y走査開始パルスSPYは、垂直走査の開始を指示するパルスであって、ハイレベルでアクティブとなるパルスである。Yクロック信号YCKは2水平走査周期の信号である。

【0036】

電源供給回路300は、第1高電位VDD、第2高電位VHH、第1低電位VSS、及び第2低電位VLLを生成する定電圧源と選択回路とを備える(図示略)。選択回路は、タイミング発生回路400からの制御信号に基づいて、第1高電位VDDと第2高電位VHHとのうちいずれか一方を選択して、高電位電源VDDMとして出力すると共に第1低電位VSSと第2低電位VLLとのうちいずれか一方を選択して、低電位電源VSSMとして出力する。より具体的には、所定期間に第2高電位VHHを高電位電源VDDMとして出力すると同時に第2低電位VLLを低電位電源VSSMとして出力する一方、他の期間に第1高電位VDDを高電位電源VDDMとして出力すると同時に第1低電位VSSを低電位電源VSSMとして出力する。高電位電源VDDMと低電位電源VSSMとは各画素Pに供給される。また、電気光学パネルAAの表示面とは反対の面側には、その一面に共通電極が形成されており、電源供給回路300は共通電極へ共通電極電位VCOMを供給する。さらに、電源供給回路300は、走査線駆動回路100、データ線駆動回路200、タイミング発生回路400、及びデータ供給回路500に対して所定の電源を供給する。

30

40

【0037】

走査線駆動回路100は、シフトレジスタ(図示略)を備え、Yクロック信号YCKに基づいてY走査開始パルスSPYを順次シフトして走査信号WRTを生成する。但し、Y走査開始パルスSPYとYクロック信号YCKとは常時供給されているのではなく、表示画面が変更され、画素Pに記憶すべき出力画像データDoutを書き換える必要がある場合にのみ供給される。

【0038】

データ線駆動回路200は、シフトレジスタ、第1ラッチ回路群、及び第2ラッチ回路群を備える。シフトレジスタはX転送開始パルスSPXをXクロック信号CKXに同期して

50

順次シフトして、画像データDをサンプリングするサンプリングパルスを生成し、これを第1データラッチ回路群に供給する。第1データラッチ回路群は、画像データDをサンプリングパルスに基づいてラッチして点順次データをサンプルする。第2データラッチ回路群は点順次データをラッチパルスLPに従ってラッチして線順次データを生成する。この線順次データは1ビットの出力画像データDoutである。

【0039】

< 1 - 2 : 画素の構成 >

図2は、1画素の構成を示す回路図である。この図に示すように、1画素Pは、第1トランジスタTR1、第2トランジスタTR2、第3トランジスタTR3、インバータINV、保持容量C及びOLED素子70を備える。インバータINVは反転回路として機能し、第4トランジスタTR4及び第5トランジスタTR5を備える。これらのトランジスタは、スイッチング素子として機能し、またTFTによって構成されている。

10

【0040】

第1トランジスタTR1のソースはデータ線3に接続され、そのゲートは走査線2に接続され、さらに、ドレインは保持容量Cの一方の端子に接続される。従って、走査線2を介して供給される走査信号WRTがハイレベル(アクティブ)となると、データ線3の電位が第1トランジスタTR1を介して保持容量Cに取り込まれる。これにより、出力画像データDoutに応じた電荷が保持容量Cに蓄積される。なお、この例では、保持容量Cの他方の端子は接地されているが、素子のレイアウトを考量すると、これを第2制御線L2に接続してもよい。

20

【0041】

第2トランジスタTR2は保持容量CとインバータINVの入力との間に設けられており、ソースが保持容量Cの一方の端子と接続され、ドレインがインバータINVの入力と接続され、さらに、ゲートには第2制御線L2を介して第2フィールド信号FLD2が供給されるようになっている。第3トランジスタTR3は、保持容量CとインバータINVの出力との間に設けられており、ソースが保持容量Cの他方の端子と接続され、ドレインがインバータINVの出力と接続され、さらに、ゲートには第1制御線L1を介して第1フィールド信号FLD1が供給されるようになっている。第2トランジスタTR2と第3トランジスタTR3とは、保持容量CとインバータINVとの接続状態を切替えるスイッチング手段として機能する。また、インバータINVの出力にはOLED素子70のカソードが接続される。なお、OLED素子70のアノードには対向電極が接続されている。さらに、インバータINVには、電源供給線L3及びL4を介して、高電位電源VDDMと低電位電源VSSMとが供給されるようになっている。

30

【0042】

OLED素子70のアノードおよびカソードは、その積層構造の製造方法に従って、上述とは逆に接続しても良い。その場合は、書き込まれるべきまたは保持すべき映像信号に応じたデータの論理が逆になるだけで、他に違いは無い。

【0043】

< 1 - 3 : 電気光学パネルAAの駆動 >

次に、電気光学パネルAAの駆動動作について、読出動作と書込動作に分ち説明する。書込動作とは、データ線3を介して出力画像データDoutを画素Pに書き込むことであり、読出動作とは、一旦、画素Pに書き込んだ出力画像データDoutを画素Pの内部で再書き込みすること及び出力画像データDoutを保持することをいう。

40

【0044】

< 1 - 3 - 1 : 読出動作 >

まず、読出動作について説明する。読出動作時には、画素Pの内部にデータ線3の電位を取り込む必要がないので、走査信号WRTを非アクティブとして第1トランジスタTR1をオフ状態とする。

【0045】

図3に、読出動作時における図2に示す画素P及びその周辺構成の等価回路を示す。この

50

図において、スイッチ S W 2 は第 2 トランジスタ T R 2 に、スイッチ S W 3 は第 3 トランジスタ T R 3 に相当する。また、電荷保持手段は保持容量 C に、電気光学素子は O L E D 素子 7 0 に相当する。図 4 は、図 3 に示す等価回路における読出動作時のタイミングチャートである。この図に示すように、読出動作の 1 フィールド期間 T f は、読出期間 T 1 と保持期間 T 2 とによって構成される。

【 0 0 4 6 】

読出期間 T 1 は保持期間 T 2 より短く設定される。これは、読出期間 T 1 においては、後述するように電荷の再書き込みを実行するため電力を消費するが、保持期間 T 2 においては電力を殆ど消費しないため、前者の時間を後者より短時間とすることで、消費電力を低減するためである。

10

【 0 0 4 7 】

まず、読出期間 T 1 のうち期間 T 1 A では、第 1 フィールド信号 F L D 1 及び第 2 フィールド信号 F L D 2 が非アクティブ（ローレベル）となる。このとき、電荷保持手段（保持容量 C）は、インバータ I N V 及び電気光学素子（O L E D 素子 7 0）から分離される。そして、インバータ I N V の入力容量には所定の電荷が蓄積される。この場合、インバータ I N V の入力論理レベルは、スイッチ S W 2 がオフされる前の状態と同じである。

【 0 0 4 8 】

次に、期間 T 1 B において第 2 フィールド信号 F L D 2 の非アクティブが維持された状態で第 1 フィールド信号 F L D 1 がアクティブ（ハイレベル）となる。このとき、スイッチ S W 3 がオン状態となり電荷保持手段（保持容量 C）は、インバータ I N V の出力及び電気光学素子（O L E D 素子 7 0）と接続される。インバータ I N V の出力論理レベルは出力論理レベルを反転したものとなるから、電荷保持手段には前の論理レベルを反転した論理レベルとなる電荷が書き込まれる。

20

【 0 0 4 9 】

次に、期間 T 1 C において第 1 フィールド信号 F L D 1 及び第 2 フィールド信号 F L D 2 が非アクティブとなる。これにより、電荷保持手段（保持容量 C）が、インバータ I N V 及び電気光学素子（O L E D 素子 7 0）から分離される。さらに、期間 T 1 D において第 1 フィールド信号 F L D 1 の非アクティブが維持された状態で第 2 フィールド信号 F L D 2 がアクティブとなる。このとき、スイッチ S W 2 がオン状態となり電荷保持手段（保持容量 C）は、インバータ I N V の出力と接続される。これにより、インバータ I N V の入力容量には、論理レベルを反転する電荷が書き込まれる。

30

【 0 0 5 0 】

次に、期間 T 1 E において第 1 フィールド信号 F L D 1 及び第 2 フィールド信号 F L D 2 が非アクティブとなり、電荷保持手段（保持容量 C）が、インバータ I N V 及び電気光学素子（O L E D 素子 7 0）から分離される。さらに、期間 T 1 F において第 2 フィールド信号 F L D 2 の非アクティブが維持された状態で第 1 フィールド信号 F L D 1 がアクティブとなる。このとき、スイッチ S W 3 がオン状態となり電荷保持手段（保持容量 C）は、インバータ I N V の出力と接続される。これにより、電荷保持手段には、論理レベルをさらに反転する電荷が書き込まれる。従って、期間 T 1 B と期間 T 1 F の 2 回の書き込みにより、電荷保持手段の論理レベルは読出期間 T 1 が開始される前の論理レベルに戻る。

40

【 0 0 5 1 】

この後、期間 T 1 G において、第 1 フィールド信号 F L D 1 及び第 2 フィールド信号 F L D 2 が非アクティブとなる。これにより、電荷保持手段（保持容量 C）が、インバータ I N V 及び電気光学素子（O L E D 素子 7 0）から分離される。

【 0 0 5 2 】

このように読出期間 T 1 において、電荷保持手段とインバータ I N V とを偶数回接続することにより、電荷保持手段に元の論理レベルを示す電荷を書き込むことができ、画素 P にラッチ回路を構成しなくても論理レベルを反転することなくデータを記憶することができる。この結果、画素 P を構成する素子数を減らし、開口率を向上させるとともに歩留まりを向上させることができる。

50

【 0 0 5 3 】

また、スイッチ S W 2 がオフ状態であり、且つスイッチ S W 3 がオン状態であることを第 1 状態、スイッチ S W 2 がオン状態であり、且つスイッチ S W 3 がオフ状態であることを第 2 状態とする。この場合、電荷保持手段とインバータ I N V とを偶数回接続することは、第 1 状態から第 2 状態へて再び第 1 状態とする 1 サイクル動作を一回以上実行することを意味する。なお、この例では、1 サイクル動作を 1 回実行しているが、1 サイクル動作を複数回実行してもよいことは勿論である。

【 0 0 5 4 】

さらに、スイッチ S W 2 及びスイッチ S W 3 がオフ状態であることを第 3 状態としたとき、第 1 状態と第 2 状態との間で状態を移行させる場合に、第 3 状態を経て次の状態へ移行させる。これは、スイッチ S W 2 及びスイッチ S W 3 が同時にオン状態となると、インバータ I N V の出力が入力に帰還され、発振状態となるのを回避するためである。

10

【 0 0 5 5 】

次に、保持期間 T 2 においては、第 1 フィールド信号 F L D 1 が非アクティブの状態、第 2 フィールド信号 F L D 2 が非アクティブ（ローレベル）からアクティブ（ハイレベル）へと遷移する。このとき、スイッチ S W 2 がオン状態となり、電荷保持手段とインバータ I N V の入力とが接続される。読出期間 T 1 において、最終的な電荷保持手段の論理レベルは、読出期間 T 1 の開始前の論理レベルと一致するから、保持期間 T 1 においては、電気光学素子（O L E D 素子 7 0）の極 1 の電位は読出期間 T 1 の開始前と一致する。一方、極 2 の電位は、読出期間 T 1 及び保持期間 T 2 を通して一定である。従って、電気光学素子に印加される電圧の極性は変化しない。これにより、電気光学素子として、有機発光ダイオードを用いることが可能となる。

20

【 0 0 5 6 】

ここで、インバータ I N V には、高電位電源 V D D M と低電位電源 V S S M が供給されるが、読出期間 T 1 において、高電位電源 V D D M は第 2 高電位 V H H となり、低電位電源 V S S M は第 2 低電位 V L L となる。そして、保持期間 T 2 において、高電位電源 V D D M は第 1 高電位 V D D となり、低電位電源 V S S M は第 1 低電位 V S S となる。すなわち、読出期間 T 1 は保持期間 T 2 と比較してインバータ I N V の電源電圧を昇圧している。これは、インバータ I N V を構成する第 4 及び第 5 トランジスタ T R 4 及び T R 5 を誤動作させることなく正常に反転動作させるためである。この点について図 5 を参照して説明する。

30

【 0 0 5 7 】

図 5 は画素 P の各部における電位を示す詳細なタイミングチャートである。なお、同図において、“ S T G ” は、図 2 に示すように電荷保持手段たる保持容量 C と第 2 及び第 3 トランジスタ T R 2 及び T R 3 との接続点の電位（以下、保持電位と称する）を示す符号であり、“ P X L ” はインバータ I N V の出力電位を示す符号である。

【 0 0 5 8 】

ここで、保持容量 C の容量値を C h 1、インバータ I N V の入力容量を C i n とする。仮に、読出期間 T 1 において高電位電源 V D D M を第 1 高電位 V D D とし、低電位電源 V S S M を第 1 低電位 V S S にし、保持電位 S T G がハイレベル即ち、S T G = V D D であったとする。この場合、読出期間 T 1 の終了直前において、保持容量 C に蓄積される電荷量 Q は、 $Q = C h 1 \cdot V D D$ となる。

40

【 0 0 5 9 】

そして、読出期間 T 1 から保持期間 T 2 へ移行すると、第 2 トランジスタ T R 2 がオフ状態からオン状態へ変化し、保持容量 C と入力容量 C i n とが容量結合される。保持容量 C に蓄積されていた電荷が入力容量 C へ移動すると、インバータ I N V の入力電位 V は、 $V = C h 1 \cdot V D D / (C h 1 + C i n)$ となる。つまり、インバータ I N V の入力電位 V は第 1 高電位 V D D を下回る。これによって、インバータ I N V を構成する第 4 トランジスタ T R 4 のオフ抵抗値が低下し、第 4 トランジスタ T R 4 は完全なオフ状態ではなくなり、リーク電流が流れるとともに誤動作が生じ易くなる。

50

【0060】

これに対して、本実施形態では、読出期間 T_1 において高電位電源 V_{DDM} を第2高電位 V_{HH} とし、低電位電源 V_{SSM} を第2低電位 V_{LL} にしている。従って、読出期間 T_1 の終了直前において、保持容量 C に蓄積される電荷量 Q は、 $Q = C h_1 \cdot V_{HH}$ となる。また、読出期間 T_1 から保持期間 T_2 へ移行して、保持容量 C と入力容量 C_{in} とが容量結合されると、インバータ I_{NV} の入力電位 V は、 $V = C h_1 \cdot V_{HH} / (C h_1 + C_{in})$ となる。

【0061】

第2高電位 V_{HH} は、第1高電位 V_{DD} よりも高電位であるから、読出期間 T_1 においてインバータ I_{NV} の電源電圧を昇圧しない場合と比較して、入力電位 V を高電位にすることができ、これにより、第4トランジスタ T_{R4} のオフ抵抗値の低下を防止し、リーク電流値を低減するとともに信頼性を向上させることができる。

10

【0062】

ここで、第4トランジスタ T_{R4} の閾値電圧を V_{th4} としたとき、トランジスタ T_{R4} のオフ状態を維持するためには、 $|V_{th4}| > |C h_1 \cdot V_{HH} / (C h_1 + C_{in}) - V_{DD}|$ であることが好ましい。この場合には、トランジスタ T_{R4} のゲート-ソース間電圧が閾値電圧 V_{th4} を下回るので、トランジスタ T_{R4} を確実にオフさせることができる。

【0063】

また、第5トランジスタ T_{R5} の閾値電圧を V_{th5} としたとき、トランジスタ T_{R5} のオフ状態を維持するためには、 $|V_{th5}| > |C h_1 \cdot V_{LL} / (C h_1 + C_{in}) - V_{SS}|$ であることが好ましい。この場合には、第5トランジスタ T_{R5} のドレイン-ゲート間電圧が閾値電圧 V_{th5} を下回るので、第5トランジスタ T_{R5} を確実にオフさせることができる。

20

【0064】

図5に示す例では、保持期間 T_2 において保持電位 S_{TG} (入力電位 V) が、第1高電位 V_{DD} を上回るので、第4トランジスタ T_{R4} を確実にオフさせることができる。

【0065】

< 1 - 3 - 2 : 書込動作 >

次に、書込動作について説明する。書込動作時には、画素 P の内部にデータ線3の電位を取り込む必要があるため、走査信号 WRT をアクティブとして第1トランジスタ T_{R1} をオン状態とする。

30

【0066】

図6に、書込動作時における図2に示す画素及びその周辺構成の等価回路を示す。この図において、スイッチ SW_1 は第1トランジスタ T_{R1} に相当する。図7は、図6に示す等価回路における書込動作を含むタイミングチャートである。この例にあっては、書き込み期間 T_3 において、出力画像データ D_{out} が画素 P に書き込まれる。書き込み動作は、画素 P に記憶されているデータを書き換える場合にのみ実行される。上述した読出動作により再書き込みが実行されるため、リーク電流によって電気光学素子への印加電圧が低下することがない。従って、データを書き換える必要のない場合には、書込動作は適宜省略される。これによって、容量性の負荷である走査線2やデータ線3を駆動する回数を減らし、消費電力を削減することができる。

40

【0067】

書き込み期間 T_3 においては、走査信号 WRT がアクティブとなり、スイッチ SW_1 (第1トランジスタ T_{R1}) がオン状態となる。すると、データ線3を介して出力画像データ D_{out} が画素 P に取り込まれる。このとき、出力画像データ D_{out} の論理レベルは、電荷の状態で電荷保持手段に取り込まれる。この例では、時刻 t_1 において出力画像データ D_{out} の論理レベルがハイレベルからローレベルに遷移する。すると、インバータ I_{NV} の出力 (極1) が第1低電位 V_{SS} から第1高電位 V_{DD} へと変化すると共に電荷保持手段に保持される電荷を書き換える。このように書込動作を実行することによって、消

50

費電力を大幅に削減することができる。

【 0 0 6 8 】

< 2 . 第 2 実施形態 >

第 2 実施形態に係わる電気光学装置は、画素 P の構成、その駆動波形の詳細、及びタイミング発生回路 4 0 0 において制御信号 V O F F を生成する点を除いて、図 1 に示す第 1 実施形態の電気光学装置と同様に構成されている。

【 0 0 6 9 】

図 8 は、第 2 実施形態に係る電気光学装置の全体構成を示すブロック図であり、図 9 は、第 2 実施形態に係る電気光学パネル A A の 1 画素 P ' の構成を示す回路図である。画素 P ' は、インバータ I N V の出力と O L E D 素子 7 0 との間に第 6 トランジスタ T R 6 を設けた点を除いて、図 2 に示す第 1 実施形態の画素 P と同様に構成されている。 10

【 0 0 7 0 】

図 1 0 に、読出動作時における図 9 に示す画素及びその周辺構成の等価回路を示す。この図において、スイッチ S W 4 は第 6 トランジスタ T R 6 に相当する。この電気光学パネル A A の動作を読出動作と書き込み動作に分けて説明する。図 1 1 に、読出動作における第 1 フィールド信号 F L D 1 及び第 2 フィールド信号 F L D 2 の信号波形、並びに高電位電源 V D D M 及び低電位電源 V S S M の電圧波形を示す。

【 0 0 7 1 】

図 1 1 が図 4 と相違するのは、制御信号 V O F F が期間 T 1 C の開始から読出期間 T 1 の終了までの間にアクティブ（ローレベル）となる点である。これによって、スイッチ S W 4 がオフ状態となり、インバータ I N V の出力と電気光学素子とが分離される。このように両者を分離したのは、以下の理由による。 20

【 0 0 7 2 】

第 1 実施形態で説明したように、期間 T 1 B においてスイッチ S W 3 がオン状態になると、電荷保持手段とインバータ I N V が接続されるので、電荷保持手段には論理レベルを反転する電荷が書き込まれる。そして、期間 T 1 D においてスイッチ S W 2 がオン状態になると、インバータ I N V の出力論理レベルが反転する。このため、第 1 実施形態では、図 4 に示すように期間 T 1 D の開始から読出期間 T 1 が終了するまでの間、本来、消灯：黒（点灯：白）すべき画素が点灯：白（消灯：黒）してしまい、コントラストが低下する。従って、コントラストを向上させるためには少なくとも期間 T 1 D の開始から読出期間 T 1 が終了するまでの期間は、インバータ I N V の出力と電気光学素子とを分離する必要がある。そこで、期間 T 1 D の開始から読出期間 T 1 の終了までの期間、スイッチ S W 4 をオフ状態にしてインバータ I N V の出力と電気光学素子とを分離したのである。 30

【 0 0 7 3 】

ここで、制御信号 V O F F は、期間 T 1 D の開始からアクティブにして、スイッチ S W 4 をオフ状態にすればよいが、本実施形態においてはマージンを見込んで期間 T 1 C の開始から制御信号 V O F F をアクティブにした。

【 0 0 7 4 】

図 1 2 に画素 P ' の各部における電位を示す詳細なタイミングチャートを示す。第 2 実施形態も第 1 実施形態と同様に、インバータ I N V には、高電位電源 V D D M と低電位電源 V S S M が供給されるが、読出期間 T 1 において、高電位電源 V D D M は第 2 高電位 V H H となり、低電位電源 V S S M は第 2 低電位 V L L となる。そして、保持期間 T 2 において、高電位電源 V D D M は第 1 高電位 V D D となり、低電位電源 V S S M は第 1 低電位 V S S となる。これにより、読出期間 T 1 においてインバータ I N V の入力電位 V を高電位にすることができ、第 4 トランジスタ T R 4 及び第 5 トランジスタ T R 5 のオフ抵抗値の低下を防止し、リーク電流値を低減するとともに信頼性を向上させることができる。 40

【 0 0 7 5 】

第 4 トランジスタ T R 4 の閾値電圧 V_{th4} と第 1 高電位 V D D 及び第 2 高電位 V H H の関係は、上述した第 1 実施形態と同様に $|V_{th4}| > |C_{h1} \cdot V_{HH} / (C_{h1} + C_{in}) - V_{DD}|$ であることが好ましい。また、第 5 トランジスタ T R 5 の閾値電圧 V_{t} 50

h 5 と第 1 低電位 V_{SS} 及び第 2 低電位 V_{LL} の関係は、上述した第 1 実施形態と同様に $|V_{th5}| > |C_{h1} \cdot V_{LL} / (C_{h1} + C_{in}) - V_{SS}|$ であることが好ましい。

【0076】

次に、書込出動作について説明する。書込動作時には、画素 P' の内部にデータ線 3 の電位を取り込む必要があるため、走査信号 WRT をアクティブとして第 1 トランジスタ TR_1 をオン状態とする。

【0077】

図 13 に、書込動作時における図 9 に示す画素 P' 及びその周辺構成の等価回路を示す。この図において、スイッチ SW_1 は第 1 トランジスタ TR_1 に、スイッチ SW_4 は第 6 トランジスタ TR_6 に相当する。 10

【0078】

図 14 は、図 13 に示す等価回路における書込動作を含むタイミングチャートである。この例にあっては、書き込み期間 T_3 において、出力画像データ $Dout$ が画素 P' に書き込まれる。上述した読出動作により再書き込みが実行されるため、リーク電流によって電気光学素子への印加電圧が低下することがなく、データを書き換える必要のない場合には、書き込み動作は適宜省略される。これによって、容量性の負荷である走査線 2 やデータ線 3 を駆動する回数を減らし、消費電力を削減することができる。

【0079】

書き込み期間 T_3 においては、走査信号 WRT がハイレベル、制御信号 $VOFF$ がハイレベル、第 1 フィールド信号 FLD_1 がローレベル、及び第 2 フィールド信号 FLD_2 がハイレベルとなるから、スイッチ SW_1 がオン状態、スイッチ SW_3 がオフ状態、スイッチ SW_2 がオン状態、スイッチ SW_4 がオン状態となる。このため、図 13 に太線で示す経路で信号が流れる。 20

【0080】

図 14 に示す書き込み期間 T_3 の時刻 t_1 において、出力画像データ $Dout$ がハイレベルからローレベルへ変化すると、インバータ INV の出力論理レベルはローレベルからハイレベルへ変化し、電気光学素子たる $OLED$ 素子 70 がオン状態からオフ状態へ変化する。これにより、画素 P' に記憶されるデータの論理レベルを反転させ、電気光学素子の点灯・消灯を切替えることができる。 30

【0081】

< 3 . 電子機器 >

次に、上述した電気光学装置を各種の電子機器に適用される場合について説明する。

< 3 - 1 : モバイル型コンピュータ >

まず、電気光学パネル AA を、モバイル型のパーソナルコンピュータに適用した例について説明する。図 15 は、このパーソナルコンピュータの構成を示す斜視図である。図において、コンピュータ 1200 は、キーボード 1202 を備えた本体部 1204 と、電気光学表示ユニット 1206 とから構成されている。

【0082】

< 3 - 2 - 2 : 携帯電話 >

さらに、この電気光学パネル AA を、携帯電話に適用した例について説明する。図 16 は、この携帯電話の構成を示す斜視図である。図において、携帯電話 1300 は、複数の操作ボタン 1302 と電気光学パネル AA とを備えるものである。 40

【0083】

なお、図 15 及び図 16 を参照して説明した電子機器の他にも、テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた装置等などが挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

【図面の簡単な説明】

【図 1】本発明の第 1 実施形態に係る電気光学装置の全体構成を示すブロック図である。

【図 2】同装置の電気光学パネル A A を構成する画素 P の回路図である。

【図 3】同パネルの読出動作時における画素 P 及びその周辺構成の等価回路を示すブロック図である。

【図 4】図 3 に示す等価回路における読出動作時のタイミングチャートである。

【図 5】画素 P の各部における電位を示す詳細なタイミングチャートである。

【図 6】同装置の書込動作時における画素 P 及びその周辺構成の等価回路を示すブロック図である。

【図 7】図 6 に示す等価回路における書込動作時のタイミングチャートである。

【図 8】本発明の第 2 実施形態に係る電気光学装置の全体構成を示すブロック図である。 10

【図 9】同実施形態に用いられる電気光学パネル A A を構成する画素 P ' の回路図である。

【図 10】同パネルの読出動作時における画素 P ' 及びその周辺構成の等価回路を示すブロック図である。

【図 11】図 10 に示す等価回路における読出動作時のタイミングチャートである。

【図 12】画素 P ' の各部における電位を示す詳細なタイミングチャートである。

【図 13】同パネルの書込動作時における画素 P ' 及びその周辺構成の等価回路を示すブロック図である。

【図 14】図 12 に示す等価回路における書込動作時のタイミングチャートである。

【図 15】同電気光学装置を適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図である。 20

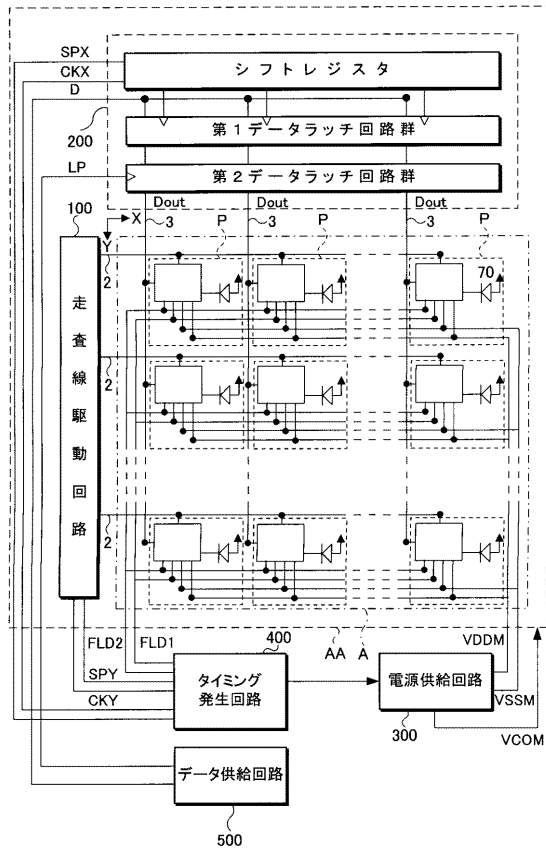
【図 16】同電気光学装置を適用した電子機器の一例たる携帯電話の構成を示す斜視図である。

【図 17】従来の画素の構成を示す回路図である。

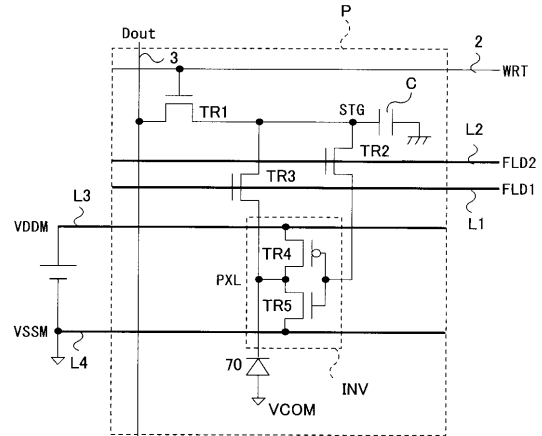
【符号の説明】

2 ... 走査線、 3 ... データ線、 6 ... 画素電極、 70 ... O L E D 素子（有機発光ダイオード）、 100 ... 走査線駆動回路、 200 ... データ線駆動回路、 300 ... 電源供給回路（電源供給手段）、 400 ... タイミング発生回路（制御手段）、 158 ... 共通電極、 P , P ' ... 画素、 C ... 保持容量、 V D D M ... 高電位電源、 V S S M ... 低電位電源、 V D D ... 第 1 高電位、 V H H ... 第 2 高電位、 V S S ... 第 1 低電位、 V L L ... 第 2 低電位、 I N V ... インバータ 30（反転手段）、 S W 1 ~ S W 4 ... スイッチ（第 1 ~ 第 4 スイッチング素子）、 T R 1 ~ T R 6 ... 第 1 ~ 第 6 トランジスタ、 A A ... 電気光学パネル、

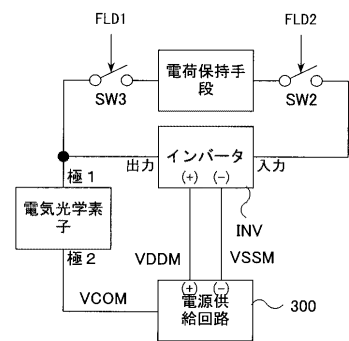
【 図 1 】



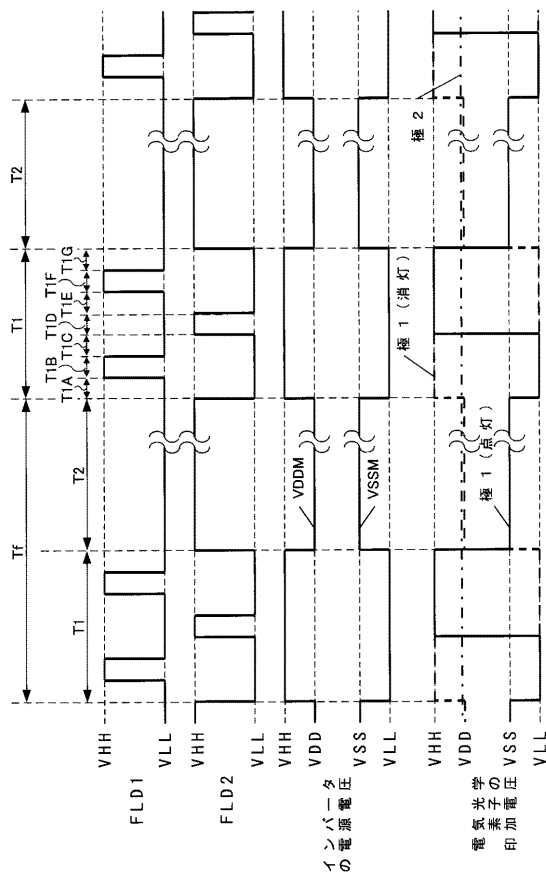
【 図 2 】



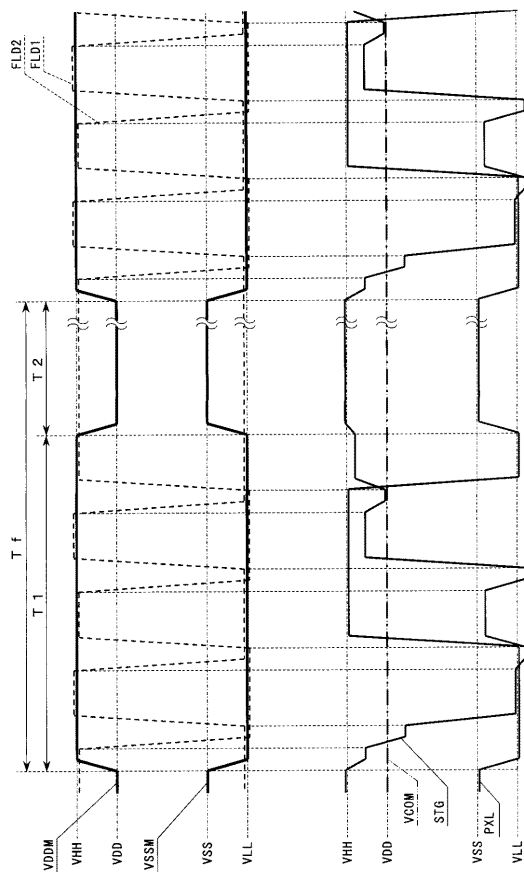
【 図 3 】



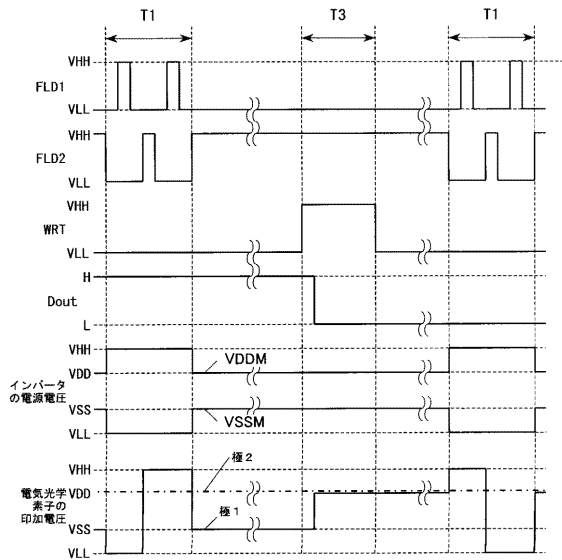
【 図 4 】



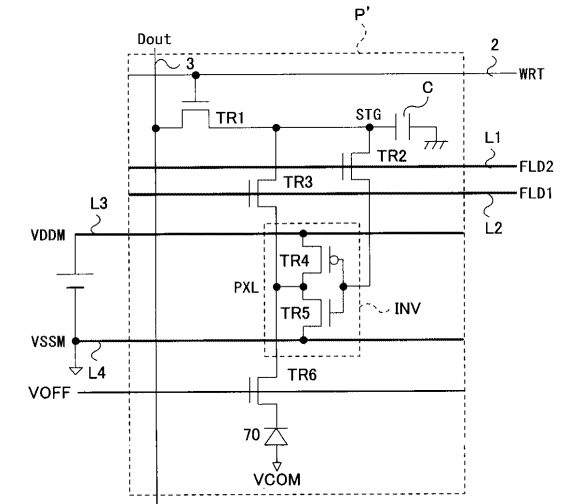
【 図 5 】



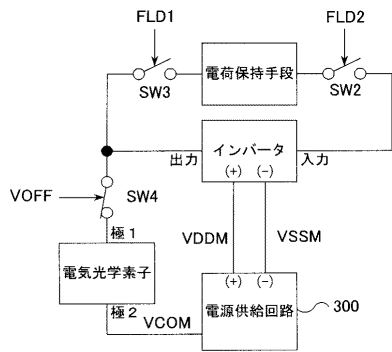
【 図 7 】



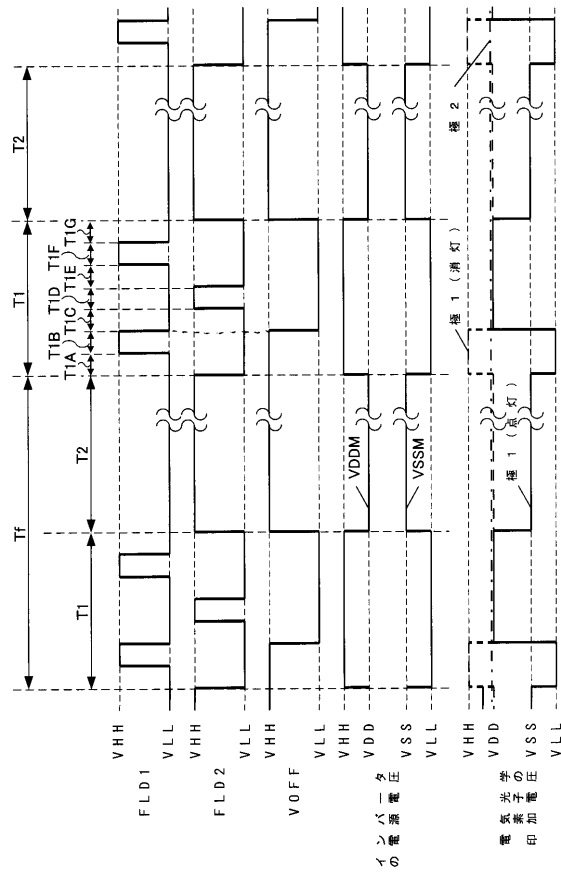
【 図 9 】



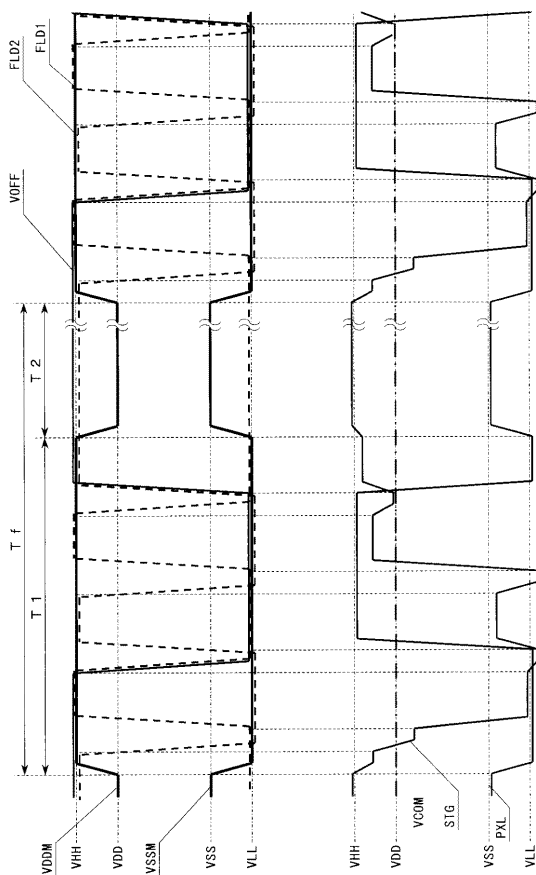
【 図 1 0 】



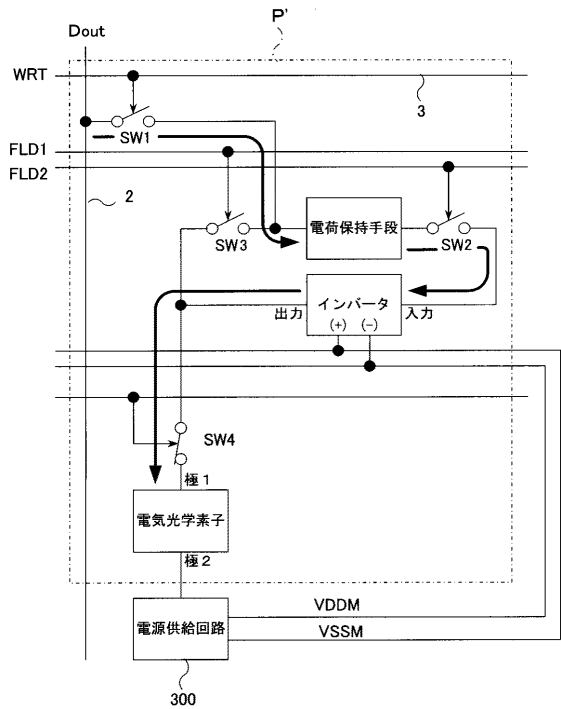
【 図 1 1 】



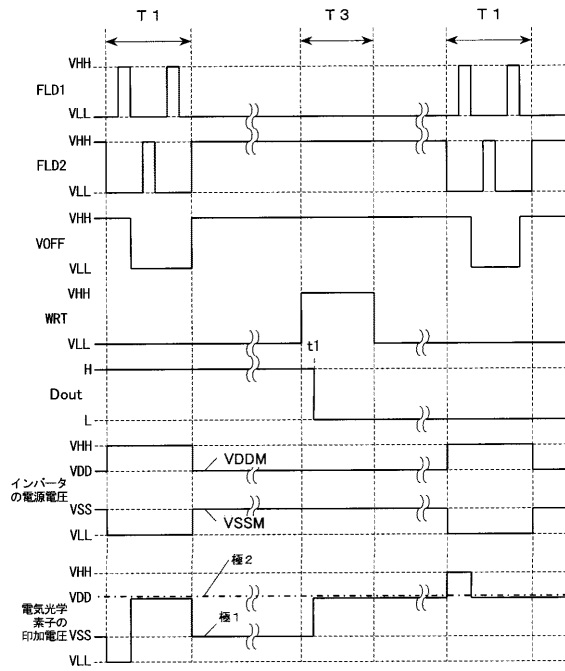
【 図 1 2 】



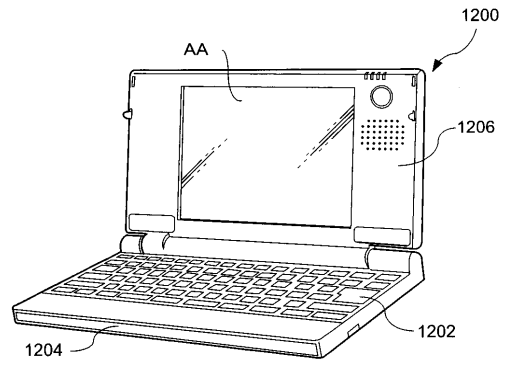
【 図 1 3 】



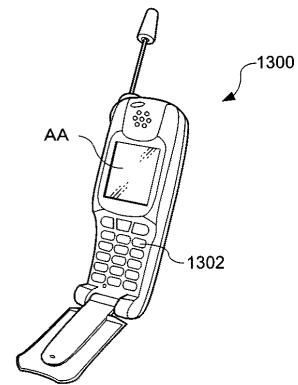
【図 14】



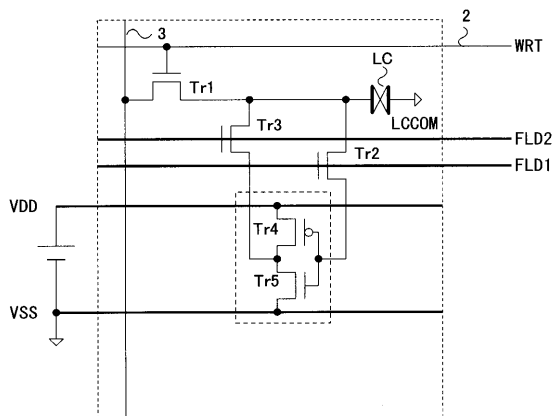
【図 15】



【図 16】



【図 17】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
	G 0 9 G 3/20 6 4 2 D	
	H 0 5 B 33/14 A	

F ターム(参考)	5C080	AA07	BB05	DD03	DD09	DD26	DD28	EE29	FF03	FF11	GG15
	GG17	HH09	JJ02	JJ03	JJ04	JJ06	KK04	KK07			

专利名称(译)	电光面板，驱动电路及其驱动方法，以及电子设备		
公开(公告)号	JP2004252310A	公开(公告)日	2004-09-09
申请号	JP2003044369	申请日	2003-02-21
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	小澤徳郎		
发明人	小澤 徳郎		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 G09G3/32 H05B33/14		
CPC分类号	G09G3/3258 G09G2300/0833 G09G2300/0842 G09G2300/0861 G09G2330/021		
FI分类号	G09G3/30.J G09G3/20.612.E G09G3/20.624.B G09G3/20.624.C G09G3/20.641.C G09G3/20.642.D H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275		
F-TERM分类号	3K007/AB03 3K007/AB18 3K007/DB03 3K007/GA00 5C080/AA07 5C080/BB05 5C080/DD03 5C080/DD09 5C080/DD26 5C080/DD28 5C080/EE29 5C080/FF03 5C080/FF11 5C080/GG15 5C080/GG17 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK04 5C080/KK07 3K107/AA01 3K107/BB01 3K107/BB08 3K107/CC32 3K107/CC33 3K107/CC36 3K107/CC45 3K107/EE04 3K107/HH01 3K107/HH02 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB31 5C380/AC01 5C380/AC07 5C380/AC08 5C380/AC10 5C380/AC11 5C380/AC12 5C380/AC13 5C380/BA01 5C380/BA10 5C380/BA13 5C380/BA20 5C380/BA29 5C380/BA34 5C380/BA38 5C380/BA45 5C380/BA46 5C380/BB23 5C380/CA04 5C380/CA08 5C380/CA14 5C380/CA22 5C380/CA23 5C380/CA26 5C380/CB01 5C380/CC23 5C380/CC33 5C380/CC39 5C380/CC57 5C380/CC61 5C380/CC64 5C380/CC65 5C380/CC72 5C380/CC77 5C380/CD015 5C380/CD016 5C380/CE20 5C380/CF07 5C380/CF09 5C380/CF23 5C380/DA41 5C380/DA56 5C380/FA09 5C380/HA03 5C380/HA05		
代理人(译)	须泽 修		
其他公开文献	JP3702879B2		
外部链接	Espacenet		

摘要(译)

数据以简单的配置存储在像素中。对应于数据线3和扫描线2的交叉点设置像素P。像素P具有存储电容器C，反相器INV，OLED元件70以及第一至第三晶体管TR1至TR3。在读取时段期间，存储在存储电容器C中的数据被反相器INV反转，并且多次对存储电容器C执行重写，从而可以维持存储电容器C的逻辑电平。。在保持期间，第二晶体管TR2导通。此外，在读取时段中，与保持时段相比，高电势电源VDDM的电势被设置为高电势，而低电势电源VSSM的电势被设置为低电势。[选择图]图2

