

(51) Int.Cl. ⁷	識別記号	F I	テ-マコード [*] (参考)
G 0 9 F 9/30	338	G 0 9 F 9/30	338 3 K 0 0 7
	365		365 Z 5 C 0 9 4
9/00	348	9/00	348 C 5 G 4 3 5
H 0 5 B 33/14		H 0 5 B 33/14	A

審査請求 未請求 請求項の数 4 O L (全 6 数)

(21)出願番号	特願2001 - 342896(P2001 - 342896)	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成13年11月8日(2001.11.8)	(72)発明者	中村 亜希子 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(74)代理人	100097445 弁理士 岩橋 文雄 (外 2 名)

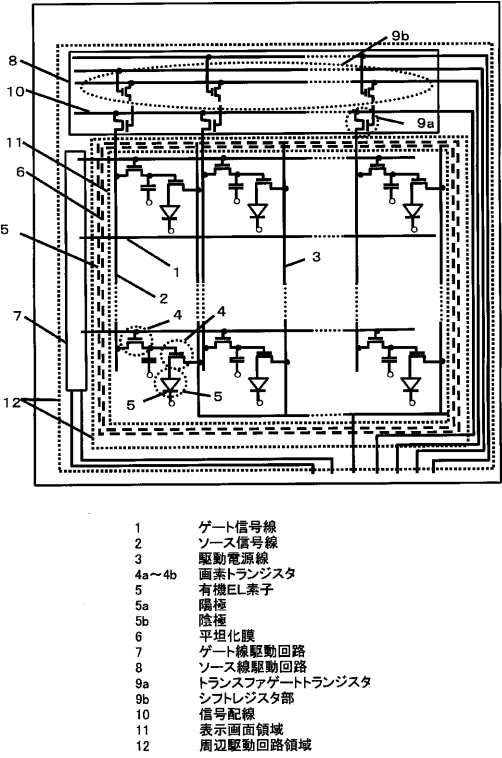
最終頁に続く

(54)【発明の名称】 エレクトロルミネッセンス表示装置およびエレクトロルミネッセンス表示装置の製造方法

(57)【要約】

【課題】 周辺駆動回路上の寄生容量を減らし、周辺駆動回路の駆動能力の低下を抑制した有機 E L 表示装置を提供する。

【解決手段】 画素トランジスタ及び駆動回路トランジスタ上を平坦化する平坦化膜と、有機 E L 素子を駆動するための陰極とを有する有機 E L 表示装置において、周辺駆動回路領域上に有機 E L 素子の陰極と平坦化膜の両方を配置し、周辺駆動回路上の平坦化膜と表示画面領域上の平坦化膜を分離するか、または周辺駆動回路上に有機 E L 素子の陰極と平坦化膜の両方を配置しないようにする。これにより、周辺駆動回路上の寄生容量を減らすことができ、周辺駆動回路の駆動能力の低下を抑制できる。



【特許請求の範囲】

【請求項 1】絶縁性基板上に、陰極、発光層および陽極を備えたエレクトロルミネッセンス素子と、前記エレクトロルミネッセンス素子に信号を供給する第 1 の薄膜トランジスタ群を備えた表示画素領域と、前記表示画素領域の周辺に前記第 1 の薄膜トランジスタ群を駆動する第 2 の薄膜トランジスタ群を備えた周辺駆動回路領域と、前記第 1 及び第 2 の薄膜トランジスタ群上を平坦化する平坦化膜とを具備するエレクトロルミネッセンス表示装置であって、

前記表示画素領域には前記平坦化膜と前記陰極の両方が設けられており、前記周辺駆動回路領域には前記平坦化膜と前記陰極の両方が設けられていないことを特徴とするエレクトロルミネッセンス表示装置。

【請求項 2】絶縁性基板上に、陰極、発光層および陽極を備えたエレクトロルミネッセンス素子と、前記エレクトロルミネッセンス素子に信号を供給する第 1 の薄膜トランジスタ群を備えた表示画素領域と、前記表示画素領域の周辺に前記第 1 の薄膜トランジスタ群を駆動する第 2 の薄膜トランジスタ群を備えた周辺駆動回路領域と、前記第 1 及び第 2 の薄膜トランジスタ群上を平坦化する平坦化膜とを具備するエレクトロルミネッセンス表示装置の製造方法であって、

前記表示画素領域および前記周辺駆動領域のうち、前記表示画素領域にのみ、前記平坦化膜と前記陰極の両方を設けることを特徴とするエレクトロルミネッセンス表示装置の製造方法。

【請求項 3】絶縁性基板上に、陰極、発光層および陽極を備えたエレクトロルミネッセンス素子と、前記エレクトロルミネッセンス素子に信号を供給する第 1 の薄膜トランジスタ群を備えた表示画素領域と、前記表示画素領域の周辺に前記第 1 の薄膜トランジスタ群を駆動する第 2 の薄膜トランジスタ群を備えた周辺駆動回路領域と、前記第 1 及び第 2 の薄膜トランジスタ群上を平坦化する平坦化膜とを具備するエレクトロルミネッセンス表示装置であって、

前記表示画素領域及び前記周辺駆動回路領域には前記平坦化膜と前記陰極の両方が設けられ、前記表示画素領域上の平坦化膜と前記周辺駆動回路領域上の平坦化膜は前記表示画素領域と前記周辺駆動回路領域との間で分離されていることを特徴とするエレクトロルミネッセンス表示装置。

【請求項 4】絶縁性基板上に、陰極、発光層および陽極を備えたエレクトロルミネッセンス素子と、前記エレクトロルミネッセンス素子に信号を供給する第 1 の薄膜トランジスタ群を備えた表示画素領域と、前記表示画素領域の周辺に前記第 1 の薄膜トランジスタ群を駆動する第 2 の薄膜トランジスタ群を備えた周辺駆動回路領域と、前記第 1 及び第 2 の薄膜トランジスタ群上を平坦化する平坦化膜とを具備するエレクトロルミネッセンス表示装

置の製造方法であって、

前記表示画素領域及び前記周辺駆動回路領域には前記平坦化膜と前記陰極の両方を、前記平坦化膜が前記表示画素領域と前記周辺駆動回路領域との間で分離されるように設けることを特徴とするエレクトロルミネッセンス表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、エレクトロルミネッセンス素子及び薄膜トランジスタを備えたエレクトロルミネッセンス表示装置に関するものであり、特にポリシリコン薄膜トランジスタを用いた周辺駆動回路を内蔵した薄膜トランジスタアレイ及びアクティブマトリックス型エレクトロルミネッセンス表示装置に関するものである。

【0002】

【従来の技術】近年、エレクトロルミネッセンス (Electro Luminescence: 以下、EL と称する。) 素子を用いた EL 表示装置が、CRT や LCD に代わる表示装置として注目されている。特に、EL 素子を駆動させるスイッチング素子として薄膜トランジスタ (Thin Film Transistor: 以下 TFT と称する。) を用いたアクティブマトリックス型 EL 表示装置の開発が活発に進められている。

【0003】図 3 に一般的な従来の有機 EL 表示装置の構成図の一例を示す。同図中、1 はゲート信号線、2 はソース信号線、3 は駆動電源線で、ゲート信号線 1 とソース信号線 2 及び駆動電源線 3 が交差する表示画面領域 11 にはマトリックス状に画素トランジスタ 4 a 及び 4 b と図中には示していないが蓄積容量等が配置されている。また、表示画面領域 11 の周辺には、ゲート線駆動回路 7 及びソース線駆動回路 8 が配置されている。

【0004】まず、表示画面領域 11 について説明する。1 表示画素には、スイッチング素子である画素トランジスタ 4 a と、有機 EL 素子を駆動する画素トランジスタ 4 b とが備えられている。スイッチング素子である画素トランジスタ 4 a はソース信号線 2 と有機 EL 素子を駆動する画素トランジスタ 4 b に接続され、有機 EL 素子を駆動する画素トランジスタ 4 b は有機 EL 素子を駆動する駆動電源線 3 と後述の有機 EL 素子 5 の陽極 5 a に接続されている。また、画素トランジスタ 4 a 及び 4 b 上の表示画素領域 11 には、開口率を向上させるために表面を平坦にする平坦化膜 6 が全面に設けられている。

【0005】次に、有機 EL 素子について説明する。有機 EL 素子 5 は、平坦化膜 6 上に設けられた ITO (Indium Thin Oxide) からなる透明電極 (有機 EL 素子の陽極) 5 a、ホール輸送層、発光層、電子輸送層 (図示せず) 及び陰極 5 b から構成される。有機 EL 素子 5 は、陽極 5 a から注入されたホールと陰

極 5 b から注入された電子が発光層内部で再結合し、発光層を形成する有機分子を励起する。この励起されたエネルギーが放射される過程で発光層から光が放たれ、この光が陽極 5 a から絶縁性基板を介して外部へ放出され、発光されるものである。有機 E L 素子 5 の陽極 5 a は各画素毎に形成され、陰極 5 b は表示画面領域 1 1 と後述の周辺駆動回路領域 1 2 を含む有機 E L 表示基板の全面に形成されている。

【 0 0 0 6 】次に、周辺駆動回路領域 1 2 について説明する。周辺駆動回路領域 1 2 は、ゲート線駆動回路 7 とソース線駆動回路 8 で構成され、それぞれ C M O S トランジスタの組み合わせで構成されている。ゲート線駆動回路 7 (回路は一部のみ図示) はゲート信号線 1 に接続されているが、ここではゲート線駆動回路 7 の内部構成等の説明は省略する。一方、ソース線駆動回路 8 はソース信号線 2 に接続されている。ソース信号線 2 は、ソース信号書き込みトランジスタであるトランスファゲートトランジスタ 9 a に接続され、シフトレジスタ部 9 b からの制御信号により、トランスファゲートトランジスタ 9 a が動作し、信号配線 1 0 からのソース信号がソース信号線 2 に書き込まれる構成になっている。信号配線 1 0 は白黒表示パネルでは図 3 に示したように 1 本であるが、カラー表示パネルでは R , G , B の 3 色に対応した 3 本の信号配線が必要である。一方、周辺駆動回路領域 1 2 には、前述の平坦化膜 6 は配置しない。これは、平坦化膜 6 が周辺駆動回路上の全面に存在すると、平坦化膜 6 を通して有機 E L 素子 5 に水分が進入し、有機 E L 素子 5 が劣化するためである。

【 0 0 0 7 】以上のような薄膜トランジスタ回路基板に周辺部材を加えて、有機 E L 表示装置が構成される。

【 0 0 0 8 】

【発明が解決しようとする課題】しかしながら、前記のような有機 E L 表示装置では、周辺駆動回路領域に有機 E L 素子の陰極が全面に配置されるが、一方で平坦化膜は配置されない構成となっている。従って、周辺駆動回路上を覆う有機 E L 素子の陰極によって周辺駆動回路上の寄生容量が増大し、周辺駆動回路の駆動能力が著しく減少してしまう。

【 0 0 0 9 】そこで、本発明は、周辺駆動回路領域上に有機 E L 素子の陰極と平坦化膜の両方を配置して、周辺駆動回路上と表示画面領域上の平坦化膜を分離するか、有機 E L 素子の陰極と平坦化膜の両方を配置しないようにすることによって、周辺駆動回路上の寄生容量を減らし、周辺駆動回路の駆動能力の低下を抑制できる有機 E L 表示装置を提供することを目的とする。

【 0 0 1 0 】

【課題を解決するための手段】前記課題を解決するために、本発明の請求項 1 記載の E L 表示装置は、絶縁性基板上に、陰極、発光層及び陽極を備えたエレクトロルミネッセンス素子と、前記エレクトロルミネッセンス素子

に信号を供給する第 1 の薄膜トランジスタ群を備えた表示画素領域と、前記表示画素領域の周辺に前記第 1 の薄膜トランジスタ群を駆動する第 2 の薄膜トランジスタ群を備えた周辺駆動回路領域と、前記第 1 及び第 2 の薄膜トランジスタ群上を平坦化する平坦化膜とを備えたエレクトロルミネッセンス表示装置であって、前記表示画素領域には前記平坦化膜と前記陰極の両方が設けられており、前記周辺駆動回路領域には前記平坦化膜と前記陰極の両方が設けられていないことを特徴とする。また、本発明の請求項 2 記載の E L 表示装置の製造方法は、絶縁性基板上に、陰極、発光層および陽極を備えたエレクトロルミネッセンス素子と、前記エレクトロルミネッセンス素子に信号を供給する第 1 の薄膜トランジスタ群を備えた表示画素領域と、前記表示画素領域の周辺に前記第 1 の薄膜トランジスタ群を駆動する第 2 の薄膜トランジスタ群を備えた周辺駆動回路領域と、前記第 1 及び第 2 の薄膜トランジスタ群上を平坦化する平坦化膜とを具備するエレクトロルミネッセンス表示装置の製造方法であって、前記表示画素領域および前記周辺駆動領域のうち、前記表示画素領域にのみ、前記平坦化膜と前記陰極の両方を設けることを特徴とする。本発明によれば、周辺駆動回路上に陰極と平坦化膜の両方を形成しないことで周辺駆動回路上の寄生容量が減り、周辺駆動回路の駆動能力の低下を抑制することできる。

【 0 0 1 1 】本発明の請求項 3 記載の E L 表示装置は、絶縁性基板上に、陰極、発光層及び陽極を備えたエレクトロルミネッセンス素子と、前記エレクトロルミネッセンス素子に信号を供給する第 1 の薄膜トランジスタ群を備えた表示画素領域と、前記表示画素領域の周辺に前記第 1 の薄膜トランジスタ群を駆動する第 2 の薄膜トランジスタ群を備えた周辺駆動回路領域と、前記第 1 及び第 2 の薄膜トランジスタ群上を平坦化する平坦化膜とを備えたエレクトロルミネッセンス表示装置であって、前記表示画素領域及び前記周辺駆動回路領域には前記平坦化膜と前記陰極の両方が設けられ、前記表示画素領域上の平坦化膜と前記周辺駆動回路領域上の平坦化膜は前記表示画素領域と前記周辺駆動回路領域との間で分離されていることを特徴とする。また、本発明の請求項 4 記載の E L 表示装置の製造方法は、絶縁性基板上に、陰極、発光層および陽極を備えたエレクトロルミネッセンス素子と、前記エレクトロルミネッセンス素子に信号を供給する第 1 の薄膜トランジスタ群を備えた表示画素領域と、前記表示画素領域の周辺に前記第 1 の薄膜トランジスタ群を駆動する第 2 の薄膜トランジスタ群を備えた周辺駆動回路領域と、前記第 1 及び第 2 の薄膜トランジスタ群上を平坦化する平坦化膜とを具備するエレクトロルミネッセンス表示装置の製造方法であって、前記表示画素領域及び前記周辺駆動回路領域には前記平坦化膜と前記陰極の両方を、前記平坦化膜が前記表示画素領域と前記周辺駆動回路領域との間で分離されるように設けることを

特徴とする。本発明によれば、周辺駆動回路上に陰極と平坦化膜の両方を形成することで周辺駆動回路上の寄生容量が減り、周辺駆動回路の駆動能力の低下を抑制することができる。

【0012】

【発明の実施の形態】以下に、本発明の実施の形態について図1及び図2を用いて説明する。図1及び図2は、それぞれ（実施の形態1）及び（実施の形態2）を説明するための有機EL表示装置の簡単な構成図であり、全図を通して同一符号は同一対象物を示すものとする。

【0013】（実施の形態1）以下に、本発明の一実施例として請求項1に記載された発明の実施の形態について説明する。

【0014】図1は本発明の有機EL表示装置の簡単な構成図である。なお、本発明の表示画面領域11の画素トランジスタ4a及び4bの構成や、周辺駆動回路領域12のCMOSTランジスタの構成については、従来の構成と同じであるので、説明は省略する。

【0015】有機EL表示装置は、絶縁性基板上に、画素トランジスタ4a及び4bからなる表示画面領域11と、画素トランジスタ4a及び4bを駆動する、CMOSTランジスタで構成されたゲート線駆動回路7及びソース線駆動回路8からなる周辺駆動回路領域12とで構成されている。画素トランジスタ4a及び4bは、ゲート線駆動回路7に接続されたゲート信号線1、ソース線駆動回路8に接続されたソース信号線2及び有機EL素子5を駆動するための駆動電源線3の交差部に配置され、画素トランジスタ4a及び4b上には平坦化膜6を介して有機EL素子5がマトリックス状に配置されている。有機EL素子5は、平坦化膜6上に設けられたITO(Indium Thin Oxide)からなる透明電極（有機EL素子の陽極）5a、ホール輸送層、発光層、電子輸送層（図示せず）及び陰極5bから構成される。有機EL素子5の陽極5aは各画素毎に形成され、陰極5bは画素領域全面に形成されている。

【0016】次に、平坦化膜6と有機EL素子5の陰極5bの配置について説明する。平坦化膜6は、表示画面領域11には全面に形成し、周辺駆動回路領域12には形成しない。具体的には、例えば、平坦化膜を全面に塗布した後、露光・現像することにより、周辺駆動回路領域12のみ除去する。一方、有機EL素子の陰極5bについても、表示画面領域11には全面に形成し、周辺駆動回路領域12には形成しない。陰極5bは、周辺駆動回路領域12をマスキングしたメタルマスク等を用いることにより、表示画面領域11上にのみ蒸着法等にて形成する。

【0017】このように、周辺駆動回路領域12上に有機EL素子の陰極と平坦化膜の両方を配置しないようにすることによって、周辺駆動回路上の寄生容量を減らすことができ、周辺駆動回路の駆動能力の低下を抑制でき

る。

【0018】なお、上述に実施の形態において、周辺駆動回路領域12とは表示画面領域11の画素トランジスタ4a及び4bに信号を供給するためのゲート線駆動回路7、ソース線駆動回路8及び外部回路（図示せず）からゲート線駆動回路7及びソース線駆動回路8へ信号を供給するためのバス配線部から構成される領域のことをいう。また、表示画面領域11とは、ゲート信号線1、ソース信号線2及び駆動電源線3の交差部にマトリックス状に配置された画素トランジスタ4a及び4bから構成される領域のことをいう。

【0019】また、有機EL素子5の陰極5b及び平坦化膜6の端面は、周辺駆動回路領域12と表示画面領域12の間のどの位置に形成されてもよく、周辺駆動回路領域12にさえ形成されていなければよい。

【0020】（実施の形態2）以下に、本発明の一実施例として請求項2に記載された発明の実施の形態について説明する。

【0021】図2は本発明の有機EL表示装置の簡単な構成図である。なお、本発明の表示画面領域の画素トランジスタの構成や、周辺駆動回路領域の薄膜トランジスタの構成については、従来の構成及び実施の形態1と同じであるので、説明は省略する。

【0022】有機EL表示装置における表示画素領域11と周辺駆動回路領域12及びそれらを構成するトランジスタ4a、4b、9の配置については、実施の形態1と同様であるが、平坦化膜6と有機EL素子5の陰極5bの配置が異なる。平坦化膜6は、表示画面領域11に全面に形成し、周辺駆動回路領域12にも全面に形成する。ただし、表示画面領域11の平坦化膜6と周辺駆動回路領域12の平坦化膜6は、表示画面領域11と周辺駆動回路領域12の間で分離する。これは、前述のように平坦化膜6が周辺駆動回路領域12と表示画素領域11の全面に分離されずに存在すると、平坦化膜6を通して有機EL素子5に水分が進入し、有機EL素子5が劣化するためである。本発明のように、平坦化膜6を表示画面領域11と周辺駆動回路領域12の間で分離しておけば、周辺駆動回路領域12上に平坦化膜が存在しても、有機EL素子5が劣化することはない。一方、有機EL素子の陰極5bについても、表示画面領域11に全面に形成し、周辺駆動回路領域12にも全面に形成する。

【0023】このように、周辺駆動回路領域上に平坦化膜を配置した上で有機EL素子の陰極を配置することによって、周辺駆動回路上に有機EL素子の陰極を配置しても寄生容量が増加することなく、周辺駆動回路の駆動能力は低下しない。

【0024】なお、上述に実施の形態において、周辺駆動回路領域12とは表示画面領域11の画素トランジスタ4a及び4bに信号を供給するためのゲート線駆動回

路7、ソース線駆動回路8及び外部回路（図示せず）からゲート線駆動回路7及びソース線駆動回路8へ信号を供給するためのバス配線部から構成される領域のことをいう。また、表示画面領域11は、ゲート信号線1、ソース信号線2及び駆動電源線3の交差部にマトリクス状に配置された画素トランジスタ4a及び4bから構成される領域のことをいう。また、有機EL素子5の陰極5b及び平坦化膜6の端面は、周辺駆動回路領域を完全に覆う形であれば、どの位置に形成されていてもかまわない。

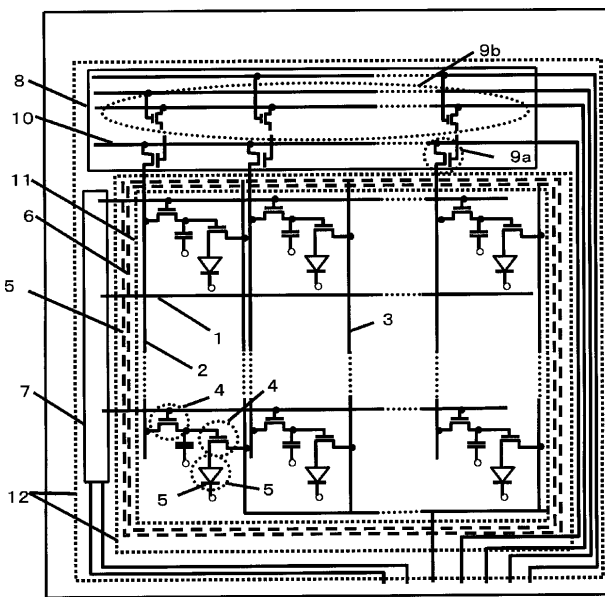
【0025】

【発明の効果】以上のように、本発明の有機EL表示装置によれば、周辺駆動回路領域上に有機EL素子の陰極と平坦化膜の両方を配置して、周辺駆動回路上の平坦化膜と表示画面領域上の平坦化膜とを分離するか、有機EL素子の陰極と平坦化膜の両方を配置しないようにすることによって、周辺駆動回路上の寄生容量が減少し、周辺駆動回路の駆動能力の低下を抑制できた。

【図面の簡単な説明】

【図1】本発明の（実施の形態1）を説明する有機EL

【図1】



- 1 ゲート信号線
- 2 ソース信号線
- 3 駆動電源線
- 4a~4b 画素トランジスタ
- 5 有機EL素子
- 5a 陽極
- 5b 陰極
- 6 平坦化膜
- 7 ゲート線駆動回路
- 8 ソース線駆動回路
- 9a トランスファゲートトランジスタ
- 9b シフトレジスタ部
- 10 信号配線
- 11 表示画面領域
- 12 周辺駆動回路領域

表示装置の構成図

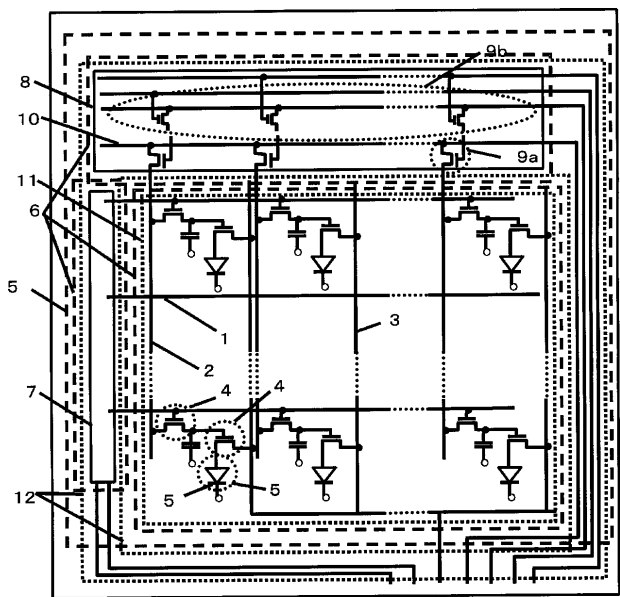
【図2】本発明の（実施の形態2）を説明する有機EL表示装置の構成図

【図3】従来の有機EL表示装置を説明する構成図

【符号の説明】

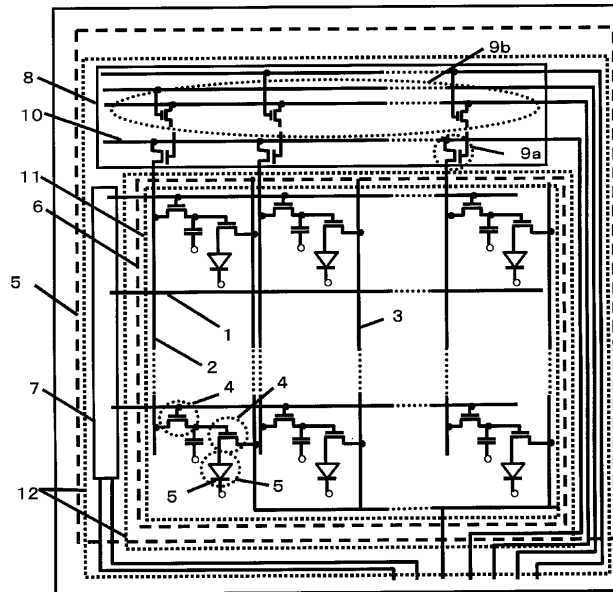
- 1 ゲート信号線
- 2 ソース信号線
- 3 駆動電源線
- 4a、4b 画素トランジスタ
- 5 有機EL素子
- 5a 陽極
- 5b 陰極
- 6 平坦化膜
- 7 ゲート線駆動回路
- 8 ソース線駆動回路
- 9a トランスファゲートトランジスタ
- 9b シフトレジスタ部
- 10 信号配線
- 11 表示画面領域
- 12 周辺駆動回路領域

【図2】



- 1 ゲート信号線
- 2 ソース信号線
- 3 駆動電源線
- 4a~4b 画素トランジスタ
- 5 有機EL素子
- 5a 陽極
- 5b 陰極
- 6 平坦化膜
- 7 ゲート線駆動回路
- 8 ソース線駆動回路
- 9a トランスファゲートトランジスタ
- 9b シフトレジスタ部
- 10 信号配線
- 11 表示画面領域
- 12 周辺駆動回路領域

【図3】



- 1 ゲート信号線
- 2 ソース信号線
- 3 駆動電源線
- 4a~4b 画素トランジスタ
- 5 有機EL素子
- 5a 陽極
- 5b 陰極
- 6 平坦化膜
- 7 ゲート線駆動回路
- 8 ソース線駆動回路
- 9a トランスファゲートトランジスタ
- 9b シフトレジスタ部
- 10 信号配線
- 11 表示画面領域
- 12 周辺駆動回路領域

フロントページの続き

F ターム(参考) 3K007 AB05 AB17 AB18 BA06 BB07
 CB01 DA01 DB03 EB00 FA01
 GA04
 5C094 AA21 AA53 BA03 BA27 CA19
 DA13 DB04 EA04 FB01 FB20
 GB01
 5G435 AA16 BB05 CC09 EE12 KK05

专利名称(译)	电致发光显示装置和制造电致发光显示装置的方法		
公开(公告)号	JP2003150079A	公开(公告)日	2003-05-21
申请号	JP2001342896	申请日	2001-11-08
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	中村 亜希子		
发明人	中村 亜希子		
IPC分类号	H01L51/50 G09F9/00 G09F9/30 H01L27/32 H05B33/14		
FI分类号	G09F9/30.338 G09F9/30.365.Z G09F9/00.348.C H05B33/14.A G09F9/00.348.Z G09F9/30.365 H01L27/32		
F-TERM分类号	3K007/AB05 3K007/AB17 3K007/AB18 3K007/BA06 3K007/BB07 3K007/CB01 3K007/DA01 3K007/DB03 3K007/EB00 3K007/FA01 3K007/GA04 5C094/AA21 5C094/AA53 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA13 5C094/DB04 5C094/EA04 5C094/FB01 5C094/FB20 5C094/GB01 5G435/AA16 5G435/BB05 5G435/CC09 5G435/EE12 5G435/KK05 3K107/AA01 3K107/BB01 3K107/CC11 3K107/CC23 3K107/CC31 3K107/DD90 3K107/DD93 3K107/EE03 3K107/EE59		
其他公开文献	JP4103373B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种有机EL显示装置，其中，减小了外围驱动电路上的寄生电容并且抑制了外围驱动电路的驱动能力的降低。在具有用于平坦化像素晶体管和驱动电路晶体管的平坦化膜以及用于驱动有机EL元件的阴极的有机EL显示装置中，有机EL元件的阴极设置在外围驱动电路区域上。放置两个平坦化膜，然后将外围驱动电路上的平坦化膜与显示屏区域上的平坦化膜分开，或者将有机EL元件的阴极和平坦化膜都放置在外围驱动电路上。尽量不要。结果，可以减小外围驱动电路上的寄生电容，并且可以抑制外围驱动电路的驱动能力的降低。

