

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4957713号
(P4957713)

(45) 発行日 平成24年6月20日 (2012. 6. 20)

(24) 登録日 平成24年3月30日 (2012. 3. 30)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 624B
	G09G 3/20 642A
	G09G 3/20 641D
	G09G 3/20 670K
請求項の数 3 (全 58 頁) 最終頁に続く	

(21) 出願番号	特願2008-311805 (P2008-311805)	(73) 特許権者	000002185
(22) 出願日	平成20年12月8日 (2008. 12. 8)		ソニー株式会社
(65) 公開番号	特開2010-134313 (P2010-134313A)		東京都港区港南1丁目7番1号
(43) 公開日	平成22年6月17日 (2010. 6. 17)	(74) 代理人	100118290
審査請求日	平成21年12月11日 (2009. 12. 11)		弁理士 吉井 正明
		(74) 代理人	100094363
			弁理士 山本 孝久
		(74) 代理人	100120640
			弁理士 森 幸一
		(72) 発明者	山下 淳一
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		最終頁に続く	

(54) 【発明の名称】 有機エレクトロルミネッセンス表示装置の駆動方法

(57) 【特許請求の範囲】

【請求項 1】

(1) 走査回路、

(2) 信号出力回路、

(3) 第 1 の方向に N 個、第 1 の方向とは異なる第 2 の方向に M 個、合計 $N \times M$ 個の、
2 次元マトリクス状に配列され、それぞれが有機エレクトロルミネッセンス発光部、及び
、有機エレクトロルミネッセンス発光部を駆動するための駆動回路を備えている有機エレ
クトロルミネッセンス表示素子、

(4) 走査回路に接続され、第 1 の方向に延びる M 本の走査線、

(5) 信号出力回路に接続され、第 2 の方向に延びる N 本のデータ線、並びに、

(6) 電源部、

を備え、

前記駆動回路は、書込みトランジスタ、駆動トランジスタ、及び、容量部から構成され
ており、

駆動トランジスタにおいては、

(A - 1) ドレイン領域は、電源部に接続されており、

(A - 2) ソース領域は、有機エレクトロルミネッセンス発光部に備えられたアノード
電極に接続され、且つ、容量部の一方の電極に接続されており、第 2 ノードを構成し、

(A - 3) ゲート電極は、書込みトランジスタの他方のソース/ドレイン領域に接続さ
れ、且つ、容量部の他方の電極に接続されており、第 1 ノードを構成し、

10

20

書込みトランジスタにおいては、

(B - 1) 一方のソース/ドレイン領域は、データ線に接続されており、

(B - 2) ゲート電極は、走査線に接続されている、

有機エレクトロルミネッセンス表示装置の駆動方法であって、

第1行目乃至第M行目の有機エレクトロルミネッセンス表示素子は線順次走査され、各行の有機エレクトロルミネッセンス表示素子を走査するために割り当てられた期間を水平走査期間と表すとき、各水平走査期間にあつては、信号出力回路から第1ノード初期化電圧をデータ線に印加する初期化期間と、次いで、信号出力回路から映像信号をデータ線に印加する映像信号期間とが存在し、

駆動回路は、更に、第1トランジスタと、第1トランジスタとは異なる導電型のトランジスタから成る第2トランジスタとを備えており、

第1トランジスタにおいては、

(C - 1) 他方のソース/ドレイン領域は、第2ノードに接続されており、

(C - 2) 一方のソース/ドレイン領域には、第2ノードの電位を初期化するための第2ノード初期化電圧が印加され、

(C - 3) ゲート電極は、第1トランジスタ制御線に接続されており、

電源部と駆動トランジスタのドレイン領域とは第2トランジスタを介して接続されており、第2トランジスタのゲート電極は第1トランジスタ制御線に接続されており、第1トランジスタがオン状態であるとき第2トランジスタはオフ状態となり、

第m行目(但し、 $m = 1, 2, 3 \dots, M$)の有機エレクトロルミネッセンス表示素子に対応する映像信号期間を含む水平走査期間を水平走査期間 H_m と表し、水平走査期間 H_m に対しP個(但し、Pは、 $1 < P < M$ の関係を満たし、有機エレクトロルミネッセンス表示装置において所定の値)の水平走査期間分先行する水平走査期間を水平走査期間 $H_{m_pre_p}$ と表すとき、

第m行、第n列目(但し、 $n = 1, 2, 3 \dots, N$)の有機エレクトロルミネッセンス表示素子において、

(a) 水平走査期間 $H_{m_pre_p}$ の終期より前に位置する初期化期間に、走査回路の動作に基づいてオン状態とされた書込みトランジスタを介してデータ線から第1ノードに第1ノード初期化電圧を印加して第1ノードの電位を初期化し、第1トランジスタ制御線からの信号によりオン状態とされた第1トランジスタを介して第2ノードに第2ノード初期化電圧を印加して第2ノードの電位を初期化し、以て、第1ノードと第2ノードとの間の電位差が駆動トランジスタの閾値電圧を超え、且つ、第2ノードと有機エレクトロルミネッセンス発光部に備えられたカソード電極との間の電位差が有機エレクトロルミネッセンス発光部の閾値電圧を超えないように、第1ノードの電位及び第2ノードの電位を初期化する前処理を行い、次いで、

(b) 第1トランジスタ制御線からの信号により第1トランジスタをオン状態からオフ状態とし、

(c) 走査回路の動作に基づいて書込みトランジスタを初期化期間においてオン状態とし、オン状態とされた書込みトランジスタを介してデータ線から第1ノードに第1ノード初期化電圧を印加した状態で駆動電圧を電源部から駆動トランジスタのドレイン領域に印加し、以て、水平走査期間 $H_{m_pre_p}$ における初期化期間において第1ノード初期化電圧から駆動トランジスタの閾値電圧を減じた電位に達するまで第2ノードの電位を変化させて駆動トランジスタをオフ状態とする閾値電圧キャンセル処理を行い、次いで、

(d) 走査回路の動作に基づいて書込みトランジスタをオフ状態とすることにより第1ノードを浮遊状態とすると共に、駆動トランジスタのオフ状態を維持し、

(e) 走査回路の動作に基づいてオン状態とされた書込みトランジスタを介して、水平走査期間 H_m における映像信号期間に、データ線から映像信号を第1ノードに印加する書込み処理を行い、次いで、

(f) 走査回路の動作に基づいて書込みトランジスタをオフ状態とすることにより第1ノードを浮遊状態とし、電源部から駆動トランジスタを介して、第1ノードと第2ノード

10

20

30

40

50

との間の電位差の値に応じた電流を有機エレクトロルミネッセンス発光部に流す、
有機エレクトロルミネッセンス表示装置の駆動方法。

【請求項 2】

前記工程 (d) と前記工程 (e) との間に、

(g) 初期化期間に、走査回路の動作に基づいてオン状態とされた書込みトランジスタを介してデータ線から第 1 ノードに第 1 ノード初期化電圧を印加して第 1 ノードの電位を初期化し、第 1 トランジスタ制御線からの信号によりオン状態とされた第 1 トランジスタを介して第 2 ノードに第 2 ノード初期化電圧を印加して第 2 ノードの電位を初期化し、以て、第 1 ノードと第 2 ノードとの間の電位差が駆動トランジスタの閾値電圧を超え、且つ、第 2 ノードと有機エレクトロルミネッセンス発光部に備えられたカソード電極との間の電位差が有機エレクトロルミネッセンス発光部の閾値電圧を超えないように、第 1 ノードの電位及び第 2 ノードの電位を初期化する第 2 の前処理を行い、次いで、

(h) 第 1 トランジスタ制御線からの信号により第 1 トランジスタをオン状態からオフ状態とし、

(i) 走査回路の動作に基づいて書込みトランジスタを初期化期間においてオン状態とし、オン状態とされた書込みトランジスタを介してデータ線から第 1 ノードに第 1 ノード初期化電圧を印加した状態で駆動電圧を電源部から駆動トランジスタのドレイン領域に印加し、以て、水平走査期間 H_m の終期より前に位置する初期化期間において第 1 ノード初期化電圧から駆動トランジスタの閾値電圧を減じた電位に達するまで第 2 ノードの電位を変化させて駆動トランジスタをオフ状態とする第 2 の閾値電圧キャンセル処理を行う、
請求項 1 に記載の有機エレクトロルミネッセンス表示装置の駆動方法。

【請求項 3】

初期化期間において、信号出力回路は、第 1 ノード初期化電圧として第 1 初期化電圧をデータ線に印加し、次いで、第 1 初期化電圧に替えて、第 1 初期化電圧より低い第 2 初期化電圧を第 1 ノード初期化電圧としてデータ線に印加する、
請求項 1 に記載の有機エレクトロルミネッセンス表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機エレクトロルミネッセンス表示装置の駆動方法に関する。

【背景技術】

【0002】

発光部を備えた表示素子、及び、係る表示素子を備えた表示装置が周知である。例えば、有機材料のエレクトロルミネッセンス (Electroluminescence : 以下、EL と略称する場合がある) を利用した有機エレクトロルミネッセンス発光部を備えた表示素子 (以下、単に、有機 EL 表示素子と略称する場合がある) は、低電圧直流駆動による高輝度発光が可能な表示素子として注目されている。

【0003】

液晶表示装置と同様に、例えば、有機 EL 表示素子を備えた有機エレクトロルミネッセンス表示装置 (以下、単に、有機 EL 表示装置と略称する場合がある) においても、駆動方式として、単純マトリクス方式、及び、アクティブマトリクス方式が周知である。アクティブマトリクス方式は、構造が複雑となるといった欠点はあるが、画像の輝度を高いものとする事ができる等の利点を有する。アクティブマトリクス方式により駆動される有機 EL 表示素子にあっては、発光層を含む有機層等から構成された発光部に加えて、発光部を駆動するための駆動回路を備えている。

【0004】

有機エレクトロルミネッセンス発光部 (以下、単に、発光部と略称する場合がある) を駆動するための回路として、2 つのトランジスタと 1 つの容量部から構成された駆動回路 (2 Tr / 1 C 駆動回路と呼ぶ) が、例えば、特開 2007 - 310311 号公報 (特許文献 1) から周知である。この 2 Tr / 1 C 駆動回路は、図 2 に示すように、書込みトラ

10

20

30

40

50

ンジスタ T_{R_W} 、駆動トランジスタ T_{R_D} の 2 つのトランジスタから構成され、更には、1 つの容量部 C_1 から構成されている。ここで、駆動トランジスタ T_{R_D} の他方のソース/ドレイン領域は第 2 ノード ND_2 を構成し、駆動トランジスタ T_{R_D} のゲート電極は第 1 ノード ND_1 を構成する。

【 0 0 0 5 】

そして、図 4 にタイミングチャートを示すように、[期間 - $TP(2)_1'$] において、閾値電圧キャンセル処理を行うための前処理が実行される。即ち、走査線 SC_L からの信号によりオン状態とされた書込みトランジスタ T_{R_W} を介して、データ線 DT_L から第 1 ノード初期化電圧 V_{ofs} (例えば、0 ボルト) を第 1 ノード ND_1 に印加する。これにより、第 1 ノード ND_1 の電位は、 V_{ofs} となる。また、駆動トランジスタ T_{R_D} を介して、電源部 100 から第 2 ノード初期化電圧 V_{CC-L} (例えば、- 10 ボルト) を第 2 ノード ND_2 に印加する。これにより、第 2 ノード ND_2 の電位は、 V_{CC-L} となる。駆動トランジスタ T_{R_D} の閾値電圧を電圧 V_{th} (例えば、3 ボルト) と表す。駆動トランジスタ T_{R_D} のゲート電極と他方のソース/ドレイン領域 (以下、便宜上、ソース領域と呼ぶ場合がある) との間の電位差が V_{th} 以上となり、駆動トランジスタ T_{R_D} はオン状態となる。尚、発光部 ELP のカソード電極は、電圧 V_{cat} (例えば、0 ボルト) が印加される給電線 PS_2 に接続されている。

【 0 0 0 6 】

次いで、[期間 - $TP(2)_2'$] において、閾値電圧キャンセル処理が行われる。即ち、書込みトランジスタ T_{R_W} のオン状態を維持したまま、電源部 100 の電圧を第 2 ノード初期化電圧 V_{CC-L} から駆動電圧 V_{CC-H} (例えば、20 ボルト) に切り替える。その結果、第 1 ノード ND_1 の電位から駆動トランジスタ T_{R_D} の閾値電圧 V_{th} を減じた電位に向かって、第 2 ノード ND_2 の電位は変化する。即ち、浮遊状態の第 2 ノード ND_2 の電位は上昇する。そして、駆動トランジスタ T_{R_D} のゲート電極とソース領域との間の電位差が V_{th} に達すると、駆動トランジスタ T_{R_D} がオフ状態となる。この状態にあっては、第 2 ノード ND_2 の電位は、概ね $(V_{ofs} - V_{th})$ である。

【 0 0 0 7 】

その後、[期間 - $TP(2)_3'$] において、書込みトランジスタ T_{R_W} をオフ状態とする。そして、データ線 DT_L の電圧を映像信号に相当する電圧 [発光部 ELP における輝度を制御するための映像信号 (駆動信号、輝度信号) V_{sig_m}] とする。

【 0 0 0 8 】

次いで、[期間 - $TP(2)_4'$] において、書込み処理を行う。具体的には、走査線 SC_L をハイレベルとすることによって書込みトランジスタ T_{R_W} をオン状態とする。その結果、第 1 ノード ND_1 の電位は、映像信号 V_{sig_m} へと上昇する。

【 0 0 0 9 】

ここで、容量部 C_1 の値を値 c_1 とし、発光部 ELP の容量 C_{EL} の値を値 c_{EL} とする。そして、駆動トランジスタ T_{R_D} のゲート電極と他方のソース/ドレイン領域との間の寄生容量の値を c_{gs} とする。駆動トランジスタ T_{R_D} のゲート電極の電位が V_{ofs} から V_{sig_m} ($> V_{ofs}$) に変化したとき、容量部 C_1 の両端の電位 (換言すれば、第 1 ノード ND_1 と第 2 ノード ND_2 の電位) は、原則として、変化する。即ち、駆動トランジスタ T_{R_D} のゲート電極の電位 (= 第 1 ノード ND_1 の電位) の変化分 ($V_{sig_m} - V_{ofs}$) に基づく電荷が、容量部 C_1 、発光部 ELP の容量 C_{EL} 、駆動トランジスタ T_{R_D} のゲート電極と他方のソース/ドレイン領域との間の寄生容量に振り分けられる。然るに、値 c_{EL} が、値 c_1 及び値 c_{gs} と比較して十分に大きな値であれば、駆動トランジスタ T_{R_D} のゲート電極の電位の変化分 ($V_{sig_m} - V_{ofs}$) に基づく駆動トランジスタ T_{R_D} の他方のソース/ドレイン領域 (第 2 ノード ND_2) の電位の変化は小さい。そして、一般に、発光部 ELP の容量 C_{EL} の値 c_{EL} は、容量部 C_1 の値 c_1 及び駆動トランジスタ T_{R_D} の寄生容量の値 c_{gs} よりも大きい。そこで、説明の便宜のため、第 1 ノード ND_1 の電位変化により生ずる第 2 ノード ND_2 の電位変化は考慮せずに説明を行う。尚、図 4 に示した駆動のタイミングチャートは、第 1 ノード ND_1 の電位変化により生ずる第 2 ノード ND_2 の電位変化を考慮せ

10

20

30

40

50

ずを示した。

【 0 0 1 0 】

上述した動作にあっては、駆動トランジスタ T_{RD} の一方のソースノドレイン領域に電源部 100 から電圧 V_{CC-H} が印加された状態で、駆動トランジスタ T_{RD} のゲート電極に映像信号 V_{Sig_m} が印加される。このため、図 4 に示すように、[期間 - $TP(2)_4'$] において第 2 ノード ND_2 の電位が上昇する。この電位の上昇量 ΔV (電位補正值) については後述する。駆動トランジスタ T_{RD} のゲート電極 (第 1 ノード ND_1) の電位を V_g とし、他方のソースノドレイン領域 (第 2 ノード ND_2) の電位を V_s としたとき、上述した第 2 ノード ND_2 の電位の上昇量 ΔV を考慮しなければ、 V_g の値、 V_s の値は以下のとおりとなる。第 1 ノード ND_1 と第 2 ノード ND_2 の電位差、即ち、駆動トランジスタ T_{RD} のゲート電極と、ソース領域として働く他方のソースノドレイン領域との間の電位差 V_{gs} は、以下の式 (A) で表すことができる。

【 0 0 1 1 】

$$\begin{aligned} V_g &= V_{Sig_m} \\ V_s &= V_{Ofs} - V_{th} \\ V_{gs} &= V_{Sig_m} - (V_{Ofs} - V_{th}) \quad (A) \end{aligned}$$

【 0 0 1 2 】

即ち、駆動トランジスタ T_{RD} に対する書込み処理において得られた V_{gs} は、発光部 ELP における輝度を制御するための映像信号 V_{Sig_m} 、駆動トランジスタ T_{RD} の閾値電圧 V_{th} 、及び、駆動トランジスタ T_{RD} のゲート電極の電位を初期化するための電圧 V_{Ofs} のみに依存している。そして、発光部 ELP の閾値電圧 V_{th-EL} とは無関係である。

【 0 0 1 3 】

次いで、移動度補正処理について簡単に説明する。上述した動作にあっては、書込み処理において、駆動トランジスタ T_{RD} の特性 (例えば、移動度 μ の大小等) に応じて駆動トランジスタ T_{RD} の他方のソースノドレイン領域の電位 (即ち、第 2 ノード ND_2 の電位) を変化させる移動度補正処理が併せて行われる。

【 0 0 1 4 】

上述したように、駆動トランジスタ T_{RD} の一方のソースノドレイン領域に電源部 100 から電圧 V_{CC-H} が印加された状態で、駆動トランジスタ T_{RD} のゲート電極に映像信号 V_{Sig_m} が印加される。ここで、図 4 に示すように、[期間 - $TP(2)_4'$] において第 2 ノード ND_2 の電位が上昇する。その結果、駆動トランジスタ T_{RD} の移動度 μ の値が大きい場合、駆動トランジスタ T_{RD} のソース領域における電位の上昇量 ΔV (電位補正值) は大きくなり、駆動トランジスタ T_{RD} の移動度 μ の値が小さい場合、駆動トランジスタ T_{RD} のソース領域における電位の上昇量 ΔV (電位補正值) は小さくなる。駆動トランジスタ T_{RD} のゲート電極とソース領域との間の電位差 V_{gs} は、式 (A) から以下の式 (B) のように変形される。尚、[期間 - $TP(2)_4'$] の全時間 (t_0) は、有機 EL 表示装置の設計の際、設計値として予め決定しておけばよい。

【 0 0 1 5 】

$$V_{gs} = V_{Sig_m} - (V_{Ofs} - V_{th}) - \Delta V \quad (B)$$

【 0 0 1 6 】

以上の操作によって、閾値電圧キャンセル処理、書込み処理、移動度補正処理が完了する。そして、その後の [期間 - $TP(2)_5'$] の始期において、走査線 SCL からの信号により書込みトランジスタ T_{RW} をオフ状態とすることにより第 1 ノード ND_1 を浮遊状態とする。駆動トランジスタ T_{RD} の一方のソースノドレイン領域 (以下、便宜上、ドレイン領域と呼ぶ場合がある) には、電源部 100 から電圧 V_{CC-H} が印加された状態にある。従って、以上の結果として、第 2 ノード ND_2 の電位が上昇し、所謂ブートストラップ回路における同様の現象が駆動トランジスタ T_{RD} のゲート電極に生じ、第 1 ノード ND_1 の電位も上昇する。駆動トランジスタ T_{RD} のゲート電極とソース領域との間の電位差 V_{gs} は、式 (B) の値を保持する。また、発光部 ELP を流れる電流は、駆動トランジスタ T_{RD} のドレイン領域からソース領域へと流れるドレイン電流 I_{ds} である。駆動トラン

10

20

30

40

50

ジスタ $T R_D$ が飽和領域において理想的に動作するとすれば、ドレイン電流 I_{ds} は、以下の式 (C) で表すことができる。発光部 $E L P$ はドレイン電流 I_{ds} の値に応じた輝度で発光する。尚、係数 k については後述する。

【0017】

$$I_{ds} = k \cdot \mu \cdot (V_{gs} - V_{th})^2$$

$$= k \cdot \mu \cdot (V_{Sig_m} - V_{Ofs} - \Delta V)^2 \quad (C)$$

【0018】

そして、図4に示す[期間 - $T P(2)_5'$]を発光期間とし、[期間 - $T P(2)_6'$]の始期から次の発光期間までの間を非発光状態の期間(以下、単に、非発光期間と呼ぶ場合がある)とする。具体的には、[期間 - $T P(2)_6'$]の始期において、電源部100の電圧 V_{CC-H} を電圧 V_{CC-L} に切り替え、次の期間[期間 - $T P(2)_1'$] (図4においては、[期間 - $T P(2)_{+1}'$]と示す)の終期まで維持する。これにより、[期間 - $T P(2)_6'$]の始期から、次の[期間 - $T P(2)_{+5}'$]の始期までの間が非発光期間となる。

【0019】

以上に概要を説明した $2 T r / 1 C$ 駆動回路の動作についても、後に詳しく説明する。

【0020】

【特許文献1】特開2007-310311号公報

【発明の開示】

【発明が解決しようとする課題】

【0021】

上述した駆動方法にあっては、非発光期間を設けることにより、アクティブマトリクス駆動に伴う残像ボケが低減され、動画品位をより優れたものとすることができる。しかしながら、非発光期間において、基本的に発光部 $E L P$ には $|V_{CC-L} - V_{Cat}|$ といった値の逆方向電圧が印加される。発光部 $E L P$ の劣化を軽減するためには、非発光期間において絶対値が大きい逆方向電圧が印加される期間が占める割合が小さいことが好ましい。また、前処理を行う期間を除いた非発光期間において発光部 $E L P$ に印加される逆方向電圧の絶対値も小さいことが好ましい。例えば、 $V_{CC-L} < V_{CC-M} < V_{CC-H}$ なる関係を満たす中間電圧 V_{CC-M} を、前処理を行う期間を除いた非発光期間において電源部から供給するといった構成とすることもできるが、有機エレクトロルミネッセンス表示装置の構成や制御が複雑になるといった問題がある。

【0022】

従って、本発明の目的は、有機エレクトロルミネッセンス表示装置の構成を複雑なものとすることなく、非発光期間において逆方向電圧が印加されることによる発光部 $E L P$ の劣化を軽減することができる、有機エレクトロルミネッセンス表示装置の駆動方法を提供することにある。

【課題を解決するための手段】

【0023】

上記の目的を達成するための本発明の第1の態様及び第2の態様に係る有機エレクトロルミネッセンス表示装置の駆動方法は、

- (1) 走査回路、
 - (2) 信号出力回路、
 - (3) 第1の方向に N 個、第1の方向とは異なる第2の方向に M 個、合計 $N \times M$ 個の、2次元マトリクス状に配列され、それぞれが有機エレクトロルミネッセンス発光部、及び、有機エレクトロルミネッセンス発光部を駆動するための駆動回路を備えている有機エレクトロルミネッセンス表示素子、
 - (4) 走査回路に接続され、第1の方向に延びる M 本の走査線、
 - (5) 信号出力回路に接続され、第2の方向に延びる N 本のデータ線、並びに、
 - (6) 電源部、
- を備え、

10

20

30

40

50

前記駆動回路は、書込みトランジスタ、駆動トランジスタ、及び、容量部から構成されており、

駆動トランジスタにおいては、

(A - 1) 一方のソース/ドレイン領域は、電源部に接続されており、

(A - 2) 他方のソース/ドレイン領域は、有機エレクトロルミネッセンス発光部に備えられたアノード電極に接続され、且つ、容量部の一方の電極に接続されており、第 2 ノードを構成し、

(A - 3) ゲート電極は、書込みトランジスタの他方のソース/ドレイン領域に接続され、且つ、容量部の他方の電極に接続されており、第 1 ノードを構成し、

書込みトランジスタにおいては、

(B - 1) 一方のソース/ドレイン領域は、データ線に接続されており、

(B - 2) ゲート電極は、走査線に接続されている、

有機エレクトロルミネッセンス表示装置の駆動方法であって、

第 1 行目乃至第 M 行目の有機エレクトロルミネッセンス表示素子は線順次走査され、各行の有機エレクトロルミネッセンス表示素子を走査するために割り当てられた期間を水平走査期間と表すとき、各水平走査期間にあっては、信号出力回路から第 1 ノード初期化電圧をデータ線に印加する初期化期間と、次いで、信号出力回路から映像信号をデータ線に印加する映像信号期間とが存在する、

有機エレクトロルミネッセンス表示装置を用いた駆動方法に関する。

【 0 0 2 4 】

そして、上記の目的を達成するための本発明の第 1 の態様に係る有機エレクトロルミネッセンス表示装置の駆動方法は、

第 m 行目 (但し、 $m = 1, 2, 3 \dots, M$) の有機エレクトロルミネッセンス表示素子に対応する映像信号期間を含む水平走査期間を水平走査期間 H_m と表し、水平走査期間 H_m に対し P 個 (但し、P は、 $1 < P < M$ の関係を満たし、有機エレクトロルミネッセンス表示装置において所定の値) の水平走査期間分先行する水平走査期間を水平走査期間 $H_{m_pre_p}$ と表すとき、

第 m 行、第 n 列目 (但し、 $n = 1, 2, 3 \dots, N$) の有機エレクトロルミネッセンス表示素子において、

(a) 水平走査期間 $H_{m_pre_p}$ の終期より前に位置する初期化期間に、走査回路の動作に基づいてオン状態とされた書込みトランジスタを介してデータ線から第 1 ノードに第 1 ノード初期化電圧を印加して第 1 ノードの電位を初期化し、電源部から駆動トランジスタの一方のソース/ドレイン領域に第 2 ノード初期化電圧を印加して第 2 ノードの電位を初期化し、以て、第 1 ノードと第 2 ノードとの間の電位差が駆動トランジスタの閾値電圧を超え、且つ、第 2 ノードと有機エレクトロルミネッセンス発光部に備えられたカソード電極との間の電位差が有機エレクトロルミネッセンス発光部の閾値電圧を超えないように、第 1 ノードの電位及び第 2 ノードの電位を初期化する前処理を行い、次いで、

(b) 電源部の電圧を第 2 ノード初期化電圧から駆動電圧に切り替え、電源部から駆動トランジスタの一方のソース/ドレイン領域に駆動電圧を印加した状態を維持し、

(c) 走査回路の動作に基づいて書込みトランジスタを初期化期間においてオン状態とし、オン状態とされた書込みトランジスタを介してデータ線から第 1 ノードに第 1 ノード初期化電圧を印加した状態で駆動電圧を電源部から駆動トランジスタの一方のソース/ドレイン領域に印加し、以て、水平走査期間 $H_{m_pre_p}$ における初期化期間において第 1 ノード初期化電圧から駆動トランジスタの閾値電圧を減じた電位に達するまで第 2 ノードの電位を変化させて駆動トランジスタをオフ状態とする閾値電圧キャンセル処理を行い、次いで、

(d) 走査回路の動作に基づいて書込みトランジスタをオフ状態とすることにより第 1 ノードを浮遊状態とすると共に、駆動トランジスタのオフ状態を維持し、

(e) 走査回路の動作に基づいてオン状態とされた書込みトランジスタを介して、水平走査期間 H_m における映像信号期間に、データ線から映像信号を第 1 ノードに印加する書

10

20

30

40

50

込み処理を行い、次いで、

(f) 走査回路の動作に基づいて書込みトランジスタをオフ状態とすることにより第1ノードを浮遊状態とし、電源部から駆動トランジスタを介して、第1ノードと第2ノードとの間の電位差の値に応じた電流を有機エレクトロルミネッセンス発光部に流す、有機エレクトロルミネッセンス表示装置の駆動方法である。

【0025】

また、上記の目的を達成するための本発明の第2の態様に係る有機エレクトロルミネッセンス表示装置の駆動方法にあつては、

駆動回路は、更に、第1トランジスタを備えており、

第1トランジスタにおいては、

(C-1) 他方のソース/ドレイン領域は、第2ノードに接続されており、

(C-2) 一方のソース/ドレイン領域には、第2ノードの電位を初期化するための第2ノード初期化電圧が印加され、

(C-3) ゲート電極は、第1トランジスタ制御線に接続されており、

第 m 行目(但し、 $m = 1, 2, 3 \dots, M$)の有機エレクトロルミネッセンス表示素子に対応する映像信号期間を含む水平走査期間を水平走査期間 H_m と表し、水平走査期間 H_m に対し P 個(但し、 P は、 $1 < P < M$ の関係を満たし、有機エレクトロルミネッセンス表示装置において所定の値)の水平走査期間分先行する水平走査期間を水平走査期間 $H_{m_pre_P}$ と表すとき、

第 m 行、第 n 列目(但し、 $n = 1, 2, 3 \dots, N$)の有機エレクトロルミネッセンス表示素子において、

(a) 水平走査期間 $H_{m_pre_P}$ の終期より前に位置する初期化期間に、走査回路の動作に基づいてオン状態とされた書込みトランジスタを介してデータ線から第1ノードに第1ノード初期化電圧を印加して第1ノードの電位を初期化し、第1トランジスタ制御線からの信号によりオン状態とされた第1トランジスタを介して第2ノードに第2ノード初期化電圧を印加して第2ノードの電位を初期化し、以て、第1ノードと第2ノードとの間の電位差が駆動トランジスタの閾値電圧を超え、且つ、第2ノードと有機エレクトロルミネッセンス発光部に備えられたカソード電極との間の電位差が有機エレクトロルミネッセンス発光部の閾値電圧を超えないように、第1ノードの電位及び第2ノードの電位を初期化する前処理を行い、次いで、

(b) 第1トランジスタ制御線からの信号により第1トランジスタをオン状態からオフ状態とし、

(c) 走査回路の動作に基づいて書込みトランジスタを初期化期間においてオン状態とし、オン状態とされた書込みトランジスタを介してデータ線から第1ノードに第1ノード初期化電圧を印加した状態で駆動電圧を電源部から駆動トランジスタの一方のソース/ドレイン領域に印加し、以て、水平走査期間 $H_{m_pre_P}$ における初期化期間において第1ノード初期化電圧から駆動トランジスタの閾値電圧を減じた電位に達するまで第2ノードの電位を変化させて駆動トランジスタをオフ状態とする閾値電圧キャンセル処理を行い、次いで、

(d) 走査回路の動作に基づいて書込みトランジスタをオフ状態とすることにより第1ノードを浮遊状態とすると共に、駆動トランジスタのオフ状態を維持し、

(e) 走査回路の動作に基づいてオン状態とされた書込みトランジスタを介して、水平走査期間 H_m における映像信号期間に、データ線から映像信号を第1ノードに印加する書込み処理を行い、次いで、

(f) 走査回路の動作に基づいて書込みトランジスタをオフ状態とすることにより第1ノードを浮遊状態とし、電源部から駆動トランジスタを介して、第1ノードと第2ノードとの間の電位差の値に応じた電流を有機エレクトロルミネッセンス発光部に流す、有機エレクトロルミネッセンス表示装置の駆動方法である。

【発明の効果】

【0026】

本発明の第 1 の態様及び第 2 の態様に係る有機エレクトロルミネッセンス表示装置の駆動方法にあっては、工程 (a) 乃至工程 (f) までの一連の工程をくり返して行うことにより画像が表示される。基本的には、工程 (a) における水平走査期間 $H_{m_pre_P}$ の終期より前に位置する初期化期間から、水平走査期間 H_m の終期までが非発光状態の期間 (以下、単に、非発光期間と呼ぶ場合がある) となる。発光部 E L P のアノード電極に第 2 ノード初期化電圧が印加される期間は、前処理を行う初期化期間の始期付近に限られる。また、非発光期間の大部分においては、発光部 E L P のアノード電極には、第 1 ノード初期化電圧から駆動トランジスタの閾値電圧を減じた値の電圧が印加されるに過ぎない。従って、非発光期間において絶対値が大きい逆方向電圧が印加される期間が占める割合を小さくすることができ、また、非発光期間の大部分において発光部 E L P に印加される逆方向電圧の絶対値を小さくすることができる。これにより、発光部 E L P の劣化を軽減することができる。

10

【発明を実施するための最良の形態】

【 0 0 2 7 】

以下、図面を参照して、実施例に基づき本発明を説明する。尚、説明は以下の順序で行う。

1 . 本発明の有機エレクトロルミネッセンス表示装置の駆動方法についてのより詳しい説明

2 . 各実施例において用いられる有機エレクトロルミネッセンス表示装置の概要の説明

3 . 実施例 1 (2 T r / 1 C 駆動回路の態様)

20

4 . 実施例 2 (2 T r / 1 C 駆動回路の態様)

5 . 実施例 3 (2 T r / 1 C 駆動回路の態様)

6 . 実施例 4 (2 T r / 1 C 駆動回路の態様)

7 . 実施例 5 (3 T r / 1 C 駆動回路の態様)

8 . 実施例 6 (3 T r / 1 C 駆動回路の態様)

9 . 実施例 7 (3 T r / 1 C 駆動回路の態様)

1 0 . 実施例 8 (3 T r / 1 C 駆動回路の態様)

1 1 . 実施例 9 (4 T r / 1 C 駆動回路の態様)

1 2 . 実施例 1 0 (4 T r / 1 C 駆動回路の態様)

【 0 0 2 8 】

30

本発明の有機エレクトロルミネッセンス表示装置の駆動方法についてのより詳しい説明

上述した本発明の第 1 の態様に係る有機エレクトロルミネッセンス表示装置の駆動方法にあっては、前記工程 (d) と前記工程 (e) との間に、

(g) 初期化期間に、走査回路の動作に基づいてオン状態とされた書込みトランジスタを介してデータ線から第 1 ノードに第 1 ノード初期化電圧を印加して第 1 ノードの電位を初期化し、電源部から駆動トランジスタの一方のソース/ドレイン領域に第 2 ノード初期化電圧を印加して第 2 ノードの電位を初期化し、以て、第 1 ノードと第 2 ノードとの間の電位差が駆動トランジスタの閾値電圧を超え、且つ、第 2 ノードと有機エレクトロルミネッセンス発光部に備えられたカソード電極との間の電位差が有機エレクトロルミネッセンス発光部の閾値電圧を超えないように、第 1 ノードの電位及び第 2 ノードの電位を初期化する第 2 の前処理を行い、次いで、

40

(h) 電源部の電圧を第 2 ノード初期化電圧から駆動電圧に切り替え、電源部から駆動トランジスタの一方のソース/ドレイン領域に駆動電圧を印加した状態を維持し、

(i) 走査回路の動作に基づいて書込みトランジスタを初期化期間においてオン状態とし、オン状態とされた書込みトランジスタを介してデータ線から第 1 ノードに第 1 ノード初期化電圧を印加した状態で駆動電圧を電源部から駆動トランジスタの一方のソース/ドレイン領域に印加し、以て、水平走査期間 H_m の終期より前に位置する初期化期間において第 1 ノード初期化電圧から駆動トランジスタの閾値電圧を減じた電位に達するまで第 2 ノードの電位を変化させて駆動トランジスタをオフ状態とする第 2 の閾値電圧キャンセル

50

処理を行う、
構成とすることができる。

【 0 0 2 9 】

上述した本発明の第 2 の態様に係る有機エレクトロルミネッセンス表示装置の駆動方法にあっては、前記工程 (d) と前記工程 (e) との間に、

(g) 初期化期間に、走査回路の動作に基づいてオン状態とされた書込みトランジスタを介してデータ線から第 1 ノードに第 1 ノード初期化電圧を印加して第 1 ノードの電位を初期化し、第 1 トランジスタ制御線からの信号によりオン状態とされた第 1 トランジスタを介して第 2 ノードに第 2 ノード初期化電圧を印加して第 2 ノードの電位を初期化し、以て、第 1 ノードと第 2 ノードとの間の電位差が駆動トランジスタの閾値電圧を超え、且つ、第 2 ノードと有機エレクトロルミネッセンス発光部に備えられたカソード電極との間の電位差が有機エレクトロルミネッセンス発光部の閾値電圧を超えないように、第 1 ノードの電位及び第 2 ノードの電位を初期化する第 2 の前処理を行い、次いで、

(h) 第 1 トランジスタ制御線からの信号により第 1 トランジスタをオン状態からオフ状態とし、

(i) 走査回路の動作に基づいて書込みトランジスタを初期化期間においてオン状態とし、オン状態とされた書込みトランジスタを介してデータ線から第 1 ノードに第 1 ノード初期化電圧を印加した状態で駆動電圧を電源部から駆動トランジスタの一方のソース/ドレイン領域に印加し、以て、水平走査期間 H_m の終期より前に位置する初期化期間において第 1 ノード初期化電圧から駆動トランジスタの閾値電圧を減じた電位に達するまで第 2 ノードの電位を変化させて駆動トランジスタをオフ状態とする第 2 の閾値電圧キャンセル処理を行う、
構成とすることができる。

【 0 0 3 0 】

上述した本発明の第 1 の態様及び第 2 の態様に係る有機エレクトロルミネッセンス表示装置の駆動方法にあっては、基本的には、水平走査期間 H_m における初期化期間において工程 (i) を行う構成とすることが好ましいが、これに限るものではない。水平走査期間 H_m よりも先行する水平走査期間における初期化期間において工程 (i) を行う構成であってもよい。

【 0 0 3 1 】

上述した好ましい構成を含む本発明の第 1 の態様及び第 2 の態様に係る有機エレクトロルミネッセンス表示装置の駆動方法にあっては、初期化期間において、信号出力回路は、第 1 ノード初期化電圧として第 1 初期化電圧をデータ線に印加し、次いで、第 1 初期化電圧に替えて、第 1 初期化電圧より低い第 2 初期化電圧を第 1 ノード初期化電圧としてデータ線に印加する構成とすることができる。

【 0 0 3 2 】

上述した各種の好ましい構成を含む本発明の第 1 の態様及び第 2 の態様に係る有機エレクトロルミネッセンス表示装置の駆動方法にあっては、前期工程 (a) を水平走査期間 $H_{m_pre_p}$ における初期化期間に行う構成とすることができる。あるいは又、前期工程 (a) を水平走査期間 $H_{m_pre_p}$ よりも前の水平走査期間における初期化期間に行う構成とすることもできる。いずれの構成とするかは、有機エレクトロルミネッセンス表示装置の設計に応じて適宜設定すればよい。具体的には、1 水平走査期間における初期化期間のみで上述した工程 (c) 、即ち、閾値電圧キャンセル処理を完了することができる場合には、前者の構成とすればよい。それ以外の場合には、後者の構成とすればよい。後者の構成にあっては、例えば、初期化期間において書込みトランジスタがオン状態となり、且つ、映像信号期間において書込みトランジスタがオフ状態となるように、水平走査期間 $H_{m_pre_p}$ の終期まで走査回路の動作に基づいて書込みトランジスタのオン状態とオフ状態を制御することにより、支障なく閾値電圧キャンセル処理を行うことができる。

【 0 0 3 3 】

尚、上述した本発明の第 1 の態様及び第 2 の態様に係る有機エレクトロルミネッセンス

表示装置の駆動方法における工程（g）及び工程（i）においても、基本的には上述したと同様である。例えば、水平走査期間 H_m における初期化期間において工程（i）を行う構成であって、1水平走査期間における初期化期間のみで上述した工程（g）、即ち、第2の閾値電圧キャンセル処理を充分完了することができる場合には、工程（g）を水平走査期間 H_m における初期化期間に行う構成とすることができる。それ以外の場合は、工程（g）を水平走査期間 H_m よりも前の水平走査期間における初期化期間に行えばよい。

【0034】

上述した各種の好ましい構成を含む本発明の第2の態様に係る有機エレクトロルミネッセンス表示装置の駆動方法にあつては、駆動回路は、更に、第2トランジスタを備えており、電源部と駆動トランジスタの一方のソース/ドレイン領域とは、第2トランジスタを介して接続されており、第1トランジスタがオン状態であるとき、第2トランジスタをオフ状態とする構成とすることができる。この場合において、第2トランジスタは、第1トランジスタとは異なる導電型のトランジスタから構成されており、第2トランジスタのゲート電極は、第1トランジスタ制御線に接続されている構成とすることができる。上述した構成によれば、オン状態とされた第1トランジスタを介して第2ノードに第2ノード初期化電圧を印加する際に、電源部から第1トランジスタに電流が流れることを防ぐことができるので、消費電力を低減することができる。

【0035】

以上に説明した各種の好ましい構成を含む本発明の第1の態様及び第2の態様に係る有機エレクトロルミネッセンス表示装置の駆動方法（以下、これらを単に、本発明の駆動方法あるいは本発明と呼ぶ場合がある）にあつては、工程（e）において、駆動トランジスタの一方のソース/ドレイン領域に駆動電圧を印加した状態で、データ線から映像信号が印加される。これにより、書込み処理と同時に、駆動トランジスタの特性に応じて第2ノードの電位を上昇させる移動度補正処理が行われる。移動度補正処理の詳細については後述する。

【0036】

本発明に用いられる有機エレクトロルミネッセンス表示装置（以下、単に、有機EL表示装置と呼ぶ場合がある）にあつては、所謂モノクロ表示の構成であってもよいし、カラー表示の構成であってもよい。例えば、1つの画素は複数の副画素から構成されている構成、具体的には、1つの画素は、赤色発光副画素、緑色発光副画素、青色発光副画素の3つの副画素から構成されている、カラー表示の構成とすることができる。更には、これらの3種の副画素に更に1種類あるいは複数種類の副画素を加えた1組（例えば、輝度向上のために白色光を発光する副画素を加えた1組、色再現範囲を拡大するために補色を発光する副画素を加えた1組、色再現範囲を拡大するためにイエローを発光する副画素を加えた1組、色再現範囲を拡大するためにイエロー及びシアンを発光する副画素を加えた1組）から構成することもできる。

【0037】

有機EL表示装置の画素（ピクセル）の値として、VGA（640，480）、S-VGA（800，600）、XGA（1024，768）、APRC（1152，900）、S-XGA（1280，1024）、U-XGA（1600，1200）、HD-TV（1920，1080）、Q-XGA（2048，1536）の他、（1920，1035）、（720，480）、（1280，960）等、画像表示用解像度の幾つかを例示することができるが、これらの値に限定するものではない。

【0038】

有機EL表示装置にあつては、走査回路、信号出力回路等の各種の回路、走査線、データ線等の各種の配線、電源部、有機エレクトロルミネッセンス発光部（以下、単に、発光部と呼ぶ場合がある）の構成、構造は、周知の構成、構造とすることができる。具体的には、発光部は、例えば、アノード電極、正孔輸送層、発光層、電子輸送層、カソード電極等から構成することができる。

【0039】

駆動回路を構成するトランジスタとして、 n チャネル型の薄膜トランジスタ(TFT)を挙げることができる。駆動回路を構成するトランジスタは、エンハンスメント型であってもよいし、デプレッション型であってもよい。 n チャネル型のトランジスタにあってはLDD構造(Lightly Doped Drain構造)が形成されていてもよい。場合によっては、LDD構造は非対称に形成されていてもよい。例えば、駆動トランジスタに大きな電流が流れるのは有機エレクトロルミネッセンス表示素子(以下、単に、有機EL表示素子と呼ぶ場合がある)の発光時であるので、発光時においてドレイン領域側となる一方のソース/ドレイン領域側にのみLDD構造を形成した構成とすることもできる。尚、例えば、書込みトランジスタ等に p チャネル型の薄膜トランジスタを用いてもよい。

【0040】

10

駆動回路を構成する容量部は、一方の電極、他方の電極、及び、これらの電極に挟まれた誘電体層(絶縁層)から構成することができる。駆動回路を構成する上述したトランジスタ及び容量部は、或る平面内に形成され(例えば、支持体上に形成され)、発光部は、例えば、層間絶縁層を介して、駆動回路を構成するトランジスタ及び容量部の上方に形成されている。また、駆動トランジスタの他方のソース/ドレイン領域は、発光部に備えられたアノード電極に、例えば、コンタクトホールを介して接続されている。尚、半導体基板等にトランジスタを形成した構成であってもよい。

【0041】

以下、図面を参照して、実施例に基づき本発明を説明するが、それに先立ち、各実施例において用いられる有機EL表示装置の概要を説明する。

20

【0042】

各実施例において用いられる有機EL表示装置の概要

各実施例での使用に適した有機EL表示装置は、複数の画素を備えた有機EL表示装置である。1つの画素は複数の副画素(各実施例にあっては、3つの副画素である赤色発光副画素、緑色発光副画素、青色発光副画素)から構成されている。各副画素は、駆動回路11と、この駆動回路11に接続された発光部(発光部ELP)とが積層された構造を有する有機EL表示素子10から構成されている。

【0043】

実施例1、実施例2、実施例3及び実施例4に係る有機EL表示装置の概念図を図1に示す。実施例5、実施例6、実施例7及び実施例8、並びに、実施例10に係る有機EL表示装置の概念図を図16に示し、実施例9に係る有機EL表示装置の概念図を図27に示す。

30

【0044】

図2には、2トランジスタ/1容量部から基本的に構成された駆動回路(2Tr/1C駆動回路と呼ぶ場合がある)を示す。図17には、3トランジスタ/1容量部から基本的に構成された駆動回路(3Tr/1C駆動回路と呼ぶ場合がある)を示す。図28及び図30には、4トランジスタ/1容量部から基本的に構成された駆動回路(4Tr/1C駆動回路と呼ぶ場合がある)を示す。

【0045】

ここで、各実施例における有機EL表示装置は、

40

(1) 走査回路101、

(2) 信号出力回路102、

(3) 第1の方向に N 個、第1の方向とは異なる第2の方向に M 個、合計 $N \times M$ 個の、2次元マトリクス状に配列され、それぞれが発光部ELP、及び、発光部ELPを駆動するための駆動回路11を備えている有機EL表示素子10、

(4) 走査回路101に接続され、第1の方向に延びる M 本の走査線SC1、

(5) 信号出力回路102に接続され、第2の方向に延びる N 本のデータ線DT1、並びに、

(6) 電源部100、

を備えている。図1、図16及び図27においては、 3×3 個の有機EL表示素子10を

50

図示しているが、これは、あくまでも例示に過ぎない。尚、便宜のため、図 1、図 1 6 及び図 2 7 においては、図 2 等に示す給電線 P S 2 の図示を省略した。

【 0 0 4 6 】

発光部 E L P は、例えば、アノード電極、正孔輸送層、発光層、電子輸送層、カソード電極等から成る周知の構成、構造を有する。走査回路 1 0 1、信号出力回路 1 0 2、走査線 S C L、データ線 D T L、電源部 1 0 0 の構成、構造は、周知の構成、構造とすることができる。

【 0 0 4 7 】

駆動回路 1 1 の最小構成要素を説明する。駆動回路 1 1 は、少なくとも、駆動トランジスタ $T R_D$ 、書込みトランジスタ $T R_W$ 、及び、一対の電極を備えた容量部 C_1 から構成されている。駆動トランジスタ $T R_D$ は、ソース/ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた、n チャネル型の T F T から成る。また、書込みトランジスタ $T R_W$ も、ソース/ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた、n チャネル型の T F T から成る。尚、書込みトランジスタ $T R_W$ が p チャネル型の T F T から成る構成であってもよい。

【 0 0 4 8 】

ここで、駆動トランジスタ $T R_D$ においては、

(A - 1) 一方のソース/ドレイン領域は、電源部 1 0 0 に接続されており、

(A - 2) 他方のソース/ドレイン領域は、発光部 E L P に備えられたアノード電極に接続され、且つ、容量部 C_1 の一方の電極に接続されており、第 2 ノード $N D_2$ を構成し、

(A - 3) ゲート電極は、書込みトランジスタ $T R_W$ の他方のソース/ドレイン領域に接続され、且つ、容量部 C_1 の他方の電極に接続されており、第 1 ノード $N D_1$ を構成する。

【 0 0 4 9 】

また、書込みトランジスタ $T R_W$ においては、

(B - 1) 一方のソース/ドレイン領域は、データ線 D T L に接続されており、

(B - 2) ゲート電極は、走査線 S C L に接続されている。

【 0 0 5 0 】

図 3 に有機 E L 表示装置の一部分の模式的な一部断面図を示す。駆動回路 1 1 を構成するトランジスタ $T R_D$ 、 $T R_W$ 及び容量部 C_1 は支持体 2 0 上に形成され、発光部 E L P は、例えば、層間絶縁層 4 0 を介して、駆動回路 1 1 を構成するトランジスタ $T R_D$ 、 $T R_W$ 及び容量部 C_1 の上方に形成されている。また、駆動トランジスタ $T R_D$ の他方のソース/ドレイン領域は、発光部 E L P に備えられたアノード電極に、コンタクトホールを介して接続されている。尚、図 3 においては、駆動トランジスタ $T R_D$ のみを図示する。その他のトランジスタは隠れて見えない。

【 0 0 5 1 】

より具体的には、駆動トランジスタ $T R_D$ は、ゲート電極 3 1、ゲート絶縁層 3 2、半導体層 3 3 に設けられたソース/ドレイン領域 3 5、3 5、及び、ソース/ドレイン領域 3 5、3 5 の間の半導体層 3 3 の部分が該当するチャネル形成領域 3 4 から構成されている。一方、容量部 C_1 は、他方の電極 3 6、ゲート絶縁層 3 2 の延在部から構成された誘電体層、及び、一方の電極 3 7 (第 2 ノード $N D_2$ に相当する) から成る。ゲート電極 3 1、ゲート絶縁層 3 2 の一部、及び、容量部 C_1 を構成する他方の電極 3 6 は、支持体 2 0 上に形成されている。駆動トランジスタ $T R_D$ の一方のソース/ドレイン領域 3 5 は配線 3 8 に接続され、他方のソース/ドレイン領域 3 5 は一方の電極 3 7 に接続されている。駆動トランジスタ $T R_D$ 及び容量部 C_1 等は、層間絶縁層 4 0 で覆われており、層間絶縁層 4 0 上に、アノード電極 5 1、正孔輸送層、発光層、電子輸送層、及び、カソード電極 5 3 から成る発光部 E L P が設けられている。尚、図面においては、正孔輸送層、発光層、及び、電子輸送層を 1 層 5 2 で表した。発光部 E L P が設けられていない層間絶縁層 4 0 の部分の上には、第 2 層間絶縁層 5 4 が設けられ、第 2 層間絶縁層 5 4 及びカソード電極 5 3 上には透明な基板 2 1 が配置されており、発光層にて発光した光は、基板 2 1 を通

10

20

30

40

50

過して、外部に出射される。尚、一方の電極 37 (第 2 ノード ND_2) とアノード電極 51 とは、層間絶縁層 40 に設けられたコンタクトホールによって接続されている。また、カソード電極 53 は、第 2 層間絶縁層 54、層間絶縁層 40 に設けられたコンタクトホール 56, 55 を介して、ゲート絶縁層 32 の延在部上に設けられた配線 39 に接続されている。

【0052】

図 3 等に示す有機 EL 表示装置の製造方法を説明する。まず、支持体 20 上に、走査線 SCL 等の各種配線、容量部 C_1 を構成する電極、半導体層から成るトランジスタ、層間絶縁層、コンタクトホール等を、周知の方法により適宜形成する。次いで、周知の方法により成膜及びパターニングを行い、マトリクス状に配列された発光部 ELP を形成する。そして、上記工程を経た支持体 20 と基板 21 を対向させ周囲を封止した後、例えば外部の回路との結線を行い、有機 EL 表示装置を得ることができる。

10

【0053】

各実施例における有機 EL 表示装置は、複数の有機 EL 表示素子 10 (例えば、 $N \times M = 1920 \times 480$) を備えている、カラー表示の表示装置である。各有機 EL 表示素子 10 は副画素を構成すると共に、複数の副画素から成る群によって 1 画素を構成し、第 1 の方向、及び、第 1 の方向とは異なる第 2 の方向に、2 次元マトリクス状に画素が配列されている。1 画素は、走査線 SCL の延びる方向に並んだ、赤色を発光する赤色発光副画素、緑色を発光する緑色発光副画素、及び、青色を発光する青色発光副画素の 3 種類の副画素から構成されている。

20

【0054】

有機 EL 表示装置は、 $(N/3) \times M$ 個の 2 次元マトリクス状に配列された画素から構成されている。各画素を構成する有機 EL 表示素子 10 は線順次走査され、表示フレームレートを FR (回/秒) とする。即ち、第 m 行目に配列された $(N/3)$ 個の画素 (N 個の副画素) のそれぞれを構成する有機 EL 表示素子 10 が同時に駆動される。換言すれば、1 つの行を構成する各有機 EL 表示素子 10 にあっては、その発光/非発光のタイミングは、それらが属する行単位で制御される。尚、1 つの行を構成する各画素について映像信号を書き込む処理は、全ての画素について同時に映像信号を書き込む処理 (以下、単に、同時書き込み処理と呼ぶ場合がある) であってもよいし、各画素毎に順次映像信号を書き込む処理 (以下、単に、順次書き込み処理と呼ぶ場合がある) であってもよい。いずれの書き込み処理とするかは、有機 EL 表示装置の構成に応じて適宜選択すればよい。

30

【0055】

後述する各実施例においては、説明の便宜のため、第 $(m-1)$ 行目の有機 EL 表示素子 10 が走査され、次いで、第 m 行目の有機 EL 表示素子 10 が走査されるとして説明する。第 m 行目の有機 EL 表示素子 10 に対応する水平走査期間 H_m に対し P 個の水平走査期間分先行する水平走査期間とは、第 $(m-P)$ 行目の有機 EL 表示素子 10 が走査される水平走査期間である。従って、各実施例にあっては、第 m 行目の有機 EL 表示素子 10 に対応する映像信号期間を含む水平走査期間 H_m は、換言すれば、第 m 番目の水平走査期間である。また、水平走査期間 H_m に対し P 個の水平走査期間分先行する水平走査期間を水平走査期間 $H_{m_pre_P}$ と表すとき、水平走査期間 $H_{m_pre_P}$ とは、第 $(m-P)$ 番目の水平走査期間 H_{m-P} であるといった関係にある。

40

【0056】

後述する各実施例において、第 m 行、第 n 列目に位置する有機 EL 表示素子 10 に関する駆動、動作を説明するが、係る有機 EL 表示素子 10 を、以下、第 (n, m) 番目の有機 EL 表示素子 10 あるいは第 (n, m) 番目の副画素と呼ぶ。そして、第 m 行目に配列された各有機 EL 表示素子 10 の水平走査期間、即ち、第 m 番目の水平走査期間 H_m が終了するまでに、各種の処理 (後述する閾値電圧キャンセル処理、書き込み処理、移動度補正処理) が行われる。

【0057】

そして、上述した各種の処理が全て終了した後、第 m 行目に配列された各有機 EL 表示

50

素子 10 を構成する発光部を発光させる。例えば、工程 (a) を水平走査期間 $H_{m_pre_P}$ における初期化期間に行う構成にあつては、第 m 行目に配列された各有機 EL 表示素子 10 を構成する発光部の発光状態は、次の水平走査期間 $H_{m_pre_P}$ における初期化期間の開始直前まで継続される。「 P 」の値は、有機 EL 表示装置の設計仕様に応じて適宜決定すればよい。例えば、工程 (a) を水平走査期間 $H_{m_pre_P}$ における初期化期間に行う構成にあつては、或る表示フレームの第 m 行目に配列された各有機 EL 表示素子 10 を構成する発光部の発光は、次の第 $(m - P)$ 番目の水平走査期間における初期化期間の始期直前まで継続される。一方、第 $(m - P)$ 番目の水平走査期間における初期化期間から第 m 番目の水平走査期間の終期まで、発光部 ELP の非発光状態を維持し非発光期間とすることにより、アクティブマトリクス駆動に伴う残像ボケが低減され、動画品位をより優れたものとするができる。1 表示フレーム期間の時間長は、 $(1 / FR)$ であり、水平走査期間の時間長は、 $(1 / FR) \times (1 / M)$ 秒未満の時間長である。尚、 $(m - P)$ 等の値が負値となる場合には、負値となる分の水平走査期間は、動作に応じて、前の表示フレームあるいは後の表示フレームにおいて適宜処理すればよい。

【0058】

1 つのトランジスタの有する 2 つのソース/ドレイン領域において、「一方のソース/ドレイン領域」という用語を、電源部に接続された側のソース/ドレイン領域といった意味において使用する場合がある。また、トランジスタがオン状態にあるとは、ソース/ドレイン領域間にチャネルが形成されている状態を意味する。係るトランジスタの一方のソース/ドレイン領域から他方のソース/ドレイン領域に電流が流れているか否かは問わない。一方、トランジスタがオフ状態にあるとは、ソース/ドレイン領域間にチャネルが形成されていない状態を意味する。また、或るトランジスタのソース/ドレイン領域が他のトランジスタのソース/ドレイン領域に接続されているとは、或るトランジスタのソース/ドレイン領域と他のトランジスタのソース/ドレイン領域とが同じ領域を占めている形態を包含する。更には、ソース/ドレイン領域は、不純物を含有したポリシリコンやアモルファスシリコン等の導電性物質から構成することができるだけでなく、金属、合金、導電性粒子、これらの積層構造、有機材料（導電性高分子）から成る層から構成することができる。また、以下の説明で用いるタイミングチャートにおいて、各期間を示す横軸の長さ（時間長）は模式的なものであり、各期間の時間長の割合を示すものではない。縦軸においても同様である。また、タイミングチャートにおける波形の形状も模式的なものである。

【0059】

以下、実施例に基づき、有機 EL 表示装置の駆動方法を説明する。

【実施例 1】

【0060】

実施例 1 は、本発明の第 1 の態様に係る有機 EL 表示装置の駆動方法に関する。実施例 1 にあつては、駆動回路 11 は 2 トランジスタ / 1 容量部から構成されている。駆動回路 11 を含む有機 EL 表示素子 10 の等価回路図を図 2 に示す。

【0061】

まず、駆動回路や発光部の詳細について説明する。

【0062】

この駆動回路 11 は、書込みトランジスタ TR_w 、駆動トランジスタ TR_D の 2 つのトランジスタから構成され、更には、1 つの容量部 C_1 から構成されている（2 TR / 1 C 駆動回路）。

【0063】

[駆動トランジスタ TR_D]

駆動トランジスタ TR_D の一方のソース/ドレイン領域は、給電線 PS_1 を介して、電源部 100 に接続されている。一方、駆動トランジスタ TR_D の他方のソース/ドレイン領域は、

[1] 発光部 ELP のアノード電極、及び、

[2] 容量部 C_1 の一方の電極、
に接続されており、第 2 ノード $N D_2$ を構成する。また、駆動トランジスタ $T R_D$ のゲート電極は、

[1] 書込みトランジスタ $T R_W$ の他方のソース / ドレイン領域、及び、

[2] 容量部 C_1 の他方の電極、

に接続されており、第 1 ノード $N D_1$ を構成する。尚、電源部 100 からは、後述するように、電圧 V_{CC-H} 、及び、電圧 V_{CC-L} が供給される。

【 0064 】

ここで、駆動トランジスタ $T R_D$ は、有機 EL 表示素子 10 の発光状態においては、以下の式 (1) に従ってドレイン電流 I_{ds} を流すように駆動される。有機 EL 表示素子 10 の発光状態においては、駆動トランジスタ $T R_D$ の一方のソース / ドレイン領域はドレイン領域として働き、他方のソース / ドレイン領域はソース領域として働く。説明の便宜のため、以下の説明において、駆動トランジスタ $T R_D$ の一方のソース / ドレイン領域を単にドレイン領域と呼び、他方のソース / ドレイン領域を単にソース領域と呼ぶ場合がある。尚、

μ : 実効的な移動度

L : チャネル長

W : チャネル幅

V_{gs} : ゲート電極とソース領域との間の電位差

V_{th} : 閾値電圧

C_{ox} : (ゲート絶縁層の比誘電率) $\times$ (真空の誘電率) / (ゲート絶縁層の厚さ)

$k \equiv (1 / 2) \cdot (W / L) \cdot C_{ox}$

とする。

【 0065 】

$I_{ds} = k \cdot \mu \cdot (V_{gs} - V_{th})^2$ (1)

【 0066 】

このドレイン電流 I_{ds} が有機 EL 表示素子 10 の発光部 ELP を流れることで、有機 EL 表示素子 10 の発光部 ELP が発光する。更には、このドレイン電流 I_{ds} の値の大小によって、有機 EL 表示素子 10 の発光部 ELP における発光状態 (輝度) が制御される。

【 0067 】

[書込みトランジスタ $T R_W$]

書込みトランジスタ $T R_W$ の他方のソース / ドレイン領域は、上述のとおり、駆動トランジスタ $T R_D$ のゲート電極に接続されている。一方、書込みトランジスタ $T R_W$ の一方のソース / ドレイン領域は、データ線 DTL に接続されている。そして、信号出力回路 102 からデータ線 DTL を介して、発光部 ELP における輝度を制御するための映像信号 (駆動信号、輝度信号) V_{sig} や、後述する第 1 ノード初期化電圧が、一方のソース / ドレイン領域に供給される。尚、データ線 DTL を介して、他の種々の信号・電圧 (例えば、プリチャージ駆動のための信号や各種の基準電圧等) が、一方のソース / ドレイン領域に供給されてもよい。また、書込みトランジスタ $T R_W$ のオン / オフ動作は、書込みトランジスタ $T R_W$ のゲート電極に接続された走査線 SCL からの信号、具体的には、走査回路 101 からの信号によって制御される。

【 0068 】

[発光部 ELP]

発光部 ELP のアノード電極は、上述のとおり、駆動トランジスタ $T R_D$ のソース領域に接続されている。一方、発光部 ELP のカソード電極は、電圧 V_{cat} が印加される給電線 PS2 に接続されている。発光部 ELP の寄生容量を符号 C_{EL} で表す。また、発光部 ELP の発光に必要なとされる閾値電圧を V_{th-EL} とする。即ち、発光部 ELP のアノード電極とカソード電極との間に V_{th-EL} 以上の電圧が印加されると、発光部 ELP は発光する。

【 0069 】

10

20

30

40

50

次いで、実施例 1 における有機 EL 表示装置の駆動方法について説明する。

【0070】

以下の説明において、電圧あるいは電位の値を以下のとおりとするが、これは、あくまでも説明のための値であり、これらの値に限定されるものではない。後述する他の実施例においても同様である。

【0071】

V_{Sig} : 発光部 ELP における輝度を制御するための映像信号

・・・ 0 ボルト ~ 10 ボルト

V_{CC-H} : 発光部 ELP に電流を流すための駆動電圧

・・・ 20 ボルト

V_{CC-L} : 第 2 ノード初期化電圧

・・・ - 10 ボルト

V_{Ofs} : 駆動トランジスタ T_{RD} のゲート電極の電位 (第 1 ノード ND_1 の電位) を初期化するための第 1 ノード初期化電圧

・・・ 0 ボルト

V_{th} : 駆動トランジスタ T_{RD} の閾値電圧

・・・ 3 ボルト

V_{Cat} : 発光部 ELP のカソード電極に印加される電圧

・・・ 0 ボルト

V_{th-EL} : 発光部 ELP の閾値電圧

・・・ 3 ボルト

【0072】

第 1 行目乃至第 M 行目の有機 EL 表示素子 10 は線順次走査される。各行の有機 EL 表示素子 10 を走査するために割り当てられた期間を水平走査期間と表すとき、後述する図 7 等に示すように、各水平走査期間にあっては、信号出力回路 102 から第 1 ノード初期化電圧をデータ線 DTL に印加する初期化期間と、次いで、信号出力回路 102 から映像信号 V_{Sig} をデータ線 DTL に印加する映像信号期間とが存在する。

【0073】

第 m 行目の有機 EL 表示素子 10 に対応する映像信号期間を含む水平走査期間を第 m 番目の水平走査期間 H_m と表す。また、水平走査期間 H_m に対し P 個の水平走査期間分先行する水平走査期間を、水平走査期間 $H_{m-pre-P}$ 、あるいは、第 (m - P) 番目の水平走査期間 H_{m-P} と表す。他の水平走査期間においても同様である。

【0074】

実施例 1 に係る有機 EL 表示装置にあっては、駆動トランジスタ T_{RD} の一方のソース / ドレイン領域には、駆動トランジスタ T_{RD} を介して発光部 ELP に向かって電流を流すための駆動電圧 V_{CC-H} と、第 2 ノード ND_2 の電位を初期化するための第 2 ノード初期化電圧 V_{CC-L} とが、選択的に電源部 100 から印加される。

【0075】

まず、発明の理解を助けるために、実施例 1 に係る有機 EL 表示装置を用いた、参考例の駆動方法の動作と、その場合の問題点について説明する。参考例に係る発光部 ELP の駆動のタイミングチャートを模式的に図 4 に示し、各トランジスタのオン / オフ状態等を模式的に図 5 の (A) 乃至 (F)、及び、図 6 の (A) 及び (B) に示す。

【0076】

参考例に係る有機 EL 表示装置の駆動方法にあっては、第 (n, m) 番目の有機 EL 表示素子 10 において、

(a') 第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差が駆動トランジスタ T_{RD} の閾値電圧 V_{th} を超え、且つ、第 2 ノード ND_2 と発光部 ELP に備えられたカソード電極との間の電位差が発光部 ELP の閾値電圧 V_{th-EL} を超えないように、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位を初期化する前処理を行い、次いで、

(b') 第 1 ノード ND_1 の電位を保った状態で、第 1 ノード ND_1 の電位から駆動トラ

ンジスタ $T R_D$ の閾値電圧 V_{th} を減じた電位に向かって第 2 ノード $N D_2$ の電位を変化させる閾値電圧キャンセル処理を行い、その後、

(c') 走査線 $S C L$ からの信号によりオン状態とされた書込みトランジスタ $T R_W$ を介して、データ線 $D T L$ から映像信号 V_{sig} を第 1 ノード $N D_1$ に印加する書込み処理を行い、次いで、

(d') 走査線 $S C L$ からの信号により書込みトランジスタ $T R_W$ をオフ状態とすることにより第 1 ノード $N D_1$ を浮遊状態とし、

(e') 電源部 100 から駆動トランジスタ $T R_D$ を介して第 1 ノード $N D_1$ と第 2 ノード $N D_2$ との間の電位差の値に応じた電流を発光部 $E L P$ に流すことによって発光部 $E L P$ を駆動した後、

(f') 電源部 100 から駆動トランジスタ $T R_D$ を介して第 2 ノード $N D_2$ に第 2 ノード初期化電圧 V_{CC-L} を印加し、発光部 $E L P$ を非発光状態とする、工程を備えている。

【0077】

図 4 に示す [期間 - $T P (2)_0'$] ~ [期間 - $T P (2)_3'$] は、書込み処理が行われる [期間 - $T P (2)_4'$] の直前までの動作期間である。そして、[期間 - $T P (2)_0'$] ~ [期間 - $T P (2)_3'$] において、第 (n, m) 番目の有機 $E L$ 表示素子 10 は原則として非発光状態にある。図 4 に示すように、[期間 - $T P (2)_4'$] の他、[期間 - $T P (2)_1'$] ~ [期間 - $T P (2)_3'$] は第 m 番目の水平走査期間 H_m に包含される。尚、説明の便宜のため、[期間 - $T P (2)_1'$] の始期、及び、[期間 - $T P (2)_4'$] の終期は、それぞれ、第 m 番目の水平走査期間 H_m の始期及び終期に一致するものとして説明する。

【0078】

更に、[期間 - $T P (2)_1'$] の始期、及び、[期間 - $T P (2)_2'$] の終期は、それぞれ、水平走査期間 H_m における初期化期間の始期及び終期に一致するものとする。また、[期間 - $T P (2)_3'$] の始期、及び、[期間 - $T P (2)_4'$] の終期は、それぞれ、水平走査期間 H_m における映像信号期間の始期及び終期に一致するものとする。

【0079】

以下、[期間 - $T P (2)_0'$] ~ [期間 - $T P (2)_3'$] の各期間について、説明する。尚、[期間 - $T P (2)_1'$] ~ [期間 - $T P (2)_3'$] の各期間の長さは、有機 $E L$ 表示装置の設計に応じて適宜設定すればよい。

【0080】

[期間 - $T P (2)_0'$] (図 4、図 5 の (A) 参照)

この [期間 - $T P (2)_0'$] は、例えば、前の表示フレームから現表示フレームにおける動作である。即ち、この [期間 - $T P (2)_0'$] は、前の表示フレームにおける第 ($m + m'$) 番目の水平走査期間の始期から、現表示フレームにおける第 ($m - 1$) 番目の水平走査期間までの期間である。尚、「 m' 」については後述する。そして、この [期間 - $T P (2)_0'$] において、第 (n, m) 番目の有機 $E L$ 表示素子 10 は、非発光状態にある。[期間 - $T P (2)_0'$] の始期 (図示せず) において、電源部 100 から供給される電圧が駆動電圧 V_{CC-H} から第 2 ノード初期化電圧 V_{CC-L} に切り替えられる。その結果、第 2 ノード $N D_2$ の電位は V_{CC-L} まで低下し、発光部 $E L P$ のアノード電極とカソード電極との間に逆方向電圧が印加され、発光部 $E L P$ は非発光状態となる。また、第 2 ノード $N D_2$ の電位低下に倣うように、浮遊状態の第 1 ノード $N D_1$ (駆動トランジスタ $T R_D$ のゲート電極) の電位も低下する。

【0081】

上述したように、各水平走査期間において、信号出力回路 102 からデータ線 $D T L$ に、第 1 ノード初期化電圧 V_{ofs} を印加し、次いで、第 1 ノード初期化電圧 V_{ofs} に替えて映像信号 V_{sig} を印加する。より具体的には、現表示フレームにおける第 m 番目の水平走査期間 H_m に対応して、データ線 $D T L$ には、第 1 ノード初期化電圧 V_{ofs} が印加され、次いで、第 1 ノード初期化電圧 V_{ofs} に替えて第 (n, m) 番目の副画素に対応する映像信号

(便宜のため、 V_{Sig_m} と表す。他の映像信号においても同様である。)が印加される。同様に、第 $(m+1)$ 番目の水平走査期間 H_{m+1} に対応して、データ線DTLには、第1ノード初期化電圧 V_{Ofs} が印加され、次いで、第1ノード初期化電圧 V_{Ofs} に替えて第 $(n, m+1)$ 番目の副画素に対応する映像信号 V_{Sig_m+1} が印加される。図4においては記載を省略したが、水平走査期間 $H_m, H_{m+1}, H_{m+m'}$ 以外の各水平走査期間においても、データ線DTLには第1ノード初期化電圧 V_{Ofs} と映像信号 V_{Sig} とが印加される。

【0082】

[期間-TP(2)₁'] (図4、図5の(B)参照)

そして、現表示フレームにおける第 m 番目の水平走査期間 H_m が開始する。この[期間-TP(2)₁']において、上記の工程(a')を行う。

10

【0083】

具体的には、[期間-TP(2)₁']の開始時、走査線SCLをハイレベルとすることによって、書込みトランジスタ TR_W をオン状態とする。信号出力回路102からデータ線DTLに印加される電圧は V_{Ofs} である(初期化期間)。その結果、第1ノード ND_1 の電位は、 V_{Ofs} (0ボルト)となる。電源部100から第2ノード初期化電圧 V_{CC-L} を第2ノード ND_2 に印加しているため、第2ノード ND_2 の電位は V_{CC-L} (-10ボルト)を保持する。

【0084】

第1ノード ND_1 と第2ノード ND_2 との間の電位差は10ボルトであり、駆動トランジスタ TR_D の閾値電圧 V_{th} は3ボルトであるので、駆動トランジスタ TR_D はオン状態である。尚、第2ノード ND_2 と発光部ELPに備えられたカソード電極との間の電位差は-10ボルトであり、発光部ELPの閾値電圧 V_{th-EL} を超えない。これにより、第1ノード ND_1 の電位及び第2ノード ND_2 の電位を初期化する前処理が完了する。

20

【0085】

[期間-TP(2)₂'] (図4、図5の(C)参照)

この[期間-TP(2)₂']において、上記の工程(b')を行う。

【0086】

即ち、書込みトランジスタ TR_W のオン状態を維持したまま、電源部100から供給される電圧を、 V_{CC-L} から電圧 V_{CC-H} に切り替える。その結果、第1ノード ND_1 の電位は変化しないが($V_{Ofs} = 0$ ボルトを維持)、第1ノード ND_1 の電位から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって、第2ノード ND_2 の電位は変化する。即ち、浮遊状態の第2ノード ND_2 の電位が上昇する。説明の便宜のため、[期間-TP(2)₂']の長さは、第2ノード ND_2 の電位を充分変化させるのに足りる長さであるとする。

30

【0087】

この[期間-TP(2)₂']が充分長ければ、駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の電位差が V_{th} に達し、駆動トランジスタ TR_D はオフ状態となる。即ち、浮遊状態の第2ノード ND_2 の電位が($V_{Ofs} - V_{th} = -3$ ボルト)に近づき、最終的に($V_{Ofs} - V_{th}$)となる。ここで、以下の式(2)が保証されていれば、云い換えれば、式(2)を満足するように電位を選択、決定しておけば、発光部ELPが発光することはない。

40

【0088】

$$(V_{Ofs} - V_{th}) < (V_{th-EL} + V_{Cat}) \quad (2)$$

【0089】

この[期間-TP(2)₂']にあつては、第2ノード ND_2 の電位は、最終的に、($V_{Ofs} - V_{th}$)となる。即ち、駆動トランジスタ TR_D の閾値電圧 V_{th} 、及び、駆動トランジスタ TR_D のゲート電極の電位を初期化するための電圧 V_{Ofs} のみに依存して、第2ノード ND_2 の電位は決定される。そして、発光部ELPの閾値電圧 V_{th-EL} とは無関係である。

【0090】

[期間-TP(2)₃'] (図4、図5の(D)参照)

50

この[期間 - TP(2)₃']の始期において、走査線SCLからの信号により書込みトランジスタTR_Wをオフ状態とする。また、データ線DTLに印加される電圧が、第1ノード初期化電圧V_{Ofs}から映像信号V_{Sig_m}に切り替わる(映像信号期間)。閾値電圧キャンセル処理において駆動トランジスタTR_Dがオフ状態に達しているとするれば、実質上、第1ノードND₁と第2ノードND₂の電位は変化しない。尚、閾値電圧キャンセル処理において駆動トランジスタTR_Dがオフ状態に達していない場合には、[期間 - TP(2)₃']においてブートストラップ動作が生じ、第1ノードND₁と第2ノードND₂の電位は多少上昇する。

【0091】

[期間 - TP(2)₄'] (図4、図5の(E)参照)

10

この期間内に、上記の工程(c')を行う。走査線SCLからの信号により書込みトランジスタTR_Wをオン状態とする。そして、書込みトランジスタTR_Wを介して、データ線DTLから映像信号V_{Sig_m}を第1ノードND₁に印加する。その結果、第1ノードND₁の電位はV_{Sig_m}へと上昇する。駆動トランジスタTR_Dはオン状態である。尚、場合によっては、[期間 - TP(2)₃']において書込みトランジスタTR_Wのオン状態を保った構成とすることもできる。この構成にあつては、[期間 - TP(2)₃']においてデータ線DTLの電圧が第1ノード初期化電圧V_{Ofs}から映像信号V_{Sig_m}に切り替わると直ちに書込み処理が開始される。

【0092】

ここで、容量部C₁の容量は値c₁であり、発光部ELPの容量C_{EL}の容量は値c_{EL}とする。そして、駆動トランジスタTR_Dのゲート電極と他方のソース/ドレイン領域との間の寄生容量を値c_{gs}とする。駆動トランジスタTR_Dのゲート電極の電位がV_{Ofs}からV_{Sig_m}(>V_{Ofs})に変化したとき、容量部C₁の両端の電位(第1ノードND₁及び第2ノードND₂の電位)は、原則として、変化する。即ち、駆動トランジスタTR_Dのゲート電極の電位(=第1ノードND₁の電位)の変化分(V_{Sig_m}-V_{Ofs})に基づく電荷が、容量部C₁、発光部ELPの容量C_{EL}、駆動トランジスタTR_Dのゲート電極と他方のソース/ドレイン領域との間の寄生容量に振り分けられる。然るに、値c_{EL}が、値c₁及び値c_{gs}と比較して十分に大きな値であれば、駆動トランジスタTR_Dのゲート電極の電位の変化分(V_{Sig_m}-V_{Ofs})に基づく駆動トランジスタTR_Dの他方のソース/ドレイン領域(第2ノードND₂)の電位の変化は小さい。そして、一般に、発光部ELPの容量C_{EL}の容量の値c_{EL}は、容量部C₁の容量の値c₁及び駆動トランジスタTR_Dの寄生容量の値c_{gs}よりも大きい。従って、上述した説明においては、第1ノードND₁の電位変化により生ずる第2ノードND₂の電位変化を考慮していない。また、特段の必要がある場合を除き、第1ノードND₁の電位変化により生ずる第2ノードND₂の電位変化は考慮せずに説明を行う。他の実施例においても同様である。尚、駆動のタイミングチャートは、第1ノードND₁の電位変化により生ずる第2ノードND₂の電位変化を考慮せずに示した。

20

30

【0093】

上述した書込み処理にあつては、駆動トランジスタTR_Dの一方のソース/ドレイン領域には電源部100から駆動電圧V_{CC-H}が印加された状態で、駆動トランジスタTR_Dのゲート電極に映像信号V_{Sig_m}が印加される。このため、図4に示すように、[期間 - TP(2)₄']において第2ノードND₂の電位が上昇する。この電位の上昇量(図4に示すΔV)については後述する。駆動トランジスタTR_Dのゲート電極(第1ノードND₁)の電位をV_g、駆動トランジスタTR_Dの他方のソース/ドレイン領域(第2ノードND₂)の電位をV_sとしたとき、上述した第2ノードND₂の電位の上昇を考慮しなければ、V_gの値、V_sの値は以下のとおりとなる。第1ノードND₁と第2ノードND₂の電位差、即ち、駆動トランジスタTR_Dのゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差V_{gs}は、以下の式(3)で表すことができる。

40

【0094】

$$\begin{aligned} V_g &= V_{Sig_m} \\ V_s &= V_{Ofs} - V_{th} \end{aligned}$$

50

$$V_{gs} = V_{sig_m} - (V_{ofs} - V_{th}) \quad (3)$$

【 0 0 9 5 】

即ち、駆動トランジスタ $T R_D$ に対する書込み処理において得られた V_{gs} は、発光部 $E L P$ における輝度を制御するための映像信号 V_{sig_m} 、駆動トランジスタ $T R_D$ の閾値電圧 V_{th} 、及び、駆動トランジスタ $T R_D$ のゲート電極の電位を初期化するための電圧 V_{ofs} のみに依存している。そして、発光部 $E L P$ の閾値電圧 V_{th-EL} とは無関係である。

【 0 0 9 6 】

次いで、上述した [期間 - $T P (2)_4'$] における第 2 ノード $N D_2$ の電位の上昇について説明する。上述した参考例の駆動方法にあっては、書込み処理において、駆動トランジスタ $T R_D$ の特性（例えば、移動度 μ の大小等）に応じて駆動トランジスタ $T R_D$ の他方のソース/ドレイン領域の電位（即ち、第 2 ノード $N D_2$ の電位）を上昇させる移動度補正処理が併せて行われる。

【 0 0 9 7 】

駆動トランジスタ $T R_D$ をポリシリコン薄膜トランジスタ等から作製した場合、トランジスタ間で移動度 μ にばらつきが生ずることは避け難い。従って、移動度 μ に差異がある複数の駆動トランジスタ $T R_D$ のゲート電極に同じ値の映像信号 V_{sig} を印加したとしても、移動度 μ の大きい駆動トランジスタ $T R_D$ を流れるドレイン電流 I_{ds} と、移動度 μ の小さい駆動トランジスタ $T R_D$ を流れるドレイン電流 I_{ds} との間に、差異が生じてしまう。そして、このような差異が生ずると、有機 $E L$ 表示装置の画面の均一性（ユニフォーミティ）が損なわれてしまう。

【 0 0 9 8 】

上述した参考例の駆動方法にあっては、駆動トランジスタ $T R_D$ の一方のソース/ドレイン領域には電源部 1 0 0 から駆動電圧 V_{CC-H} が印加された状態で、駆動トランジスタ $T R_D$ のゲート電極に映像信号 V_{sig_m} が印加される。このため、図 4 に示すように、[期間 - $T P (2)_4'$] において第 2 ノード $N D_2$ の電位が上昇する。駆動トランジスタ $T R_D$ の移動度 μ の値が大きい場合、駆動トランジスタ $T R_D$ の他方のソース/ドレイン領域における電位（即ち、第 2 ノード $N D_2$ の電位）の上昇量 ΔV （電位補正值）は大きくなる。逆に、駆動トランジスタ $T R_D$ の移動度 μ の値が小さい場合、駆動トランジスタ $T R_D$ の他方のソース/ドレイン領域における電位の上昇量 ΔV （電位補正值）は小さくなる。ここで、駆動トランジスタ $T R_D$ のゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差 V_{gs} は、式（ 3 ）から以下の式（ 4 ）のように変形される。

【 0 0 9 9 】

$$V_{gs} = V_{sig_m} - (V_{ofs} - V_{th}) - \Delta V \quad (4)$$

【 0 1 0 0 】

尚、書き込み処理を実行するための所定の時間（図 4 においては、[期間 - $T P (2)_4'$] の全時間（ t_0 ）は、有機 $E L$ 表示装置の設計の際、設計値として予め決定しておけばよい。また、このときの駆動トランジスタ $T R_D$ の他方のソース/ドレイン領域における電位（ $V_{ofs} - V_{th} + \Delta V$ ）が以下の式（ 2' ）を満足するように、[期間 - $T P (2)_4'$] の全時間 t_0 は決定されている。そして、これによって、[期間 - $T P (2)_4'$] において、発光部 $E L P$ が発光することはない。更には、この移動度補正処理によって、係数 k （ $\equiv (1/2) \cdot (W/L) \cdot C_{ox}$ ）のばらつきの補正も同時に行われる。

【 0 1 0 1 】

$$(V_{ofs} - V_{th} + \Delta V) < (V_{th-EL} + V_{Cat}) \quad (2')$$

【 0 1 0 2 】

[期間 - $T P (2)_5'$]（図 4、及び、図 5 の（ F ）参照）

以上の操作によって、工程（ a' ）乃至工程（ c' ）が完了する。その後、この [期間 - $T P (2)_5'$] において、上記の工程（ d' ）、及び、工程（ e' ）を行う。即ち、駆動トランジスタ $T R_D$ の一方のソース/ドレイン領域に電源部 1 0 0 から駆動電圧 V_{CC-H} が印加された状態を維持した状態で、走査回路 1 0 1 の動作に基づき走査線 $S C L$ をローレベルとし、書込みトランジスタ $T R_W$ をオフ状態とし、第 1 ノード $N D_1$ 、即ち、駆動

10

20

30

40

50

トランジスタ $T R_D$ のゲート電極を浮遊状態とする。従って、以上の結果として、第 2 ノード $N D_2$ の電位は上昇する。

【 0 1 0 3 】

ここで、上述したとおり、駆動トランジスタ $T R_D$ のゲート電極は浮遊状態にあり、しかも、容量部 C_1 が存在するが故に、所謂ブートストラップ回路における同様の現象が駆動トランジスタ $T R_D$ のゲート電極に生じ、第 1 ノード $N D_1$ の電位も上昇する。その結果、駆動トランジスタ $T R_D$ のゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差 V_{gs} は、式 (4) の値を保持する。

【 0 1 0 4 】

また、第 2 ノード $N D_2$ の電位が上昇し、 $(V_{th-EL} + V_{Cat})$ を超えるので、発光部 $E L P$ は発光を開始する。このとき、発光部 $E L P$ を流れる電流は、駆動トランジスタ $T R_D$ のドレイン領域からソース領域へと流れるドレイン電流 I_{ds} であるので、式 (1) で表すことができる。ここで、式 (1) と式 (4) から、式 (1) は、以下の式 (5) により変形することができる。

【 0 1 0 5 】

$$I_{ds} = k \cdot \mu \cdot (V_{Sig_m} - V_{ofs} - \Delta V)^2 \quad (5)$$

【 0 1 0 6 】

従って、発光部 $E L P$ を流れる電流 I_{ds} は、例えば、 V_{ofs} を 0 ボルトに設定した場合、発光部 $E L P$ における輝度を制御するための映像信号 V_{Sig_m} の値から、駆動トランジスタ $T R_D$ の移動度 μ に起因した電位補正值 ΔV の値を減じた値の 2 乗に比例する。云い換えれば、発光部 $E L P$ を流れる電流 I_{ds} は、発光部 $E L P$ の閾値電圧 V_{th-EL} 、及び、駆動トランジスタ $T R_D$ の閾値電圧 V_{th} には依存しない。即ち、発光部 $E L P$ の発光量 (輝度) は、発光部 $E L P$ の閾値電圧 V_{th-EL} の影響、及び、駆動トランジスタ $T R_D$ の閾値電圧 V_{th} の影響を受けない。そして、第 (n, m) 番目の有機 $E L$ 表示素子 10 の輝度は、係る電流 I_{ds} に対応した値である。

【 0 1 0 7 】

しかも、移動度 μ の大きな駆動トランジスタ $T R_D$ ほど、電位補正值 ΔV が大きくなるので、式 (4) の左辺の V_{gs} の値が小さくなる。従って、式 (5) において、移動度 μ の値が大きくとも、 $(V_{Sig_m} - V_{ofs} - \Delta V)^2$ の値が小さくなる結果、ドレイン電流 I_{ds} を補正することができる。即ち、移動度 μ の異なる駆動トランジスタ $T R_D$ においても、映像信号 V_{Sig} の値が同じであれば、ドレイン電流 I_{ds} が略同じとなる結果、発光部 $E L P$ を流れ、発光部 $E L P$ の輝度を制御する電流 I_{ds} が均一化される。これにより、移動度 μ のばらつき (更には、 k のばらつき) に起因する発光部 $E L P$ の輝度のばらつきを補正することができる。

【 0 1 0 8 】

そして、発光部 $E L P$ の発光状態を第 ($m + m' - 1$) 番目の水平走査期間まで継続する。この第 ($m + m' - 1$) 番目の水平走査期間の終期は、[期間 - $T P (2)_5'$] の終期に相当する。ここで、「 m' 」は、 $1 < m' < M$ の関係を満たし、有機 $E L$ 表示装置において所定の値である。換言すれば、発光部 $E L P$ は、第 ($m + 1$) 番目の水平走査期間 H_{m+1} の始期から第 ($m + m'$) 番目の水平走査期間 $H_{m+m'}$ の直前まで駆動され、この期間が発光期間となる。

【 0 1 0 9 】

[期間 - $T P (2)_6'$] (図 4、及び、図 6 の (A) 参照)

次いで、上記の工程 (f') を行い、発光部 $E L P$ を非発光状態とする。

【 0 1 1 0 】

具体的には、書込みトランジスタ $T R_W$ のオフ状態を保った状態で、[期間 - $T P (2)_6'$] の始期 (換言すれば、第 ($m + m'$) 番目の水平走査期間 $H_{m+m'}$ の始期) において、電源部 100 から供給される電圧を、電圧 V_{CC-H} から電圧 V_{CC-L} に切り替える。その結果、第 2 ノード $N D_2$ の電位は V_{CC-L} まで低下し、発光部 $E L P$ のアノード電極とカソード電極との間に逆方向電圧が印加され、発光部 $E L P$ は非発光状態となる。また、第 2

10

20

30

40

50

ノード ND_2 の電位低下に倣うように、浮遊状態の第 1 ノード ND_1 (駆動トランジスタ TR_D のゲート電極) の電位も低下する。

【 0 1 1 1 】

そして、上述した非発光状態を、次のフレームにおける第 m 番目の水平走査期間 H_m の直前まで継続する。この時点は、図 4 に示す [期間 - $TP(2)_{+1}'$] の始期の直前に相当する。このように、非発光期間を設けることにより、アクティブマトリクス駆動に伴う残像ボケが低減され、動画品位をより優れたものとすることができる。例えば、 $m' = M / 2$ と設定すれば、発光期間及び非発光期間の時間長は、それぞれ、1 表示フレーム期間の略半分の時間長となる。

【 0 1 1 2 】

そして、[期間 - $TP(2)_{+1}'$] 以降においては、上述した [期間 - $TP(2)_1'$] 乃至 [期間 - $TP(2)_6'$] において説明したと同様の工程をくり返して行う (図 4、及び、図 6 の (B) 参照)。即ち、図 4 に示す [期間 - $TP(2)_6'$] は、次の [期間 - $TP(2)_0'$] に該当する。

【 0 1 1 3 】

上述した参考例の駆動方法にあつては、非発光期間の大部分は図 4 に示す [期間 - $TP(2)_6'$] で占められている。そして、この期間の間、発光部 ELP には $|V_{CC-L} - V_{cat}|$ といった値の逆方向電圧が印加された状態にある。即ち、上述した例では、10 ボルトの逆方向電圧が、第 $(m + m')$ 番目の水平走査期間 $H_{m+m'}$ の始期から次のフレームにおける第 m 番目の水平走査期間 H_m の始期付近まで、継続して発光部 ELP に印加される。

【 0 1 1 4 】

次いで、実施例 1 の駆動方法について説明する。実施例 1 に係る発光部 ELP の駆動のタイミングチャートを模式的に図 7 に示し、各トランジスタのオン / オフ状態等を模式的に図 8 の (A) 乃至 (F)、及び、図 9 の (A) 乃至 (F) に示す。

【 0 1 1 5 】

実施例 1 に係る有機 EL 表示装置の駆動方法にあつては、第 (n, m) 番目の有機 EL 表示素子 10 において、

(a) 水平走査期間 $H_{m_pre_P}$ の終期より前に位置する初期化期間に、走査回路 101 の動作に基づいてオン状態とされた書込みトランジスタ TR_W を介してデータ線 DTL から第 1 ノード ND_1 に第 1 ノード初期化電圧 V_{ofs} を印加して第 1 ノード ND_1 の電位を初期化し、電源部 100 から駆動トランジスタ TR_D の一方のソース / ドレイン領域に第 2 ノード初期化電圧 V_{CC-L} を印加して第 2 ノード ND_2 の電位を初期化し、以て、第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差が駆動トランジスタ TR_D の閾値電圧 V_{th} を超え、且つ、第 2 ノード ND_2 と発光部 ELP に備えられたカソード電極との間の電位差が発光部 ELP の閾値電圧 V_{th-EL} を超えないように、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位を初期化する前処理を行い、次いで、

(b) 電源部 100 の電圧を第 2 ノード初期化電圧 V_{CC-L} から駆動電圧 V_{CC-H} に切り替え、電源部 100 から駆動トランジスタ TR_D の一方のソース / ドレイン領域に駆動電圧 V_{CC-H} を印加した状態を維持し、

(c) 走査回路 101 の動作に基づいて書込みトランジスタ TR_W を初期化期間においてオン状態とし、オン状態とされた書込みトランジスタ TR_W を介してデータ線 DTL から第 1 ノード ND_1 に第 1 ノード初期化電圧 V_{ofs} を印加した状態で駆動電圧 V_{CC-H} を電源部 100 から駆動トランジスタ TR_D の一方のソース / ドレイン領域に印加し、以て、水平走査期間 $H_{m_pre_P}$ における初期化期間において第 1 ノード初期化電圧 V_{ofs} から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に達するまで第 2 ノード ND_2 の電位を変化させて駆動トランジスタ TR_D をオフ状態とする閾値電圧キャンセル処理を行い、次いで、

(d) 走査回路 101 の動作に基づいて書込みトランジスタ TR_W をオフ状態とすることにより第 1 ノード ND_1 を浮遊状態とすると共に、駆動トランジスタ TR_D のオフ状態を

10

20

30

40

50

維持し、

(e) 走査回路 101 の動作に基づいてオン状態とされた書込みトランジスタ TR_W を介して、水平走査期間 H_m における映像信号期間に、データ線 DTL から映像信号を第 1 ノード ND_1 に印加する書込み処理を行い、次いで、

(f) 走査回路 101 の動作に基づいて書込みトランジスタ TR_W をオフ状態とすることにより第 1 ノード ND_1 を浮遊状態とし、電源部 100 から駆動トランジスタ TR_D を介して、第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差の値に応じた電流を発光部 ELP に流す、

工程を備えている。後述する実施例 2、実施例 3 及び実施例 4 に係る有機 EL 表示装置の駆動方法においても同様である。

10

【0116】

実施例 1 にあつては、前期工程 (a) を水平走査期間 $H_{m_pre_p}$ における初期化期間に行う。尚、上述したように、水平走査期間 $H_{m_pre_p}$ とは水平走査期間 H_{m_p} であるので、便宜のため、後者の表記に統一して説明する。図面においても同様である。後述するように、例えば、 $P = M / 2$ と設定すれば、発光期間及び非発光期間の時間長は、それぞれ、1 表示フレーム期間の略半分の時間長となる。

【0117】

図 7 に示す [期間 - $TP(2)_0$] ~ [期間 - $TP(2)_5$] は、書込み処理が行われる [期間 - $TP(2)_6$] の直前までの動作期間である。そして、[期間 - $TP(2)_0$] ~ [期間 - $TP(2)_6$] において、第 (n, m) 番目の有機 EL 表示素子 10 は非発光状態にある。図 7 に示すように、[期間 - $TP(2)_6$] の他、[期間 - $TP(2)_4$] ~ [期間 - $TP(2)_5$] は第 m 番目の水平走査期間 H_m に包含される。

20

【0118】

説明の便宜のため、[期間 - $TP(2)_1$] の始期は、第 (m - P) 番目の水平走査期間 H_{m-p} における初期化期間 (図 7 において、データ線 DTL の電位が V_{ofs} である期間であり、他の水平走査期間においても同様) の始期に一致するとする。同様に、[期間 - $TP(2)_2$] の終期は、水平走査期間 H_{m-p} における初期化期間の終期に一致するとする。また、[期間 - $TP(2)_3$] の始期は、水平走査期間 H_{m-p} における映像信号期間 (図 7 において、データ線 DTL の電位が V_{sig_m-p} である期間) の始期に一致するとする。

30

【0119】

また、[期間 - $TP(2)_4$] の始期及び終期は、それぞれ、第 m 番目の水平走査期間 H_m における初期化期間の始期及び終期に一致するとする。[期間 - $TP(2)_5$] の始期は、第 m 番目の水平走査期間 H_m における映像信号期間 (図 7 において、データ線 DTL の電位が V_{sig_m} である期間) の始期に一致するとする。同様に、[期間 - $TP(2)_6$] の終期は、水平走査期間 H_m における映像信号期間の終期に一致するとする。

【0120】

以下、先ず、[期間 - $TP(2)_{-1}$] ~ [期間 - $TP(2)_3$] の各期間について、説明する。

【0121】

[期間 - $TP(2)_{-1}$] (図 7、図 8 の (A) 参照)

40

この [期間 - $TP(2)_{-1}$] は、例えば、前の表示フレームにおける動作であり、前回の各種の処理完了後に第 (n, m) 番目の有機 EL 表示素子 10 が発光状態にある期間である。即ち、第 (n, m) 番目の副画素を構成する有機 EL 表示素子 10 における発光部 ELP には、前述した式 (5) に基づくドレイン電流 I'_{ds} が流れており、第 (n, m) 番目の副画素を構成する有機 EL 表示素子 10 の輝度は、係るドレイン電流 I'_{ds} に対応した値である。ここで、書込みトランジスタ TR_W はオフ状態であり、駆動トランジスタ TR_D はオン状態である。

【0122】

[期間 - $TP(2)_0$] (図 7、図 8 の (B) 参照)

この [期間 - $TP(2)_0$] は、例えば、前の表示フレームから現表示フレームに移行

50

する際の動作である。即ち、この[期間 - $TP(2)_0$]は、第(m - P)番目の水平走査期間 H_{m-P} の始期の直前の期間である。この[期間 - $TP(2)_0$]において、第(n, m)番目の有機EL表示素子10は非発光状態となる。即ち、電源部100から供給される電圧を駆動電圧 V_{CC-H} から第2ノード初期化電圧 V_{CC-L} に切り替える。その結果、第2ノード ND_2 の電位は V_{CC-L} まで低下し、発光部ELPのアノード電極とカソード電極との間に逆方向電圧が印加され、発光部ELPは非発光状態となる。また、第2ノード ND_2 の電位低下に倣うように、浮遊状態の第1ノード ND_1 (駆動トランジスタ TR_D のゲート電極)の電位も低下する。

【0123】

[期間 - $TP(2)_1$](図7、図8の(C)参照)

10

そして、現表示フレームにおける第(m - P)番目の水平走査期間 H_{m-P} が開始する。この[期間 - $TP(2)_1$]において、工程(a)、即ち、上述した前処理を行う。

【0124】

上述したように、水平走査期間 H_{m-P} における初期化期間の始期、及び、終期は、それぞれ、[期間 - $TP(2)_1$]の始期、及び、[期間 - $TP(2)_2$]の終期である。[期間 - $TP(2)_1$]の始期において、走査線 SC_L からの信号により書込みトランジスタ TR_W をオン状態とし、オン状態の書込みトランジスタ TR_W を介してデータ線 DT_L から第1ノード ND_1 に第1ノード初期化電圧 V_{ofs} を印加して第1ノード ND_1 の電位を初期化する。また、電源部100から駆動トランジスタ TR_D の一方のソース/ドレイン領域に第2ノード初期化電圧 V_{CC-L} を印加して第2ノード ND_2 の電位を初期化する。

20

【0125】

その結果、第1ノード ND_1 の電位は、 V_{ofs} (0ボルト)となる。電源部100から第2ノード初期化電圧 V_{CC-L} を第2ノード ND_2 に印加しているため、第2ノード ND_2 の電位は V_{CC-L} (-10ボルト)を保持する。

【0126】

第1ノード ND_1 と第2ノード ND_2 との間の電位差は10ボルトであり、駆動トランジスタ TR_D の閾値電圧 V_{th} は3ボルトであるため、駆動トランジスタ TR_D はオン状態である。尚、第2ノード ND_2 と発光部ELPに備えられたカソード電極との間の電位差は-10ボルトであり、発光部ELPの閾値電圧 V_{th-EL} を超えない。これにより、第1ノード ND_1 の電位及び第2ノード ND_2 の電位を初期化する前処理が完了する。

30

【0127】

そして、[期間 - $TP(2)_1$]の終期において、上述した工程(b)を行う。具体的には、電源部100の電圧を第2ノード初期化電圧 V_{CC-L} から駆動電圧 V_{CC-H} に切り替え、電源部100から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 V_{CC-H} を印加した状態を維持する。

【0128】

[期間 - $TP(2)_2$](図7、図8の(D)及び(E)参照)

この[期間 - $TP(2)_2$]において、工程(c)、即ち、上述した閾値電圧キャンセル処理を行う。

【0129】

40

走査回路101の動作に基づいて書込みトランジスタ TR_W を初期化期間においてオン状態とし、オン状態とされた書込みトランジスタ TR_W を介してデータ線 DT_L から第1ノード ND_1 に第1ノード初期化電圧 V_{ofs} を印加した状態で駆動電圧 V_{CC-H} を電源部100から駆動トランジスタ TR_D の一方のソース/ドレイン領域に印加する。実施例1においては、[期間 - $TP(2)_2$]において書込みトランジスタ TR_W のオン状態を維持する。

【0130】

[期間 - $TP(2)_2$]において、第1ノード ND_1 の電位は変化しないが($V_{ofs} = 0$ ボルトを維持)、第1ノード ND_1 の電位から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって、第2ノード ND_2 の電位は変化する。即ち、浮遊状態の第2ノード

50

ND_2 の電位が($V_{Ofs} - V_{th} = -3$ ボルト)に近づき、最終的に($V_{Ofs} - V_{th}$)となる。以て、第1ノード初期化電圧 V_{Ofs} から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に達するまで第2ノード ND_2 の電位を変化させて駆動トランジスタ TR_D をオフ状態とする閾値電圧キャンセル処理を行う。

【0131】

次いで、[期間 - $TP(2)_3$]乃至[期間 - $TP(2)_5$]において、工程(d)を行う。即ち、走査回路101の動作に基づいて書込みトランジスタ TR_W をオフ状態とすることにより第1ノード ND_1 を浮遊状態とすると共に、駆動トランジスタ TR_D のオフ状態を維持する。以下、各期間毎に説明する。

【0132】

[期間 - $TP(2)_3$] (図7、図8の(F)参照)

[期間 - $TP(2)_3$]の始期において書込みトランジスタ TR_W をオフ状態に切り替える。駆動トランジスタ TR_D はオフ状態を維持し、第1ノード ND_1 の電位及び第2ノード ND_2 の電位は変化しない。

【0133】

[期間 - $TP(2)_4$] (図7、図9の(A)参照)

この[期間 - $TP(2)_4$]から、第m番目の水平走査期間が開始する。データ線DTLには第1ノード初期化電圧 V_{Ofs} が印加される。駆動トランジスタ TR_D はオフ状態を維持し、第1ノード ND_1 の電位及び第2ノード ND_2 の電位は変化しない。

【0134】

[期間 - $TP(2)_5$] (図7、図9の(B)参照)

この[期間 - $TP(2)_5$]の始期において、データ線DTLに印加される電圧が、第1ノード初期化電圧 V_{Ofs} から映像信号 V_{Sig_m} に切り替わる。駆動トランジスタ TR_D はオフ状態を維持し、第1ノード ND_1 の電位及び第2ノード ND_2 の電位は変化しない。

【0135】

上述した[期間 - $TP(2)_3$]乃至[期間 - $TP(2)_5$]においても、第(n, m)番目の有機EL表示素子10は非発光状態を維持する。これらの期間の間、発光部ELPには $|(V_{Ofs} - V_{th}) - V_{cat}|$ といった値の逆方向電圧が印加された状態にある。即ち、上述した例では、3ボルトの逆方向電圧が継続して発光部ELPに印加される。

【0136】

[期間 - $TP(2)_6$] (図7、図9の(C)参照)

この期間内に、工程(e)、即ち、上述した書込み処理を行う。走査線SCLからの信号により書込みトランジスタ TR_W をオン状態とする。そして、書込みトランジスタ TR_W を介して、データ線DTLから映像信号 V_{Sig_m} を第1ノード ND_1 に印加する。その結果、第1ノード ND_1 の電位は V_{Sig_m} へと上昇する。駆動トランジスタ TR_D はオン状態である。尚、場合によっては、[期間 - $TP(2)_4$]及び[期間 - $TP(2)_5$]において書込みトランジスタ TR_W をオン状態とする構成とすることもできる。この構成にあっては、[期間 - $TP(2)_5$]においてデータ線DTLの電圧が第1ノード初期化電圧 V_{Ofs} から映像信号 V_{Sig_m} に切り替わると直ちに書込み処理が開始される。

【0137】

尚、書き込み処理を実行するための所定の時間(図7においては、[期間 - $TP(2)_6$]の全時間(t_0)は、有機EL表示装置の設計の際、設計値として予め決定しておけばよい。実施例1の駆動方法においても、上述した参考例の駆動方法と同様に書込み処理において、駆動トランジスタ TR_D の特性に応じて駆動トランジスタ TR_D の他方のソース/ドレイン領域の電位(即ち、第2ノード ND_2 の電位)を上昇させる移動度補正処理が併せて行われる。図7に示す第2ノード ND_2 の電位補正值 ΔV は、図4を参照して説明したと同様であるので、説明を省略する。

【0138】

[期間 - $TP(2)_7$] (図7、及び、図9の(D)参照)

以上の操作によって、閾値電圧キャンセル処理、書込み処理、移動度補正処理が完了す

10

20

30

40

50

る。その後、この[期間 - $TP(2)_7$]において、工程(f)を行う。即ち、駆動トランジスタ TR_D の一方のソース/ドレイン領域に電源部100から駆動電圧 V_{CC-H} が印加された状態を維持した状態で、走査回路101の動作に基づき走査線 SC_L をローレベルとし、書込みトランジスタ TR_W をオフ状態とし、第1ノード ND_1 、即ち、駆動トランジスタ TR_D のゲート電極を浮遊状態とする。従って、以上の結果として、第2ノード ND_2 の電位は上昇する。

【0139】

ここで、上述したとおり、駆動トランジスタ TR_D のゲート電極は浮遊状態にあり、しかも、容量部 C_1 が存在するが故に、所謂ブートストラップ回路における同様の現象が駆動トランジスタ TR_D のゲート電極に生じ、第1ノード ND_1 の電位も上昇する。その結果、駆動トランジスタ TR_D のゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差 V_{gs} は、上記の式(4)の値を保持する。

10

【0140】

また、第2ノード ND_2 の電位が上昇し、($V_{th-EL} + V_{Cat}$)を超えるので、発光部 ELP は発光を開始する。このとき、発光部 ELP を流れる電流は、駆動トランジスタ TR_D のドレイン領域からソース領域へと流れるドレイン電流 I_{ds} であるので、上記の式(5)で与えられる。

【0141】

そして、発光部 ELP の発光状態を、[期間 - $TP(2)_7$]の終期まで継続する。具体的には、[期間 - $TP(2)_7$]の終期まで、電源部100から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 V_{CC-H} を印加した状態を維持する。

20

【0142】

そして、[期間 - $TP(2)_8$]の始期において、電源部100から供給される電圧を駆動電圧 V_{CC-H} から第2ノード初期化電圧 V_{CC-L} に切り替える。この[期間 - $TP(2)_8$]は、例えば次のフレームにおける第($m - P$)番目の水平走査期間 H_{m-P} の始期の直前の期間である。[期間 - $TP(2)_8$]は、例えば次のフレームにおける[期間 - $TP(2)_0$]に対応する。[期間 - $TP(2)_{+1}$]以降においては、上述した[期間 - $TP(2)_1$]乃至[期間 - $TP(2)_8$]において説明したと同様の工程をくり返して行う(図7、並びに、図9の(E)及び(F)参照)。

【0143】

30

図7を参照して説明した実施例1の駆動方法にあっては、非発光期間は[期間 - $TP(2)_0$]乃至[期間 - $TP(2)_6$]であり、発光期間は[期間 - $TP(2)_7$]となる。そして、非発光期間の大部分を構成する[期間 - $TP(2)_3$]乃至[期間 - $TP(2)_5$]においては、発光部 ELP には $|(V_{ofs} - V_{th}) - V_{Cat}|$ といった値の逆方向電圧が印加された状態にある。即ち、上述した例では、3ボルトの逆方向電圧が継続して発光部 ELP に印加される。そして、実施例1の駆動方法にあっては、 $|V_{CC-L} - V_{Cat}|$ といった値の逆方向電圧が印加されるのは、[期間 - $TP(2)_0$]及び[期間 - $TP(2)_1$]の期間内に限られる。

【0144】

実施例1の駆動方法によれば、非発光期間において絶対値が大きい逆方向電圧が発光部 ELP に印加される期間が占める割合を小さくすることができ、また、非発光期間の大部分において発光部 ELP に印加される逆方向電圧の絶対値を小さくすることができる。これにより、発光部 ELP の劣化を軽減することができる。

40

【実施例2】

【0145】

実施例2も、本発明の第1の態様に係る有機 EL 表示装置の駆動方法に関する。実施例2は実施例1の変形である。実施例2に係る有機 EL 表示装置の概念図は図1と同様であり、駆動回路11を含む有機 EL 表示素子10の等価回路図は図2と同様である。実施例2の表示装置を構成する各構成要素は、実施例1において説明したと同様であるので、説明を省略する。後述する実施例3及び実施例4においても同様である。

50

【 0 1 4 6 】

実施例 2 の駆動方法にあつては、実施例 1 において説明した前記工程 (d) と前記工程 (e) との間に、

(g) 初期化期間に、走査回路 1 0 1 の動作に基づいてオン状態とされた書込みトランジスタ T_{RW} を介してデータ線 DTL から第 1 ノード ND_1 に第 1 ノード初期化電圧 V_{ofs} を印加して第 1 ノード ND_1 の電位を初期化し、電源部 1 0 0 から駆動トランジスタ T_{RD} の一方のソース/ドレイン領域に第 2 ノード初期化電圧 V_{CC-L} を印加して第 2 ノード ND_2 の電位を初期化し、以て、第 1 ノード ND_1 と第 2 ノード ND_2 との間の電位差が駆動トランジスタ T_{RD} の閾値電圧 V_{th} を超え、且つ、第 2 ノード ND_2 と発光部 ELP に備えられたカソード電極との間の電位差が発光部 ELP の閾値電圧 V_{th-EL} を超えないように、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位を初期化する第 2 の前処理を行い、次いで、

10

(h) 電源部 1 0 0 の電圧を第 2 ノード初期化電圧 V_{CC-L} から駆動電圧 V_{CC-H} に切り替え、電源部 1 0 0 から駆動トランジスタ T_{RD} の一方のソース/ドレイン領域に駆動電圧 V_{CC-H} を印加した状態を維持し、

(i) 走査回路 1 0 1 の動作に基づいて書込みトランジスタ T_{RW} を初期化期間においてオン状態とし、オン状態とされた書込みトランジスタ T_{RW} を介してデータ線 DTL から第 1 ノード ND_1 に第 1 ノード初期化電圧 V_{ofs} を印加した状態で駆動電圧 V_{CC-H} を電源部 1 0 0 から駆動トランジスタ T_{RD} の一方のソース/ドレイン領域に印加し、以て、水平走査期間 H_m の終期より前に位置する初期化期間において第 1 ノード初期化電圧 V_{ofs} から駆動トランジスタ T_{RD} の閾値電圧 V_{th} を減じた電位に達するまで第 2 ノード ND_2 の電位を変化させて駆動トランジスタ T_{RD} をオフ状態とする第 2 の閾値電圧キャンセル処理を行う、

20

といった工程を備えている点が主に相違する他は、実施例 1 の駆動方法と同様の構成である。

【 0 1 4 7 】

実施例 2 の駆動方法について説明する。実施例 2 に係る発光部 ELP の駆動のタイミングチャートを模式的に図 1 0 に示し、各トランジスタのオン/オフ状態等を模式的に図 1 1 の (A) 乃至 (E) に示す。

【 0 1 4 8 】

30

[期間 - $TP(2)_{-1}$] 乃至 [期間 - $TP(2)_2$] (図 1 0 参照)

これらの期間の動作は、実施例 1 において図 7 及び図 8 の (A) 乃至 (D) を参照して説明した [期間 - $TP(2)_{-1}$] 乃至 [期間 - $TP(2)_2$] との動作と同様であるので、説明を省略する。[期間 - $TP(2)_2$] において、工程 (c) 、即ち、上述した閾値電圧キャンセル処理を行う。浮遊状態の第 2 ノード ND_2 の電位が $(V_{ofs} - V_{th} = -3 \text{ ボルト})$ に近づき、最終的に $(V_{ofs} - V_{th})$ となる。

【 0 1 4 9 】

[期間 - $TP(2)_{3A}$] (図 1 0 、図 1 1 の (A) 参照)

この期間の動作は、実施例 1 において図 7 及び図 8 の (F) を参照して説明した [期間 - $TP(2)_3$] の動作と実質的に同様である。即ち、この [期間 - $TP(2)_{3A}$] において、駆動トランジスタ T_{RD} のオフ状態を維持する (上述した工程 (d)) 。

40

【 0 1 5 0 】

[期間 - $TP(2)_{3B}$] (図 1 0 、図 1 1 の (B) 参照)

この [期間 - $TP(2)_{3B}$] は、第 m 番目の水平走査期間 H_m の始期の直前の期間である。この [期間 - $TP(2)_{3B}$] の始期において、電源部 1 0 0 から供給される電圧を駆動電圧 V_{CC-H} から第 2 ノード初期化電圧 V_{CC-L} に切り替える。その結果、第 2 ノード ND_2 の電位は V_{CC-L} まで低下する。第 1 ノード ND_1 の電位も、第 2 ノード ND_2 の電位変化に倣って低下する。

【 0 1 5 1 】

[期間 - $TP(2)_{4A}$] (図 1 0 、図 1 1 の (C) 参照)

50

そして、現表示フレームにおける第 m 番目の水平走査期間 H_m が開始する。この〔期間 - $TP(2)_{4A}$ 〕において、工程(g)、即ち、上述した第2の前処理を行う。

【0152】

水平走査期間 H_m における初期化期間の始期及び終期は、それぞれ、〔期間 - $TP(2)_{4A}$ 〕の始期、及び、〔期間 - $TP(2)_{4B}$ 〕の終期に一致するとする。また、水平走査期間 H_m における映像信号期間の始期及び終期は、それぞれ、後述する〔期間 - $TP(2)_5$ 〕の始期、及び、〔期間 - $TP(2)_6$ 〕の終期に一致するとする。〔期間 - $TP(2)_{4A}$ 〕の始期において、走査線 SC_L からの信号により書込みトランジスタ TR_W をオン状態とし、オン状態の書込みトランジスタ TR_W を介してデータ線 DT_L から第1ノード ND_1 に第1ノード初期化電圧 V_{ofs} を印加して第1ノード ND_1 の電位を初期化する。また、電源部100から駆動トランジスタ TR_D の一方のソース/ドレイン領域に第2ノード初期化電圧 V_{CC-L} を印加して第2ノード ND_2 の電位を初期化する。

10

【0153】

その結果、第1ノード ND_1 の電位は、 V_{ofs} (0ボルト)となる。電源部100から第2ノード初期化電圧 V_{CC-L} を第2ノード ND_2 に印加しているため、第2ノード ND_2 の電位は V_{CC-L} (-10ボルト)を保持する。

【0154】

実施例1において図7の〔期間 - $TP(2)_2$ 〕について説明したと同様に、第1ノード ND_1 と第2ノード ND_2 との間の電位差は10ボルトであり、駆動トランジスタ TR_D の閾値電圧 V_{th} は3ボルトであるため、駆動トランジスタ TR_D はオン状態である。尚、第2ノード ND_2 と発光部 ELP に備えられたカソード電極との間の電位差は-10ボルトであり、発光部 ELP の閾値電圧 V_{th-EL} を超えない。これにより、第1ノード ND_1 の電位及び第2ノード ND_2 の電位を初期化する第2の前処理が完了する。

20

【0155】

そして、〔期間 - $TP(2)_{4A}$ 〕の終期において、上述した工程(h)を行う。具体的には、電源部100の電圧を第2ノード初期化電圧 V_{CC-L} から駆動電圧 V_{CC-H} に切り替え、電源部100から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 V_{CC-H} を印加した状態を維持する。

【0156】

〔期間 - $TP(2)_{4B}$ 〕(図10、図11の(D)及び(E)参照)

30

この〔期間 - $TP(2)_{4B}$ 〕において、工程(i)、即ち、上述した第2の閾値電圧キャンセル処理を行う。実施例2にあっては、〔期間 - $TP(2)_{4B}$ 〕において書込みトランジスタ TR_W のオン状態を維持する。

【0157】

〔期間 - $TP(2)_{4B}$ 〕において、第1ノード ND_1 の電位は変化しないが($V_{ofs} = 0$ ボルトを維持)、第1ノード ND_1 の電位から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって、第2ノード ND_2 の電位は変化する。即ち、浮遊状態の第2ノード ND_2 の電位が($V_{ofs} - V_{th} = -3$ ボルト)に近づき、最終的に($V_{ofs} - V_{th}$)となる。以て、第1ノード初期化電圧 V_{ofs} から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に達するまで第2ノード ND_2 の電位を変化させて駆動トランジスタ TR_D をオフ状態とする第2の閾値電圧キャンセル処理を行う。

40

【0158】

〔期間 - $TP(2)_5$ 〕(図10)

この〔期間 - $TP(2)_5$ 〕の始期において、走査線 SC_L からの信号により書込みトランジスタ TR_W をオフ状態とする。この期間の動作は、実施例1において図7及び図9の(B)を参照して説明した〔期間 - $TP(2)_5$ 〕の動作と実質的に同様であるため、説明を省略する。

【0159】

〔期間 - $TP(2)_6$ 〕(図10)

この期間内に、工程(e)、即ち、上述した書込み処理を行う。この期間の動作は、実

50

施例 1 において図 7 及び図 9 の (C) を参照して説明した [期間 - TP (2)₆] の動作と同様である。即ち、走査線 SCL からの信号により書込みトランジスタ TR_W をオン状態とする。そして、書込みトランジスタ TR_W を介して、データ線 DTL から映像信号 V_{Sig_m} を第 1 ノード ND₁ に印加する。その結果、第 1 ノード ND₁ の電位は V_{Sig_m} へと上昇する。駆動トランジスタ TR_D はオン状態である。尚、場合によっては、[期間 - TP (2)₅] において書込みトランジスタ TR_W をオン状態とする構成とすることもできる。この構成にあつては、[期間 - TP (2)₅] においてデータ線 DTL の電圧が第 1 ノード初期化電圧 V_{Ofs} から映像信号 V_{Sig_m} に切り替わると直ちに書込み処理が開始される。
【 0 1 6 0 】

[期間 - TP (2)₇] (図 1 0)

10

この [期間 - TP (2)₇] において、工程 (f) を行う。この期間の動作は、実施例 1 において図 7 及び図 9 の (D) を参照して説明した [期間 - TP (2)₇] の動作と同様である。

【 0 1 6 1 】

即ち、駆動トランジスタ TR_D の一方のソース/ドレイン領域に電源部 1 0 0 から駆動電圧 V_{CC-H} が印加された状態を維持した状態で、走査回路 1 0 1 の動作に基づき走査線 SCL をローレベルとし、書込みトランジスタ TR_W をオフ状態とし、第 1 ノード ND₁、即ち、駆動トランジスタ TR_D のゲート電極を浮遊状態とする。従って、以上の結果として、第 2 ノード ND₂ の電位は上昇する。

【 0 1 6 2 】

20

その結果、駆動トランジスタ TR_D のゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差 V_{gs} は、上記の式 (4) の値を保持する。

【 0 1 6 3 】

また、第 2 ノード ND₂ の電位が上昇し、(V_{th-EL} + V_{Cat}) を超えるので、発光部 ELP は発光を開始する。このとき、発光部 ELP を流れる電流は、駆動トランジスタ TR_D のドレイン領域からソース領域へと流れるドレイン電流 I_{ds} であるので、上記の式 (5) で与えられる。

【 0 1 6 4 】

そして、発光部 ELP の発光状態を、[期間 - TP (2)₇] の終期まで継続する。具体的には、[期間 - TP (2)₇] の終期まで、電源部 1 0 0 から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 V_{CC-H} を印加した状態を維持する。

30

【 0 1 6 5 】

そして、[期間 - TP (2)₈] の始期において、電源部 1 0 0 から供給される電圧を駆動電圧 V_{CC-H} から第 2 ノード初期化電圧 V_{CC-L} に切り替える。この [期間 - TP (2)₈] は、例えば次のフレームにおける第 (m - P) 番目の水平走査期間 H_{m-P} の始期の直前の期間である。[期間 - TP (2)₈] は、例えば次のフレームにおける [期間 - TP (2)₀] に対応する。[期間 - TP (2)₊₁] 以降においては、上述した [期間 - TP (2)₁] 乃至 [期間 - TP (2)₈] において説明したと同様の工程をくり返して行う。

【 0 1 6 6 】

実施例 1 において説明したと同様に、図 1 0 を参照して説明した実施例 2 の駆動方法にあつては、非発光期間は [期間 - TP (2)₀] 乃至 [期間 - TP (2)₆] であり、発光期間は [期間 - TP (2)₇] となる。そして、非発光期間の大部分を構成する [期間 - TP (2)_{3A}] においては、発光部 ELP には | (V_{Ofs} - V_{th}) - V_{Cat} | といった値の逆方向電圧が印加された状態にある。即ち、上述した例では、3 ボルトの逆方向電圧が継続して発光部 ELP に印加される。そして、実施例 2 の駆動方法にあつては、| V_{CC-L} - V_{Cat} | といった値の逆方向電圧が印加されるのは、[期間 - TP (2)₀] 及び [期間 - TP (2)₁]、並びに、[期間 - TP (2)_{3B}] 及び [期間 - TP (2)_{4A}] の期間内に限られる。

40

【 0 1 6 7 】

従って、実施例 1 において説明したと同様に、非発光期間において絶対値が大きい逆方

50

向電圧が発光部 E L P に印加される期間が占める割合を小さくすることができ、また、非発光期間の大部分において発光部 E L P に印加される逆方向電圧の絶対値を小さくすることができる。これにより、発光部 E L P の劣化を軽減することができる。

【 0 1 6 8 】

更に、実施例 2 の駆動方法における特有の効果について説明する。実施例 1 にあっては、[期間 - T P (2)₃] の始期における第 2 ノード N D₂ の電位は ($V_{ofs} - V_{th} = - 3$ ボルト) であり、発光部 E L P の両端には、 $| (V_{ofs} - V_{th}) - V_{cat} |$ 、即ち絶対値で 3 ボルトの逆方向電圧が印加された状態にある。従って、発光部 E L P の逆方向電流が充分小さければ、[期間 - T P (2)₃] の終期まで、第 2 ノード N D₂ の電位は ($V_{ofs} - V_{th} = - 3$ ボルト) を維持する。

10

【 0 1 6 9 】

しかしながら、発光部 E L P の逆方向電流が無視できない場合には、[期間 - T P (2)₃] の間、第 2 ノード N D₂ の電位は上昇する。この場合には、実施例 1 にあっては、第 2 ノード N D₂ の電位が変動した状態で工程 (e)、即ち、書込み処理を行うことになり、表示すべき画像の輝度に変動するといった問題が生ずる。

【 0 1 7 0 】

実施例 2 の駆動方法にあっては、書込み処理を行う直前に第 2 の閾値電圧キャンセル処理を行う。これにより、例え [期間 - T P (2)_{3A}] の間において第 2 ノード N D₂ の電位が変動したとしても、書込み処理の直前に第 2 ノード N D₂ の電位は ($V_{ofs} - V_{th} = - 3$ ボルト) に再度設定される。従って、[期間 - T P (2)_{3A}] の間において第 2 ノード N D₂ の電位が変動しても、表示すべき画像の輝度に影響を与えることがないといった利点を有する。

20

【 実施例 3 】

【 0 1 7 1 】

実施例 3 も、本発明の第 1 の態様に係る有機 E L 表示装置の駆動方法に関する。実施例 3 も、実施例 1 の変形である。

【 0 1 7 2 】

実施例 3 の駆動方法においても、実施例 1 において説明した工程 (a) 乃至 (f) を行う。但し、実施例 3 の駆動方法にあっては、初期化期間において、信号出力回路 1 0 2 は、第 1 ノード初期化電圧として第 1 初期化電圧をデータ線 D T L に印加し、次いで、第 1 初期化電圧に替えて、第 1 初期化電圧より低い第 2 初期化電圧を第 1 ノード初期化電圧としてデータ線 D T L に印加する点が相違する。

30

【 0 1 7 3 】

以下の説明において、電圧の値を以下のとおりとするが、これは、あくまでも説明のための値であり、これらの値に限定されるものではない。

V_{ofs1} : 第 1 初期化電圧
 . . . 0 ボルト
 V_{ofs2} : 第 2 初期化電圧
 . . . - 2 ボルト

【 0 1 7 4 】

40

実施例 3 の駆動方法について説明する。実施例 3 に係る発光部 E L P の駆動のタイミングチャートを模式的に図 1 2 に示し、各トランジスタのオン / オフ状態等を模式的に図 1 3 の (A) 乃至 (F) に示す。

【 0 1 7 5 】

説明の便宜のため、図 1 2 に示す [期間 - T P (2)₁] の始期は、第 (m - P) 番目の水平走査期間 H_{m-p} における初期化期間 (図 1 2 において、データ線 D T L の電位が V_{ofs1} 又は V_{ofs2} である期間) の始期に一致するとする。同様に、[期間 - T P (2)_{2B}] の終期は、水平走査期間 H_{m-p} における初期化期間の終期に一致するとする。また、[期間 - T P (2)₃] の始期は、水平走査期間 H_{m-p} における映像信号期間 (図 1 2 において、データ線 D T L の電位が $V_{sig-m-p}$ である期間) の始期に一致するとする。

50

【 0 1 7 6 】

更には、水平走査期間 H_{m-P} における初期化期間において、信号出力回路 102 が第 1 ノード初期化電圧として第 1 初期化電圧 V_{ofs1} をデータ線 DTL に印加する期間は、[期間 - TP (2) ₁] の始期から [期間 - TP (2) _{2A}] の終期までの期間と一致とする。同様に、信号出力回路 102 が第 1 ノード初期化電圧として第 2 初期化電圧 V_{ofs2} をデータ線 DTL に印加する期間は、[期間 - TP (2) _{2B}] と一致とする。

【 0 1 7 7 】

[期間 - TP (2) ₁] (図 12 参照)

この期間の動作は、実施例 1 において図 7 及び図 8 の (A) を参照して説明した [期間 - TP (2) ₁] の動作と同様であるので、説明を省略する。

10

【 0 1 7 8 】

[期間 - TP (2) ₀] (図 12、図 13 の (A) 参照)

この期間の動作は、実施例 1 において図 7 及び図 8 の (B) を参照して説明した [期間 - TP (2) ₀] の動作と同様である。この [期間 - TP (2) ₀] は、第 (m - P) 番目の水平走査期間 H_{m-P} の始期の直前の期間である。この [期間 - TP (2) ₀] において、第 (n , m) 番目の有機 EL 表示素子 10 は非発光状態となる。電源部 100 から供給される電圧を駆動電圧 V_{CC-H} から第 2 ノード初期化電圧 V_{CC-L} に切り替える。その結果、第 2 ノード ND₂ の電位は V_{CC-L} まで低下し、発光部 ELP のアノード電極とカソード電極との間に逆方向電圧が印加され、発光部 ELP は非発光状態となる。また、第 2 ノード ND₂ の電位低下に倣うように、浮遊状態の第 1 ノード ND₁ (駆動トランジスタ TR_D のゲート電極) の電位も低下する。

20

【 0 1 7 9 】

[期間 - TP (2) ₁] (図 12、図 13 の (B) 参照)

そして、現表示フレームにおける第 (m - P) 番目の水平走査期間 H_{m-P} が開始する。この [期間 - TP (2) ₁] において、工程 (a)、即ち、上述した前処理を行う。この期間の動作は、実質的に、実施例 1 において図 7 及び図 8 の (C) を参照して説明した [期間 - TP (2) ₁] の動作と同様である。

【 0 1 8 0 】

即ち、[期間 - TP (2) ₁] の始期において、走査線 SCL からの信号により書込みトランジスタ TR_W をオン状態とし、オン状態の書込みトランジスタ TR_W を介してデータ線 DTL から第 1 ノード ND₁ に第 1 ノード初期化電圧としての第 1 初期化電圧 V_{ofs1} を印加して第 1 ノード ND₁ の電位を初期化する。また、電源部 100 から駆動トランジスタ TR_D の一方のソース/ドレイン領域に第 2 ノード初期化電圧 V_{CC-L} を印加して第 2 ノード ND₂ の電位を初期化する。これにより、第 1 ノード ND₁ の電位及び第 2 ノード ND₂ の電位を初期化する前処理が完了する。

30

【 0 1 8 1 】

そして、[期間 - TP (2) ₁] の終期において、工程 (b) を行う。具体的には、電源部 100 の電圧を第 2 ノード初期化電圧 V_{CC-L} から駆動電圧 V_{CC-H} に切り替え、電源部 100 から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 V_{CC-H} を印加した状態を維持する。

40

【 0 1 8 2 】

[期間 - TP (2) _{2A}] (図 12、図 13 の (C) 及び (D) 参照)

この [期間 - TP (2) _{2A}] において、工程 (c)、即ち、上述した閾値電圧キャンセル処理を行う。この期間の動作は、実質的に、実施例 1 において図 7、図 8 の (D) 及び (E) を参照して説明した [期間 - TP (2) ₂] の動作と同様である。

【 0 1 8 3 】

実施例 3 にあっては、[期間 - TP (2) _{2A}] 及び後述する [期間 - TP (2) _{2B}] において書込みトランジスタ TR_W のオン状態を維持する。

【 0 1 8 4 】

この [期間 - TP (2) _{2A}] において、第 1 ノード ND₁ の電位は変化しないが (V_{ofs}

50

$V_{th} = 0$ ボルトを維持)、第 1 ノード ND_1 の電位から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって、第 2 ノード ND_2 の電位は変化する。即ち、浮遊状態の第 2 ノード ND_2 の電位が $(V_{Ofs1} - V_{th} = -3 \text{ ボルト})$ に近づき、最終的に $(V_{Ofs1} - V_{th})$ となる。以て、第 1 ノード初期化電圧としての第 1 初期化電圧 V_{Ofs1} から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に達するまで第 2 ノード ND_2 の電位を変化させて駆動トランジスタ TR_D をオフ状態とする閾値電圧キャンセル処理を行う。

【0185】

[期間 - $TP(2)_{2B}$] (図 12、図 13 の (E) 参照)

この期間の始期において、信号出力回路 102 は、第 1 初期化電圧 V_{Ofs1} に替えて、第 1 初期化電圧 V_{Ofs1} より低い第 2 初期化電圧 V_{Ofs2} を第 1 ノード初期化電圧としてデータ線 DTL に印加する。第 1 ノード ND_1 の電位は $(V_{Ofs1} = 0 \text{ ボルト})$ から、 $(V_{Ofs2} = -2 \text{ ボルト})$ に変化する。上述したように、第 1 ノード ND_1 の電位変化により生ずる第 2 ノード ND_2 の電位変化は小さいので、第 2 ノード ND_1 の電位は $(V_{Ofs1} - V_{th})$ を維持する。駆動トランジスタ TR_D のゲート電極とソース領域として働く他方のソース/ドレイン領域との間の電位差 V_{gs} は、以下の式 (6) で表される。

【0186】

$$V_{gs} = V_{Ofs2} - (V_{Ofs1} - V_{th}) \quad (6)$$

【0187】

次いで、[期間 - $TP(2)_3$] 乃至 [期間 - $TP(2)_5$] において、駆動トランジスタ TR_D のオフ状態を維持する (上述した工程 (d))。以下、各期間毎に説明する。

【0188】

[期間 - $TP(2)_3$] (図 12、図 13 の (F) 参照)

この期間の動作は、基本的には、実施例 1 において図 7、図 8 の (F) を参照して説明した [期間 - $TP(2)_3$] の動作と同様である。[期間 - $TP(2)_3$] において書込みトランジスタ TR_W をオフ状態に切り替える。駆動トランジスタ TR_D はオフ状態を維持し、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位は変化しない。

【0189】

[期間 - $TP(2)_4$] (図 12 参照)

この [期間 - $TP(2)_4$] から、第 m 番目の水平走査期間が開始する。この期間の動作は、基本的には、実施例 1 において図 7、図 9 の (A) を参照して説明した [期間 - $TP(2)_4$] の動作と同様である。データ線 DTL には第 1 ノード初期化電圧としての第 1 初期化電圧 V_{Ofs1} が印加され、次いで、第 1 初期化電圧 V_{Ofs1} に替えて第 2 初期化電圧 V_{Ofs2} が印加される。駆動トランジスタ TR_D はオフ状態を維持し、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位は変化しない。

【0190】

[期間 - $TP(2)_5$] (図 12 参照)

この期間の動作は、基本的には、実施例 1 において図 7、図 9 の (B) を参照して説明した [期間 - $TP(2)_5$] の動作と同様である。この [期間 - $TP(2)_5$] の始期において、データ線 DTL に印加される電圧が、第 2 初期化電圧 V_{Ofs2} から映像信号 V_{Sig_m} に切り替わる。駆動トランジスタ TR_D はオフ状態を維持し、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位は変化しない。

【0191】

実施例 1 において説明したと同様に、上述した [期間 - $TP(2)_3$] 乃至 [期間 - $TP(2)_5$] においても、第 (n, m) 番目の有機 EL 表示素子 10 は非発光状態を維持する。これらの期間の間、発光部 ELP には $|(V_{Ofs1} - V_{th}) - V_{cat}|$ といった値の逆方向電圧が印加された状態にある。即ち、上述した例では、3 ボルトの逆方向電圧が継続して発光部 ELP に印加される。

【0192】

[期間 - $TP(2)_6$] (図 12 参照)

この期間内に、工程 (e)、即ち、上述した書込み処理を行う。この期間の動作は、実

10

20

30

40

50

施例 1 において図 7、図 9 の (C) を参照して説明した [期間 - TP (2)₆] の動作と同様である。即ち、走査線 SCL からの信号により書込みトランジスタ TR_W をオン状態とする。そして、書込みトランジスタ TR_W を介して、データ線 DTL から映像信号 V_{Sig_m} を第 1 ノード ND₁ に印加する。その結果、第 1 ノード ND₁ の電位は V_{Sig_m} へと上昇する。駆動トランジスタ TR_D はオン状態である。尚、場合によっては、[期間 - TP (2)₄] 及び [期間 - TP (2)₅] において書込みトランジスタ TR_W をオン状態とする構成とすることもできる。この構成にあつては、[期間 - TP (2)₅] においてデータ線 DTL の電圧が第 2 初期化電圧 V_{Ofs2} から映像信号 V_{Sig_m} に切り替わると直ちに書込み処理が開始される。

【 0 1 9 3 】

10

尚、実施例 1 において説明したと同様に、実施例 3 の駆動方法においても、駆動トランジスタ TR_D の特性に応じて駆動トランジスタ TR_D の他方のソース / ドレイン領域の電位 (即ち、第 2 ノード ND₂ の電位) を上昇させる移動度補正処理が併せて行われる。図 12 に示す第 2 ノード ND₂ の電位補正值 ΔV は、図 4 を参照して説明したと同様であるので、説明を省略する。

【 0 1 9 4 】

[期間 - TP (2)₇] (図 12 参照)

以上の操作によって、閾値電圧キャンセル処理、書込み処理、移動度補正処理が完了する。その後、この [期間 - TP (2)₇] において、工程 (f) を行う。この期間の動作は、基本的には、実施例 1 において図 7、図 9 の (D) を参照して説明した [期間 - TP (2)₇] の動作と同様である。即ち、駆動トランジスタ TR_D の一方のソース / ドレイン領域に電源部 100 から駆動電圧 V_{CC-H} が印加された状態を維持した状態で、走査回路 101 の動作に基づき走査線 SCL をローレベルとし、書込みトランジスタ TR_W をオフ状態とし、第 1 ノード ND₁、即ち、駆動トランジスタ TR_D のゲート電極を浮遊状態とする。従って、以上の結果として、第 2 ノード ND₂ の電位は上昇する。

20

【 0 1 9 5 】

ここで、上述したとおり、駆動トランジスタ TR_D のゲート電極は浮遊状態にあり、しかも、容量部 C₁ が存在するが故に、所謂ブートストラップ回路における同様の現象が駆動トランジスタ TR_D のゲート電極に生じ、第 1 ノード ND₁ の電位も上昇する。その結果、駆動トランジスタ TR_D のゲート電極とソース領域として働く他方のソース / ドレイン領域との間の電位差 V_{gs} は、下記の式 (4') の値を保持する。

30

【 0 1 9 6 】

$$V_{gs} = V_{Sig_m} - (V_{Ofs1} - V_{th}) - \Delta V \quad (4')$$

【 0 1 9 7 】

また、第 2 ノード ND₂ の電位が上昇し、(V_{th-EL} + V_{Cat}) を超えるので、発光部 ELP は発光を開始する。このとき、発光部 ELP を流れる電流は、駆動トランジスタ TR_D のドレイン領域からソース領域へと流れるドレイン電流 I_{ds} であるので、下記の式 (5') で与えられる。

【 0 1 9 8 】

$$I_{ds} = k \cdot \mu \cdot (V_{Sig_m} - V_{Ofs1} - \Delta V)^2 \quad (5')$$

40

【 0 1 9 9 】

そして、発光部 ELP の発光状態を、[期間 - TP (2)₇] の終期まで継続する。具体的には、[期間 - TP (2)₇] の終期まで、電源部 100 から駆動トランジスタ TR_D の一方のソース / ドレイン領域に駆動電圧 V_{CC-H} を印加した状態を維持する。

【 0 2 0 0 】

そして、[期間 - TP (2)₈] の始期において、電源部 100 から供給される電圧を駆動電圧 V_{CC-H} から第 2 ノード初期化電圧 V_{CC-L} に切り替える。この [期間 - TP (2)₈] は、例えば次のフレームにおける第 (m - P) 番目の水平走査期間 H_{m-P} の始期の直前の期間である。[期間 - TP (2)₈] は、例えば次のフレームにおける [期間 - TP (2)₀] に対応する。[期間 - TP (2)₊₁] 以降においては、上述した [期間 - TP (

50

2) ₁] 乃至 [期間 - TP (2) ₈] において説明したと同様の工程をくり返して行う (図 12 参照)。

【 0 2 0 1 】

実施例 1 において説明したと同様に、図 12 を参照して説明した実施例 3 の駆動方法にあっては、非発光期間は [期間 - TP (2) ₀] 乃至 [期間 - TP (2) ₆] であり、発光期間は [期間 - TP (2) ₇] となる。そして、非発光期間の大部分を構成する [期間 - TP (2) ₃] 乃至 [期間 - TP (2) ₅] においては、発光部 ELP には $| (V_{ofs1} - V_{th}) - V_{cat} |$ といった値の逆方向電圧が印加された状態にある。即ち、上述した例では、3 ボルトの逆方向電圧が継続して発光部 ELP に印加される。そして、実施例 3 の駆動方法においても、 $| V_{CC-L} - V_{cat} |$ といった値の逆方向電圧が印加されるのは、[期間 - TP (2) ₀] 及び [期間 - TP (2) ₁] の期間内に限られる。

10

【 0 2 0 2 】

従って、実施例 1 において説明したと同様に、非発光期間において絶対値が大きい逆方向電圧が発光部 ELP に印加される期間が占める割合を小さくすることができ、また、非発光期間の大部分において発光部 ELP に印加される逆方向電圧の絶対値を小さくすることができる。これにより、発光部 ELP の劣化を軽減することができる。

【 0 2 0 3 】

更に、実施例 3 の駆動方法における特有の効果について説明する。実施例 1 の駆動方法にあっては、図 7 に示す [期間 - TP (2) ₃] の間、駆動トランジスタ TR_D のゲート電極の電位は (V_{ofs} = 0 ボルト) である。これに対し、実施例 3 の駆動方法にあっては、図 12 に示す [期間 - TP (2) ₃] の間、駆動トランジスタ TR_D のゲート電極の電位は (V_{ofs2} = - 2 ボルト) である。従って、実施例 1 に対し、[期間 - TP (2) ₃] の間における駆動トランジスタ TR_D のオフ抵抗の値を高くすることができる。これにより、駆動トランジスタ TR_D のリーク等により生じうる [期間 - TP (2) ₃] における第 2 ノード ND₂ 及び第 1 ノード ND₁ の電位変動をより低減することができるといった利点を有する。

20

【 実施例 4 】

【 0 2 0 4 】

実施例 4 も、本発明の第 1 の態様に係る有機 EL 表示装置の駆動方法に関する。実施例 4 も、実施例 1 の変形である。

30

【 0 2 0 5 】

実施例 4 の駆動方法においても、実施例 1 において説明した工程 (a) 乃至 (f) を行う。但し、実施例 4 の駆動方法にあっては、前期工程 (a) を水平走査期間 H_{m-p} よりも先行する水平走査期間における初期化期間に行う点が相違する。

【 0 2 0 6 】

一般的に、有機 EL 表示装置の画素数が増加すると、各行に割り振られる水平走査期間の長さは短くなる。従って、有機 EL 表示装置の仕様によっては、1 水平走査期間における初期化期間だけでは、工程 (c)、即ち、閾値電圧キャンセル処理を完了することができない。このような場合には、工程 (a) を水平走査期間 H_{m-p} に先行する水平走査期間における初期化期間に行い、引き続き、複数の水平走査期間に互い所定の動作を行うことにより、閾値電圧キャンセル処理を完了することができる。

40

【 0 2 0 7 】

以下の説明においては、工程 (a) を、水平走査期間 H_{m-p} よりも 1 水平走査期間分先行する水平走査期間において行うとして説明する。具体的には、第 (m - P - 1) 番目の水平走査期間 H_{m-p-1} における初期化期間において、工程 (a) を行う。

【 0 2 0 8 】

実施例 4 の駆動方法について説明する。実施例 4 に係る発光部 ELP の駆動のタイミングチャートを模式的に図 14 に示し、各トランジスタのオン / オフ状態等を模式的に図 15 の (A) 乃至 (E) に示す。

【 0 2 0 9 】

50

[期間 - $TP(2)_{-1}$] (図 1 4 参照)

この期間の動作は、終期が 1 水平走査期間先行する点が相違する他は、実施例 1 において図 7 及び図 8 の (A) を参照して説明した [期間 - $TP(2)_{-1}$] の動作と同様であるので、説明を省略する。

【 0 2 1 0 】

[期間 - $TP(2)_0$] (図 1 4 参照)

この期間の動作は、第 ($m - P - 1$) 番目の水平走査期間 H_{m-P-1} の始期の直前の期間である点が相違する他は、実施例 1 において図 7 及び図 8 の (B) を参照して説明した [期間 - $TP(2)_0$] の動作と同様であるので、説明を省略する。

【 0 2 1 1 】

[期間 - $TP(2)_1$] (図 1 4 参照)

そして、現表示フレームにおける第 ($m - P - 1$) 番目の水平走査期間 H_{m-P-1} が開始する。この [期間 - $TP(2)_1$] において、工程 (a)、即ち、上述した前処理を行う。この期間の動作は、第 ($m - P - 1$) 番目の水平走査期間における初期化期間における動作である点が相違する他は、実質的に、実施例 1 において図 7 及び図 8 の (C) を参照して説明した [期間 - $TP(2)_1$] の動作と同様である。

【 0 2 1 2 】

即ち、[期間 - $TP(2)_1$] の始期において、走査線 SC_L からの信号により書込みトランジスタ TR_W をオン状態とし、オン状態の書込みトランジスタ TR_W を介してデータ線 DT_L から第 1 ノード ND_1 に第 1 ノード初期化電圧 V_{ofs} を印加して第 1 ノード ND_1 の電位を初期化する。また、電源部 100 から駆動トランジスタ TR_D の一方のソース/ドレイン領域に第 2 ノード初期化電圧 V_{CC-L} を印加して第 2 ノード ND_2 の電位を初期化する。これにより、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位を初期化する前処理が完了する。

【 0 2 1 3 】

そして、後述する [期間 - $TP(2)_2$] 乃至 [期間 - $TP(2)_{3B}$] に亙って上述した閾値電圧キャンセル処理を行う。

【 0 2 1 4 】

具体的には、初期化期間において書込みトランジスタ TR_W がオン状態となり、且つ、映像信号期間において書込みトランジスタ TR_W がオフ状態となるように、水平走査期間 H_{m-P} の終期まで走査回路 101 の動作に基づいて書込みトランジスタ TR_W のオン状態とオフ状態を制御する。実施例 4 にあっては、[期間 - $TP(2)_2$] において書込みトランジスタ TR_W のオン状態を維持する。次いで、[期間 - $TP(2)_{3A}$] において書込みトランジスタ TR_W をオフ状態に切り替える。その後、[期間 - $TP(2)_{3B}$] において書込みトランジスタ TR_W をオン状態に切り替えて維持する。次いで、[期間 - $TP(2)_{3C}$] において書込みトランジスタ TR_W をオフ状態に切り替える。上述した各期間の動作について説明する。

【 0 2 1 5 】

[期間 - $TP(2)_2$] (図 1 4、図 1 5 の (A) 参照)

この [期間 - $TP(2)_2$] が充分長ければ、駆動トランジスタ TR_D のゲート電極と他方のソース/ドレイン領域との間の電位差が V_{th} に達し、駆動トランジスタ TR_D はオフ状態となる。即ち、浮遊状態の第 2 ノード ND_2 の電位が ($V_{ofs} - V_{th} = -3$ ボルト) に近づき、最終的に ($V_{ofs} - V_{th}$) となる。しかしながら、実施例 4 における [期間 - $TP(2)_2$] の長さは、第 2 ノード ND_2 の電位を充分変化させるには足りない長さであり、[期間 - $TP(2)_2$] の終期において、第 2 ノード ND_2 の電位は、 $V_{CC-L} < V_A < (V_{ofs} - V_{th})$ という関係を満たす或る電位 V_A に達する。

【 0 2 1 6 】

[期間 - $TP(2)_{3A}$] (図 1 4、図 1 5 の (B) 参照)

この [期間 - $TP(2)_{3A}$] の始期において、データ線 DT_L の電圧が第 1 ノード初期化電圧 V_{ofs} から映像信号 $V_{Sig_{m-P-1}}$ に切り替わる。第 1 ノード ND_1 に映像信号 V_{Sig_m}

10

20

30

40

50

$-P-1$ が印加されるのを避けるため、この [期間 - $TP(2)_{3A}$] の始期において、走査線 SC_L からの信号により書込みトランジスタ TR_W をオフ状態とする。その結果、駆動トランジスタ TR_D のゲート電極（即ち、第 1 ノード ND_1 ）は浮遊状態となる。

【 0 2 1 7 】

電源部 100 から駆動トランジスタ TR_D の一方のソース/ドレイン領域に駆動電圧 $V_{C_{-H}}$ が印加されているので、第 2 ノード ND_2 の電位は、電位 V_A から或る電位 V_B に上昇する。一方、駆動トランジスタ TR_D のゲート電極は浮遊状態であり、容量部 C_1 が存在するが故に、ブートストラップ動作が駆動トランジスタ TR_D のゲート電極に生ずる。従って、第 1 ノード ND_1 の電位は、第 2 ノード ND_2 の電位変化に倣って上昇する。

【 0 2 1 8 】

[期間 - $TP(2)_{3B}$] (図 1 4、図 1 5 の (C) 及び (D) 参照)

この [期間 - $TP(2)_{3B}$] の始期において、データ線 DT_L の電圧が映像信号 V_{Sig_m-P-1} から第 1 ノード初期化電圧 V_{Ofs} に切り替わる。この [期間 - $TP(2)_{3B}$] の始期において、走査線 SC_L からの信号により書込みトランジスタ TR_W をオン状態とする。その結果、駆動トランジスタ TR_D のゲート電極（即ち、第 1 ノード ND_1 ）の電位は V_{Ofs} に低下すると共に、第 2 ノード ND_2 の電位も上述した電位 V_A に低下した後、第 1 ノード ND_1 の電位から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に向かって、第 2 ノード ND_2 の電位は変化する。即ち、浮遊状態の第 2 ノード ND_2 の電位が上昇し、最終的に $(V_{Ofs} - V_{th})$ となる。以て、第 1 ノード初期化電圧 V_{Ofs} から駆動トランジスタ TR_D の閾値電圧 V_{th} を減じた電位に達するまで第 2 ノード ND_2 の電位を変化させて駆動トランジスタ TR_D をオフ状態とする閾値電圧キャンセル処理が完了する。

【 0 2 1 9 】

次いで、[期間 - $TP(2)_{3C}$] 乃至 [期間 - $TP(2)_5$] において、駆動トランジスタ TR_D のオフ状態を維持する（上述した工程 (d)）。以下、各期間毎に説明する。

【 0 2 2 0 】

[期間 - $TP(2)_{3C}$] 及び (図 1 4、図 1 5 の (E) 参照)

この期間の動作は、実施例 1 において図 7、図 8 の (F) を参照して説明した [期間 - $TP(2)_3$] の動作と同様である。[期間 - $TP(2)_{3C}$] において書込みトランジスタ TR_W をオフ状態に切り替える。駆動トランジスタ TR_D はオフ状態を維持し、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位は変化しない。

【 0 2 2 1 】

[期間 - $TP(2)_4$] (図 1 4 参照)

この [期間 - $TP(2)_4$] から、第 m 番目の水平走査期間が開始する。この期間の動作は、実施例 1 において図 7、図 9 の (A) を参照して説明した [期間 - $TP(2)_4$] の動作と同様である。データ線 DT_L には第 1 ノード初期化電圧 V_{Ofs} が印加される。駆動トランジスタ TR_D はオフ状態を維持し、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位は変化しない。

【 0 2 2 2 】

[期間 - $TP(2)_5$] (図 1 4 参照)

この期間の動作は、実施例 1 において図 7、図 9 の (B) を参照して説明した [期間 - $TP(2)_5$] の動作と同様である。この [期間 - $TP(2)_5$] の始期において、データ線 DT_L に印加される電圧が、第 1 ノード初期化電圧 V_{Ofs} から映像信号 V_{Sig_m} に切り替わる。駆動トランジスタ TR_D はオフ状態を維持し、第 1 ノード ND_1 の電位及び第 2 ノード ND_2 の電位は変化しない。

【 0 2 2 3 】

[期間 - $TP(2)_6$] 以降の動作は、期間 [期間 - $TP(2)_7$] の終期が 1 水平走査期間分先になる点が相違する他、実施例 1 において説明したと同様であるので、説明を省略する。実施例 4 における駆動方法の効果は実施例 1 において説明したと同様であるので説明を省略する。

【 実施例 5 】

10

20

30

40

50

【0224】

実施例5は、本発明の第2の態様に係る有機EL表示装置の駆動方法に関する。実施例5にあっては、駆動回路11は3トランジスタ/1容量部から構成されている(3Tr/1C駆動回路)。実施例5に係る有機EL表示装置の概念図を図16に示し、駆動回路11を含む有機EL表示素子10の等価回路図を図17に示す。

【0225】

まず、駆動回路や発光部の詳細について説明する。

【0226】

3Tr/1C駆動回路も、上述した2Tr/1C駆動回路と同様に、書込みトランジスタ T_{RW} 、駆動トランジスタ T_{RD} の2つのトランジスタ、1つの容量部 C_1 を備えている。そして、3Tr/1C駆動回路においては、更に、第1トランジスタ T_{R1} を備えている。

10

【0227】

[駆動トランジスタ T_{RD}]

駆動トランジスタ T_{RD} の構成は、実施例1において説明した駆動トランジスタ T_{RD} の構成と同じであるので、詳細な説明は省略する。尚、実施例1においては、電源部100から駆動トランジスタ T_{RD} の一方のソース/ドレイン領域に電圧 V_{CC-L} を印加することにより、第2ノード ND_2 の電位を初期化した。一方、実施例5においては、後述するように、第1トランジスタ T_{R1} を用いて第2ノード ND_2 の電位を初期化する。従って、実施例5においては、第2ノード ND_2 の電位の初期化のために、電源部100から電圧 V_{CC-L} を印加する必要はない。以上の理由により、実施例5においては、電源部100は一定の電圧 V_{CC} を印加する。

20

【0228】

[書込みトランジスタ T_{RW}]

書込みトランジスタ T_{RW} の構成は、実施例1において説明した書込みトランジスタ T_{RW} の構成と同じであるので、詳細な説明は省略する。実施例1と同様に、信号出力回路102からデータ線DTLを介して、発光部ELPにおける輝度を制御するための映像信号(駆動信号、輝度信号) V_{Sig} 、更には、第1ノード初期化電圧 V_{Ofs} が、一方のソース/ドレイン領域に供給される。

【0229】

[第1トランジスタ T_{R1}]

第1トランジスタ T_{R1} においては、
(C-1)他方のソース/ドレイン領域は、第2ノード ND_2 に接続されており、
(C-2)一方のソース/ドレイン領域には、第2ノード初期化電圧 V_{SS} が印加され、
(C-3)ゲート電極は、第1トランジスタ制御線AZ1に接続されている。電圧 V_{SS} については後述する。

30

【0230】

第1トランジスタ T_{R1} の導電型は特に限定するものではない。実施例5にあっては、第1トランジスタ T_{R1} は、例えばnチャネル型トランジスタから構成されている。第1トランジスタ T_{R1} のオン状態/オフ状態は、第1トランジスタ制御線AZ1からの信号により制御される。より具体的には、第1トランジスタ制御線AZ1は、第1トランジスタ制御回路103に接続されている。そして、第1トランジスタ制御回路103の動作に基づき、第1トランジスタ制御線AZ1をローレベルあるいはハイレベルとし、第1トランジスタ T_{R1} をオン状態あるいはオフ状態とする。

40

【0231】

[発光部ELP]

発光部ELPの構成は、実施例1において説明した発光部ELPの構成と同じであるので、詳細な説明は省略する。

【0232】

次いで、実施例5における有機EL表示装置の駆動方法について説明する。

50

【 0 2 3 3 】

以下の説明において、電圧 V_{CC} の値、及び、電圧 V_{SS} の値を以下のとおりとするが、これは、あくまでも説明のための値であり、これらの値に限定されるものではない。

【 0 2 3 4 】

V_{CC} : 発光部 E L P に電流を流すための駆動電圧

・・・ 2 0 ボルト

V_{SS} : 第 2 ノード N D₂ の電位を初期化するための第 2 ノード初期化電圧

・・・ - 1 0 ボルト

【 0 2 3 5 】

実施例 5 に係る発光部 E L P の駆動のタイミングチャートを模式的に図 1 8 に示し、各トランジスタのオン / オフ状態等を模式的に図 1 9 の (A) 乃至 (F)、及び、図 2 0 の (A) 乃至 (F) に示す。

【 0 2 3 6 】

実施例 5 に係る有機 E L 表示装置の駆動方法にあつては、第 (n , m) 番目の有機 E L 表示素子 1 0 において、

(a) 水平走査期間 $H_{m_pre_P}$ の終期より前に位置する初期化期間に、走査回路 1 0 1 の動作に基づいてオン状態とされた書込みトランジスタ $T R_W$ を介してデータ線 D T L から第 1 ノード N D₁ に第 1 ノード初期化電圧 V_{ofs} を印加して第 1 ノード N D₁ の電位を初期化し、第 1 トランジスタ制御線 A Z 1 からの信号によりオン状態とされた第 1 トランジスタ $T R_1$ を介して第 2 ノード N D₂ に第 2 ノード初期化電圧 V_{SS} を印加して第 2 ノード N D₂ の電位を初期化し、以て、第 1 ノード N D₁ と第 2 ノード N D₂ との間の電位差が駆動トランジスタ $T R_D$ の閾値電圧 V_{th} を超え、且つ、第 2 ノード N D₂ と発光部 E L P に備えられたカソード電極との間の電位差が発光部 E L P の閾値電圧 V_{th-EL} を超えないように、第 1 ノード N D₁ の電位及び第 2 ノード N D₂ の電位を初期化する前処理を行い、次いで、

(b) 第 1 トランジスタ制御線 A Z 1 からの信号により第 1 トランジスタ $T R_1$ をオン状態からオフ状態とし、

(c) 走査回路 1 0 1 の動作に基づいて書込みトランジスタ $T R_W$ を初期化期間においてオン状態とし、オン状態とされた書込みトランジスタ $T R_W$ を介してデータ線 D T L から第 1 ノード N D₁ に第 1 ノード初期化電圧 V_{ofs} を印加した状態で駆動電圧 V_{CC} を電源部 1 0 0 から駆動トランジスタ $T R_D$ の一方のソース / ドレイン領域に印加し、以て、水平走査期間 $H_{m_pre_P}$ における初期化期間において第 1 ノード初期化電圧 V_{ofs} から駆動トランジスタ $T R_D$ の閾値電圧 V_{th} を減じた電位に達するまで第 2 ノード N D₂ の電位を変化させて駆動トランジスタ $T R_D$ をオフ状態とする閾値電圧キャンセル処理を行い、次いで、

(d) 走査回路 1 0 1 の動作に基づいて書込みトランジスタ $T R_W$ をオフ状態とすることにより第 1 ノード N D₁ を浮遊状態とすると共に、駆動トランジスタ $T R_D$ のオフ状態を維持し、

(e) 走査回路 1 0 1 の動作に基づいてオン状態とされた書込みトランジスタ $T R_W$ を介して、水平走査期間 H_m における映像信号期間に、データ線 D T L から映像信号 V_{Sig} を第 1 ノード N D₁ に印加する書込み処理を行い、次いで、

(f) 走査回路 1 0 1 の動作に基づいて書込みトランジスタ $T R_W$ をオフ状態とすることにより第 1 ノード N D₁ を浮遊状態とし、電源部 1 0 0 から駆動トランジスタ $T R_D$ を介して、第 1 ノード N D₁ と第 2 ノード N D₂ との間の電位差の値に応じた電流を発光部 E L P に流す、

工程を備えている。後述する実施例 6、実施例 7、実施例 8、実施例 9 及び実施例 1 0 に係る有機 E L 表示装置の駆動方法においても同様である。

【 0 2 3 7 】

実施例 1 の有機 E L 表示装置の駆動方法に対して、実施例 5 の有機 E L 表示装置の駆動方法は、電源部 1 0 0 は一定の電圧 V_{CC} を印加し、第 1 トランジスタ $T R_1$ を用いて第 2 ノード N D₂ の電位を初期化する点が、主に相違する。図 1 8 に示す [期間 - T P (3)]

$_1]$ 乃至[期間 - $TP(3)_{+3}$]の各期間は、実施例1において参照した図7に示す[期間 - $TP(2)_{-1}$]乃至[期間 - $TP(2)_{+3}$]の各期間に対応する。

【0238】

実施例5の有機EL表示装置においても、各水平走査期間において、信号出力回路102からデータ線DTLに、第1ノード初期化電圧 V_{ofs} を印加し、次いで、第1ノード初期化電圧 V_{ofs} に替えて映像信号 V_{sig} を印加する。詳細は、実施例1において説明したと同様である。各水平走査期間における初期化期間及び映像信号期間と、図18に示す[期間 - $TP(3)_{-1}$]乃至[期間 - $TP(3)_{+3}$]の各期間との関係は、実施例1において図7に示す[期間 - $TP(2)_{-1}$]乃至[期間 - $TP(2)_{+3}$]について説明したと同様であるので、説明を省略する。

10

【0239】

[期間 - $TP(3)_{-1}$] (図18、図19の(A)参照)

この[期間 - $TP(3)_{-1}$]は、例えば、前の表示フレームにおける動作であり、前回の各種の処理完了後に第(n, m)番目の有機EL表示素子10が発光状態にある期間である。第1トランジスタ TR_1 がオフ状態である点が相違する他、この期間の動作は実質的に、実施例1において説明した[期間 - $TP(2)_{-1}$]と同様である。

【0240】

[期間 - $TP(3)_0$] (図18、図19の(B)参照)

この[期間 - $TP(3)_0$]は、例えば、前の表示フレームから現表示フレームに移行する際の動作である。即ち、この[期間 - $TP(3)_0$]は、第(m - P)番目の水平走査期間 H_{m-P} の始期の直前の期間である。この[期間 - $TP(3)_0$]において、第(n, m)番目の有機EL表示素子10は非発光状態となる。[期間 - $TP(3)_0$]の始期において、第1トランジスタ制御線AZ1からの信号により第1トランジスタ TR_1 をオン状態とする。第2ノード ND_2 には、オン状態の第1トランジスタ TR_1 を介して第2ノード初期化電圧 V_{ss} が印加される。

20

【0241】

第2ノード ND_2 には、駆動トランジスタ TR_D を介して駆動電圧 V_{cc} も印加されている。このため、第2ノード ND_2 の電位は、電圧 V_{ss} 及び電圧 V_{cc} 、並びに、第1トランジスタ TR_1 のオン抵抗の値及び駆動トランジスタ TR_D のオン抵抗の値により定まる。ここで、第1トランジスタ TR_1 のオン抵抗が充分低いとすれば、第2ノード ND_2 の電位は、略 V_{ss} まで低下し、発光部ELPのアノード電極とカソード電極との間に逆方向電圧が印加され、発光部ELPは非発光状態となる。また、第2ノード ND_2 の電位低下に倣うように、浮遊状態の第1ノード ND_1 (駆動トランジスタ TR_D のゲート電極)の電位も低下する。以下、便宜のため、第1トランジスタ TR_1 がオン状態であるときは、第2ノード ND_2 の電位は V_{ss} であるとして説明する。また、図18においても、第1トランジスタ TR_1 がオン状態であるときは、第2ノード ND_2 の電位は V_{ss} であるとして表した。後述する他の実施例において参照する図21、図23及び図25においても同様である。

30

【0242】

[期間 - $TP(3)_1$] (図18、図19の(C)参照)

そして、現表示フレームにおける第(m - P)番目の水平走査期間 H_{m-P} が開始する。この[期間 - $TP(3)_1$]において、工程(a)、即ち、上述した前処理を行う。この[期間 - $TP(3)_1$]の始期において、走査線SCLからの信号により書込みトランジスタ TR_w をオン状態とし、オン状態の書込みトランジスタ TR_w を介してデータ線DTLから第1ノード ND_1 に第1ノード初期化電圧 V_{ofs} を印加して第1ノード ND_1 の電位を初期化する。また、第1トランジスタ制御線AZ1からの信号によりオン状態とされた第1トランジスタ TR_1 を介して第2ノード ND_2 に第2ノード初期化電圧 V_{ss} を印加して第2ノード ND_2 の電位を初期化する。以て、第1ノード ND_1 と第2ノード ND_2 との間の電位差が駆動トランジスタ TR_D の閾値電圧 V_{th} を超え、且つ、第2ノード ND_2 と発光部ELPに備えられたカソード電極との間の電位差が発光部ELPの閾値電圧 V_{th-EL} を超えないように、第1ノード ND_1 の電位及び第2ノード ND_2 の電位を初期化する前処理を

40

50

行う。

【0243】

[期間 - TP(3)₂] (図18、図19の(D)及び(E)参照)

この[期間 - TP(3)₂]の始期において、第1トランジスタ制御線AZ1からの信号により第1トランジスタTR₁をオン状態からオフ状態とする(上述した工程(b))。尚、第1トランジスタTR₁のオフ状態を、後述する[期間 - TP(3)₇]の終期まで維持する。

【0244】

そして、この[期間 - TP(3)₂]において、工程(c)、即ち、上述した閾値電圧キャンセル処理を行う。走査回路101の動作に基づいて書込みトランジスタTR_wを初期化期間においてオン状態とし、オン状態とされた書込みトランジスタTR_wを介してデータ線DTLから第1ノードND₁に第1ノード初期化電圧V_{ofs}を印加した状態で駆動電圧V_{cc}を電源部100から駆動トランジスタTR_Dの一方のソース/ドレイン領域に印加する。実施例5にあっては、[期間 - TP(3)₂]において書込みトランジスタTR_wのオン状態を維持する。この期間の動作は、実質的に、実施例1において説明した[期間 - TP(2)₂]と同様である。浮遊状態の第2ノードND₂の電位が(V_{ofs} - V_{th} = -3ボルト)に近づき、最終的に(V_{ofs} - V_{th})となる。以て、第1ノード初期化電圧V_{ofs}から駆動トランジスタTR_Dの閾値電圧V_{th}を減じた電位に達するまで第2ノードND₂の電位を変化させる。駆動トランジスタTR_Dはオフ状態である。

【0245】

次いで、[期間 - TP(3)₃]乃至[期間 - TP(3)₅]において、工程(d)を行う。この期間の動作は、実質的に、実施例1において[期間 - TP(2)₃]乃至[期間 - TP(2)₅]について説明した動作と同様であるので、説明を省略する。図19の(F)、図20の(A)及び(B)は、それぞれ、図8の(F)、図9の(A)及び(B)に対応する。

【0246】

上述した[期間 - TP(3)₃]乃至[期間 - TP(3)₅]においても、第(n, m)番目の有機EL表示素子10は非発光状態を維持する。これらの期間の間、発光部ELPには|(V_{ofs} - V_{th}) - V_{cat}|といった値の逆方向電圧が印加された状態にある。即ち、実施例1と同様に、3ボルトの逆方向電圧が継続して発光部ELPに印加される。

【0247】

[期間 - TP(3)₆] (図18、図20の(C)参照)

この期間内に、工程(e)、即ち、上述した書込み処理を行う。この期間の動作は、実質的に、実施例1において[期間 - TP(2)₆]について説明した動作と同様であるので、説明を省略する。

【0248】

[期間 - TP(3)₇] (図18、図20の(D)参照)

この期間内に、工程(f)を行う。この期間の動作は、実質的に、実施例1において[期間 - TP(2)₇]について説明した動作と同様であるので、説明を省略する。

【0249】

実施例5の駆動方法においても、実施例1の駆動方法と同様に、非発光期間において絶対値が大きい逆方向電圧が発光部ELPに印加される期間が占める割合を小さくすることができ、また、非発光期間の大部分において発光部ELPに印加される逆方向電圧の絶対値を小さくすることができる。これにより、発光部ELPの劣化を軽減することができる。

【実施例6】

【0250】

実施例6も、本発明の第2の態様に係る有機EL表示装置の駆動方法に関する。実施例6は、実施例5の変形である。実施例5に対する実施例6の関係は、実施例1に対する実施例2の関係と対応する。

【 0 2 5 1 】

実施例 6 に係る有機 E L 表示装置の概念図は図 1 6 と同様であり、駆動回路 1 1 を含む有機 E L 表示素子 1 0 の等価回路図は図 1 7 と同様である。実施例 6 の表示装置を構成する各構成要素は、実施例 5 において説明したと同様であるので、説明を省略する。後述する実施例 7 及び実施例 8 においても同様である。

【 0 2 5 2 】

実施例 6 に係る発光部 E L P の駆動のタイミングチャートを模式的に図 2 1 に示し、各トランジスタのオン / オフ状態等を模式的に図 2 2 の (A) 乃至 (E) に示す。

【 0 2 5 3 】

実施例 6 の駆動方法にあつては、実施例 5 において説明した工程 (d) と工程 (e) との間に、

(g) 初期化期間に、走査回路 1 0 1 の動作に基づいてオン状態とされた書込みトランジスタ $T R_W$ を介してデータ線 D T L から第 1 ノード $N D_1$ に第 1 ノード初期化電圧を印加して第 1 ノード $N D_1$ の電位を初期化し、第 1 トランジスタ制御線 A Z 1 からの信号によりオン状態とされた第 1 トランジスタ $T R_1$ を介して第 2 ノード $N D_2$ に第 2 ノード初期化電圧 V_{SS} を印加して第 2 ノード $N D_2$ の電位を初期化し、以て、第 1 ノード $N D_1$ と第 2 ノード $N D_2$ との間の電位差が駆動トランジスタ $T R_D$ の閾値電圧 V_{th} を超え、且つ、第 2 ノード $N D_2$ と発光部 E L P に備えられたカソード電極との間の電位差が発光部 E L P の閾値電圧 V_{th-EL} を超えないように、第 1 ノード $N D_1$ の電位及び第 2 ノード $N D_2$ の電位を初期化する第 2 の前処理を行い、次いで、

(h) 第 1 トランジスタ制御線 A Z 1 からの信号により第 1 トランジスタ $T R_1$ をオン状態からオフ状態とし、

(i) 走査回路 1 0 1 の動作に基づいて書込みトランジスタ $T R_W$ を初期化期間においてオン状態とし、オン状態とされた書込みトランジスタ $T R_W$ を介してデータ線 D T L から第 1 ノード $N D_1$ に第 1 ノード初期化電圧 V_{ofs} を印加した状態で駆動電圧 V_{CC} を電源部 1 0 0 から駆動トランジスタ $T R_D$ の一方のソース / ドレイン領域に印加し、以て、水平走査期間 H_m の終期より前に位置する初期化期間において第 1 ノード初期化電圧 V_{ofs} から駆動トランジスタ $T R_D$ の閾値電圧 V_{th} を減じた電位に達するまで第 2 ノード $N D_2$ の電位を変化させて駆動トランジスタ $T R_D$ をオフ状態とする第 2 の閾値電圧キャンセル処理を行う、

といった工程を備えている点が主に相違する他は、実施例 5 の駆動方法と同様の構成である。

【 0 2 5 4 】

実施例 2 の有機 E L 表示装置の駆動方法に対して、実施例 6 の有機 E L 表示装置の駆動方法は、電源部 1 0 0 は一定の電圧 V_{CC} を印加し、工程 (g) において、第 1 トランジスタ $T R_1$ を用いて第 2 ノード $N D_2$ の電位を初期化する点が、主に相違する。図 2 1 に示す [期間 - T P (3) $_{-1}$] 乃至 [期間 - T P (3) $_{+3}$] の各期間は、実施例 2 において参照した図 1 0 に示す [期間 - T P (2) $_{-1}$] 乃至 [期間 - T P (2) $_{+3}$] の各期間に対応する。各水平走査期間における初期化期間及び映像信号期間と、図 2 1 に示す [期間 - T P (3) $_{-1}$] 乃至 [期間 - T P (3) $_{+3}$] の各期間との関係は、実施例 2 において図 1 0 に示す [期間 - T P (2) $_{-1}$] 乃至 [期間 - T P (2) $_{+3}$] について説明したと同様であるので、説明を省略する。

【 0 2 5 5 】

[期間 - T P (3) $_{-1}$] (図 2 1 参照)

この期間の動作は、実施例 5 において図 1 8 及び図 1 9 の (A) を参照して説明した [期間 - T P (3) $_{-1}$] の動作と同様であるので、説明を省略する。

【 0 2 5 6 】

[期間 - T P (3) $_0$] (図 2 1 参照)

この期間の動作は、実施例 5 において図 1 8 及び図 1 9 の (B) を参照して説明した [期間 - T P (3) $_0$] の動作と同様であるので、説明を省略する。

【 0 2 5 7 】

[期間 - $TP(3)_1$] (図 2 1 参照)

、現表示フレームにおける第 $(m - P)$ 番目の水平走査期間 H_{m-P} が開始する。この [期間 - $TP(3)_1$] において、工程 (a)、即ち、上述した前処理を行う。この期間の動作は、実施例 5 において図 1 8 及び図 1 9 の (C) を参照して説明した [期間 - $TP(3)_1$] の動作と同様であるので、説明を省略する。

【 0 2 5 8 】

[期間 - $TP(3)_2$] (図 2 1 参照)

この [期間 - $TP(3)_2$] の始期において、第 1 トランジスタ制御線 AZ_1 からの信号により第 1 トランジスタ TR_1 をオン状態からオフ状態とする (上述した工程 (b))。尚、第 1 トランジスタ TR_1 のオフ状態を、後述する [期間 - $TP(3)_{3A}$] の終期まで維持する。そして、この [期間 - $TP(3)_2$] において、工程 (c)、即ち、上述した閾値電圧キャンセル処理を行う。この期間の動作は、実施例 5 において図 1 8 及び図 1 9 の (D) 及び (E) を参照して説明した [期間 - $TP(3)_2$] の動作と同様であるので、説明を省略する。

【 0 2 5 9 】

[期間 - $TP(3)_{3A}$] (図 2 1、図 2 2 (A) 参照)

この期間の動作は、実施例 1 において図 7 及び図 8 の (F) を参照して説明した [期間 - $TP(2)_3$] の動作と実質的に同様である。この [期間 - $TP(3)_{3A}$] において、駆動トランジスタ TR_D のオフ状態を維持する (上述した工程 (d))。

【 0 2 6 0 】

[期間 - $TP(3)_{3B}$] (図 2 1、図 2 2 (B) 参照)

この [期間 - $TP(3)_{3B}$] は、第 m 番目の水平走査期間 H_m の始期の直前の期間である。この [期間 - $TP(3)_{3B}$] の始期において、第 1 トランジスタ制御線 AZ_1 からの信号により第 1 トランジスタ TR_1 をオン状態とする。その結果、第 2 ノード ND_2 の電位は V_{SS} まで低下する。

【 0 2 6 1 】

[期間 - $TP(3)_{4A}$] (図 2 1、図 2 2 の (C) 参照)

そして、現表示フレームにおける第 m 番目の水平走査期間 H_m が開始する。この [期間 - $TP(3)_{4A}$] において、工程 (g)、即ち、上述した第 2 の前処理を行う。 [期間 - $TP(3)_{4A}$] の始期において、走査線 SC_L からの信号により書込みトランジスタ TR_W をオン状態とし、オン状態の書込みトランジスタ TR_W を介してデータ線 DT_L から第 1 ノード ND_1 に第 1 ノード初期化電圧 V_{Ofs} を印加して第 1 ノード ND_1 の電位を初期化する。また、第 1 トランジスタ TR_1 のオン状態を維持し第 2 ノード ND_2 の電位を V_{SS} に維持する。

【 0 2 6 2 】

その結果、第 1 ノード ND_1 の電位は、 V_{Ofs} (0 ボルト) となる。第 2 ノード ND_2 の電位は V_{SS} (- 1 0 ボルト) を保持する。

【 0 2 6 3 】

そして、 [期間 - $TP(3)_{4A}$] の終期において、上述した工程 (h) を行う。具体的には、第 1 トランジスタ制御線 AZ_1 からの信号により第 1 トランジスタ TR_1 をオン状態からオフ状態とする。そして、 [期間 - $TP(3)_7$] の終期まで第 1 トランジスタ TR_1 のオフ状態を維持する。

【 0 2 6 4 】

[期間 - $TP(3)_{4B}$] (図 2 1、図 2 2 の (D) 及び (E) 参照)

この [期間 - $TP(3)_{4B}$] において、工程 (i)、即ち、上述した第 2 の閾値電圧キャンセル処理を行う。この期間の動作は、実施例 2 において図 1 0 及び図 1 1 の (D) 及び (E) を参照して説明した [期間 - $TP(2)_{4B}$] の動作と実質的に同様であるので、説明を省略する。

【 0 2 6 5 】

〔期間 - $TP(3)_5$ 〕(図21参照)

この〔期間 - $TP(3)_5$ 〕において、工程(e)を行う。この期間の動作は、実施例1において図7及び図9の(B)を参照して説明した〔期間 - $TP(2)_5$ 〕の動作と実質的に同様であるので、説明を省略する。尚、〔期間 - $TP(3)_6$ 〕以降の各期間の動作は、実施例5において説明したと同様であるので、説明を省略する。

【0266】

実施例6の駆動方法にあつては、実施例2と同様に、書込み処理を行う直前に第2の閾値電圧キャンセル処理を行う。これにより、例え〔期間 - $TP(3)_{3A}$ 〕の間において第2ノード ND_2 の電位が変動したとしても、書込み処理の直前に第2ノード ND_2 の電位は($V_{ofs} - V_{th} = -3$ ボルト)に再度設定される。従つて、〔期間 - $TP(3)_{3A}$ 〕の間において第2ノード ND_2 の電位が変動しても、表示すべき画像の輝度に影響を与えることがないといった利点を有する。

10

【実施例7】

【0267】

実施例7も、本発明の第2の態様に係る有機EL表示装置の駆動方法に関する。実施例7も、実施例5の変形である。実施例5に対する実施例7の関係は、実施例1に対する実施例3の関係と対応する。

【0268】

実施例7の駆動方法においても、実施例5において説明した工程(a)乃至(f)を行う。但し、実施例7の駆動方法にあつては、初期化期間において、信号出力回路102は、第1ノード初期化電圧として第1初期化電圧をデータ線DTLに印加し、次いで、第1初期化電圧に替えて、第1初期化電圧より低い第2初期化電圧を第1ノード初期化電圧としてデータ線DTLに印加する点が相違する。

20

【0269】

実施例7に係る発光部ELPの駆動のタイミングチャートを模式的に図23に示し、各トランジスタのオン/オフ状態等を模式的に図24の(A)乃至(F)に示す。

【0270】

図23に示す〔期間 - $TP(3)_{-1}$ 〕乃至〔期間 - $TP(3)_{+3}$ 〕の各期間は、実施例3において参照した図12に示す〔期間 - $TP(2)_{-1}$ 〕乃至〔期間 - $TP(2)_{+3}$ 〕の各期間に対応する。各水平走査期間における初期化期間及び映像信号期間と、図23に示す〔期間 - $TP(3)_{-1}$ 〕乃至〔期間 - $TP(3)_{+3}$ 〕の各期間との関係は、実施例3において図12に示す〔期間 - $TP(2)_{-1}$ 〕乃至〔期間 - $TP(2)_{+3}$ 〕について説明したと同様であるので、説明を省略する。

30

【0271】

実施例7の駆動方法にあつては、図23における〔期間 - $TP(3)_0$ 〕及び〔期間 - $TP(3)_1$ 〕における動作は、実施例5において図18を参照して説明した〔期間 - $TP(3)_0$ 〕及び〔期間 - $TP(3)_1$ 〕の動作と同様であるので、説明を省略する。また、図23における〔期間 - $TP(3)_{2A}$ 〕乃至〔期間 - $TP(3)_7$ 〕における動作は、実施例3において図12を参照して説明した〔期間 - $TP(2)_{2A}$ 〕乃至〔期間 - $TP(2)_7$ 〕における動作と実質的に同様であるので、説明を省略する。

40

【0272】

実施例7の駆動方法における特有の効果は、実施例3の駆動方法における特有の効果と同様である。実施例5に対し、〔期間 - $TP(3)_3$ 〕の間における駆動トランジスタ TR_D のオフ抵抗の値を高くすることができる。これにより、駆動トランジスタ TR_D のリーク等により生じうる〔期間 - $TP(3)_3$ 〕における第2ノード ND_2 及び第1ノード ND_1 の電位変動をより低減することができるといった利点を有する。

【実施例8】

【0273】

実施例8も、本発明の第2の態様に係る有機EL表示装置の駆動方法に関する。実施例8も、実施例5の変形である。実施例5に対する実施例8の関係は、実施例1に対する実

50

施例 4 の関係と対応する。

【 0 2 7 4 】

実施例 8 の駆動方法においても、実施例 5 において説明した工程 (a) 乃至 (f) を行う。但し、実施例 8 の駆動方法にあつては、前期工程 (a) を水平走査期間 H_{m-p} よりも先行する水平走査期間における初期化期間に行う点が相違する。

【 0 2 7 5 】

実施例 8 に係る発光部 E L P の駆動のタイミングチャートを模式的に図 2 5 に示し、各トランジスタのオン / オフ状態等を模式的に図 2 6 の (A) 乃至 (E) に示す。

【 0 2 7 6 】

図 2 5 に示す [期間 - T P (3) ₋₁] 乃至 [期間 - T P (3) ₊₃] の各期間は、実施例 4 において参照した図 1 4 に示す [期間 - T P (2) ₋₁] 乃至 [期間 - T P (2) ₊₃] の各期間に対応する。各水平走査期間における初期化期間及び映像信号期間と、図 2 5 に示す [期間 - T P (3) ₋₁] 乃至 [期間 - T P (3) ₊₃] の各期間との関係は、実施例 4 において図 1 4 に示す [期間 - T P (2) ₋₁] 乃至 [期間 - T P (2) ₊₃] について説明したと同様であるので、説明を省略する。

【 0 2 7 7 】

実施例 8 の駆動方法にあつては、図 2 5 における [期間 - T P (3) ₀] 及び [期間 - T P (3) ₁] における動作は、実施例 5 において図 1 8 を参照して説明した [期間 - T P (3) ₀] 及び [期間 - T P (3) ₁] の動作と同様であるので、説明を省略する。また、図 2 5 における [期間 - T P (3) _{2A}] 乃至 [期間 - T P (3) ₇] における動作は、実施例 3 において図 1 2 を参照して説明した [期間 - T P (2) _{2A}] 乃至 [期間 - T P (2) ₇] における動作と実質的に同様であるので、説明を省略する。

【 実施例 9 】

【 0 2 7 8 】

実施例 9 も、本発明の第 2 の態様に係る有機 E L 表示装置の駆動方法に関する。実施例 9 は、実施例 5 乃至実施例 8 の変形である。実施例 9 にあつては、駆動回路 1 1 は 4 トランジスタ / 1 容量部から構成されている (4 T r / 1 C 駆動回路)。実施例 9 に係る有機 E L 表示装置の概念図を図 2 7 に示し、駆動回路 1 1 を含む有機 E L 表示素子 1 0 の等価回路図を図 2 8 に示す。

【 0 2 7 9 】

先ず、駆動回路の詳細について説明する。

【 0 2 8 0 】

4 T r / 1 C 駆動回路も、上述した 3 T r / 1 C 駆動回路と同様に、書込みトランジスタ T R_w、駆動トランジスタ T R_D 及び第 1 トランジスタ T R₁ の 3 つのトランジスタ、1 つの容量部 C₁ を備えている。そして、4 T r / 1 C 駆動回路においては、更に、第 2 トランジスタ T R₂ を備えている。

【 0 2 8 1 】

[駆動トランジスタ T R_D]

駆動トランジスタ T R_D の構成は、実施例 5 において説明した駆動トランジスタ T R_D の構成と同じであるので、詳細な説明は省略する。実施例 5 において説明したと同様に、電源部 1 0 0 は一定の電圧 V_{CC} を駆動トランジスタ T R_D の一方のソース / ドレイン領域に印加する。

【 0 2 8 2 】

[書込みトランジスタ T R_w]

書込みトランジスタ T R_w の構成は、実施例 1 において説明した書込みトランジスタ T R_w の構成と同じであるので、詳細な説明は省略する。

【 0 2 8 3 】

[第 1 トランジスタ T R₁]

第 1 トランジスタ T R₁ の構成は、実施例 5 において説明した第 1 トランジスタ T R₁ の構成と同じであるので、詳細な説明は省略する。

【 0 2 8 4 】

実施例 9 の駆動回路 1 1 は、更に、第 2 トランジスタ $T R_2$ を備えており、

電源部 1 0 0 と駆動トランジスタ $T R_D$ の一方のソース / ドレイン領域とは、第 2 トランジスタ $T R_2$ を介して接続されている。そして、第 1 トランジスタ $T R_1$ がオン状態であるとき、第 2 トランジスタ $T R_2$ をオフ状態とする点が、実施例 5 乃至実施例 8 と相違する。

【 0 2 8 5 】

具体的には、第 2 トランジスタ $T R_2$ においては、

(D - 1) 一方のソース / ドレイン領域は、電源部 1 0 0 に接続されており、

(D - 2) 他方のソース / ドレイン領域には、駆動トランジスタ $T R_D$ の一方のソース / ドレイン領域に接続されており、

(D - 3) ゲート電極は、第 2 トランジスタ制御線 $C L$ に接続されている。第 2 トランジスタ制御線 $C L$ の一端は、第 2 トランジスタ制御回路 1 0 4 に接続されている。

【 0 2 8 6 】

実施例 5 において、オン状態の第 1 トランジスタ $T R_1$ を介して第 2 ノード初期化電圧 V_{SS} が第 2 ノード $N D_2$ に印加されるとき、第 2 ノード $N D_2$ には、駆動トランジスタ $T R_D$ を介して駆動電圧 V_{CC} も印加されることを説明した。この場合、駆動トランジスタ $T R_D$ と第 1 トランジスタ $T R_1$ を介して貫通電流が流れるといった問題がある。

【 0 2 8 7 】

そこで、実施例 9 にあっては、実施例 5 乃至実施例 8 において説明した動作において、第 1 トランジスタ $T R_1$ をオン状態とすると、第 2 トランジスタ制御回路 1 0 4 からの信号に基づき、第 2 トランジスタ $T R_2$ をオフ状態とする。

【 0 2 8 8 】

一例として、実施例 5 において参照した図 1 8 に示す [期間 - $T P (3) _1$] 乃至 [期間 - $T P (3) _2$] の各期間に対応した動作を実施例 9 において行ったときの、各トランジスタのオン / オフ状態等を模式的に図 2 9 の (A) 乃至 (D) に示す。

【 0 2 8 9 】

図 2 9 の (A) に示すように、[期間 - $T P (3) _1$] においては、第 2 トランジスタ制御回路 1 0 4 からの信号に基づき、第 2 トランジスタ $T R_2$ をオン状態とする。

【 0 2 9 0 】

そして、図 2 9 の (B) 及び (C) に示すように、[期間 - $T P (3) _0$] 及び [期間 - $T P (3) _1$] においては、第 2 トランジスタ制御回路 1 0 4 からの信号に基づき、第 2 トランジスタ $T R_2$ をオフ状態とする。従って、これらの期間において、駆動トランジスタ $T R_D$ と第 1 トランジスタ $T R_1$ を介して貫通電流が流れるといったことはない。

【 0 2 9 1 】

次いで、図 2 9 の (D) に示すように、[期間 - $T P (3) _2$] においては、第 2 トランジスタ制御回路 1 0 4 からの信号に基づき、第 2 トランジスタ $T R_2$ をオフ状態とする。そして、[期間 - $T P (3) _2$] の終期以降も第 2 トランジスタ $T R_2$ のオフ状態を維持すればよい。

【 0 2 9 2 】

以上、実施例 5 における動作と対比して実施例 9 の動作を説明したが、これに限るものではない。実施例 6 乃至実施例 8 における動作と対比した場合においても、第 1 トランジスタ $T R_1$ がオン状態であるとき、第 2 トランジスタ $T R_2$ をオフ状態とすることにより、貫通電流が流れることを防ぐことができる。

【 実施例 1 0 】

【 0 2 9 3 】

実施例 1 0 も、本発明の第 2 の態様に係る有機 E L 表示装置の駆動方法に関する。実施例 1 0 は、実施例 9 の変形である。実施例 1 0 においても、駆動回路 1 1 は 4 トランジスタ / 1 容量部から構成されている (4 $T r$ / 1 C 駆動回路)。実施例 1 0 に係る有機 E L 表示装置を構成する駆動回路 1 1 を含む有機 E L 表示素子 1 0 の等価回路図を図 3 0 に示

す。尚、実施例 10 に係る有機 EL 表示装置の模式図は図 16 に示したと同様であるので、説明を省略する。

【0294】

先ず、駆動回路の詳細について説明する。実施例 10 にあっては、第 2 トランジスタ $T R_2$ は、第 1 トランジスタ $T R_1$ とは異なる導電型のトランジスタから構成されており、第 2 トランジスタ $T R_2$ のゲート電極は、第 1 トランジスタ制御線 $A Z 1$ に接続されている。

【0295】

具体的には、実施例 10 にあっては、第 1 トランジスタ $T R_1$ は実施例 9 と同様に n チャンネル型トランジスタから構成されており、第 2 トランジスタ $T R_2$ は p チャンネル型トランジスタから構成されている。

10

【0296】

上述した構成によれば、第 1 トランジスタ制御線 $A Z 1$ がハイレベルであるとき、第 1 トランジスタ $T R_1$ はオン状態であり、第 2 トランジスタ $T R_2$ はオフ状態である。また、第 1 トランジスタ制御線 $A Z 1$ がローレベルであるとき、第 1 トランジスタ $T R_1$ はオフ状態であり、第 2 トランジスタ $T R_2$ はオン状態である。

【0297】

実施例 5 において参照した図 18 に示す [期間 - $T P (3) _{1}$] 乃至 [期間 - $T P (3) _{2}$] の各期間に対応した動作を実施例 10 において行ったときの、各トランジスタのオン/オフ状態等を模式的に図 31 の (A) 乃至 (D) に示す。

20

【0298】

図 31 の (A) に示すように、[期間 - $T P (3) _{1}$] においては、第 1 トランジスタ制御回路 103 からの信号に基づき、第 1 トランジスタ $T R_1$ はオフ状態である。このとき、第 2 トランジスタ $T R_2$ はオン状態である。

【0299】

そして、図 31 の (B) 及び (C) に示すように、[期間 - $T P (3) _{0}$] 及び [期間 - $T P (3) _{1}$] においては、第 1 トランジスタ制御回路 103 からの信号に基づき、第 1 トランジスタ $T R_1$ をオン状態とする。このとき、第 2 トランジスタ $T R_2$ はオフ状態である。従って、これらの期間において、駆動トランジスタ $T R_D$ と第 1 トランジスタ $T R_1$ を介して貫通電流が流れるといったことはない。

30

【0300】

次いで、図 31 の (D) に示すように、[期間 - $T P (3) _{2}$] においては、第 1 トランジスタ制御回路 103 からの信号に基づき、第 1 トランジスタ $T R_1$ をオフ状態とする。第 2 トランジスタ $T R_2$ はオン状態である。そして、[期間 - $T P (3) _{2}$] の終期以降も第 1 トランジスタ $T R_1$ のオフ状態を維持すれば、第 2 トランジスタ $T R_2$ はオン状態を維持する。

【0301】

従って、実施例 9 において説明したと同様に、第 1 トランジスタ $T R_1$ がオン状態であるとき、第 2 トランジスタ $T R_2$ をオフ状態とすることにより、貫通電流が流れることを防ぐことができる。これに加え、実施例 10 においては、実施例 9 において説明した第 2 トランジスタ制御回路 104 や第 2 トランジスタ制御線 $C L$ を必要としないといった利点を有する。

40

【0302】

以上、本発明を好ましい実施例に基づき説明したが、本発明はこれらの実施例に限定されるものではない。実施例において説明した有機 EL 表示装置、有機 EL 表示素子、駆動回路を構成する各種の構成要素の構成、構造、発光部の駆動方法における工程は例示であり、適宜、変更することができる。

【図面の簡単な説明】

【0303】

50

【図 1】図 1 は、実施例 1 に係る有機エレクトロルミネッセンス表示装置の概念図である。

【図 2】図 2 は、駆動回路を含む有機エレクトロルミネッセンス表示素子の等価回路図である。

【図 3】図 3 は、有機エレクトロルミネッセンス表示装置の模式的な一部断面図である。

【図 4】図 4 は、参考例に係る有機エレクトロルミネッセンス発光部の駆動のタイミングチャートの模式図である。

【図 5】図 5 の (A) 乃至 (F) は、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

【図 6】図 6 の (A) 及び (B) は、図 5 の (F) に引き続き、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

10

【図 7】図 7 は、実施例 1 に係る有機エレクトロルミネッセンス発光部の駆動のタイミングチャートの模式図である。

【図 8】図 8 の (A) 乃至 (F) は、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

【図 9】図 9 の (A) 乃至 (F) は、図 8 の (F) に引き続き、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

【図 10】図 10 は、実施例 2 に係る有機エレクトロルミネッセンス発光部の駆動のタイミングチャートの模式図である。

20

【図 11】図 11 の (A) 乃至 (E) は、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

【図 12】図 12 は、実施例 3 に係る有機エレクトロルミネッセンス発光部の駆動のタイミングチャートの模式図である。

【図 13】図 13 の (A) 乃至 (F) は、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

【図 14】図 14 は、実施例 4 に係る有機エレクトロルミネッセンス発光部の駆動のタイミングチャートの模式図である。

【図 15】図 15 の (A) 乃至 (E) は、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

30

【図 16】図 16 は、実施例 5 に係る有機エレクトロルミネッセンス表示装置の概念図である。

【図 17】図 17 は、駆動回路を含む有機エレクトロルミネッセンス表示素子の等価回路図である。

【図 18】図 18 は、実施例 5 に係る有機エレクトロルミネッセンス発光部の駆動のタイミングチャートの模式図である。

【図 19】図 19 の (A) 乃至 (F) は、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

【図 20】図 20 の (A) 乃至 (F) は、図 19 の (F) に引き続き、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

40

【図 21】図 21 は、実施例 6 に係る有機エレクトロルミネッセンス発光部の駆動のタイミングチャートの模式図である。

【図 22】図 22 の (A) 乃至 (E) は、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

【図 23】図 23 は、実施例 7 に係る有機エレクトロルミネッセンス発光部の駆動のタイミングチャートの模式図である。

【図 24】図 24 の (A) 乃至 (F) は、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

50

【図 25】図 25 は、実施例 8 に係る有機エレクトロルミネッセンス発光部の駆動のタイミングチャートの模式図である。

【図 26】図 26 の (A) 乃至 (E) は、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

【図 27】図 27 は、実施例 9 に係る有機エレクトロルミネッセンス表示装置の概念図である。

【図 28】図 28 は、駆動回路を含む有機エレクトロルミネッセンス表示素子の等価回路図である。

【図 29】図 29 の (A) 乃至 (D) は、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

10

【図 30】図 30 は、駆動回路を含む有機エレクトロルミネッセンス表示素子の等価回路図である。

【図 31】図 31 の (A) 乃至 (D) は、有機エレクトロルミネッセンス表示素子の駆動回路を構成する各トランジスタのオン / オフ状態等を模式的に示す図である。

【符号の説明】

【0304】

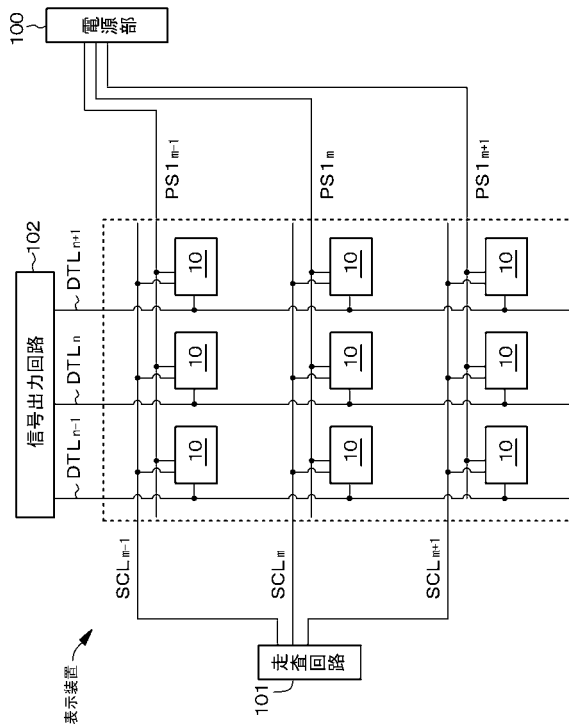
$T R_W$ ・・・書込みトランジスタ、 $T R_D$ ・・・駆動トランジスタ、 $T R_1$ ・・・第 1 トランジスタ、 $T R_2$ ・・・第 2 トランジスタ、 C_1 ・・・容量部、 $E L P$ ・・・有機エレクトロルミネッセンス発光部、 C_{EL} ・・・発光部 $E L P$ の容量、 $N D_1$ ・・・第 1 ノード、 $N D_2$ ・・・第 2 ノード、 $S C L$ ・・・走査線、 $D T L$ ・・・データ線、 $A Z 1$ ・・・第 1 トランジスタ制御線、 $A Z 2$ ・・・第 2 トランジスタ制御線、 $C L$ ・・・制御線、 $P S 1$ ・・・給電線、 $P S 2$ ・・・給電線、 10 ・・・有機エレクトロルミネッセンス表示素子、 11 ・・・駆動回路、 20 ・・・支持体、 21 ・・・基板、 31 ・・・ゲート電極、 32 ・・・ゲート絶縁層、 33 ・・・半導体層、 34 ・・・チャネル形成領域、 $35, 35$ ・・・ソース / ドレイン領域、 36 ・・・他方の電極、 37 ・・・一方の電極、 38 ・・・配線、 39 ・・・配線、 40 ・・・層間絶縁層、 51 ・・・アノード電極、 52 ・・・正孔輸送層、発光層及び電子輸送層、 53 ・・・カソード電極、 54 ・・・第 2 層間絶縁層、 $55, 56$ ・・・コンタクトホール、 100 ・・・電源部、 101 ・・・走査回路、 102 ・・・信号出力回路、 103 ・・・第 1 トランジスタ制御回路、 104 ・・・第 2 トランジスタ制御回路

20

30

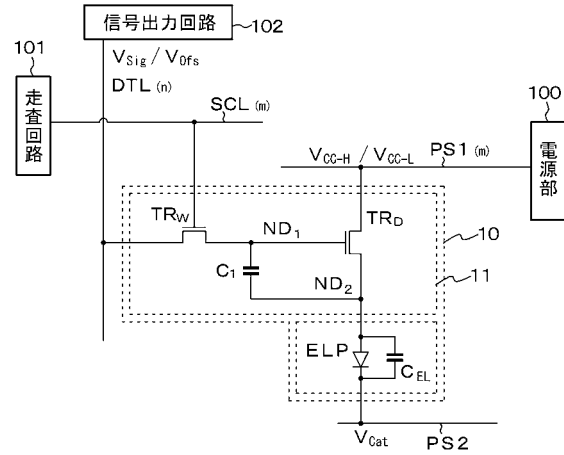
【図 1】

【図 1】 [実施例 1]



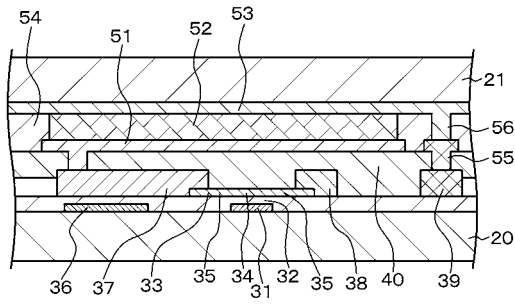
【図 2】

【図 2】 [実施例 1]



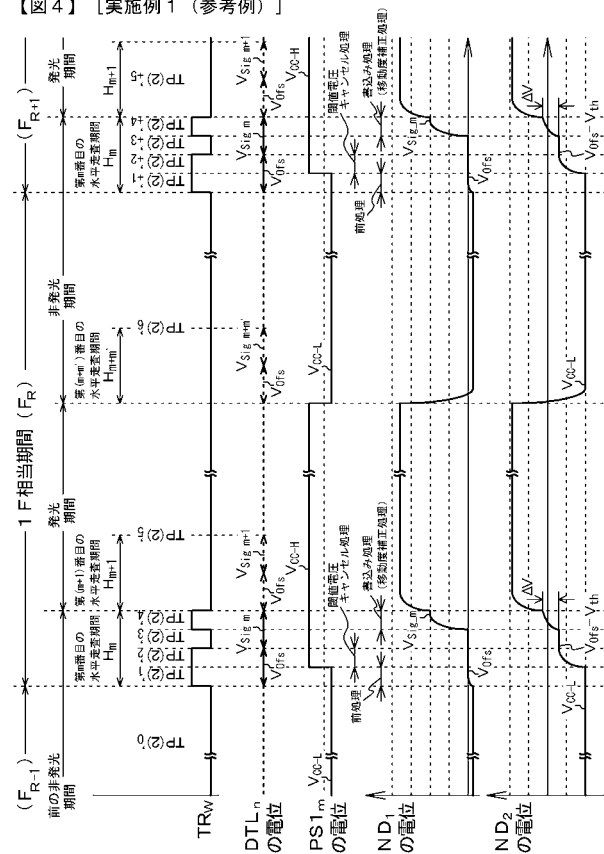
【図 3】

【図 3】 [実施例 1 ~ 実施例 10]



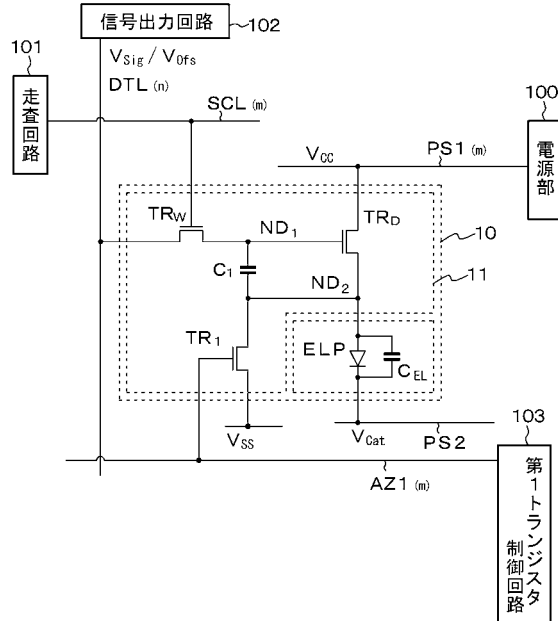
【図 4】

【図 4】 [実施例 1 (参考例)]



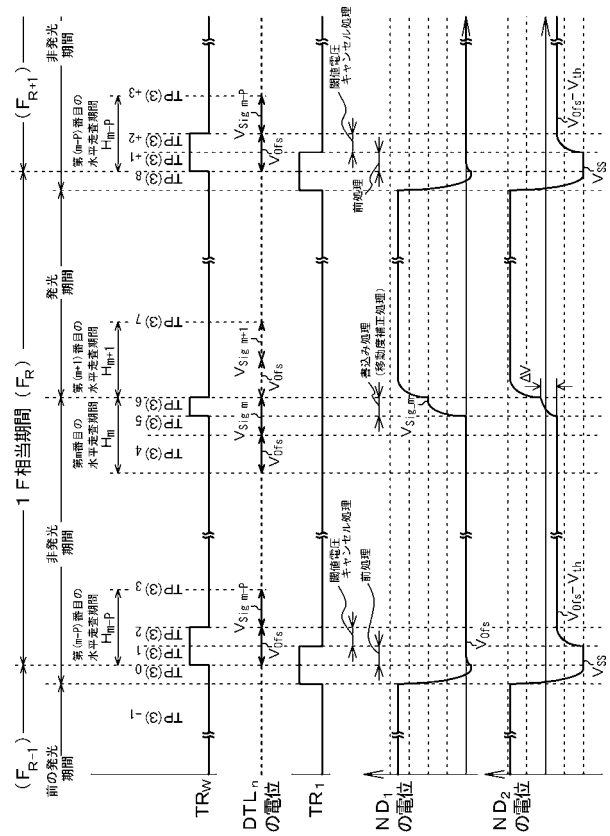
【図 17】

【図 17】 [実施例 5]



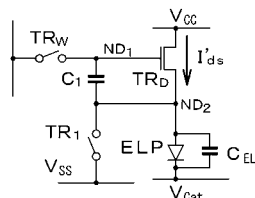
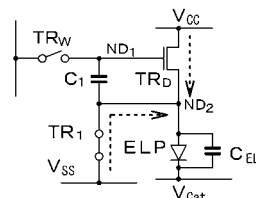
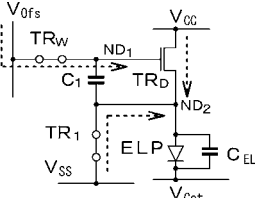
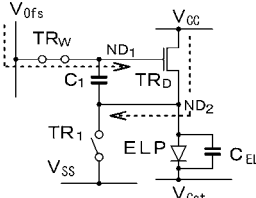
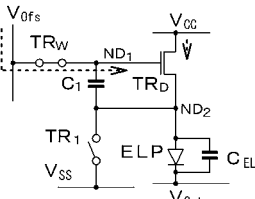
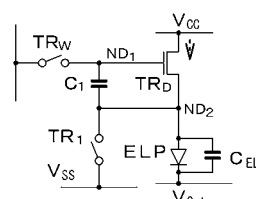
【図 18】

【図 18】 [実施例 5]



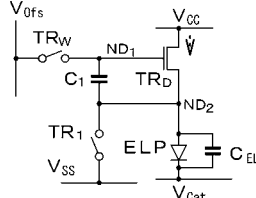
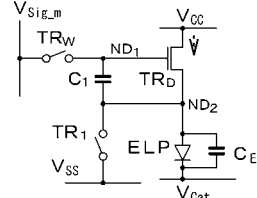
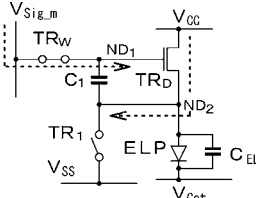
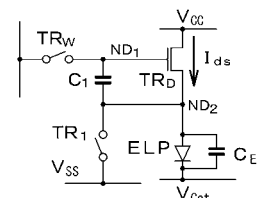
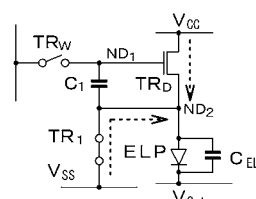
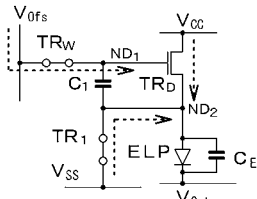
【図 19】

【図 19】 [実施例 5]

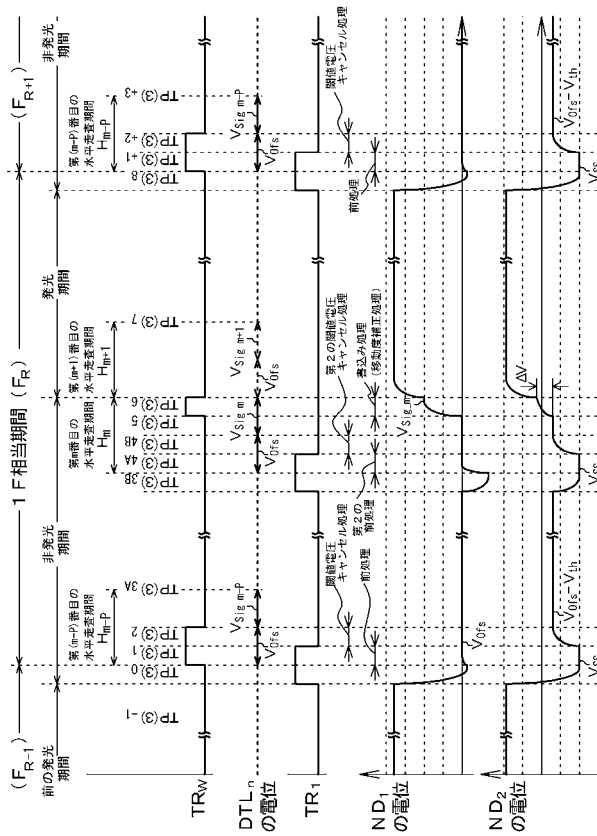
(A) [TP (3)₋₁](B) [TP (3)₀](C) [TP (3)₁](D) [TP (3)₂](E) [TP (3)₂] (続き)(F) [TP (3)₃]

【図 20】

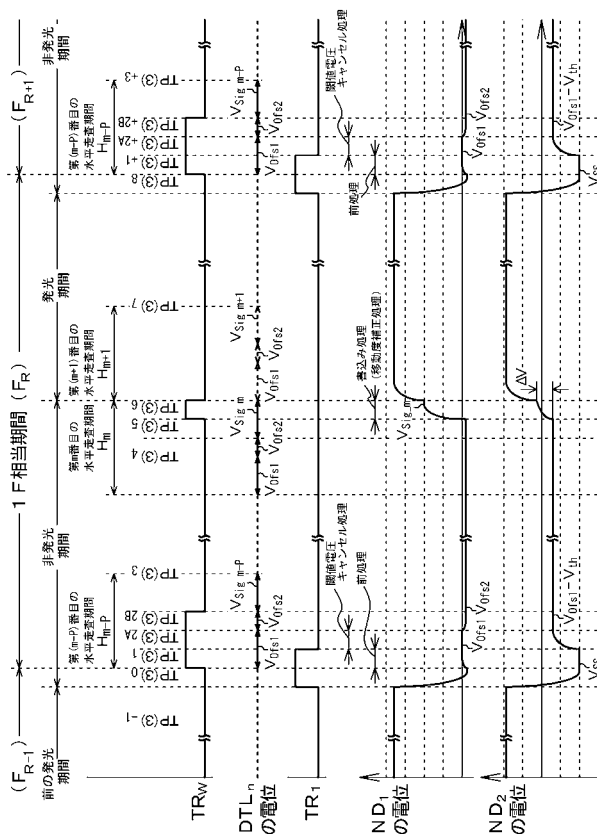
【図 20】 [実施例 5]

(A) [TP (3)₄](B) [TP (3)₅](C) [TP (3)₆](D) [TP (3)₇](E) [TP (3)₈](F) [TP (3)₊₁]

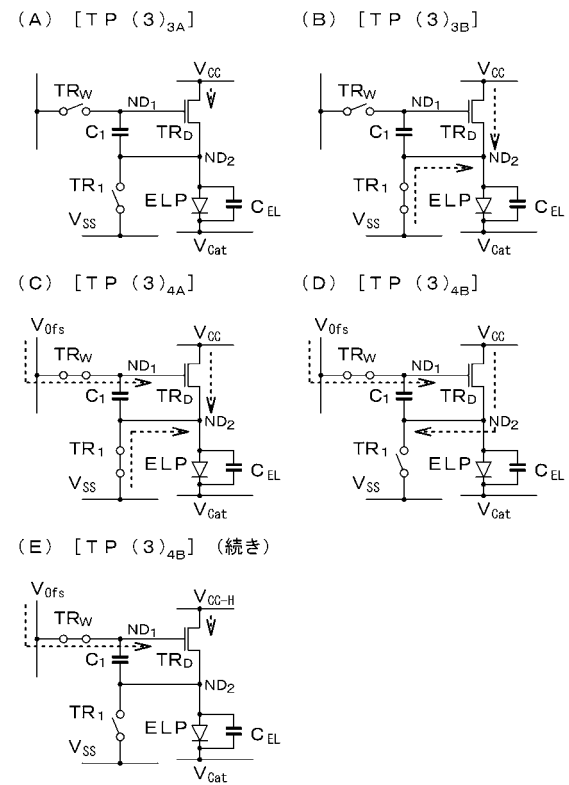
【図 21】 [実施例 6]



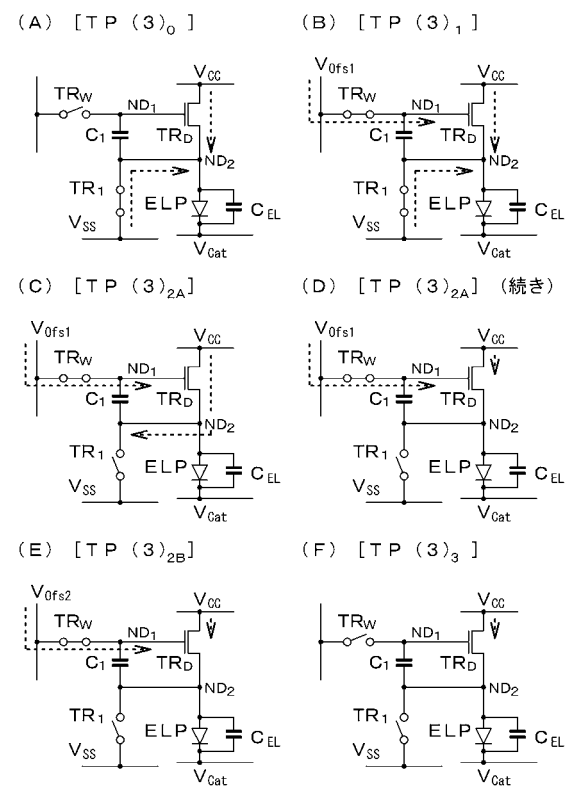
【図 23】 [実施例 7]



【図22】 [実施例6]

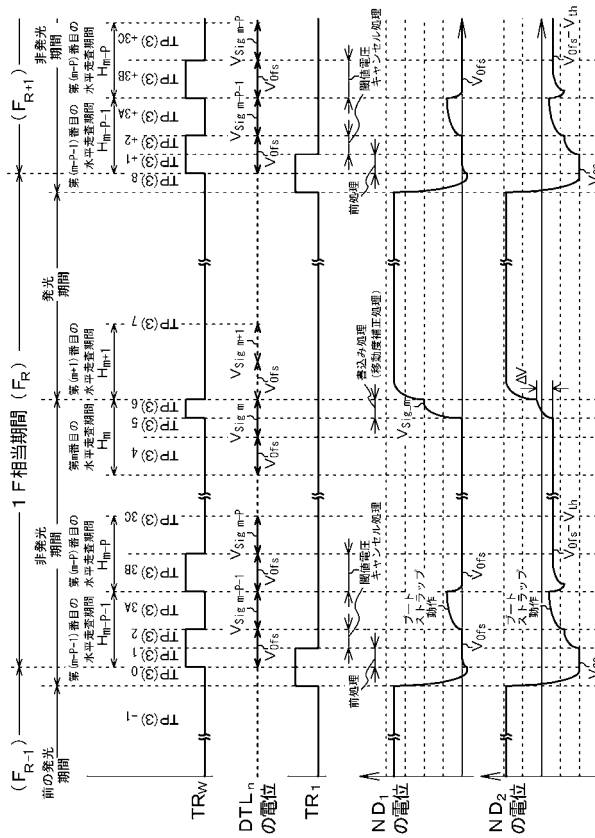


【図 24】 [実施例 7]



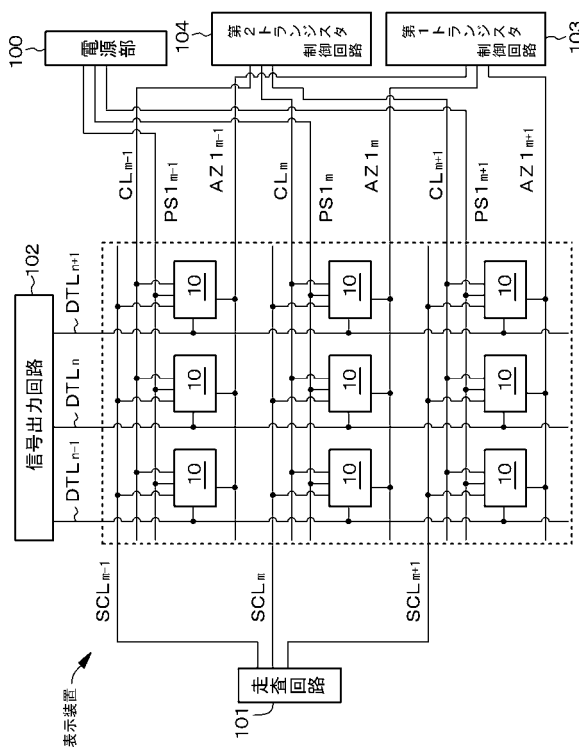
【図 25】

【図 25】 [実施例 8]



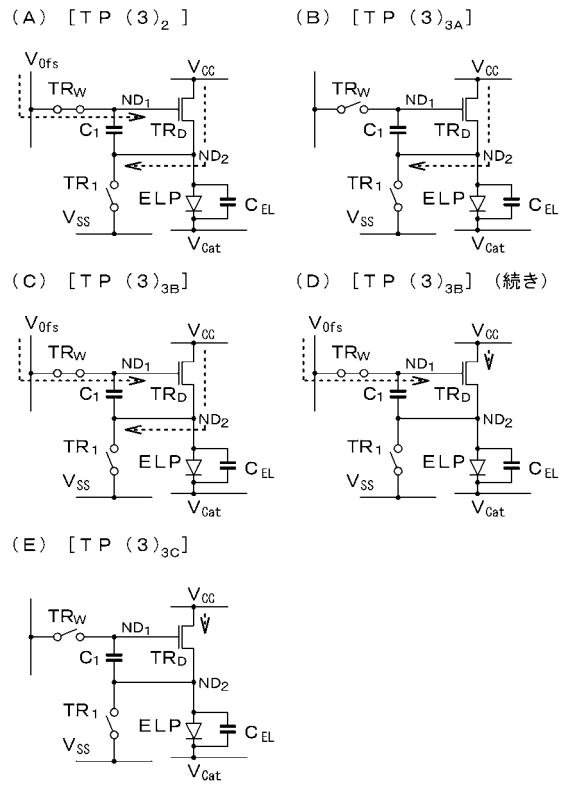
【図 27】

【図 27】 [実施例 9]



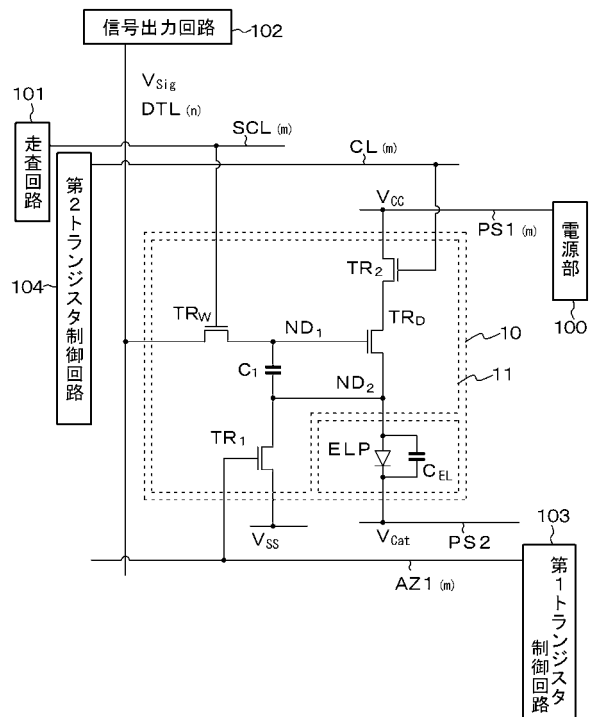
【図 26】

【図 26】 [実施例 8]



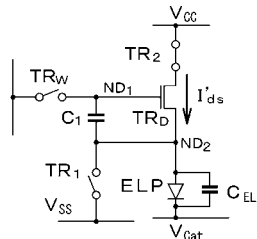
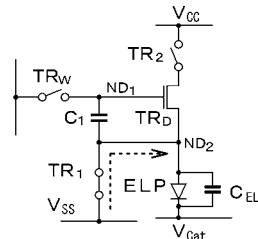
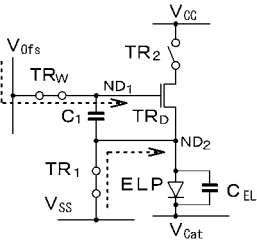
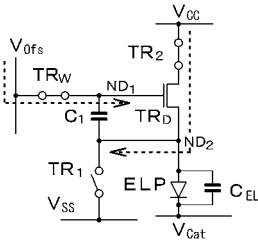
【図 28】

【図 28】 [実施例 9]



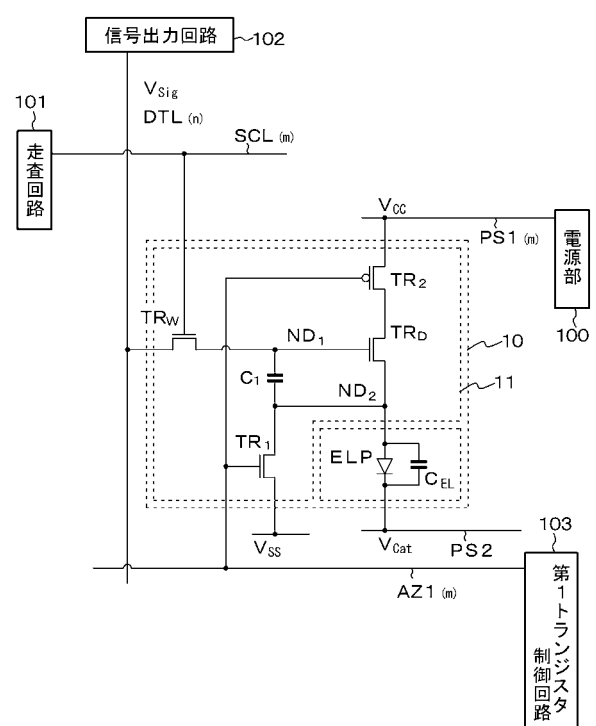
【図 29】

【図 29】 [実施例 9]

(A) [TP (3)₋₁](B) [TP (3)₀](C) [TP (3)₁](D) [TP (3)₂]

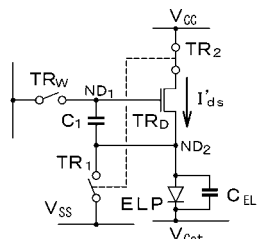
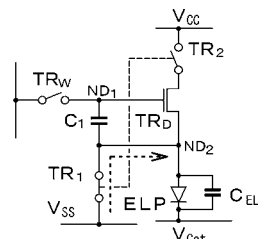
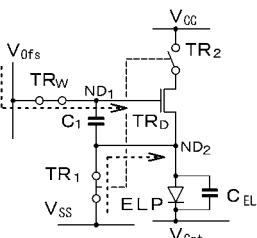
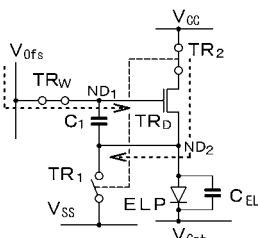
【図 30】

【図 30】 [実施例 10]



【図 31】

【図 31】 [実施例 10]

(A) [TP (3)₋₁](B) [TP (3)₀](C) [TP (3)₁](D) [TP (3)₂]

フロントページの続き

(51)Int.Cl.

F I

G 0 9 G 3/20 6 1 1 H

審査官 小川 浩史

(56)参考文献 特開 2 0 0 8 - 3 3 1 9 3 (J P , A)
特開 2 0 0 8 - 2 3 3 5 0 1 (J P , A)
特開 2 0 0 7 - 1 5 6 4 6 0 (J P , A)
特開 2 0 0 8 - 2 3 3 6 5 1 (J P , A)
特開 2 0 1 0 - 1 1 3 1 8 8 (J P , A)
特開 2 0 0 9 - 2 7 1 3 3 6 (J P , A)
特開 2 0 0 9 - 1 6 8 9 6 8 (J P , A)
特開 2 0 0 8 - 3 2 8 6 3 (J P , A)
特開 2 0 0 3 - 2 7 1 0 9 5 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 9 G 3 / 2 0 - 3 / 3 8

专利名称(译)	用于驱动有机电致发光显示装置的方法		
公开(公告)号	JP4957713B2	公开(公告)日	2012-06-20
申请号	JP2008311805	申请日	2008-12-08
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2300/0866 G09G2310/0256 G09G2320/045		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.642.A G09G3/20.641.D G09G3/20.670.K G09G3/20.611.H G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC31 3K107/CC45 3K107/EE03 3K107/HH02 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD29 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB34 5C380/AB36 5C380/AB37 5C380/AB41 5C380/AB46 5C380/BA01 5C380/BA05 5C380/BA11 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD08 5C380/BD09 5C380/BE03 5C380/BE05 5C380/CA08 5C380/CA09 5C380/CA12 5C380/CA54 5C380/CB01 5C380/CB20 5C380/CB26 5C380/CB31 5C380/CC03 5C380/CC04 5C380/CC05 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC53 5C380/CC62 5C380/CC63 5C380/CC64 5C380/CC71 5C380/CD022 5C380/CD023 5C380/CD024 5C380/CE04 5C380/DA02 5C380/DA06 5C380/DA47 5C380/HA02 5C380/HA05		
代理人(译)	吉井正明 山本隆久 森浩一		
审查员(译)	小川博		
其他公开文献	JP2010134313A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种驱动有机EL显示装置的方法，以减少当向有机EL发光部件施加反向电压时引起的劣化。ŽSOLUTION：驱动方法包括：(a)进行预处理；(b)保持驱动电压从电源部分施加到驱动晶体管的源/漏区之一的状态；(c)执行阈值电压消除以关闭驱动晶体管；(d)通过基于扫描电路的操作关闭写入晶体管，并保持驱动晶体管的截止状态，使第一节点处于浮置状态；(e)进行书面处理；(f)通过基于扫描电路的操作关闭写入晶体管使第一节点处于浮置状态，并将与第一节点和第二节点之间的电位差值对应的电流提供给有机电致发光发光部分来自电源部分，通过驱动晶体管。Ž

【図3】 [実施例1～実施例10]

