

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4070696号
(P4070696)

(45) 発行日 平成20年4月2日(2008.4.2)

(24) 登録日 平成20年1月25日(2008.1.25)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)

G09G 3/30 J

G09G 3/20 (2006.01)

G09G 3/30 K

H01L 51/50 (2006.01)

G09G 3/20 611H

G09G 3/20 621A

G09G 3/20 624B

請求項の数 21 (全 17 頁) 最終頁に続く

(21) 出願番号 特願2003-337957 (P2003-337957)
 (22) 出願日 平成15年9月29日(2003.9.29)
 (65) 公開番号 特開2004-310013 (P2004-310013A)
 (43) 公開日 平成16年11月4日(2004.11.4)
 審査請求日 平成16年4月12日(2004.4.12)
 (31) 優先権主張番号 2003-020434
 (32) 優先日 平成15年4月1日(2003.4.1)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 590002817
 三星エスディアイ株式会社
 大韓民国京畿道水原市靈通区▲しん▼洞5
 75番地
 (74) 代理人 100095957
 弁理士 亀谷 美明
 (74) 代理人 100096389
 弁理士 金本 哲男
 (72) 発明者 權 五敬
 大韓民国ソウル市松坡区新川洞(番地なし)
) 薔薇アパート14-1102

審査官 西島 篤宏

最終頁に続く

(54) 【発明の名称】 発光表示装置、発光表示装置の駆動方法、および発光表示装置の表示パネル

(57) 【特許請求の範囲】

【請求項1】

画像信号を示すデータ電流を伝達する複数のデータ線と、
 選択信号を伝達する複数の走査線と、
 前記データ線と前記走査線によって定義される複数の画素領域それぞれに形成されてい
 る複数の画素回路と、
 を含む発光表示装置において、
 前記各画素回路は、
 印加される電流に対応して発光する発光素子と、
 前記発光素子を発光させるための駆動電流を出力し、第1主電極、第2主電極、および
 制御電極を有する第1トランジスタと、
 ダイオード形態に接続されている第2トランジスタと、
 前記走査線から供給される選択信号に应答して、前記データ線から供給されるデータ電
 流を前記第2トランジスタに伝達する第1スイッチング素子と、
 第1端が前記第1トランジスタの第1主電極と前記第2トランジスタの第1主電極に電
 氣的に接続され、第2端が前記第1トランジスタの制御電極に電氣的に接続され、第1制
 御信号が第1レベルのときに前記第2端が前記第2トランジスタの制御電極に電氣的に接
 続される第1保存素子と、
 前記第1保存素子の第2端と前記第2トランジスタの制御電極の間に電氣的に接続され
 る第2保存素子と、

10

20

第2制御信号にตอบสนองして前記第1トランジスタと前記発光素子を電氣的に接続する第2スイッチング素子と、
を含むことを特徴とする、発光表示装置。

【請求項2】

前記第1制御信号が第1レベルに遷移し、前記選択信号が選択される第1期間、前記第1制御信号が第2レベルに遷移する第2期間、前記第2制御信号が選択される第3期間の順に動作することを特徴とする、請求項1に記載の発光表示装置。

【請求項3】

前記第1期間では、前記第2トランジスタの制御電極の電圧が、前記データ電流に対応する第1電圧に設定され、

10

前記第2期間では、前記第2トランジスタの制御電極に入力されていた前記データ電流が遮断されて前記第2トランジスタの制御電極の電圧が前記第1電圧から第2電圧に変更され、前記第1保存素子および第2保存素子の結合によって前記第1トランジスタの制御電極の電圧が第3電圧に設定され、前記第1保存素子に第4電圧が保存され、

前記第3期間では、前記第4電圧に対応する駆動電流が前記第1トランジスタから前記発光素子に伝達される、
ことを特徴とする、請求項2に記載の発光表示装置。

【請求項4】

前記各画素回路は、

前記第1トランジスタの制御電極と前記第2トランジスタの制御電極の間に接続され、
第1レベルの前記第1制御信号によって導通する第3スイッチング素子を更に含む、
ことを特徴とする、請求項1～3のいずれかに記載の発光表示装置。

20

【請求項5】

前記第1制御信号は、前記選択信号であることを特徴とする、請求項1～4のいずれかに記載の発光表示装置。

【請求項6】

前記第1制御信号は、前記選択信号より早いタイミングで論理レベルが遷移することを特徴とする、請求項1～4のいずれかに記載の発光表示装置。

【請求項7】

前記第1トランジスタのチャンネル幅は、前記第2トランジスタのチャンネル幅と同一、または、前記第2トランジスタのチャンネル幅より狭いことを特徴とする、請求項1～6のいずれかに記載の発光表示装置。

30

【請求項8】

前記第1トランジスタのチャンネル長は、前記第2トランジスタのチャンネル長と同一、または、前記第2トランジスタのチャンネル長より長いことを特徴とする、請求項1～7のいずれかに記載の発光表示装置。

【請求項9】

前記第1保存素子は、前記第1トランジスタの第1主電極と制御電極の間に接続された第1キャパシタであり、

前記第2保存素子は、前記第1トランジスタの制御電極と前記第2トランジスタの制御電極の間に接続された第2キャパシタであり、

40

前記第1キャパシタのキャパシタンスと前記第2キャパシタのキャパシタンスは、少なくとも画面のサイズおよび解像度に応じて決定されることを特徴とする、請求項1～8のいずれかに記載の発光表示装置。

【請求項10】

前記第1トランジスタと前記第2トランジスタは、しきい電圧が等しくなるように形成されたことを特徴とする、請求項1～9のいずれかに記載の発光表示装置。

【請求項11】

走査線から供給される選択信号にตอบสนองしてデータ線から供給されるデータ電流を伝達する第1スイッチング素子と、

50

前記データ電流に応じた駆動電流を出力し、第1主電極、第2主電極、および制御電極を有する第1トランジスタと、

前記第1トランジスタの第1主電極と制御電極の間に接続された第1保存素子と、

前記第1トランジスタが出力する駆動電流に対応して光を発光する発光素子と、を含む画素回路を備えた発光表示装置の駆動方法であって、

ダイオード形態に接続されている第2トランジスタの制御電極を前記第1トランジスタの制御電極に電氣的に接続し、前記第1スイッチング素子が出力するデータ電流を前記第2トランジスタに伝達して前記第2トランジスタの制御電極の電圧を第1電圧に設定する第1段階と、

前記第1トランジスタの制御電極と前記第2トランジスタの制御電極の間に第2保存素子を形成し、前記第2トランジスタの制御電極に対する前記データ電流の入力を遮断して前記第1電圧を前記第2トランジスタのしきい電圧が反映された第2電圧に変更し、前記第1トランジスタの制御電極と前記第2トランジスタの制御電極の間に第2保存素子を形成することによって前記第1トランジスタの制御電極の電圧を第3電圧に設定する第2段階と、

前記第3電圧に応じて前記第1トランジスタから駆動電流を出力させ、当該駆動電流を前記発光素子に伝達する第3段階と、

を含むことを特徴とする、発光表示装置の駆動方法。

【請求項12】

前記第1トランジスタの第1主電極および第2トランジスタの第1主電極は、電源電圧の供給線に電氣的に接続されていることを特徴とする、請求項11に記載の発光表示装置の駆動方法。

【請求項13】

前記第1トランジスタのしきい電圧と前記第2トランジスタのしきい電圧は実質的に同一であることを特徴とする、請求項11または12に記載の発光表示装置の駆動方法。

【請求項14】

前記第1段階において、イネーブルレベルの第1制御信号に応じて、前記第1トランジスタの制御電極と第2トランジスタの制御電極が電氣的に接続され、

前記第2段階において、ディスエーブルレベルの前記第1制御信号に応じて、前記第2保存素子が前記第1トランジスタの制御電極と前記第2トランジスタの制御電極の間に電氣的に連結されることを特徴とする、請求項11～13のいずれかに記載の発光表示装置の駆動方法。

【請求項15】

前記第1制御信号は、前記選択信号であることを特徴とする、請求項14に記載の発光表示装置の駆動方法。

【請求項16】

前記第1トランジスタのチャンネル幅 (W_1) とチャンネル長 (L_1) の比 (W_1 / L_1) は、前記第2トランジスタのチャンネル幅 (W_2) とチャンネル長 (L_2) の比 (W_2 / L_2) と同一または小さいことを特徴とする、請求項11～15のいずれかに記載の発光表示装置の駆動方法。

【請求項17】

前記第1保存素子の容量と前記第2保存素子の容量の比は、少なくとも画面のサイズまたは解像度に応じて決定されることを特徴とする、請求項11～16に記載の発光表示装置の駆動方法。

【請求項18】

画像信号を示すデータ電流を伝達する複数のデータ線と、

選択信号を伝達する複数の走査線と、

前記データ線と前記走査線によって定義される複数の画素領域それぞれに形成されている複数の画素回路と、

が形成されている発光表示装置の表示パネルにおいて、

10

20

30

40

50

前記各画素回路は、
 印加される電流に対応して光を発光する発光素子と、
 前記発光素子を発光させるための駆動電流を出力し、第1主電極、第2主電極、および制御電極を有する第1トランジスタと、
 ダイオード形態に接続されている第2トランジスタと、
 前記走査線から供給される選択信号にตอบสนองして、前記データ線から供給されるデータ電流を前記第2トランジスタに伝達する第1スイッチング素子と、
 前記第1トランジスタの制御電極に電氣的に接続される第1保存素子と、
 第2保存素子と、
 を含み、

10

前記第1トランジスタの制御電極と第2トランジスタの制御電極が電氣的に接続され、前記第1スイッチング素子から供給されるデータ電流に対応する電圧が前記第1保存素子に保存される第1期間と、
 前記第1トランジスタの制御端子と第2トランジスタの制御電極の間に第2保存素子が形成され、前記データ電流が遮断されて前記第2トランジスタのしきい電圧に対応する電圧が前記第1保存素子および第2保存素子に分配される第2期間と、
 前記第1保存素子に保存された電圧に対応して前記第1トランジスタから出力される駆動電流が前記発光素子に伝達される第3期間の順に動作することを特徴とする、発光表示装置の表示パネル。

【請求項19】

20

前記第1期間では、第1レベルの第1制御信号にตอบสนองして前記第1トランジスタの制御電極と第2トランジスタの制御電極が電氣的に連結され、イネーブルレベルの前記選択信号にตอบสนองして前記データ電流が前記第2トランジスタに伝達され、
 前記第2期間では、第2レベルの第1制御信号にตอบสนองして前記第2保存素子が前記第1トランジスタの制御電極と第2トランジスタの制御電極の間に連結され、前記選択信号がディスエーブルレベルになって前記第2トランジスタの制御電極に入力されていた前記データ電流が遮断され、
 前記第3期間では、第2制御信号にตอบสนองして前記駆動電流が前記発光素子に伝達されることを特徴とする、請求項18に記載の発光表示装置の表示パネル。

【請求項20】

30

前記第1制御信号は、前記選択信号であることを特徴とする、請求項19に記載の発光表示装置の表示パネル。

【請求項21】

前記第1制御信号は、前記選択信号より早いタイミングで論理レベルが遷移することを特徴とする、請求項19に記載の発光表示装置の表示パネル。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光表示装置、発光表示装置の駆動方法、および発光表示装置の表示パネルに関する。

40

【背景技術】

【0002】

一般に、有機電界発光（以下、「EL: Electro Luminescence」という）表示装置は、蛍光性有機化合物を電氣的に励起して発光させる表示装置であって、 $N \times M$ 個の有機発光セルを電圧駆動あるいは電流駆動することによって映像を表現する。このような有機発光セルは、図1に示したように、アノードITO、有機薄膜、カソード（金属）の構造を有している。有機薄膜は、電子と正孔の均衡を保つことによって発光効率の向上を図っており、発光層EML、電子輸送層ETL、および正孔輸送層HTLを含む多層構造から成り、また、別途の電子注入層EILと正孔注入層HILを含んでいる。

50

【 0 0 0 3 】

このように構成される有機発光セルを駆動する方式には、単純マトリクス方式と、薄膜トランジスタ(TFT: Thin Film Transistor)またはMOSFET(MMetal Oxide Semiconductor Field Effect Transistor)を利用した能動駆動方式がある。単純マトリクス方式は、正極線群と負極線群を直交するように形成し、各群から線を1本ずつ選択して駆動する方式である。これに対して、能動駆動方式は、トランジスタとキャパシタを各ITO画素電極に接続して、キャパシタによって電圧を維持する駆動方式である。この能動駆動方式はさらに、キャパシタで電圧を維持するために用いられる信号の形態によって、電圧駆動方式と電流駆動方式に分けられる。下記特許文献1は、ELパネル等を駆動する電圧駆動方式のトランジスタ回路を開示している。

10

【 0 0 0 4 】

以下、図2および図3を参照しながら、従来の電圧駆動方式および電流駆動方式の有機EL表示装置について説明する。

【 0 0 0 5 】

図2は、有機EL素子を駆動する最も簡単な従来型電圧駆動方式の画素回路であって、 $N \times M$ 個の画素のうちの一つを代表的に示した図面である。図2に示したように、有機EL素子OLEDに接続されているトランジスタM1は、発光のための電流を有機EL素子OLEDに供給する。トランジスタM1の電流量は、スイッチングトランジスタM2を通じて印加されるデータ電圧によって制御される。また、印加された電圧を一定期間維持するためのキャパシタC1がトランジスタM1のソースとゲートの間に接続されている。トランジスタM2のゲートには選択走査線Snが連結されており、ソースにはデータ線Dmが接続されている。

20

【 0 0 0 6 】

このような構造の画素回路の動作は次の通りである。スイッチングトランジスタM2のゲートに印加される選択信号によってトランジスタM2が導通(オン)すれば、データ線Dmから供給されるデータ電圧 V_{DATA} がトランジスタM1のゲートに入力される。そして、トランジスタM1のゲートとソースとの間に電圧 V_{GS} が印加される。また、この電圧 V_{GS} は、キャパシタC1によって所定期間維持される。トランジスタM1は、ゲートとソースの間に印加された電圧 V_{GS} に対応した電流 I_{OLED} を有機EL素子OLEDに出力する。有機EL素子OLEDは、この電流 I_{OLED} に応じた強さの光を発する。

30

【 0 0 0 7 】

有機EL素子OLEDに流れる電流 I_{OLED} は、次の式1で表される。

【 数 1 】

$$I_{OELD} = \frac{\beta}{2} (V_{GS} - V_{TH})^2 = \frac{\beta}{2} (V_{DD} - V_{DATA} - |V_{TH}|)^2 \dots (式1)$$

40

【 0 0 0 8 】

ここで、 I_{OLED} は有機EL素子OLEDに流れる電流値、 V_{GS} はトランジスタM1のソースとゲートの間の電圧、 V_{TH} はトランジスタM1のしきい電圧、 V_{DATA} はデータ電圧、 β は定数を示す。

【 0 0 0 9 】

式1から明らかなように、図2に示した従来の画素回路によれば、データ線Dmから供給されるデータ電圧 V_{DATA} に対応する電流 I_{OLED} が有機EL素子OLEDに供給され、供給された電流 I_{OLED} に対応して有機EL素子が発光する。そして、データ電圧 V_{DATA} は、階調を表現するために一定の範囲で多段階の値を有する。

【 0 0 1 0 】

50

【特許文献1】特開平11-272233号公報

【発明の開示】

【発明が解決しようとする課題】

【0011】

しかし、このような従来の電圧駆動方式の画素回路では、半導体製造上の不均一性によって、トランジスタのしきい電圧 V_{TH} や電子移動度に偏差が生じてしまい、これが原因で多段階の精密な階調表現が得難いという問題があった。例えば、3Vで画素回路の薄膜トランジスタを駆動する場合、8ビット(256)階調を表現するためには、12mV(=3V/256)間隔で薄膜トランジスタのゲートに電圧を印加しなければならない。ここで、もし薄膜トランジスタのしきい電圧 V_{TH} の偏差が100mVである場合には、例えば隣接画素間で輝度反転が生じるおそれもあり、多段階階調を表現することが難しくなる。また、電子移動度の偏差がある場合、式1での値が変わるため、さらに多段階階調を表現することが難しくなる。

10

【0012】

このような課題を有する電圧駆動方式に対して、電流駆動方式によれば、各画素回路に電流を供給する電流源がパネル全体を通じて均一であるとすれば、たとえ各画素内の駆動トランジスタの電圧-電流特性にバラツキがあっても、均一なディスプレイ特性を得ることができる。

【0013】

図3は、有機EL素子を駆動する従来の電流駆動方式の画素回路であって、 $N \times M$ 個の画素のうちの一つを代表的に示した図面である。図3に示すように、有機EL素子OLEDに接続されたトランジスタM1が、有機EL素子OLEDに対して発光のための電流 I_{OLED} を供給する。トランジスタM1が供給(出力)する電流 I_{OLED} の量は、トランジスタM2を通じてデータ線DmからトランジスタM1に与えられるデータ電流 I_{DATA} によって調整される。

20

【0014】

図3に示した従来の電流駆動方式の画素回路の動作は次の通りである。まず、選択走査線Snから与えられる選択信号によって、トランジスタM2およびトランジスタM3が導通(オン)すると、トランジスタM1はダイオード接続状態となり、データ線Dmから供給されるデータ電流 I_{DATA} に対応するダイオード電圧がキャパシタC1に保存される。次に、選択走査線Snから供給される選択信号が論理的高レベル(ハイレベル)になってトランジスタM2とトランジスタM3が遮断(オフ)され、走査線Enから供給される発光信号が論理的低レベル(ローレベル)になってトランジスタM4が導通する。これによって、電源VDDから電流がトランジスタM1に供給され、キャパシタC1に保存された電圧に対応する電流 I_{OLED} が有機EL素子OLEDに流れて発光する。この時、有機EL素子OLEDに流れる電流 I_{OLED} は式2で表される。

30

【0015】

【数2】

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{TH})^2 = I_{DATA} \dots (\text{式2})$$

40

【0016】

ここで、 V_{GS} はトランジスタM1のソースとゲートの間の電圧、 V_{TH} はトランジスタM1のしきい電圧、 β は定数を示す。

【0017】

式2に示したように、従来の電流駆動型の画素回路によれば、有機EL素子OLEDに流れる電流 I_{OLED} はデータ電流 I_{DATA} に一致するため、駆動電流源がパネル全体を通じて均一であるとすれば、均一なディスプレイ特性が得られる。しかし、有機EL素子OLEDに流れる電流 I_{OLED} は微小電流であるために、その微小なデータ電流 I_D

50

A T A で画素回路を制御しなければならず、データ電流 I_{DATA} の調整に高い精度が要求される。また、データ電流 I_{DATA} が微小であるために、データ線 D m の充電時間が長くなるという問題がある。例えば、データ線 D m の負荷キャパシタンスが 30 p F であると仮定すると、数十 n A ~ 数百 n A のデータ電流 I_{DATA} でデータ線 D m を 1 V に充電するためには、数 m s の時間が必要である。この充電時間は、通常、数十 μ s である水平走査時間に対して 2 桁程度長い。この結果、従来の電流駆動型の画素回路においては、水平走査時間内で十分にデータ線 D m を充電できないおそれがあった。

【0018】

本発明は、このような問題に鑑みてなされたもので、その目的は、表示特性が構成トランジスタのしきい電圧や電子移動度のバラツキ（偏差）に左右されず、データ線を水平走査時間内に十分に充電させることが可能な新規かつ改良された発光表示装置、発光表示装置の駆動方法、および発光表示装置の表示パネルを提供することにある。

10

【課題を解決するための手段】

【0019】

上記課題を解決するために、本発明の第1の観点によれば、画像信号を示すデータ電流を伝達する複数のデータ線と、選択信号を伝達する複数の走査線と、データ線と走査線によって定義される複数の画素領域それぞれに形成されている画素回路とを含む発光表示装置が提供される。そして、各画素回路は、発光素子、第1トランジスタ、第2トランジスタ、第1スイッチング素子、第2スイッチング素子、第1保存素子、および第2保存素子を含む。第1トランジスタは、第1主電極、第2主電極、および制御電極を有し、発光素子を発光させるための駆動電流を出力する。第2トランジスタは、ダイオード形態に接続されている。第1スイッチング素子は、走査線から供給される選択信号にตอบสนองしてデータ線から供給されるデータ電流を第2トランジスタに伝達する。第2スイッチング素子は、第2制御信号にตอบสนองして第1トランジスタと発光素子を電氣的に接続する。第1保存素子は、第1端が第1トランジスタの第1主電極と第2トランジスタの第1主電極に電氣的に接続されており、第2端が第1トランジスタの制御電極に電氣的に接続されており、第1制御信号が第1レベルのときに第2端が第2トランジスタの制御電極に電氣的に接続される。第2保存素子は、第1制御信号が第2レベルのときに第1保存素子の第2端と第2トランジスタの制御電極の間に電氣的に連結される。

20

【0020】

この発光表示装置は、第1制御信号が第1レベルに遷移し、選択信号が選択される第1期間、第1制御信号が第2レベルに遷移する第2期間、第2制御信号が選択される第3期間の順に動作するのが好ましい。

30

【0021】

第1期間では、データ電流に対応して第2トランジスタの制御電極の電圧が第1電圧に決定される。第2期間では、データ電流の遮断によって第2トランジスタの制御電極の電圧が第1電圧から第2電圧に変更され、第1保存素子と第2保存素子の結合によって第1トランジスタの制御電極の電圧が第3電圧に設定される。また、第1保存素子には、第3電圧に対応する第4電圧が保存される。第3期間では、第4電圧（第3電圧）に対応する駆動電流が第1トランジスタから発光素子に伝達される。

40

【0022】

また、画素回路は、第1トランジスタの制御電極と第2トランジスタの制御電極の間に接続される第3スイッチング素子をさらに含むことが好ましい。この第3スイッチング素子は、第1レベルの第1制御信号によって導通する。

【0023】

第1制御信号は、選択信号と同一の信号としてもよい。また、第1制御信号を選択信号とは別の信号線によって伝送するようにしてもよい。また、第1制御信号は、選択信号より早いタイミングで論理レベルが遷移することが好ましい。

【0024】

第1トランジスタのチャンネル幅は、第2トランジスタのチャンネル幅以下であり、第1ト

50

ランジスタのチャンネル長は、前記第2トランジスタのチャンネル長以上であることが好ましい。第1保存素子の容量と第2保存素子の容量の比は画面のサイズと解像度によって最適化されることが好ましい。また、第1トランジスタのしきい電圧と第2トランジスタのしきい電圧の間の均一性は高いことが好ましい。

【0025】

上記課題を解決するために、本発明の第2の観点によれば、走査線から供給される選択信号に 응답してデータ線から供給されるデータ電流を伝達する第1スイッチング素子と、データ電流に応じた駆動電流を出力する第1トランジスタと、第1トランジスタの第1主電極と制御電極の間に形成される第1保存素子と、第1トランジスタが出力する駆動電流に対応した輝度で発光する発光素子を含む画素回路を備えた発光表示装置の駆動方法が提供される。本駆動方法では、まず、第1スイッチング素子が出力したデータ電流が第2トランジスタに伝達され、第2トランジスタの制御電極の電圧が第1電圧に設定される。この第2トランジスタは、ダイオード形態に接続されており、その制御電極が第1トランジスタの制御電極に電気的に接続されている。次に、第1トランジスタの制御電極と第2トランジスタの制御電極の間に第2保存素子が形成され、データ電流が遮断されて第1電圧が第2トランジスタのしきい電圧が反映された第2電圧に変更され、第2電圧と、第1保護素子と第2保存素子の結合によって、第1トランジスタの制御電極の電圧が第1電圧から第3電圧に変更される。次いで、第3電圧に応じて、第1トランジスタから出力される駆動電流が発光素子に伝達される。

【0026】

上記課題を解決するために、本発明の第3の観点によれば、画像信号を示すデータ電流を伝達する複数のデータ線と、選択信号を伝達する複数の走査線と、データ線と走査線によって定義される複数の画素領域それぞれに形成されている画素回路とを含む発光表示装置の表示パネルが提供される。各画素回路は、発光素子、第1トランジスタ、第2トランジスタ、第1スイッチング素子、第1保存素子、および第2保存素子を含む。第1トランジスタは、発光素子を発光させるための駆動電流を出力する。第2トランジスタは、ダイオード形態に連結されている。第1スイッチング素子は、走査線から供給される選択信号に 응답してデータ線から供給されるデータ電流を第2トランジスタに伝達する。第1保存素子は、第1トランジスタの制御電極に電気的に連結されている。

【0027】

この表示パネルは、第1トランジスタの制御電極と第2トランジスタの制御電極が直接電気的に接続され、第1スイッチング素子から供給されるデータ電流に対応する電圧が第1保存素子に保存される第1期間、第1トランジスタの制御電極と第2トランジスタの制御電極の間に第2保存素子が形成され、データ電流が遮断されて第2トランジスタのしきい電圧に対応する電圧が第1保存素子および第2保存素子に分配される第2期間、第1保存素子に保存された電圧に対応して第1トランジスタから出力される駆動電流が発光素子に伝達される第3期間の順に動作することを特徴としている。

【発明の効果】

【0028】

本発明によれば、大きい値のデータ電流で有機EL素子に流れる微細な電流を制御するため、水平走査時間内にデータ線を十分に充電することができる。また、有機EL素子に流れる電流について、トランジスタのしきい電圧偏差や移動度に起因する偏差が補償されるため、高解像度と大面積の発光表示が実現できる。

【発明を実施するための最良の形態】

【0029】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書および図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。また、ある部分が他の部分と接続されていると説明されている場合、これは直接的な接続だけでなく、その中間に他の素子が介在する間接的な電気的接続も含む。

【 0 0 3 0 】

(第 1 の実施の形態)

まず、図 4 を参照して本発明の第 1 の実施の形態にかかる有機 E L 表示装置について詳しく説明する。図 4 は、本実施の形態にかかる有機 E L 表示装置の概略的な平面図である。

【 0 0 3 1 】

図 4 に示したように、本実施の形態にかかる有機 E L 表示装置は、有機 E L 表示パネル 1 0、走査駆動部 2 0、およびデータ駆動部 3 0 を含む。

【 0 0 3 2 】

有機 E L 表示パネル 1 0 は、縦方向に延びる複数のデータ線 D 1 ~ D m、横方向に延びる複数の選択走査線 S 1 ~ S n、複数の発光走査線 E 1 ~ E n、および複数の画素回路 1 1 を含む。データ線 D 1 ~ D m は、画像信号を示すデータ信号を画素回路 1 1 に伝達し、選択走査線 S 1 ~ S n は、選択信号を画素回路 1 1 に伝達する。画素回路 1 1 は、隣接した二つのデータ線 D 1 ~ D m と隣接した二つの選択走査線 S 1 ~ S n によって定義される画素領域に形成されている。また、発光走査線 E 1 ~ E n は、画素回路 1 1 の発光を制御する発光信号を伝達する。

10

【 0 0 3 3 】

走査駆動部 2 0 は、選択走査線 S 1 ~ S n と発光走査線 E 1 ~ E n に各々選択信号と発光信号を順次に出力し、データ駆動部 3 0 は、データ線 D 1 ~ D m に画像信号を示すデータ電流を出力する。

20

【 0 0 3 4 】

走査駆動部 2 0 とデータ駆動部 3 0 の両方またはいずれか一方は、表示パネル 1 0 に電氣的に接続されか、または表示パネル 1 0 に接着されて電氣的に接続されているテープキャリアパッケージ (T C P) にチップなどの形態で装着され得る。また、表示パネル 1 0 に接着されて電氣的に接続されている可撓性印刷回路基板 (F P C) またはフィルムなどにチップなどの形態で装着することも可能である。これを C o F (c h i p o n f l e x i b l e b o a r d / c h i p o n f i l m) 方式という。この他、走査駆動部 2 0 とデータ駆動部 3 0 の両方またはいずれか一方を表示パネル 1 0 のガラス基板上に直接装着すること、またはガラス基板上に走査線、データ線、および薄膜トランジスタと同一層で形成されている駆動回路に置き換えて直接装着することもできる。これを C o G (c h i p o n g l a s s) 方式という。

30

【 0 0 3 5 】

次に、図 5 および図 6 を参照しながら、第 1 の実施の形態にかかる有機 E L 表示装置の画素回路 1 1 について詳細に説明する。図 5 は、本実施の形態にかかる画素回路 1 1 の等価回路図であり、図 6 は、図 5 の画素回路 1 1 の駆動信号の波形図である。そして、図 5 には、説明の便宜上、m 番目データ線 D m、n 番目選択走査線 S n、n 番目発光走査線 E n、およびこれらに接続された画素回路 1 1 だけを示した。

【 0 0 3 6 】

図 5 に示したように、本実施の形態にかかる画素回路 1 1 は、有機 E L 素子 O L E D、電圧電流変換素子またはスイッチ素子としてのトランジスタ M 1 ~ M 5、保存素子としてのキャパシタ C 1、C 2 を含む。トランジスタ M 1 ~ M 5 は、Pチャネル型 M O S (M e t a l O x i d e S e m i c o n d u c t o r) トランジスタで形成されている。このようなトランジスタ M 1 ~ M 5 は、表示パネル 1 0 のガラス基板上に形成されるゲート電極、ソース電極、およびドレイン電極をそれぞれ制御電極、第 1 主電極、第 2 主電極として有する薄膜トランジスタであることが好ましい。

40

【 0 0 3 7 】

トランジスタ (第 1 トランジスタ) M 1 は、電源 V D D にソースが接続され、キャパシタ C 2 の第 1 端にゲートが接続されている。また、トランジスタ M 1 のソースにはキャパシタ (第 1 保存素子) C 1 の第 2 端が接続されている。トランジスタ (第 2 トランジスタ) M 2 は、ゲートとドレインが接続され、ダイオードを構成している (ダイオード接続)

50

。このように構成されたトランジスタM2は、そのソースが電源VDDに接続されており、電圧シフト用ダイオードとして機能する。トランジスタM2のゲートとトランジスタM1のゲートとの間には、トランジスタ(第3スイッチング素子)M5とキャパシタ(第2保存素子)C2が並列に接続されている。

【0038】

トランジスタ(第1スイッチング素子)M3は、選択走査線Snから供給される選択信号(選択信号、第1制御信号)Senがローレベル(第1レベル)の場合、これにตอบสนองしてデータ線Dmから供給されるデータ電流IDATAをトランジスタM2に伝達する。トランジスタM5は、選択走査線Snから供給される選択信号Senにตอบสนองして、トランジスタM2のゲートとトランジスタM1のゲートを接続し、キャパシタC2を短絡する。トランジスタ(第2スイッチング素子)M4は、トランジスタM1のドレインと有機EL素子OLEDの間に接続されており、走査線Enから供給される発光信号EMnがローレベルの場合、これにตอบสนองして、トランジスタM1が出力する電流IOLEDを有機EL素子OLEDに伝達する。有機EL素子OLEDはトランジスタM4と基準電圧点、例えば接地点との間に接続されており、入力される電流IOLEDの量に対応する輝度で発光する。

10

【0039】

次に、図6を参照しながら本実施の形態にかかる画素回路11の動作について詳細に説明する。この動作は、3相形式であって、データ線Dmを充電する期間(第1期間、第1段階)T1、トランジスタM2のしきい電圧VTHを検出し、発光電流IOLEDの値に対応するトランジスタM1のゲート-ソース間電圧VGSを設定する期間(第2期間、第2段階)T2、および有機EL素子OLEDが発光する期間(第3期間、第3段階)T3を有している。

20

【0040】

図6に示したように、まず、期間T1ではデータ線Dmを充電した後に、データ電流IDATAに対応するトランジスタM2のゲート-ソース間電圧(第1電圧)VGSをキャパシタC1に設定する。

【0041】

具体的には、ローレベル(イネーブルレベル)の選択信号Senによって、トランジスタM5が導通(オン)し、トランジスタM1のゲートとトランジスタM2のゲートが電氣的に接続される。同様に、トランジスタM3が導通(オン)し、データ線Dmから供給されるデータ電流IDATAがトランジスタM2に流れる。データ電流IDATAは、式3のように示すことができる。式3から、期間T1におけるトランジスタM2のゲート電圧VG2(T1)が決定される。そして、トランジスタM1のゲートとトランジスタM2のゲートは電氣的に接続されているため、期間T1におけるトランジスタM1のゲート電圧VG1(T1)は、トランジスタM2のゲート電圧VG2(T1)と同一である。

30

【0042】

【数3】

$$I_{DATA} = \frac{1}{2} \mu_2 C_{ox2} \frac{W_2}{L_2} (V_{GS} - V_{TH2})^2 = \frac{1}{2} \mu_2 C_{ox2} \frac{W_2}{L_2} (V_{DD} - V_{G2}(T1) - |V_{TH2}|)^2$$

40

・・・(式3)

【0043】

ここで、 μ_2 、 C_{ox2} 、 W_2 、 L_2 、 V_{TH2} はそれぞれ、トランジスタM2の電子移動度、ゲート酸化膜のキャパシタンス、チャネル幅、チャネル長、しきい電圧である。また、 V_{DD} は、電源VDDによってトランジスタM2に供給される電圧である。

【0044】

なお、データ電流IDATAは、データ駆動部30で設定されるが、期間T1の開始直

50

後にトランジスタM2に流れる電流は、定常状態よりも大きく、または、小さくなる場合がある。そして、データ線Dmが充電された後に、トランジスタM2に定常値の電流が流れることになる。例えば、ローレベルの選択信号SEnの幅が水平走査期間より狭い場合には、データ電流I_{DATA}を消費する画素のない期間が生じてしまう。この場合、データ線Dmの電圧が大きくなり、期間T1の初期、つまり、ローレベル選択信号SEnの印加直後には、トランジスタM2に流れる電流が定常状態よりも大きくなる。反対に、選択信号SEnの幅が広く、この選択信号SEnのローレベル期間と隣接する選択信号SEn-1, SEn+1のローレベル期間が重なる場合には、2個以上の画素でデータ電流I_{DATA}を分け合うことになるため、期間T1の初期において、トランジスタM2に流れる電流値が定常状態よりも小さくなる。

10

【0045】

次に、期間T2では、キャパシタC1が放電して、トランジスタM2のゲート-ソース間電圧V_{GS}(M2)がしきい電圧(第2電圧)V_{TH2}まで低下すると、ここでキャパシタC1の放電が停止する。このときのキャパシタC1の電圧がトランジスタM1のゲート-ソース間電圧V_{GS}(M1)となつて、発光電流I_{LED}を制御することになる。まず、選択信号SEnがハイレベルになってトランジスタM3とトランジスタM5が遮断(オフ)する。オフしたトランジスタM3によって、データ電流I_{DATA}が遮断される。このため、ダイオード形態に接続されているトランジスタM2のゲート電圧V_{G2}(T2)は、“V_{DD}-|V_{TH2}”になる。したがって、期間T1と期間T2の間でのトランジスタM2のゲート電圧の変化量V_{G2}は、式4のようになる。

20

【0046】

【数4】

$$\Delta V_{G2} = V_{G2}(T2) - V_{G2}(T1) = V_{DD} - |V_{TH2}| - V_{G2}(T1) \quad \dots (式4)$$

【0047】

トランジスタM1のゲート電圧(第3電圧)V_{G1}(T2)は、直列接続されたキャパシタC1およびキャパシタC2の接点電圧に相当するため、トランジスタM1のゲート電圧の変化量V_{G1}は、式5のようになる。つまり、トランジスタM1のゲート電圧V_{G1}(T2)は、“V_{G1}(T1)+V_{G1}”となる。なお、キャパシタC1には、トランジスタM1のゲート電圧(第3電圧)V_{G1}(T2)に対応する電圧(第4電圧)が保存される。

30

【0048】

【数5】

$$\Delta V_{G1} = \frac{C_1}{C_1 + C_2} \Delta V_{G2} = \frac{C_1}{C_1 + C_2} (V_{DD} - |V_{TH2}| - V_{G2}(T1)) \quad \dots (式5)$$

40

【0049】

ここで、C₁はキャパシタC1のキャパシタンスであり、C₂はキャパシタC2のキャパシタンスである。

【0050】

期間T3では、ローレベルの発光信号EMnに応答してトランジスタM4が導通(オン)する。オンしたトランジスタM4によって、トランジスタM1が出力する電流I_{LED}が有機EL素子OLEDに供給される。有機EL素子OLEDは、電流I_{LED}の大きさに応じて発光する。この電流I_{LED}は式6のようになる。

【0051】

【数6】

$$\begin{aligned}
 I_{OLED} &= \frac{1}{2} \mu_1 C_{ox1} \frac{W_1}{L_1} (V_{DD} - V_{G1}(T2) - |V_{TH1}|)^2 \\
 &= \frac{1}{2} \mu_1 C_{ox1} \frac{W_1}{L_1} \left\{ V_{DD} - \frac{C_1}{C_1 + C_2} (V_{DD} - |V_{TH2}| - V_{G2}(T1)) - V_{G2}(T1) - |V_{TH1}| \right\}^2 \\
 &\dots (式6)
 \end{aligned}$$

【0052】

ここで、 μ_1 、 C_{ox1} 、 W_1 、 L_1 、および V_{TH1} はそれぞれ、トランジスタM1の電子移動度、ゲート酸化膜のキャパシタンス、チャネル幅、チャネル長、およびしきい電圧である。

【0053】

本実施の形態において、トランジスタM1とトランジスタM2は、狭い画素内部に相互に近接して形成されるため、両者の電気的特性をあわせることは容易である。例えば、トランジスタM1の電子移動度 μ_1 、しきい電圧 V_{TH1} 、および酸化膜キャパシタンス C_{ox1} と、トランジスタM2の電子移動度 μ_2 、しきい電圧 V_{TH2} 、および酸化膜キャパシタンス C_{ox2} をそれぞれ実質的に等しくすることは可能である($\mu_1 = \mu_2$ 、 $V_{TH1} = V_{TH2}$ 、 $C_{ox1} = C_{ox2}$)。したがって、式6は、式7のように示すことができる。さらに、数式7は、数式3から数式8のように示すことができる。なお、トランジスタM1とトランジスタM2との間の特性偏差を抑えるため、両チャネルを平行して配置することが好ましい。また、トランジスタM1とトランジスタM2の各チャネル長が異なる場合でも、チャネル幅を一致させることが好ましい。さらに、長い方のチャネルを折り曲げる場合には、非平行部分をなるべく短くすることが望ましい。

【0054】

【数7】

$$I_{OLED} = \frac{1}{2} \mu_1 C_{ox1} \frac{W_1}{L_1} \frac{C_2}{C_1 + C_2} (V_{DD} - V_{G2}(T1) - |V_{TH2}|)^2 \dots (式7)$$

【0055】

【数8】

$$I_{OLED} = \frac{W_1}{L_1} \frac{L_2}{W_2} \left(\frac{C_2}{C_1 + C_2} \right) I_{DATA} \dots (式8)$$

【0056】

キャパシタC1のキャパシタンス C_1 がキャパシタC2のキャパシタンス C_2 のn倍であり($C_1 = nC_2$)、トランジスタM2のチャネル幅 W_2 とチャネル長 L_2 の比(W_2 / L_2)がトランジスタM1のチャネル幅 W_1 とチャネル長 L_1 の比(W_1 / L_1)のM倍であれば、式8は式9のようになる。特に、トランジスタM2のチャネル幅 W_2 は、トランジスタM1のチャネル幅 W_1 と同一または広いことが好ましい。または、トランジスタM2のチャネル長 L_2 は、トランジスタM1のチャネル長 L_1 と同一または短いことM1が好ましい。そして、キャパシタC1のキャパシタンス C_1 とキャパシタC2のキャパシタンス C_2 の比は、少なくとも画面のサイズと解像度に応じて最適化されることが好ましい。

【0057】

10

20

30

40

50

【数9】

$$I_{OLED} = \frac{1}{M(n+1)} I_{DATA} \dots (式9)$$

【0058】

式9に示したように、本実施の形態によれば、有機EL素子OLEDに供給される電流 I_{OLED} は、トランジスタM1のしきい電圧 V_{TH1} や電子移動度 μ_1 に関係なく決定されるため、しきい電圧の偏差や電子移動度の偏差があった場合でも、良好な表示特性が得られる。

10

【0059】

また、本実施の形態によれば、有機EL素子OLEDに供給される発光電流 I_{OLED} に対して $M(n+1)$ 倍という大きいデータ電流 I_{DATA} を制御信号として用い、微細な発光電流 I_{OLED} を制御するため、多段階の階調を確実に、かつ高精度に表現することができる。また、データ線D1～Dmに大きいデータ電流 I_{DATA} を供給するため、データ線充電時間を短縮し、短い水平走査時間内でも十分に充電することが可能となる。この結果、大面積の有機EL表示装置を実現することができる。

【0060】

また、本実施の形態によれば、トランジスタM1～M5が全て同一導電型のトランジスタであるため、トランジスタの形成構成（例えば、表示パネル10のガラス基板上に薄膜トランジスタを形成する工程）を簡単にすることができる。

20

【0061】

式9から明らかなように、例えば、 $M=10$ 、 $n=9$ とすることによって、データ電流 I_{DATA} と発光電流 I_{OLED} の比率は、“100：1”となり、水平走査時間内にデータ線Dmを十分かつ確実に充電できるようになる。

【0062】

本実施の形態においては、トランジスタM1～M5をPチャネル型MOSトランジスタで実現したが、これをNチャネル型MOSトランジスタで実現することもできる。トランジスタM1～M5をNチャネル型MOSトランジスタで実現する場合には、図5の画素回路に対して、トランジスタM1のソースとトランジスタM2のソースに、正の電源電圧 V_{DD} ではなく、負の基準電圧（例えば、負の電源電圧 V_{SS} または接地電圧 GND ）を印加し、有機EL素子OLEDのカソードをトランジスタM4に接続し、有機EL素子OLEDのアノードに電源電圧 V_{DD} を印加する。そして、選択信号 SE_n および発光信号 EM_n は、図6の駆動波形に対して反転した形態を有するようにする。このように、トランジスタM1～M5をNチャネル型MOSトランジスタで実現した場合の作用、効果については、上述した図5の画素回路の作用、効果と同様である。また、トランジスタM1～M5のいくつかをPチャネル型MOSトランジスタで構成し、その他をNチャネル型MOSトランジスタで構成することも可能である。さらに、トランジスタM1～M5を類似な機能をする各種スイッチング素子で実現することもできる。

30

40

【0063】

(第2の実施の形態)

本発明の第1の実施の形態では、トランジスタM5を選択走査線 Sn から供給される選択信号 SE_n を使用して制御したが、別途の走査線からの制御信号を使用して制御することもできる。以下では、このような回路構成を有する本発明の第2の実施の形態について、図7および図8を参照しながら詳細に説明する。

【0064】

図7は、本実施の形態にかかる画素回路の等価回路図であり、図8は、図7の画素回路を駆動するための駆動信号の波形図である。

【0065】

50

図7に示したように、本実施の形態にかかる画素回路は、図5に示した第1の実施の形態にかかる画素回路に対して、走査線C_nが追加されている。トランジスタM5は、ゲートが走査線C_nに接続されており、走査線C_nから与えられる制御信号(第1制御信号)CS_nにตอบสนองしてM1のゲートとトランジスタM2のゲートを電氣的に接続する。

【0066】

第1の実施の形態では、例えば、信号の伝送遅れの影響でトランジスタM5のオン・オフがトランジスタM3のオン・オフに対して遅れるおそれがある。この点、本実施の形態によれば、制御信号CS_nを選択信号SE_nより先にローレベルとする。このとき、制御信号CS_nを遅延させた信号を選択信号SE_nとして用いることができる。

【0067】

さらに詳しく本実施の形態にかかる画素回路の動作を説明する。まず、制御信号CS_nをローレベルに遷移させることによって、先にトランジスタM5を導通(オン)させて、トランジスタM1のゲートとトランジスタM2のゲートを電氣的に接続する。その後、選択信号SE_nをローレベルに遷移させることによって、トランジスタM3を導通(オン)させる。これによって、データ電流I_{DATA}がデータ線D_mからトランジスタM1のゲートに安定的に伝達される。

【0068】

次に、制御信号CS_nをハイレベルに遷移させることによって、トランジスタM5を遮断(オフ)させて、キャパシタC1およびキャパシタC2に電圧を保存する。その後、選択信号SE_nをハイレベルに遷移させることによって、トランジスタM3を遮断(オフ)させて、トランジスタM1のゲートへのデータ電流I_{DATA}の入力を遮断する。このように、本実施の形態にかかる画素回路によれば、第1の実施の形態にかかる画素回路と同様の効果が得られると共に、トランジスタM5が確実にトランジスタM3よりも先にオンし、先にオフするため、結果的に有機EL素子OLEDの発光/消光動作の安定化が実現する。

【0069】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【0070】

例えば、第2の形態にかかる画素回路においても、トランジスタM1~M5のそれぞれをPチャネル型からNチャネル型に置き換えることは可能である。また、上述したトランジスタと実質的に同一の機能を有するものであれば、Pチャネル型とNチャネル型の組み合わせに制限はない。また、MOSトランジスタ以外の各種スイッチング素子を使用して画素回路を構成することもできる。

【0071】

また、有機EL表示装置を例に挙げて本発明の実施の形態を説明したが、本発明は、有機EL素子に限定されず、電流によって発光する他の発光表示装置にも適用できる。

【産業上の利用可能性】

【0072】

本発明は、例えば、電流駆動方式の有機電界発光表示装置に適用可能である。

【図面の簡単な説明】

【0073】

【図1】有機電界発光素子の概念図である。

【図2】従来の電圧駆動方式の画素回路の等価回路図である。

【図3】従来の電流駆動方式の画素回路の等価回路図である。

【図4】本発明の第1の実施の形態にかかる有機EL表示装置の概略的な平面図である。

【図5】同実施の形態にかかる画素回路の等価回路図である。

【図6】図5の画素回路の駆動信号の波形図である。

10

20

30

40

50

【図7】本発明の第2の実施の形態にかかる画素回路の等価回路図である。

【図8】図7の画素回路の駆動信号の波形図である。

【符号の説明】

【0074】

10：有機EL表示パネル

11：画素回路

20：走査駆動部

30：データ駆動部

C1, C2：キャパシタ

CSn：制御信号

D1～Dm：データ線

IDATA：データ電流

I_{OLED}：電流

M1～M5：トランジスタ

OLED：有機EL素子

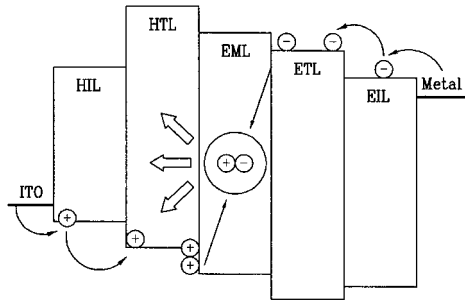
S1～Sn：選択走査線

E1～En：発光走査線

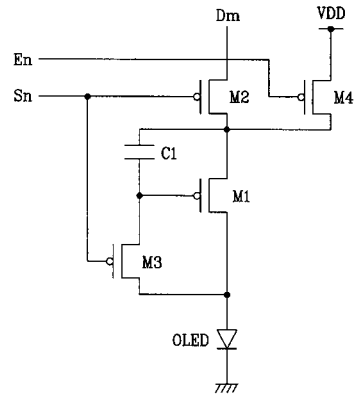
Sen：選択信号

VDD：電源

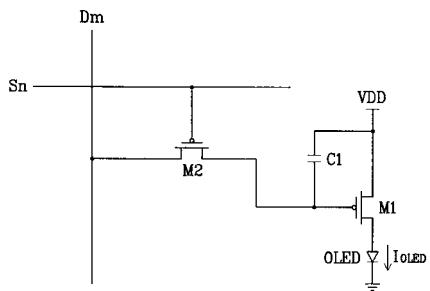
【図1】



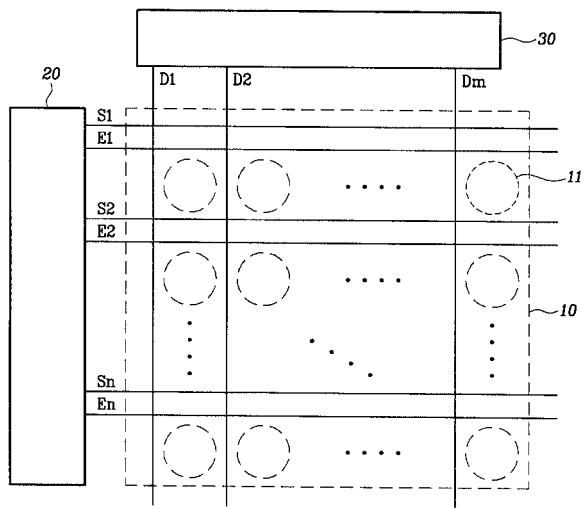
【図3】



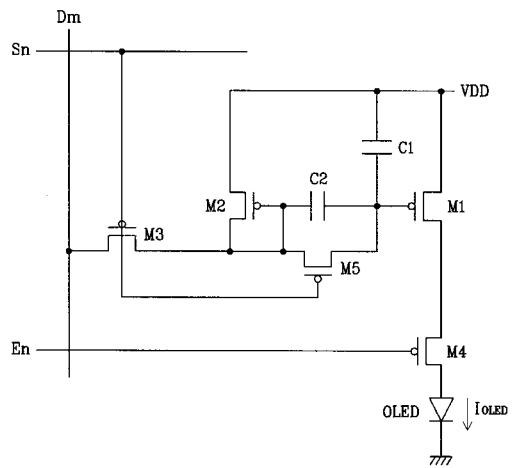
【図2】



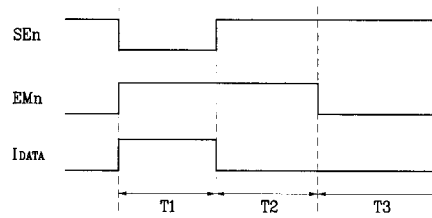
【 図 4 】



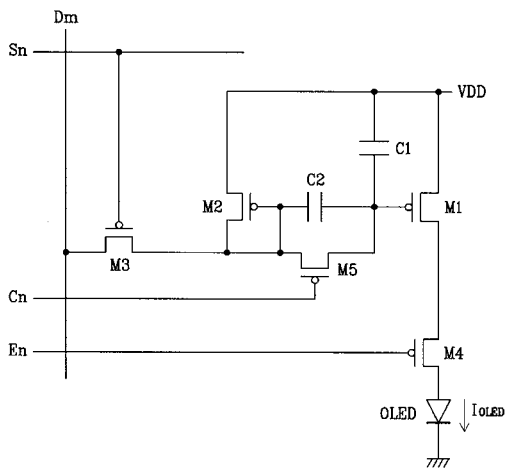
【 図 5 】



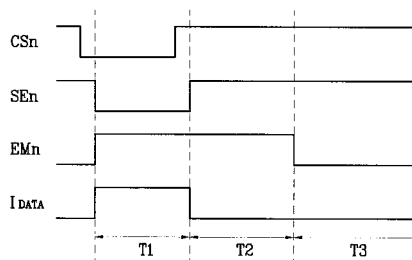
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 4 1 D
G 0 9 G 3/20 6 4 2 A
H 0 5 B 33/14 A

(56)参考文献 特開2003-050564(JP,A)
特開2003-005710(JP,A)
特表2002-518691(JP,A)
国際公開第01/006484(WO,A1)
特開2000-221942(JP,A)
特開2002-351401(JP,A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 0 0 - 3 / 3 8
H 0 1 L 5 1 / 5 0

专利名称(译)	发光显示装置，发光显示装置的驱动方法，发光显示装置的显示面板		
公开(公告)号	JP4070696B2	公开(公告)日	2008-04-02
申请号	JP2003337957	申请日	2003-09-29
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星エスディアイ株式会社		
当前申请(专利权)人(译)	三星エスディアイ株式会社		
[标]发明人	權五敬		
发明人	權 五敬		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 G09G3/32		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.611.H G09G3/20.621.A G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A H05B33/14.A G09G3/20.621.F G09G3/3241 G09G3/325 G09G3/3266 G09G3/3275 G09G3/3283 G09G3/3291 G11C19/28.230		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 3K107/AA01 3K107/BB01 3K107/CC11 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD08 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/BA13 5C380/BA19 5C380/BA20 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA08 5C380/CA12 5C380/CA13 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC13 5C380/CC14 5C380/CC15 5C380/CC18 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC61 5C380/CC62 5C380/CC63 5C380/CC64 5C380/CD012 5C380/CD014 5C380/CD025 5C380/DA02 5C380/DA06 5C380/HA13		
优先权	1020030020434 2003-04-01 KR		
其他公开文献	JP2004310013A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种发光显示装置，其驱动方法及其显示面板，其可以减小晶体管的阈值电压的影响和移动性的偏差以充分地数据线充电。 Σ SOLUTION：在发光显示装置中，从数据线Dm提供的的数据电流被传输到晶体管M2，并且晶体管M1和晶体管M2的栅极电压变为第一电压。然后，晶体管M3和晶体管M5截止，以切断从数据线Dm提供给晶体管M1的栅极和晶体管M2的栅极的数据电流。此时，电容器C1和C2耦合，并且第二电压保持在电容器C1中。从晶体管M2输出的与第二电压对应的驱动电流被传输到发光元件OLED。Z

