

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2019-532357

(P2019-532357A)

(43) 公表日 令和1年11月7日(2019.11.7)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/3233 (2016.01)	G09G 3/3233	3 K 1 0 7
G09G 3/20 (2006.01)	G09G 3/20 6 2 4 B	5 C 0 8 0
H01L 51/50 (2006.01)	G09G 3/20 6 4 1 D	5 C 3 8 0
	G09G 3/20 6 1 1 H	
	G09G 3/20 6 7 0 K	
審査請求 有 予備審査請求 未請求 (全 22 頁) 最終頁に続く		

(21) 出願番号	特願2019-541835 (P2019-541835)	(71) 出願人	515204720
(86) (22) 出願日	平成28年12月20日 (2016.12.20)		深▲セン▼市華星光電技術有限公司
(85) 翻訳文提出日	令和1年6月17日 (2019.6.17)		中華人民共和國広東省深▲セン▼市光明新
(86) 国際出願番号	PCT/CN2016/110914		区塘明大道9-2号
(87) 国際公開番号	W02018/072299	(74) 代理人	100188558
(87) 国際公開日	平成30年4月26日 (2018.4.26)		弁理士 飯田 雅人
(31) 優先権主張番号	201610912658.9	(74) 代理人	100154922
(32) 優先日	平成28年10月18日 (2016.10.18)		弁理士 崔 允辰
(33) 優先権主張国・地域又は機関	中国 (CN)	(72) 発明者	▲陳▼ 小▲龍▼
			中華人民共和國518132広東省深▲セ
			ん▼市光明新區塘明大道9-2號
		(72) 発明者	周 明忠
			中華人民共和國518132広東省深▲セ
			ん▼市光明新區塘明大道9-2號
		最終頁に続く	

(54) 【発明の名称】 AMO L E D画素駆動回路および駆動方法

(57) 【要約】

本発明はAMO L E D画素駆動回路および駆動方法を提供する。本発明のAMO L E D画素駆動回路は6 T 1 C構造であり、駆動薄膜トランジスタとしての第1薄膜トランジスタ (T 1)、第2薄膜トランジスタ (T 2)、第3薄膜トランジスタ (T 3)、第4薄膜トランジスタ (T 4)、第5薄膜トランジスタ (T 5)、第6薄膜トランジスタ (T 6)、コンデンサ (C 1)、および有機発光ダイオード (D 1) を備え、第1走査信号 (S c a n 1)、第2走査信号 (S c a n 2)、第3走査信号 (S c a n 3)、発光信号 (E M)、データ信号 (D a t a)、および基準電圧 (V r e f) にアクセスし、該回路は、駆動薄膜トランジスタの閾値電圧を効果的に補償し、閾値電圧ドリフトによって有機発光ダイオードを流れる電流が不安定になるという問題を解決し、有機発光ダイオードの発光の明るさの均一性を確保し、画面の表示効果を改善することができる。

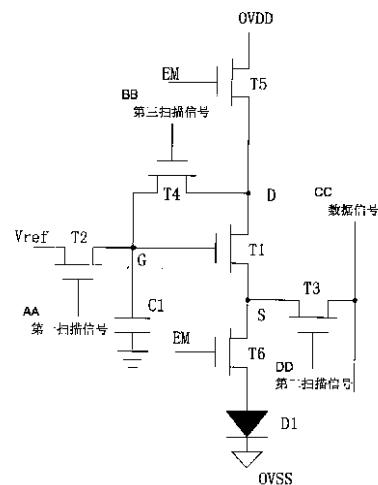


図2

AA First scanning signal
BB Third scanning signal
CC Data signal
DD Second scanning signal

【特許請求の範囲】

【請求項 1】

A M O L E D画素駆動回路であって、第 1 薄膜トランジスタ、第 2 薄膜トランジスタ、第 3 薄膜トランジスタ、第 4 薄膜トランジスタ、第 5 薄膜トランジスタ、第 6 薄膜トランジスタ、コンデンサ、および有機発光ダイオードを含み、

前記第 1 薄膜トランジスタのゲートが第 1 ノードに電氣的に接続され、ソースが第 2 ノードに電氣的に接続され、ドレインが第 3 ノードに電氣的に接続され、

前記第 2 薄膜トランジスタのゲートが第 1 走査信号にアクセスし、ソースが基準電圧に電氣的に接続され、ドレインが第 1 ノードに電氣的に接続され、

前記第 3 薄膜トランジスタのゲートが第 2 走査信号にアクセスし、ソースがデータ信号にアクセスし、ドレインが第 2 ノードに電氣的に接続され、

前記第 4 薄膜トランジスタのゲートが第 3 走査信号にアクセスし、ソースが第 1 ノードに電氣的に接続され、ドレインが第 3 ノードに電氣的に接続され、

前記第 5 薄膜トランジスタのゲートが発光信号にアクセスし、ソースが電源正電圧にアクセスし、ドレインが第 3 ノードに電氣的に接続され、

前記第 6 薄膜トランジスタのゲートが発光信号にアクセスし、ソースが第 2 ノードに電氣的に接続され、ドレインが有機発光ダイオードのアノードに電氣的に接続され、

前記コンデンサの一端が第 1 ノードに電氣的に接続され、他端がアースし、

前記有機発光ダイオードのアノードが第 6 薄膜トランジスタのドレインに電氣的に接続され、カソードが電源負電圧にアクセスする A M O L E D画素駆動回路。

【請求項 2】

前記第 1 薄膜トランジスタ、第 2 薄膜トランジスタ、第 3 薄膜トランジスタ、第 4 薄膜トランジスタ、第 5 薄膜トランジスタ、および第 6 薄膜トランジスタはいずれも低温多結晶シリコン薄膜トランジスタ、酸化物半導体薄膜トランジスタ、またはアモルファスシリコン薄膜トランジスタである請求項 1 に記載の A M O L E D画素駆動回路。

【請求項 3】

前記第 1 走査信号、第 2 走査信号、第 3 走査信号、および発光信号はいずれも外部シーケンスコントローラにより提供される請求項 1 に記載の A M O L E D画素駆動回路。

【請求項 4】

前記第 1 走査信号、第 2 走査信号、第 3 走査信号、発光信号、およびデータ信号が組み合わせられて、順に初期化段階、閾値電圧検知段階、および駆動発光段階に対応する請求項 1 に記載の A M O L E D画素駆動回路。

【請求項 5】

前記第 1 薄膜トランジスタ、第 2 薄膜トランジスタ、第 3 薄膜トランジスタ、第 4 薄膜トランジスタ、第 5 薄膜トランジスタ、および第 6 薄膜トランジスタはいずれも N 型薄膜トランジスタであり、

前記初期化段階では、前記第 1 走査信号は高電位を提供し、前記第 2 走査信号は高電位を提供し、前記第 3 走査信号は低電位を提供し、前記発光信号は低電位を提供し、前記データ信号は初期化電位を提供し、

前記閾値電圧検知段階では、前記第 1 走査信号は低電位を提供し、前記第 2 走査信号は高電位を提供し、前記第 3 走査信号は高電位を提供し、前記発光信号は低電位を提供し、前記データ信号は表示データ電位を提供し、

前記駆動発光段階では、前記第 1、第 2、および第 3 走査信号はいずれも低電位を提供し、前記発光信号は高電位を提供する請求項 4 に記載の A M O L E D画素駆動回路。

【請求項 6】

A M O L E D画素駆動方法であって、

A M O L E D画素駆動回路を提供するステップ 1 と、

初期化段階に入るステップ 2 と、

閾値電圧検知段階に入るステップ 3 と、

駆動発光段階に入るステップ 4 と、を含み

ステップ1では、前記AMOLED画素駆動回路は、第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、第6薄膜トランジスタ、コンデンサ、および有機発光ダイオードを備え、

前記第1薄膜トランジスタのゲートが第1ノードに電氣的に接続され、ソースが第2ノードに電氣的に接続され、ドレインが第3ノードに電氣的に接続され、

前記第2薄膜トランジスタのゲートが第1走査信号にアクセスし、ソースが基準電圧に電氣的に接続され、ドレインが第1ノードに電氣的に接続され、

前記第3薄膜トランジスタのゲートが第2走査信号にアクセスし、ソースがデータ信号にアクセスし、ドレインが第2ノードに電氣的に接続され、

前記第4薄膜トランジスタのゲートが第3走査信号にアクセスし、ソースが第1ノードに電氣的に接続され、ドレインが第3ノードに電氣的に接続され、

前記第5薄膜トランジスタのゲートが発光信号にアクセスし、ソースが電源正電圧にアクセスし、ドレインが第3ノードに電氣的に接続され、

前記第6薄膜トランジスタのゲートが発光信号にアクセスし、ソースが第2ノードに電氣的に接続され、ドレインが有機発光ダイオードのアノードに電氣的に接続され、

前記コンデンサの一端が第1ノードに電氣的に接続され、他端がアースし、

前記有機発光ダイオードのアノードが第6薄膜トランジスタのドレインに電氣的に接続され、カソードが電源負電圧にアクセスし、

ステップ2では、前記第1走査信号は第2薄膜トランジスタがオンになるように制御し、前記第2走査信号は第3薄膜トランジスタがオンになるように制御し、前記第3走査信号は第4薄膜トランジスタがオフになるように制御し、前記発光信号は第5、および第6薄膜トランジスタがオフになるように制御し、前記データ信号は初期化電位を提供し、第1ノードは基準電圧を書き込み、第2ノードは初期化電位を書き込み、

ステップ3では、前記第1走査信号は第2薄膜トランジスタがオフになるように制御し、前記第2走査信号は第3薄膜トランジスタがオンになるように制御し、前記第3走査信号は第4薄膜トランジスタがオンになるように制御し、前記発光信号は第5、および第6薄膜トランジスタがオフになるように制御し、前記データ信号は表示データ電位を提供し、オンになった第4薄膜トランジスタが第1薄膜トランジスタのゲートとドレインに短絡接続され、第1ノードの電圧が表示データ電位と第1薄膜トランジスタの閾値電圧の合計に達し、第1ノードの電圧がコンデンサに記憶され、

ステップ4では、前記第1、第2、および第3走査信号はそれぞれ第2、第3、および第4薄膜トランジスタがオフになるように制御し、前記発光信号は第5、および第6薄膜トランジスタがオンになるように制御し、コンデンサの記憶作用により、第1ノードの電圧を表示データ電位と第1薄膜トランジスタの閾値電圧の合計に保持し、第3ノードは電源正電圧を書き込み、第1薄膜トランジスタがオンになり、有機発光ダイオードが発光し、且つ前記有機発光ダイオードを流れる電流が第1薄膜トランジスタの閾値電圧と無関係であるAMOLED画素駆動方法。

【請求項7】

前記第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、および第6薄膜トランジスタはいずれも低温多結晶シリコン薄膜トランジスタ、酸化物半導体薄膜トランジスタ、またはアモルファスシリコン薄膜トランジスタである請求項6に記載のAMOLED画素駆動方法。

【請求項8】

前記第1走査信号、第2走査信号、第3走査信号、および発光信号はいずれも外部シーケンスコントローラにより提供される請求項6に記載のAMOLED画素駆動方法。

【請求項9】

前記第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、および第6薄膜トランジスタはいずれもN型薄膜トランジスタであり、

前記初期化段階では、前記第1走査信号は高電位を提供し、前記第2走査信号は高電位

を提供し、前記第 3 走査信号は低電位を提供し、前記発光信号は低電位を提供し、前記データ信号は初期化電位を提供し、

前記閾値電圧検知段階では、前記第 1 走査信号は低電位を提供し、前記第 2 走査信号は高電位を提供し、前記第 3 走査信号は高電位を提供し、前記発光信号は低電位を提供し、前記データ信号は表示データ電位を提供し、

前記駆動発光段階では、前記第 1、第 2、および第 3 走査信号はいずれも低電位を提供し、前記発光信号は高電位を提供する請求項 6 に記載の A M O L E D 画素駆動方法。

【請求項 10】

A M O L E D 画素駆動回路であって、

第 1 薄膜トランジスタ、第 2 薄膜トランジスタ、第 3 薄膜トランジスタ、第 4 薄膜トランジスタ、第 5 薄膜トランジスタ、第 6 薄膜トランジスタ、コンデンサ、および有機発光ダイオードを含み、

前記第 1 薄膜トランジスタのゲートが第 1 ノードに電氣的に接続され、ソースが第 2 ノードに電氣的に接続され、ドレインが第 3 ノードに電氣的に接続され、

前記第 2 薄膜トランジスタのゲートが第 1 走査信号にアクセスし、ソースが基準電圧に電氣的に接続され、ドレインが第 1 ノードに電氣的に接続され、

前記第 3 薄膜トランジスタのゲートが第 2 走査信号にアクセスし、ソースがデータ信号にアクセスし、ドレインが第 2 ノードに電氣的に接続され、

前記第 4 薄膜トランジスタのゲートが第 3 走査信号にアクセスし、ソースが第 1 ノードに電氣的に接続され、ドレインが第 3 ノードに電氣的に接続され、

前記第 5 薄膜トランジスタのゲートが発光信号にアクセスし、ソースが電源正電圧にアクセスし、ドレインが第 3 ノードに電氣的に接続され、

前記第 6 薄膜トランジスタのゲートが発光信号にアクセスし、ソースが第 2 ノードに電氣的に接続され、ドレインが有機発光ダイオードのアノードに電氣的に接続され、

前記コンデンサの一端が第 1 ノードに電氣的に接続され、他端がアースし、

前記有機発光ダイオードのアノードが第 6 薄膜トランジスタのドレインに電氣的に接続され、カソードが電源負電圧にアクセスし、

前記第 1 薄膜トランジスタ、第 2 薄膜トランジスタ、第 3 薄膜トランジスタ、第 4 薄膜トランジスタ、第 5 薄膜トランジスタ、および第 6 薄膜トランジスタはいずれも低温多結晶シリコン薄膜トランジスタ、酸化物半導体薄膜トランジスタ、またはアモルファスシリコン薄膜トランジスタであり、

前記第 1 走査信号、第 2 走査信号、第 3 走査信号、および発光信号はいずれも外部シーケンスコントローラにより提供される A M O L E D 画素駆動回路。

【請求項 11】

前記第 1 走査信号、第 2 走査信号、第 3 走査信号、発光信号、およびデータ信号が組み合わせられて、順に初期化段階、閾値電圧検知段階、および駆動発光段階に対応する請求項 10 に記載の A M O L E D 画素駆動回路。

【請求項 12】

前記第 1 薄膜トランジスタ、第 2 薄膜トランジスタ、第 3 薄膜トランジスタ、第 4 薄膜トランジスタ、第 5 薄膜トランジスタ、および第 6 薄膜トランジスタはいずれも N 型薄膜トランジスタであり、

前記初期化段階では、前記第 1 走査信号は高電位を提供し、前記第 2 走査信号は高電位を提供し、前記第 3 走査信号は低電位を提供し、前記発光信号は低電位を提供し、前記データ信号は初期化電位を提供し、

前記閾値電圧検知段階では、前記第 1 走査信号は低電位を提供し、前記第 2 走査信号は高電位を提供し、前記第 3 走査信号は高電位を提供し、前記発光信号は低電位を提供し、前記データ信号は表示データ電位を提供し、

前記駆動発光段階では、前記第 1、第 2、および第 3 走査信号はいずれも低電位を提供し、前記発光信号は高電位を提供する請求項 11 に記載の A M O L E D 画素駆動回路。

【発明の詳細な説明】

10

20

30

40

50

【技術分野】

【0001】

本発明は表示技術分野に関し、特にAMOLED画素駆動回路および駆動方法に関する。

【背景技術】

【0002】

有機発光ダイオード（Organic Light Emitting Display、OLED）表示装置は、自己発光が可能であり、駆動電圧が低く、発光効率が高く、応答時間が短く、解像度とコントラストが高く、視野角が180°に近く、使用可能な温度範囲が広く、フレキシブル表示や大面積のフルカラー表示を実現できるなどの多くの利点を有し、最も有望な表示装置として業界によって認められた。

10

【0003】

OLED表示装置は、駆動方式によってパッシブマトリクスOLED（Passive Matrix OLED、PMOLED）とアクティブマトリクスOLED（Active Matrix OLED、AMOLED）の2種、すなわち直接アドレッシングと薄膜トランジスタ（Thin Film Transistor、TFT）マトリクスアドレッシングの2種に分類することができる。AMOLEDは、アレイ状に配列された画素を有し、アクティブ表示タイプであり、発光効率が高く、一般的に高解像度の大型表示装置として用いられる。

【0004】

20

AMOLEDは電流駆動デバイスであり、電流が有機発光ダイオードを流れるとき、有機発光ダイオードが発光し、且つ発光の明るさが有機発光ダイオード自体を流れる電流によって決まる。ほとんどの従来の集積回路（Integrated Circuit、IC）が電圧信号のみを伝送するため、AMOLEDの画素駆動回路は電圧信号から電流信号への変換を行う必要がある。

【0005】

従来のAMOLED画素駆動回路は、一般的に2T1Cであり、すなわち2つの薄膜トランジスタと1つのコンデンサからなる構造であり、図1に示すように、従来の2T1C画素駆動回路は、第1薄膜トランジスタT10、第2薄膜トランジスタT20、コンデンサC10、および有機発光ダイオードD10を備え、第1薄膜トランジスタT10のゲートが第2薄膜トランジスタT20のドレインに電氣的に接続され、ドレインが電源正電圧OVDDにアクセスし、ソースが有機発光ダイオードD10のアノードに電氣的に接続され、第2薄膜トランジスタT20のゲートがゲート駆動信号Gateにアクセスし、ソースがデータ信号Dataにアクセスし、ドレインが第1薄膜トランジスタT10のゲートに電氣的に接続され、コンデンサC10の一端が第1薄膜トランジスタT10のゲートに電氣的に接続され、他端が第1薄膜トランジスタT10のドレインに電氣的に接続され、有機発光ダイオードD10のアノードが第1薄膜トランジスタT10のソースに電氣的に接続され、カソードが電源負電圧OVSSにアクセスする。該2T1CのAMOLED画素駆動回路が作動するとき、有機発光ダイオードD10を流れる電流が下記式を満たす。

30

【0006】

40

$$I = k \times (V_{gs} - V_{th})^2$$

式中、Iは有機発光ダイオードD10を流れる電流、kは駆動薄膜トランジスタ、すなわち第1薄膜トランジスタT10の特性に関連する定数係数、V_{gs}は駆動薄膜トランジスタ、すなわち第1薄膜トランジスタT10のゲートとソースの電圧差、V_{th}は駆動薄膜トランジスタ、すなわち第1薄膜トランジスタT10の閾値電圧であり、以上からわかるように、有機発光ダイオードD10を流れる電流は駆動薄膜トランジスタ閾値電圧に関連する。

【0007】

パネルを製造するプロセスの不安定性などの原因のため、パネル内の各画素駆動回路における駆動薄膜トランジスタの閾値電圧に差別が発生し、長時間使用すると薄膜トランジ

50

スタの材料が老化して劣化し、その結果、駆動薄膜トランジスタの閾値電圧がドリフトして、有機発光ダイオードを流れる電流が不安定になるという問題を引き起こし、パネル表示の不均一さが発生してしまう。従来の2T1C回路においては、駆動薄膜トランジスタの閾値電圧ドリフトを調整により改善することができず、従って、新たな薄膜トランジスタまたは新たな信号を追加する方式で閾値電圧ドリフトによる影響を弱め、すなわちAMOLED画素駆動回路に補償機能を持たせる必要がある。

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明は、駆動薄膜トランジスタの閾値電圧を効果的に補償し、有機発光ダイオードを流れる電流を安定化させ、有機発光ダイオードの発光の明るさの均一性を確保し、画面の表示効果を改善することができるAMOLED画素駆動回路を提供することを目的とする。

10

【0009】

本発明は、駆動薄膜トランジスタの閾値電圧を効果的に補償し、閾値電圧ドリフトによって有機発光ダイオードを流れる電流が不安定になるという問題を解決し、有機発光ダイオードの発光の明るさを均一にして、画面の表示効果を改善することができるAMOLED画素駆動方法を提供することをさらなる目的とする。

【0010】

上記目的を達成させるために、本発明はAMOLED画素駆動回路を提供し、前記AMOLED画素駆動回路は、第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、第6薄膜トランジスタ、コンデンサ、および有機発光ダイオードを備え、

20

前記第1薄膜トランジスタのゲートが第1ノードに電氣的に接続され、ソースが第2ノードに電氣的に接続され、ドレインが第3ノードに電氣的に接続され、

前記第2薄膜トランジスタのゲートが第1走査信号にアクセスし、ソースが基準電圧に電氣的に接続され、ドレインが第1ノードに電氣的に接続され、

前記第3薄膜トランジスタのゲートが第2走査信号にアクセスし、ソースがデータ信号にアクセスし、ドレインが第2ノードに電氣的に接続され、

前記第4薄膜トランジスタのゲートが第3走査信号にアクセスし、ソースが第1ノードに電氣的に接続され、ドレインが第3ノードに電氣的に接続され、

30

前記第5薄膜トランジスタのゲートが発光信号にアクセスし、ソースが電源正電圧にアクセスし、ドレインが第3ノードに電氣的に接続され、

前記第6薄膜トランジスタのゲートが発光信号にアクセスし、ソースが第2ノードに電氣的に接続され、ドレインが有機発光ダイオードのアノードに電氣的に接続され、

前記コンデンサの一端が第1ノードに電氣的に接続され、他端がアースし、

前記有機発光ダイオードのアノードが第6薄膜トランジスタのドレインに電氣的に接続され、カソードが電源負電圧にアクセスする。

【0011】

前記第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、および第6薄膜トランジスタはいずれも低温多結晶シリコン薄膜トランジスタ、酸化物半導体薄膜トランジスタ、またはアモルファスシリコン薄膜トランジスタである。

40

【0012】

前記第1走査信号、第2走査信号、第3走査信号、および発光信号はいずれも外部シーケンサコントローラにより提供される。

【0013】

前記第1走査信号、第2走査信号、第3走査信号、発光信号、およびデータ信号が組み合わせられて、順に初期化段階、閾値電圧検知段階、および駆動発光段階に対応する。

【0014】

50

前記第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、および第6薄膜トランジスタはいずれもN型薄膜トランジスタであり、

前記初期化段階では、前記第1走査信号は高電位を提供し、前記第2走査信号は高電位を提供し、前記第3走査信号は低電位を提供し、前記発光信号は低電位を提供し、前記データ信号は初期化電位を提供し、

前記閾値電圧検知段階では、前記第1走査信号は低電位を提供し、前記第2走査信号は高電位を提供し、前記第3走査信号は高電位を提供し、前記発光信号は低電位を提供し、

前記データ信号は表示データ電位を提供し、

前記駆動発光段階では、前記第1、第2、および第3走査信号はいずれも低電位を提供し、前記発光信号は高電位を提供する。

10

【0015】

本発明は、さらに、AMOLED画素駆動方法を提供し、前記AMOLED画素駆動方法は、

AMOLED画素駆動回路を提供するステップ1と、

初期化段階に入るステップ2と、

閾値電圧検知段階に入るステップ3と、

駆動発光段階に入るステップ4とを含み、

ステップ1では、前記AMOLED画素駆動回路は、第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、第6薄膜トランジスタ、コンデンサ、および有機発光ダイオードを備え、

20

前記第1薄膜トランジスタのゲートが第1ノードに電氣的に接続され、ソースが第2ノードに電氣的に接続され、ドレインが第3ノードに電氣的に接続され、

前記第2薄膜トランジスタのゲートが第1走査信号にアクセスし、ソースが基準電圧に電氣的に接続され、ドレインが第1ノードに電氣的に接続され、

前記第3薄膜トランジスタのゲートが第2走査信号にアクセスし、ソースがデータ信号にアクセスし、ドレインが第2ノードに電氣的に接続され、

前記第4薄膜トランジスタのゲートが第3走査信号にアクセスし、ソースが第1ノードに電氣的に接続され、ドレインが第3ノードに電氣的に接続され、

前記第5薄膜トランジスタのゲートが発光信号にアクセスし、ソースが電源正電圧にアクセスし、ドレインが第3ノードに電氣的に接続され、

30

前記第6薄膜トランジスタのゲートが発光信号にアクセスし、ソースが第2ノードに電氣的に接続され、ドレインが有機発光ダイオードのアノードに電氣的に接続され、

前記コンデンサの一端が第1ノードに電氣的に接続され、他端がアースし、

前記有機発光ダイオードのアノードが第6薄膜トランジスタのドレインに電氣的に接続され、カソードが電源負電圧にアクセスし、

ステップ2では、前記第1走査信号は第2薄膜トランジスタがオンになるように制御し、前記第2走査信号は第3薄膜トランジスタがオンになるように制御し、前記第3走査信号は第4薄膜トランジスタがオフになるように制御し、前記発光信号は第5、および第6薄膜トランジスタがオフになるように制御し、前記データ信号は初期化電位を提供し、第1ノードは基準電圧を書き込み、第2ノードは初期化電位を書き込み、

40

ステップ3では、前記第1走査信号は第2薄膜トランジスタがオフになるように制御し、前記第2走査信号は第3薄膜トランジスタがオンになるように制御し、前記第3走査信号は第4薄膜トランジスタがオンになるように制御し、前記発光信号は第5、および第6薄膜トランジスタがオフになるように制御し、前記データ信号は表示データ電位を提供し、オンになった第4薄膜トランジスタが第1薄膜トランジスタのゲートとドレインに短絡接続され、第1ノードの電圧が表示データ電位と第1薄膜トランジスタの閾値電圧の合計に達し、第1ノードの電圧がコンデンサに記憶され、

ステップ4では、前記第1、第2、および第3走査信号はそれぞれ第2、第3、および第4薄膜トランジスタがオフになるように制御し、前記発光信号は第5、および第6薄膜

50

トランジスタがオンになるように制御し、コンデンサの記憶作用により、第1ノードの電圧を表示データ電位と第1薄膜トランジスタの閾値電圧の合計に保持し、第3ノードは電源正電圧を書き込み、第1薄膜トランジスタがオンになり、有機発光ダイオードが発光し、且つ前記有機発光ダイオードを流れる電流は第1薄膜トランジスタの閾値電圧と無関係である。

【0016】

前記第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、および第6薄膜トランジスタはいずれも低温多結晶シリコン薄膜トランジスタ、酸化物半導体薄膜トランジスタ、またはアモルファスシリコン薄膜トランジスタである。

10

【0017】

前記第1走査信号、第2走査信号、第3走査信号、および発光信号はいずれも外部シーケンスコントローラにより提供される。

【0018】

前記第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、および第6薄膜トランジスタはいずれもN型薄膜トランジスタであり、

前記初期化段階では、前記第1走査信号は高電位を提供し、前記第2走査信号は高電位を提供し、前記第3走査信号は低電位を提供し、前記発光信号は低電位を提供し、前記データ信号は初期化電位を提供し、

20

前記閾値電圧検知段階では、前記第1走査信号は低電位を提供し、前記第2走査信号は高電位を提供し、前記第3走査信号は高電位を提供し、前記発光信号は低電位を提供し、前記データ信号は表示データ電位を提供し、

前記駆動発光段階では、前記第1、第2、および第3走査信号はいずれも低電位を提供し、前記発光信号は高電位を提供する。

【0019】

本発明はさらに、AMOLED画素駆動回路を提供し、前記AMOLED画素駆動回路は、第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、第6薄膜トランジスタ、コンデンサ、および有機発光ダイオードを備え、

30

前記第1薄膜トランジスタのゲートが第1ノードに電氣的に接続され、ソースが第2ノードに電氣的に接続され、ドレインが第3ノードに電氣的に接続され、

前記第2薄膜トランジスタのゲートが第1走査信号にアクセスし、ソースが基準電圧に電氣的に接続され、ドレインが第1ノードに電氣的に接続され、

前記第3薄膜トランジスタのゲートが第2走査信号にアクセスし、ソースがデータ信号にアクセスし、ドレインが第2ノードに電氣的に接続され、

前記第4薄膜トランジスタのゲートが第3走査信号にアクセスし、ソースが第1ノードに電氣的に接続され、ドレインが第3ノードに電氣的に接続され、

前記第5薄膜トランジスタのゲートが発光信号にアクセスし、ソースが電源正電圧にアクセスし、ドレインが第3ノードに電氣的に接続され、

40

前記第6薄膜トランジスタのゲートが発光信号にアクセスし、ソースが第2ノードに電氣的に接続され、ドレインが有機発光ダイオードのアノードに電氣的に接続され、

前記コンデンサの一端が第1ノードに電氣的に接続され、他端がアースし、

前記有機発光ダイオードのアノードが第6薄膜トランジスタのドレインに電氣的に接続され、カソードが電源負電圧にアクセスし、

前記第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、および第6薄膜トランジスタはいずれも低温多結晶シリコン薄膜トランジスタ、酸化物半導体薄膜トランジスタ、またはアモルファスシリコン薄膜トランジスタであり、

前記第1走査信号、第2走査信号、第3走査信号、および発光信号はいずれも外部シー

50

ケンスコントローラにより提供される。

【発明の効果】

【0020】

本発明の有益な効果は以下のとおりである。本発明に係るAMOLED画素駆動回路は6T1C構造であり、初期化段階では、第2、および第3薄膜トランジスタがオンになり、第4、第5、および第6薄膜トランジスタがオフになるように制御し、第1薄膜トランジスタ、すなわち駆動薄膜トランジスタゲートに基準電圧を書き込ませ、ソースに初期化電位を書き込ませ、閾値電圧検知段階では、第3、および第4薄膜トランジスタがオンになり、第2、第5、および第6薄膜トランジスタがオフになるように制御し、第1薄膜トランジスタのゲートの電圧を表示データ電位と第1薄膜トランジスタの閾値電圧の合計まで上昇させてコンデンサに記憶し、駆動発光段階では、第5、および第6薄膜トランジスタがオンになり、第2、第3、および第4薄膜トランジスタがオフになるように制御し、コンデンサの記憶作用により、第1薄膜トランジスタのゲート電圧を表示データ電位と第1薄膜トランジスタの閾値電圧の合計に保持し、第1薄膜トランジスタがオンになり、有機発光ダイオードを発光させ、且つ有機発光ダイオードを流れる電流が第1薄膜トランジスタの閾値電圧と無関係であり、それによって、有機発光ダイオードの発光の明るさの均一性を確保し、画面の表示効果を改善することができる。本発明に係るAMOLED画素駆動方法は、駆動薄膜トランジスタの閾値電圧を効果的に補償し、閾値電圧ドリフトにより有機発光ダイオードを流れる電流が不安定になるという問題を解決し、有機発光ダイオードの発光の明るさを均一にし、画面の表示効果を改善することができる。

10

20

【0021】

本発明の特徴および技術内容をさらに理解するために、以下の本発明に関する詳細な説明および図面を参照することができる。しかしながら、図面は参照および説明のために提供されるものに過ぎず、本発明を限定するものではない。

【図面の簡単な説明】

【0022】

【図1】従来の2T1C構造のAMOLED画素駆動回路の回路図である。

【図2】本発明のAMOLED画素駆動回路の回路図である。

【図3】本発明のAMOLED画素駆動回路のシーケンス図である。

【図4】本発明のAMOLED画素駆動方法のステップ2の模式図である。

30

【図5】本発明のAMOLED画素駆動方法のステップ3の模式図である。

【図6】本発明のAMOLED画素駆動方法のステップ4の模式図である。

【発明を実施するための形態】

【0023】

本発明が用いる技術案およびその効果をさらに説明するために、以下、本発明の好適な実施例およびその図面を参照しながら詳細に説明する。

【0024】

図2および図3に示すように、本発明は、第1薄膜トランジスタT1、第2薄膜トランジスタT2、第3薄膜トランジスタT3、第4薄膜トランジスタT4、第5薄膜トランジスタT5、第6薄膜トランジスタT6、コンデンサC1、および有機発光ダイオードD1を備える6T1C構造のAMOLED画素駆動回路を提供する。

40

【0025】

前記第1薄膜トランジスタT1のゲートが第1ノードGに電氣的に接続され、ソースが第2ノードSに電氣的に接続され、ドレインが第3ノードDに電氣的に接続され、

前記第2薄膜トランジスタT2のゲートが第1走査信号Scan1にアクセスし、ソースが基準電圧Vrefに電氣的に接続され、ドレインが第1ノードGに電氣的に接続され、

前記第3薄膜トランジスタT3のゲートが第2走査信号Scan2にアクセスし、ソースがデータ信号Dataにアクセスし、ドレインが第2ノードSに電氣的に接続され、

前記第4薄膜トランジスタT4のゲートが第3走査信号Scan3にアクセスし、ソースが第1ノードGに電氣的に接続され、ドレインが第3ノードDに電氣的に接続され、

50

前記第 5 薄膜トランジスタ T 5 のゲートが発光信号 E M にアクセスし、ソースが電源正電圧 O V D D にアクセスし、ドレインが第 3 ノード D に電氣的に接続され、

前記第 6 薄膜トランジスタ T 6 のゲート E M が発光信号にアクセスし、ソースが第 2 ノード S に電氣的に接続され、ドレインが有機発光ダイオード D 1 のアノードに電氣的に接続され、

前記コンデンサ C 1 の一端が第 1 ノード G に電氣的に接続され、他端がアースし、

前記有機発光ダイオード D 1 のアノードが第 6 薄膜トランジスタ T 6 のドレインに電氣的に接続され、カソードが電源負電圧 O V S S にアクセスする。

【0026】

第 1 薄膜トランジスタ T 1 は駆動薄膜トランジスタであり、有機発光ダイオード D 1 を駆動して発光させる。

【0027】

具体的には、前記第 1 薄膜トランジスタ T 1、第 2 薄膜トランジスタ T 2、第 3 薄膜トランジスタ T 3、第 4 薄膜トランジスタ T 4、第 5 薄膜トランジスタ T 5、および第 6 薄膜トランジスタ T 6 はいずれも低温多結晶シリコン薄膜トランジスタ、酸化物半導体薄膜トランジスタ、またはアモルファスシリコン薄膜トランジスタである。

【0028】

具体的には、前記第 1 走査信号 S c a n 1、第 2 走査信号 S c a n 2、第 3 走査信号 S c a n 3、および発光信号 E M はいずれも外部シーケンスコントローラにより提供される。

【0029】

具体的には、前記第 1 走査信号 S c a n 1、第 2 走査信号 S c a n 2、第 3 走査信号 S c a n 3、発光信号 E M、およびデータ信号 D a t a が組み合わせられて、順に初期化段階 1、閾値電圧検知段階 2、および駆動発光段階 3 に対応する。

【0030】

図 2 および図 3 と組み合わせて、図 4 ~ 図 6 を参照すると、本発明の A M O L E D 画素駆動回路の作動過程は以下のとおりである。

【0031】

前記初期化段階 1 では、前記第 1 走査信号 S c a n 1 は第 2 薄膜トランジスタ T 2 がオンになるように制御し、前記第 2 走査信号 S c a n 2 は第 3 薄膜トランジスタ T 3 がオンになるように制御し、前記第 3 走査信号 S c a n 3 は第 4 薄膜トランジスタ T 4 がオフになるように制御し、前記発光信号 E M は第 5、および第 6 薄膜トランジスタ T 5、T 6 がオフになるように制御し、前記データ信号 D a t a は初期化電位 V i n i を提供し、第 2 ノード S、すなわち第 1 薄膜トランジスタ T 1 のソースはオンになった第 3 薄膜トランジスタ T 3 を介して初期化電位 V i n i を書き込み、第 1 ノード G、すなわち第 1 薄膜トランジスタ T 1 のゲートはオンになった第 2 薄膜トランジスタ T 2 を介して基準電圧 V r e f を書き込み、それによって、第 1 薄膜トランジスタ T 1 のゲート、ソース電圧に対する初期化を完了し、

前記閾値電圧検知段階 2 では、前記第 1 走査信号 S c a n 1 は第 2 薄膜トランジスタ T 2 がオフになるように制御し、前記第 2 走査信号 S c a n 2 は第 3 薄膜トランジスタ T 3 がオンになるように制御し、前記第 3 走査信号 S c a n 3 は第 4 薄膜トランジスタ T 4 がオンになるように制御し、前記発光信号 E M は第 5、および第 6 薄膜トランジスタ T 5、T 6 がオフになるように制御し、前記データ信号 D a t a は表示データ電位 V d a t a を提供し、オンになった第 4 薄膜トランジスタ T 4 が第 1 薄膜トランジスタ T 1 のゲートとドレインに短絡接続され、電位が表示データ電位 V d a t a と第 1 薄膜トランジスタ T 1 の閾値電圧の合計に達し、すなわち $V_g = V_s + V_{th} = V_{data} + V_{th}$ 、(式中、 V_g は第 1 薄膜トランジスタ T 1 のゲートの電圧、 V_s は第 1 薄膜トランジスタ T 1 のソースの電圧、 V_{data} は表示データ電位、 V_{th} は第 1 薄膜トランジスタ T 1 の閾値電圧である) になるまで、第 1 ノード G、すなわち第 1 薄膜トランジスタ T 1 のゲートの電圧は第 1 薄膜トランジスタ T 1 のソースを介して連続的に放電し、この際に、第 1 薄膜ト

10

20

30

40

50

ランジスタ T 1 のゲートの電圧がコンデンサ C 1 に記憶され、

前記駆動発光段階 3 では、前記第 1、第 2、および第 3 走査信号 S c a n 1、S c a n 2、S c a n 3 はそれぞれ第 2、第 3、および第 4 薄膜トランジスタ T 2、T 3、T 4 がオフになるように制御し、前記発光信号 E M は第 5、および第 6 薄膜トランジスタ T 5、T 6 がオンになるように制御し、コンデンサ C 1 の記憶作用により、第 1 ノード G、すなわち第 1 薄膜トランジスタ T 1 のゲートの電圧を表示データ電位 V d a t a と第 1 薄膜トランジスタ T 1 の閾値電圧の合計に保持し、第 3 ノード D、すなわち第 1 薄膜トランジスタ T 1 のドレインはオンになった第 5 薄膜トランジスタ T 5 を介して電源正電圧 O V D D を書き込み、第 1 薄膜トランジスタ T 1 がオンになり、有機発光ダイオード D 1 が発光し、

10

さらに、有機発光ダイオード D 1 を流れる電流が下記式 (1) を満たすことは既知である。

【 0 0 3 2 】

$$I = k \times (V_{gs} - V_{th})^2 \quad (1)$$

式中、I は有機発光ダイオード D 1 を流れる電流、k は駆動薄膜トランジスタ、すなわち第 1 薄膜トランジスタ T 1 の特性に関連する定数係数、V g s は駆動薄膜トランジスタ、すなわち第 1 薄膜トランジスタ T 1 のゲートとソースの電圧差、V t h は駆動薄膜トランジスタ、すなわち第 1 薄膜トランジスタ T 1 の閾値電圧である。

$$V_{gs} = V_{data} + V_{th} \quad (2)$$

式 (2) を式 (1) に代入すると、

$$\begin{aligned} I &= k \times (V_{gs} - V_{th})^2 \\ &= k \times (V_{data} + V_{th} - V_s - V_{th})^2 \\ &= k \times (V_{data} - V_s)^2 \text{ になる。} \end{aligned}$$

20

以上から分かるように、第 1 薄膜トランジスタ T 1 および有機発光ダイオード D 1 を流れる電流値が第 1 薄膜トランジスタ T 1 の閾値電圧 V t h と無関係であり、駆動薄膜トランジスタの閾値電圧ドリフトを補償し、閾値電圧ドリフトにより有機発光ダイオードを流れる電流が不安定になるという問題を解決し、有機発光ダイオードの発光の明るさを均一にし、画面の表示効果を改善することができる。

【 0 0 3 3 】

さらに、本発明の好適な実施例において、前記第 1 薄膜トランジスタ T 1、第 2 薄膜トランジスタ T 2、第 3 薄膜トランジスタ T 3、第 4 薄膜トランジスタ T 4、第 5 薄膜トランジスタ T 5、および第 6 薄膜トランジスタ T 6 はいずれも N 型薄膜トランジスタであり、前記初期化段階 1 では、前記第 1 走査信号 S c a n 1 は高電位を提供し、前記第 2 走査信号 S c a n 2 は高電位を提供し、前記第 3 走査信号 S c a n 3 は低電位を提供し、前記発光信号 E M は低電位を提供し、前記データ信号 D a t a は初期化電位 V i n i を提供し、前記閾値電圧検知段階 2 では、前記第 1 走査信号 S c a n 1 は低電位を提供し、前記第 2 走査信号 S c a n 2 は高電位を提供し、前記第 3 走査信号 S c a n 3 は高電位を提供し、前記発光信号 E M は低電位を提供し、前記データ信号 D a t a は表示データ電位 V d a t a を提供し、前記駆動発光段階 3 では、前記第 1、第 2、および第 3 走査信号 S c a n 1、S c a n 2、S c a n 3 はいずれも低電位を提供し、前記発光信号 E M は高電位を提供する。

30

40

【 0 0 3 4 】

図 2 および図 3 を組み合わせて、図 4 ～図 6 を参照すると、上記 A M O L E D 画素駆動回路に基づいて、本発明はさらに、A M O L E D 画素駆動方法を提供し、A M O L E D 画素駆動方法はステップ 1 ～ステップ 4 を含む。

【 0 0 3 5 】

ステップ 1、A M O L E D 画素駆動回路を提供する。

前記 A M O L E D 画素駆動回路は、第 1 薄膜トランジスタ T 1、第 2 薄膜トランジスタ T 2、第 3 薄膜トランジスタ T 3、第 4 薄膜トランジスタ T 4、第 5 薄膜トランジスタ T 5、第 6 薄膜トランジスタ T 6、コンデンサ C 1、および有機発光ダイオード D 1 を備え

50

、

前記第1薄膜トランジスタT1のゲートが第1ノードGに電氣的に接続され、ソースが第2ノードSに電氣的に接続され、ドレインが第3ノードDに電氣的に接続され、

前記第2薄膜トランジスタT2のゲートが第1走査信号Scan1にアクセスし、ソースが基準電圧Vrefに電氣的に接続され、ドレインが第1ノードGに電氣的に接続され、

、

前記第3薄膜トランジスタT3のゲートが第2走査信号Scan2にアクセスし、ソースがデータ信号Dataにアクセスし、ドレインが第2ノードSに電氣的に接続され、

前記第4薄膜トランジスタT4のゲートが第3走査信号Scan3にアクセスし、ソースが第1ノードGに電氣的に接続され、ドレインが第3ノードDに電氣的に接続され、

前記第5薄膜トランジスタT5のゲートが発光信号EMにアクセスし、ソースが電源正電圧OVDDにアクセスし、ドレインが第3ノードDに電氣的に接続され、

前記第6薄膜トランジスタT6のゲートが発光信号EMにアクセスし、ソースが第2ノードSに電氣的に接続され、ドレインが有機発光ダイオードD1のアノードに電氣的に接続され、

前記コンデンサC1の一端が第1ノードGに電氣的に接続され、他端がアースし、

前記有機発光ダイオードD1のアノードが第6薄膜トランジスタT6のドレインに電氣的に接続され、カソードが電源負電圧OVSSにアクセスする。

【0036】

第1薄膜トランジスタT1は駆動薄膜トランジスタであり、有機発光ダイオードD1を駆動して発光させる。

【0037】

具体的には、前記第1薄膜トランジスタT1、第2薄膜トランジスタT2、第3薄膜トランジスタT3、第4薄膜トランジスタT4、第5薄膜トランジスタT5、および第6薄膜トランジスタT6はいずれも低温多結晶シリコン薄膜トランジスタ、酸化物半導体薄膜トランジスタ、またはアモルファスシリコン薄膜トランジスタである。

【0038】

具体的には、前記第1走査信号Scan1、第2走査信号Scan2、第3走査信号Scan3、および発光信号EMはいずれも外部シーケンスコントローラにより提供される。

【0039】

ステップ2、初期化段階1に入る。

前記第1走査信号Scan1は第2薄膜トランジスタT2がオンになるように制御し、前記第2走査信号Scan2は第3薄膜トランジスタT3がオンになるように制御し、前記第3走査信号Scan3は第4薄膜トランジスタT4がオフになるように制御し、前記発光信号EMは第5、および第6薄膜トランジスタT5、T6がオフになるように制御し、前記データ信号Dataは初期化電位Viniを提供し、第2ノードS、すなわち第1薄膜トランジスタT1のソースはオンになった第3薄膜トランジスタT3を介して初期化電位Viniを書き込み、第1ノードG、すなわち第1薄膜トランジスタT1のゲートはオンになった第2薄膜トランジスタT2を介して基準電圧Vrefを書き込み、それによって、第1薄膜トランジスタT1のゲート、ソース電圧に対する初期化を完了する。

【0040】

ステップ3、閾値電圧検知段階2に入る。

前記第1走査信号Scan1は第2薄膜トランジスタT2がオフになるように制御し、

前記第2走査信号Scan2は第3薄膜トランジスタT3がオンになるように制御し、前記第3走査信号Scan3は第4薄膜トランジスタT4がオンになるように制御し、前記発光信号EMは第5、および第6薄膜トランジスタT5、T6がオフになるように制御し、前記データ信号Dataは表示データ電位Vdataを提供し、オンになった第4薄膜トランジスタT4が第1薄膜トランジスタT1のゲートとドレインに短絡接続され、電位が表示データ電位Vdataと第1薄膜トランジスタT1の閾値電圧の合計に達し、す

10

20

30

40

50

なわち $V_g = V_s + V_{th} = V_{data} + V_{th}$ (式中、 V_g は第 1 薄膜トランジスタ T1 のゲートの電圧、 V_s は第 1 薄膜トランジスタ T1 のソースの電圧、 V_{data} は表示データ電位、 V_{th} は第 1 薄膜トランジスタ T1 の閾値電圧である) になるまで、第 1 ノード G、すなわち第 1 薄膜トランジスタ T1 のゲートの電圧は第 1 薄膜トランジスタ T1 のソースを介して連続的に放電し、この際に、第 1 ノード G、すなわち第 1 薄膜トランジスタ T1 のゲートの電圧がコンデンサ C1 に記憶される。

【0041】

ステップ 4、駆動発光段階 3 に入る。

前記第 1、第 2、および第 3 走査信号 $Scan1$ 、 $Scan2$ 、 $Scan3$ はそれぞれ第 2、第 3、および第 4 薄膜トランジスタ T2、T3、T4 がオフになるように制御し、前記発光信号 EM は第 5、および第 6 薄膜トランジスタ T5、T6 がオンになるように制御し、コンデンサ C1 の記憶作用により、第 1 ノード G、すなわち第 1 薄膜トランジスタ T1 のゲートの電圧を表示データ電位 V_{data} と第 1 薄膜トランジスタ T1 の閾値電圧の合計に保持し、第 3 ノード D、すなわち第 1 薄膜トランジスタ T1 のドレインはオンになった第 5 薄膜トランジスタ T5 を介して電源正電圧 OVD を書き込み、第 1 薄膜トランジスタ T1 がオンになり、有機発光ダイオード D1 が発光し、

さらに、有機発光ダイオード D1 を流れる電流が下記式 (1) を満たすことは既知である。

【0042】

$$I = k \times (V_{gs} - V_{th})^2 \quad (1)$$

式中、 I は有機発光ダイオード D1 を流れる電流、 k は駆動薄膜トランジスタ、すなわち第 1 薄膜トランジスタ T1 の特性に関連する定数係数、 V_{gs} は駆動薄膜トランジスタ、すなわち第 1 薄膜トランジスタ T1 のゲートとソースの電圧差、 V_{th} は駆動薄膜トランジスタ、すなわち第 1 薄膜トランジスタ T1 の閾値電圧である。

$$V_{gs} = V_{data} + V_{th} \quad (2)$$

式 (2) を式 (1) に代入すると、

$$\begin{aligned} I &= k \times (V_{gs} - V_{th})^2 \\ &= k \times (V_{data} + V_{th} - V_s - V_{th})^2 \\ &= k \times (V_{data} - V_s)^2 \text{ になる。} \end{aligned}$$

以上から分かるように、第 1 薄膜トランジスタ T1 および有機発光ダイオード D1 を流れる電流値が第 1 薄膜トランジスタ T1 の閾値電圧 V_{th} と無関係であり、駆動薄膜トランジスタの閾値電圧ドリフトを補償し、閾値電圧ドリフトにより有機発光ダイオードを流れる電流が不安定になるという問題を解決し、有機発光ダイオードの発光の明るさを均一にし、画面の表示効果を改善することができる。

【0043】

さらに、本発明の好適な実施例において、前記第 1 薄膜トランジスタ T1、第 2 薄膜トランジスタ T2、第 3 薄膜トランジスタ T3、第 4 薄膜トランジスタ T4、第 5 薄膜トランジスタ T5、および第 6 薄膜トランジスタ T6 はいずれも N 型薄膜トランジスタであり、前記初期化段階 1 では、前記第 1 走査信号 $Scan1$ は高電位を提供し、前記第 2 走査信号 $Scan2$ は高電位を提供し、前記第 3 走査信号 $Scan3$ は低電位を提供し、前記発光信号 EM は低電位を提供し、前記データ信号 $Data$ は初期化電位 V_{ini} を提供し、前記閾値電圧検知段階 2 では、前記第 1 走査信号 $Scan1$ は低電位を提供し、前記第 2 走査信号 $Scan2$ は高電位を提供し、前記第 3 走査信号 $Scan3$ は高電位を提供し、前記発光信号 EM は低電位を提供し、前記データ信号 $Data$ は表示データ電位 V_{data} を提供し、前記駆動発光段階 3 では、前記第 1、第 2、および第 3 走査信号 $Scan1$ 、 $Scan2$ 、 $Scan3$ はいずれも低電位を提供し、前記発光信号 EM は高電位を提供する。

【0044】

前記のとおり、本発明の AMOLED 画素駆動回路は、6T1C 構造であり、初期化段階では、第 2、および第 3 薄膜トランジスタがオンになり、第 4、第 5、および第 6 薄膜

トランジスタがオフになるように制御し、第1薄膜トランジスタ、すなわち駆動薄膜トランジスタゲートに基準電圧を書き込ませ、ソースに初期化電位を書き込ませ、閾値電圧誘導段階では、第3、および第4薄膜トランジスタがオンになり、第2、第5、および第6薄膜トランジスタがオフになるように制御し、第1薄膜トランジスタのゲートの電圧を表示データ電位と第1薄膜トランジスタの閾値電圧の合計まで上昇させてコンデンサに記憶し、駆動発光段階では、第5、および第6薄膜トランジスタがオンになり、第2、第3、および第4薄膜トランジスタがオフになるように制御し、コンデンサの記憶作用により、第1薄膜トランジスタのゲートの電圧を表示データ電位と第1薄膜トランジスタの閾値電圧の合計に保持し、第1薄膜トランジスタがオンになり、有機発光ダイオードを発光させ、且つ有機発光ダイオードを流れる電流は第1薄膜トランジスタの閾値電圧と無関係であり、それによって、有機発光ダイオードの発光の明るさの均一性を確保し、画面の表示効果を改善することができる。本発明のAMOLED画素駆動方法は、駆動薄膜トランジスタの閾値電圧を効果的に補償し、閾値電圧ドリフトにより有機発光ダイオードを流れる電流が不安定になるという問題を解決し、有機発光ダイオードの発光の明るさを均一にし、画面の表示効果を改善することができる。

10

【0045】

当業者であれば、以上の内容について本発明の技術案および技術発想に基づいて他の様々な変更および変形を行うことができ、すべてのこれらの変更および変形は本発明請求項の保護範囲に属する。

【符号の説明】

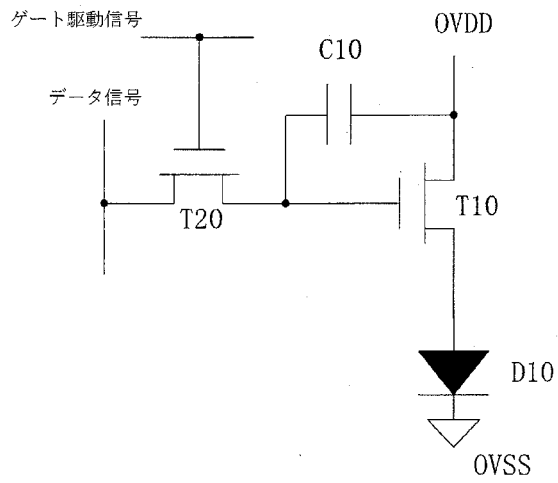
20

【0046】

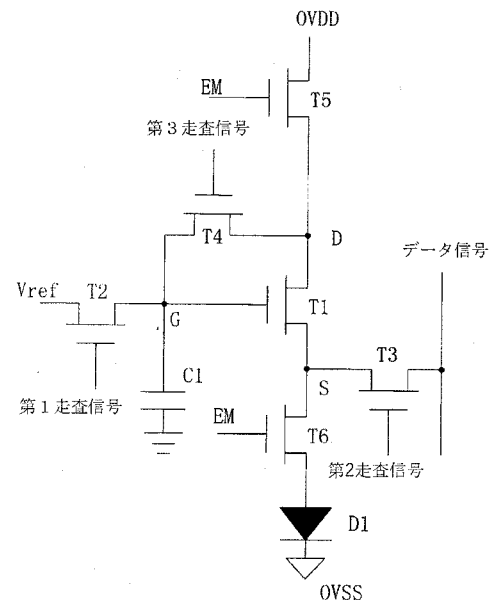
T1 1薄膜トランジスタ
T2 第2薄膜トランジスタ
T3 第3薄膜トランジスタ
T4 第4薄膜トランジスタ
T5 第5薄膜トランジスタ
T6 第6薄膜トランジスタ
C1 コンデンサ
D 第3ノード
D1 有機発光ダイオード
OVDD 電源正電圧

30

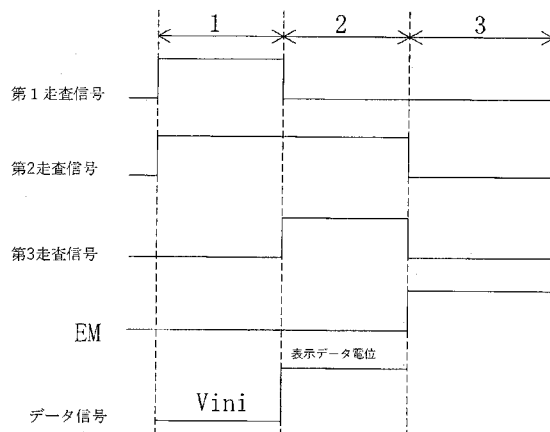
【図 1】



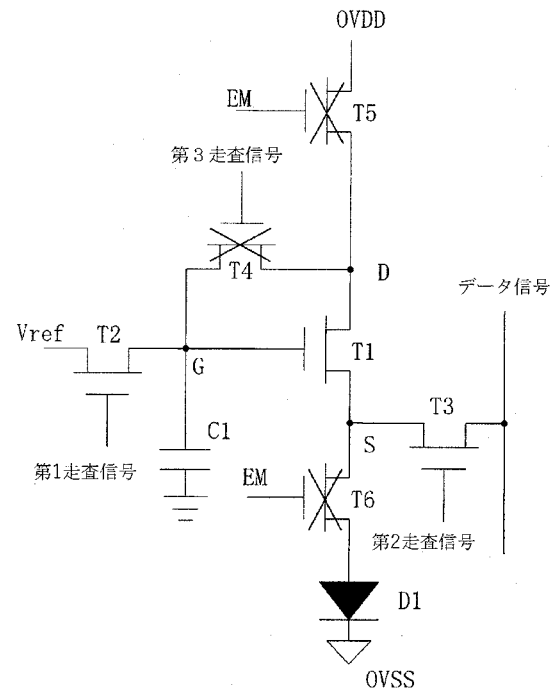
【図 2】



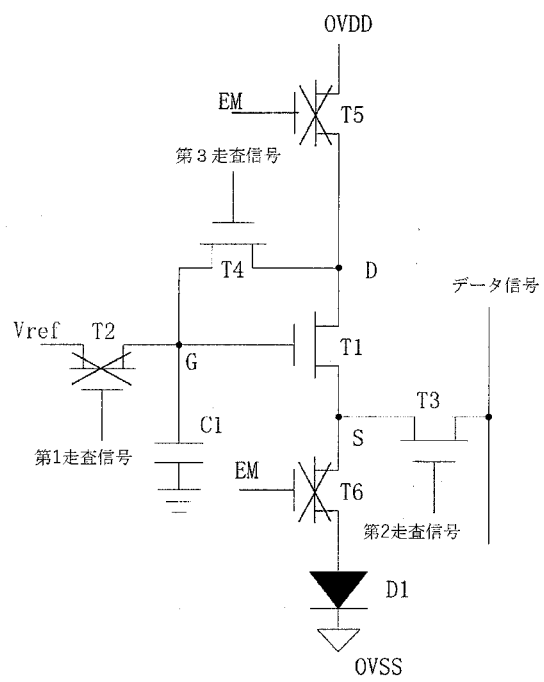
【図 3】



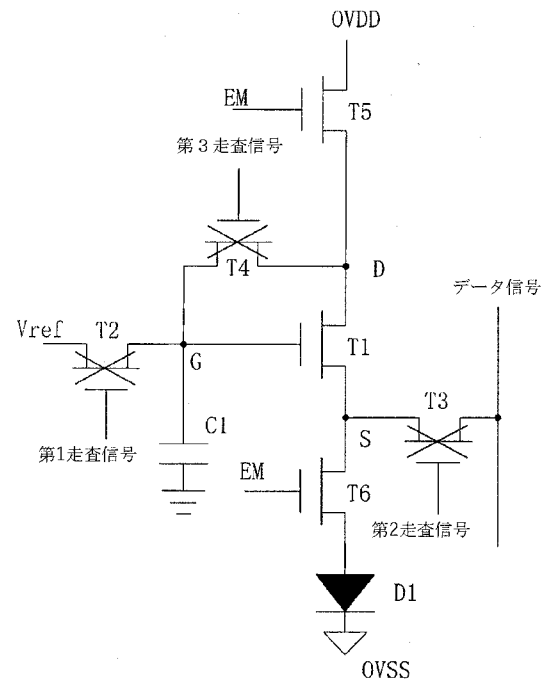
【図 4】



【図 5】



【図 6】



【国际调查报告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/110914

A. CLASSIFICATION OF SUBJECT MATTER G09G 3/3225(2016.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNPAT, CNKI, WPI, EPODOC: AMOLED, 有源, 晶体管, 开关, 第六, 第六, 第五, 第五, 扫描, 阈值, 偏移, 补偿, 初始, transist??, switch??, sixth, fifth, scan+, threshold, compensat+, ini+, shift		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103187024 A (INNOCOM TECHNOLOGY (SHENZHEN) CO., LTD. ET AL.) 03 July 2013 (2013-07-03) description, paragraphs [0002]-[0007], and figure 1	1-12
X	CN 1897079 A (SEIKO EPSON CORPORATION) 17 January 2007 (2007-01-17) description, page 14, paragraph 2 to page 17, paragraph 5, and figure 7	1-12
A	CN 104157244 A (AU OPTRONICS CORP.) 19 November 2014 (2014-11-19) entire document	1-12
A	CN 103700345 A (BOE TECHNOLOGY GROUP CO., LTD. ET AL.) 02 April 2014 (2014-04-02) entire document	1-12
A	CN 101206832 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 25 June 2008 (2008-06-25) entire document	1-12
A	CN 104867442 A (PEKING UNIVERSITY SHENZHEN GRADUATE SCHOOL) 26 August 2015 (2015-08-26) entire document	1-12
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 16 June 2017		Date of mailing of the international search report 29 June 2017
Name and mailing address of the ISA/CN State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088 China Facsimile No. (86-10) 62019451		Authorized officer LI, Wenpei Telephone No. (86-10)62414443

International application No.

PCT/CN2016/110914

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2006256057 A1 (HAN, M.K. ET AL.) 16 November 2006 (2006-11-16) entire document	1-12

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/110914

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103187024	A	03 July 2013	CN	103187024	B	16 December 2015
CN	1897079	A	17 January 2007	JP	2007025192	A	01 February 2007
				EP	1744299	A2	17 January 2007
				JP	2007033599	A	08 February 2007
				US	2007018917	A1	25 January 2007
				KR	20070009462	A	18 January 2007
				KR	100736740	B1	09 July 2007
				TW	200707385	A	16 February 2007
				JP	4826158	B2	30 November 2011
CN	104157244	A	19 November 2014	TW	I514352	B	21 December 2015
				US	9361828	B2	07 June 2016
				US	2015339976	A1	26 November 2015
				TW	201545151	A	01 December 2015
CN	103700345	A	02 April 2014	WO	2015096329	A1	02 July 2015
				US	2016041676	A1	11 February 2016
				CN	103700345	B	23 September 2015
				US	9626035	B2	18 April 2017
CN	101206832	A	25 June 2008	TW	I446323	B	21 July 2014
				US	2008143653	A1	19 June 2008
				TW	200842804	A	01 November 2008
				US	8477085	B2	02 July 2013
				JP	2008151963	A	03 July 2008
				KR	20080056098	A	20 June 2008
				JP	2014002417	A	09 January 2014
				JP	2015007790	A	15 January 2015
CN	104867442	A	26 August 2015	None			
US	2006256057	A1	16 November 2006	US	7872620	B2	18 January 2011
				KR	20060113334	A	02 November 2006
				KR	120019049	B1	09 January 2013

国际检索报告

国际申请号

PCT/CN2016/110914

A. 主题的分类 G09G 3/3225(2016.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, CNKI, WPI, EPDOC: AMOLED, 有源, 晶体管, 开关, 第六, 第6, 第五, 第5, 扫描, 阈值, 偏移, 补偿, 初始, transist???, switch??, sixth, fifth, scan+, threshold, compensat+, ini+, shift		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103187024 A (群康科技深圳有限公司 等) 2013年 7月 3日 (2013 - 07 - 03) 说明书第[0002]-[0007]段, 附图1	1-12
X	CN 1897079 A (精工爱普生株式会社) 2007年 1月 17日 (2007 - 01 - 17) 说明书第14页第2段到第17页第5段, 附图7	1-12
A	CN 104157244 A (友达光电股份有限公司) 2014年 11月 19日 (2014 - 11 - 19) 全文	1-12
A	CN 103700345 A (京东方科技集团股份有限公司 等) 2014年 4月 2日 (2014 - 04 - 02) 全文	1-12
A	CN 101206832 A (株式会社半导体能源研究所) 2008年 6月 25日 (2008 - 06 - 25) 全文	1-12
A	CN 104867442 A (北京大学深圳研究生院) 2015年 8月 26日 (2015 - 08 - 26) 全文	1-12
A	US 2006256057 A1 (HAN, MIN-KOO 等) 2006年 11月 16日 (2006 - 11 - 16) 全文	1-12
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类型文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2017年 6月 16日		国际检索报告邮寄日期 2017年 6月 29日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 李文斐 电话号码 (86-10)62414443

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/110914

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103187024	A	2013年 7月 3日	CN	103187024	B	2015年 12月 16日
CN	1897079	A	2007年 1月 17日	JP	2007025192	A	2007年 2月 1日
				EP	1744299	A2	2007年 1月 17日
				JP	2007033599	A	2007年 2月 8日
				US	2007018917	A1	2007年 1月 25日
				KR	20070009462	A	2007年 1月 18日
				KR	100736740	B1	2007年 7月 9日
				TW	200707385	A	2007年 2月 16日
				JP	4826158	B2	2011年 11月 30日
CN	104157244	A	2014年 11月 19日	TW	I514352	B	2015年 12月 21日
				US	9361828	B2	2016年 6月 7日
				US	2015339976	A1	2015年 11月 26日
				TW	201545151	A	2015年 12月 1日
CN	103700345	A	2014年 4月 2日	WO	2015096329	A1	2015年 7月 2日
				US	2016041676	A1	2016年 2月 11日
				CN	103700345	B	2015年 9月 23日
				US	9626035	B2	2017年 4月 18日
CN	101206832	A	2008年 6月 25日	TW	I446323	B	2014年 7月 21日
				US	2008143653	A1	2008年 6月 19日
				TW	200842804	A	2008年 11月 1日
				US	8477085	B2	2013年 7月 2日
				JP	2008151963	A	2008年 7月 3日
				KR	20080056098	A	2008年 6月 20日
				JP	2014002417	A	2014年 1月 9日
				JP	2015007790	A	2015年 1月 15日
CN	104867442	A	2015年 8月 26日	无			
US	2006256057	A1	2006年 11月 16日	US	7872620	B2	2011年 1月 18日
				KR	20060113334	A	2006年 11月 2日
				KR	120019049	B1	2013年 1月 9日

表 PCT/ISA/210 (同族专利附件) (2009年7月)

フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 1 2 E
H 0 5 B	33/14	A

(81)指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ

(72)発明者 温 亦▲謙▼

中華人民共和国 5 1 8 1 3 2 広東省深▲せん▼市光明新區塘明大道 9 - 2 號

Fターム(参考) 3K107 AA01 BB01 CC33 EE04 FF04 HH02 HH05

5C080 AA06 BB05 CC06 DD05 DD29 EE25 EE29 FF03 FF11 JJ03
JJ04

5C380 AA01 AB06 AB22 AB24 AC04 BA38 BA39 BB02 BD02 CA12
CB16 CB17 CC02 CC06 CC07 CC27 CC33 CC34 CC39 CC52
CC61 CC62 CC64 CC65 CD012 CD016 CE04 CE20 DA06 DA47

专利名称(译)	畸变像素驱动电路及驱动方法		
公开(公告)号	JP2019532357A	公开(公告)日	2019-11-07
申请号	JP2019541835	申请日	2016-12-20
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲セン▼市华星光电技术有限公司		
发明人	▲陳▼ 小▲龍▼ 周 明忠 温 亦▲謙▼		
IPC分类号	G09G3/3233 G09G3/20 H01L51/50		
CPC分类号	G09G3/3225 G09G3/3258 G09G2320/0233 G09G3/3233 G09G3/3266 G09G2300/0814 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0251 G09G2310/0262 G09G2320/045 G09G2310/08		
FI分类号	G09G3/3233 G09G3/20.624.B G09G3/20.641.D G09G3/20.611.H G09G3/20.670.K G09G3/20.642.A G09G3/20.612.E H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE04 3K107/FF04 3K107/HH02 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC06 5C080/DD05 5C080/DD29 5C080/EE25 5C080/EE29 5C080/FF03 5C080/FF11 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AB24 5C380/AC04 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD02 5C380/CA12 5C380/CB16 5C380/CB17 5C380/CC02 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC33 5C380/CC34 5C380/CC39 5C380/CC52 5C380/CC61 5C380/CC62 5C380/CC64 5C380/CC65 5C380/CD012 5C380/CD016 5C380/CE04 5C380/CE20 5C380/DA06 5C380/DA47		
代理人(译)	饭田正人 崔 允辰		
优先权	201610912658.9 2016-10-18 CN		
外部链接	Espacenet		

摘要(译)

本发明提供了一种AMOLED像素驱动电路及驱动方法。本发明的AMOLED像素驱动电路具有6T1C结构，并且第一薄膜晶体管（T1）作为驱动薄膜晶体管，第二薄膜晶体管（T2），第三薄膜晶体管（T3），第四薄膜晶体管（T4），第五薄膜晶体管（T5）。），第六薄膜晶体管（T6），电容器（C1）和有机发光二极管（D1），第一扫描信号（Scan1），第二扫描信号（Scan2），第三扫描信号（Scan3），发光信号（EM），数据信号（Data）和参考电压（Vref），该电路可有效补偿驱动薄膜晶体管的阈值电压，并且阈值电压漂移会使流过有机发光二极管的电流不稳定。可以解决上述问题，以确保从有机发光二极管发出的光的亮度的均匀性，并改善屏幕的显示效果。

