

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-3542

(P2008-3542A)

(43) 公開日 平成20年1月10日(2008.1.10)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3K107
G09G 3/20 (2006.01)	G09G 3/20 660V	5C080
H01L 51/50 (2006.01)	G09G 3/20 641R	5F110
H01L 29/786 (2006.01)	G09G 3/20 642A	
	G09G 3/20 624B	
審査請求 有 請求項の数 29 O L (全 39 頁) 最終頁に続く		

(21) 出願番号	特願2006-306546 (P2006-306546)	(71) 出願人	501426046
(22) 出願日	平成18年11月13日 (2006.11.13)		エルジー・フィリップス エルシーデー
(31) 優先権主張番号	10-2006-0056566		カンパニー, リミテッド
(32) 優先日	平成18年6月22日 (2006.6.22)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
(33) 優先権主張国	韓国 (KR)		イドードン 20
		(74) 代理人	100064447
			弁理士 岡部 正夫
		(74) 代理人	100085176
			弁理士 加藤 伸晃
		(74) 代理人	100094112
			弁理士 岡部 譲
		(74) 代理人	100096943
			弁理士 白井 伸一
		(74) 代理人	100101498
			弁理士 越智 隆夫
		最終頁に続く	

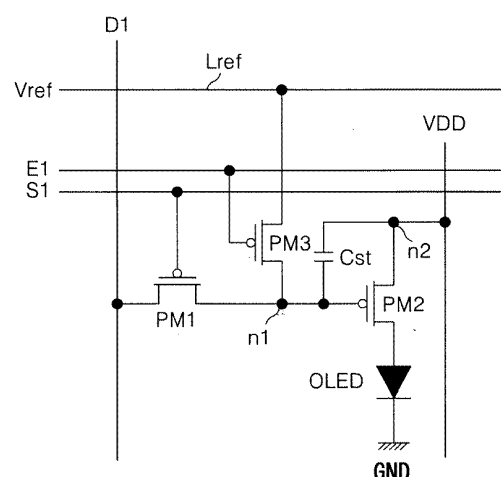
(54) 【発明の名称】 有機発光ダイオード表示素子及びその駆動方法

(57) 【要約】

【課題】本発明の目的は、モーションブラーリング現象を改善するような有機発光ダイオード表示素子を提供することである。

【解決手段】有機発光ダイオード素子OLED、第1ノードn1と第2ノードn2との間に形成されたストレージキャパシタCst、第1スキャン信号PSCNに応じて、データラインD1～Dmと第1ノードn1との間の電流パスを形成する第1TFTPM1、第1ノードn1の電圧によって有機発光ダイオード素子OLEDの電流を調整する第2TFTPM2、及び第2スキャンパルスPEMに応じて、基準電圧供給配線Lrefと第1ノードn1との間の電流パスを形成する第3TFTPM3を備える。

【選択図】 図9



【特許請求の範囲】

【請求項 1】

駆動電圧を発生する駆動電圧源、
基底電圧を発生する基底電圧源、
前記駆動電圧源と前記基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、
第 1 スキャン信号が供給される第 1 スキャンライン、
前記第 1 スキャン信号より遅い第 2 スキャン信号が供給される第 2 スキャンライン、
前記スキャンラインと交差して、データ電圧が供給されるデータライン、
第 1 期間内に前記第 1 スキャン信号に応じてターンオンされ、前記データラインからのデータを第 1 ノードに供給した後、第 2 期間の間にオフ状態を維持する第 1 スイッチ素子、
前記第 1 ノードの電圧により前記有機発光ダイオード素子の電流を調整する駆動素子、
前記駆動素子をターンオフさせる基準電圧を発生する基準電圧源、
前記第 1 期間の間にオフ状態を維持し、前記第 2 期間内にターンオンされ、前記基準電圧を前記第 1 ノードに供給する第 2 スイッチ素子、及び
前記第 1 ノードの電圧を維持させるためのストレージキャパシタを備えることを特徴とする有機発光ダイオード表示素子。

【請求項 2】

前記有機発光ダイオード素子は、前記駆動素子と前記基底電圧源との間に接続され、
前記ストレージキャパシタは、前記駆動電圧源と前記第 1 ノードとの間に接続されることを特徴とする請求項 1 に記載の有機発光ダイオード表示素子。

【請求項 3】

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET からなり、
前記第 1 及び前記第 2 スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET または N タイプの MOS - FET からなり、
前記第 1 スイッチ素子は、前記第 1 スキャンラインに接続されたゲート電極、前記データラインに接続されたソース電極、及び前記第 1 ノードに接続されたドレイン電極を含み、
前記駆動素子は、前記第 1 ノードに接続されたゲート電極、前記駆動電圧源に接続されたソース電極、及び前記有機発光ダイオード素子のアノード電極に接続されたドレイン電極を含み、
前記第 2 スイッチ素子は、前記第 2 スキャンラインに接続されたゲート電極、前記基準電圧源に接続されたソース電極、及び前記第 1 ノードに接続されたドレイン電極を含むことを特徴とする請求項 2 に記載の有機発光ダイオード表示素子。

【請求項 4】

前記ストレージキャパシタは、前記第 1 ノードと前記有機発光ダイオード素子のアノード電極との間に接続されることを特徴とする請求項 1 に記載の有機発光ダイオード表示素子。

【請求項 5】

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する N タイプの MOS - FET からなり、
前記第 1 及び前記第 2 スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET または N タイプの MOS - FET からなり、
前記第 1 スイッチ素子は、前記第 1 スキャンラインに接続されたゲート電極、前記データラインに接続されたドレイン電極、及び前記第 1 ノードに接続されたソース電極を含み、

前記駆動素子は、前記第 1 ノードに接続されたゲート電極、前記駆動電圧源に接続されたドレイン電極、及び前記有機発光ダイオード素子のアノード電極に接続されたソース電極を含み、

前記第 2 スイッチ素子は、前記第 2 スキャンラインに接続されたゲート電極、前記基準電圧源に接続されたソース電極、及び前記第 1 ノードに接続されたドレイン電極を含むことを特徴とする請求項 4 に記載の有機発光ダイオード表示素子。

【請求項 6】

前記有機発光ダイオード素子は、前記駆動電圧源と前記駆動素子との間に接続され、

前記ストレージキャパシタは、前記第 1 ノードと前記基底電圧源との間に接続されることを特徴とする請求項 1 に記載の有機発光ダイオード表示素子。

10

【請求項 7】

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET からなり、

前記第 1 及び前記第 2 スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET または N タイプの MOS - FET からなり、

前記第 1 スイッチ素子は、前記第 1 スキャンラインに接続されたゲート電極、前記データラインに接続されたソース電極、及び前記第 1 ノードに接続されたドレイン電極を含み、

前記駆動素子は、前記第 1 ノードに接続されたゲート電極、前記有機発光ダイオード素子のキャソード電極に接続されたソース電極、及び前記基底電圧源に接続されたドレイン電極を含み、

20

前記第 2 スイッチ素子は、前記第 2 スキャンラインに接続されたゲート電極、前記基準電圧源に接続されたソース電極、及び前記第 1 ノードに接続されたドレイン電極を含むことを特徴とする請求項 6 に記載の有機発光ダイオード表示素子。

【請求項 8】

前記ストレージキャパシタは、前記第 1 ノードと前記有機発光ダイオード素子のキャソード電極との間に接続されることを特徴とする請求項 1 に記載の有機発光ダイオード表示素子。

【請求項 9】

30

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する N タイプの MOS - FET からなり、

前記第 1 及び前記第 2 スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET または N タイプの MOS - FET からなり、

前記第 1 スイッチ素子は、前記第 1 スキャンラインに接続されたゲート電極、前記データラインに接続されたドレイン電極、及び前記第 1 ノードに接続されたソース電極を含み、

前記駆動素子は、前記第 1 ノードに接続されたゲート電極、前記有機発光ダイオード素子のキャソード電極に接続されたドレイン電極、及び前記基底電圧源に接続されたソース電極を含み、

40

前記第 2 スイッチ素子は、前記第 2 スキャンラインに接続されたゲート電極、前記基準電圧源に接続されたソース電極、及び前記第 1 ノードに接続されたドレイン電極を含むことを特徴とする請求項 8 に記載の有機発光ダイオード表示素子。

【請求項 10】

駆動電圧を発生する駆動電圧源、

基底電圧を発生する基底電圧源、

前記駆動電圧源と前記基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、

所定の遅延時間を置いて、第 1 スキャン信号と第 2 スキャン信号とが順次供給されるス

50

キャンライン、

前記スキャンラインと交差して、データ電圧とリセット電圧が供給されるデータライン

、
第 1 期間内に前記第 1 スキャン信号によりターンオンされ、前記データ電圧を第 1 ノードに供給した後、第 2 期間内に前記第 2 スキャン信号によりターンオンされ、前記リセット電圧を前記第 1 ノードに供給するスイッチ素子、

前記第 1 ノードに供給された前記データ電圧により、前記有機発光ダイオード素子に電流を流し、前記第 1 ノードに供給された前記リセット電圧によりターンオフされる駆動素子、

前記第 1 ノードの電圧を維持させるためのストレージキャパシタを備えることを特徴とする有機発光ダイオード表示素子。 10

【請求項 1 1】

前記有機発光ダイオード素子は、前記駆動素子と前記基底電圧源との間に接続され、

前記ストレージキャパシタは、前記駆動電圧源と前記第 1 ノードとの間に接続されることを特徴とする請求項 1 0 に記載の有機発光ダイオード表示素子。

【請求項 1 2】

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET からなり、

前記スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET または N タイプの MOS - FET からなり、 20

前記スイッチ素子は、前記スキャンラインに接続されたゲート電極、前記データラインに接続されたソース電極、及び前記第 1 ノードに接続されたドレイン電極を含み、

前記駆動素子は、前記第 1 ノードに接続されたゲート電極、前記駆動電圧源に接続されたソース電極、及び前記有機発光ダイオード素子のアノード電極に接続されたドレイン電極を含むことを特徴とする請求項 1 1 に記載の有機発光ダイオード表示素子。

【請求項 1 3】

前記有機発光ダイオード素子は、前記駆動素子と前記基底電圧源との間に接続され、

前記ストレージキャパシタは、前記第 1 ノードと前記有機発光ダイオード素子のアノード電極との間に接続されることを特徴とする請求項 1 0 に記載の有機発光ダイオード表示素子。 30

【請求項 1 4】

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET からなり、

前記スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET または N タイプの MOS - FET からなり、

前記スイッチ素子は、前記スキャンラインに接続されたゲート電極、前記データラインに接続されたドレイン電極、及び前記第 1 ノードに接続されたソース電極を含み、

前記駆動素子は、前記第 1 ノードに接続されたゲート電極、前記駆動電圧源に接続されたドレイン電極、及び前記有機発光ダイオード素子のアノード電極に接続されたソース電極を含むことを特徴とする請求項 1 3 に記載の有機発光ダイオード表示素子。 40

【請求項 1 5】

前記有機発光ダイオード素子は、前記駆動電圧源と前記駆動素子との間に接続され、

前記ストレージキャパシタは、前記第 1 ノードと前記基底電圧源との間に接続されることを特徴とする請求項 1 0 に記載の有機発光ダイオード表示素子。

【請求項 1 6】

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET からなり、

前記スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET または N タイプの MOS - FET からなり、

前記スイッチ素子は、前記スキャンラインに接続されたゲート電極、前記データライン 50

に接続されたソース電極、及び前記第 1 ノードに接続されたドレイン電極を含み、

前記駆動素子は、前記第 1 ノードに接続されたゲート電極、前記有機発光ダイオード素子のキャソード電極に接続されたソース電極、及び前記基底電圧源に接続されたドレイン電極を含むことを特徴とする請求項 15 に記載の有機発光ダイオード表示素子。

【請求項 17】

前記有機発光ダイオード素子は、前記駆動電圧源と前記駆動素子との間に接続され、

前記ストレージキャパシタは、前記第 1 ノードと前記有機発光ダイオード素子のキャソード電極との間に接続されることを特徴とする請求項 10 に記載の有機発光ダイオード表示素子。

【請求項 18】

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET からなり、

前記スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET または N タイプの MOS - FET からなり、

前記スイッチ素子は、前記スキャンラインに接続されたゲート電極、前記データラインに接続されたソース電極、及び前記第 1 ノードに接続されたドレイン電極を含み、

前記駆動素子は、前記第 1 ノードに接続されたゲート電極、前記有機発光ダイオード素子のキャソード電極に接続されたソース電極、及び前記基底電圧源に接続されたドレイン電極を含むことを特徴とする請求項 17 に記載の有機発光ダイオード表示素子。

【請求項 19】

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する N タイプの MOS - FET からなり、

前記スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET または N タイプの MOS - FET からなり、

前記スイッチ素子は、前記スキャンラインに接続されたゲート電極、前記データラインに接続されたドレイン電極、及び前記第 1 ノードに接続されたソース電極を含み、

前記駆動素子は、前記第 1 ノードに接続されたゲート電極、前記駆動電圧源に接続されたドレイン電極、及び前記有機発光ダイオード素子のアノード電極に接続されたソース電極を含むことを特徴とする請求項 11、13、15 及び 17 の何れか一つの請求項に記載の有機発光ダイオード表示素子。

【請求項 20】

駆動電圧を発生する駆動電圧源、

基底電圧を発生する基底電圧源、

基準電圧を発生する基準電圧源、

前記駆動電圧源と前記基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、

第 1 ノードと第 2 ノードとの間に接続されたキャパシタ、

所定の時間差を置いて、第 1 スキャン信号と第 2 スキャン信号とが供給される第 1 スキャンライン、

所定の時間差を置いて、第 1 スキャン信号と第 2 スキャン信号とが供給される第 2 スキャンライン、

前記第 1 及び前記第 2 スキャンラインと交差して、データ電圧とリセット電圧が供給されるデータライン、

第 1 期間内に前記第 1 スキャン信号によりターンオンされ、前記基準電圧を前記第 2 ノードに供給した後、第 2 期間の間にターンオフされ、前記第 2 期間以後の第 3 期間内に、前記第 1 スキャンラインの信号によりターンオンされ、前記基準電圧を前記第 2 ノードに供給する第 1 a スwitch素子、

前記第 1 期間内に、前記第 1 スキャンラインの信号によりターンオンされ、前記データ電圧を前記第 1 ノードに供給した後、前記第 2 期間の間、前記第 1 スキャンラインの信号によりターンオフされ、前記第 3 期間内に前記第 1 スキャンラインの信号によりターンオ

10

20

30

40

50

ンされ、前記リセット電圧を前記第 1 ノードに供給する第 1 b スイッチ素子、

前記第 1 ノードに供給された前記データ電圧により、前記有機発光ダイオード素子に電流を流し、前記第 1 ノードに供給された前記リセット電圧によりターンオフされる駆動素子、及び

前記第 1 期間の間に前記第 2 スキャンラインの信号によりターンオフされた後、前記第 2 期間内にターンオンされ、前記駆動電圧と前記基底電圧のうち、何れか一つを前記第 2 ノードに供給し、前記第 3 期間の間にターンオフされる第 2 スイッチ素子を備えることを特徴とする有機発光ダイオード表示素子。

【請求項 2 1】

前記有機発光ダイオード素子は、前記駆動素子と前記基底電圧源との間に接続されることを特徴とする請求項 2 0 に記載の有機発光ダイオード表示素子。 10

【請求項 2 2】

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET からなり、

前記スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET または N タイプの MOS - FET からなり、

前記第 1 a スイッチ素子は、前記第 1 スキャンラインに接続されたゲート電極、前記基準電圧源に接続されたソース電極、及び前記第 2 ノードに接続されたドレイン電極を含み、

前記第 1 b スイッチ素子は、前記第 1 スキャンラインに接続されたゲート電極、前記データラインに接続されたソース電極、及び前記第 1 ノードに接続されたドレイン電極を含み、 20

前記駆動素子は、前記第 1 ノードに接続されたゲート電極、前記駆動電圧源に接続されたソース電極、及び前記有機発光ダイオード素子のアノード電極に接続されたドレイン電極を含み、

前記第 2 スイッチ素子は、前記第 2 スキャンラインに接続されたゲート電極、前記駆動電圧源に接続されたソース電極、及び前記第 2 ノードに接続されたドレイン電極を含むことを特徴とする請求項 2 1 に記載の有機発光ダイオード表示素子。

【請求項 2 3】

前記有機発光ダイオード素子は、前記駆動電圧源と前記駆動素子との間に接続されることを特徴とする請求項 2 0 に記載の有機発光ダイオード表示素子。 30

【請求項 2 4】

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する N タイプの MOS - FET からなり、

前記スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有する P タイプの MOS - FET または N タイプの MOS - FET からなり、

前記第 1 a スイッチ素子は、前記第 1 スキャンラインに接続されたゲート電極、前記基準電圧源に接続されたソース電極、及び前記第 2 ノードに接続されたドレイン電極を含み、

前記第 1 b スイッチ素子は、前記第 1 スキャンラインに接続されたゲート電極、前記データラインに接続されたソース電極、及び前記第 1 ノードに接続されたドレイン電極を含み、 40

前記駆動素子は、前記第 1 ノードに接続されたゲート電極、前記有機発光ダイオード素子のキャソード電極に接続されたソース電極、及び前記基底電圧源に接続されたドレイン電極を含み、

前記第 3 スイッチ素子は、前記第 2 スキャンラインに接続されたゲート電極、前記第 2 ノードに接続されたソース電極、及び前記基底電圧源に接続されたドレイン電極を含むことを特徴とする請求項 2 3 に記載の有機発光ダイオード表示素子。

【請求項 2 5】

前記駆動素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を 50

有するNタイプのMOS-FETからなり、

前記スイッチ素子は、非晶質シリコンとポリシリコンのうち、何れか一つを含む半導体層を有するPタイプのMOS-FETまたはNタイプのMOS-FETからなり、

前記第1aスイッチ素子は、非反転スキャンラインに接続されたゲート電極、前記基準電圧源に接続されたドレイン電極、及び前記第2ノードに接続されたソース電極を含み、

前記第1bスイッチ素子は、前記非反転スキャンラインに接続されたゲート電極、前記データラインに接続されたドレイン電極、及び前記第1ノードに接続されたソース電極を含み、

前記駆動素子は、前記第1ノードに接続されたゲート電極、前記駆動電圧源に接続されたドレイン電極、及び前記有機発光ダイオード素子のアノード電極に接続されたソース電極を含み、

前記第3スイッチ素子は、反転スキャンラインに接続されたゲート電極、前記駆動電圧源に接続されたドレイン電極、及び前記第2ノードに接続されたソース電極を含むことを特徴とする請求項22または24に記載の有機発光ダイオード表示素子。

【請求項26】

前記駆動素子と前記第1a及び前記第1bスイッチ素子のうち、少なくとも二つのスイッチ素子が互いに反対のチャネル特性を有し、前記チャネル特性が互いに異なるスイッチ素子に供給される前記スキャン信号の電圧は互いに反転されることを特徴とする請求項25に記載の有機発光ダイオード表示素子。

【請求項27】

駆動電圧を発生する駆動電圧源と基底電圧を発生する基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、第1ノードの電圧によって、前記有機発光ダイオード素子の電流を調整し、第2ノードを経由して前記駆動電圧が供給される駆動素子、前記第1ノードと前記第2ノードとの間に接続されたストレージキャパシタ、データ電圧が供給される複数のデータライン、及び前記データラインと交差されスキャン信号が供給される複数のスキャンラインを有する有機発光ダイオード表示素子の駆動方法において、

第1期間の間、第1スキャン信号を第1スキャンラインに供給して、前記データラインと前記第1ノードとの間に接続された第1スイッチ素子をターンオンさせ、前記データ電圧を前記第1ノードに供給する段階、及び

前記第1期間に続いて、第2期間の間、前記第1スイッチ素子をターンオフさせ、第2スキャン信号を第2スキャンラインに供給して、前記駆動素子のターンオフがされる基準電圧を発生する基準電圧源と前記第1ノードとの間に接続された第2スイッチ素子をターンオンさせ、前記基準電圧を前記第1ノードに供給する段階を含むことを特徴とする有機発光ダイオード表示素子の駆動方法。

【請求項28】

駆動電圧を発生する駆動電圧源と基底電圧を発生する基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、第1ノードの電圧によって、前記有機発光ダイオード素子の電流を調整し、第2ノードを経由して前記駆動電圧が供給される駆動素子、前記第1ノードと前記第2ノードとの間に接続されたストレージキャパシタ、データ電圧が供給される複数のデータライン、及び前記データラインと交差されスキャン信号が供給される複数のスキャンラインを有する有機発光ダイオード表示素子の駆動方法において、

第1期間の間、前記データ電圧を前記データラインに供給した後、第2期間の間、前記駆動素子のターンオフができるリセット電圧を前記データラインに供給する段階、

前記第1期間の間、第1スキャン信号を前記スキャンラインに供給して、前記データラインと前記第1ノードとの間に接続された第1スイッチ素子をターンオンさせ、前記データ電圧を第1ノードに供給する段階、及び

前記第2期間の間、第2スキャン信号を前記スキャンラインに供給して、前記リセット電圧を前記第1ノードに供給する段階を含むことを特徴とする有機発光ダイオード表示素子の駆動方法。

【請求項29】

10

20

30

40

50

駆動電圧を発生する駆動電圧源と基底電圧を発生する基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、第1ノードの電圧によって、前記有機発光ダイオード素子の電流を調整し、第2ノードを経由して前記駆動電圧が供給される駆動素子、前記第1ノードと前記第2ノードとの間に接続されたストレージキャパシタ、データ電圧が供給される複数のデータライン、及び前記データラインと交差されスキャン信号が供給される複数のスキャンラインを有する有機発光ダイオード表示素子の駆動方法において、

データ電圧と前記駆動素子をターンオフさせるリセット電圧とを前記データラインに順次供給する段階、

第1期間の間、第1スキャン信号のスキャン電圧を第1スキャンラインに供給して、基準電圧を発生する基準電圧源と前記第2ノードとの間に接続された第1aスイッチ素子を
10
ターンオンさせ、前記第2ノードを前記基準電圧に充電させると共に、前記データラインと前記第1ノードとの間に接続された第1bスイッチ素子をターンオンさせ、前記第1ノードを前記データ電圧に充電させ、前記第1スキャン信号に対して逆位相に発生される第1反転スキャン信号の非スキャン電圧を第2スキャンラインに供給して、前記駆動電圧源と前記第2ノードとの間に接続された第2スイッチ素子をターンオフさせる段階、

第1期間に続いて、第2期間の間、前記第1スキャン信号の非スキャン電圧を前記第1スキャンラインに供給して、前記第1a及び前記第1bスイッチ素子をターンオフさせると共に、前記第1反転スキャン信号のスキャン電圧を前記第2スキャンラインに供給して、前記第2スイッチ素子をターンオンさせ、前記駆動電圧と前記基底電圧のうち何れか一つを前記第2ノードに供給する段階、及び
20

第2期間に続いて、第3期間の間、第2スキャン信号のスキャン電圧を前記第1スキャンラインに供給して、前記第1a及び前記第1bスイッチ素子をターンオンさせ、前記リセット電圧を前記第1ノードに供給し、前記基準電圧を前記第2ノードに供給すると共に、前記第2スキャン信号に対して逆位相に発生される第2反転スキャン信号の非スキャン電圧を前記第2スキャンラインに供給して、前記第2スイッチ素子をターンオフさせる段階を含むことを特徴とする有機発光ダイオード表示素子の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機発光ダイオード表示素子に関し、特に、残像現象とモーションブラーリング現象を改善し、駆動電圧の電圧降下を補償する有機発光ダイオード表示素子及びその駆動方法に関する。
30

【背景技術】

【0002】

最近、陰極線管（CRT）の短所である重量及び体積を減少させることのできる各種平板表示装置が開発されている。このような平板表示装置としては、液晶表示装置（LCD）、電界放出表示装置（FED）、プラズマディスプレイパネル（PDP）及び電界発光素子等がある。

【0003】

このうち、PDPは構造と製造工程とが単純であるため、軽薄短小であると共に、大画面化に最も有利である表示装置として注目を浴びているが、発光効率と輝度が低く、消費電力が大きいという問題点がある。スイッチング素子として薄膜トランジスタ（TFT）が適用されたアクティブマトリクスLCDは、半導体工程を用いるため大画面化し難いが、ノートブックコンピュータの表示素子として主に用いられることに連れて需要が増えつつある。反面、電界発光素子は、発光層の材料によって無機電界発光素子と有機発光ダイオード素子と大別され、自ずから発光する自発光素子として、応答速度が速く、発光効率、輝度及び視野角が大きいという利点がある。
40

【0004】

有機発光ダイオード素子は、図1に示すように、ガラス基板上に透明導電性物質からなるアノード電極を形成し、有機化合物層及び導電性金属からなるキャソード電極が積層さ
50

れる。

【0005】

有機化合物層は、正孔注入層（HIL）、正孔輸送層（HTL）、発光層（EL）、電子輸送層（ETL）、及び電子注入層（EIL）を含む。

【0006】

アノード電極とキャソード電極に駆動電圧が印加されると、正孔注入層内の正孔と電子注入層内の電子のそれぞれは、発光層の方に進み、発光層を励起させ、その結果、発光層が可視光を発散するようになる。このように、発光層から発生される可視光で画像または映像を示すようになる。

【0007】

このような有機発光ダイオード素子は、パッシブマトリクス方式、またはスイッチング素子としてTFTを用いるアクティブマトリクス方式の表示素子として応用されている。パッシブマトリクス方式は、アノード電極とキャソード電極とが直交し、その電極に印加される電流によって発光セルを選択する。反面、アクティブマトリクス方式は、能動素子であるTFTを選択的にターンオンさせて発光セルを選択し、ストレージキャパシタに維持される電圧で発光セルの発光を維持する。

【0008】

図2は、アクティブマトリクスタイプの有機発光ダイオード表示素子において、一つの画素を等価的に示す回路図である。

【0009】

図2を参照すると、アクティブマトリクスタイプの有機発光ダイオード表示素子の各画素は、有機発光ダイオード素子OLED、相互交差するデータラインDL及びゲートラインGL、スイッチTFTT2、駆動TFTT1、及びストレージキャパシタCstを備える。駆動TFTT1とスイッチTFTT2は、PタイプのMOS-FETで具現される。

【0010】

スイッチTFTT2は、ゲートラインGLからのゲートロー電圧（またはスキャン電圧）に応じてターンオンされることにより、ソース電極とドレイン電極との間の電流パスを導通させる。一方、ゲートラインGL上の電圧が臨界電圧（ V_{th} ）以下のゲートハイ電圧である場合には、オフ状態を維持する。このスイッチTFTT2のオンタイム期間の間、データラインDLからのデータ電圧は、スイッチTFTT2のソース電極とドレイン電極を経由して、駆動TFTT1のゲート電極とストレージキャパシタCstに印加される。このとき、スイッチTFTT2のオフタイム期間の間、スイッチTFTT2のソース電極とドレイン電極との間の電流パスが開放され、データ電圧VDDが駆動TFTT1とストレージキャパシタCstに印加されない。

【0011】

駆動TFTT1のソース電極は駆動電圧ラインVL及びストレージキャパシタCstの一侧の電極に接続され、ドレイン電極は有機発光ダイオード素子OLEDのアノード電極に接続される。そして、駆動TFTT1のゲート電極はスイッチTFTT2のドレイン電極に接続される。この駆動TFTT1は、ゲート電極に供給されるゲート電圧、即ち、データ電圧によってソース電極とドレイン電極との間の電流量を調節して、データ電圧に対応する明るさで有機発光ダイオード素子OLEDを発光させる。

【0012】

ストレージキャパシタCstは、データ電圧と高電位駆動電圧VDDとの間の差電圧を貯蔵して、駆動TFTT1のゲート電極に印加される電圧を一フレーム期間の間に一定に維持させる。

【0013】

有機発光ダイオード素子OLEDは、図1に示したような構造に具現され、駆動TFTT1のドレイン電極に接続されたアノード電極と基底電圧源GNDに接続されたキャソード電極を含む。

【0014】

10

20

30

40

50

図 2 に示したような画素の明るさは、有機発光ダイオード素子 O L E D に流れる電流に比例し、その電流は駆動 T F T T 1 のゲート電圧により調節される。即ち、画素の輝度を高めるためには、駆動 T F T T 1 のゲート・ソース間の電圧 $|V_{gs}|$ を大きくするべきである。一方、画素の輝度を低めるためには、駆動 T F T T 1 のゲート・ソース間の電圧 $|V_{gs}|$ を小さくするべきである

【 0 0 1 5 】

駆動 T F T T 1 は、図 3 A 及び図 3 B のように、ゲート電圧の変化によってドレイン・ソース間の電流が変わるヒステリシス特性がある。例えば、画素の明るさがホワイト階調から中間階調に変わると、駆動 T F T T 1 の $|V_{gs}|$ は大きな値から小さな値に変化される。この際、ホワイト階調で相対的に大きな $|V_{gs}|$ 電圧が駆動 T F T T 1 に先に印加されていたため、駆動 T F T T 1 の臨界電圧 $|V_{gs}|$ が増加した状態で、中間階調に当たる $|V_{gs}|$ 電圧が駆動 T F T T 1 に印加されると、駆動 T F T T 1 の動作点が図 4 に示した「B」となる。

10

【 0 0 1 6 】

反面、画素の明るさがブラック階調から中間階調に変わると、駆動 T F T T 1 の $|V_{gs}|$ が小さな値から大きな値に変化される。この際、ブラック階調で相対的に小さな $|V_{gs}|$ 電圧が駆動 T F T T 1 に先に印加されていたため、駆動 T F T T 1 の臨界電圧 $|V_{th}|$ が減少した状態で、中間階調に当たる $|V_{gs}|$ 電圧が駆動 T F T T 1 に印加されると、駆動 T F T T 1 の動作点が「A」となる。従って、図 3 A、図 3 B 及び図 4 に示すようなヒステリ特性を有する駆動 T F T T 1 により中間階調の明るさを表現するため、同一な $|V_{gs}|$ 電圧を駆動 T F T T 1 に印加しても、それ以前の画素の明るさによって有機発光ダイオード素子 O L E D で異なる電流が流れるため、残像が発生される。

20

【 0 0 1 7 】

図 5 A 及び図 5 B は、有機発光ダイオード素子の残像を測定するためのテストパターン（図 5 A）と残像現象（図 5 B）を示す図面である。

【 0 0 1 8 】

図 5 A に示すように、ホワイト階調とブラック階調がチェックパターンに配列されたテストデータを、図 2 に示すような画素がマトリクス状に配列された有機発光ダイオード表示素子に印加した後、全画面に中間階調データを印加した場合、駆動 T F T T 1 のヒステリシス特性により、表示画面で図 5 B に示すように残像が示される。

30

【 0 0 1 9 】

図 2 に示すような T F T とキャパシタを含む画素が配列されたアクティブタイプの有機発光ダイオード表示素子は、図 6 に示すように、フレーム毎に各画素の明るさが一フレーム期間の間に一定に維持されるホールドタイプの表示素子である。このように、一フレーム期間の間、各画素の明るさが維持されることにより、動画像の画面で微かに示されるモーションブラーリング（Motion blurring）現象が表れる。反面、陰極線管（CRT）のようなインパルスタイプの表示素子は、図 7 に示すように、一フレーム期間の一部のみで画素から光が放出され、残りの期間で画素から光が放出されないため、動画像でモーションブラーリングが殆ど認識されない。

【 0 0 2 0 】

40

アクティブタイプの有機発光ダイオード表示素子において、駆動電圧 V_{DD} を各画素に供給するための駆動電圧ライン V_L による電圧降下により、画面位置によって同一な階調のデータで有機発光ダイオード素子 O L E D の電流及び明るさが変化される。このような現象は、駆動電圧ライン V_L が長くなる大型パネルで更に激しく表れる。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 2 1 】

従って、本発明の目的は、上記従来技術の問題点を解決しようとする案出された発明として、ヒステリシス特性を有する薄膜トランジスタにより発生される残像現象とモーションブラーリング現象を改善し、駆動電圧及び基底電圧供給配線による電圧降下を補償するよう

50

にした有機発光ダイオード表示素子及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0022】

前記目的の達成のために、本発明の第1の実施の形態に係る有機発光ダイオード表示素子は、駆動電圧を発生する駆動電圧源、基底電圧を発生する基底電圧源、前記駆動電圧源と前記基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、第1スキャン信号が供給される第1スキャンライン、記第1スキャン信号より遅い第2スキャン信号が供給される第2スキャンライン、前記スキャンラインと交差して、データ電圧が供給されるデータライン、第1期間内に前記第1スキャン信号に応じてターンオンされ、前記データラインからのデータを第1ノードに供給した後、第2期間の間にオフ状態を維持する第1スイッチ素子、前記第1ノードの電圧により前記有機発光ダイオード素子の電流を調整する駆動素子、前記駆動素子のターンオフができる基準電圧を発生する基準電圧源、前記第1期間の間にオフ状態を維持し、前記第2期間内にターンオンされ、前記基準電圧を前記第1ノードに供給する第2スイッチ素子、及び前記第1ノードの電圧を維持させるためのストレージキャパシタを備える。

10

【0023】

本発明の第2の実施の形態に係る有機発光ダイオード表示素子は、駆動電圧を発生する駆動電圧源、基底電圧を発生する基底電圧源、前記駆動電圧源と前記基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、所定の遅延時間を置いて、第1スキャン信号と第2スキャン信号とが順次供給されるスキャンライン、前記スキャンラインと交差して、データ電圧とリセット電圧が供給されるデータライン、第1期間内に前記第1スキャン信号によりターンオンされ、前記データ電圧を第1ノードに供給した後、第2期間内に前記第2スキャン信号によりターンオンされ、前記リセット電圧を前記第1ノードに供給するスイッチ素子、前記第1ノードに供給された前記データ電圧により、前記有機発光ダイオード素子の電流を流し、前記第1ノードに供給された前記リセット電圧によりターンオフされる駆動素子、前記第1ノードの電圧を維持させるためのストレージキャパシタを備える。

20

【0024】

本発明の第3の実施の形態に係る有機発光ダイオード表示素子は、駆動電圧を発生する駆動電圧源、基底電圧を発生する基底電圧源、基準電圧を発生する基準電圧源、前記駆動電圧源と前記基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、第1ノードと第2ノードとの間に接続されたキャパシタ、所定の時間差を置いて、第1スキャン信号と第2スキャン信号とが供給される第1スキャンライン、所定の時間差を置いて、第1スキャン信号と第2スキャン信号とが供給される第2スキャンライン、前記スキャンラインと交差して、データ電圧とリセット電圧が供給されるデータライン、第1期間内に前記第1スキャン信号によりターンオンされ、前記基準電圧を前記第2ノードに供給した後、第2期間の間にターンオフされ、前記第2期間の以後の第3期間内に、前記第1スキャンラインの信号によりターンオンされ、前記基準電圧を前記第2ノードに供給する第1aスイッチ素子、前記第1期間内に、前記第1スキャンラインの信号によりターンオンされ、前記データ電圧を前記第1ノードに供給した後、前記第2期間の間、前記第1スキャンラインの信号によりターンオフされ、前記第3期間内に前記第1スキャンラインの信号によりターンオンされ、前記リセット電圧を前記第1ノードに供給する第1bスイッチ素子、前記第1ノードに供給された前記データ電圧により、前記有機発光ダイオード素子の電流を流し、前記第1ノードに供給された前記リセット電圧によりターンオフされる駆動素子、前記第1期間の間に前記第2スキャンラインの信号によりターンオフされた後、前記第2期間内にターンオンされ、前記駆動電圧と前記基底電圧のうち、何れか一つを前記第2ノードに供給し、前記第3期間の間にターンオフされる第2スイッチ素子を備える。

30

40

【0025】

本発明の第1の実施の形態に係る有機発光ダイオード表示素子の駆動方法は、駆動電圧

50

を発生する駆動電圧源と基底電圧を発生する基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、第1ノードの電圧によって、前記有機発光ダイオード素子の電流を調整し、第2ノードを経由して前記駆動電圧が供給される駆動素子、前記第1ノードと前記第2ノードとの間に接続されたストレージキャパシタ、データ電圧が供給される複数のデータライン及び前記データラインと交差され、スキャン信号が供給される複数のスキャンラインを有する有機発光ダイオード表示素子の駆動方法において、第1期間の間、第1スキャン信号を第1スキャンラインに供給して、前記データラインと前記第1ノードとの間に接続された第1スイッチ素子をターンオンさせ、前記データ電圧を前記第1ノードに供給する段階、及び前記第1期間に続いて、第2期間の間、前記第1スイッチ素子をターンオフさせ、第2スキャン信号を第2スキャンラインに供給して、前記駆動素子のターンオフができる基準電圧を発生する基準電圧源と前記第1ノードとの間に接続された第2スイッチ素子をターンオンさせ、前記基準電圧を前記第1ノードに供給する段階を含む。

10

【0026】

本発明の第2の実施の形態に係る有機発光ダイオード表示素子の駆動方法は、駆動電圧を発生する駆動電圧源と基底電圧を発生する基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、第1ノードの電圧によって、前記有機発光ダイオード素子の電流を調整し、第2ノードを経由して前記駆動電圧が供給される駆動素子、前記第1ノードと前記第2ノードとの間に接続されたストレージキャパシタ、データ電圧が供給される複数のデータライン及び前記データラインと交差され、スキャン信号が供給される複数のスキャンラインを有する有機発光ダイオード表示素子の駆動方法において、第1期間の間、前記データ電圧を前記データラインに供給した後、第2期間の間、前記駆動素子のターンオフができるリセット電圧を前記データラインに供給する段階、前記第1期間の間、第1スキャン信号を前記スキャンラインに供給して、前記データラインと前記第1ノードとの間に接続された第1スイッチ素子をターンオンさせ、前記データ電圧を第1ノードに供給する段階、及び前記第2期間の間、第2スキャン信号を前記スキャンラインに供給して、前記リセット電圧を前記第1ノードに供給する段階を含む。

20

【0027】

本発明の第3の実施の形態に係る有機発光ダイオード表示素子の駆動方法は、駆動電圧を発生する駆動電圧源と基底電圧を発生する基底電圧源との間に流れる電流により発光される有機発光ダイオード素子、第1ノードの電圧によって、前記有機発光ダイオード素子の電流を調整し、第2ノードを経由して前記駆動電圧が供給される駆動素子、前記第1ノードと前記第2ノードとの間に接続されたストレージキャパシタ、データ電圧が供給される複数のデータライン及び前記データラインと交差され、スキャン信号が供給される複数のスキャンラインを有する有機発光ダイオード表示素子の駆動方法において、データ電圧と前記駆動素子のターンオフができるリセット電圧を前記データラインに順次供給する段階、第1期間の間、第1スキャン信号のスキャン電圧を第1スキャンラインに供給して、基準電圧を発生する基準電圧源と前記第2ノードとの間に接続された第1aスイッチ素子をターンオンさせ、前記第2ノードを前記基準電圧に充電させると共に、前記データラインと前記第1ノードとの間に接続された第1bスイッチ素子をターンオンさせ、前記第1ノードを前記データ電圧に充電させ、前記第1スキャン信号に対して逆位相に発生される第1反転スキャン信号の非スキャン電圧を第2スキャンラインに供給して、前記駆動電圧源と前記第2ノードとの間に接続された第2スイッチ素子をターンオフさせる段階、第1期間に続いて、第2期間の間、前記第1スキャン信号の非スキャン電圧を前記第1スキャンラインに供給して、前記第1a及び第1bスイッチ素子をターンオフさせると共に、前記第1反転スキャン信号のスキャン電圧を前記第2スキャンラインに供給して、前記第2スイッチ素子をターンオンさせ、前記駆動電圧と前記基底電圧のうち、何れか一つを前記第2ノードに供給する段階、及び第2期間に続いて、第3期間の間、第2スキャン信号のスキャン電圧を前記第1スキャンラインに供給して、前記第1a及び第1bスイッチ素子をターンオンさせ、前記リセット電圧を前記第1ノードに供給し、前記基準電圧を前記第

30

40

50

2 ノードに供給すると共に、前記第 2 スキャン信号に対して逆位相に発生される第 2 反転スキャン信号の非スキャン電圧を前記第 2 スキャンラインに供給して、前記第 2 スイッチ素子をターンオフさせる段階を含む。

【発明の効果】

【0028】

本発明は、二つ以上のスイッチ素子を用いて、ヒステリシス特性を有する T F T により発生される残像現象とモーションブラーリング現象を改善することができ、更に、有機発光ダイオード素子に流れる電流が駆動電圧供給配線または基底電圧供給配線による電圧変化に影響を受けないようにして、大型パネルで輝度均一度を向上させることができる。

【発明を実施するための最良の形態】

10

【0029】

上記目的の外、本発明の他の目的及び特徴は、添付図面を参照した実施の形態に対する説明を通じて明らかに表れる。

【0030】

以下、図 8 ～ 図 35 を参照して、本発明の好ましい実施の形態について説明する。

【0031】

図 8 を参照すると、本発明の第 1 の実施の形態における有機発光ダイオード表示素子は、 $m \times n$ 個の画素 84 が形成される表示パネル 80 と、 m 個のデータライン $D1 \sim Dm$ にデータ電圧を供給するためのデータ駆動部 82 と、 n 個の第 1 スキャンライン $S1 \sim Sn$ に第 1 スキャンパルスを順次供給し、 n 個の第 2 スキャンライン $E1 \sim En$ に第 2 スキャンパルスを順次供給するためのスキャン駆動部 83 と、データ及びスキャン駆動部 82、83 を制御するためのタイミングコントローラ 81 とを備える。

20

【0032】

表示パネル 80 において、第 1 及び第 2 スキャンライン $S1 \sim Sn$ 、 $E1 \sim En$ と、 m 個のデータライン $D1 \sim Dm$ との交差により定義された画素領域に画素 84 が形成される。このような表示パネル 80 には、正電圧の基準電圧 V_{ref} 、高電位駆動電圧 V_{DD} 及び基底電圧源 GND をそれぞれの画素 84 に供給するための信号配線が形成される。

【0033】

データ駆動部 82 は、タイミングコントローラ 81 からのデジタルビデオデータ RGB をアナログガンマ補償電圧に変換する。そして、データ駆動部 82 は、タイミングコントローラ 81 からの制御信号 DDC に応じて、アナログガンマ補償電圧をデータ電圧としてデータライン $D1 \sim Dm$ に供給する。データ電圧は第 1 スキャンパルスに同期され、データライン $D1 \sim Dm$ に供給される。

30

【0034】

スキャン駆動部 83 は、タイミングコントローラ 81 からの制御信号 SDC に応じて、第 1 スキャンパルスを第 1 スキャンライン $S1 \sim Sn$ に順次供給し、第 1 スキャンパルスから遅延された第 2 スキャンパルスを第 2 スキャンライン $E1 \sim En$ に順次供給する。第 1 スキャンパルスは、選択されたラインの画素にデータを充電させるための時間を指示するに比べて、第 2 スキャンパルスは、選択されたラインの画素に含まれた駆動 T F T の特性を取戻すと共に、ブラックデータの挿入時間を指示する。

40

【0035】

タイミングコントローラ 81 は、デジタルビデオデータ RGB をデータ駆動部 82 に供給し、垂直 / 水平同期信号とクロック信号等を用いて、スキャン駆動部 83 とデータ駆動部 82 の動作タイミングを制御するための制御信号 DDC 、 SDC を発生する。

【0036】

画素 84 のそれぞれは、図 9、図 12、図 13、図 15 ～ 図 19 に示すように、有機発光ダイオード素子 $OLED$ 、三つの T F T、及び一つのストレージキャパシタを含む。

【0037】

図 9 及び図 10 は、図 8 に示す画素 84 の第 1 の実施の形態としての詳細回路と駆動波形を示す図面である。

50

【 0 0 3 8 】

図 9 及び図 10 を参照すると、画素 8 4 は、有機発光ダイオード素子 O L E D、第 1 ノード n 1 と第 2 ノード n 2 との間に形成されたストレージキャパシタ C s t、第 1 スキャン信号 P S C N に応じて、データライン D 1 ~ D m と第 1 ノード n 1 との間の電流パスを形成する第 1 T F T P M 1、第 1 ノード n 1 の電圧によって有機発光ダイオード素子 O L E D の電流を調整する第 2 T F T P M 2、及び第 2 スキャンパルス P E M に応じて、基準電圧供給配線 L r e f と第 1 ノード n 1 との間の電流パスを形成する第 3 T F T P M 3 を備える。第 1 ないし第 3 T F T P M 1 ~ P M 3 は、非晶質またはポリシリコンの半導体層を有する P タイプの M O S - F E T である。

【 0 0 3 9 】

有機発光ダイオード素子 O L E D は、アノード電極が第 2 T F T P M 2 のドレイン電極に接続され、キャソード電極が基底電圧源 G N D に接続され、図 1 に示すような構造を有する。この有機発光ダイオード素子 O L E D に流れる電流は、第 2 T F T P M 2 のゲート・ソース間の電圧により一定に維持される。

【 0 0 4 0 】

ストレージキャパシタ C s t は、第 1 ノード n 1 と第 2 ノード n 2 との間に接続され、光放出期間 E P の間、第 2 T F T P M 2 のゲート・ソース間の電圧を一定に維持させ、有機発光ダイオード素子 O L E D の発光量を一定にする。

【 0 0 4 1 】

第 1 T F T P M 1 は、第 1 スキャンライン S 1 ~ S n からの第 1 スキャンパルス P S C N に応じて、光放出期間 E P の初期スキャンタイムにターンオンされ、データライン D 1 ~ D m と第 1 ノード n 1 との間の電流パスを形成してデータ電圧を第 1 ノード n 1 に供給する。この第 1 T F T P M 1 のゲート電極は第 1 スキャンライン S 1 ~ S n に接続され、ソース電極はデータライン D 1 ~ D m に接続される。そして、第 1 T F T P M 1 のドレイン電極は第 1 ノード n 1 に接続される。

【 0 0 4 2 】

第 2 T F T P M 2 は、駆動 T F T として、光放出期間 E P の間に第 1 ノード n 1 に供給されるデータ電圧により有機発光ダイオード素子 O L E D に電流を流し、ブラックデータ挿入期間 B P の間、第 1 ノード n 1 に供給される基準電圧 V r e f によりターンオフされ、高電位駆動電圧源 V D D と有機発光ダイオード素子 O L E D との間の電流パスを遮る。この第 2 T F T P M 2 のゲート電極は第 1 ノード n 1 に接続され、ソース電極は高電位駆動電圧源 V D D に接続される。そして、第 2 T F T P M 2 のドレイン電極は有機発光ダイオード素子 O L E D のアノード電極に接続される。

【 0 0 4 3 】

第 3 T F T P M 3 は、第 2 スキャンライン E 1 ~ E n からの第 2 スキャンパルス P E M に応じて、ブラックデータ挿入期間 B P の間に基準電圧 V r e f を第 1 ノード n 1 に供給する。この第 3 T F T P M 3 のゲート電極は第 2 スキャンライン E 1 ~ E n に接続され、ソース電極は基準電圧供給配線 L r e f に接続される。そして、第 3 T F T P M 3 のドレイン電極は第 1 ノード n 1 に接続される。

【 0 0 4 4 】

この画素 8 4 は、ヒステリシスを有する駆動 T F T P M 2 により発生される残像現象と共に、動映像においてのモーションブラーリング現象を改善することができる。このような画素の動作を段階的に説明すると以下のようである。

【 0 0 4 5 】

光放出期間 E P の初期スキャンタイムの間、第 1 スキャンパルス P S C N は低電位スキャン電圧に発生され、第 1 スキャンライン S 1 ~ S n の電位を低電位スキャン電圧に低め、データ駆動部 8 2 によりデータライン D 1 ~ D m にデータ電圧が供給される。従って、光放出期間 E P の間、第 1 T F T P M 1 は低電位スキャン電圧によりターンオンされ、ビデオデータに対応するアナログデータ電圧を第 1 ノード n 1 に供給する。これと同時に、ストレージキャパシタ C s t は、高電位駆動電圧 V D D と第 1 ノード n 1 との差電圧、即

10

20

30

40

50

ち、第2 TFTPM2のゲート・ソース間の電圧を貯蔵し、第2 TFTPM2は、第1ノードn1を経由して印加されるデータ電圧によりターンオンされ、ソース・ドレイン間の電流パスを形成し、有機発光ダイオード素子OLEDに電流を流す。

【0046】

ブラックデータ挿入期間BPの間、第1スキャンパルスPSCNは高電位非スキャン電圧に維持され、第2スキャンパルスPEMは低電位スキャン電圧に発生され、第2スキャンラインE1~Enの電位を低電位スキャン電圧に低める。ブラックデータ挿入期間BPの間、第1 TFTPM1はオフ状態を維持し、第3 TFTPM3は第2スキャンラインE1~Enの低電位スキャン電圧によりターンオンされ、基準電圧Vrefを第1ノードn1に供給する。ここで、基準電圧Vrefは、ブラックデータに対応する電圧として、有機発光ダイオード素子OLEDに電流が流れないように第2 TFTPM2がターンオフされ得る電圧である。例えば、基準電圧Vrefは、第2 TFTPM2のゲート電圧を初期化するためのリセット電圧として、ブラックデータに対応する最高電位アナログガンマ電圧に発生される。

10

【0047】

本発明は、基準電圧Vref、即ち、リセット電圧がフレーム期間毎のブラックデータ挿入期間BPの間、第2 TFTPM2のゲート電極に印加され、図11に示すように、第2 TFTPM2の動作点を「C」点に初期化した後、次のフレームでデータ電圧を印加する。従って、第2 TFTPM2は、以前のデータ電圧の影響なしに、第2 TFTPM2の動作点が「C」点から「D」点へ移動し、ヒステリシス特性が表れなくなる。また、本発明は、ブラックデータ挿入期間BPの間、有機発光ダイオード素子OLEDの電流を遮ることにより、有機発光ダイオード素子をインパルスタイプのディスプレイとして動作させ、動画像からモーションブラーリングが表れる現象を防ぐことができる。

20

【0048】

図12は、図8に示す画素84の第2の実施の形態を示す図面である。

【0049】

図12を参照すると、画素84は、前述の図9の第1の実施の形態に比べて、ストレージキャパシタCstの接続関係のみが異なり、その他の回路構成は図9と実質的に同一である。ストレージキャパシタCstは、第1ノードn1と有機発光ダイオード素子OLEDのアノード電極との間に接続される。このような画素84の駆動波形は図10に示すようであり、その動作は前述の第1の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

30

【0050】

図13及び図14は、図8に示す画素84の第3の実施の形態としての詳細回路と駆動波形を示す図面である。

【0051】

図13及び図14を参照すると、画素84は、有機発光ダイオード素子OLED、第1ノードn1と第2ノードn2との間に形成されたストレージキャパシタCst、第1スキャン信号NSCNに応じて、データラインD1~Dmと第1ノードn1との間の電流パスを形成する第1 TFTNM1、第1ノードn1の電圧によって有機発光ダイオード素子OLEDの電流を調整する第2 TFTNM2、及び第2スキャンパルスNEMに応じて、基準電圧供給配線Lrefと第1ノードn1との間の電流パスを形成する第3 TFTNM3を備える。第1ないし第3 TFTNM1~NM3は、非晶質またはポリシリコンの半導体層を有するNタイプのMOS-FETである。

40

【0052】

有機発光ダイオード素子OLEDは、アノード電極が第2 TFTNM2のソース電極に接続され、キャソード電極が基底電圧源GNDに接続され、図1に示すような構造を有する。この有機発光ダイオード素子OLEDに流れる電流は、第2 TFTNM2のゲート・ソース間の電圧により一定に維持される。

【0053】

50

ストレージキャパシタ C_{st} は、第 1 ノード n_1 と第 2 ノード n_2 との間に接続され、光放出期間 E_P の間、第 2 TFTNM2 のゲート・ソース間の電圧を一定に維持させ、有機発光ダイオード素子 OLED の発光量を一定にする。

【0054】

第 1 TFTNM1 は、第 1 スキャンライン $S_1 \sim S_n$ からの第 1 スキャンパルス $NSCN$ に応じて、光放出期間 E_P の初期スキャンタイムにターンオンされ、データライン $D_1 \sim D_m$ と第 1 ノード n_1 との間の電流パスを形成してデータ電圧を第 1 ノード n_1 に供給する。この第 1 TFTNM1 のゲート電極は第 1 スキャンライン $S_1 \sim S_n$ に接続され、ドレイン電極はデータライン $D_1 \sim D_m$ に接続される。そして、第 1 TFTNM1 のソース電極は第 1 ノード n_1 に接続される。

10

【0055】

第 2 TFTNM2 は、駆動 TFT として、光放出期間 E_P の間に第 1 ノード n_1 に供給されるデータ電圧により有機発光ダイオード素子 OLED に電流を流し、ブラックデータ挿入期間 B_P の間、第 1 ノード n_1 に供給される基準電圧 V_{ref} によりターンオフされ、高電位駆動電圧源 VDD と有機発光ダイオード素子 OLED との間の電流パスを遮る。この第 2 TFTNM2 のゲート電極は第 1 ノード n_1 に接続され、ドレイン電極は高電位駆動電圧源 VDD に接続される。そして、第 2 TFTNM2 のソース電極は有機発光ダイオード素子 OLED のアノード電極に接続される。

【0056】

第 3 TFTNM3 は、第 2 スキャンライン $E_1 \sim E_n$ からの第 2 スキャンパルス NEM に応じて、ブラックデータ挿入期間 B_P の間に基準電圧 V_{ref} を第 1 ノード n_1 に供給する。この第 3 TFTNM3 のゲート電極は第 2 スキャンライン $E_1 \sim E_n$ に接続され、ドレイン電極は基準電圧供給配線 L_{ref} に接続される。そして、第 3 TFTNM3 のソース電極は第 1 ノード n_1 に接続される。

20

【0057】

この画素 84 は、ブラックデータ挿入期間 B_P の間に第 2 TFTNM2 のゲート電圧が初期化され、第 2 TFTNM2 のヒステリシス現象を防ぐことができ、ブラックデータ挿入効果の結果により、動画像においてのモーションブラーリング現象を改善することができる。このような画素の動作を段階的に説明すると以下のようなものである。

【0058】

光放出期間 E_P の初期スキャンタイムの間、第 1 スキャンパルス $NSCN$ は高電位スキャン電圧に発生され、第 1 スキャンライン $S_1 \sim S_n$ の電位を高電位スキャン電圧に高め、データ駆動部 82 によりデータライン $D_1 \sim D_m$ にデータ電圧が供給される。従って、光放出期間 E_P の間、第 1 TFTNM1 は高電位スキャン電圧によりターンオンされ、ビデオデータに対応するアナログデータ電圧を第 1 ノード n_1 に供給する。これと同時に、ストレージキャパシタ C_{st} は、高電位駆動電圧 VDD と第 1 ノード n_1 との差電圧を貯蔵し、第 2 TFTNM2 は、第 1 ノード n_1 を経由して印加されるデータ電圧によりターンオンされ、ドレイン・ソース間の電流パスを形成し、有機発光ダイオード素子 OLED に電流を流す。

30

【0059】

ブラックデータ挿入期間 B_P の間、第 1 スキャンパルス $NSCN$ は低電位非スキャン電圧に維持され、第 2 スキャンパルス NEM は高電位スキャン電圧に発生され、第 2 スキャンライン $E_1 \sim E_n$ の電位を高電位スキャン電圧に高める。ブラックデータ挿入期間 B_P の間、第 1 TFTNM1 はオフ状態を維持し、第 3 TFTNM3 は第 2 スキャンライン $E_1 \sim E_n$ の高電位スキャン電圧によりターンオンされ、基準電圧 V_{ref} を第 1 ノード n_1 に供給する。ここで、基準電圧 V_{ref} は、ブラックデータに対応する電圧として、有機発光ダイオード素子 OLED に電流が流れないように第 2 TFTNM2 がターンオフされ得る電圧である。例えば、基準電圧 V_{ref} は、第 2 TFTNM2 のゲート電圧を初期化するためのリセット電圧として、ブラックデータに対応する最低電位アナログガンマ電圧に発生される。

40

50

【 0 0 6 0 】

図 1 5 は、図 8 に示す画素 8 4 の第 4 の実施の形態を示す図面である。

【 0 0 6 1 】

図 1 5 を参照すると、画素 8 4 は、前述の図 1 3 の第 3 の実施の形態に比べて、ストレージキャパシタ C s t の接続関係のみが異なり、その他の回路構成は図 9 と実質的に同一である。ストレージキャパシタ C s t は、第 1 ノード n 1 と有機発光ダイオード素子 O L E D のアノード電極との間に接続される。このような画素 8 4 の駆動波形は図 1 4 に示すようであり、その動作は前述の第 3 の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

【 0 0 6 2 】

10

図 1 6 は、図 8 に示す画素 8 4 の第 5 の実施の形態を示す図面である。

【 0 0 6 3 】

図 1 6 を参照すると、画素 8 4 は、前述の図 9 の第 1 の実施の形態に比べて、有機発光ダイオード素子 O L E D、ストレージキャパシタ C s t 及び第 2 T F T P M 2 の接続関係のみが異なり、その他の回路構成は図 9 と実質的に同一である。有機発光ダイオード素子 O L E D のアノード電極は、第 2 ノード n 2 を経由して高電位駆動電圧源 V D D に接続され、有機発光ダイオード素子 O L E D のキャソード電極は第 2 T F T P M 2 のソース電極に接続される。ストレージキャパシタ C s t は、第 1 ノード n 1 と基底電圧源 G N D との間に接続される。第 2 T F T P M 2 は、第 1 ノード n 1 に接続されたゲート電極、有機発光ダイオード素子 O L E D のキャソード電極に接続されたソース電極、及び基底電圧源 G N D に接続されたドレイン電極を含む。このような画素 8 4 の駆動波形は図 1 0 に示すようであり、その動作は前述の第 1 の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

20

【 0 0 6 4 】

図 1 7 は、図 8 に示す画素 8 4 の第 6 の実施の形態を示す図面である。

【 0 0 6 5 】

図 1 7 を参照すると、画素 8 4 は、前述の図 1 6 の第 5 の実施の形態に比べて、ストレージキャパシタ C s t の接続関係のみが異なり、その他の回路構成は図 1 6 と実質的に同一である。ストレージキャパシタ C s t は、第 1 ノード n 1 と有機発光ダイオード素子 O L E D のキャソード電極との間に、即ち、第 2 T F T P M 2 のゲート電極とソース電極との間に接続される。このような画素 8 4 の駆動波形は図 1 0 に示すようであり、その動作は前述の第 1 の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

30

【 0 0 6 6 】

図 1 8 は、図 8 に示す画素 8 4 の第 7 の実施の形態を示す図面である。

【 0 0 6 7 】

図 1 8 を参照すると、画素 8 4 は、前述の図 1 3 の第 3 の実施の形態に比べて、有機発光ダイオード素子 O L E D、ストレージキャパシタ C s t 及び第 2 T F T P M 2 の接続関係のみが異なり、その他の回路構成は図 1 3 と実質的に同一である。有機発光ダイオード素子 O L E D のアノード電極は高電位駆動電圧源 V D D に接続され、有機発光ダイオード素子 O L E D のキャソード電極は第 2 T F T P M 2 のドレイン電極に接続される。ストレージキャパシタ C s t は、第 1 ノード n 1 と基底電圧源 G N D との間に接続される。第 2 T F T P M 2 は、第 1 ノード n 1 に接続されたゲート電極、有機発光ダイオード素子 O L E D のキャソード電極に接続されたドレイン電極、及び基底電圧源 G N D に接続されたソース電極を含む。このような画素 8 4 の駆動波形は図 1 4 に示すようであり、その動作は前述の図 1 3 の第 3 の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

40

【 0 0 6 8 】

図 1 9 は、図 8 に示す画素 8 4 の第 8 の実施の形態を示す図面である。

【 0 0 6 9 】

50

図 19 を参照すると、画素 84 は、前述の図 18 の第 7 の実施の形態に比べて、ストレージキャパシタ C_{st} の接続関係のみが異なり、その他の回路構成は図 18 と実質的に同一である。ストレージキャパシタ C_{st} は、第 1 ノード n_1 と有機発光ダイオード素子 $OLED$ のキャソード電極との間に、即ち、第 2 TFT M_2 のゲート電極とドレイン電極との間に接続される。このような画素 84 の駆動波形は図 14 に示すようであり、その動作は前述の図 13 の第 3 の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

【0070】

図 20 は、本発明の第 2 の実施の形態における有機発光ダイオード表示素子を示す図面である。

10

【0071】

図 20 を参照すると、本発明の第 2 の実施の形態における有機発光ダイオード表示素子は、 $m \times n$ 個の画素 204 が形成される表示パネル 200 と、 m 個のデータライン $D_1 \sim D_m$ にデータ電圧とリセット電圧を交互供給するためのデータ駆動部 202 と、 n 個の第 1 スキャンライン $S_1 \sim S_n$ に第 1 及び第 2 スキャンパルスを順次供給するためのスキャン駆動部 203 と、データ及びスキャン駆動部 202、203 を制御するためのタイミングコントローラ 201 とを備える。

【0072】

表示パネル 200 において、スキャンライン $S_1 \sim S_n$ とデータライン $D_1 \sim D_m$ との交差により定義された画素領域に画素 204 が形成される。このような表示パネル 200 には、高電位駆動電圧 VDD 及び基底電圧源 GND をそれぞれの画素 204 に供給するための信号配線が形成される。

20

【0073】

データ駆動部 202 は、タイミングコントローラ 201 からのデジタルビデオデータ RGB をアナログガンマ補償電圧に変換する。そして、データ駆動部 202 は、タイミングコントローラ 201 からの制御信号 DDC に応じて、アナログガンマ補償電圧をデータ電圧としてデータライン $D_1 \sim D_m$ に供給した後、リセット電圧をデータライン $D_1 \sim D_m$ に供給する。データ電圧は第 1 スキャンパルスに同期され、データライン $D_1 \sim D_m$ に供給される。リセット電圧は、画素 204 の有機発光ダイオード素子 $OLED$ から光が放出されないようにすると共に、フレーム期間毎に画素 204 の駆動 TFT の動作点を同一に

30

【0074】

スキャン駆動部 203 は、タイミングコントローラ 201 からの制御信号 SDC に応じて、データ電圧に同期される第 1 スキャンパルスをスキャンライン $S_1 \sim S_n$ に順次供給した後、リセット電圧に同期される第 2 スキャンパルスをスキャンライン $S_1 \sim S_n$ に順次供給する。第 2 スキャンパルスのパルス幅は第 1 スキャンパルスのパルス幅より狭くても関係ない。

【0075】

タイミングコントローラ 201 は、デジタルビデオデータ RGB をデータ駆動部 202 に供給し、垂直/水平同期信号とクロック信号等を用いて、スキャン駆動部 203 とデータ駆動部 202 の動作タイミングを制御するための制御信号 DDC 、 SDC を発生する。

40

【0076】

画素 204 のそれぞれは、図 21、図 23 ~ 図 26、図 28 ~ 図 30 に示すように、有機発光ダイオード素子 $OLED$ 、二つの TFT、及び一つのストレージキャパシタを含む。

【0077】

図 21 及び図 22 は、図 20 に示す画素 204 の第 1 の実施の形態としての詳細回路と駆動波形を示す図面である。

【0078】

図 21 及び図 22 を参照すると、画素 204 は、有機発光ダイオード素子 $OLED$ 、第

50

1 ノード n_1 と第 2 ノード n_2 との間に形成されたストレージキャパシタ C_{st} 、第 1 及び第 2 スキャン信号 $PSCN_1$ 、 $PSCN_2$ に応じて、データライン $D_1 \sim D_m$ と第 1 ノード n_1 との間の電流パスを形成する第 1 TFTPM1 及び第 1 ノード n_1 の電圧によって有機発光ダイオード素子 $OLED$ の電流を調整する第 2 TFTPM2 を備える。第 1 及び第 2 TFTPM1、PM2 は、非晶質またはポリシリコンの半導体層を有する P タイプの MOS-FET である。

【0079】

有機発光ダイオード素子 $OLED$ は、アノード電極が第 2 TFTPM2 のドレイン電極に接続され、キャソード電極が基底電圧源 GND に接続され、図 1 に示すような構造を有する。この有機発光ダイオード素子 $OLED$ に流れる電流は、第 2 TFTPM2 のゲート・ソース間の電圧により一定に維持される。

10

【0080】

ストレージキャパシタ C_{st} は、第 1 ノード n_1 と第 2 ノード n_2 との間に接続され、光放出期間 EP の間、第 2 TFTPM2 のゲート・ソース間の電圧を一定に維持させ、有機発光ダイオード素子 $OLED$ の発光量を一定にする。

【0081】

第 1 TFTPM1 は、スキャンライン $S_1 \sim S_n$ からの第 1 スキャンパルス $PSCN_1$ に応じて、光放出期間 EP の初期スキャンタイムにターンオンされ、データライン $D_1 \sim D_m$ と第 1 ノード n_1 との間の電流パスを形成してデータ電圧 V_{data} を第 1 ノード n_1 に供給する。そして、第 1 TFTPM1 は、スキャンライン $S_1 \sim S_n$ からの第 2 スキャンパルス $PSCN_2$ に応じて、ブラックデータ挿入期間 BP の初期スキャンタイムにターンオンされ、データライン $D_1 \sim D_m$ と第 1 ノード n_1 との間の電流パスを形成して、リセット電圧 V_{rst} を第 1 ノード n_1 に供給する。この第 1 TFTPM1 のゲート電極はスキャンライン $S_1 \sim S_n$ に接続され、ソース電極はデータライン $D_1 \sim D_m$ に接続される。そして、第 1 TFTPM1 のドレイン電極は第 1 ノード n_1 に接続される。

20

【0082】

第 2 TFTPM2 は、駆動 TFT として、光放出期間 EP の間に第 1 ノード n_1 に供給されるデータ電圧により有機発光ダイオード素子 $OLED$ に電流を流し、ブラックデータ挿入期間 BP の間、第 1 ノード n_1 に供給されるリセット電圧 V_{rst} によりターンオフされ、高電位駆動電圧源 VDD と有機発光ダイオード素子 $OLED$ との間の電流パスを遮る。この第 2 TFTPM2 のゲート電極は第 1 ノード n_1 に接続され、ソース電極は高電位駆動電圧源 VDD に接続される。そして、第 2 TFTPM2 のドレイン電極は有機発光ダイオード素子 $OLED$ のアノード電極に接続される。

30

【0083】

この画素 204 は、ヒステリシスを有する駆動 TFTPM2 により発生される残像現象と共に、動画像においてのモーションブラーリング現象を改善することができる。このような画素の動作を段階的に説明すると以下のものである。

【0084】

光放出期間 EP の初期スキャンタイムの間、第 1 スキャンパルス $PSCN_1$ は低電位スキャン電圧に発生され、スキャンライン $S_1 \sim S_n$ の電位を低電位スキャン電圧に低める。この際、データ駆動部 202 は、アナログデータ電圧 V_{data} をデータライン $D_1 \sim D_m$ に供給する。従って、光放出期間 EP の間、第 1 TFTPM1 は低電位スキャン電圧によりターンオンされ、ビデオデータに対応するアナログデータ電圧 V_{data} を第 1 ノード n_1 に供給する。これと同時に、ストレージキャパシタ C_{st} は、高電位駆動電圧 VDD と第 1 ノード n_1 との差電圧、即ち、第 2 TFTPM2 のゲート・ソース間の電圧を貯蔵し、第 2 TFTPM2 は、第 1 ノード n_1 を経由して印加されるデータ電圧によりターンオンされ、ソース・ドレイン間の電流パスを形成し、有機発光ダイオード素子 $OLED$ に電流を流す。

40

【0085】

ブラックデータ挿入期間 BP の初期スキャンタイムの間、スキャンライン $S_1 \sim S_n$ に

50

は低電位スキャン電圧の第2スキャンパルスPSCN2が供給されると共に、データラインD1～Dmにはブラックデータに対応する高電位リセット電圧Vrstが供給される。この際、第1TFTPM1は、第2スキャンパルスPSCN2によりターンオンされ、高電位リセット電圧Vrstを第1ノードn1に供給する。その結果、第2TFTPM2は、ゲート電極に印加される高電位リセット電圧Vrstによりターンオフされて初期化され、有機発光ダイオード素子OLEDの電流と発光量は「0」となる。

【0086】

本発明は、リセット電圧がフレーム期間毎のブラックデータ挿入期間BPの間、第2TFTPM2のゲート電極に印加され、図11に示すように、第2TFTPM2の動作点を「C」点に初期化した後、次のフレームでデータ電圧を印加する。従って、第2TFTPM2は、以前のデータ電圧の影響なしに、第2TFTPM2の動作点が「C」点から「D」点へ移動し、ヒステリシス特性が表れなくなる。また、本発明は、ブラックデータ挿入期間BPの間、有機発光ダイオード素子OLEDの電流を遮ることにより、有機発光ダイオード素子をインパルスタイプのディスプレイとして動作させ、動画像からモーションブラーリングが表れる現象を防ぐことができる。

10

【0087】

図23は、図20に示す画素204の第2の実施の形態を示す図面である。

【0088】

図23を参照すると、画素204は、前述の図21の第1の実施の形態に比べて、ストレージキャパシタCstの接続関係のみが異なり、その他の回路構成は図21と実質的に同一である。ストレージキャパシタCstは、第1ノードn1と有機発光ダイオード素子OLEDのアノード電極との間に接続される。このような画素204の駆動波形は図22に示すようであり、その動作は前述の図21の第1の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

20

【0089】

図24は、図20に示す画素204の第3の実施の形態を示す図面である。

【0090】

図24を参照すると、画素204は、前述の図21の第1の実施の形態に比べて、有機発光ダイオード素子OLED、ストレージキャパシタCst及び第2TFTPM2の接続関係のみが異なり、その他の回路構成は図21と実質的に同一である。有機発光ダイオード素子OLEDのアノード電極は、第2ノードn2を経由して高電位駆動電圧源VDDに接続され、そのキャソード電極は、第2TFTPM2のソース電極に接続される。ストレージキャパシタCstは、第1ノードn1と基底電圧源GNDとの間に接続される。第2TFTPM2のゲート電極は第1ノードn1に接続され、ドレイン電極は基底電圧源GNDに接続される。このような画素204の駆動波形は図22に示すようであり、その動作は前述の図21の第1の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

30

【0091】

図25は、図20に示す画素204の第4の実施の形態を示す図面である。

【0092】

図25を参照すると、画素204は、前述の図23の第3の実施の形態に比べて、ストレージキャパシタCstの接続関係のみが異なり、その他の回路構成は図24と実質的に同一である。ストレージキャパシタCstは、第1ノードn1と有機発光ダイオード素子OLEDのキャソード電極との間に接続される。このような画素204の駆動波形は図22に示すようであり、その動作は前述の図21、図23及び図24の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

40

【0093】

図26及び図27は、図20に示す画素204の第5の実施の形態を示す図面である。

【0094】

図26及び図27を参照すると、画素204は、有機発光ダイオード素子OLED、第

50

1 ノード n_1 と基底電圧源 GND との間に形成されたストレージキャパシタ C_{st} 、第 1 及び第 2 スキャン信号 $NSCN_1$ 、 $NSCN_2$ に応じて、データライン $D_1 \sim D_m$ と第 1 ノード n_1 との間の電流パスを形成する第 1 TFTNM1、及び第 1 ノード n_1 の電圧によって有機発光ダイオード素子 $OLED$ の電流を調整する第 2 TFTNM2 を備える。第 1 及び第 2 TFTNM1、NM2 は、非晶質またはポリシリコンの半導体層を有する N タイプの MOS-FET である。

【0095】

有機発光ダイオード素子 $OLED$ は、アノード電極が第 2 ノード n_2 を経由して高電位駆動電圧源 VDD に接続され、キャソード電極が第 2 TFTNM2 のドレイン電極に接続され、図 1 に示すような構造を有する。この有機発光ダイオード素子 $OLED$ に流れる電流は、第 2 TFTNM2 のゲート・ソース間の電圧により一定に維持される。

10

【0096】

ストレージキャパシタ C_{st} は、第 1 ノード n_1 と基底電圧源 GND との間に接続され、光放出期間 EP の間、第 2 TFTNM2 のゲート電圧を一定に維持させ、有機発光ダイオード素子 $OLED$ の発光量を一定にする。

【0097】

第 1 TFTNM1 は、スキャンライン $S_1 \sim S_n$ からの第 1 スキャンパルス $NSCN_1$ に応じて、光放出期間 EP の初期スキャンタイムにターンオンされ、データライン $D_1 \sim D_m$ と第 1 ノード n_1 との間の電流パスを形成してデータ電圧 $Vdata$ を第 1 ノード n_1 に供給する。そして、第 1 TFTNM1 は、スキャンライン $S_1 \sim S_n$ からの第 2 スキャンパルス $NSCN_2$ に応じて、ブラックデータ挿入期間 BP の初期スキャンタイムにターンオンされ、データライン $D_1 \sim D_m$ と第 1 ノード n_1 との間の電流パスを形成して、リセット電圧 $Vrst$ を第 1 ノード n_1 に供給する。この第 1 TFTNM1 のゲート電極はスキャンライン $S_1 \sim S_n$ に接続され、ドレイン電極はデータライン $D_1 \sim D_m$ に接続される。そして、第 1 TFTNM1 のソース電極は第 1 ノード n_1 に接続される。

20

【0098】

第 2 TFTNM2 は、駆動 TFT として、光放出期間 EP の間に第 1 ノード n_1 に供給されるデータ電圧により有機発光ダイオード素子 $OLED$ に電流を流し、ブラックデータ挿入期間 BP の間、第 1 ノード n_1 に供給されるリセット電圧 $Vrst$ によりターンオフされ、有機発光ダイオード素子 $OLED$ の電流を遮る。この第 2 TFTNM2 のゲート電極は第 1 ノード n_1 に接続され、ドレイン電極は有機発光ダイオード素子 $OLED$ のキャソード電極に接続される。そして、第 2 TFTNM2 のソース電極は基底電圧源 GND に接続される。

30

【0099】

このような画素 204 の動作を段階的に説明すると以下のようなものである。

【0100】

光放出期間 EP の初期スキャンタイムの間、第 1 スキャンパルス $NSCN_1$ は高電位スキャン電圧に発生され、スキャンライン $S_1 \sim S_n$ の電位を高電位スキャン電圧に高める。この際、データ駆動部 202 は、アナログデータ電圧 $Vdata$ をデータライン $D_1 \sim D_m$ に供給する。従って、光放出期間 EP の間、第 1 TFTNM1 は高電位スキャン電圧によりターンオンされ、ビデオデータに対応するアナログデータ電圧 $Vdata$ を第 1 ノード n_1 に供給する。これと同時に、ストレージキャパシタ C_{st} は、第 1 ノード n_1 の電圧、即ち、データ電圧 $Vdata$ を貯蔵し、第 2 TFTNM2 は、第 1 ノード n_1 のデータ電圧によりターンオンされ、有機発光ダイオード素子 $OLED$ に電流を流す。

40

【0101】

ブラックデータ挿入期間 BP の初期スキャンタイムの間、スキャンライン $S_1 \sim S_n$ には高電位スキャン電圧の第 2 スキャンパルス $NSCN_2$ が供給されると共に、データライン $D_1 \sim D_m$ にはブラックデータに対応する最低電位アナログガンマ電圧あるいはその以下の低電位リセット電圧 $Vrst$ が供給される。この際、第 1 TFTNM1 は、第 2 スキャンパルス $NSCN_2$ によりターンオンされ、低電位リセット電圧 $Vrst$ を第 1 ノード

50

n 1 に供給する。その結果、第 2 T F T N M 2 は、ゲート電極に印加される低電位リセット電圧 V_{rst} によりターンオフされて初期化され、有機発光ダイオード素子 O L E D の電流と発光量は「0」となる。

【0102】

図 28 は、図 20 に示す画素 204 の第 6 の実施の形態を示す図面である。

【0103】

図 28 を参照すると、画素 204 は、前述の図 26 の第 5 の実施の形態に比べて、有機発光ダイオード素子 O L E D、ストレージキャパシタ C s t 及び第 2 T F T N M 2 の接続関係のみが異なり、その他の回路構成は図 26 と実質的に同一である。有機発光ダイオード素子 O L E D のアノード電極は第 2 T F T N M 2 のソース電極に接続され、そのキャソード電極は基底電圧源 G N D に接続される。ストレージキャパシタ C s t は、第 1 ノード n 1 と第 2 ノード n 2 との間に接続される。第 2 T F T N M 2 のゲート電極は第 1 ノード n 1 に接続され、ドレイン電極は第 2 ノード n 2 に接続される。このような画素 204 の駆動波形は図 27 に示すようであり、その動作は前述の図 26 の第 5 の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

10

【0104】

図 29 は、図 20 に示す画素 204 の第 7 の実施の形態を示す図面である。

【0105】

図 29 を参照すると、画素 204 は、前述の図 28 の第 6 の実施の形態に比べて、ストレージキャパシタ C s t の接続関係のみが異なり、その他の回路構成は図 28 と実質的に同一である。ストレージキャパシタ C s t は、第 1 ノード n 1 と有機発光ダイオード素子 O L E D のアノード電極との間に接続される。このような画素 204 の駆動波形は図 27 に示すようであり、その動作は前述の図 26、図 28 の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

20

【0106】

図 30 は、図 20 に示す画素 204 の第 8 の実施の形態を示す図面である。

【0107】

図 30 を参照すると、画素 204 は、前述の図 26 の第 5 の実施の形態に比べて、ストレージキャパシタ C s t の接続関係のみが異なり、その他の回路構成は図 26 と実質的に同一である。ストレージキャパシタ C s t は、第 1 ノード n 1 と有機発光ダイオード素子 O L E D のキャソード電極との間に接続される。このような画素 204 の駆動波形は図 27 に示すようであり、その動作は前述の図 26 の第 5 の実施の形態と実質的に同一であるため、それについての詳細な説明は省略する。

30

【0108】

尚、図 9、図 12、図 18、図 19、図 21、図 23、図 26、図 30 等 に示すように、T F T のドレイン電極に有機発光ダイオード素子 O L E D が接続された画素駆動回路は、有機発光ダイオード素子 O L E D に流れる電流が駆動 T F T のゲート・ソース間の電圧のみにより決定されるため、有機発光ダイオード素子 O L E D の特性（臨界電圧等）とは関係なく、有機発光ダイオード素子 O L E D の電流を一定に流すことのできる電流ソース回路である。反面、図 13、図 15、図 16、図 17、図 24、図 25、図 28、図 29 等 に示すように、T F T のソース電極に有機発光ダイオード素子 O L E D が接続された画素駆動回路は、ゲート電圧にほぼ比例関係を有する電圧が T F T のソースに表れ、この電圧と高電位駆動電圧 V_{DD} との差電圧、または基底電圧 G N D との差電圧により有機発光ダイオード素子 O L E D に電流が流れる画素駆動回路である。

40

【0109】

図 31 は、本発明の第 3 の実施の形態における有機発光ダイオード表示素子を示す図面である。

【0110】

図 31 を参照すると、本発明の第 3 の実施の形態における有機発光ダイオード表示素子は、 $m \times n$ 個の画素 294 が形成される表示パネル 290 と、 m 個のデータライン D 1 ~

50

D_mにデータ電圧とリセット電圧を交互供給するためのデータ駆動部292と、n個の非反転スキャンラインS₁～S_nに第1及び第2非反転スキャンパルスを順次供給し、n個の反転スキャンラインS_{B1}～S_{Bn}に第1及び第2反転スキャンパルスを順次供給するためのスキャン駆動部293と、データ及びスキャン駆動部292、293を制御するためのタイミングコントローラ291とを備える。

【0111】

表示パネル290において、スキャンラインS₁～S_n、S_{B1}～S_{Bn}とデータラインD₁～D_mとの交差により定義された画素領域に画素294が形成される。このような表示パネル290には、正電圧の基準電圧V_{ref}、高電位駆動電圧V_{DD}及び基底電圧源GNDをそれぞれの画素294に供給するための信号配線が形成される。

10

【0112】

データ駆動部292は、タイミングコントローラ291からのデジタルビデオデータRGBをアナログガンマ補償電圧に変換する。そして、データ駆動部292は、タイミングコントローラ291からの制御信号DDCに応じて、アナログガンマ補償電圧をデータ電圧としてプログラミング期間のスキャンタイムの間にデータラインD₁～D_mに供給した後、リセット期間のスキャンタイムの間にリセット電圧をデータラインD₁～D_mに供給する。データ電圧は第1非反転及び反転スキャンパルスに同期され、リセット電圧は第2非反転及び反転スキャンパルスに同期される。

【0113】

スキャン駆動部293は、タイミングコントローラ291からの制御信号SDCに応じて、プログラミング期間のスキャンタイムの間、第1非反転スキャンパルスを非反転スキャンラインS₁～S_nに順次供給すると共に、第1非反転スキャンパルスに対して逆位相（または180°）に反転された第1反転スキャンパルスを反転スキャンラインS_{B1}～S_{Bn}に順次供給する。続いて、スキャン駆動部293は、リセット期間のスキャンタイムの間、第2非反転スキャンパルスを非反転スキャンラインS₁～S_nに順次供給すると共に、第2非反転スキャンパルスに対して逆位相に発生される第2反転スキャンパルスを反転スキャンラインS_{B1}～S_{Bn}に順次供給する。

20

【0114】

タイミングコントローラ291は、デジタルビデオデータRGBをデータ駆動部292に供給し、垂直/水平同期信号とクロック信号等を用いて、スキャン駆動部293とデータ駆動部292の動作タイミングを制御するための制御信号DDC、SDCを発生する。

30

【0115】

画素294のそれぞれは、図32、図34に示すように、有機発光ダイオード素子OLED、四つのTFT、及び一つのストレージキャパシタを含む。

【0116】

図32及び図33は、図31に示す画素294の第1の実施の形態として、詳細回路と駆動波形を示す図面である。

【0117】

図32及び図33を参照すると、画素294は、有機発光ダイオード素子OLED、第1ノードn₁と第2ノードn₂との間に形成されたストレージキャパシタC_{st}、非反転スキャンパルスP_{SCN1}、P_{SCN2}によりターンオンされ、基準電圧供給配線と第2ノードn₂との間の電流パスを形成する第1aTFTPM1a、非反転スキャンパルスP_{SCN1}、P_{SCN2}に応じてデータラインD₁～D_mと第1ノードn₁との間の電流パスを形成する第1bTFTPM1b、第1ノードn₁の電圧によって有機発光ダイオード素子OLEDの電流を調整する第2TFTPM2、及び反転スキャンパルスP_{SCB1}、P_{SCB2}によりターンオフされ、高電位駆動電圧供給配線と第2ノードn₂との間の電流パスを遮る第3TFTPM3を備える。第1ないし第3TFTPM1～PM3は、非晶質またはポリシリコンの半導体層を有するPタイプのMOS-FETである。

40

【0118】

有機発光ダイオード素子OLEDは、アノード電極が第2TFTPM2のドレイン電極

50

に接続され、キャソード電極が基底電圧源 GND に接続され、図 1 に示すような構造を有する。

【0119】

ストレージキャパシタ Cst は、第 1 ノード n1 と第 2 ノード n2 との間に接続される。

【0120】

第 1 a TFTPM1a は、プログラミング期間 PP の間、第 1 非反転スキャンパルス PSCN1 によりターンオンされ、基準電圧 Vref を第 2 ノード n2 に供給した後、光放出期間 EP の間にターンオフされる。そして、第 1 a TFTPM1a は、ブラックデータ挿入期間 BP の間、第 2 非反転スキャンパルス PSCN2 によってまたターンオンされ、リセット電圧 Vrst を第 2 ノード n2 に供給する。この第 1 a TFTPM1a のゲート電極は非反転スキャンライン S1 ~ Sn に接続され、ソース電極は基準電圧供給配線に接続される。そして、第 1 a TFTPM1a のドレイン電極は第 2 ノード n2 に接続される。

10

【0121】

第 1 b TFTPM1b は、第 1 及び第 2 非反転スキャンパルス PSCN1、PSCN2 により第 1 a TFTPM1a と同時にターンオン/オフされ、データライン D1 ~ Dm からのデータ電圧とリセット電圧を第 1 ノード n1 に交互供給する。この第 1 b TFTPM1b のゲート電極は非反転スキャンライン S1 ~ Sn に接続され、ソース電極はデータライン D1 ~ Dm に接続される。そして、第 1 b TFTPM1b のドレイン電極は第 1 ノード n1 に接続される。

20

【0122】

第 2 TFTPM2 は、光放出期間 EP の間に第 1 ノード n1 の電圧により有機発光ダイオード素子 OLED に電流を流す駆動素子として、ブラックデータ挿入期間 BP の間、第 1 ノード n1 に印加されるリセット電圧 Vrst によりターンオフされ、有機発光ダイオード素子 OLED の電流パスを遮る。この第 2 TFTPM2 のゲート電極は第 1 ノード n1 に接続され、ソース電極は高電位駆動電圧源 VDD に接続される。そして、第 2 TFTPM2 のドレイン電極は有機発光ダイオード素子 OLED のアノード電極に接続される。

【0123】

第 3 TFTPM3 は、プログラミング期間 PP の間、第 1 反転スキャンパルス PS CB1 によりターンオフされ、高電位駆動電圧源 VDD と第 2 ノード n2 との間の電流パスを遮った後、光放出期間 EP の間、反転スキャンライン SB1 ~ SBn からの低電位スキャン電圧によりターンオンされ、高電位駆動電圧 VDD を第 2 ノード n2 に供給する。続いて、第 3 TFTPM3 は、ブラックデータ挿入期間 BP の間、第 2 反転スキャンパルス PS CB2 によりターンオフされた後、第 2 反転スキャンパルス PS CB2 の電圧が低電位スキャン電圧に変わり、反転スキャンライン SB1 ~ SBn の電圧が低電位スキャン電圧となる際にターンオンされることにより、高電位駆動電圧 VDD を第 2 ノード n2 に供給する。

30

【0124】

この画素 294 は、ヒステリシスを有する駆動 TFTPM2 により発生される残像現象と共に、動画像においてのモーションブラーリング現象を改善することができる。更に、この画素 294 は、有機発光ダイオード素子 OLED の電流において、高電位駆動電圧 VDD の影響を最小化し、高電位駆動電圧 VDD の電圧降下による画質低下を防ぐことができる。このような画素 294 の動作を段階的に説明すると以下のようなものである。

40

【0125】

プログラム期間 PP の間、非反転スキャンライン S1 ~ Sn には低電位スキャン電圧の第 1 非反転スキャンパルス PSCN1 が供給され、反転スキャンライン SB1 ~ SBn には高電位非スキャン電圧の第 1 反転スキャンパルス PS CB1 が供給される。データライン D1 ~ Dm には、第 1 非反転スキャンパルス PSCN1 に同期されるデータ電圧 Vdata が供給される。このプログラム期間 PP の間、第 1 a 及び第 1 b TFTPM1a、P

50

M 1 b は、非反転スキャンライン S 1 ~ S n の低電位スキャン電圧によりターンオンされ、第 3 T F T P M 3 は、反転スキャンライン S B 1 ~ S B n の高電位非スキャン電圧によりターンオフされる。従って、第 2 ノード n 2 は基準電圧 V r e f に充電され、第 1 ノード n 1 はデータ電圧 V d a t a に充電される。即ち、第 1 ノード n 1 の電圧を「V n 1」とし、第 2 ノード n 2 の電圧を「V n 2」とすると、プログラム期間 P P の間、第 1 及び第 2 ノード n 1、n 2 の電圧は V n 1 = V d a t a、V n 2 = V r e f となる。そして、ストレージキャパシタ C s t は、データ電圧 V d a t a と基準電圧 V r e f との差電圧を充電する。

【0126】

光放出期間 E P の間、非反転スキャンライン S 1 ~ S n の電位は高電位非スキャン電圧に反転され、反転スキャンライン S B 1 ~ S B n の電位は低電位スキャン電圧に反転される。光放出期間 E P の間、第 1 a 及び第 1 b T F T P M 1 a、P M 1 b は、非反転スキャンライン S 1 ~ S n の高電位非スキャン電圧によりターンオフされ、第 3 T F T P M 3 は、反転スキャンライン S B 1 ~ S B n の低電位スキャン電圧によりターンオンされる。従って、第 2 ノード n 2 には高電位駆動電圧 V D D が供給され、ストレージキャパシタ C s t の電圧はブットストラッピング (b o o t s t r a p p i n g) される。光放出期間 E P の間、第 1 及び第 2 ノード n 1、n 2 の電圧は V n 1 = V D D + V d a t a - V r e f、V n 2 = V D D である。この際、第 2 T F T P M 2 により流れる有機発光ダイオード素子 O L E D の電流 I o l e d は数 1 に示した次式のようなのである。

10

【数 1】

20

$$I_{oled} = \frac{k}{2} \cdot \frac{W}{L} (V_{ref} - V_{data} - |V_{th}|)^2$$

【0127】

ここで、「V t h」は第 2 T F T P M 2 の臨界電圧、「k」は第 2 T F T P M 2 の移動度及び寄生容量を関数とする常数值、「L」は第 2 T F T P M 2 のチャネルの長さ、「W」は第 2 T F T P M 2 のチャネルの幅をそれぞれ意味する。

【0128】

上記数 1 から分かるように、本発明に係る有機発光ダイオード表示素子において、光放出期間 E P の間、有機発光ダイオード素子 O L E D に流れる電流 I o l e d を定義する数式には高電位駆動電圧 V D D の項がない。即ち、光放出期間 E P の間、有機発光ダイオード素子 O L E D に流れる電流 I o l e d は高電位駆動電圧 V D D の影響を全く受けない。

30

【0129】

ブラックデータ挿入期間 B P の初期スキャンタイムの間、非反転スキャンライン S 1 ~ S n の電位は第 2 非反転スキャンパルス P S C N 2 により低電位スキャン電圧にまた反転され、反転スキャンライン S B 1 ~ S B n の電位は高電位非スキャン電圧にまた反転される。この際、データライン D 1 ~ D m にはリセット電圧 V r s t が供給される。このブラックデータ挿入期間 B P の初期スキャンタイムの間、第 1 a 及び第 1 b T F T P M 1 a、P M 1 b は、ゲート電極に印加される低電位スキャン電圧によりターンオンされ、第 3 T F T P M 3 は、ゲート電極に印加される高電位非スキャン電圧によりターンオフされる。従って、ブラックデータ挿入期間 B P の初期スキャンタイムの間、第 1 ノード n 1 の電圧は V n 1 = V r s t となり、第 2 ノード n 2 の電圧は V n 2 = V r e f となる。その後、ブラックデータ挿入期間 B P の残りの期間の間、スキャンライン S 1 ~ S n と反転スキャンライン S B 1 ~ S B n の電位反転により、第 1 ノード n 1 の電圧は V n 1 = V r s t + V D D - V r e f と変わり、第 2 ノード n 2 の電圧は V n 2 = V D D と変わる。ここで、「V r s t + V D D - V r e f」は、第 2 T F T P M 2 のターンオフを可能とし、有機発光ダイオード素子 O L E D が発光しないほど、十分に高いべきである。

40

【0130】

図 3 4 及び図 3 5 は、図 3 1 に示す画素 2 9 4 の第 2 の実施の形態として、詳細回路と駆動波形を示す図面である。

50

【0131】

図34及び図35を参照すると、画素294は、有機発光ダイオード素子OLED、第1ノードn1と第2ノードn2との間に形成されたストレージキャパシタCst、非反転スキャンパルスNSCN1、NSCN2によりターンオンされ、基準電圧供給配線と第2ノードn2との間の電流パスを形成する第1a TFTNM1a、非反転スキャンパルスNSCN1、NSCN2に応じてデータラインD1~Dmと第1ノードn1との間の電流パスを形成する第1b TFTNM1b、第1ノードn1の電圧によって有機発光ダイオード素子OLEDの電流を調整する第2 TFTNM2、及び反転スキャンパルスNSCB1、NSCB2によりターンオフされ、基底電圧源GNDと第2ノードn2との間の電流パスを遮る第3 TFTNM3を備える。第1aないし第3 TFTNM1a~NM3は、非晶質またはポリシリコンの半導体層を有するNタイプのMOS-FETである。 10

【0132】

有機発光ダイオード素子OLEDは、アノード電極が高電位駆動電圧源VDDに接続され、キャソード電極が第2 TFTNM2のドレイン電極に接続され、図1に示すような構造を有する。

【0133】

ストレージキャパシタCstは、第1ノードn1と第2ノードn2との間に接続される。

【0134】

第1a TFTNM1aは、プログラミング期間PPの間、第1非反転スキャンパルスNSCN1によりターンオンされ、基準電圧Vrefを第2ノードn2に供給した後、光放出期間EPの間にターンオフされる。そして、第1a TFTNM1aは、ブラックデータ挿入期間BPの間、第2非反転スキャンパルスNSCN2によってまたターンオンされ、リセット電圧Vrstを第2ノードn2に供給する。この第1a TFTNM1aのゲート電極は非反転スキャンラインS1~Snに接続され、ドレイン電極は基準電圧供給配線に接続される。そして、第1a TFTNM1aのソース電極は第2ノードn2に接続される。 20

【0135】

第1b TFTNM1bは、第1及び第2非反転スキャンパルスNSCN1、NSCN2により第1a TFTNM1aと同時にターンオン/オフされ、データラインD1~Dmからのデータ電圧とリセット電圧を第1ノードn1に交互供給する。この第1b TFTNM1bのゲート電極は非反転スキャンラインS1~Snに接続され、ドレイン電極はデータラインD1~Dmに接続される。そして、第1b TFTNM1bのソース電極は第1ノードn1に接続される。 30

【0136】

第2 TFTNM2は、光放出期間EPの間に第1ノードn1の電圧により有機発光ダイオード素子OLEDに電流を流し、ブラックデータ挿入期間BPの間、第1ノードn1に印加されるリセット電圧Vrstによりターンオフされ、有機発光ダイオード素子OLEDの電流パスを遮る。この第2 TFTNM2のゲート電極は第1ノードn1に接続され、ドレイン電極は有機発光ダイオード素子OLEDのキャソード電極に接続される。そして、第2 TFTNM2のソース電極は基底電圧源GNDに接続される。 40

【0137】

第3 TFTNM3は、プログラミング期間PPの間、第1反転スキャンパルスNSCB1によりターンオフされ、高電位駆動電圧源VDDと第2ノードn2との間の電流パスを遮った後、光放出期間EPの間、反転スキャンラインSB1~SBnからの高電位スキャン電圧によりターンオンされ、基底電圧GNDを第2ノードn2に供給する。続いて、第3 TFTNM3は、ブラックデータ挿入期間BPの間、第2反転スキャンパルスNSCB2によりターンオフされた後、第2反転スキャンパルスNSCB2の電圧が高電位スキャン電圧に変わり、反転スキャンラインSB1~SBnの電圧が高電位スキャン電圧となる際にターンオンされることにより、基底電圧を第2ノードn2に供給する。 50

【 0 1 3 8 】

この画素 2 9 4 は、ヒステリシスを有する駆動 T F T N M 2 により発生される残像現象と共に、動画像においてのモーションブラーリング現象を改善することができる。更に、この画素 2 9 4 は、有機発光ダイオード素子 O L E D の電流において、基底電圧 G N D の影響を最小化し、基底電圧 G N D の変化による画質低下を防ぐことができる。このような画素 2 9 4 の動作を段階的に説明すると以下のようなものである。

【 0 1 3 9 】

プログラム期間 P P の間、非反転スキャンライン S 1 ~ S n には高電位スキャン電圧の第 1 非反転スキャンパルス N S C N 1 が供給され、反転スキャンライン S B 1 ~ S B n には低電位非スキャン電圧の第 1 反転スキャンパルス N S C B 1 が供給される。データライン D 1 ~ D m には、第 1 非反転スキャンパルス N S C N 1 に同期されるデータ電圧 V d a t a が供給される。このプログラム期間 P P の間、第 1 a 及び第 1 b T F T N M 1 a、N M 1 b は、非反転スキャンライン S 1 ~ S n の高電位スキャン電圧によりターンオンされ、第 3 T F T N M 3 は、反転スキャンライン S B 1 ~ S B n の低電位非スキャン電圧によりターンオフされる。従って、第 2 ノード n 2 は基準電圧 V r e f に充電され、第 1 ノード n 1 はデータ電圧 V d a t a に充電される。ここで、基準電圧 V r e f は基底電圧 G N D 以下の電圧である。

【 0 1 4 0 】

光放出期間 E P の間、非反転スキャンライン S 1 ~ S n の電位は低電位非スキャン電圧に反転され、反転スキャンライン S B 1 ~ S B n の電位は高電位スキャン電圧に反転される。光放出期間 E P の間、第 1 a 及び第 1 b T F T N M 1 a、N M 1 b は、非反転スキャンライン S 1 ~ S n の低電位非スキャン電圧によりターンオフされ、第 3 T F T N M 3 は、反転スキャンライン S B 1 ~ S B n の高電位スキャン電圧によりターンオンされる。従って、第 2 ノード n 2 には基底電圧 G N D が供給され、ストレージキャパシタ C s t の電圧はブットストラッピング (b o o t s t r a p p i n g) される。光放出期間 E P の間、第 1 及び第 2 ノード n 1、n 2 の電圧は $V_{n1} = V_{data} + GND + V_{ref}$ 、 $V_{n2} = GND$ である。この際、第 2 T F T N M 2 により流れる有機発光ダイオード素子 O L E D の電流 I_{OLED} は数 2 に示した次式のようなものである。

【 数 2 】

$$I_{OLED} = \frac{k}{2} \cdot \frac{W}{L} (V_{ref} - V_{data} - |V_{th}|)^2$$

【 0 1 4 1 】

ここで、「 V_{th} 」は第 2 T F T N M 2 の臨界電圧、「 k 」は第 2 T F T N M 2 の移動度及び寄生容量を関数とする常数值、「 L 」は第 2 T F T N M 2 のチャネルの長さ、「 W 」は第 2 T F T N M 2 のチャネルの幅をそれぞれ意味する。

【 0 1 4 2 】

上記数 2 から分かるように、光放出期間 E P の間、有機発光ダイオード素子 O L E D に流れる電流 I_{OLED} は基底電圧 G N D の影響を全く受けない。

【 0 1 4 3 】

ブラックデータ挿入期間 B P の初期スキャンタイムの間、非反転スキャンライン S 1 ~ S n の電位は第 2 非反転スキャンパルス N S C N 2 により高電位スキャン電圧にまた反転され、反転スキャンライン S B 1 ~ S B n の電位は低電位非スキャン電圧にまた反転される。この際、データライン D 1 ~ D m にはリセット電圧 V r s t が供給される。このブラックデータ挿入期間 B P の初期スキャンタイムの間、第 1 a 及び第 1 b T F T N M 1 a、N M 1 b は、ゲート電極に印加される高電位スキャン電圧によりターンオンされ、第 3 T F T N M 3 は、ゲート電極に印加される低電位非スキャン電圧によりターンオフされる。従って、ブラックデータ挿入期間 B P の初期スキャンタイムの間、第 1 ノード n 1 の電圧はリセット電圧 V r s t となり、第 2 ノード n 2 の電圧は基準電圧 V r e f となる。その後、ブラックデータ挿入期間 B P の残りの期間の間、スキャンライン S 1 ~ S n と反転ス

10

20

30

40

50

キャンラインSB1～SBnの電位反転により、第1ノードn1の電圧は $V_{n1} = V_{rst} - V_{ref}$ と変わり、第2ノードn2の電圧は $V_{n2} = GND$ と変わる。ここで、「 $V_{rst} - V_{ref}$ 」は、第2TFTNM2のターンオフを可能とし、有機発光ダイオード素子OLEDが発光しないほど、十分に高いべきである。

【0144】

但し、前述の実施の形態において、各画素の駆動回路には同一なチャネル特性を有するTFTが形成される例を中心として説明したが、CMOS工程を用いると、一つの画素に互いに異なるチャネル特性を有するTFTが形成され得る。一つの画素にNタイプのMOS-FETとPタイプのMOS-FETとが共に形成される場合には、スキャンパルスの電圧もそのチャネル特性によって変わるべきである。

10

【0145】

前述のように、本発明に係る有機発光ダイオード表示素子とその駆動方法は、二つ以上のスイッチ素子を用いて、ヒステリシス特性を有するTFTにより発生される残像現象とモーションブラーリング現象を改善することができる。更に、本発明は、有機発光ダイオード素子に流れる電流が駆動電圧供給配線または基底電圧供給配線による電圧変化に影響を受けないようにして、大型パネルで輝度均一度を向上させることができる。

【0146】

以上、説明した内容を通じて、当業者であれば本発明の技術思想を逸脱しない範囲内で種々なる変更および修正が可能であることが分かる。従って、本発明の技術的範囲は、明細書の詳細な説明に記載した内容に限定されるものではなく、特許請求の範囲により定めなければならない。

20

【図面の簡単な説明】

【0147】

【図1】一般的な有機発光ダイオード表示素子の構造を概略的に示す図面である。

【図2】一般的なアクティブマトリクス方式の有機発光ダイオード表示素子において、一画素を等価的に示す回路図である。

【図3A】薄膜トランジスタのヒステリシス特性を示すグラフである。

【図3B】図3Aに示すグラフの一部を拡大して示すグラフである。

【図4】ヒステリシス特性によって薄膜トランジスタの動作点が変わる例を示すグラフである。

30

【図5A】残像を確認するためのテストデータの一例を示す図面である。

【図5B】図5Aのテストデータの印加の後、中間階調を表現する際に表れる残像現象の一例を示す図面である。

【図6】ホールドタイプの表示素子の特性を示すグラフである。

【図7】インパルスタイプの表示素子の特性を示すグラフである。

【図8】本発明の第1の実施の形態における有機発光ダイオード表示素子を示すブロック図である。

【図9】図8に示す画素の第1の実施の形態を示す詳細回路図である。

【図10】図9に示す画素の駆動波形を示す波形図である。

【図11】図10に示す駆動薄膜トランジスタの動作を示すグラフである。

40

【図12】図8に示す画素の第2の実施の形態を示す詳細回路図である。

【図13】図8に示す画素の第3の実施の形態を示す詳細回路図である。

【図14】図13に示す画素の駆動波形を示す波形図である。

【図15】図8に示す画素の第4の実施の形態を示す詳細回路図である。

【図16】図8に示す画素の第5の実施の形態を示す詳細回路図である。

【図17】図8に示す画素の第6の実施の形態を示す詳細回路図である。

【図18】図8に示す画素の第7の実施の形態を示す詳細回路図である。

【図19】図8に示す画素の第8の実施の形態を示す詳細回路図である。

【図20】本発明の第2の実施の形態における有機発光ダイオード表示素子を示すブロック図である。

50

【図 2 1】図 2 0 に示す画素の第 1 の実施の形態を示す詳細回路図である。

【図 2 2】図 2 1 に示す画素の駆動波形を示す波形図である。

【図 2 3】図 2 0 に示す画素の第 2 の実施の形態を示す詳細回路図である。

【図 2 4】図 2 0 に示す画素の第 3 の実施の形態を示す詳細回路図である。

【図 2 5】図 2 0 に示す画素の第 4 の実施の形態を示す図面である。

【図 2 6】図 2 0 に示す画素の第 5 の実施の形態を示す詳細回路図である。

【図 2 7】図 2 6 に示す画素の駆動波形を示す波形図である。

【図 2 8】図 2 0 に示す画素の第 6 の実施の形態を示す詳細回路図である。

【図 2 9】図 2 0 に示す画素の第 7 の実施の形態を示す詳細回路図である。

【図 3 0】図 2 0 に示す画素の第 8 の実施の形態を示す詳細回路図である。

10

【図 3 1】本発明の第 3 の実施の形態における有機発光ダイオード表示素子を示すブロック図である。

【図 3 2】図 3 1 に示す画素の第 1 の実施の形態を示す詳細回路図である。

【図 3 3】図 3 2 に示す画素の駆動波形を示す波形図である。

【図 3 4】図 3 1 に示す画素の第 2 の実施の形態を示す詳細回路図である。

【図 3 5】図 3 4 に示す画素の駆動波形を示す波形図である。

【符号の説明】

【 0 1 4 8 】

8 0、2 0 0、2 9 0：表示パネル

8 1、2 0 1、2 9 1：タイミングコントローラ

20

8 2、2 0 2、2 9 2：データ駆動部

8 3、2 0 3、2 9 3：ゲート駆動部

8 4、2 0 4、2 9 4：画素

P M 1 ~ P M 3、N M 1 ~ N M 3：薄膜トランジスタ

C s t：ストレージキャパシタ

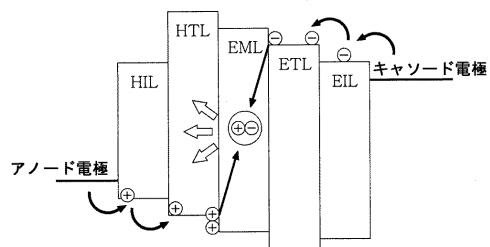
P P：プログラミング期間

E P：光放出期間

B P：ブラックデータ挿入期間

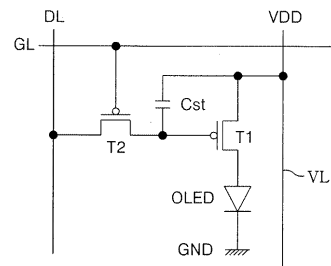
【図 1】

(関連技術)



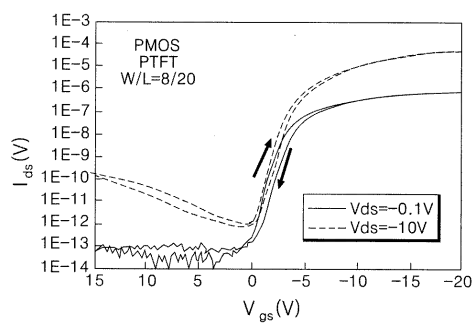
【図 2】

(従来技術)



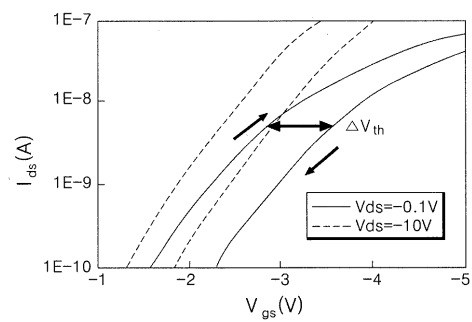
【図 3 A】

(従来技術)



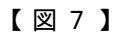
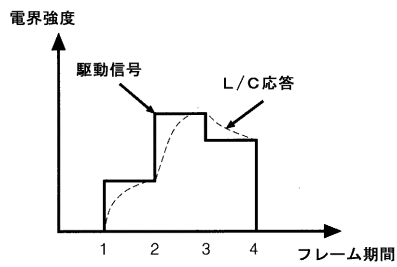
【図 3 B】

(従来技術)

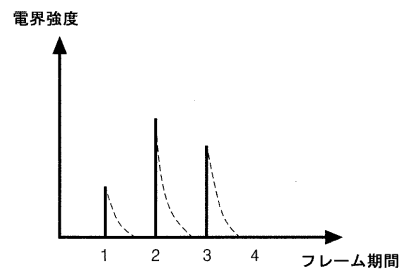


【 図 6 】

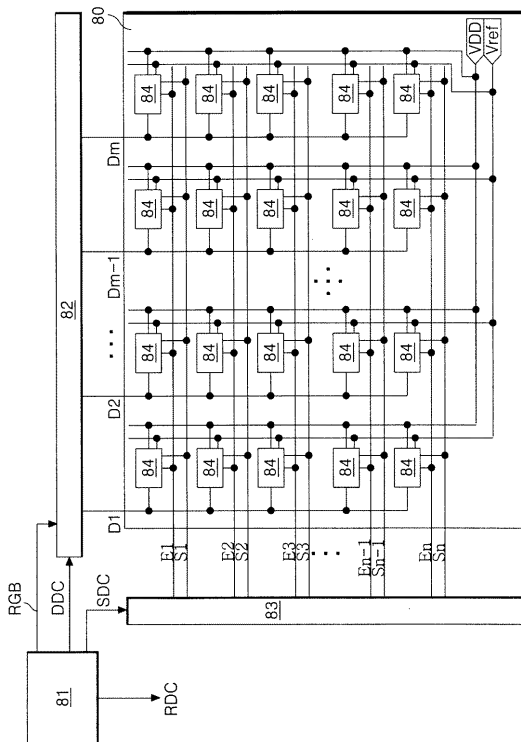
(従来技術)



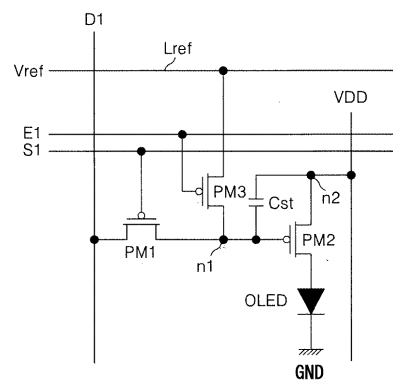
(従来技術)



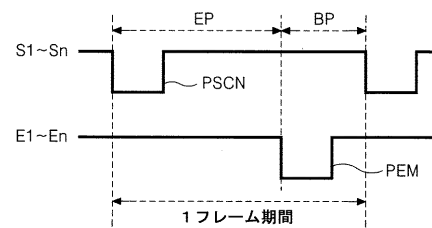
【 圖 8 】



【 図 9 】



【 図 1 0 】



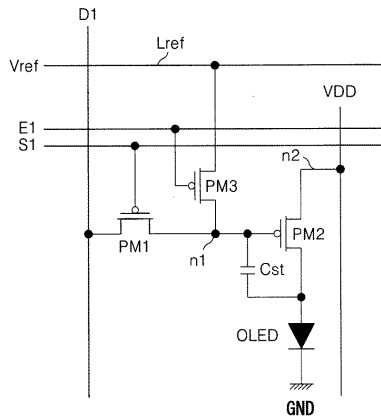
BP

S1~Sn

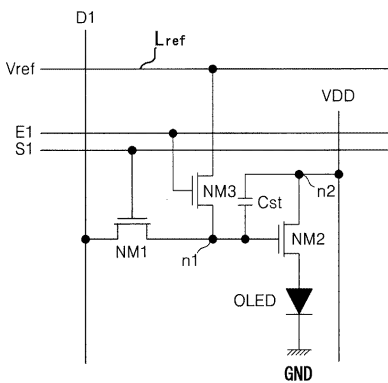
$$E_1 \sim E_n$$

1フレーム期間

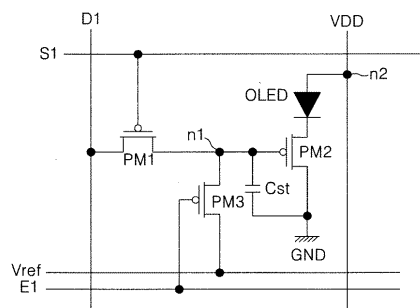
【図 1 2】



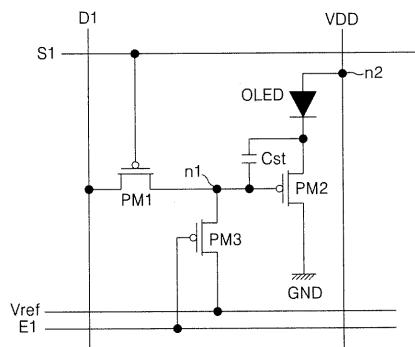
【図 1 3】



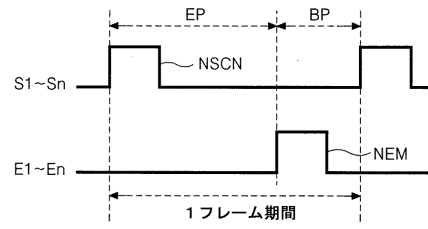
【図 1 6】



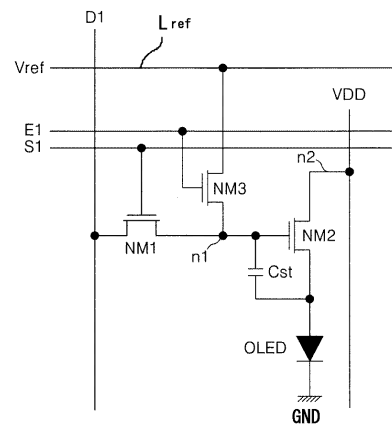
【図 1 7】



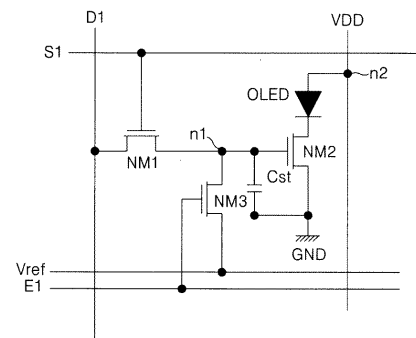
【図 1 4】



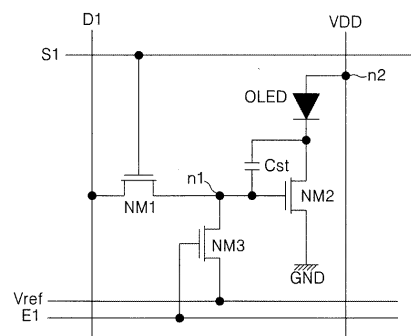
【図 1 5】



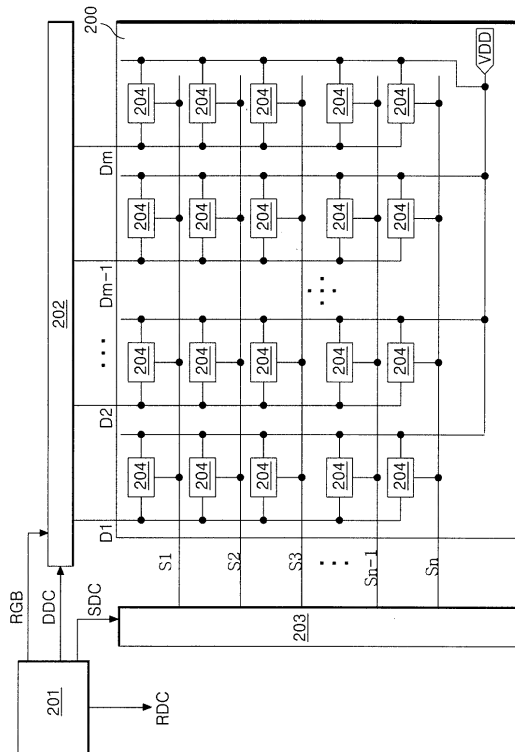
【図 1 8】



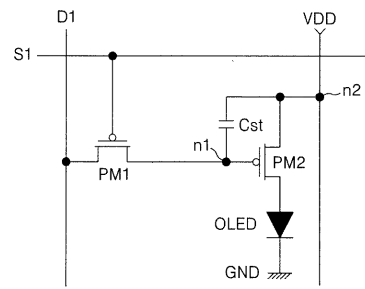
【図 1 9】



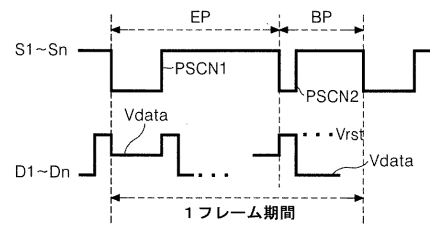
【図 20】



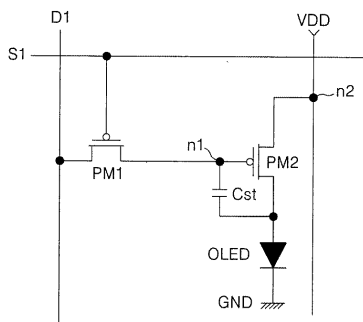
【図 21】



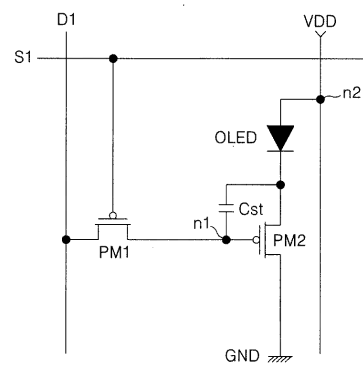
【図 22】



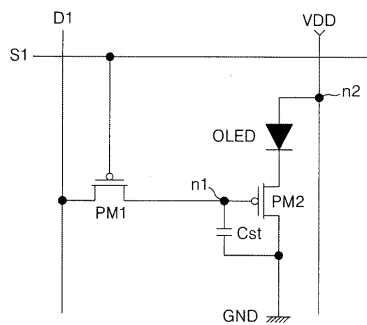
【図 23】



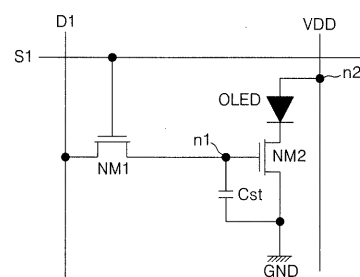
【図 25】



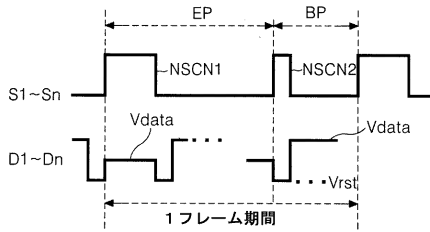
【図 24】



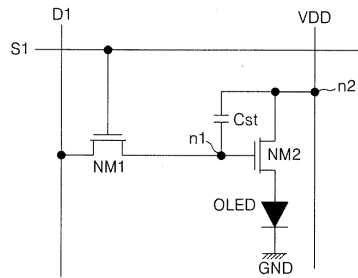
【図 26】



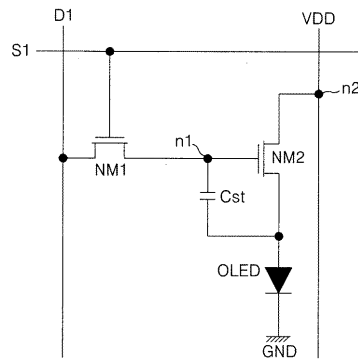
【図 27】



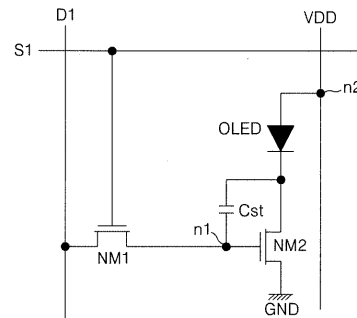
【図 28】



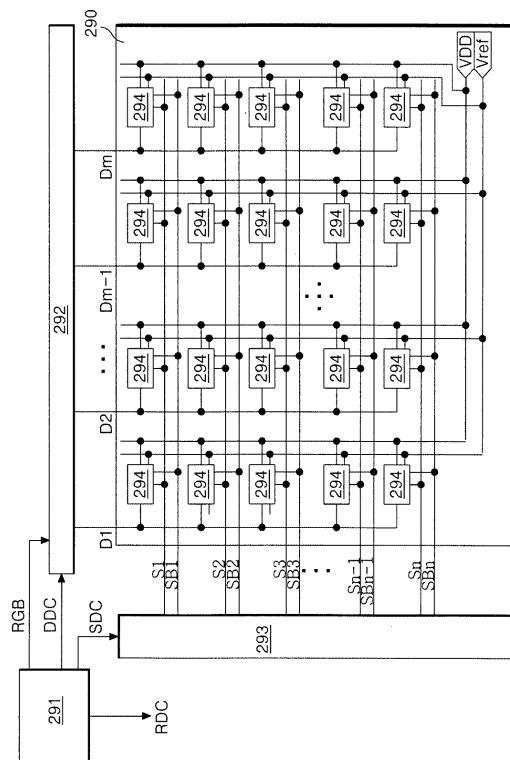
【図 29】



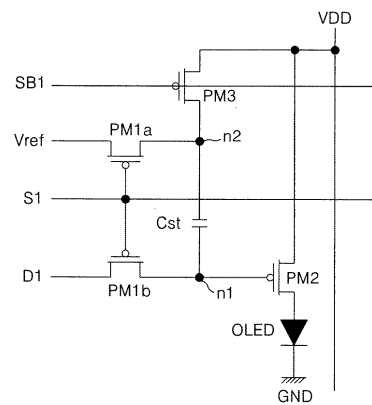
【図 30】



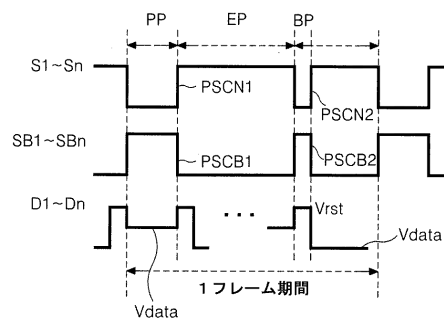
【図 31】



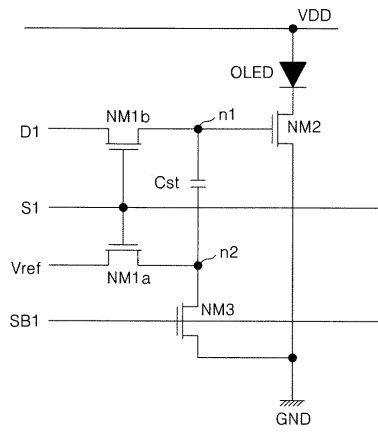
【図 32】



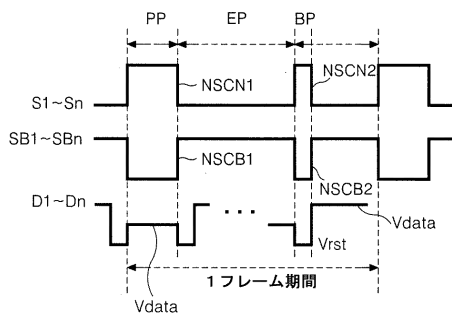
【図 33】



【図 3 4】

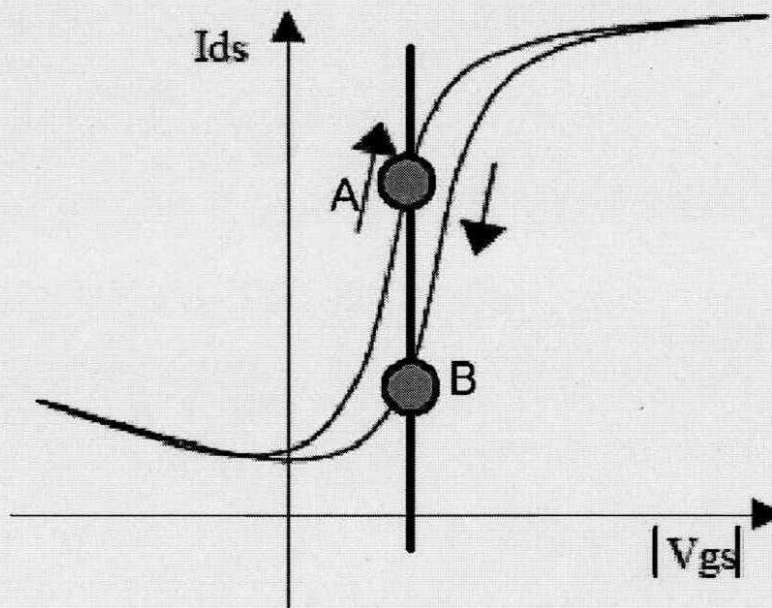


【図 3 5】



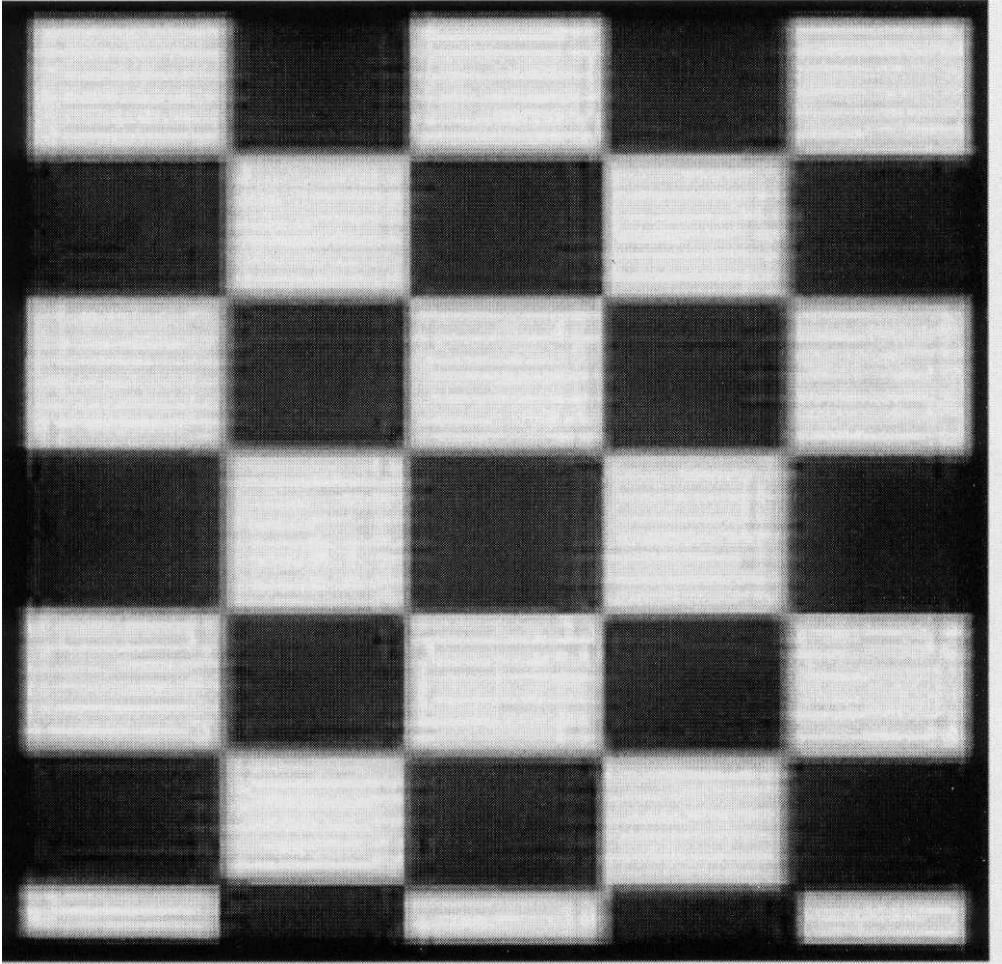
【図 4】

(従来技術)



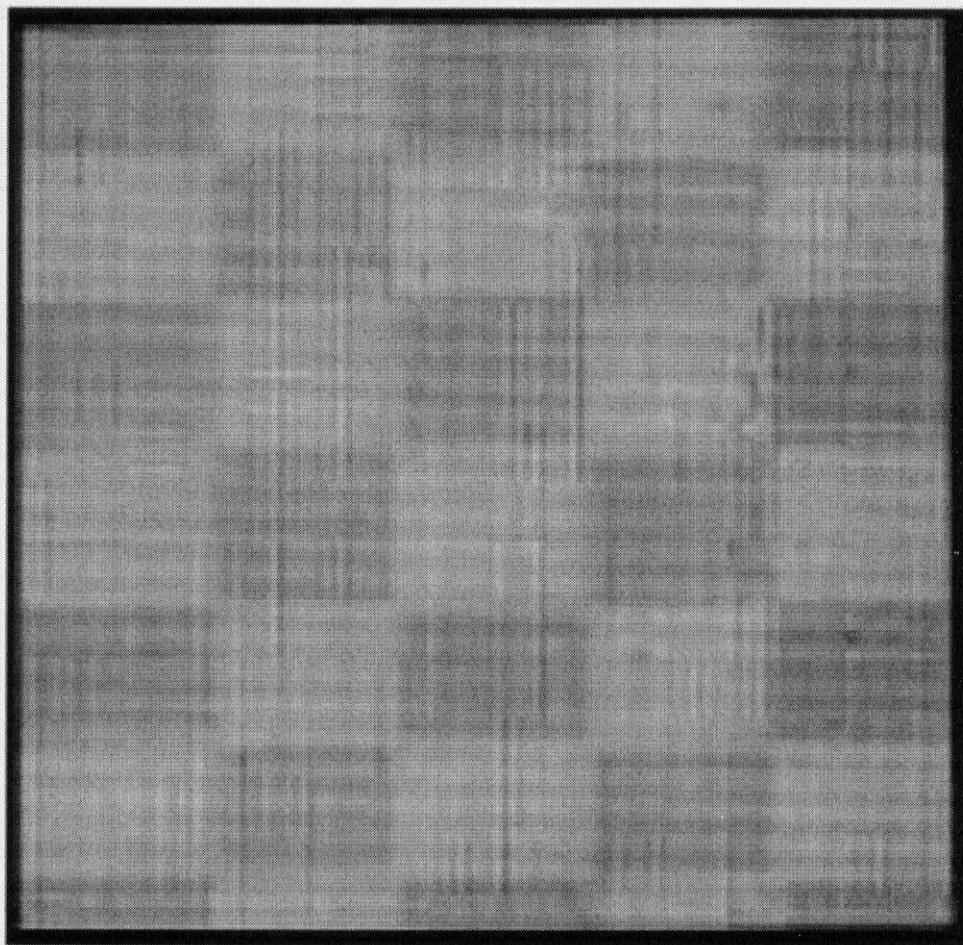
【図 5 A】

(従来技術)

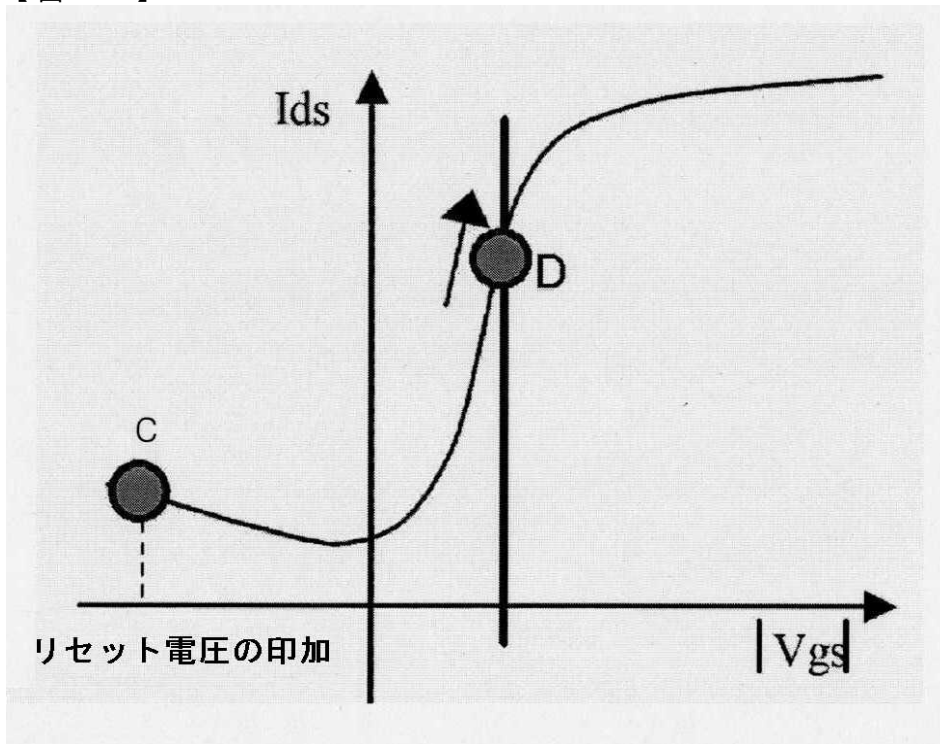


【図 5 B】

(従来技術)



【図 11】



フロントページの続き

(51) Int.Cl. F I テーマコード(参考)

G 0 9 G	3/20	6 2 2 Q
G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 4 1 A
H 0 5 B	33/14	A
H 0 1 L	29/78	6 1 4

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 金 五 顕

大韓民国 慶尚北道 浦項市 南区 孝子洞 ポハン ユニヴァーシティ オブ サイエンス エ
ルジー ヨンドン 4 0 7 号

(72)発明者 鄭 訓 周

大韓民国 京畿道 平沢市 合併洞 住公 アパート 2 0 4 - 3 0 2 号

(72)発明者 鄭 明 薫

大韓民国 ソウル特別市 陽川区 木4洞 7 8 3 - 1 9

F ターム(参考) 3K107 AA01 BB01 CC31 EE03 HH04 HH05

5C080 AA06 BB05 DD02 DD05 DD29 EE19 EE29 FF07 FF11 JJ01

JJ02 JJ03 JJ04 JJ05 JJ06

5F110 AA30 BB02 BB04 GG02 GG13 GG15 NN71 NN73

专利名称(译)	有机发光二极管显示装置及其驱动方法		
公开(公告)号	JP2008003542A	公开(公告)日	2008-01-10
申请号	JP2006306546	申请日	2006-11-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
[标]发明人	金五顯 鄭訓周 鄭明薰		
发明人	金 五 顯 鄭 訓 周 鄭 明 薰		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 H01L29/786		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2310/0251 G09G2310/06 G09G2310/061 G09G2320/0233 G09G2320/0261		
FI分类号	G09G3/30.K G09G3/20.660.V G09G3/20.641.R G09G3/20.642.A G09G3/20.624.B G09G3/20.622.Q G09G3/20.623.C G09G3/20.641.A H05B33/14.A H01L29/78.614 G09G3/20.612.E G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD02 5C080/DD05 5C080/DD29 5C080/EE19 5C080/EE29 5C080/FF07 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5F110/AA30 5F110/BB02 5F110/BB04 5F110/GG02 5F110/GG13 5F110/GG15 5F110/NN71 5F110/NN73 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AB23 5C380/AB34 5C380/AB46 5C380/BA19 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BC15 5C380/BE03 5C380/BE04 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA32 5C380/CA54 5C380/CB01 5C380/CB17 5C380/CB19 5C380/CB31 5C380/CC04 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC38 5C380/CC42 5C380/CC52 5C380/CC62 5C380/CC63 5C380/CD012 5C380/CD013 5C380/CD014 5C380/CE01 5C380/CE04 5C380/CE19 5C380/CF48 5C380/DA02 5C380/DA06 5C380/DA32 5C380/DA42 5C380/DA47 5C380/HA16		
代理人(译)	臼井伸一 朝日 伸光		
优先权	1020060056566 2006-06-22 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种改善运动模糊现象的有机发光二极管显示元件。解决方案：有机发光二极管显示元件包括有机发光二极管元件OLED;形成在第一节点n1和第二节点n2之间的存储电容器Cst;第一TFTPM1，根据第一扫描信号PSCN在数据线D1至Dm和第一节点n1之间形成电流路径;第二TFTPM2，通过第一节点n1的电压调整有机发光二极管元件OLED的电流;以及根据第二扫描脉冲PEM在参考电压提供布线Lref和第一节点n1之间形成电流路径的第三TFTPM3。Ž

